

(19) 대한민국특허청(KR)

(12) 특허공보(B1)

(51) Int. Cl.⁴
H01L 23/48(45) 공고일자 1986년03월15일
(11) 공고번호 86-000229

(21) 출원번호	특1983-0000620	(65) 공개번호	특1984-0003869
(22) 출원일자	1983년02월16일	(43) 공개일자	1984년10월04일

(30) 우선권주장	57-22744 1982년02월17일 일본(JP)
(71) 출원인	가부시기이사 히다찌 세이사구쇼 미따 가쓰시게 일본국 도오교오도 지요다구 마루노우찌 1조오메 5반 1고

(72) 발명자	마쓰이 마꼬또 일본국 도오교오도 구니다찌시 기따 2-14-10 오오와다 종이찌 일본국 이바라기겐 히다찌시 아유가와죠 6-20-3 시라기 야스히로 일본국 도오교오도 히노시 히라야마 3-26-1 히라야마센타하이즈 1-106 마루야마 에이이찌 일본국 도오교오도 고다히라시 죠오스 이흔마찌 1572-3
(74) 대리인	신종훈

심사관 : 백승남 (책자공보 제1143호)**(54) 화상 표시장치****요약**

내용 없음.

대표도**도1****명세서**

[발명의 명칭]

화상 표시장치

[도면의 간단한 설명]

제1도 및 제2도는 각각 종래의 박막트랜지스터 · 스위치 · 매트릭스의 1화소분을 나타내는 평면도 및 단면도.

제3도는 사진식각법(蝕刻法)에 의해서 선택적으로 형성한 박막패턴의 단면형상을 나타내는 도면.

제4도는 단차에 의한 단선의 단면을 나타내는 도면.

제5도는 본 발명의 실시예의 체형상으로 형성한 반도체박막의 형상을 나타내는 평면도.

제6도 및 제7도는 본 발명 실시예의 박막트랜지스터 · 스위치 · 매트릭스의 1화소분을 나타내는 평면도 및 단면도.

제8도는 본 발명 실시예의 액정표시소자의 단면도.

제9도는 EL표시장치의 부분평면도.

제10도는 EL표시장치의 등가회로도.

* 도면의 주요부분에 대한 부호의 설명

(20) : 석영기판 (21) : 다결정 실리콘막

(22) : 다결정 실리콘막을 제거한 부분 (24), (44) : 전원전극

(25), (46) : 신호전극 (26), (45) : 게이트전극

- | | |
|---------------------|----------------------------|
| (27), (47) : 투명화소전극 | (31), (42), (43) : 박막트랜지스터 |
| (32) : 공통투명전극 | (33) : 액정 |
| (34) : 유리기판 | (41) : 반도체박막 |
| (48) : EL소자 | (49) : 공통대향전극 |

[발명의 상세한 설명]

본 발명은 박막트랜지스터 구동의 화상표시장치에 관한 것이다. 예를들면, 방사성매트릭스 구동방식의 액정표시장치나 전기발광표시장치 등에 응용할 수 있다.

근래, 화상표시장치의 박형화, 경량화를 목적으로 해서, 박형 트랜지스터를 사용한 스위치·매트릭스에 의해서 주사하는 방식의 액정 혹은 전기발광 등의 화상표시장치의 개발이 추진되고 있다.

화상표시장치로서는, 화소부분의 기판이 투광성인 것이 바람직하다. 그 이유는, 빛을 들이거나, 내보내거나 하는 방향을 임의로 선택할 수 있으므로 표시방식선택의 폭이 넓어져, 그 결과, 예를들면, 트위스테드네마틱(twisted nematic)액정에 두장의 편광판을 사용한 액정표시 소자를 뒷면으로부터 조명하므로서, 높은 콘트라스트의 화상을 얻는 것이 가능하게 되고, 혹은, 또 3색의 필터를 투과하는 빛에 의해서 용이하게 컬러화가 행하여지는 등의 이점이 있기 때문이다. 박막트랜지스터를 사용한 스위치·매트릭스를 화상표시장치에 응용할 경우에 있어서는, 화소부분을 투과성으로 하기 위해서, 유리나 석영 등의 투과성기판을 사용함과 동시에, 박막트랜지스터를 구성하는 반도체박막은 화소 이외의 부분에 선택적으로 형성되어 있을 것이 바람직하다.

종래는, 박막트랜지스터에 의한 스위치·매트릭스를 형성하는 한가지 방법으로서, 진공상태로 한 진공용기내에서, 금속마스크를 교체하면서 순차적으로 반도체박막, 절연체박막, 금속박막을 연속해서 마스크 증착하는 방법(소위 one pump-down방식)이 주로 채용되고 있었다. 이 경우, 스위치·매트릭스의 요소인 각 박막트랜지스터를 구성하는 반도체박막은, 예를들면 제1도에 나타낸 바와같이, 섬형상으로 형성되어 있었다. 제1도는 1화소분을 나타내는 평면도이다. 제1도의 AA'의 단면도를 제2도에 나타낸다. 제1도와 제2도에서 동일부호는 동일부위를 나타내고 있다. 투광성 절연기판(1)위에 반도체박막(2)이 섬형상으로 형성되어 있다. 전원전극(3)은, 표시소자(예를들면 액정소자)의 한쪽의 투명전극(7)과 전기적으로 접속하고 있다. 드레인전극(4)은 신호전극을 겸하고 있다. 게이트절연막(5)의 위에 형성된 게이트전극(6)은, 주사전극을 겸하고 있다. (8)은 전극도, 반도체재료도 없는 부분을 나타내고 있다.

이러한 화상표시장치의 예는 다음과 같은 문헌에 기재되어 있다.

① IEEE트랜스. 엘렉트롭 디바이스즈(Trans. Electron Devices), Vol. ED-20, No. 11, 995~1001면, T.P. 브로디아이 et al(1973)

② Appl. phys. 24 357~362면, A. J. 스넬 et al(1981)

그러나, 최근에는 예를들면, 다결정실리콘막등을 사용해서, 단결정 실리콘·디바이스와 같은 제작공정에 의해서, 박막트랜지스터를 형성하는 일이 시도되고 있다. 이 경우에는, 사진식각법을 사용해서 패턴형성을 행하지만, 이것은 박막트랜지스터의 특성향상이나 배선패턴의 고도의 정밀화라는 견지에서는 바람직한 일이다. 또, 화상표시장치로서는 화소부분의 기판이 투광성인 것이 바람직한 것은 이미 설명한 바와같다. 따라서, 박막트랜지스터를 구성하는 반도체박막을 사진식각법에 의해서 선택적으로 부식해서, 화소부분의 반도체박막을 제거하는 것이 바람직하다. 이경우, 섬형상으로 반도체박막을 남기면 다음과 같은 문제가 생긴다. 즉, 사진식각법에 의해서 형성한 패턴의 단면은, 예를들면 제3도에 나타낸 바와같이, 급격하게 막두께(d)로부터 막두께(o)로 변화한다. 따라서, 제4도에 나타낸 바와같이 이와같은 단차(段差)를 가진 막(11)위에 전극배선(12)을 행하면 전극배선에 (13)과 같은 단선이 생기기 쉽다는 결점이 있었다. 따라서, 사진식각법에 의해서 섬형상으로 선택부식한 반도체박막위에 형성한 박막트랜지스터의 스위치·매트릭스는, 배선의 단선에 의한 결함이 생기기 쉽다는 결점을 가지고 있었다.

제1도에 나타낸 바와같은 구조를 가진 종래의 박막트랜지스터의 스위치·매트릭스의 또하나의 결점은, 화상장치에 응용했을 경우에, 전체적으로 보았을때의 표시의 콘트라스트가 나쁜 것이다. 즉, 제1도에 나타낸 바와같은 구조에서는, (8)로 나타낸 바와같은 전극부분도 아니고, 또, 반도체막에 덮여있지도 않은 것과 같은 부분이 존재한다. 따라서, 예를들면, 액정표시장치의 경우, 이 부분(8)위의 액정에는 전압은 인가되는 일은 없고, 또 빛을 차폐하는 물질도 존재하지 않으므로, 사용하는 액정방식에 따라서는 항상 빛의 투과율은 크다. 즉, 제1도와 같은 구조의 종래의 스위치·매트릭스를 사용한 화상장치는, 표시방식에 따라서는 전체적으로 보았을 때의 표시의 콘트라스트가 나쁘다는 결점이 있었다. 물론, 이 결점은, 표시에 관계가 없는 부분의 투과광을 차폐하는 것과 같은 마스크를 외부에 착설하므로서 제거할 수 있으나, 이 경우, 마스크를 착설하므로 인한 공정의 증가 및 생산원가의 증대라는 결점이 생긴다.

본 발명의 제1목적은, 사진식각법을 이용해서 박막트랜지스터의 방사성매트릭스를 형성할 경우에 있어서도, 전극배선에 단선이 생기기 어려운 구조의 방사성매트릭스를 제공하고자 하는 것이며, 이 결과 결함이 적은 양호한 화상을 표시하는 화상표시장치를 제공할 수 있다.

본 발명의 제2의 목적은, 간편하게 작성가능하며 또한 표시의 콘트라스트비가 양호한, 화상표시장치용 박막트랜지스터·매트릭스의 구조를 제공하고자 하는 것이다.

상기 제1의 목적을 달성하기 위해서, 본 발명에 있어서는 예를들면 체형상으로 반도체박막은 선택부식하고, 반도체박막이 존재하는 부분의 위에 투명전극 이외의 전극을 배선하는 구조를 채택한다. 그

결과, 투명전극 이외의 배선이 반도체박막에 의한 단차부분을 가로지르는 일이 없어지고, 따라서, 단차부분에 있어서, 단선이 생길 우려가 없어진다. 상기 제2의 목적을 달성하기 위해서, 제6도에 나타난 바와같이 체형상으로 형성한 반도체박막(21)이 존재하지 않는 부분(22)을 덮도록 투명전극(27)이 착설된 구조를 채택한다.

이하, 본 발명을 실시예를 참조해서 상세하게 설명한다.

[실시예 1]

석영기판위에 형성한 다결정 실리콘막을 사용해서, 5소자×5소자의 다결정 실리콘박막트랜지스터의 매트릭스를 형성하고, 이 스위치·매트릭스와 액정표시소자를 결합해서 형성한 5화소×5화소의 화상 표시장치에 대한 실시예를 설명한다.

석영기판위에 다결정 실리콘막을 $1\mu\text{m}$ 의 두께로 형성하고, 제5도에 나타난 바와같이 다결정 실리콘막을 체형상으로 선택적으로 부식한다. 다결정 실리콘막은 예를들면 10^{-8} Ton 미만의 초고도의 진공중에서 종착하였다. 제5도는 화상표시장치 전체의 평면악도로서, 사선부(21)의 다결정 실리콘막을 남기도록 선택적으로 부식한다. 다결정 실리콘막을 제거한 부분(22)이 화소부분이 된다. 그리고, 이 부분은 투광성 절연기판이 노출되어 있다. 제6도는 1소화분을 확대한 스위치·매트릭스의 평면도이다. 제7도는, 제6도 BB'의 단면도이다. 양 도면에서 동일번호는 동일부위를 나타내고 있다. 선택부식에 의해서 남겨진 다결정 실리콘막(21)중의 (23)의 부분에, MOS형 전계효과 트랜지스터를 형성하고, 전원전극(24), 드레인전극겸 신호전극(25), 게이트전극겸 주사전극(26)(26')을 착설한다. 신호전극(2)과 주사전극(26)과의 교차점(50)은 절연체로 절연된 2층 배선이 되어있다. 그후, 산화인듐 주석 등의 투명화소전극(두께 5000 \AA)(27)을 형성하나, 이 투명화소전극은, 전원전극(24)과 전기적으로 접속할 수 있도록, 또한, 다결정 Si막을 제거한 화소부분(22)을 덮도록 한 구조로 한다. 투명전극은 통상의 방법, 예를들면 스파터링법이나 증발법에 의해서 충분하다. 이상과 같이 해서 형성한 박막트랜지스터(31)에 대향해서, 제8도와 같이, 산화인듐주석등의 공동투명전극(32)을 착설하고, 양자사이에 예를들면, PCH계액정, 비페닐계액정 등의 액정(33)을 봉입하므로서, 5화소×5화소의 두과형 액정표시장치를 형성하였다. 말할것도 없으나 박막트랜지스터(31)는 그 단면에 제7도에 표시되어 있는 바와같이 구성되어 있다. 투명화소전극(27)과 공동투명전극(32)과의 간격, 즉 액정의 두께는 $10\mu\text{m}$ 이다. 액정표시장치는 그 자체의 구성방법은 종래의 것과 같다. 한쪽의 면판위의 구성이 상이할 뿐이다. 공동투명전극(32)은 유리기판(34)에 의해서 지지되어 있다. 또한, (20)은 스위치·매트릭스를 형성한 석영기판이다. 또 전원전극(24), 드레인전극겸 신호전극(25)과 게이트전극(26)은 알루미늄으로 형성하고, 주사전극(26')은 Cr와 Au의 적층막을 사용하였다. Cr는 접착용으로 약 500 \AA , Au는 5000 \AA 정도의 두께이다.

제6도, 제7도에서 명백한 바와같이, 본 발명에 의하면, 전원전극(24), 드레인전극겸 신호전극(25), 게이트전극(26)과 주사전극(26')은 어느것이나, 다결정 실리콘막의 단차를 가로지르는 일은 없다. 따라서, 다결정 실리콘막의 단차에 의한 상기 3전극의 단선의 가능성은 없어지고, 본 실시예에 의하면, 결함이 적은 양호한 화상을 표시할 수가 있었다.

또한, 투명화소전극(27)은, 제6도, 제7도에서 명백한 바와같이, 필연적으로 다결정 실리콘막의 단차부분을 가로지르는 구조가 된다. 그러나, 투명화소전극(27)은 길다란 단차부분의 일부분이라도 연결되어 있으면 되므로, 이 단차가 원인으로 투명화소전극에 단선이 생기는 일은 없었다.

체형상으로 형성한 다결정 Si막은, 각 화소에 인가되는 전압에 의하지 않고 빛의 투과율이 작으므로, 표시에 관계없는 부분의 투과광을 차폐한다. 따라서, 본 실시예에 의하면, 전체적으로 보았을때의 표시의 콘트라스트비가 향상되었다. 예를들면 화면전체에 화소가 점유하는 비율이 60%인 경우를 생각해본다. 본 기술을 적용하지 않고, 화면의 화소 이외의 영역이 투광성인 경우, 콘트라스트비는 화소 자체의 콘트라스트비 2/3의정도로 저하한다. 그러나 본 발명의 적용에 의해서 화소 자체의 콘트라스트비를 확보할 수 있었다.

본 실시예에 있어서는, 전체적으로 보았을 때의 표시의 콘트라스트비를 향상시키기 위해서, 표시에 관계가 없는 부분의 투과광을 차폐하도록 한 마스크를 특별히 착설하는 일은 하지않고, 박막트랜지스터의 소재인 반도체박막의 형상을 연구하므로서, 이 반도체박막에 상술한 마스크의 기능을 갖게하고 있다. 따라서, 여분의 마스크를 설치할 필요가 없으므로, 생산공정이 간단해지고, 생산원가를 저감할 수가 있으므로, 본 발명은 공업적 가치가 높다.

[실시예 2]

전기발광(EL)표시장치에 본 발명을 이용했을 경우의 실시예를 이하에 설명한다. 제9도는, EL표시장치용의 박막트랜지스터를 사용한 스위치·매트릭스의 실시예의 1화소분을 나타내는 평면도이다. 체형상으로 형성한 반도체박막(41)위에 2개의 박막트랜지스터(42)(43) 및 전원전극(44), 주사전극(45), 신호전극(46)의 3개의 전극배선을 형성하고, EL소자의 화소전극(47) 및 용량(48)과 결합하고 있다. 사선을 친 영역이외에 반도체박막이 형성되어 있다. 이 등가회로는 제10도에 나타난 바와 같으며, 이 회로는 EL소자의 구동용 트랜지스터·매트릭스로서는, 일반적이다. 이 박막트랜지스터·매트릭스위에 텐소자(48)를 형성하고, 다시 그 위에 공동대향전극(49)을 형성하였다. EL소자는 예를들면, 막두께 5000 \AA 의 ZnS : Mn의 활성층의 양측을 막두께 2000 \AA 의 절연층으로, 예를들면 Sm_2O_3 막으로 사이에 끼운 것이다. 화소전극(47) 혹은 공동대향전극(49)중의 어느 쪽인가는 투명전극으로 형성하고, 여기서 발광한 빛을 꺼낸다. 이 경우, 발광소자이므로 표시에 관계없는 부분이 표시의 콘트라스트를 저하시킨다는 일은 없으므로, 본 실시예에 있어서는 본 발명의 제2의 효과, 즉 표시품질을 높인다는 효과는 없다. 그러나, 본 실시예에 있어서는, 본 발명에 의해서 전극배선에 단선이 생기기 어려워지고, 따라서 결함이 적은 양호한 화상을 표시하는 EL표시장치가 얻어졌다.

이와같이 본 발명은 여러가지의 표시장치에 적용할 수가 있다.

이상 상세히 설명한 바와같이, 본 발명에 의하면, 전극배선의 단선을 저감할 수가 있고, 또 특별한

마스크를 사용함이 없이 표시에 관계없는 부분의 투과광을 차폐할 수가 있다. 따라서, 본 발명에 의하면, 결함이 적어서, 콘트라스트비가 양호한 양질의 화상의 표시장치를, 간편하게 저원가로 제작할 수가 있고, 공업적 효과도 큰 바가 있다.

(57) 청구의 범위

청구항 1

투광성 절연기판위에 배열된 화상표시부와 이 투과성 절연기판위에 형성된 반도체층에 형성된 트랜지스터부를 적어도 가진 화상표시장치에 있어서, 적어도 이 트랜지스터부의 배선부는 상기 투광성 절연기판위에 형성된 반도체층위에 연재해서 이루어진 것을 특징으로 하는 화상표시장치.

청구항 2

제1항에 있어서, 상기 반도체층이 복수개의 개공부를 가지고, 이 반도체층에 상기 트랜지스터부 및 이 층위에 이 트랜지스터부의 배선부가 연재하고, 상기 개공부가 화상표시부를 구성해서 이루어진 것을 특징으로 하는 화상표시장치.

청구항 3

제1항 또는 제2항에 있어서, 상기 반도체층이 체형상으로 형성되어서 이루어진 것을 특징으로 하는 화상표시장치.

청구항 4

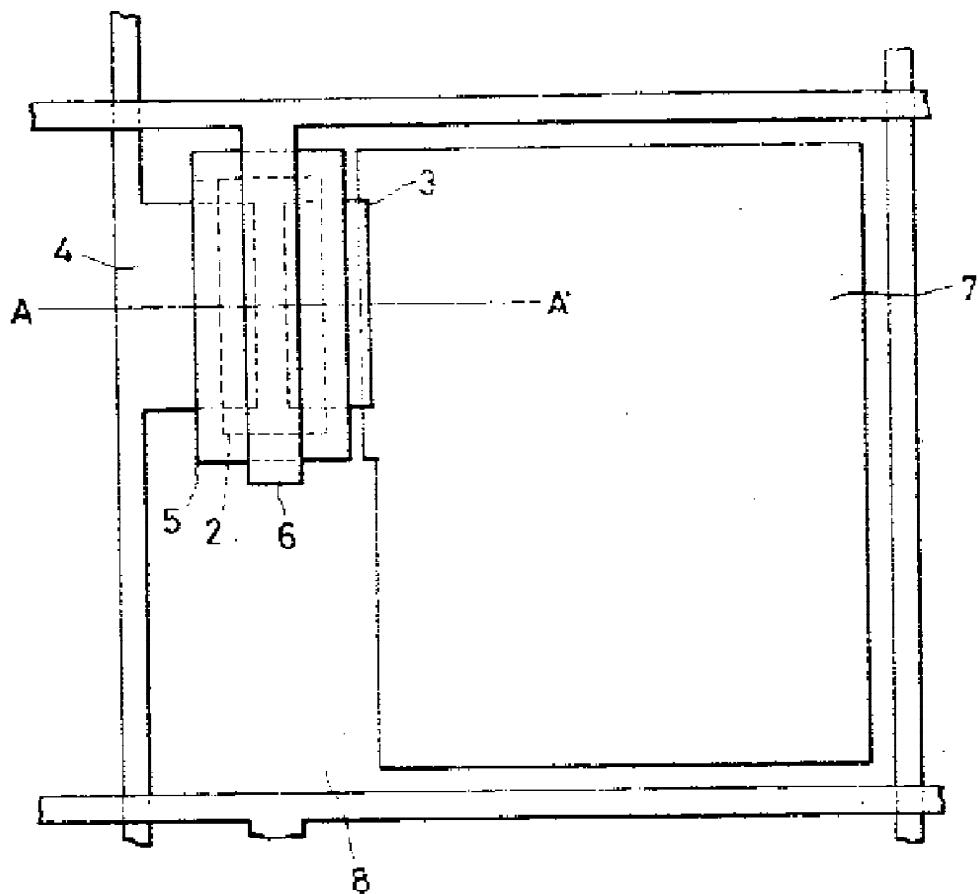
제1항 또는 제2항에 있어서, 상기 화상표시부가, 액정에 희한 화상표시부인 것을 특징으로 하는 화상표시장치.

청구항 5

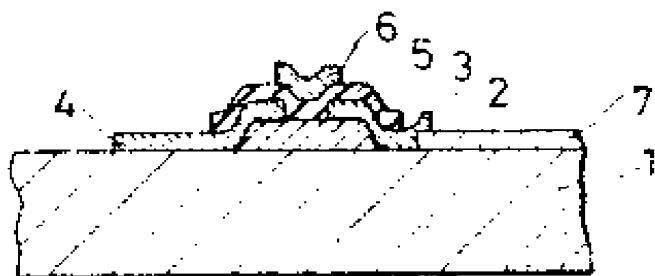
제1항 또는 제2항에 있어서, 상기 화상표시부가 전기발광에 의한 화상표시부인 것을 특징으로 하는 화상표시장치.

도면

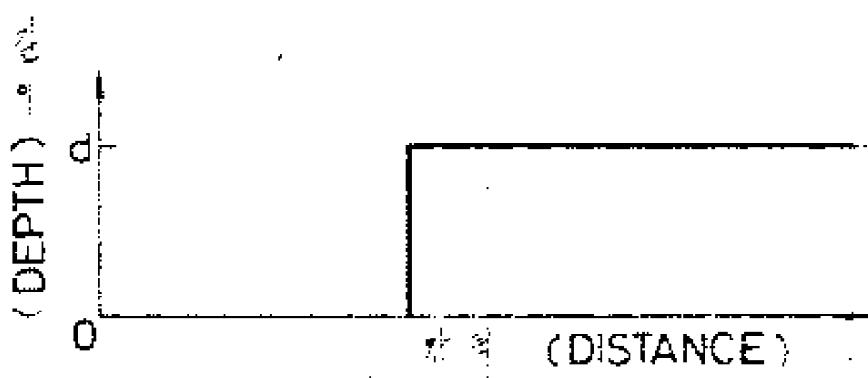
도면1



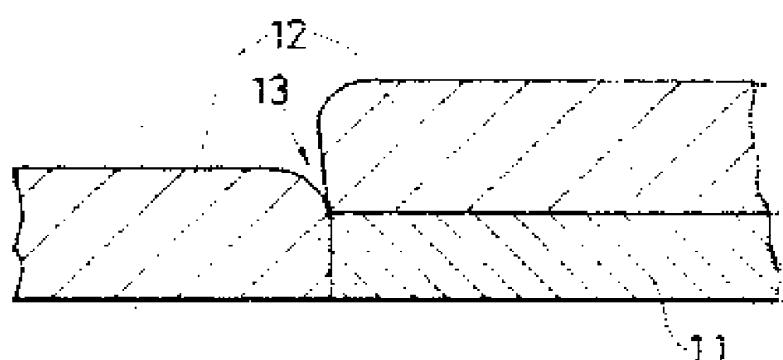
도면2



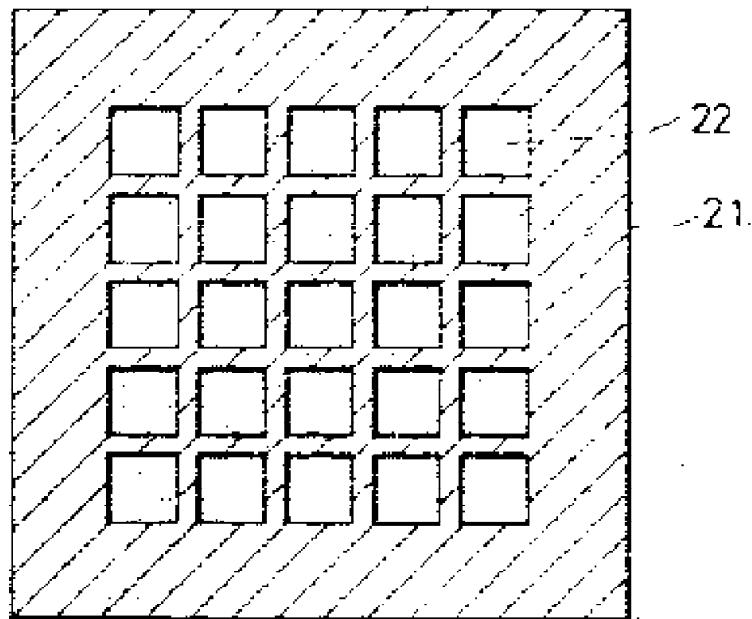
도면3



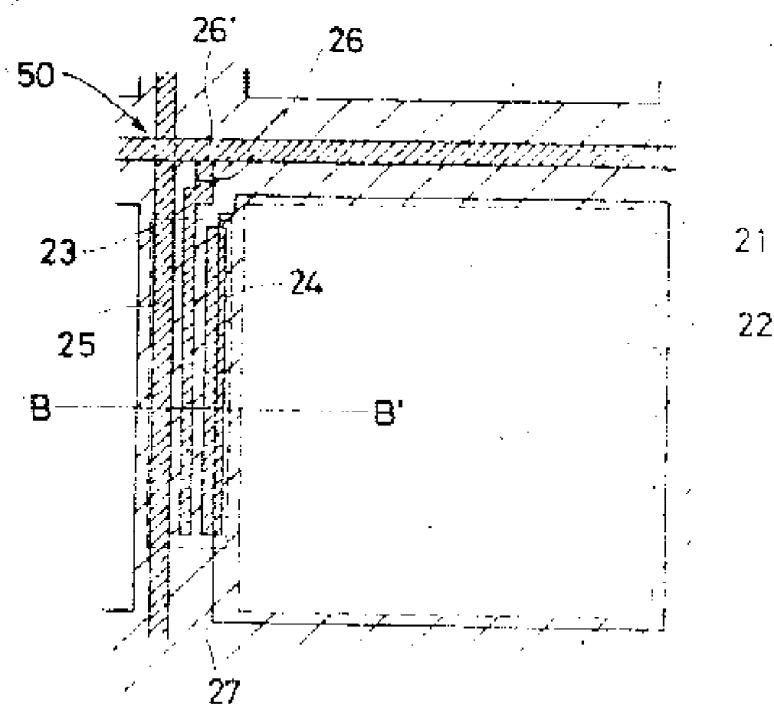
도면4



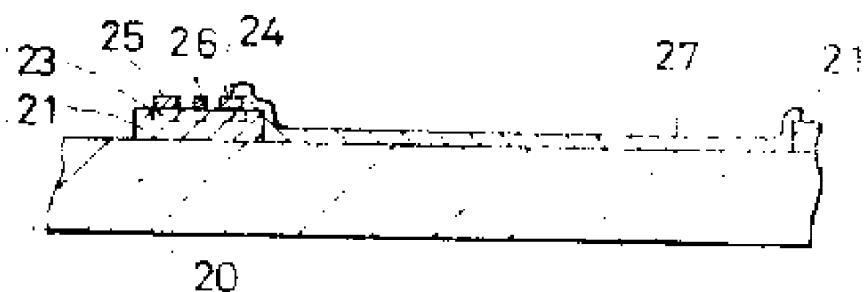
도면5



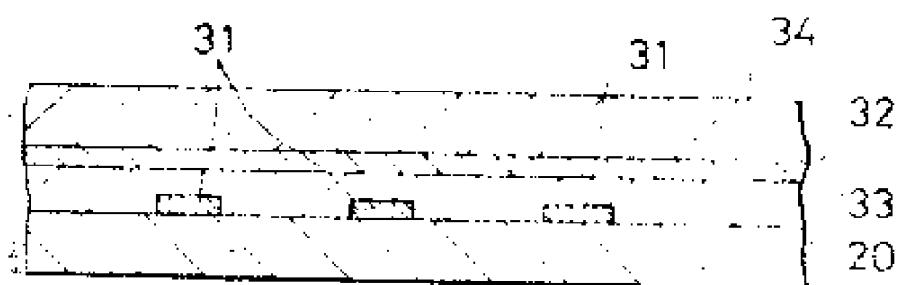
도면6



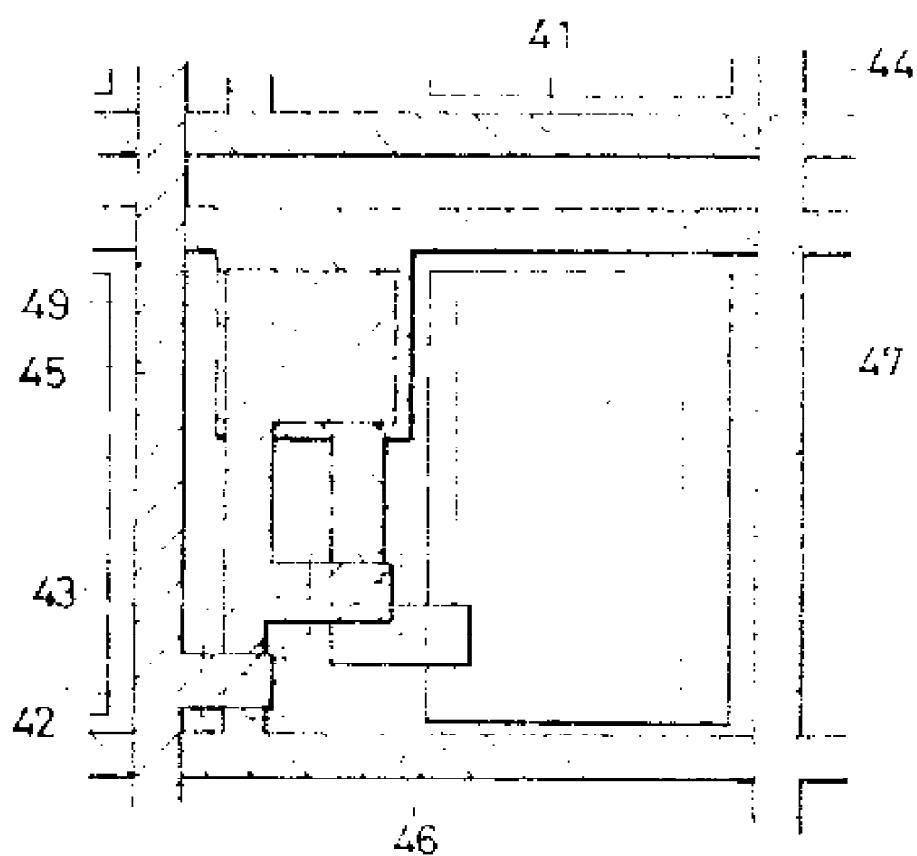
도면7



도면8



도면9



도면10

