

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局



(10) 国际公布号

WO 2017/190425 A1

(43) 国际公布日
2017 年 11 月 9 日 (09.11.2017)

(51) 国际专利分类号:

G09G 3/36 (2006.01)

(21) 国际申请号:

PCT/CN2016/089741

(22) 国际申请日:

2016 年 7 月 12 日 (12.07.2016)

(25) 申请语言:

中文

(26) 公布语言:

中文

(30) 优先权:

201610292187.6 2016年5月5日 (05.05.2016) CN

(71) 申请人: 深圳市华星光电技术有限公司(SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO.,LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(72) 发明人: 黄笑宇 (HUANG, Xiaoyu); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 深圳市铭粤知识产权代理有限公司(MING & YUE INTELLECTUAL PROPERTY LAW FIRM); 中国广东省深圳市南山区登良路 21 号南油第二工业区 206 栋 6 层 611 室 (恒裕中心 B 座), Guangdong 518054 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD,

GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

(54) Title: GATE ELECTRODE SIDE FAN-OUT AREA CIRCUIT

(54) 发明名称: 栅极侧扇出区域电路

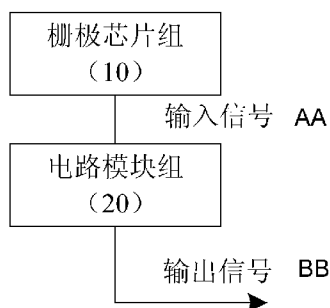


图 4

(57) Abstract: A gate electrode side fan-out area circuit, comprising a gate electrode chip group (10) and a circuit module group (20), the gate electrode chip group (10) comprising N gate electrode chips, N being an integer greater than or equal to 2; the circuit module group (20), on the basis of an input signal provided by the N gate electrode chips, generates and outputs a corresponding output signal. The interoperability of a printed circuit board PCB can be improved on the basis of the present circuit, reducing management costs.

(57) 摘要: 一种栅极侧扇出区域电路, 包括栅极芯片组 (10) 和电路模块组 (20), 栅极芯片组 (10) 包括 N 个栅极芯片, 其中, N 为大于等于 2 的正整数; 电路模块组 (20) 根据 N 个栅极芯片提供的输入信号产生并输出相应的输出信号。根据该电路, 能够提高 PCB 印刷电路板的共用性, 降低管理成本。

- 10 Gate electrode chip group
- 20 Circuit module group
- AA Input signal
- BB Output signal

WO 2017/190425 A1

说明书

栅极侧扇出区域电路

技术领域

5 本发明总体说来涉及液晶面板显示领域，更具体地讲，尤其涉及一种栅极侧扇出区域电路。

背景技术

10 TFT-LCD (Thin Film Transistor Liquid Crystal Display, 薄膜晶体管液晶显示器) 是当前平板显示的主要品种之一, 已经成为了现代 IT、视讯产品中重要的显示平台。TFT-LCD 使用薄膜晶体管 (thin-film transistor, TFT) 等主动式组件来控制每一像素单元的开启与关闭, 并根据影像信号来控制液晶材质对光线的穿透率以显示影像。液晶显示器上设有包含像素阵列的显示面板及用来驱动液晶显示面板的驱动电路。显示面板上设有多个平行的数据线和扫描线, 数据线和扫描线彼此垂直交错, 且在交错处设有像素单元及控制像素单元的薄膜晶体管开关。驱动电路包含源极驱动器与栅极驱动器, 源极驱动器提供数据线相关于显示影像的信号, 而栅极驱动器提供扫描线开启或关闭薄膜晶体管的讯号。

20 如图 1 所示, 其为现有技术中 TFT-LCD 驱动架构示意图, 现有 TFT-LCD 主要驱动原理包括: 系统主板将 R/G/B 信号、控制信号及动力通过线材与 PCB 板 1 上的连接器 (connector) 相连接, PCB 板通过 S-COF (Source-Chip on Film, 薄膜上源极芯片) 芯片 2 和 G-COF (Gate-Chip on Film, 薄膜上栅极芯片) 芯片 3 与显示区域 (Display Area) 4 连接, 从而使得 LCD 获得所需的电源、以及信号。为了实施窄边框设计, 并响应电子产品朝轻薄短小、功能好及速度快发展, 驱动芯片封装的技术也朝向厚度愈薄、面积愈小的趋势发展, 栅极芯片及源极芯片都采用了薄膜上芯片 (Chip on Film, COF) 型封装方式。图 1 中可见, 扇出区域 (Fan Out Area) 5 是显示区域 4 信号线路与驱动芯片连接的部分, 栅极信号线及源极数据线经由扇出区域 5 连接至 S-COF 芯片 2 和 G-COF 芯片 3, 位于栅极驱动芯片 G-COF 芯片 3 一侧的扇出区域 5 可以称为栅极侧扇出区域。

30 但是, 随着显示技术的发展, 异形屏开始应用于商用显示中, 由于异形屏其长宽与传统设计不同 (例如, 如图 2 和图 3 所示的异形屏), 因此, 会导致异形屏的分辨率与传统设计的液晶显示装置的分辨率不同, 因此, 为了配合异形屏显示需要用户手动调整设置于与传统设计的液晶显示面板匹配的 PCB 板 1

上的时序控制器（T-CON）的显示模式，或者，搭配针对异形屏的 PCB，但是通过上述方式造成了 PCB 的管理成本和制作成本的提高，无法适应目前降低管理成本和制作成本的需求。

5 发明内容

有鉴于此，本发明目的是提供一种栅极侧扇出区域电路，以解决现有的 PCB 的管理成本和制作成本较高，无法适应目前降低管理成本和制作成本的需求的缺陷。

本发明示例性实施例提供栅极侧扇出区域电路，其特征在于，包括栅极芯片组和电路模块组，所述栅极芯片组包括 N 个栅极芯片，其中，N 为大于等于 2 的正整数；所述电路模块组根据所述 N 个栅极芯片提供的输入信号产生并输出相应的输出信号。

可选地，显示装置的时序控制器侦测从电路模块组产生的输出信号，并基于侦测到的输出信号来控制显示装置的显示模式。

可选地，所述电路模块组包括 N 个并联的电路模块，每个电路模块根据相应的栅极芯片提供的输入信号产生并输出相应的输出信号，其中，所述 N 个栅极芯片与所述 N 个并联的电路模块一一对应。

可选地，每个电路模块将产生的输出信号输出到源极侧扇出区域的源极芯片组中的相应的源极芯片，其中，源极芯片组包括 N 个源极芯片，所述 N 个源极芯片与所述 N 个并联的电路模块一一对应。

可选地，显示装置的时序控制器侦测源极芯片从电路模块接收的输出信号，并基于侦测到的输出信号来控制显示装置的显示模式。

可选地，所述 N 个电路模块中的每个电路模块为一个开关，其中，每个开关响应于相应的栅极芯片提供的输入信号导通或截止。

可选地，所述开关为 NMOS 晶体管。

可选地，所述显示装置具有 N 种显示模式。

可选地，所述 N 个栅极芯片中的每个栅极芯片为薄膜上栅极芯片。

可选地，所述 N 个源极芯片中的每个源极芯片为薄膜上源极芯片。

根据本发明示例性实施例提供的栅极侧扇出区域电路，不仅可以自动地调整显示装置的显示模式，还有效地降低了 PCB 的管理成本和制作成本。

附图说明

通过下面结合附图进行的详细描述，本发明示例性实施例的上述和其它目的、特点和优点将会变得更加清楚，其中：

图 1 示出现有技术中薄膜晶体管液晶显示器的架构示意图；

图 2 示出一个现有技术中异形薄膜晶体管液晶显示器的架构示意图；

图 3 示出另一个现有技术中异形薄膜晶体管液晶显示器的架构示意图；

图 4 示出根据本发明示例性实施例的栅极侧扇出区域电路的框图；

图 5 示出根据本发明示例性实施例的栅极侧扇出区域电路的示例；

图 6 示出根据本发明示例性实施例的在一个周期内时序控制器侦测的信号
5 的示意图；

图 7 示出另一根据本发明示例性实施例的栅极侧扇出区域电路的示例；

图 8 示出根据本发明另一示例性实施例的栅极侧扇出区域电路的示例；

图 9 示出根据本发明另一示例性实施例的栅极侧扇出区域电路的示例。

10 具体实施方式

现在，将参照附图更充分地描述不同的示例实施例，其中，一些示例性实施例在附图中示出，其中，相同的标号始终表示相同的部件。

图 4 示出根据本发明示例性实施例的栅极侧扇出区域电路的框图。

如图 4 所示，根据本发明示例性实施例的栅极侧扇出区域电路包括栅极芯
15 片组 10 和电路模块组 20，其中，所述栅极芯片组 10 包括 N 个栅极芯片，其中，N 为大于等于 2 的正整数。这里，作为示例，所述 N 个栅极芯片中的每个栅极芯片均为薄膜上栅极芯片。具体说来，所述电路模块组 20 根据所述 N 个栅极芯片提供的输入信号产生并输出相应的输出信号。所述输出信号可用于控制显示装置的显示模式。

此外，作为示例，当电路模块组 20 根据所述 N 个栅极芯片提供的输入信
20 号产生并输出相应的输出信号后，设置于显示装置的 PCB 板上的时序控制器可侦测从电路模块组 20 产生的输出信号，并基于侦测到的输出信号来控制显示装置的显示模式。

图 5 示出根据本发明示例性实施例的栅极侧扇出区域电路的示例。

如图 5 所示，假设栅极侧扇出区域电路所包括的栅极芯片组 10 包括三个
25 栅极芯片（如图 5 中 G-COF1—G-COF3），所述电路模块组 20 可以包括一根导线 A 和电阻 R，其中，导线 A 为栅极侧扇出区域的走线，导线 A 的一端通过源极侧扇出区域的源极芯片（例如，一个薄膜上源极芯片）与时序控制器相连接，导线 A 的另一端经过电阻 R 接地，栅极芯片 G-COF1—G-COF3 的输出引
30 脚 a、b 和 c 分别连接至导线 A。这里，应理解，根据本示例中的栅极芯片组 10 不仅可包括三个栅极芯片，也可以更多或更少，但至少包括两个。

具体说来，当垂直扫描信号传输至栅极芯片 G-COF1—G-COF3 时，G-COF1—G-COF3 的输出引脚 a、b 和 c 同时输出垂直扫描信号和栅极芯片 G-COF1—

G-COF3 的输出至显示区的开启信号，这里，所述垂直扫描信号与显示区的开启信号相同。电路模块组 20 可根据栅极芯片 G-COF1—G-COF3 提供的信号产生并输出相应的输出信号，时序控制器 T-CON 可基于经由源极芯片接收的从电路模块组 20 产生的输出信号来控制显示装置的显示模式。

例如，当薄膜晶体管液晶显示器的架构如图 1 所示时，导线 A 在一个扫描周期内输出至时序控制器的信号如图 6 中的 (a) 所示，即，在一个扫描周期内有三个方波输出（例如，三个 33V 的方波），此时，时序控制器基于侦测到的这三个方波信号将显示装置的显示模式设定为正常显示模式。

作为另一示例，当薄膜晶体管液晶显示器的架构如图 2 所示时，导线 A 在一个扫描周期内输出至时序控制器的信号如图 6 中的 (b) 所示，导线 A 在一个扫描周期内有两个方波输出（例如，两个 33V 的方波），此时，时序控制器 T-CON 基于侦测到的这两个方波信号将显示装置的显示模式设定为垂直分辨率减少至原来三分之一的异形显示模式。

作为另一示例，当薄膜晶体管液晶显示器的架构如图 3 所示时，导线 A 在一个扫描周期内输出至时序控制器的信号如图 6 中的 (c) 所示，导线 A 在一个扫描周期内有一个方波输出（例如，一个 33V 的方波），此时，时序控制器 T-CON 基于侦测到的这一个方波信号将显示装置的显示模式设定为垂直分辨率减少至原来三分之二的异形显示模式。

通过上述方式，在显示装置为不同架构时，时序控制器可以基于检测的高压方波信号的数量，相应地设定不同的显示模式，使得多种显示装置的架构可以共用同一 PCB，提高了 PCB 的共用性，降低了管理成本。

图 7 示出根据本发明另一示例性实施例的栅极侧扇出区域电路的示例。

如图 7 所示，假设栅极侧扇出区域电路所包括的栅极芯片组 10 包括三个栅极芯片（如图 7 中 G-COF1—G-COF3），所述电路模块组 20 可包括两根导线 A 和 B 以及两个相同阻值的电阻 R1 和 R2，其中，导线 A 和 B 为栅极侧扇出区域的走线，导线 A 和 B 的一端均通过源极侧扇出区域的源极芯片与 PCB 板上的时序控制器相连接（图 7 中未示出），导线 A 的另一端连接至栅极芯片 G-COF2 的输出引脚 b，栅极芯片 G-COF1 的输出引脚 a 与电阻 R1 串联后连接至导线 A，导线 B 的另一端经过电阻 R2 接地。这里，应理解，根据本示例中的栅极芯片组 10 不仅可包括三个栅极芯片，也可以更多或更少，但至少包括两个。

具体说来，电路模块组 20 可根据栅极芯片 G-COF1—G-COF3 提供的信号产生并输出相应的输出信号，时序控制器 T-CON 可基于经由源极芯片接收的从电路模块组 20 产生的输出信号来控制显示装置的显示模式。

例如，当薄膜晶体管液晶显示器的架构如图 1 所示时，当时序控制器经由源极芯片接收的从电路模块 20 产生的输出信号为低电平信号和高电平信号时，时序控制器基于侦测到的低电平信号和高电平信号将显示装置的显示模式

设定为正常显示模式。

作为另一示例，当薄膜晶体管液晶显示器的架构如图 2 所示时，当时序控制器经由源极芯片接收的从电路模块 20 产生的输出信号为两个低电平信号时，时序控制器基于侦测到的两个低电平信号将显示装置的显示模式设定为垂直分辨率减少至原来三分之一的异形显示模式。

作为另一示例，当薄膜晶体管液晶显示器的架构如图 3 所示时，当时序控制器经由源极芯片接收的从电路模块组 20 产生的输出信号为高电平信号和低电平信号时，时序控制器基于侦测到的高电平信号和低电平信号将显示装置的显示模式设定为垂直分辨率减少至原来三分之二的异形显示模式。

通过上述方式，可以在显示装置为不同架构时，时序控制器可以基于检测的电路模块组 20 产生的输出信号，相应地设定不同的显示模式，使得多种显示装置的架构可以共用同一 PCB，提高了 PCB 的共用性，降低了管理成本。

图 8 示出根据本发明另一示例性实施例的栅极侧扇出区域电路的示例。

如图 8 所示，假设栅极侧扇出区域电路所包括的栅极芯片组 10 包括三个栅极芯片（如图 8 中 G-COF1—G-COF3），所述电路模块组 20 可包括三根导线 A、B 和 C 以及分别与导线 A、B 和 C 串联的电阻 R1、R2 和 R3，其中，导线 A、B 和 C 为栅极侧扇出区域的走线，导线 A、B 和 C 的一端均通过源极侧扇出区域的源极芯片与 PCB 板上的时序控制器相连接（图 8 中未示出），导线 A、B 和 C 的另一端分别经由与每根导线串联的电阻接地。栅极芯片 G-COF1 的输出引脚 a 连接导线 A，栅极芯片 G-COF2 的输出引脚 b 连接导线 B，栅极芯片 G-COF3 的输出引脚 c 连接导线 C。这里，应理解，根据本示例中的栅极芯片组 10 不仅可包括三个栅极芯片，也可以更多或更少，但至少包括两个。

具体说来，电路模块组 20 可根据栅极芯片 G-COF1—G-COF3 提供的输出信号产生并输出相应的输出信号，时序控制器可基于经由源极芯片接收的从电路模块组 20 产生的输出信号来控制显示装置的显示模式。

例如，当薄膜晶体管液晶显示器的架构如图 1 所示时，当时序控制器经由源极芯片接收的从电路模块 20 产生的输出信号为三个高电平信号时，时序控制器基于侦测到的三个高电平信号将显示装置的显示模式设定为正常显示模式。

作为另一示例，当薄膜晶体管液晶显示器的架构如图 2 所示时，当时序控制器经由源极芯片接收的从电路模块 20 产生的输出信号为高电平信号、高电平信号和低电平信号时，时序控制器基于侦测到的高电平信号、高电平信号和低电平信号将显示装置的显示模式设定为垂直分辨率减少至原来三分之一的异形显示模式。

作为另一示例，当薄膜晶体管液晶显示器的架构如图 3 所示时，当时序控制器经由源极芯片接收的从电路模块组 20 产生的输出信号为三个低电平信号时，时序控制器基于侦测到的三个低电平信号将显示装置的显示模式设定为垂

直分辨率减少至原来三分之二的异形显示模式。

通过上述方式，可以在显示装置为不同架构时，时序控制器可以基于检测的电路模块组 20 产生的输出信号，相应地设定不同的显示模式，使得多种显示装置的架构可以共用同一 PCB，提高了 PCB 的共用性，降低了管理成本。

在另一实施例中，所述电路模块组包括 N 个并联的电路模块，每个电路模块根据相应的栅极芯片提供的输入信号产生并输出相应的输出信号，其中，所述 N 个栅极芯片与所述 N 个并联的电路模块一一对应。

具体说来，每个电路模块根据相应的栅极芯片提供的输入信号产生并输出相应的输出信号。例如，所述栅极芯片组中的每个栅极芯片为薄膜上栅极芯片，所述 N 个电路模块中的每个电路模块为一个开关，其中，每个开关可响应于相应的栅极芯片提供的输入信号导通或截止。

此外，作为示例，当每个电路模块产生了相应的输出信号后，可将所述输出信号输出到源极芯片组中，以用于控制显示装置的显示模式。

具体说来，源极芯片组可包括 N 个源极芯片，这里，所述 N 个源极芯片中的每个源极芯片可以为薄膜上源极芯片。所述 N 个源极芯片与所述 N 个并联的电路模块一一对应，每个电路模块可将产生的输出信号输出到源极侧扇出区域的源极芯片组中的相应的源极芯片。显示装置的时序控制器侦测源极芯片从电路模块接收的输出信号，并基于侦测到的输出信号来控制显示装置的显示模式。这里，作为示例，所述显示装置可具有 N 种显示模式。

通过上述方式，电路模块可根据输入信号产生并输出相应的输出信号，从而使时序控制器基于输出信号设定与当前显示装置架构匹配的显示模式。

下面，将结合具体的示例进行详细说明。

图 9 示出根据本发明示例性实施例的栅极侧扇出区域电路的示例。

参照图 9，作为示例，假设栅极侧扇出区域电路 100 所包括的栅极芯片组 10 包括三个栅极芯片（如图 5 中 G-COF1—G-COF3），相应地，电路模块组 20 包括与栅极芯片 G-COF1—G-COF3 一一对应的电路模块（如图 5 中的 M1-M3），这里，作为示例，所述电路模块组中的每个电路模块可以为一个开关，例如，NMOS 管，其中，每个开关可响应于与其相应的栅极芯片提供的输入信号导通或截止，例如，当开关为 NMOS 管时，当输入信号为高电平信号时，NMOS 管导通。这里，应理解，在该示例中，电路模块组 20 包括 3 个并联的电路模块，当然，也可以更多或更少，但至少两个以上。本领域技术人员可以理解，其他可以实现类似功能的电路模块也适用于本发明。此外，作为示例，所述三个栅极芯片和与所述三个栅极芯片一一对应的三个开关可设置于液晶显示装置的栅极侧扇出区域中。

具体说来，每个开关（即，M1-M3）的栅极 a1-a3 分别连接相应的栅极芯片 G-COF1—G-COF3 的输出引脚 A1-A3，例如，栅极芯片 G-COF1 的 A1 输出引脚连接栅极芯片 G-COF1 对应的开关 M1 的栅极 a1，栅极芯片 G-COF2 的

A2 输出引脚连接栅极芯片 G-COF2 对应的开关 M2 的栅极 a2，栅极芯片 G-COF3 的 A3 输出引脚连接栅极芯片 G-COF3 对应的开关 M3 的栅极 a3。此外，开关 M1-M3 的源极 b1-b3 分别与源极扇出区域的源极芯片组中的相应的源极芯片连接，例如，开关 M1 的源极 b1 连接至源极芯片 S-COF1 的输入引脚 d1，开关 M1 的源极 b2 连接至源极芯片 S-COF2 的输入引脚 d2，开关 M3 的源极 b3 连接至源极芯片 S-COF3 的输入引脚 d3。时序控制器 T-CON 的输入引脚 k 分别与源极芯片 S-COF1—S-COF3 的输出引脚 e1-e3 相连接，开关 M1-M3 的漏极 c1-c3 接地。这里，图 9 中的电阻 R 为 NMOS 导通时的等效电阻。

以下，对根据本发明示例性实施例的栅极侧扇出区域电路的工作原理进行描述。

具体说来，栅极芯片可向与其对应的开关发送输入信号，开关根据栅极芯片发送的输入信号导通或截止，并将产生的相应的输出信号输出给源极侧扇出区域的源极芯片，显示装置的时序控制器侦测源极芯片从开关接收的输出信号，并基于侦测到的输出信号来设定适合当前液晶显示装置架构的显示模式。

例如，现有技术中标准的薄膜晶体管液晶显示器的架构如图 1 所示，当薄膜晶体管液晶显示器的架构如图 1 所示时，栅极芯片 G-COF1 通过输出引脚 A1 向开关 M1 的栅极 a1 发送高电平信号、G-COF2 通过输出引脚 A2 向开关 M2 的栅极 a2 发送高电平信号、G-COF3 通过输出引脚 A3 向开关 M3 的栅极 a3 发送高电平信号，开关 M1、M2 和 M3 导通，则通过源极 b1-b3 传输到源极芯片 S-COF1、S-COF2 和 S-COF3 的输出信号为低电平信号、低电平信号和低电平信号，此时，时序控制器 T-CON 侦测从开关 M1、M2 和 M3 接收的三个低电平信号，并基于侦测到的三个信号将显示装置的显示模式设定为正常显示模式。

作为另一示例，当薄膜晶体管液晶显示器的架构如图 2 所示时，栅极芯片 G-COF1 通过输出引脚 A1 向开关 M1 的栅极 a1 发送高电平信号、G-COF2 通过输出引脚 A2 向开关 M2 的栅极 a2 发送高电平信号，M3 的栅极 a3 未接收到输入信号，则开关 M1、M2 导通，M3 截止，则通过源极 b1-b3 传输到源极芯片 S-COF1、S-COF2 和 S-COF3 的输出信号为低电平信号、低电平信号和高电平信号，此时，时序控制器 T-CON 侦测从开关 M1、M2 和 M3 接收的低电平信号、低电平信号和高电平信号，并基于侦测到的三个信号将显示装置的显示模式设定为垂直分辨率减少至原来三分之一的异形显示模式。

作为另一示例，当薄膜晶体管液晶显示器的架构如图 3 所示时，栅极芯片 G-COF1 通过输出引脚 A1 向开关 M1 的栅极 a1 发送高电平信号、M2 和 M3 的栅极 a2 和 a3 未接收到输入信号，则开关 M1 导通，M2、M3 截止，则通过源极 b1-b3 传输到源极芯片 S-COF1、S-COF2 和 S-COF3 的输出信号为低电平信号、高电平信号和高电平信号，此时，侦测从开关 M1、M2 和 M3 接收的低电平信号、高电平信号和高电平信号，并基于侦测到的三个信号将显示装置的

显示模式设定为垂直分辨率减少至原来三分之二的异形显示模式。

综上所述，根据本发明示例性实施例的栅极侧扇出区域电路，不仅可以自动地调整显示装置的显示模式，还有效地降低了 PCB 的管理成本和制作成本。

5 显然，本发明的保护范围并不局限于上诉的具体实施方式，本领域的技术人员可以对发明进行各种改动和变型而不脱离本发明的精神和范围。这样，倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内，则本发明也意图包含这些改动和变型在内。

权利要求书

1、一种栅极侧扇出区域电路，其中，包括栅极芯片组和电路模块组，
所述栅极芯片组包括 N 个栅极芯片，其中， N 为大于等于 2 的正整数；
所述电路模块组根据所述 N 个栅极芯片提供的输入信号产生并输出相应
5 的输出信号。

2、如权利要求 1 所述的栅极侧扇出区域电路，其中，显示装置的时序控制器侦测从电路模块组产生的输出信号，并基于侦测到的输出信号来控制显示装置的显示模式。

3、如权利要求 1 所述的栅极侧扇出区域电路，其中，所述电路模块组包
10 括 N 个并联的电路模块，每个电路模块根据相应的栅极芯片提供的输入信号产生并输出相应的输出信号，

其中，所述 N 个栅极芯片与所述 N 个并联的电路模块一一对应。

4、如权利要求 3 所述的栅极侧扇出区域电路，其中，每个电路模块将产生的输出信号输出到源极侧扇出区域的源极芯片组中的相应的源极芯片，

15 其中，源极芯片组包括 N 个源极芯片，所述 N 个源极芯片与所述 N 个并联的电路模块一一对应。

5、如权利要求 4 所述的栅极侧扇出区域电路，其中，显示装置的时序控制器侦测源极芯片从电路模块接收的输出信号，并基于侦测到的输出信号来控制显示装置的显示模式。

20 6、如权利要求 3 所述的栅极侧扇出区域电路，其中，所述 N 个电路模块中的每个电路模块为一个开关，其中，每个开关响应于相应的栅极芯片提供的输入信号导通或截止。

7、如权利要求 6 所述的栅极侧扇出区域电路，其中，所述开关为 NMOS 晶体管。

25 8、如权利要求 5 所述的栅极侧扇出区域电路，其中，所述显示装置具有 N 种显示模式。

9、如权利要求 1 所述的栅极侧扇出区域电路，其中，所述 N 个栅极芯片中的每个栅极芯片为薄膜上栅极芯片。

30 10、如权利要求 4 所述的栅极侧扇出区域电路，其中，所述 N 个源极芯片中的每个源极芯片为薄膜上源极芯片。

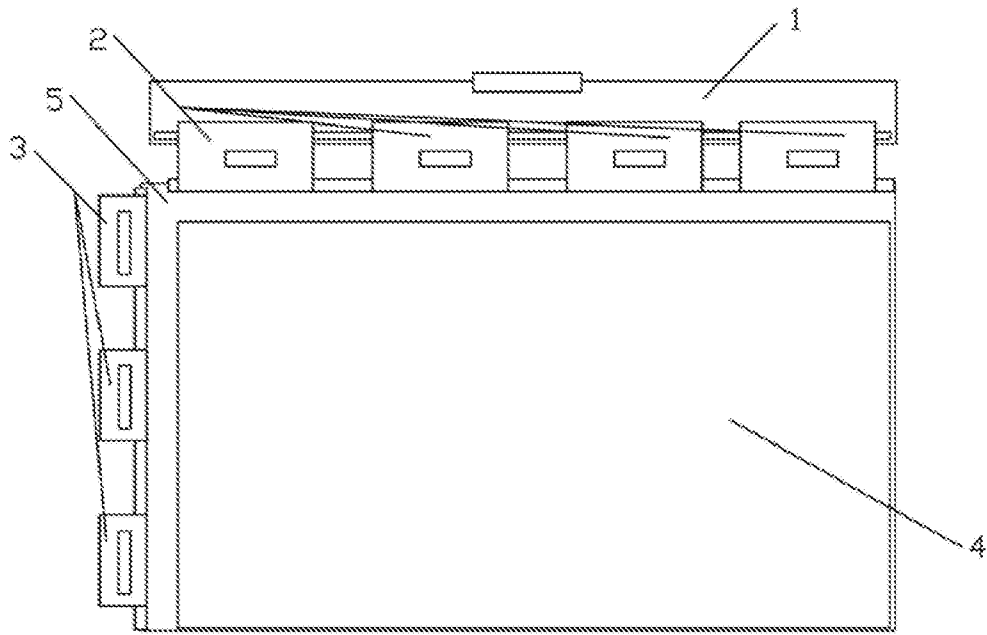


图 1

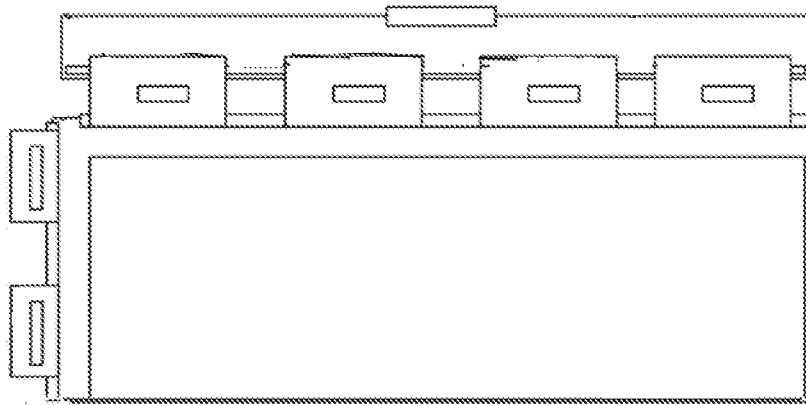


图 2

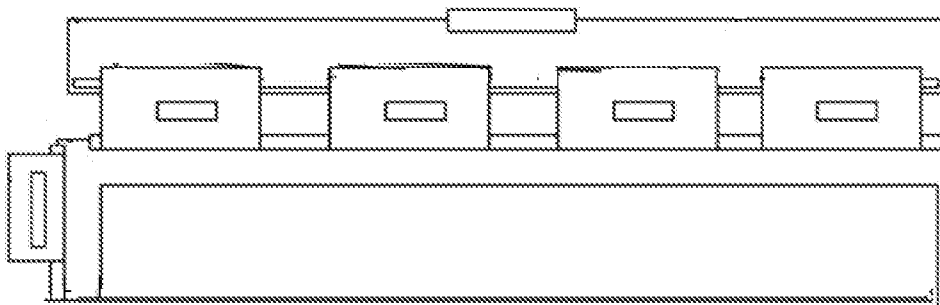


图 3

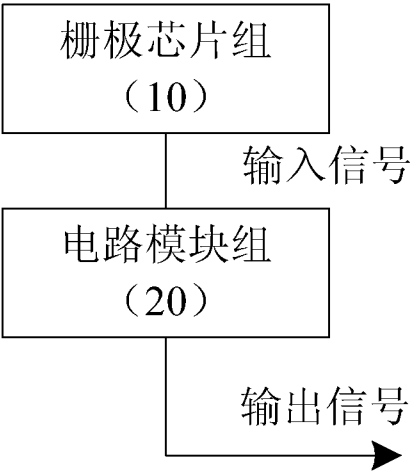


图 4

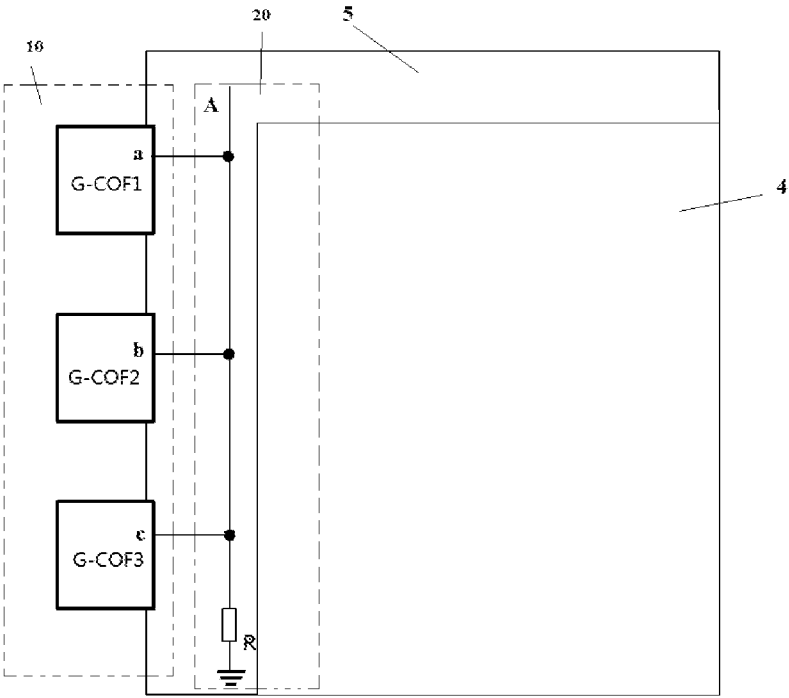


图 5

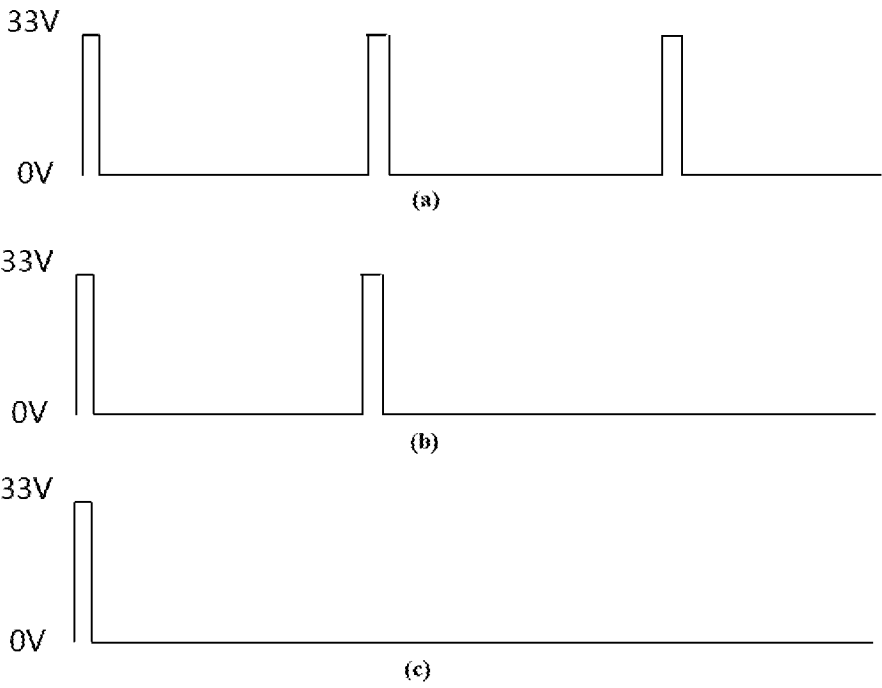


图 6

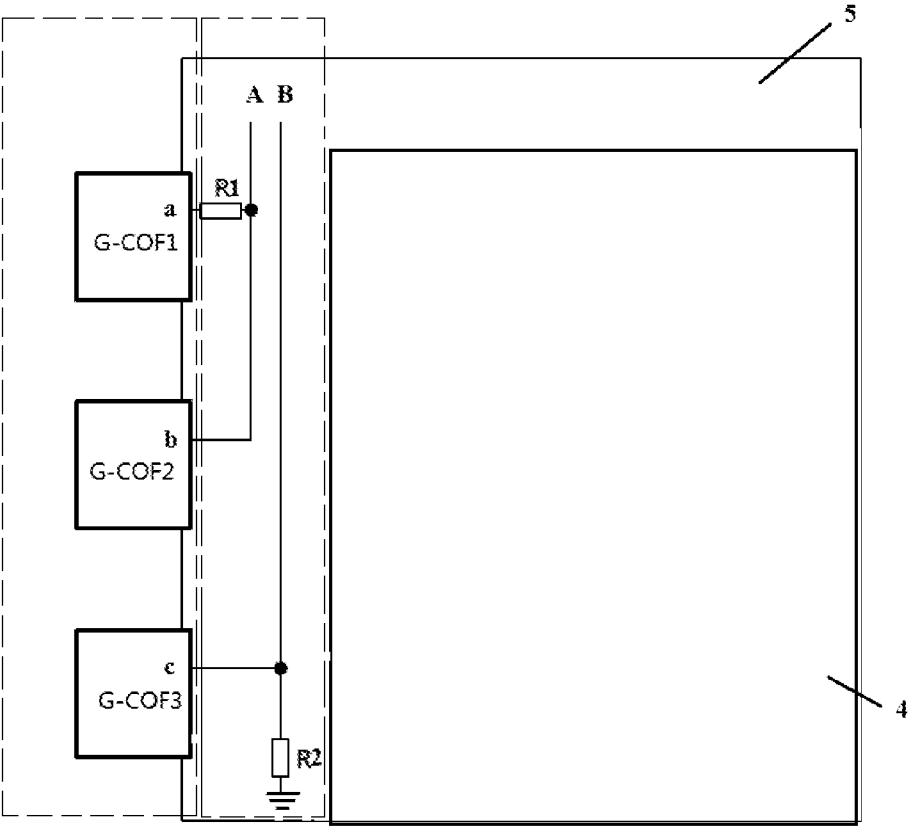


图 7

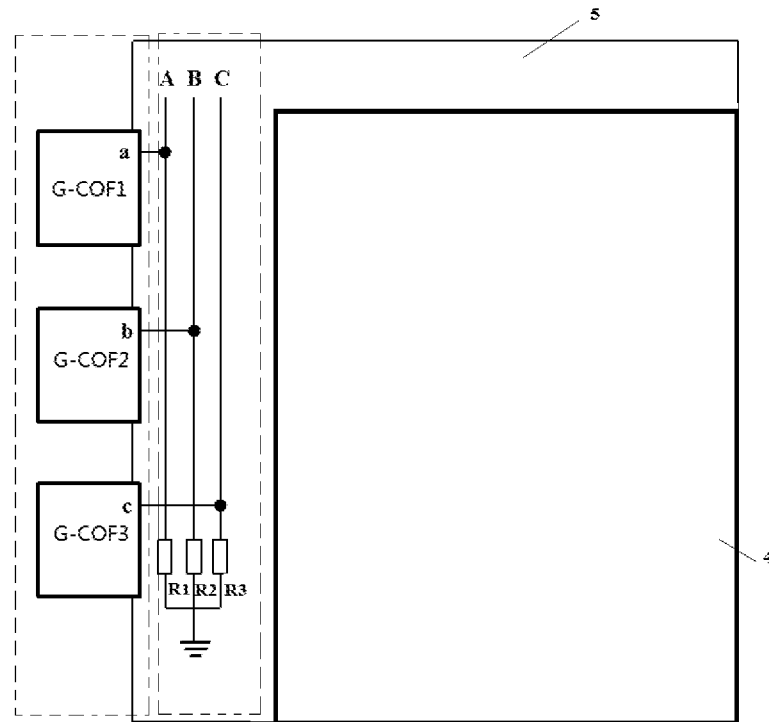


图 8

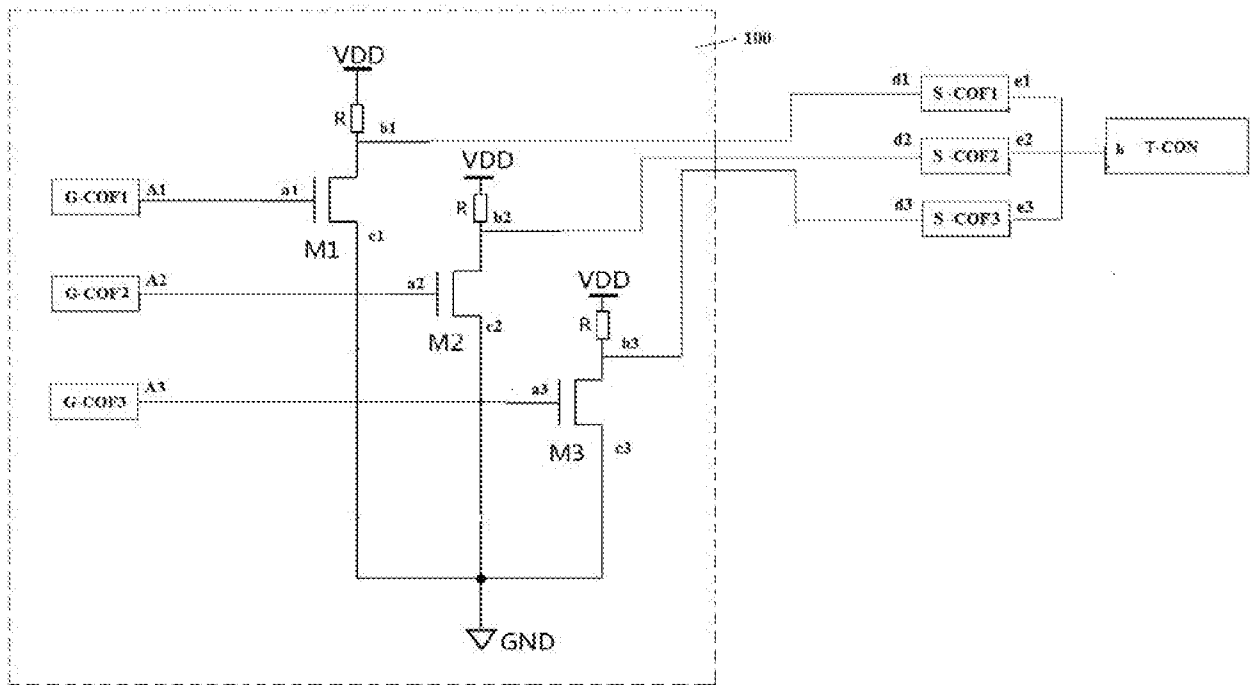


图 9

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2016/089741

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/36(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNTEXT; CNABS; VEN: scan, heterotype display, adaptation, general, pcb, fan-out, sector, time sequence, different sizes, amount, detection circuit, monitor, clock, commonality, proportion, printed circuit board, number; gate, tim+, size, detect+, PCB, compatible, current, differ, vary

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 103794189 A (LIU, Xingbin), 14 May 2014 (14.05.2014), description, paragraphs 23-40, and figures 1-4	1-10
A	CN 101540147 A (CHIHSHIN ELECTRONIC CO., LTD.), 23 September 2009 (23.09.2009), the whole document	1-10
A	CN 102708815 A (BOE TECHNOLOGY GROUP CO., LTD.), 03 October 2012 (03.10.2012), the whole document	1-10
A	JP 2006154483 A (SANYO ELECTRIC CO., LTD.), 15 June 2006 (15.06.2006), the whole document	1-10

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 19 January 2017 (19.01.2017)	Date of mailing of the international search report 25 January 2017 (25.01.2017)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer WANG, Min Telephone No.: (86-10) 62085827

International application No.
PCT/CN2016/089741

Form PCT/ISA/210 (patent family annex) (July 2009)

A. 主题的分类 G09G 3/36 (2006.01) i 按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类																	
B. 检索领域 检索的最低限度文献 (标明分类系统和分类号) G09G 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用)) CNTXT; CNABS; VEN: 扫描, 异型显示, 闸极, 适配, 检测, 通用, pcb, 扇出, 扇区, 时序, 门极, 异形显示, 栅极, 不同尺寸, 数量, 检测电路, 侦测, 时钟, 共用性, 比例, 兼容, 尺寸, 印刷电路板, 数目; gate, tim+, size, detect+, PCB, compatible, current, differ, vary																	
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 103794189 A (刘兴宾) 2014年 5月 14日 (2014 - 05 - 14) 说明书第23-40段, 图1-4</td> <td>1-10</td> </tr> <tr> <td>A</td> <td>CN 101540147 A (奇信电子股份有限公司) 2009年 9月 23日 (2009 - 09 - 23) 全文</td> <td>1-10</td> </tr> <tr> <td>A</td> <td>CN 102708815 A (京东方科技集团股份有限公司) 2012年 10月 3日 (2012 - 10 - 03) 全文</td> <td>1-10</td> </tr> <tr> <td>A</td> <td>JP 2006154483 A (SANYO ELECTRIC CO) 2006年 6月 15日 (2006 - 06 - 15) 全文</td> <td>1-10</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 103794189 A (刘兴宾) 2014年 5月 14日 (2014 - 05 - 14) 说明书第23-40段, 图1-4	1-10	A	CN 101540147 A (奇信电子股份有限公司) 2009年 9月 23日 (2009 - 09 - 23) 全文	1-10	A	CN 102708815 A (京东方科技集团股份有限公司) 2012年 10月 3日 (2012 - 10 - 03) 全文	1-10	A	JP 2006154483 A (SANYO ELECTRIC CO) 2006年 6月 15日 (2006 - 06 - 15) 全文	1-10
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求															
X	CN 103794189 A (刘兴宾) 2014年 5月 14日 (2014 - 05 - 14) 说明书第23-40段, 图1-4	1-10															
A	CN 101540147 A (奇信电子股份有限公司) 2009年 9月 23日 (2009 - 09 - 23) 全文	1-10															
A	CN 102708815 A (京东方科技集团股份有限公司) 2012年 10月 3日 (2012 - 10 - 03) 全文	1-10															
A	JP 2006154483 A (SANYO ELECTRIC CO) 2006年 6月 15日 (2006 - 06 - 15) 全文	1-10															
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																	
<table border="0"> <tr> <td> * 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 </td> <td> “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件 </td> </tr> </table>			* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件													
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																
国际检索实际完成的日期 2017年 1月 19日		国际检索报告邮寄日期 2017年 1月 25日															
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局 (ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10) 62019451		授权官员 王敏 电话号码 (86-10) 62085827															

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2016/089741

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	103794189	A	2014年 5月 14日	无	
CN	101540147	A	2009年 9月 23日	无	
CN	102708815	A	2012年 10月 3日	CN 102708815 B	2014年 8月 6日
JP	2006154483	A	2006年 6月 15日	无	