



(12) 发明专利申请

(10) 申请公布号 CN 102208166 A

(43) 申请公布日 2011. 10. 05

(21) 申请号 201110066914. 4

(22) 申请日 2011. 03. 18

(30) 优先权数据

2010-075634 2010. 03. 29 JP

(71) 申请人 索尼公司

地址 日本东京

(72) 发明人 多田罗智史 内野胜秀

(74) 专利代理机构 北京康信知识产权代理有限公司
11240

代理人 余刚 吴孟秋

(51) Int. Cl.

G09G 3/32 (2006. 01)

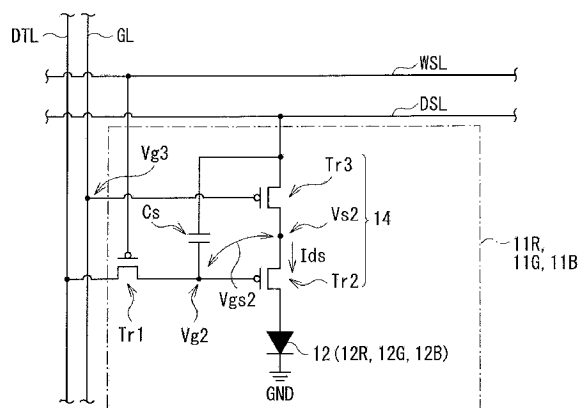
权利要求书 3 页 说明书 12 页 附图 14 页

(54) 发明名称

显示装置和电子装置

(57) 摘要

本发明提供了显示装置和电子装置, 其中, 该显示装置包括: 显示单元, 具有多个像素、连接至各像素的扫描线、信号线、电源线和栅极线, 多个像素的每一个都包括发光元件、驱动晶体管和校正晶体管; 扫描线驱动电路, 向扫描线施加选择脉冲; 以及信号线驱动电路, 通过向信号线施加视频信号电压来将视频信号写入由扫描线驱动电路所选择的像素。在各像素中, 驱动晶体管和校正晶体管相互串联在电源线和发光元件之间的路径上。在显示单元的各单位区域中分别设置经由栅极线施加至校正晶体管的栅极的用于校正的栅极电压。



1. 一种显示装置,包括:

显示单元,具有多个像素、连接至各像素的扫描线、信号线、电源线和栅极线,所述多个像素的每一个都包括发光元件、用于驱动的晶体管以及用于校正的晶体管;

扫描线驱动电路,向所述扫描线施加用于顺序选择所述多个像素的选择脉冲;以及

信号线驱动电路,通过向所述信号线施加视频信号电压来将视频信号写入由所述扫描线驱动电路所选择的像素,

其中,在各像素中,所述用于驱动的晶体管和所述用于校正的晶体管相互串联在所述电源线和所述发光元件之间的路径上,并且

在所述显示单元的各单位区域中分别设定经由所述栅极线施加至所述用于校正的晶体管的栅极的用于校正的栅极电压。

2. 根据权利要求1所述的显示装置,其中,在所述发光元件进行发光操作时,所述用于驱动的晶体管在饱和区域中操作,而所述用于校正的晶体管在线性区域中操作。

3. 根据权利要求2所述的显示装置,其中,在各晶体管的迁移率较大的单位区域中,所述用于校正的栅极电压被设定得较低,并且

在各晶体管的迁移率较小的单位区域中,所述用于校正的栅极电压被设定得较高。

4. 根据权利要求3所述的显示装置,其中,各单位区域中的各晶体管的迁移率通过测量所述发光元件的发光亮度来获得。

5. 根据权利要求4所述的显示装置,其中,各单位区域基于所述显示单元中发光亮度的变化分布来设定。

6. 根据权利要求1至5中任一项所述的显示装置,其中,在各像素中,所述用于校正的晶体管设置在所述电源线和所述用于驱动的晶体管之间。

7. 根据权利要求6所述的显示装置,其中,

各像素包括作为所述发光元件的有机电致发光元件、作为用于写入的晶体管的第一晶体管、作为所述用于驱动的晶体管的第二晶体管、作为所述用于校正的晶体管的第三晶体管以及保持电容元件,

所述第一晶体管的栅极连接至所述扫描线,

所述第一晶体管的漏极和源极中的一个连接至所述信号线,另一个连接至所述第二晶体管的栅极以及所述保持电容元件的一端,

所述第三晶体管的栅极连接至所述栅极线,

所述第三晶体管的漏极和源极中的一个连接至所述电源线以及所述保持电容元件的另一端,另一个连接至所述第二晶体管的漏极和源极中的一个,

所述第二晶体管的漏极和源极中的另一个连接至所述有机电致发光元件的阳极,并且所述有机电致发光元件的阴极被设定为固定电位。

8. 根据权利要求1至5中任一项所述的显示装置,其中,在各像素中,所述用于驱动的晶体管被设置在所述电源线和所述用于校正的晶体管之间。

9. 根据权利要求8所述的显示装置,其中,

各像素包括作为所述发光元件的有机电致发光元件、作为用于写入的晶体管的第一晶体管、作为所述用于驱动的晶体管的第二晶体管、作为所述用于校正的晶体管的第三晶体管以及保持电容元件,

所述第一晶体管的栅极连接至所述扫描线，

所述第一晶体管的漏极和源极中的一个连接至所述信号线，另一个连接至所述第二晶体管的栅极以及所述保持电容元件的一端，

所述第三晶体管的栅极连接至所述栅极线，

所述第二晶体管的漏极和源极中的一个连接至所述电源线以及所述保持电容元件的另一端，另一个连接至所述第三晶体管的漏极和源极中的一个，

所述第三晶体管的漏极和源极中的另一个连接至所述有机电致发光元件的阳极，并且所述有机电致发光元件的阴极被设定为固定电位。

10. 一种显示装置，包括：

显示单元，具有多个像素以及连接至各像素的扫描线、信号线、电源线和栅极线，每一个像素都包括发光元件和用于驱动的晶体管；

扫描线驱动单元，向所述扫描线施加用于顺序选择所述多个像素的选择脉冲；以及

信号线驱动电路，通过向所述信号线施加视频信号电压来将视频信号写入由所述扫描线驱动电路选择的像素，

其中，在各像素中，所述用于驱动的晶体管被设置在所述电源线和所述发光元件之间的路径上，并且

在所述显示单元的各单位区域中分别设定经由所述栅极线施加至所述用于驱动的晶体管的背栅的用于校正的栅极电压。

11. 一种电子装置，包括显示装置，

所述显示装置包括：

显示单元，具有多个像素、连接至各像素的扫描线、信号线、电源线和栅极线，所述多个像素的每一个都包括发光元件、用于驱动的晶体管以及用于校正的晶体管；

扫描线驱动电路，向所述扫描线施加用于顺序选择所述多个像素的选择脉冲；以及

信号线驱动电路，通过向所述信号线施加视频信号电压来将视频信号写入由所述扫描线驱动电路选择的像素，

其中，在各像素中，所述用于驱动的晶体管和所述用于校正的晶体管相互串联在所述电源线和所述发光元件之间的路径上，并且

在所述显示单元的各单位区域中分别设定经由所述栅极线施加至所述用于校正的晶体管的栅极的用于校正的栅极电压。

12. 一种电子装置，包括显示装置，

所述显示装置包括：

显示单元，具有多个像素以及连接至各像素的扫描线、信号线、电源线和栅极线，每一个像素都包括发光元件和用于驱动的晶体管；

扫描线驱动单元，向所述扫描线施加用于顺序选择所述多个像素的选择脉冲；以及

信号线驱动电路，通过向所述信号线施加视频信号电压来将视频信号写入由所述扫描线驱动电路选择的像素，

其中，在各像素中，所述用于驱动的晶体管被设置在所述电源线和所述发光元件之间的路径上，并且

在所述显示单元的各单位区域中分别设定经由所述栅极线施加至所述用于驱动的晶

体管的背栅的用于校正的栅极电压。

13. 一种显示装置,包括:

多个像素,每一个都包括发光元件、用于驱动的晶体管和用于校正的晶体管,

其中,在各像素中,所述用于驱动的晶体管和所述用于校正的晶体管相互串联在所述电源线和所述发光元件之间的路径上,并且

在所述显示单元的各单位区域中分别设置施加至所述用于校正的晶体管的栅极的用于校正的栅极电压。

14. 根据权利要求 13 所述的显示装置,其中,在所述发光元件进行发光操作时,所述用于校正的晶体管在线性区域中操作。

15. 一种显示装置,包括:

显示单元,具有多个像素、连接至各像素的扫描线、信号线、电源线和栅极线,所述多个像素的每一个都包括发光元件、用于驱动的晶体管以及用于校正的晶体管;

其中,在各像素中,所述用于驱动的晶体管和所述用于校正的晶体管相互串联在所述电源线和所述发光元件之间的路径上,

所述栅极线沿着所述信号线设置,以及

在所述显示单元的各单位区域中分别设置经由所述栅极线施加至所述用于校正的晶体管的栅极的用于校正的栅极电压。

显示装置和电子装置

技术领域

[0001] 本发明涉及通过使用诸如有机 EL (电致发光) 元件的发光元件所构造的显示装置和具有这种显示装置的电子装置。

背景技术

[0002] 近年来,在平板显示器 (FPD) 领域中,对有机 EL 显示装置的关注增加。不同于液晶显示器 (LCD),有机 EL 显示装置是使用发光元件的装置,因此原则上不需要背光。因此,从薄型化和更高亮度的角度来看,其比 LCD 有利。具体地,在为每个像素设置诸如 TFT (薄膜晶体管) 的开关元件的有源矩阵型的 EL 显示装置中,通过使每个像素保持点亮 (通过使电压保持在电容器中来点亮),功耗持续较低,并且其易于实现更大画面和更高精度。从而,正在对有机 EL 显示装置进行各种开发。

[0003] 在这种有源矩阵型的有机 EL 显示装置中,从确保驱动电流的观点,正在主要研究和开发使用低温多晶硅 (p-Si) 膜的 TFT。通过来自受激准分子激光器等的光束照射预先形成的非晶硅 (a-Si) 膜以执行再结晶,从而形成 p-Si 膜 (ELA 方法)。具体地,通过沿显示面中的预定方向 (水平或垂直方向) 顺序偏移并在单位区域中执行照射,执行整个显示面的再结晶。

[0004] 然而,在通过 ELA 方法使用具有 p-Si 膜的 TFT 制造有机 EL 显示装置的情况下,发生由于激光束发射 (shot) 的变化使得用于驱动的晶体管的迁移率和阈值在显示面中发生变化的缺点。当晶体管的特性在显示面中发生变化时,在显示面中引起亮度变化 (例如,垂直或水平方向上的条状不均匀),并且显示质量劣化。

[0005] 为了解决该缺点,例如,日本未审查专利申请公开第 2004-212684 号公开了通过在像素中平行设置多个驱动晶体管以划分发光电流并且使驱动晶体管的特性变化平均化来减小这种特性变化的方法。

发明内容

[0006] 然而,在日本未审查专利申请公开第 2004-212684 号的方法中,原则上,在显示面的每一个区域中,驱动晶体管的特性变化不被单独 (任意) 调整,使得减小特性变化的效果不充分。

[0007] 在现有方法中,难以减小由制造工艺等所引起的用于驱动的晶体管的迁移率和阈值的变化,从而需要用于减小变化的方法。上述缺点不仅发生在有机 EL 显示装置中,而且还发生在使用其他发光元件的显示装置中。

[0008] 因此,期望提供与现有技术相比通过抑制显示面中的亮度变化而实现显示质量的改善的显示装置和电子装置。

[0009] 本发明实施方式的第一显示装置包括:显示单元,具有多个像素、连接至每个像素的扫描线、信号线、电源线和栅极线,多个像素的每一个都包括发光元件、用于驱动的晶体管以及用于校正的晶体管;扫描线驱动电路,向扫描线施加用于顺序选择多个像素的选择

脉冲；以及信号线驱动电路，通过向信号线施加视频信号电压来将视频信号写入由扫描线驱动电路所选择的像素。在每个像素中，用于驱动的晶体管和用于校正的晶体管相互串联在电源线和发光元件之间的路径（path）上。在显示单元的每个单位区域中分别设置经由栅极线施加给用于校正的晶体管的栅极的用于校正的栅极电压。

[0010] 本发明实施方式的第一电子装置包括本发明实施方式的第一显示装置。

[0011] 在本发明实施方式的第一显示装置和第一电子装置中，在每个像素中，用于驱动的晶体管和用于校正的晶体管相互串联在电源线和发光元件之间的路径上，并且在显示单元的每个单位区域中分别设置经由栅极线施加给用于校正的晶体管的栅极的用于校正的栅极电压。通过该结构，例如，即使当用于驱动的晶体管的迁移率和阈值的值在单位区域之间发生变化，通过分别设置用于校正的栅极电压，任意执行调整以减小值的变化。

[0012] 本发明实施方式的第二显示装置包括：显示单元，具有多个像素（每一个像素都包括发光元件和用于驱动的晶体管）以及连接至每个像素的扫描线、信号线、电源线和栅极线；扫描线驱动单元，向扫描线施加用于顺序选择多个像素的选择脉冲；以及信号线驱动电路，通过向信号线施加视频信号电压来将视频信号写入由扫描线驱动电路所选择的像素。在每个像素中，用于驱动的晶体管设置在电源线和发光元件之间的路径上。在显示单元的每个单位区域中分别设置经由栅极线施加给用于驱动的晶体管的背栅的用于校正的栅极电压。

[0013] 本发明实施方式的第二电子装置包括本发明实施方式的第二显示装置。

[0014] 在本发明实施方式的第二显示装置和第二电子装置中，在每个像素中，用于驱动的晶体管设置在电源线和发光元件之间的路径上，并且在显示单元的每个单位区域中分别设置经由栅极线施加给用于驱动的晶体管的背栅的用于校正的栅极电压。通过该结构，例如，即使当用于驱动的晶体管的迁移率和阈值的值在单位区域之间发生变化，通过分别设置用于校正的栅极电压，任意执行调整以减小值的变化。

[0015] 在在本发明实施方式的第一显示装置和第一电子装置中，在每个像素中，用于驱动的晶体管和用于校正的晶体管相互串联在电源线和发光元件之间的路径上，并且在显示单元的每个单位区域中分别设置经由栅极线施加给用于校正的晶体管的栅极的用于校正的栅极电压。从而，减小了单位区域之间用于驱动的晶体管的迁移率和阈值的变化。因此，通过减小例如由制造工艺所引起的这种变化，抑制了显示面中的亮度变化，并且提高了显示质量。

[0016] 在在本发明实施方式的第二显示装置和第二电子装置中，在每个像素中，用于驱动的晶体管设置在电源线和发光元件之间的路径上，并且在显示单元的每个单位区域中分别设置经由栅极线施加给用于驱动的晶体管的背栅的用于校正的栅极电压。从而，减小了单位区域之间用于驱动的晶体管的迁移率和阈值的变化。因此，通过减小例如由制造工艺所引起的这种变化，抑制了显示面中的亮度变化，并且提高了显示质量。

[0017] 本发明的其他和进一步的目的、特征和优点将通过以下描述而变得更加显而易见。

附图说明

[0018] 图 1 是示出本发明第一实施方式的显示装置的实例的框图。

- [0019] 图 2 是示出图 1 所示像素的结构实例的电路图。
- [0020] 图 3 是示出图 2 所示每个晶体管的结构实例的截面图。
- [0021] 图 4 是用于解释在形成图 3 所示每个晶体管的时刻执行的激光退火处理的实例的示意图。
- [0022] 图 5A 和图 5B 是用于解释图 2 所示驱动晶体管和校正晶体管中的发光操作的特性实例的特性图。
- [0023] 图 6 是表示比较例 1 的显示装置中的像素的结构实例的电路图。
- [0024] 图 7A 和图 7B 是用于解释比较例 1 的显示装置的显示面中的亮度不均匀的示图。
- [0025] 图 8 是表示比较例 2 的显示装置中的像素的结构实例的电路图。
- [0026] 图 9A 和图 9B 是用于解释在根据第一实施方式的显示装置的显示面中减小亮度不均匀的动作的示图。
- [0027] 图 10A 和图 10B 是用于解释在根据第一实施方式的显示装置的显示面中减小亮度不均匀的动作的电路图。
- [0028] 图 11 是示出根据第二实施方式的显示装置中的像素的结构实例的电路图。
- [0029] 图 12A 和图 12B 是用于解释在根据第二实施方式的显示装置的显示面中减小亮度不均匀的动作的电路图。
- [0030] 图 13 是示出根据第三实施方式的显示装置中的像素的结构实例的电路图。
- [0031] 图 14 是用于解释在根据第三实施方式的显示装置的显示面中减小亮度不均匀的动作的特性图。
- [0032] 图 15A 和图 15B 是用于解释根据本发明修改例的显示装置中的激光退火处理的示意图。
- [0033] 图 16 是表示包括该实施方式的显示装置的模块的示意性结构的平面图。
- [0034] 图 17 是示出本实施方式的显示装置的应用例 1 的外观的透视图。
- [0035] 图 18A 是应用例 2 的表面侧的外观的透视图,以及图 18B 是背侧的外观的透视图。
- [0036] 图 19 是示出应用例 3 的外观的透视图。
- [0037] 图 20 是示出应用例 4 的外观的透视图。
- [0038] 图 21A 是应用例 5 的打开状态的前视图,图 21B 是侧视图,图 21C 是处于闭合状态的前视图,图 21D 是左视图,图 21E 是右视图,图 21F 是顶视图,以及图 21G 是底视图。

具体实施方式

- [0039] 以下将参照附图描述本发明的实施方式。将以以下顺序给出描述。
- [0040] 1. 第一实施方式(校正晶体管设置在电源线和驱动晶体管之间的像素电路的实例)
- [0041] 2. 第二实施方式(驱动晶体管设置在电源线和校正晶体管之间的像素电路的实例)
- [0042] 3. 第三实施方式(将用于校正的栅极电压施加给驱动晶体管的背栅的实例)
- [0043] 4. 修改例(激光退火方向的修改)
- [0044] 5. 模块和应用例(电子装置的应用例)
- [0045] 第一实施方式

[0046] 显示装置的结构

[0047] 图 1 是示出根据本发明第一实施方式的显示装置 1 的示意性结构的框图。显示装置 1 具有显示面板 10(显示单元)和驱动电路 20。

[0048] 显示面板 10

[0049] 显示单元 10 具有像素阵列 13,其中,多个像素 11R、11G 和 11B 以矩阵形式进行配置,并且基于通过有源矩阵驱动从外部输入的视频信号 20A 和同步信号 20B 来显示图像。像素 11R、11G 和 11B 分别对应于发出红(R)、蓝(B)和绿(G)的三原色的光的像素。

[0050] 像素阵列 13 具有以行形式设置的多条扫描线 WSL、以列形式设置的多条信号线 DTL、沿着扫描线 WSL 以行形式设置的多条电源线 DSL 以及沿着信号线 DTL 以列形式设置的多条栅极线 GL。扫描线 WSL、信号线 DTL、电源线 DSL 和栅极线 GL 的每一个的一端都连接至稍后描述的驱动电路 20。在扫描线 WSL 和电源线 DSL 与信号线 DTL 和栅极线 GL 的交叉处以行和列形式(矩阵形式)设置像素 11R、11G 和 11B。

[0051] 图 2 示出了像素 11R、11G 和 11B 的内部结构(电路结构)的实例。在像素 11R、11G 和 11B 的每一个中,设置有机 EL 元件 12(发光元件)和像素电路 14。图中所示的有机 EL 元件 12R、12G 和 12B 分别对应于发出红(R)、蓝(B)和绿(G)的三原色的有机 EL 元件。以下,有机 EL 元件 12R、12G 和 12B 将被统称为有机 EL 元件 12。

[0052] 像素电路 14 由用于写入(采样)的写入(采样)晶体管 Tr1(第一晶体管)、驱动晶体管 Tr2(第二晶体管)、校正晶体管 Tr3(第三晶体管)和保持电容元件 Cs 构成。即,像素电路 14 具有所谓的“3Tr1C”电路结构。写入晶体管 Tr1、驱动晶体管 Tr2 和校正晶体管 Tr3 的每一个都是 p 沟道 MOS(金属氧化物半导体)型 TFT。TFT 的类型不受限制,例如,可以为反向交错结构(所谓的底栅型)或交错结构(所谓的顶栅型)。

[0053] 在像素电路 14 中,写入晶体管 Tr1 的栅极连接至扫描线 WSL,其源极连接至信号线 DTL,其漏极连接至驱动晶体管 Tr2 的栅极和保持电容元件 Cs 的一端。校正晶体管 Tr3 的栅极连接至栅极线 GL,其源极连接至电源线 DSL 和保持电容元件 Cs 的另一端,并且其漏极连接至驱动晶体管 Tr2 的源极。驱动晶体管 Tr2 的漏极连接至有机 EL 元件 12 的阳极,有机 EL 元件 12 的阴极被设置为固定电位(在本情形下为地(接地电位))。即,在像素电路 14 中,驱动晶体管 Tr2 和校正晶体管 Tr3 串联连接在电源线 DSL 和有机 EL 元件 12 之间的路径上。具体地,校正晶体管 Tr3 被设置在电源线 DSL 和驱动晶体管 Tr2 之间。

[0054] 图 3 示出了像素电路 14 中的每个晶体管(写入晶体管 Tr1、驱动晶体管 Tr2 和校正晶体管 Tr3)的截面结构的实例。

[0055] 在晶体管 Tr1、Tr2 和 Tr3 的每一个中,在作为整个显示面板 10 的基板 80 上,顺次形成栅电极 811、栅绝缘膜 812、p-Si(多晶(聚)硅)膜 813、作为蚀刻停止层的绝缘膜 814 以及源电极 815S 和漏电极 815D。基板 80 例如是 Si 基板或玻璃基板。栅电极 811 由诸如钼(Mo)的金属材料制成,并且栅绝缘膜 812 和绝缘膜 814 的每一个都由诸如氧化硅(SiO₂)或氮化硅(SiN)的绝缘材料制成。源电极 815S 和漏电极 815D 的每一个都由诸如铝(Al)的金属材料制成。

[0056] 通过使用来自受激准分子激光器等的激光束照射预先形成的非晶硅(a-Si)膜以执行再结晶(使用 ELA)来形成 p-Si 膜 813。具体地,例如,如图 4 所示意性示出的,执行单位区域中的照射,同时在显示面板 10(显示面)中的预定方向(在本情形中为水平方向(H

方向))上轻微偏移,从而在整个显示面板 10(像素阵列 13)中执行再结晶。

[0057] 驱动电路 20

[0058] 图 1 所示的驱动电路 20 驱动像素阵列 13 中的每一个像素 11R、11G 和 11B 来发光(显示驱动)。具体地,在顺序选择像素阵列 13 中的多个像素 11R、11G 和 11B 的同时,通过向所选择的像素 11R、11G 和 11B 写入基于视频信号 20A 的视频信号电压,对多个像素 11R、11G 和 11B 执行显示驱动。

[0059] 驱动电路 20 具有视频信号处理电路 21、定时生成电路 22、扫描线驱动电路 23、信号线/栅极线驱动电路 24 和电源线驱动电路 25。

[0060] 视频信号处理电路 21 对从外部输入的数字视频信号 20A 执行预定的校正,并将校正后的视频信号 21A 输出至信号线/栅极线驱动电路 24。例如,预定的校正为伽马校正、过驱动校正等。

[0061] 定时生成电路 22 基于从外部输入的同步信号 20B 生成控制信号 22A 并输出控制信号 22A,从而控制显示操作。具体地,其进行控制,使得扫描线驱动电路 23、信号线/栅极线驱动电路 24 和电源线驱动电路 25 联动地执行显示操作。

[0062] 扫描线驱动电路 23 根据控制信号 22A(与控制信号 22A 同步)顺序地将选择脉冲施加给多条扫描线 WSL,以顺序地选择多个像素 11R、11G 和 11B。具体地,通过选择性地输出电压 V_{on} (被施加以将写入晶体管 Tr1 设置为导通状态)和电压 V_{off} (被施加以将写入晶体管 Tr1 设置为截止状态),生成上述选择脉冲。电压 V_{on} 具有等于或大于写入晶体管 Tr1 的导通状态电压的值(恒定值),以及电压 V_{off} 具有小于写入晶体管 Tr1 的导通状态电压的值(恒定值)。

[0063] 信号线/栅极线驱动电路 24 具有信号线驱动电路和栅极线驱动电路(未示出)。

[0064] 信号线驱动电路根据控制信号 22A(与控制信号 22A 同步)生成与从视频信号处理电路 21 输入的视频信号 21A 相对应的模拟视频信号,并将其施加至信号线 DTL。具体地,通过分别将基于视频信号 21A 的各颜色用的模拟视频信号电压施加至各信号线 DTL,视频信号被写入由扫描线驱动电路 23 选择的像素 11R、11G 或 11B 中。

[0065] 栅极线驱动电路根据控制信号 22A(与控制信号 22A 同步)将稍后描述的校正栅极电压 V_{g3} 施加至各条栅极线 GL。如稍后详细描述的,为显示面板 10(像素阵列 13)中的每个单位区域(例如,低电压设定区域 10gL 或高电压设定区域 10gH)设置校正栅极电压 V_{g3} 。

[0066] 电源线驱动电路 25 根据控制信号 22A(与控制信号 22A 同步)顺序地将控制脉冲施加至多条电源线 DSL,从而控制每个有机 EL 元件 12 的发光操作和消光操作。具体地,通过选择性地输出电压 V_H (在电流 I_{ds} 经过驱动晶体管 Tr2 时施加)以及电压 V_L (在电流 I_{ds} 未经过晶体管驱动晶体管 Tr2 时施加),生成上述控制脉冲。电压 V_L 被设定为具有低于通过使有机 EL 元件 12 中的阈值电压 V_{thel} 和阴极电压 V_{cat} 相加所获得的电压值($V_{thel}+V_{cat}$)的电压值(恒定值)。另一方面,电压 V_H 被设定为具有等于或大于电压值($V_{thel}+V_{cat}$)的电压值(恒定值)。

[0067] 显示装置的动作和效果

[0068] 显示操作

[0069] 在显示装置 1 中,如图 1 和图 2 所示,驱动电路 20 基于视频信号 20A 和同步信号

20B 对显示面板 10 (像素阵列 13) 中的像素 11R、11G 和 11B 执行显示驱动。驱动电流经过像素 11R、11G 和 11B 的每一个的发光部中的有机 EL 元件 12, 空穴和电子再结合, 发生发光。结果, 在显示面板 10 中, 基于视频信号 20A 显示图像。

[0070] 具体地, 参照图 2, 在发光部 111 中, 如下执行视频信号写入操作 (显示操作)。首先, 在信号线 DTL 上的电压为视频信号电压且电源线 DSL 上的电压为电压 V_H 的时期内, 扫描线驱动电路 23 将扫描线 WSL 上的电压从电压 V_{off} 增加到电压 V_{on} 。这使得写入晶体管 Tr1 进入导通状态, 从而驱动晶体管 Tr2 的栅极电位 V_{g2} 上升到与此时信号线 DTL 上的电压相对应的视频信号电压。结果, 在保持电容元件 Cs 中写入并保持视频信号电压。在这种显示操作中, 预定的栅极电位 V_{g3} (在本情形中, 为栅极校正电压 V_{g3L} 或 V_{g3H}) 被恒定地施加至栅极线 GL, 并且校正晶体管 Tr3 处于导通状态。

[0071] 在此阶段中, 有机 EL 元件 12 的阳极电压仍然小于通过使有机 EL 元件的阈值电压 V_{e1} 和阴极电压 V_{ca} (= 接地电位) 相加而获得的电压值 ($V_{e1}+V_{ca}$), 并且有机 EL 元件处于截止状态。换句话说, 在此阶段, 在有机 EL 元件 12 的阳极和阴极之间没有电流流动 (有机 EL 元件 12 不发光)。因此, 从驱动晶体管 Tr2 供应的电流 I_{ds} 流向在有机 EL 元件 12 的阳极和阴极之间并联存在的元件电容 (未示出), 并且该元件电容被充电。

[0072] 接下来, 在信号线 DTL 上的电压保持视频信号电压且电源线 DSL 上的电压保持电压 V_H 的时期内, 扫描线驱动电路 23 将扫描线 WSL 的电压从电压 V_{on} 减小到电压 V_{off} 。这使得写入晶体管 Tr1 进入截止状态, 从而驱动晶体管 Tr2 的栅极进入浮置状态。在驱动晶体管 Tr2 的栅极-源极电压 V_{gs2} 保持恒定的状态下, 电流 I_{ds} 在驱动晶体管 Tr2 的漏极和源极之间流动。结果, 驱动晶体管 Tr2 的源极电位 V_{s2} 上升, 并且驱动晶体管 Tr2 的栅极电位 V_{g2} 也通过经由保持电容元件 Cs 的电容耦合而联动上升。因此, 有机 EL 元件 12 的阳极电压变得大于通过将有机 EL 元件的阈值电压 V_{e1} 和阴极电压 V_{ca} 相加而获得的电压值 ($V_{e1}+V_{ca}$)。因此, 依赖于保持在保持电容元件 Cs 中的视频信号电压 (即, 驱动晶体管 Tr2 中的栅极-源极电压 V_{gs2}) 的电流 I_{ds} 在有机 EL 元件 12 的阳极和阴极之间流动, 并且有机 EL 元件 12 发出具有期望亮度的光。

[0073] 在有机 EL 元件 12 的发光操作中, 例如, 如图 5A 所示, 驱动晶体管 Tr2 在饱和区域中进行操作。另一方面, 例如, 如图 5B 所示, 校正晶体管 Tr3 在线性区域中进行操作。在该实例中, 在驱动晶体管 Tr2 中, 当源极-漏极电压 V_{ds} 等于 V_{ds2} 时, 电流 (发光电流) I_{ds} 在源极和漏极之间流动。另一方面, 在校正晶体管 Tr3 中, 当源极-漏极电压 V_{ds} 等于 V_{ds3} ($< V_{ds2}$) 时, 电流 (发光电流) I_{ds} 在源极和漏极之间流动。

[0074] 随后, 在经过预定时期之后, 驱动电路 20 结束有机 EL 元件 12 的发光期。具体地, 电源线驱动电路 25 将电源线 DSL 上的电压从电压 V_H 减小到 V_L 。驱动晶体管 Tr2 的源极电位 V_{s2} 减小。有机 EL 元件 12 的阳极电压变得小于通过将有机 EL 元件的阈值电压 V_{e1} 和阴极电压 V_{ca} 相加而获得的电压值 ($V_{e1}+V_{ca}$), 并且电流 I_{ds} 不在阳极和阴极之间流动。结果, 有机 EL 元件 12 熄灭 (移至消光期)。

[0075] 此后, 驱动电路 20 执行显示操作, 使得上述发光操作和消光操作基于帧期间 (1 垂直 (1V) 期间) 单位进行重复。例如, 驱动电路 20 还在每一个 1 水平期间 (1H 期间) 利用施加至电源线 DSL 的控制脉冲和施加至扫描线 WSL 的选择脉冲来执行行方向上的扫描。以这种方式, 执行显示装置 1 中的显示操作 (驱动电路 20 进行的显示驱动)。

[0076] 特性部分的操作

[0077] 接下来,与比较例(比较例 1 和 2)相比,详细地描述实施方式的显示装置 1 中的特性部分的操作。

[0078] 比较例 1

[0079] 图 6 示出了根据比较例 1 的显示装置中的像素 101R、101B 和 101G 的内部结构(电路结构)。代替图 2 所示的实施方式的像素电路 14,比较例 1 的像素 101R、101B 和 101G 中的每一个都具有像素电路 104。具体地,像素电路 104 具有通过不包括像素电路 14 中的校正晶体管 Tr3 而获得的电路结构。这造成比较例 1 的显示操作中的以下缺点。

[0080] 首先,如参照图 3 和图 4 所描述的,晶体管 Tr1 和 Tr2 中的 p-Si 膜 813 通过利用来自受激准分子激光器等的光束照射 a-Si 膜以再结晶来形成(ELA 方法)。具体地,例如,通过在单位区域中执行照射,同时在显示面板 10 中的预定方向(在本情形中为 H 方向)上顺序偏移,执行整个显示面板 10 的再结晶。

[0081] 然而,在使用 ELA 方法使用具有 p-Si 膜 813 的驱动晶体管 Tr2 制造有机 EL 显示装置(根据比较例 1 的显示装置)的情况下,产生以下缺点。由于激光束发射的变化,例如,如图 7A 所示,驱动晶体管 Tr2 的迁移率 μ 和阈值电压 V_{th} 在显示面中发生变化。具体地,在该实例中,当驱动晶体管 Tr2 中的源极-漏极电压 V_{ds} 等于 V_{ds103} 时,在迁移率 μ 相对较低的像素 101R、101G 和 101B 中,源极和漏极之间流动的电流(发光电流) I_{ds} 等于 I_{dsL} 。另一方面,与源极-漏极电压 V_{ds} 也等于 V_{ds103} 的事实无关,在迁移率 μ 相对较高的像素 101R、101G 和 101B 中,在驱动晶体管 Tr2 的源极和漏极之间流动的电流(发光电流) I_{ds} 等于 $I_{dsH}(>I_{dsL})$ 。

[0082] 当在这种显示面中驱动晶体管 Tr2 的特性(在本情形中为迁移率 μ)发生变化时,引起显示面中亮度的变化(在本情形中,例如,为图 7B 所示 H 方向上的条状不均匀),从而显示质量劣化。具体地,在图 7B 所示的实例中,在显示面板 100 中,在 H 方向上交替形成相对高迁移率 μ 的像素区域(高亮度区域 100H)和相对低迁移率 μ 的像素区域(低亮度区域 100L),发生水平条纹状不均匀。

[0083] 比较例 2

[0084] 图 8 示出了根据比较例 2 的显示装置中的像素 201R、201B 和 201G 的内部结构(电路结构)。代替图 2 所示的实施方式的像素电路 14,比较例 2 的像素 201R、201B 和 201G 的每一个都具有像素电路 204。具体地,像素电路 204 具有通过不包括像素电路 14 中的校正晶体管 Tr3 但通过包括彼此并联的多个(在本情形中为 3 个)驱动晶体管 Tr21、Tr22 和 Tr23 代替信号驱动晶体管 Tr2 而获得的电路结构。驱动晶体管 Tr21、Tr22 和 Tr23 的栅极相互共同连接(写入晶体管 Tr1 的漏极和保持电容元件 Cs 的一端共同连接)。

[0085] 在具有像素电路 204 的比较例 2 中,在显示操作中,电流(发光电流) I_{ds} 流动以分流给三个驱动晶体管 Tr21、Tr22 和 Tr23。具体地,驱动晶体管 Tr21、Tr22 和 Tr23 中的特性变化被平均化。与比较例 1 的特性变化相比,减小了这种特性变化。然而,在比较例 2 的像素电路 204 中,原理上,在显示面的每一个区域中(例如,在图 7B 所示的高亮度区域 100H 和低亮度区域 100L 的每一个中),驱动晶体管 Tr21、Tr22 和 Tr23 中的特性变化没有被单独(任意)调整。从而,在比较例 2 中,减小这种特性变化的效果不充分。

[0086] 第一实施方式的特性动作

[0087] 相反,在实施方式的显示装置 1 中,如图 1 和图 2 所示,在像素 11R、11G 和 11B 的每一个的像素电路 14 中,驱动晶体管 Tr2 和校正晶体管 Tr3 串联连接在电源线 DSL 和有机 EL 元件 12 之间的路径上。具体地,校正晶体管 Tr3 被设置在电源线 DSL 和驱动晶体管 Tr2 之间。例如,如图 9A 所示,通过显示面板 10 中的单位区域分别设定经由栅极线 GL 施加给校正晶体管 Tr3 的栅极的校正栅极电压 V_{g3} 。

[0088] 具体地,例如,如图 9A 和图 9B 所示,在各晶体管 Tr1 至 Tr3 的迁移率 μ 较高的单位区域中,校正栅极电压 V_{g3} 被设定得较低(低电压设定区域 10gL)。另一方面,在各晶体管 Tr1 至 Tr3 的迁移率 μ 较低的单位区域中,校正栅极电压 V_{g3} 被设定得较高(高电压设定区域 10gH)。换句话说,基于显示面板 10 中发光亮度的变化分布来设定显示面板 10 中的区域(低电压设定区域 10gL 和高电压设定区域 10gH)。在该实例中,类似于图 7B 所示的显示面板 100,显示面板 10 采用与在 H 方向上交替形成较高迁移率 μ 的像素区域和较低迁移率 μ 的像素区域的情况相对应的单位区域设定。例如,在显示装置 1 的产品出厂之前,通过测量有机 EL 元件 12 中的发光亮度(例如,通过使用相机和发光电流所进行的测量)来获得单位区域中各晶体管 Tr1 至 Tr3 的迁移率 μ 。

[0089] 具体地,如下描述图 9B 所示的实例。在该实例中,首先,当校正晶体管 Tr3 中的源极-漏极电压 V_{ds} 等于 V_{ds3} 时,较低迁移率 μ 的像素 11R、11G 和 11B 中的电流(发光电流) I_{ds} 等于 I_{dsL} 。另一方面,在较高迁移率 μ 的像素 11R、11G 和 11B 中,当源极-漏极电压 V_{ds} 等于 V_{ds3} 时,电流 I_{ds} 等于 $I_{dsH}(>I_{dsL})$ 。在该实施方式中,例如,如图中的箭头 P11 和 P12 所示,在较高迁移率 μ 的像素 11R、11G 和 11B 中,设定校正栅极电压 V_{gs3} 的值,使得电流 I_{ds} 的值与较低迁移率 μ 的像素 11R、11G 和 11B 中的一致(参照图中的箭头 P2)。换句话说,校正栅极电压 V_{g3} 的值被设定为使得较高迁移率 μ 的像素中的校正晶体管 Tr3 的特性与较低迁移率 μ 的像素中的校正晶体管 Tr3 的特性一致。

[0090] 因此,例如,如图 10A 所示,当迁移率 μ 较高时,发生以下情况。由于被施加至校正晶体管 Tr3 的栅极的校正栅极电压 V_{g3} 被设定得较低(例如, V_{g3L}),所以校正晶体管 Tr3 的源极和漏极两端的电压 V_{ds3} 变得较高(例如, V_{ds3H})。从而,校正晶体管 Tr3 的源极电位 $V_{s3}(=V_H-V_{ds3H})$ 变得较低。因此,栅极-源极电压 V_{gs2} 变得较低,使得发光电流 I_{ds} 变得较低(例如, I_{dsL})。在该示图和其他示图中,为了示出校正晶体管 Tr3 在线性区域中操作,通过电阻的符号来示出校正晶体管 Tr3。

[0091] 另一方面,如图 10B 所示,当迁移率 μ 较低时,发生以下情况。由于被施加至校正晶体管 Tr3 的栅极的校正栅极电压 V_{g3} 被设定得较高(例如, $V_{g3H}(>V_{g3L})$),所以校正晶体管 Tr3 的源极和漏极两端的电压 V_{ds3} 变得较低(例如, $V_{ds3L}(<V_{ds3H})$)。从而,校正晶体管 Tr3 的源极电位 $V_{s3}(=V_H-V_{ds3H})$ 变得较高。因此,栅极-源极电压 V_{gs2} 变得较高,使得发光电流 I_{ds} 变得较高(例如, $I_{dsH}(>I_{dsL})$)。

[0092] 例如,如果驱动晶体管 Tr2 的迁移率 μ 和阈值电压 V_{th} 的值在该实施方式的单位区域之间发生变化(差异),则通过分别设定校正栅极电压 V_{g3} 来任意执行调整,以减小值的变化。

[0093] 如上所述,在本实施方式中,在像素 11R、11G 和 11B 的每一个中,驱动晶体管 Tr2 和校正晶体管 Tr3 被设置为在电源线 DSL 和有机 EL 元件 12 之间的路径上彼此串联,并且在显示面板 10 的每个单位区域(低电压设定区域 10gL 和高电压设定区域 10gH)中分别设

定经由栅极线 GL 施加至校正晶体管 Tr3 的栅极的校正栅极电压 V_{g3} 。从而,减小了每个单位区域中驱动晶体管 Tr2 的迁移率 μ 和阈值电压 V_{th} 的变化。因此,例如,通过减小由制造工艺所引起的这种差异,抑制了显示面板 10 中亮度的变化(诸如水平条纹状不均匀),提高了显示质量。

[0094] 随后,将描述本发明的其他实施方式(第二和第三实施方式)。以下,相同的参考标号被指定给与第一实施方式相同的部件,并且将不再重复它们的描述。

[0095] 第二实施方式

[0096] 图 11 示出了根据第二实施方式的显示装置中的像素 11R1、11G1 和 11B1 的内部结构(电路结构)。除了设置像素电路 14A 来代替像素电路 14 之外,像素 11R1、11G1 和 11B1 与第一实施方式中的像素 11R、11G 和 11B 相同。除了以相反的方式来设置驱动晶体管 Tr2 和校正晶体管 Tr3 之外,像素电路 14A 与像素电路 14 相同,即,驱动晶体管 Tr2 被设置在电源线 DSL 和校正晶体管 Tr3 之间。由于其他结构与第一实施方式的显示装置 1 相同,所以将不再重复它们的描述。

[0097] 具体地,在该实施方式的像素电路 14A 中,写入晶体管 Tr1 的栅极连接至扫描线 WSL,其源极连接至信号线 DTL,并且其漏极连接至驱动晶体管 Tr2 的栅极和保持电容元件 Cs 的一端。校正晶体管 Tr3 的栅极连接至栅极线 GL。驱动晶体管 Tr2 的源极连接至电源线 DSL 和保持电容元件 Cs 的另一端,并且其漏极连接至校正晶体管 Tr3 的源极。校正晶体管 Tr3 的漏极连接至有机 EL 元件 12 的阳极,有机 EL 元件 12 的阴极被设定为固定电位(在本情形中为地(接地电位))。

[0098] 换句话说,在像素电路 14A 中,以类似于第一实施方式的方式,驱动晶体管 Tr2 和校正晶体管 Tr3 也在电源线 DSL 和有机 EL 元件 12 之间的路径上串联连接。具体地,在该实施方式中,驱动晶体管 Tr2 被设置在电源线 DSL 和校正晶体管 Tr3 之间。以类似于第一实施方式的方式,在显示面板 10 的每个单位区域中设定经由栅极线 GL 施加至校正晶体管 Tr3 的栅极的校正栅极电压 V_{g3} 。

[0099] 在该实施方式中,例如,如图 12A 所示,当迁移率 μ 较高时,发生以下情况。首先,被施加至校正晶体管 Tr3 的栅极的校正栅极电压 V_{g3} 被设定得较低(例如, V_{g3L}),使得校正晶体管 Tr3 的源极和漏极之间的校正栅极电压 V_{ds3} 变得较高(例如, V_{ds3H})。从而,驱动晶体管 Tr2 的栅极-源极电压 V_{gs2} 变得较低,发光电流 I_{ds} 变得较低(例如, I_{dsL})。

[0100] 另一方面,如图 12B 所示,在迁移率 μ 较低的情况下,发生以下情况。首先,被施加至校正晶体管 Tr3 的栅极的校正栅极电压 V_{g3} 被设定得较高(例如, $V_{g3H}(>V_{g3L})$),使得校正晶体管 Tr3 的源极和漏极之间的校正栅极电压 V_{ds3} 变得较低(例如, $V_{ds3L}(<V_{ds3H})$)。从而,驱动晶体管 Tr2 的栅极-源极电压 V_{gs2} 变得较高,发光电流 I_{ds} 变得较高(例如, $I_{dsH}(>I_{dsL})$)。

[0101] 如上所述,本实施方式也产生了类似于第一实施方式的效果。即,通过减小由制造工艺引起的各单位区域中驱动晶体管 Tr2 的迁移率 μ 和阈值电压 V_{th} 的差异,抑制了显示面板 10 中的亮度变化,提高了显示质量。

[0102] 第三实施方式

[0103] 图 13 示出了根据第三实施方式的显示装置中的像素 11R2、11G2 和 11B2 的内部结构(电路结构)。除了设置像素电路 14B 来代替像素电路 14 之外,像素 11R2、11G2 和 11B2

与第一实施方式中的像素 11R、11G 和 11B 相同。除了没有设置校正晶体管 Tr3 且栅极线 GL 连接至驱动晶体管 Tr2 的背栅 (back gate) 之外,像素电路 14B 与像素电路 14 相同。即,在该实施方式中,像素电路 14B 具有所谓的“2Tr1C”电路结构,并且驱动晶体管 Tr2 的背栅电位 Vbg2 被设定为上述校正栅极电压。下述的本实施方式的方法是对于仅阈值电压 V_{th} 发生改变的情况尤其有效的方法。由于其他结构与第一实施方式的显示装置 1 相同,所以将不再重复它们的描述。

[0104] 具体地,在本实施方式的像素电路 14B 中,写入晶体管 Tr1 的栅极连接至扫描线 WSL,其源极连接至信号线 DTL,并且其漏极连接至驱动晶体管 Tr2 的栅极和保持电容元件 Cs 的一端。驱动晶体管 Tr2 的源极连接至电源线 DSL 和保持电容元件 Cs 的另一端,并且其漏极连接至有机 EL 元件 12 的阳极,并且背栅连接至栅极线 GL。有机 EL 元件 12 的阴极被设定为固定电位(在本情形中为地(接地电位))。换句话说,在像素电路 14B 中,驱动晶体管 Tr2 被设置在电源线 DSL 和有机 EL 元件 12 之间的路径上。

[0105] 在像素电路 14B 中,驱动晶体管 Tr2 被设置在电源线 DSL 和有机 EL 元件 12 之间的路径上。在显示面板 10 的各单位区域中设定经由栅极线 GL 施加至驱动晶体管 Tr2 的背栅的校正栅极电极 $Vg3 (= Vbg2)$ 。

[0106] 具体地,例如,如图 14 所示,在具有较高阈值电压 V_{th} 的像素 11R2、11G2 和 11B2 中,发生以下情况。即,被施加至驱动晶体管 Tr2 的背栅的校正栅极电极 $Vg3 (= Vbg2)$ 被设定得较低,使得发光电流 I_{ds} 变得较高(参见图中的箭头 P31)。另一方面,在具有较低阈值电压 V_{th} 的像素 11R2、11G2 和 11B2 中,发生以下情况。即,被施加至驱动晶体管 Tr2 的背栅的校正栅极电极 $Vg3 (= Vbg2)$ 被设定得较高,使得发光电流 I_{ds} 变得较低(参见图中的箭头 P32)。

[0107] 从而,在本实施方式中,例如,即使当驱动晶体管 Tr2 中的迁移率 μ 和阈值电压 V_{th} 的值在单位区域之间发生变化时,通过分别设定校正栅极电极 $Vg3 (= Vbg2)$,可以任意地执行调整以减小变化。

[0108] 如上所述,在本实施方式中,在像素 11R2、11G2 和 11B2 的每一个中,驱动晶体管 Tr2 被设置在电源线 DSL 和有机 EL 元件 12 之间的路径上,并且在显示面板 10 的每个单位区域中分别设定经由栅极线 GL 施加至驱动晶体管 Tr2 的背栅的校正栅极电极 $Vg3 (= Vbg2)$,从而减小了各单位区域中的驱动晶体管 Tr2 的迁移率 μ 和阈值电压 V_{th} 的变化。因此,通过减小由制造工艺引起的变化,抑制了显示面板 10 中的亮度变化,提高了显示质量。

[0109] 不同于第一和第二实施方式的像素电路 14 和 14A,本实施方式的像素电路 14B 不具有校正晶体管 Tr3(类似于“2Tr1C”的现有电路的结构)。从而,获得了上述效果而没有增加元件的数量。

[0110] 修改例

[0111] 随后,将描述第一至第三实施方式共同的修改例。相同的参考标号被指定给与第一实施方式等相同的部件,并且将不再重复它们的描述。

[0112] 图 15A 示意性示出了在根据修改例的显示面板(显示面板 10A)中通过 ELA(执行再结晶)形成 p-Si 膜 813 时的照射方向。在显示面板 10A 中,与第一至第三实施方式不同,在顺序偏移时通过沿垂直(V)方向执行照射来执行整个显示面板 10A 中的再结晶。

[0113] 因此,例如,如图 15B 所示,本修改例采用了与在显示面板 10A 的 V 方向上交替形

成较高迁移率 μ 的像素区域（低电压设定区域 10gL）和较低迁移率 μ 的像素区域（高电压设定区域 10gH）的情况相对应的单位区域设定。

[0114] 如在本修改例中,即使在将通过 ELA 方法（执行再结晶）形成 p-Si 膜 813 时的照射方向设置为不同于第一至第三实施方式中的方向的另一方向的情况下,通过应用第一至第三实施方式的方法,也可以获得类似的效果。

[0115] 模块和应用例

[0116] 现在,参照图 16 至图 21,以下将描述在第一至第三实施方式以及修改例中提到的显示装置的应用例。实施方式等的显示装置可应用于所有领域中的电子装置,诸如电视机、数码相机、笔记本型个人计算机、诸如移动电话的便携式终端装置、摄像机等。换句话说,显示装置可应用于所有领域的电子装置,其显示从外部输入的视频信号或者在内部生成的作为图像或视频图像的图像信号。

[0117] 模块

[0118] 例如,作为图 16 所示的模块,显示装置被结合到各种电子装置（诸如稍后将描述的应用例 1 至 5）中。例如,通过设置从用于密封基板 31 的一侧的基板 32 露出的区域 210,并通过延伸露出区域 210 中的驱动电路 20 的配线而形成外部连接端子（未示出）,从而获得模块。可以利用用于输入 / 输出信号的柔性印刷电路 (FPC) 220 来设置外部连接端子。

[0119] 应用例 1

[0120] 图 17 示出了应用显示装置的电视机的外观。例如,该电视机具有包括前面板 310 和滤色玻璃 320 的视频显示屏幕单元 300。通过显示装置 1 来构造视频显示屏幕单元 300。

[0121] 应用例 2

[0122] 图 18A 和图 18B 示出了应用显示装置的数码相机的外观。例如,该数码相机包括用于闪光的发光单元 410、显示单元 420、菜单开关 430 和快门按钮 440。通过显示装置来构造显示单元 420。

[0123] 应用例 3

[0124] 图 19 示出了应用显示装置的笔记本型个人计算机的外观。例如,该笔记本型个人计算机具有主体 510、用于输入字符等的操作的键盘 520 以及用于显示图像的显示单元 530。通过显示装置来构造显示单元 530。

[0125] 应用例 4

[0126] 图 20 示出了应用显示装置的摄像机的外观。例如,该摄像机具有主体 610、用于拍摄对象且被设置在主体 610 的前侧面中的透镜 620、拍摄开始 / 停止开关 630 和显示单元 640。通过显示装置来构造显示单元 640。

[0127] 应用例 5

[0128] 图 21A 至图 21G 示出了应用电子装置的移动电话的外观。例如,通过连接部（铰链）730 连接上壳体 710 和下壳体 720 来构造该移动电话,并且其具有显示器 740、副显示器 750、画面灯 760 和相机 770。通过显示装置来构造显示器 740 或副显示器 750。

[0129] 其他修改例

[0130] 尽管上面通过实施方式、修改例和应用例描述了本发明,但本发明不限于实施方式等,而是可以进行各种修改。

[0131] 例如,在前述实施方式等中,已经描述了有源矩阵型的显示装置的情况。然而,用

于有源矩阵驱动的像素电路的结构不限于上述实施方式等所描述的结构。具体地,例如,根据需要,可以增加或替换电容元件、晶体管等。在本情形中,根据像素电路的变化,除扫描线驱动电路、电源线驱动电路和信号线驱动电路之外,还可以设置所需的驱动电路。

[0132] 尽管在上述实施方式等中描述了通过定时生成电路来控制扫描线驱动电路、电源线驱动电路和信号线驱动电路的驱动操作的情况,但其他电路也可以控制驱动操作。可以通过硬件(电路)或软件(程序)来控制扫描线驱动电路、电源线驱动电路和信号线驱动电路。

[0133] 尽管在上述实施方式等中描述了像素电路中的晶体管为p沟道晶体管(p沟道MOS型的TFT)的情况,但本发明不限于这种情况。具体地,每一个晶体管都可以为n沟道晶体管(n沟道MOS型的TFT)。

[0134] 本申请包含于2010年3月29日向日本专利局提交的日本优先专利申请JP 2010-075634的主题,其全部内容结合于此作为参考。

[0135] 本领域的技术人员应该理解,根据设计要求和因素,可以进行各种修改、组合、再组合和替换,它们都在所附权利要求及其等效物的范围之内。

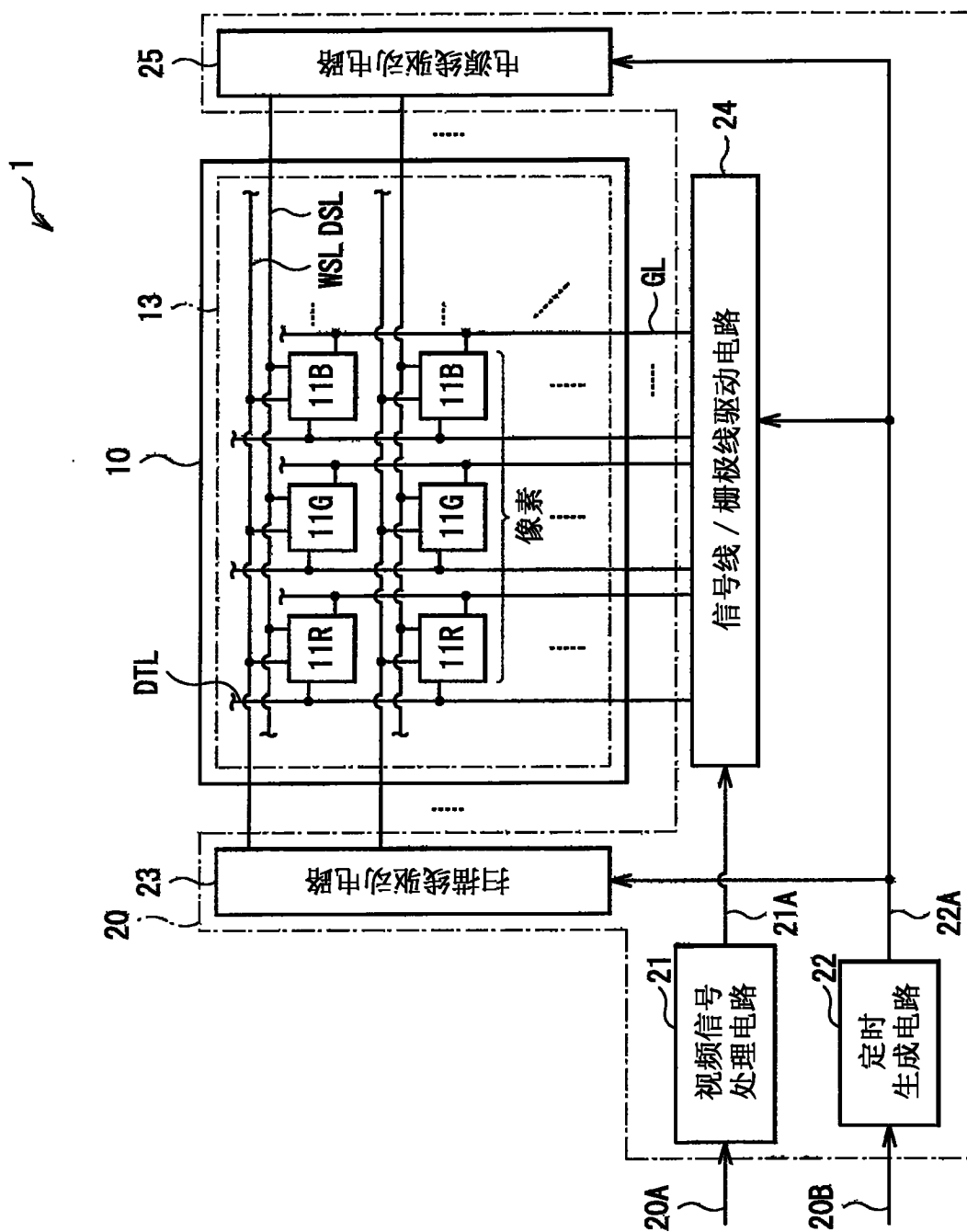


图 1

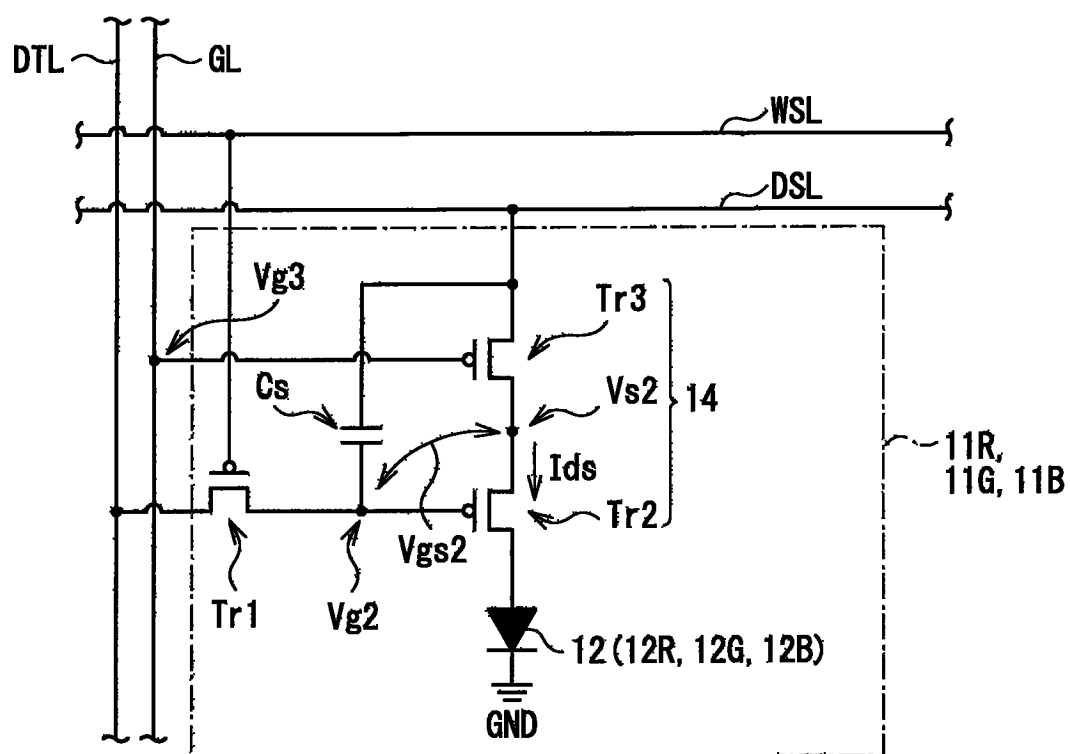


图 2

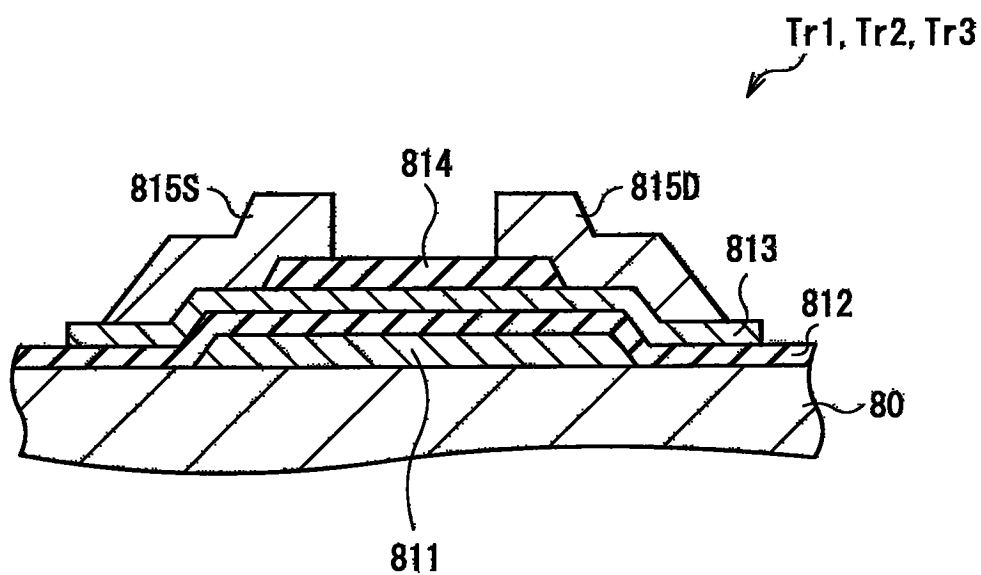


图 3

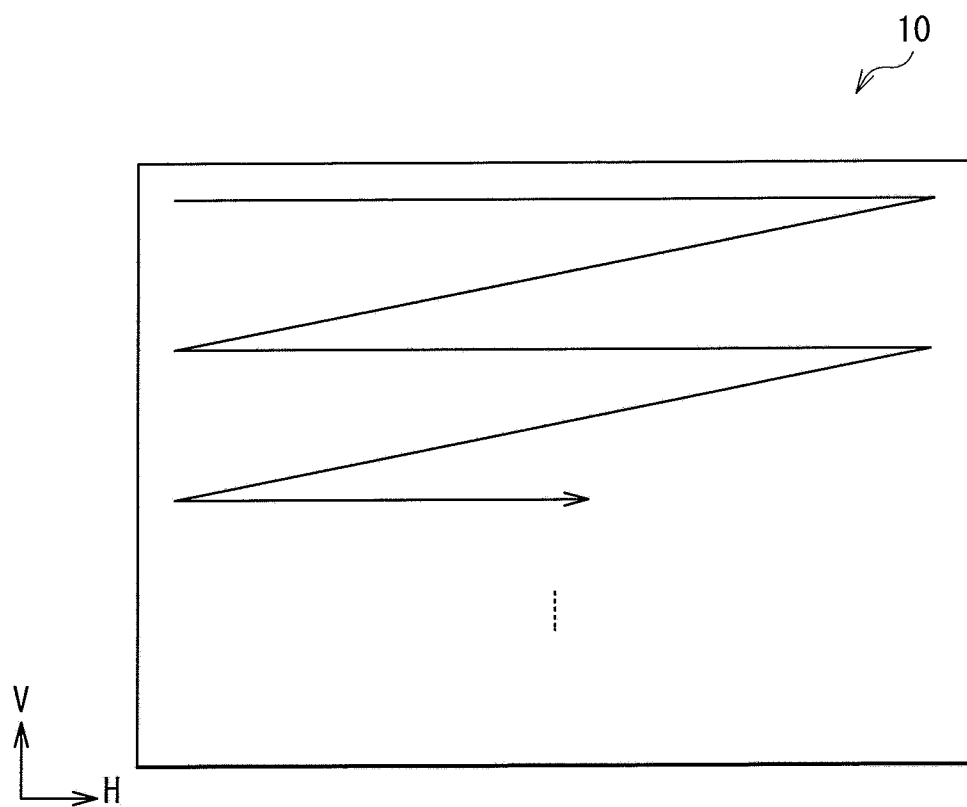


图 4

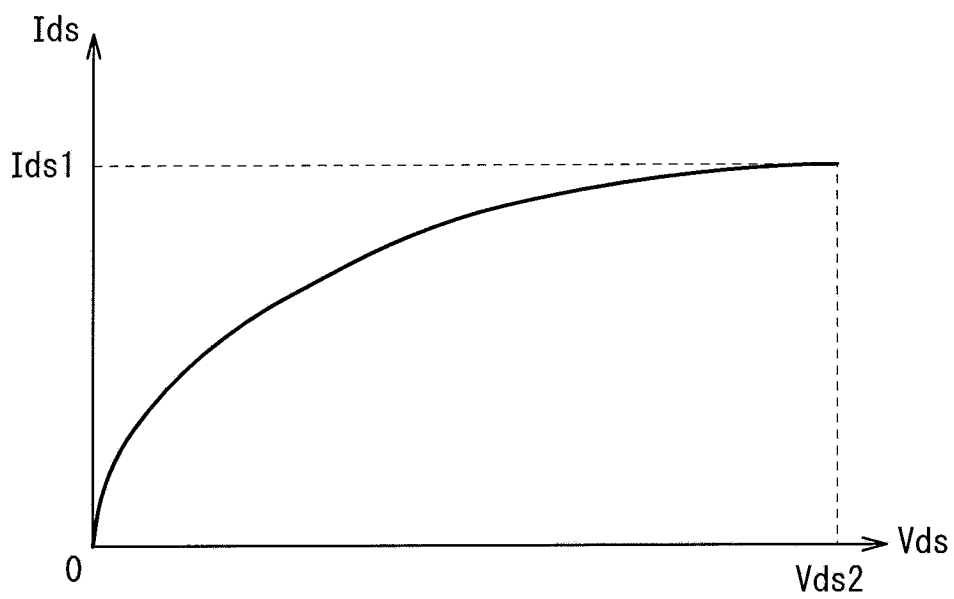


图 5A

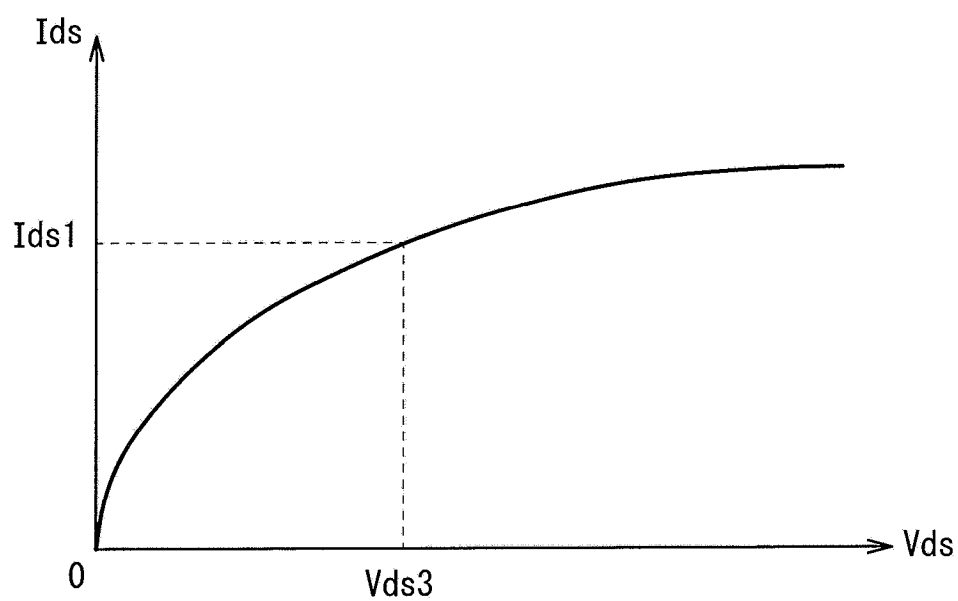


图 5B

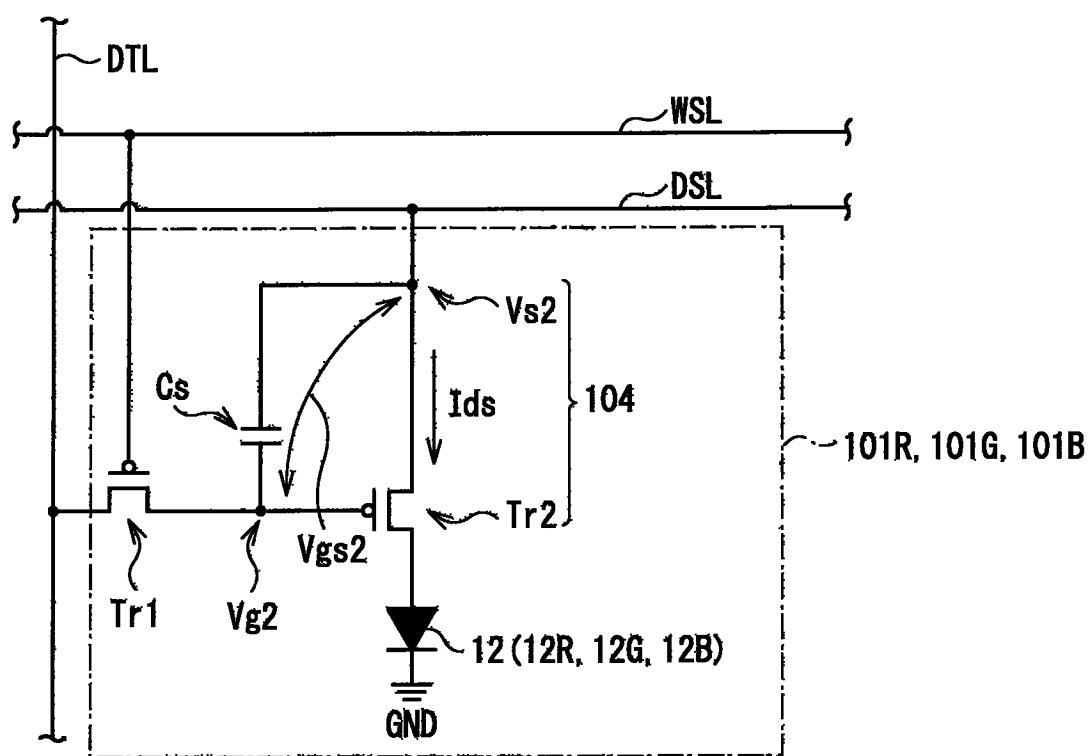


图 6

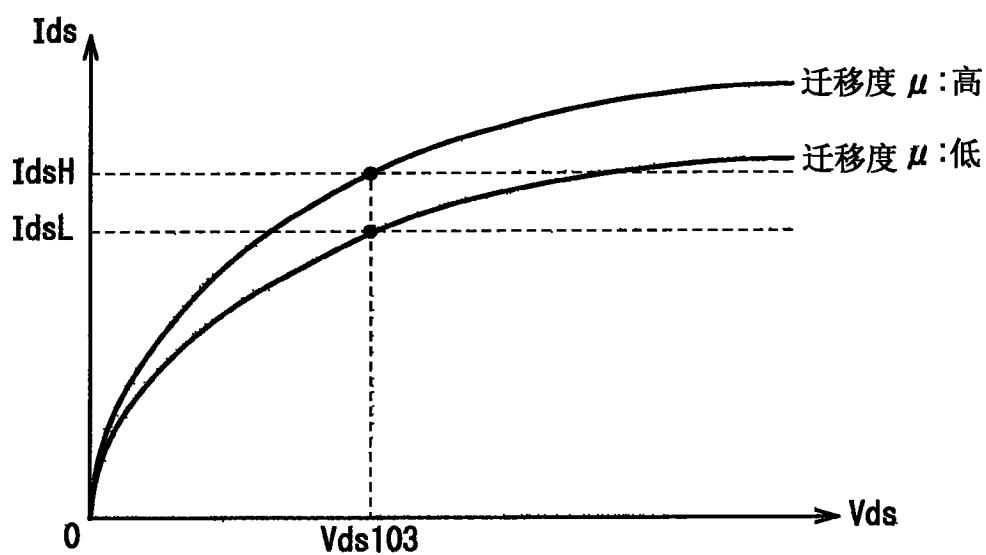


图 7A

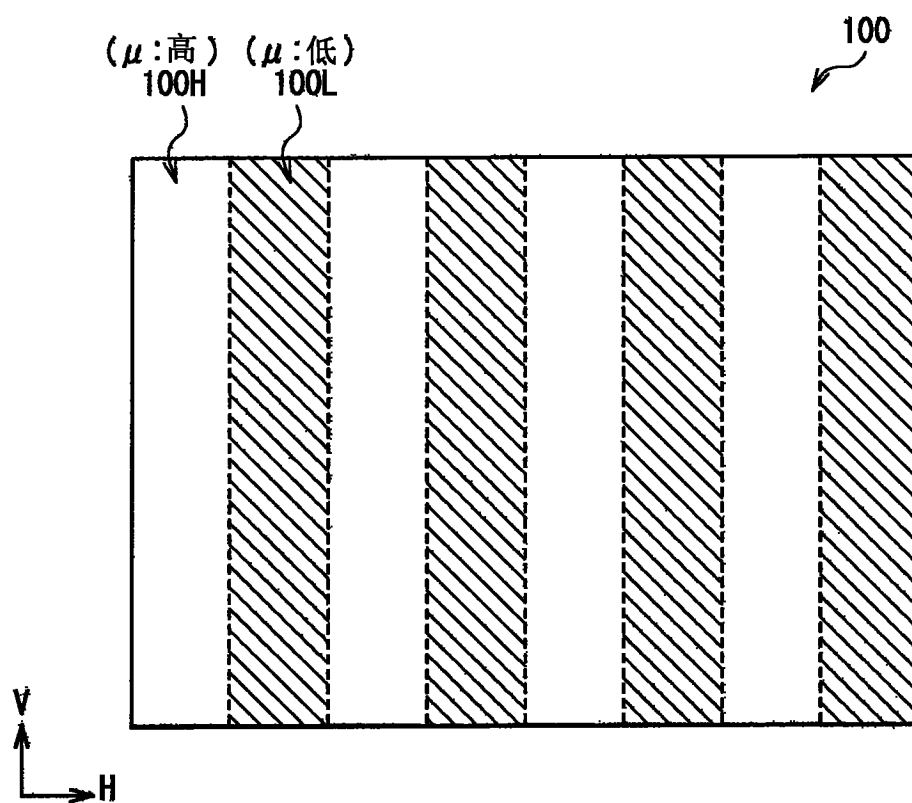


图 7B

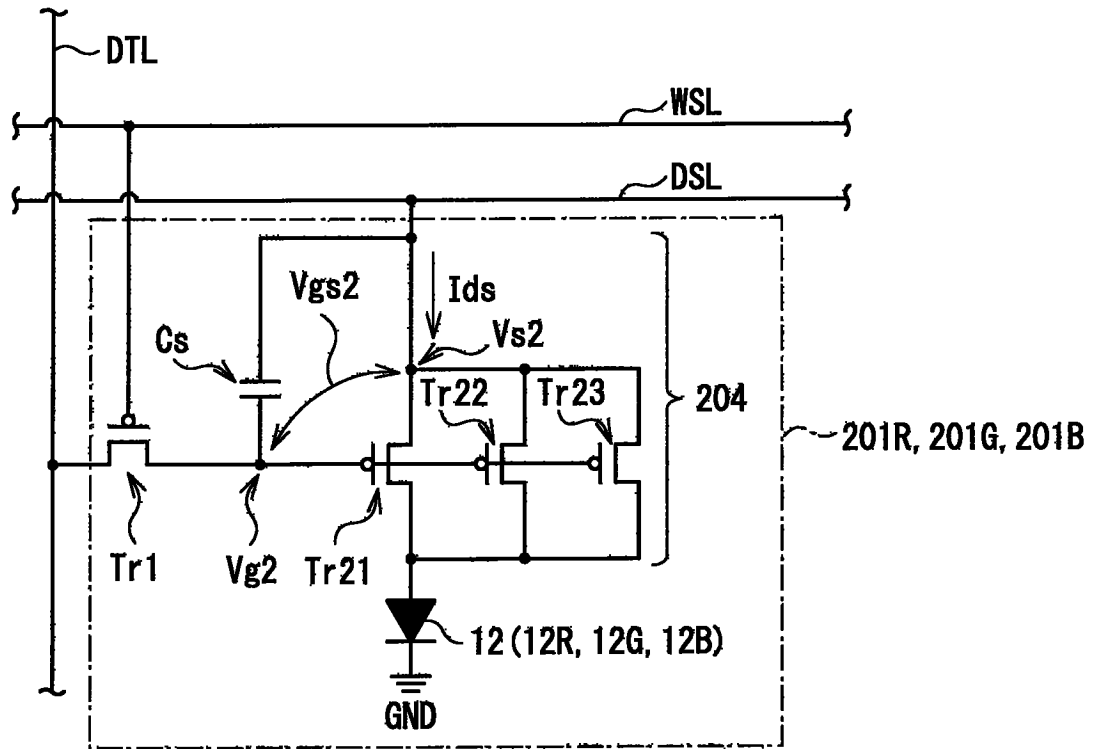


图 8

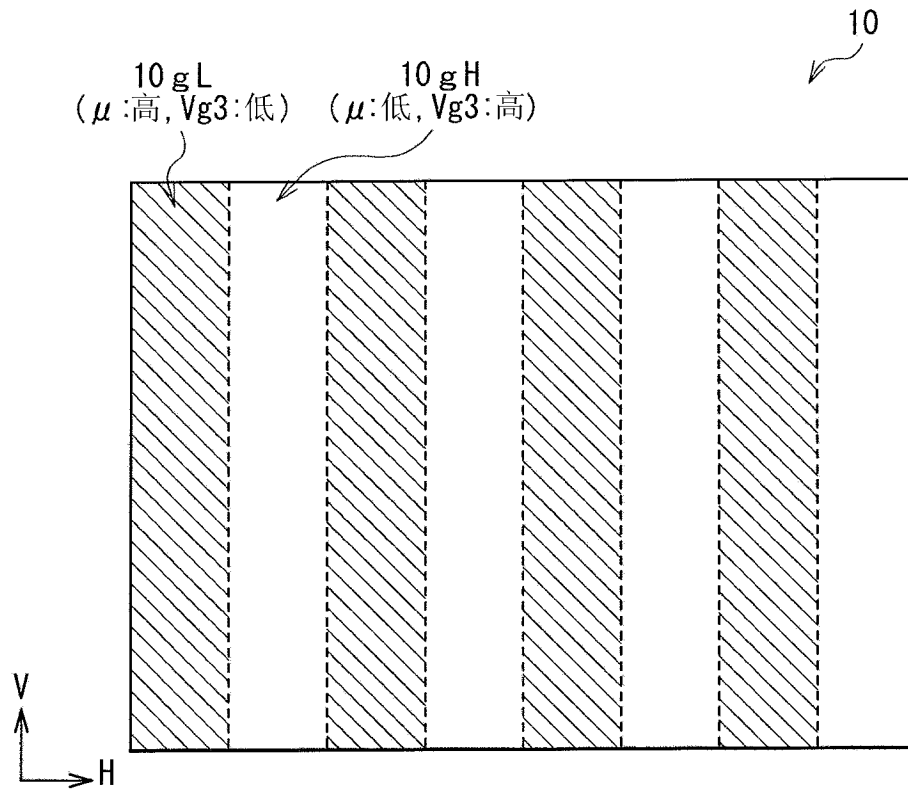


图 9A

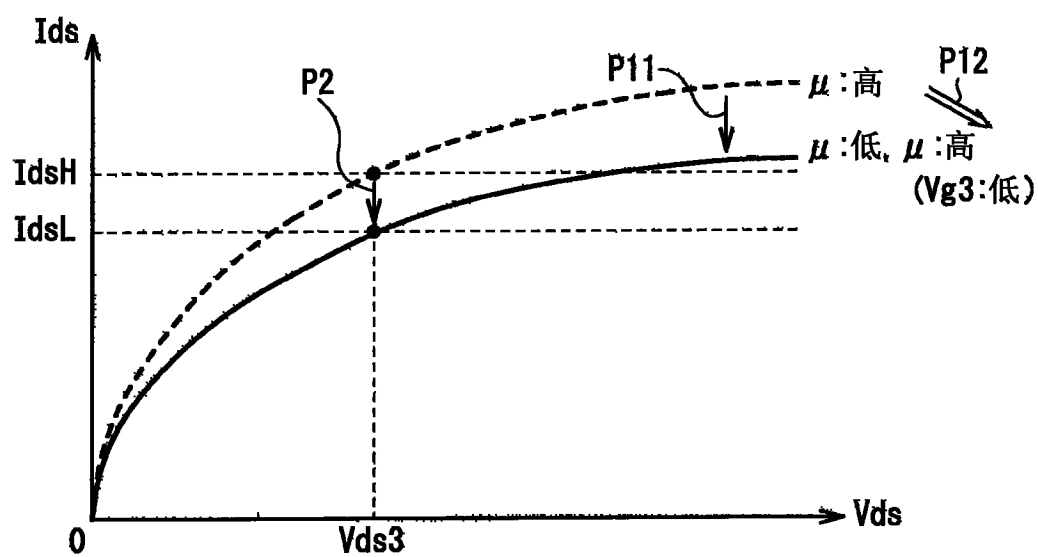
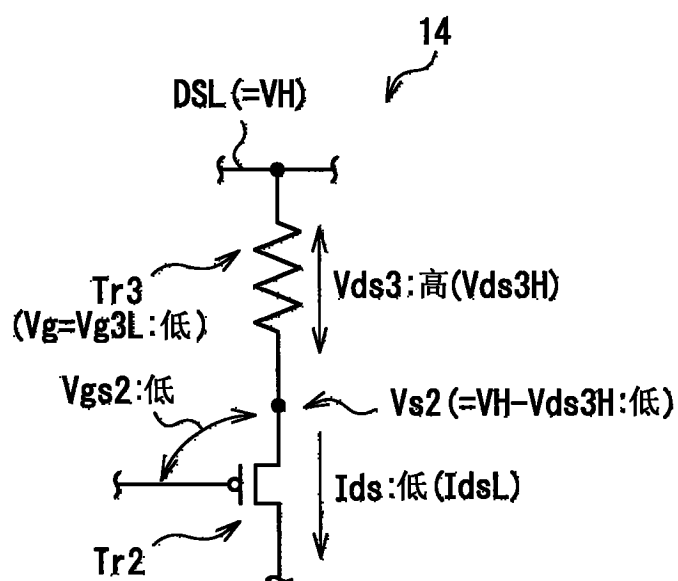
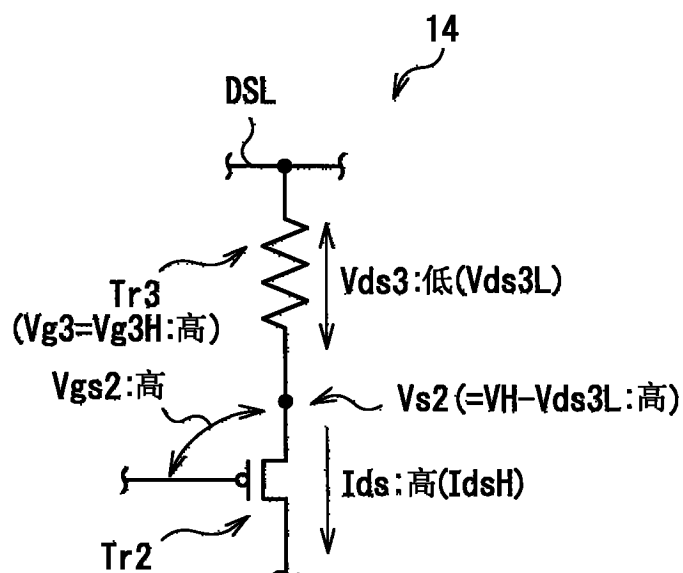


图 9B



μ : 在高的情况下

图 10A



μ : 在低的情况下

图 10B

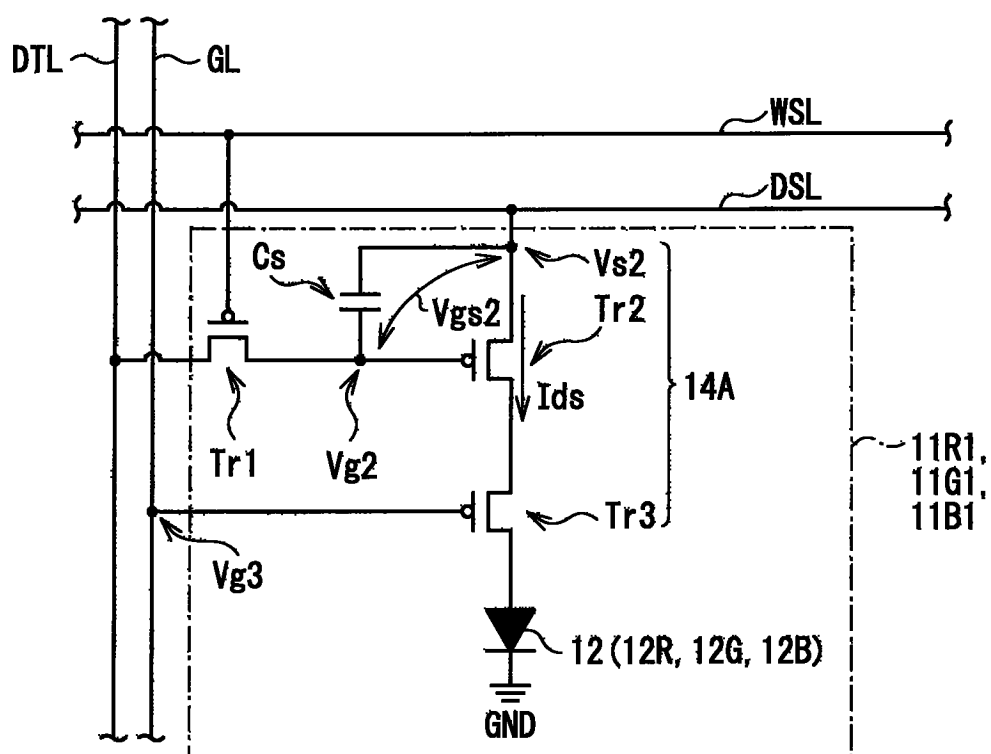
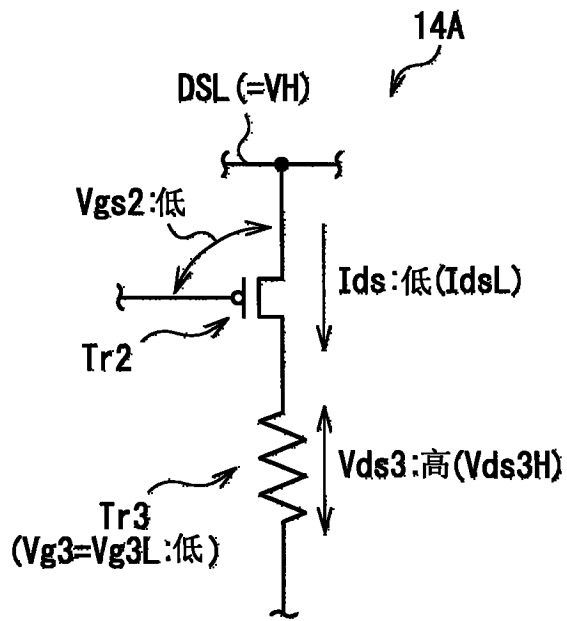
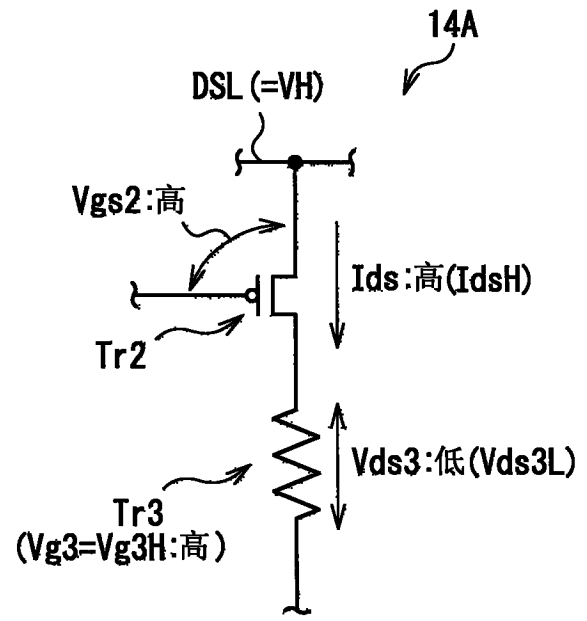


图 11



μ :在高的情况下

图 12A



μ :在低的情况下

图 12B

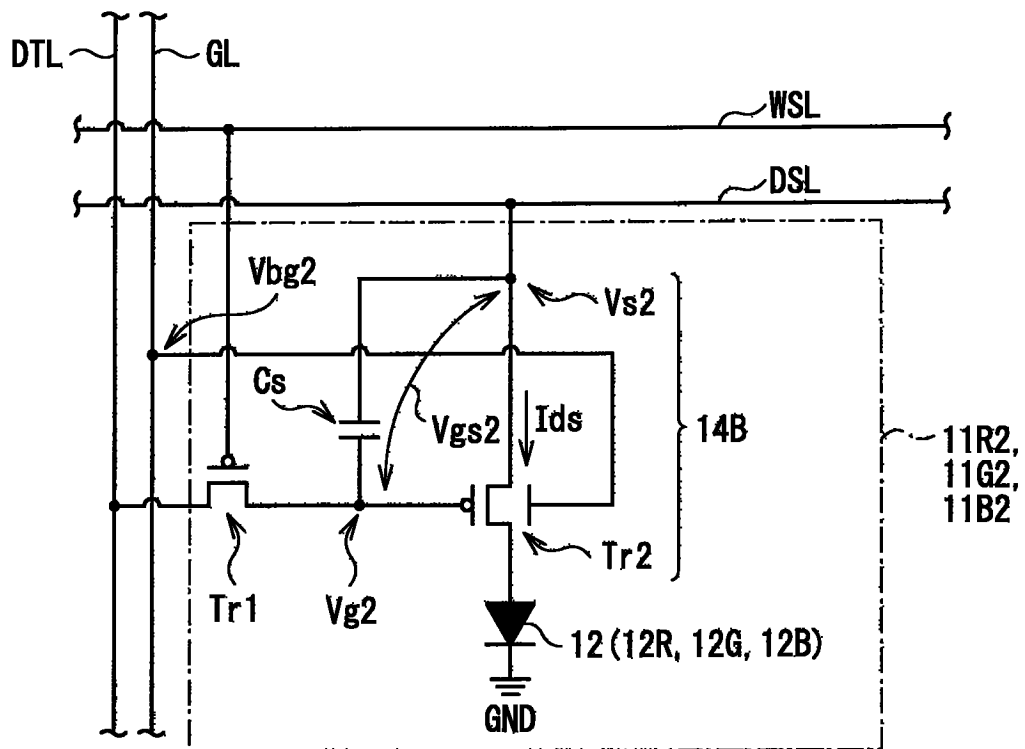


图 13

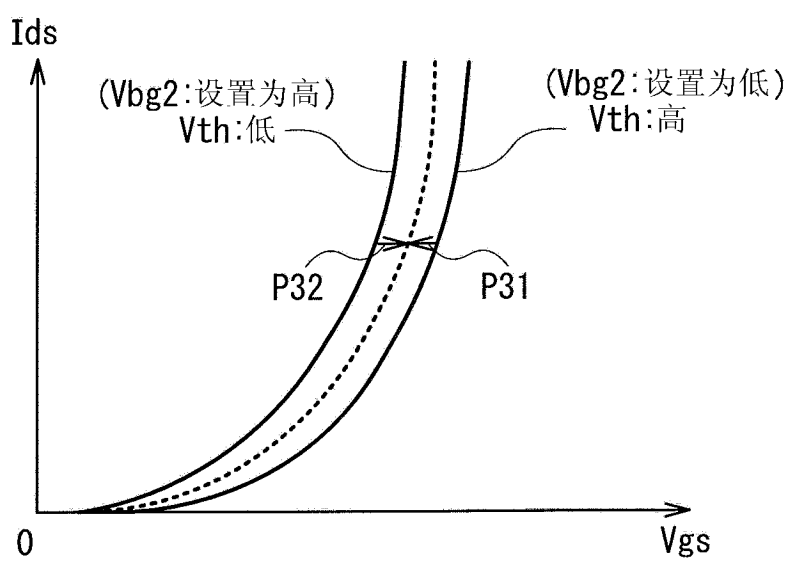


图 14

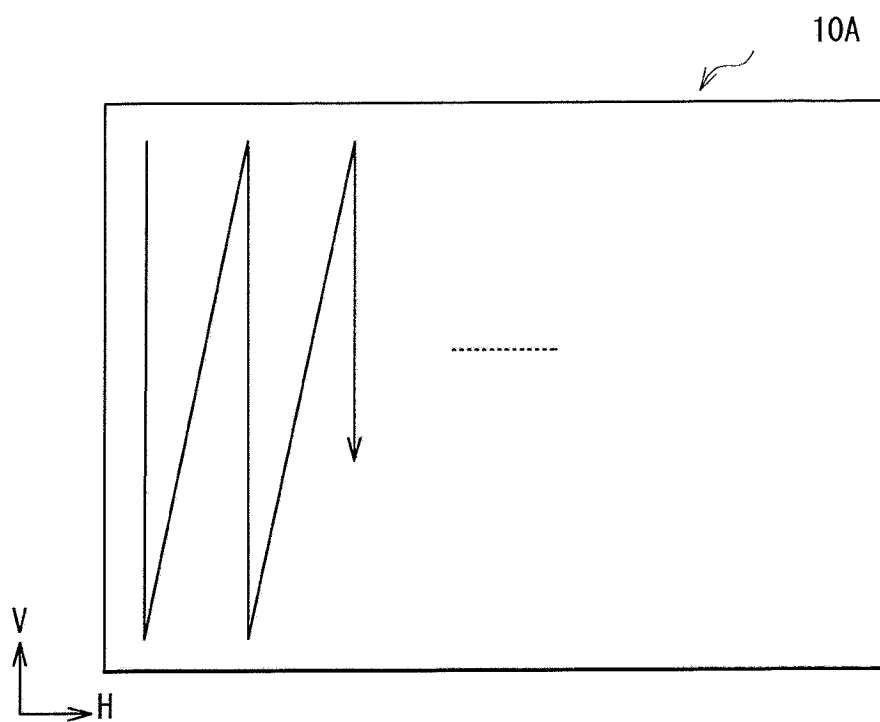


图 15A

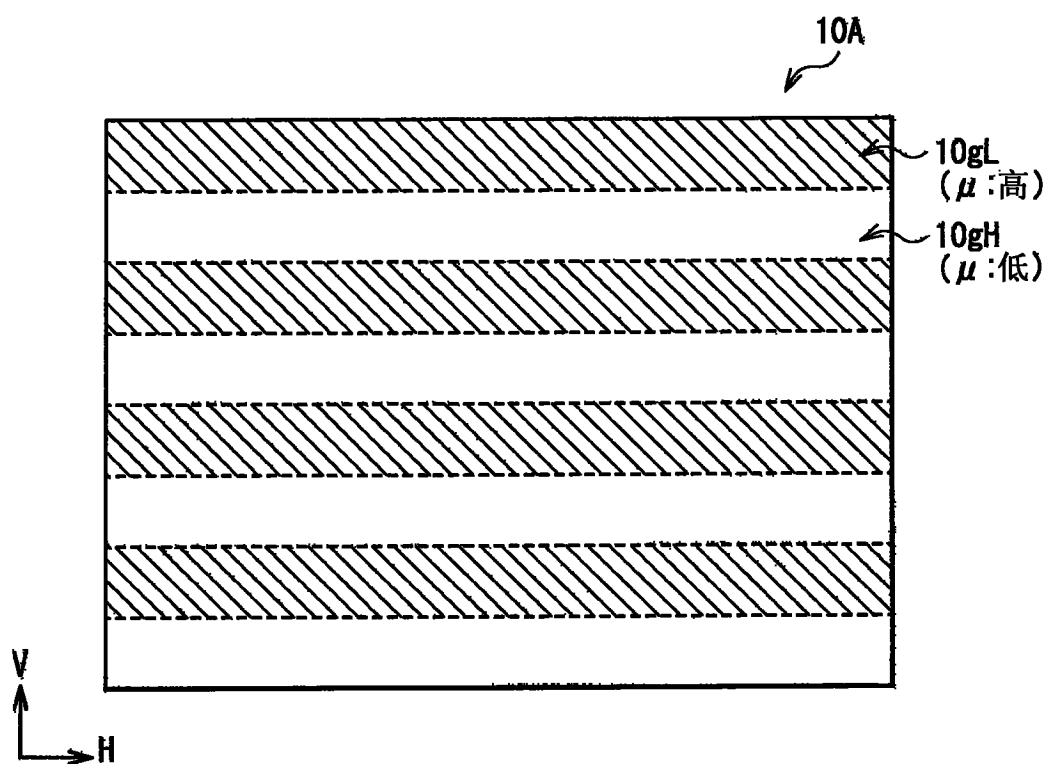


图 15B

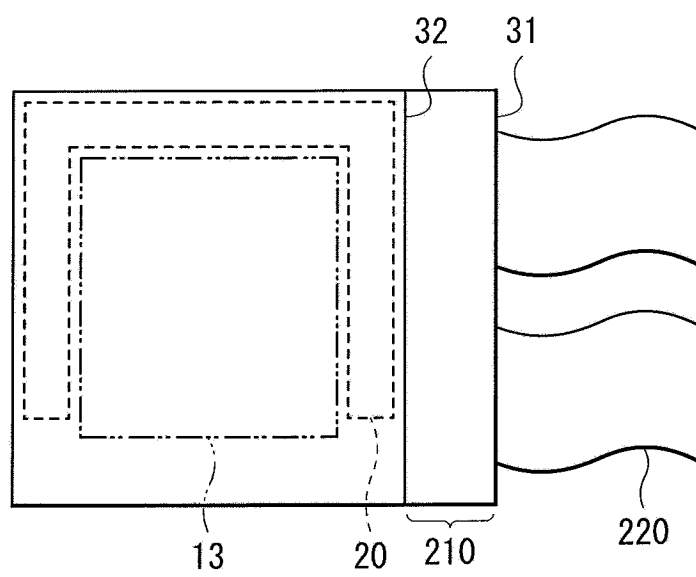


图 16

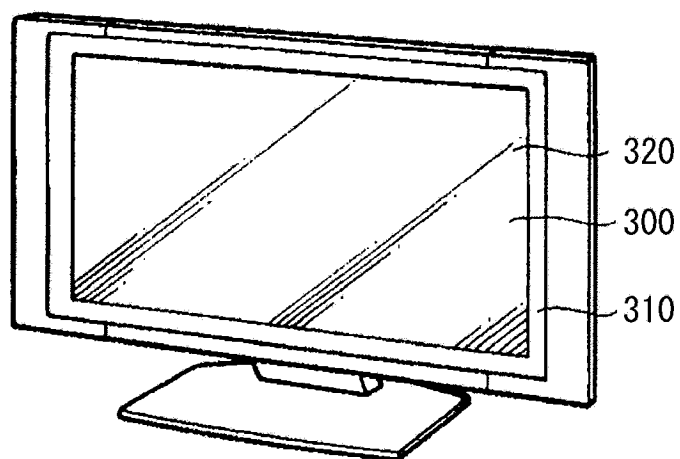


图 17

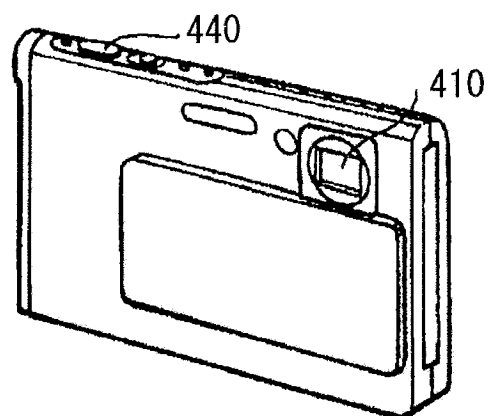


图 18A

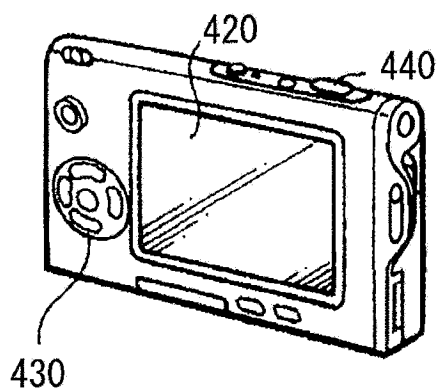


图 18B

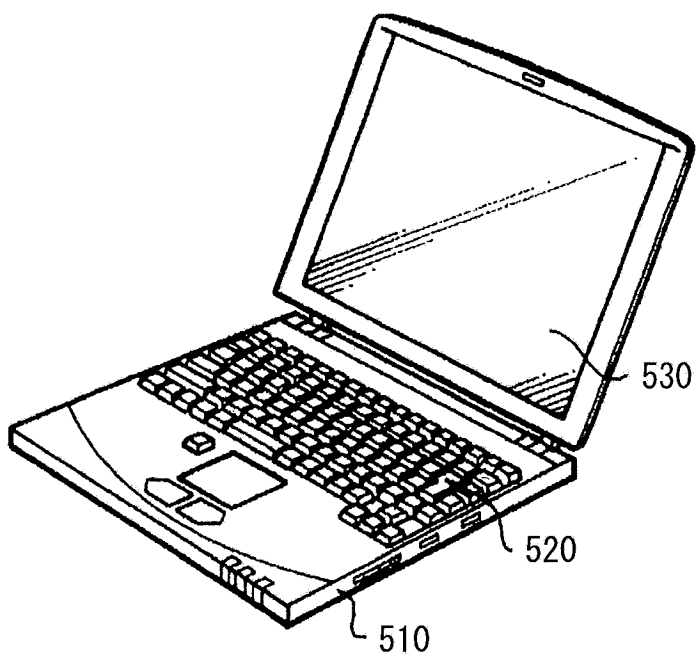


图 19

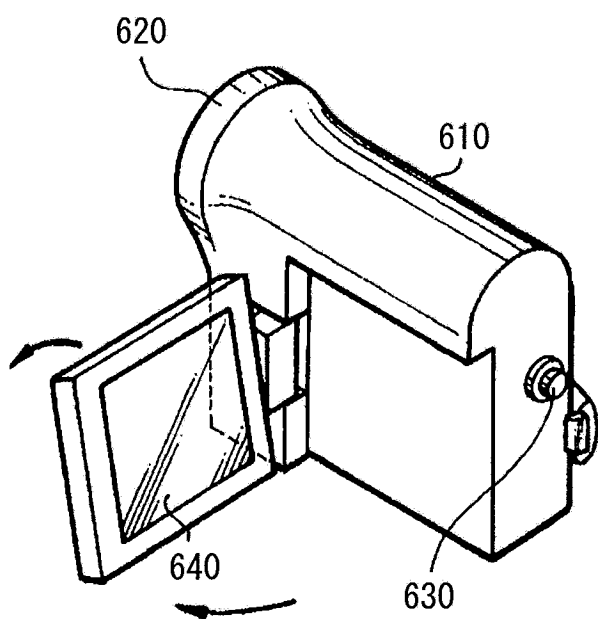


图 20

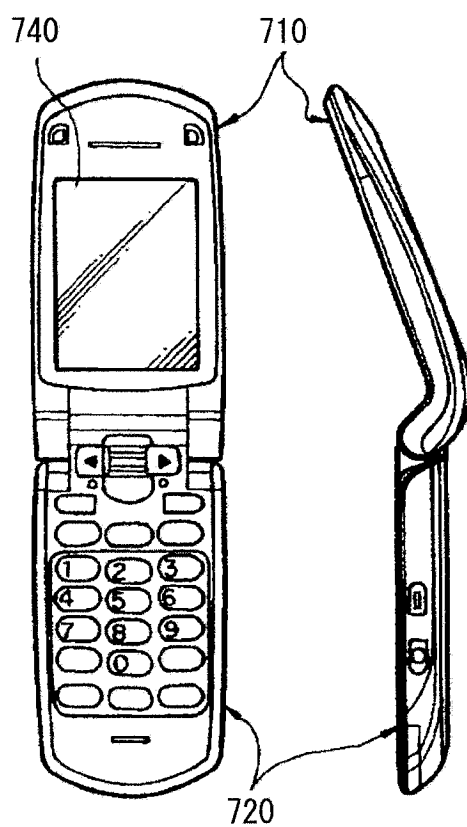


图 21A

图 21B

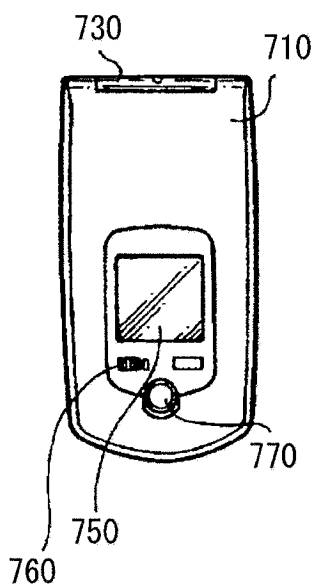


图 21C

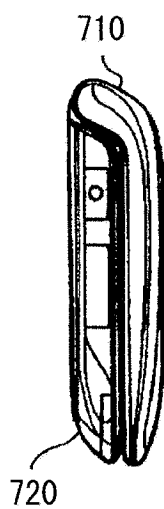


图 21D

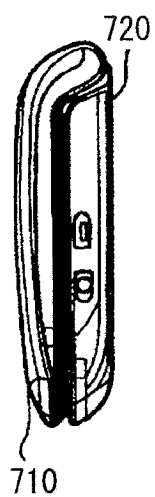


图 21E

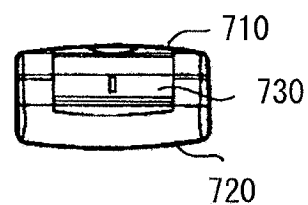


图 21F

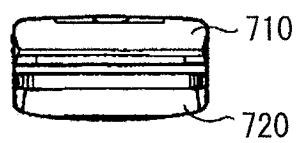


图 21G