

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第5247438号  
(P5247438)

(45) 発行日 平成25年7月24日(2013.7.24)

(24) 登録日 平成25年4月19日(2013.4.19)

(51) Int.Cl.	F 1
HO 1 J 9/02	(2006.01)
HO 1 J 1/304	(2006.01)
HO 1 J 31/12	(2006.01)
B82B 3/00	(2006.01)
CO 1 B 31/02	(2006.01)
HO 1 J	9/02
HO 1 J	1/30
HO 1 J	31/12
B82B	3/00
CO 1 B	31/02
	1 O 1 F

請求項の数 21 (全 23 頁)

(21) 出願番号	特願2008-514165 (P2008-514165)
(86) (22) 出願日	平成18年5月29日 (2006.5.29)
(65) 公表番号	特表2008-546146 (P2008-546146A)
(43) 公表日	平成20年12月18日 (2008.12.18)
(86) 國際出願番号	PCT/FR2006/050489
(87) 國際公開番号	W02007/003826
(87) 國際公開日	平成19年1月11日 (2007.1.11)
審査請求日	平成21年5月28日 (2009.5.28)
(31) 優先権主張番号	0551412
(32) 優先日	平成17年5月30日 (2005.5.30)
(33) 優先権主張国	フランス (FR)

(73) 特許権者	502124444 コミッサリア ア レネルジー アトミー ク エ オ ゼネルジ ザルタナティヴ フランス国 エフー 75015 パリ, バティマン 「ル ポナン テー」, リュ ルブラン 25
(74) 代理人	100064908 弁理士 志賀 正武
(74) 代理人	100089037 弁理士 渡邊 隆
(74) 代理人	100108453 弁理士 村山 靖彦
(74) 代理人	100110364 弁理士 実広 信哉

最終頁に続く

(54) 【発明の名称】ナノ構造物の製造方法

## (57) 【特許請求の範囲】

## 【請求項 1】

支持材上のナノ構造物 (104 ; 404 ; 604 ; 704 ; 804) の製造方法であつて、

面の1つの上に表面層 (101 ; 401 ; 601 ; 701 ; 801) を備える支持材を供給するステップと、

触媒層によって覆われた前記表面層の領域及び前記触媒層によって覆われていない前記表面層の領域を露出するパターンに従って構造化された触媒層 (102 ; 202 ; 402 ; 602 ; 702 ; 802) によって前記表面層を覆うステップと、

前記触媒層によって覆われていない領域における前記表面層 (101 ; 401 ; 601 ; 701 ; 801) の厚さをエッチングするステップと、

前記触媒層によって覆われた表面層の領域上に前記ナノ構造物 (104 ; 404 ; 604 ; 704 ; 804) を選択的に成長させるステップと、を含み、

前記触媒層が前記表面層の厚さをエッチングするためのマスクとして、かつ前記ナノ構造物の選択的な成長の触媒として働くように前記触媒層が構造化され、

前記触媒層は、前記表面層上の触媒膜の断片化によって得られたパターンに従って構造化され、

前記表面層上の触媒膜は、前記触媒膜の温度を上昇させることによって断片化されることを特徴とするナノ構造物の製造方法。

## 【請求項 2】

前記表面層は、障壁層であることを特徴とする請求項 1 に記載のナノ構造物の製造方法。

**【請求項 3】**

前記表面層は、導電性又は半導電性材料で作製され、

前記ナノ構造物は、導電性又は半導電性材料で作製されることを特徴とする請求項 1 又は 2 に記載のナノ構造物の製造方法。

**【請求項 4】**

前記支持材は、前記表面層 (401; 601; 701; 801) を支持する面上に抵抗層 (406; 606; 706; 806) を備えることを特徴とする請求項 1 から 3 のいずれか一項に記載のナノ構造物の製造方法。 10

**【請求項 5】**

前記支持材は、前記抵抗層と接触する導電材料で作製される層 (402; 602; 702; 802) を備えることを特徴とする請求項 4 に記載のナノ構造物の製造方法。

**【請求項 6】**

前記抵抗層の厚さの少なくとも一部は、前記表面層がエッチングされる領域においてエッチングされることを特徴とする請求項 4 又は 5 に記載のナノ構造物の製造方法。

**【請求項 7】**

前記触媒膜の温度は、焼なましによって全体的に上昇することを特徴とする請求項 1 から 6 のいずれか一項に記載のナノ構造物の製造方法。 20

**【請求項 8】**

前記触媒膜の温度の上昇は、レーザー照射によって、又は、プラズマ効果によって、前記表面層上に局所的であることを特徴とする請求項 1 から 6 のいずれか一項に記載のナノ構造物の製造方法。

**【請求項 9】**

前記表面層は、前記触媒膜の前記断片化を促進する材料で作製されることを特徴とする請求項 1 から 8 のいずれか一項に記載のナノ構造物の製造方法。

**【請求項 10】**

前記構造化された触媒層のパターンは、前記表面層のエッチングステップを実行する前に調整されることを特徴とする請求項 1 から 9 のいずれか一項に記載のナノ構造物の製造方法。 30

**【請求項 11】**

前記触媒層のパターンは、前記触媒層をエッチングすることによって調整されることを特徴とする請求項 1 0 に記載のナノ構造物の製造方法。

**【請求項 12】**

前記触媒層のパターンは、前記表面層のエッチングステップを実行した後に、前記触媒層のエッチングによって調整されることを特徴とする請求項 1 から 11 のいずれか一項に記載のナノ構造物の製造方法。

**【請求項 13】**

前記触媒上のナノ構造物の選択的な成長は、化学気相堆積 (CVD) によってなされることを特徴とする請求項 1 から 1 2 のいずれか一項に記載のナノ構造物の製造方法。 40

**【請求項 14】**

前記表面層のエッチングステップは、前記ナノ構造物の選択的な成長のステップの後に、実行されることを特徴とする請求項 1 から 1 3 のいずれか一項に記載のナノ構造物の製造方法。

**【請求項 15】**

前記表面層は、前記支持材に向かう前記触媒の拡散への障壁層であることを特徴とする請求項 1 4 に記載のナノ構造物の製造方法。

**【請求項 16】**

カソード構造物であって、

カソード (603; 703; 803) を形成する導電層と、 50

触媒の拡散への障壁層（601；701；801）の上で構造化された触媒層（602；702；802）から形成される電子放出ナノ構造物（604；704；804）を備える少なくとも1つの電子放出領域と、を備え、

前記触媒層が前記障壁層のエッチングプロセスのために、及び前記ナノ構造物を選択的に成長するために、前記障壁層を覆い、

前記障壁層は、抵抗層によって支持され、

前記ナノ構造物は、前記障壁層及び前記抵抗層を介して、前記カソードを形成する前記導電層に電気的に接続され、

前記ナノ構造物によって放出される電子を抽出するための抽出ゲート（615；715；815）を形成する金属層、を備え、

前記ナノ構造物は、電気的に独立したナノ構造物であることを特徴とする、カソード構造物。

#### 【請求項17】

前記カソード（703）を形成する導電層は、

電気的絶縁材料で作製される層（711）中に形成される少なくとも1つの穴の底部に配置され、

前記カソードを形成する前記導電層は前記抵抗層を支持して、前記ナノ構造物（704）を備える前記電子放出領域をそれ自体で支持して、電気的絶縁材料で作製される前記層（711）の上面は、前記抽出ゲート（715）を形成する金属層を支持する、請求項16に記載のカソード構造物。

#### 【請求項18】

前記カソード（603）を形成する前記導電層、及びナノ構造物（604）を備える前記電子放出領域は、一方を他方の側部に配置して、前記抵抗層（606）によって離隔され、

前記抽出ゲート（615）を形成する前記金属層は、前記カソード（603）を形成する前記導電層から電気的絶縁層（611）によって離隔される、請求項16に記載のカソード構造物。

#### 【請求項19】

電気的絶縁材料層（811）は、2つの部分に分けられる抽出ゲート（815）を形成していて、前記電気的絶縁材料層（811）の上面上に位置する前記カソード（803）を形成する導電材料の層を囲む前記金属層をその上面上で支持して、

前記カソード（803）を形成する前記導電層は、それ自体で電子放出領域を支持する抵抗層を支持する請求項16に記載のカソード構造物。

#### 【請求項20】

発光層によって覆われる、カソード及びアノードを備える装置であって、

前記アノードは、前記カソードに対向して配置され、前記アノード及び前記カソードは、真空が生成される空間によって離隔され、

前記カソードは、請求項3から15のいずれか一項に記載の方法に従って作製される電気的に独立したナノ構造物を備えることを特徴とする、装置。

#### 【請求項21】

請求項16から19のいずれか一項に記載の少なくとも1つのカソード構造物を備えていることを特徴とする電界放出フラットスクリーン。

#### 【発明の詳細な説明】

##### 【技術分野】

##### 【0001】

本発明は、支持材上にナノ構造物を製造する方法に関し、特に電気的に独立したナノ構造物を製造する方法に関する。本発明は、フラットスクリーン用のカソード構造物において電子を放出するナノチューブに特に適用可能である。

##### 【背景技術】

##### 【0002】

10

20

30

40

50

我々がここで参照するナノ構造物は、被支持触媒上に触媒成長によって局所化（ローカライズ）される、自動で組み立てられた構造物である。例えば、本発明は、ナノチューブ、ナノフィラメント、又はナノワイヤに関連しうる。

#### 【0003】

被支持触媒上にナノ構造物の触媒を成長させることで、触媒支持材用の材料が必要となり、これにより、支持材内での、そして特に成長温度での、触媒の拡散が制限されてしまう。

#### 【0004】

さらに、電気的にアドレス指定可能でそして電気的に独立なナノ構造物を得ることを必要とする場合、触媒支持材は導電性でなければならないが、ナノ構造物同士の間に電気的接触部を形成してはならない。従って、支持材は、不連続でなければならず、言い換れば、自動で組み立てられた構造物の下では導電性でなければならない、そして、自動で組み立てられた構造物同士の間では電気的に絶縁（又は消失）されていなければならない。10

#### 【0005】

この種の不連続な支持材を得る1つの公知の方法は、電子又は光リソグラフィ技術を使用して支持材を構築することからなる。しかしながら、小さく及び／又は高密度で自動化された構造に対して、これらの技術は非常に高価であり、部分的にのみ効果的でありうる。。

#### 【0006】

電界放出によって励起されたカソードルミネセンスディスプレイ装置において、そして、特に電界放出フラットスクリーンにおいて、使用されるカソード構造物の領域の支持材上の電気的に独立したナノ構造物を得ることは、特に興味深い。20

#### 【0007】

電界放出によって励起されるカソードルミネセンスディスプレイ装置は、電子を放出するカソードと、発光膜で覆われるカソードに対向しているアノードと、を備える。アノード及びカソードは、真空が生成されるスペースで区切られる。

#### 【0008】

使用されるカソードは、しばしば複合ダイオード又はトライオード型のカソード構造物である。トライオード構造は、カソードから電子の抽出を容易にするゲートと呼ばれる追加電極を備えている。いくつかのトライオード構造は、従来技術においてすでに想定された。それらは、カソードに関するゲートの位置の関数として、2つの主要な群（ファミリー）に分類されうる。30

#### 【0009】

トライオード構造の第1の群は、絶縁層中に作製される穴の底でカソードが堆積されてゲートが絶縁層上に位置する構造を含む。これらのトライオード構造は、I型構造と呼ばれる。この種のトライオード構造の例は、電界放出によって励起されるカソードルミネセンスディスプレイ装置を製造する方法を公表する、本明細書の説明の文末で参照される文献[1]に記載され、図1において例示される。図1は、電界放出によって励起したカソードルミネセンスディスプレイ装置用の公知の技術によるI型のカソード構造物の断面図を概略的に示す。この図には、1つの放出デバイスのみが示される。電気的絶縁材料で作製される層1は、円形穴2を穿設されて、支持材10上に堆積される。穴2の底で、（図1で示されるような穴の全体に亘って又は局所的に）カソードを形成している導電層3が堆積され、そして、電子放出材料4で作製される層4（例えばカーボンナノチューブといった電子放出ナノ構造物の層）を支持する。絶縁層1の上面は、電子抽出ゲートを形成していて、穴2を囲んでいる金属膜5を支持する。40

#### 【0010】

トライオード構造の第2の群は、カソードが絶縁層上に堆積されてゲートが絶縁層下に位置する構造を含む。これらのトライオード構造は、II型構造と呼ばれる。この種のトライオード構造は、文献[2]及び[3]に記載されている。そして、図2は、電界放出によって励起したカソードルミネセンスディスプレイ装置用の公知の技術によるII型のカソ50

ード構造物の断面図を概略的に示す。この図には、1つの放出デバイスのみが示される。支持材20上に堆積される電気的絶縁材料で作製される層11は、層11の上面に配置されたカソード13を囲んで電子放出材料で作製される層14を囲む2つの部分で構成される下面上でゲート電極15を支持する。

#### 【0011】

放出をより均一にするために、そして、I型及びII型カソード構造物からの電子放出が正確に起こることを保証するために、個々のエミッタで放出される電流を制限する目的で、カソード導体及び放出層の間に抵抗層を追加することによってカソードでスタックを複雑化することが可能である（文献[4]参照）。このように、抵抗層は、電子放出を調整する役割を行う。

10

#### 【0012】

I型の1つの変形例は、図3において例示される。この図において、このカソード構造物が、導電材料で作製される2つの部分のカソード電極33と、カソード電極33の2つの部分及びこれらの2つの部分の間に位置する支持材30の表面を覆う抵抗層36と、絶縁層31と、電子抽出ゲートを形成している金属層35と、を含み、これら全てが支持材30上に重畠されていることが理解されうる。幅Lの穴32によって、抵抗層36が露出される。穴32の中心部で、そして、成長領域から形成されるカソード層33からの距離Sで、放出材料の層34は、抵抗層36上に戴置している。抵抗層の有効長が、抵抗層における同一の厚さ及び抵抗率に対してより高い抵抗を付与しうるような、そしてこれにより、放出の均一性を向上しうるような、Sのオーダーとなるように（S=0（カソード層上の抵抗層）の場合のようなこの層の厚さのオーダーではなく）、距離Sは選択される。放出材料の層34の成長領域の幅dは、穴の幅Lと比較して小さいことが好ましい。これにより、作動中にカソード及びゲート間のリーク電流の源となる、電子放出材料の層がゲート電極に接触する可能性が制限される。この場合、カソード電極33の部分は、抽出ゲート35に垂直に整列する。これらの部分は、ゲート35のラインから後退されていてもよい。この構造物を製造する方法の詳細は、文献[4]において付与される。成長領域は、不連続でもよく、図3のカソード構造物の可能な平面図である図4に示すように、パッド中に構築されうる。電子放出材料の層34が距離Sと同じオーダーの大きさである距離Uで区切られる2つの成長パッド上に分布されることが示される。この放出層を別々のパッドに分布させることで、これらの放出領域の互いからのいくらかの電気的な独立性が保証され、そしてそれ故、各パッドに対する抵抗層のより効率的な動作が保証される。

20

#### 【発明の開示】

#### 【発明が解決しようとする課題】

#### 【0013】

理想的には、抵抗層が各ナノ構造物に対してその個々の役割を完全に実行することができるよう、電子を放出するナノ構造物は各々から電気的に絶縁されなければならない。しかしながら、放出ナノ構造物の半径がわずか2、3ナノメートル又は数十ナノメートルである一方で、光リソグラフィは、コスト的な理由のために、最も少ない寸法が約5μmである構造に対して使われるだけである。

#### 【0014】

30

このように、従来技術においては、各々の放出ナノ構造物よりもむしろ、放出ナノ構造物のグループが、電気的に絶縁される。電流の均一性に関する問題は、放出ナノ構造物の単一のグループ内で解決されない。それらを支持するパッドが導電性であるからである。

#### 【0015】

本発明の目的は、支持材上にナノ構造物を得るための方法、特に電気的に接続されて独立なナノ構造物を得る方法を提案することである。この方法は、従来技術による公知の方法よりも効果的かつ安価なものである。

40

#### 【0016】

さらに一般的にいえば、本発明が解決するように設計されている課題は、リソグラフィマスク（隔離による樹脂の堆積及び構造化等）又はマスク位置合わせを使用すること無し

50

に、ナノ構造物の整列された成長のための、構造化された二重層を得ることである。

【課題を解決するための手段】

【0017】

この目的は、下記のステップを含むことを特徴とする、支持材上のナノ構造物を製造する方法によって達成される。

これらのステップは、

面の1つの上に表面層が設けられている支持材を供給するステップと、

触媒によって覆われた前記表面層の領域及び前記触媒によって覆われていない前記表面層の領域を露出するパターンに従って、構造化された触媒層によって前記表面層を覆うステップと、

10

前記触媒層によって覆われていない領域中における前記表面層の厚さをエッチングするステップと、

前記触媒によって覆われた前記表面層の領域上にナノ構造物を選択的に成長させるステップと、である。

【0018】

有利には、前記表面層は、前記支持材に対する前記触媒の拡散に対する「障壁層」である。

【0019】

本発明において、「障壁層」は、特に触媒上でナノ構造物が成長される温度で、前記障壁層に粘着される触媒材料の拡散を制限する材料で作製される層である。

20

【0020】

得られるナノ構造物は、ナノチューブ、ナノフィラメント、又はナノワイヤであってもよい。

【0021】

前記触媒層は、エッチングステップに対するエッチングマスクとして使用される。前記触媒によって覆われない領域中の前記表面層のエッチングステップは、エッチングマスクとして触媒粒子を用いる前記表面層の選択的及び異方性エッチングからなる。エッチングは、前記表面層が前記触媒によって覆われていない領域中において消えるまで継続される。

【0022】

30

有利には、前記表面層は、導電性又は半導電性材料で作製され、そして、前記ナノ構造物は、導電性又は半導電性材料で作製される。従って、結果物は、電気的に独立したナノ構造物である。

【0023】

有利には、前記支持材は、前記表面層を支持する面上の抵抗層を備える。抵抗層は、通過する電子流を制限するか又は調整するために、充分な抵抗率及び厚さを有する材料で作製される層を意味する。例えば、電子放出ナノ構造物の場合、抵抗層は、電子放出をより均一にするために、ナノ構造物によって放出される電流を、特に電流が高いときに、制限するか又は調整するために使用されうる。

【0024】

40

1つの変形例によれば、前記支持材は、前記抵抗層と接触する導電材料で作製される層を備える。例えば、導電材料の層は、前記抵抗層の下に存在していてもよい。

【0025】

有利には、前記抵抗層の厚さの少なくとも一部は、前記表面層がエッチングされる領域中においてエッチングされる。

【0026】

1つの実施例によれば、前記触媒層は、表面層上の触媒膜の断片化（フラグメンテーション）によって、得られたパターンに従って構造化される。前記触媒膜は、当初連続的でもよい。前記触媒膜は、当初不連続的でもよいが、この場合、触媒層の断片化による構造化ステップは、必須ではない。

50

## 【0027】

有利には、前記表面層上の触媒膜は、前記触媒膜の温度を上昇させることによって断片化される。

## 【0028】

1つの変形例によれば、前記触媒膜の温度は、例えば焼なまし（アニーリング）によって全体的に上昇する。

## 【0029】

他の変形例によれば、前記触媒膜の温度の上昇は、例えばレーザー照射によって、又はプラズマ効果によって、前記表面上に局所化される。

## 【0030】

10

有利には、前記表面層は、前記触媒膜の断片化を容易にする材料で作製されている。

## 【0031】

他の変形例によれば、前記表面層上の触媒膜は、前記触媒膜の不均質な乾式又は湿式のエッティング技術を使用して断片化される。換言すれば、いくつかの部位だけが、例えば粒子接合（グレインジョイント）で、エッティングされる。

## 【0032】

第1の変形例によれば、前記構造化された触媒層のパターンは、前記表面層のエッティングステップを実行する前に調整される。有利には、前記触媒層のパターンは、前記触媒層をエッティングすることによって調整される。

## 【0033】

20

第2の変形例によれば、前記触媒層のパターンは、前記表面層のエッティングステップを実行した後に、前記触媒層中でエッティングして調整される前記触媒層をエッティングすることによって調整される。これは、ナノ構造物の形態を調整する手段を提供する。

## 【0034】

第3の変形例によれば、前記触媒層のパターンは、前記表面層のエッティングステップを実行する前に前記触媒層のエッティングによって第1に、そして、前記表面層をエッティングした後に前記触媒層をエッティングすることによって第2に、調整される。

## 【0035】

有利には、前記触媒上のナノ構造物の選択的な成長は、プラズマ支援又はプラズマ非支援の、化学気相堆積（CVD）によってなされる。

30

## 【0036】

変形例として、前記表面層のエッティングステップは、ナノ構造物の選択的な成長の後に、実行される。

## 【0037】

有利には、前記表面層は、前記支持材に向かう前記触媒の拡散に対する障壁層である。

## 【0038】

本発明は、上述した生産工程を使用して得られた電気的に独立したナノ構造物を具備している、異なる種類のカソード構造物にも関する。

## 【0039】

40

本発明は、

カソードを形成する導電層と、

前記触媒の拡散への障壁層を覆う触媒層から形成される電子放出ナノ構造物を備える少なくとも1つの電子放出領域と、

を備え、

前記障壁層は、抵抗層によって支持され、前記ナノ構造物は、前記障壁層及び前記抵抗層を介して、前記カソードを形成する前記導電層に電気的に接続され、

前記ナノ構造物によって放出される電子を抽出するための抽出ゲートを形成する金属層、を備え、

前記ナノ構造物は、電気的に独立したナノ構造物であることを特徴とする、カソード構造物に関する。

50

## 【0040】

第1の実施例によれば、前記カソードを形成する導電層は、電気的絶縁材料で作製される層中に形成される少なくとも1つの穴の底部に配置され、前記カソードを形成する前記導電層は前記抵抗層を支持して、ナノ構造物を備える前記電子放出領域をそれ自体で支持して、電気的絶縁材料で作製される前記層の上面は、前記抽出ゲートを形成する金属層を支持する。

## 【0041】

第2の実施例によれば、前記カソードを形成する前記導電層及びナノ構造物を備える前記電子放出領域は、一方を他方の端部に配置して、前記抵抗層によって離隔される。前記抽出ゲートを形成する前記金属層は、前記カソードを形成する前記導電層から電気的絶縁層によって離隔される。これらは、前記カソードを形成する前記導電層と前記放出領域との間に挿入される抵抗層を介して、電気的に接続される。10

## 【0042】

第3の実施例によれば、前記電気的絶縁材料層の下部面は、2つの部分に分けられる抽出ゲートを形成していて、電気的絶縁材料層の上面上に位置するカソードを形成する導電材料の層を囲む、金属層を支持する。前記カソードを形成する前記導電層は、それ自体で電子放出領域を支持する抵抗層を支持する。

## 【0043】

最後に、本発明は、発光層によって覆われる、カソード及びアノードを備える装置に関する。前記アノードは、前記カソードに対向して配置され、前記アノード及び前記カソードは、真空が生成される空間によって離隔され、前記カソードは、本発明による方法を用いて作製される電気的に独立したナノ構造物を備えることを特徴とする。20

## 【0044】

本発明は、本発明による少なくとも1つのカソード構造物を備えることを特徴とする電界放出フラットスクリーンにも関する。

## 【0045】

添付の図に関する非制限的な実施例として与えられる以下の説明を読んだ後に、本発明がよりよく理解され、そして、他の効果及び特徴が現れる。

## 【0046】

図1は、すでに記述されているように、従来技術によるI型のトライオードの放出層を有するカソード構造物の横断面図である。30

## 【0047】

図2は、すでに記述されているように、従来技術によるII型のトライオードの放出層を有するカソード構造物の横断面図である。

## 【0048】

図3は、従来技術による放出層を有する、I型のカソード構造物の他の例の横断面図である。

## 【0049】

図4は、図3で示されるような放出層を有する、I型のカソード構造物の平面図である。40

## 【0050】

図5aから図5dは、本発明によるナノ構造物を製造するための処理におけるステップを示す。

## 【0051】

図6は、ナノ構造物が電気的に独立している本発明の例示の実施の形態における横断面線図である。

## 【0052】

図7は、ナノ構造物が電気的に独立している本発明の他の例示の実施の形態における横断面線図である。

## 【0053】

10

20

30

40

50

図 8 は、従来技術による障壁層パッド上のナノ構造物の横断面線図である。

**【0054】**

図 9 a 及び図 9 b は、本発明によるカソード構造物の電気的に独立したナノ構造物の製造におけるステップを例示する。

**【0055】**

図 10 は、本発明によるカソード構造物の横断面図である。

**【0056】**

図 11 は、本発明による他のカソード構造物の横断面図である。

**【0057】**

図 12 は、従来技術による放出層を有する I 型のカソード構造物の平面図である。 10

**【0058】**

図 13 は、本発明による放出層を有する I 型のカソード構造物の平面図である。

**【0059】**

図 14 A から図 14 K は、本発明によるトライオード型のカソード構造物を製造する方法を例示する。

**【0060】**

図 15 a 及び図 15 b は、それぞれ、従来技術及び本発明による、2つの電極間の伝導又は半伝導チャネルとして作用するナノチューブを表す。

**【0061】**

これらの図において表される異なる要素は、簡略化のためにスケールで描かれていないことに注意されたい。 20

**【発明を実施するための最良の形態】**

**【0062】**

ここで、本発明による支持材上の電気的に独立したナノ構造物の例示の実施の形態を詳細に記述する。

**【0063】**

表面層 101 は、例えばガラス基板のような、支持材 100 の面上に堆積される。有利に、この層は障壁層であり、言い換えれば、これは、(特にナノ構造物の成長温度で)基板への触媒の拡散を制限する材料で作製される。電子輸送機能を有する電気的に独立なナノ構造物を得ることが要求されるため、障壁層は導電性でなければならないということを忘れてはならない。何故なら、ナノ構造物は、これらの支持材(この場合表面層)を介して電気的にアドレスされるからである。この表面層は、TiN、TiW、TaN、Cr、Mo...の中から選択される材料で作製されうる。 30

**【0064】**

さらに、ディウェッティングによる断片化によって触媒層が構造化されることを要求される場合、表面層は、ディウェッティングを容易にする材料で作製されることが好ましい。

**【0065】**

この例では、この材料は、約 100 nm の厚さを有する TiN で作製される表面層 101 を堆積させるために選ばれる。 40

**【0066】**

例えば 10 nm の厚さの Ni で作製される触媒層 102 は、この表面層 101 より上に堆積する。この触媒層がディウェッティングによって断片化(フラグメント)される場合、触媒層の厚さは、使用する材料に依存して例えば文献 [5] で研究されているような、当業者に知られている所与の閾値よりも小さくなければならない。概して、Ni の厚さは、TiN 上の Ni のディウェッティングを 600 で達成するために、10 nm 以下でなければならない。図 5 a にて図示したように、この結果物は、表面層 101 及び触媒層 102 を支持している支持基板 100 で構成されるスタックである。TaN で作製される表面層 101、及び、Fe、Co、Ni、Pt で構成されるグループから選択される材料、又はこれらの材料の 1 つを含む任意の合金で作製される触媒層 102 を選択することも可 50

能であろう。TiN層101及びNi層102の堆積物は、例えばカソードスパッタリング及び真空蒸着によってそれぞれ得られる。

#### 【0067】

そして、触媒層102は、触媒が存在している中実の（ソリッドの）領域と触媒が消失して下にある表面層101を露出する領域とを含むパターンを有するように、構造化される（図5b）。中実の領域は、ナノ構造物が成長するいわゆる成長領域を形成する。

#### 【0068】

この構造は、表面層上の触媒層の断片化によって達成される。断片化は、（例えばアニーリングによって）スタックの温度を全体的に上昇させることによって、又は、（例えばレーザー照射又はプラズマによって）表面上に局所的に上昇させることによって、得られる。2つの材料の表面エネルギー差がディウェッティングによる断片化を可能にするのに十分であるような（障壁層・触媒）組である場合にのみ、断片化が起こることに注意されたい。材料のTiN-Ni組に対して、水素の0.2 mbar sの圧力下での600

度アニーリングは、Niの厚さ10nmの層に適している。

#### 【0069】

断片化は、触媒層102の（例えばプラズマによる）不均質な乾式又は湿式のエッチング技術によっても得られる。このように、390でのNH<sub>3</sub>のDCプラズマによるエッチングは、Ni膜を断片化しうる（例えば本明細書の文末で言及した文献[6]及び[7]を参照）。

#### 【0070】

1つの変形例によれば、触媒層102は、初期に不連続又は構造化されていてよい。触媒層を直接構造化された形態で堆積するための公知技術は、電気化学的堆積（文献[8]参照）、凝集体の堆積、又は不連続成長、極薄の堆積厚さのための環境温度での瞬間的なディウェッティングに対応するボルマー・ウェーバー・モード、を含む。この例において、追加的なステップが、例えばエッチング又はアニーリングによって、表面層をエッチングするために使われるパターンを精製するために実行されうる。しかし、堆積の後に得られたパターンがすでに適切である場合、この追加的なステップは、余分になりうる。

#### 【0071】

触媒層102が適切なパターンに従って構築（構造化）されると、表面層101の選択的なそして異方性エッチングが、エッチングマスクとして触媒を使用してなされる。表面層101は、触媒層102によって覆われていない領域においてエッチングされる。適切なパターンは、ナノ構造物の成長が要求される位置にナノ構造物の成長領域が配置され、しかしながら特に成長すべきナノ構造物の種類に適合する寸法及び密度を有する、パターンを意味する。一般に、パターンは、橢円ベースを有するナノ構造物を得るために、障壁層上にランダムに派出される、触媒の島、換言すれば、卵形の塊を表す。

#### 【0072】

エッチングは、表面層101が触媒102によって覆われていない領域中で消失されるまで継続される。そして、支持基材は、表面層島201上の触媒島202を含む（図5c）。

#### 【0073】

TiN-Ni材料の組に対する異方的で選択的なエッチングは、SF<sub>6</sub>のRIEプラズマを使用して得られる。TiNの表面層101は、直接的に（異方的エッチング）エッチングされ、そして、Niの触媒島202（選択エッチング）も、表面層島201（触媒Niによって覆われるTiNの表面層）も、エッチングされない。

#### 【0074】

1つの変形例によれば、構造化ステップの後に得られた触媒島202の密度及び径分布は、触媒の部分の乾式又は湿式エッチングによって調整される。このように、決定された直径及び密度を有する触媒島が、得られる。エッチングによるこの調整は、表面層101の構造化及びエッチングステップの間、及び／又は、表面層101のエッチングステップ及びナノ構造物の選択的な成長ステップの間に、なされうる。後者の場合、支持され

10

20

30

40

50

る表面層パッドよりもより小さい触媒パッドを生成し、場合によってはより安定ナノ構造物を付与しうる。

#### 【0075】

例えば、触媒の湿式エッティングをすると決定したら、そのサンプルは、決定された時間で触媒のエッティング溶液に浸漬されうる。この場合において、触媒を選択的にエッティングして、その後の成長を触媒するためのナノ構造物の前駆体（CVDによって成長する場合にはガス状の前駆体）と触媒を反応することを防止しない溶液を使用することが好ましい。例えば、溶液は、一体積の硝酸、一体積の酢酸、及び四体積の水を混合することで作製される溶液は、45秒間の触媒のエッティングを実行するために用いられうる。

#### 【0076】

触媒の乾式エッティングを用いると決定したら、エッティングは、プラズマ（RIE, ICP等）、又は触媒の選択イオン照射によって、なされうる。

#### 【0077】

触媒島202の密度及び径分布は、当初連続的な触媒層の断片化を引き起こすためにディウェッティングによって触媒パターンが得られる場合、触媒層102の当初の厚さを制御することによって調整されうる。

#### 【0078】

最終的に、ナノ構造物104の触媒成長は、触媒島202からなされる。この成長は、支持材上に固着された触媒を有する触媒成長によってナノ構造物が得られる＜ベース成長＞又は＜ルート成長＞型のものであってもよく、又は、ナノ構造物の先端に触媒202を有する触媒成長によってナノ構造物104が得られる＜チップ成長＞型のものであってもよい（図5d）。

#### 【0079】

カーボンナノチューブ104は、0.2mbarの水素で温度を最大600に上昇して、そして、依然として600でアセチレンの0.2mbarの圧力に1分間このサンプルを晒すことによって、カーボンの化学蒸気相堆積（CVD）による触媒成長によって、ニッケル触媒202の島から得られうる。このように、得られた結果物は、その先端でNiの触媒島202を有する、TiNの各表面層島201上のカーボンナノチューブ104である（＜チップ成長＞型）。ナノチューブは、最大数マイクロメートル長さであってもよく、そして、その半径は、触媒島の半径に略等しくてもよい。CVD成長は、（長さ/半径）アスペクト比が図5dに示されているように非常に分散している集団のナノチューブを生成するという特色を有する。同図において、様々な高さ及び直径を有するナノチューブ104が見られる。

#### 【0080】

1つの変形例によれば、エッティングはナノ構造物に対して選択的であって、そして、ナノチューブの形状が可能であれば（特にナノ構造物が支持材に対して一列に垂直であることが好ましい）、表面層101のエッティングステップは、ナノ構造物104の成長ステップ後に行われうる。

#### 【0081】

本発明は、ナノ構造物を得る方法、及び特に電気的に独立したナノ構造物を得る方法を示す。＜ナノ構造物＞は、1つのナノメートル寸法、換言すれば、0.5及び100nmの間の寸法を有する、支持された触媒上に触媒成長によって自動組立されて位置される任意の構造物を意味する。＜電気的に独立したナノ構造物＞は、各ナノ構造物に対する電位が異なっているナノ構造物を意味する。一方、例えばナノ構造物同士が導電支持材で支えられて、この支持材を介して互いに電気的に接続している場合といった、ナノ構造物同士の電位が同じであるときに、ナノ構造物は電気的に独立していない。これらのナノ構造物は、概して1つごとのナノ構造物において、例えばナノチューブ又はナノフィラメント又はナノワイヤであってもよいということも忘れてはならない。しかし、これらの要素が同一の触媒島から成長する場合、及び/又は、同じ表面層島上で成長する場合、各ナノ構造物に対していくつかのナノチューブ又はナノフィラメント又はナノワイヤが存在していて

10

20

30

40

50

もよい。

#### 【0082】

支持材、障壁層、及び触媒層で単純に構成されるスタックからナノ構造物を形成する1つの実施例の詳細をちょうど記述してきた。特により複雑なスタックを用いる他の例示の実施の形態も可能である。例えば、上述のような同一のステップは、支持基材及び障壁層の間に、抵抗層、又は抵抗層が上にある導電層を挿入することによって実行されうる。ナノ構造物の成長を推進するために、触媒層に換えて、例えばF<sub>e</sub>及びM<sub>o</sub>で構成される二重層といった複数層を使用することも可能である。

#### 【0083】

1つの特定の実施の形態によれば、スタックは、ガラス支持基材、カソードを形成するM<sub>o</sub>で作製される導電層403、抵抗層（又はバラスト）として作用するS<sub>i</sub>で作製される抵抗層406、障壁層401、及び触媒層402を備えて構成される。そして、上述した図5aから図5dにおけるような同一のステップが、還元すれば、触媒402を構造化するためのステップ、障壁層401をエッチングするためのステップ、及び触媒島上に成長するナノ構造物404を作製するためのステップが、繰り返される。上述の全ての変形例は、障壁層の構造化及びエッチングステップの間に、及び／又は、障壁層のエッチングのためのステップとナノ構造物の選択成長のためのステップの間に、乾式又は湿式エッチングによって、特に構造化のステップ後に得られた触媒島の密度及びサイズ分布を調整することに、適用可能である。

#### 【0084】

図6は、障壁層401のエッチングが抵抗層406で停止された場合を示す。しかし、抵抗層上でエッチングを停止することは、この特別な場合において決定的なものではない。抵抗層406がカソード層403上にあるので、ナノ構造物の電気的な独立を更に容易にするこの抵抗層の全部又は一部をエッチングすることが可能である。図7は、抵抗層406の全厚さ及び障壁層401の厚さが触媒によって覆われない領域においてエッチングされた場合を例示する。障壁層に対して使用されるエッチング技術が抵抗層に好適である場合、この抵抗層のエッチングは、障壁層のエッチングと同時に、又は他のエッチング技術の直後、又は、（上述したように）ナノ構造物に依存して可能であればナノ構造物の成長後になされうる。図6及び図7に示される例における最終生成物は、ナノチューブ304の群のみが電気的に独立しうる図8において示されるような従来技術におけるものとは異なり、電気的に独立したナノチューブである。触媒成長によって触媒302から作製されるナノチューブ304は、導電層303で支えられる抵抗層306に堆積される障壁層301において作製されるブロック500に配置される。各ブロック500は他のブロックから絶縁されているが、各ブロックはいくつかのナノ構造物304を支持している。であるから、同じブロックの各ナノ構造物のベースの電位は、同一である。このように、本発明は、各々からのナノ構造物の電気的な独立、及び、各ナノ構造物に対する抵抗層（図6及び7の抵抗を表すジグザクのシンボルで例示される）の個々の動作を保証する。これにより、電子の放出がより均一になる。

#### 【0085】

支持基材、カソードを形成する導電層、バラストを形成する抵抗層、障壁層、及び触媒層の、この特有のスタックが、電界放出フラットスクリーン用のカソード構造物を製造するために用いられる。電界放出フラットスクリーンにおいて使用されうる電気的に独立したナノ構造物を有するいくつかの実施例のカソード構造物を示す。

#### 【0086】

本発明によるカソード構造物の第1の実施例は、図9bにおいて例示される。これは、横断面図に示される、I型のトライオード構造である。このカソード構造物が、導電材料で作製される2つの部分におけるカソード電極603が上に存在している支持材600、カソード電極603の2つの部分及びこれら2つの部分に位置する支持面600を覆う抵抗層606、電子抽出ゲートを形成する絶縁層611及び金属層615、を備えていることが、図9aにおいて示されている。幅Lの穴620は、抵抗層606を露出させる。障

10

20

30

40

50

壁層 601 及び触媒層 602 で構成される幅 d のスタックは、穴 620 の中央でそしてカソード層 603 から距離 S で、抵抗層 606 上で支持される。距離 S は、抵抗層の有効長が、(S = 0 (カソード層上の抵抗層) の場合におけるようなこの層の厚さのオーダーではなく) S のオーダーであるように、選択される。これにより、同一厚さ及び抵抗率の抵抗層に対してより高い抵抗を付与しうるし、それ故、放射をより均一にしうる。好ましくは、障壁層 601 及び触媒層 602 で構成されるスタックの幅 d は、穴の幅 L と比較して小さい。このようにすることで、作動中におけるカソード及びゲート間のリーク電流源となる、ゲート電極にナノ構造物の接触する可能性を制限することができる。この場合において、カソード電極 603 の部分は、抽出ゲート 605 に垂直に整列している。カソード電極 603 の部分は、ゲート 605 を通る垂直線から後退していてもよい。文献[4]は、この構造物を製造する方法の詳細を含んでいる。

#### 【0087】

次のステップは、上述した製造方法による、触媒層 602 の構造化、障壁層 601 のエッチング、及びナノ構造物 604 の成長、である。その結果物は、障壁層 601 で作製されるベース、及び、<チップ成長>型の触媒成長による触媒 602 で作製される先端を備える、電気的に独立したナノ構造物 604 である(図 9 b 参照)。この特定の実施例において、ナノ構造物 604 は、抵抗層 606 を介してカソード電極 603 の部分に、電気的に接続している。この図には単一の放出デバイスが示されているが、カソード構造物はいくつかの他のものを含みうることに注意すべきである。

#### 【0088】

I 型のカソード構造物の第 2 の実施例が、図 10 に例示されている。支持材 700 は、電気的絶縁材料で作製される層 711 を支持している。この層 711 は、穴 720 を穿設して、そして、絶縁層 711 の上面は、穴 720 を囲んで抽出ゲートを形成している金属層 715 を支持する。電気的に独立なナノ構造物 704 を囲むカソードを形成する導電層 703 で構成される幅 d のスタックが、幅 L の穴 720 の底部に、存在している。上述した実施例と同様に、スタックの幅 d は、穴の長さ L と比較して小さいことが好ましい。

#### 【0089】

これらのナノ構造物 704 は、抵抗層 706、障壁層 701、及び触媒層 702 で構成される、当初のスタックから開始する本発明による方法におけるステップを行うことによって得られた。この実施例は、図 7 で述べたように、抵抗層 706 の全厚さがエッティングされていることを示す。

#### 【0090】

最後に、図 11 は、本発明による II 型のカソード構造物の断面図及び線図を示す。電気的絶縁材料で作製される層 811 は、層 811 の上面に位置して電気的に独立なナノ構造物 804 を支持するカソード 803 を囲んでいる、2つの部分で構成されるゲート電極 815 を、その下部面で支持する。これらのナノ構造物 804 は、抵抗層 806、障壁層 801、及び触媒層 802 で構成される、当初のスタックから本発明によるステップを行うことによって得られた。この実施例において、抵抗層 806 の全厚さは、図 7 で述べたように、エッティングされている。

#### 【0091】

カソード構造物の製造のための特定の場合において、障壁層のエッティングステップに対して、いくつかの制約が現れうることに注意すべきである。

#### 【0092】

考慮すべき第 1 の製造における制約は、図 9 a 及び図 9 b 及び図 10 の場合(ゲート導体 615 又は 715)のように、カソード構造物のゲート導体が保護されないときに、現れる。ゲート電極に対する材料は、障壁層に対して選択されるエッティングに敏感ではない(反応しない)ように選択されなければならない。例えば、SF<sub>6</sub> RIE プラズマが障壁層をエッティングするために用いられる場合、銅又はアルミニウムのゲート電極はプラズマによって侵されない(アタックされない)。

#### 【0093】

10

20

30

40

50

他の制約は、図 9 b に示されている場合のように、カソードがナノ構造物に対して横方向に配置されているときに、抵抗層をその全厚さに亘ってエッチングしないということである。抵抗層 606 の全厚さがエッチングされる場合、ナノ構造物は、カソードから電気的に離隔されうる。この場合において、抵抗層 606 は、ナノ構造物 604 をカソード構造物 603 の部分に電気的に接続することを忘れてはならない。それとは逆に、カソードが電子放出ナノ構造物に垂直に整列しているとき（例えば図 10 又は図 11 参照）、抵抗層の全厚さがエッチングされる（エッチングが、カソード及びおそらく埋込ゲートといった、下に位置する電極のみを残すように、供給される）。この種のエッチングは、カソード及びゲート導体との間の絶縁を向上するという利点を有しうる。例えば、銅又はアルミニウム電極は、SF<sub>6</sub> RIE エッチングに対して選択されうる。

10

#### 【0094】

上述したカソード構造物の各々は、電界放出フラットスクリーンを作製するために使用されうる。これは、発光層によって覆われるアノードに対向するカソード構造物を配置することによってなされ、そして、アノード及びカソード構造物を離隔する空間に、真空が生成される。

#### 【0095】

概して、電界放出フラットスクリーンは、電子エミッタとして製造され使用するカーボンナノ構造物（ナノチューブ又はナノフィラメント）であることが望ましい。カーボンナノ構造物は、いくつかの利点を有している。

20

#### 【0096】

第 1 に、カーボンナノ構造物は、電界がナノ構造物の先端で先端効果によって増幅できるように、高いアスペクト比（長さ / 半径）を有する。これにより、電子は、比較的低い印加電場に対する電界効果によって抽出されうる。

#### 【0097】

さらに、カーボンナノ構造物の電気及び熱伝導率は、電極としての用途に適合し、そして、これらの化学不活性は、長期的にそれらの特性の良好な安定度を保証する。

#### 【0098】

最後に、カーボンナノ構造物は、広い領域で、そして、比較的低コストで、インサイチュで局所的に合成されうる。

#### 【0099】

30

一方で、カーボンナノ構造物には、幅広い分布のアスペクト比を有するという不利な点がある。これにより、所与の印加された電界に対して、その先端（チップ）での電界の幅広い分布が生じてしまう。電界放出によって抽出される電流は、エミッタの先端で、電界に指数的に依存する。それ故、各エミッタからの均一な電流出力を得ること、そして、スクリーンに対して改良された表示品位をもたらすスクリーン上における均一な輝度を得ることが要求される場合に、この分布を最小化することが重要である。

#### 【0100】

従来技術における 1 つの低成本の解決法は、障壁層下部に抵抗層を配置すること、そして、互いに電気的に離隔された障壁層のパッド上でナノチューブをグループ化することで構成されている（図 8 参照）。しかしながら、これでは、同一パッド上における一群のナノチューブ内における問題が解決されなかった。本発明は、この制限を解決している。なぜなら、得られたナノ構造物は、抵抗層によって個々に固定（クランプ）されており、各電子放出ナノ構造物のベースでの電位は、各々異なり、そして、これを通る電流に比例するからである（図 6 及び図 7 参照）。それ故、本発明は、同一の印加電界状況下で作動可能な放出ナノ構造物の数を増加するために使用されうる。理想的には、全ての放出ナノ構造物が、（当技術における現状による  $1 / 10^4$  と比較して）共に作動できる。

40

#### 【0101】

本発明による方法については、文献 [4] において記述されているようなそして上述した図 4 に示されているような、各々から離隔されたパッドの形態の障壁層を構築する何らの必要性も存在していない点に注意すべきである。障壁層の連続ストリップを堆積すること

50

ができる。何故なら、触媒で覆われていない領域において障壁層がその後エッティングされるからである。同一パッド 34 上に位置するナノ構造物 42 が電気的に依存している従来技術(図 12 参照)とは異なり、本発明によるナノ構造物 52 は、幅 d のストリップに沿って連続的に分布されて、そして依然として、電気的に独立している(図 13 参照)。従って、ナノ構造物が電気的に独立である一方で、最終デバイスの放射表面は、従来技術よりも良好であり、このように、これらの表面からの放出の均一性が向上している。

#### 【0102】

このように、I型のトライオード構造を作製するために新しい方法が想定されうる。図 14A から図 14K は、真空堆積及びフォトリソグラフィ技術を使用するこの方法におけるステップを示す。

10

#### 【0103】

第 1 に、図 14A に示すように、2つの部分のカソード電極 73 と、2つの部分のカソード電極 73 を覆う抵抗層 76 と、障壁層 77 と、触媒層 78 と、絶縁層 71 と、電子抽出ゲートを形成する金属層 75 と、フォトレジスト層 79 と、を備えるスタックが、支持材 70 上に重畠される。

#### 【0104】

カソード電極 73 は、例えばガラスで作製される支持材 70 上に、例えばモリブデン、ニオブ、銅又はITOといった導電材料の堆積によって得られる。それから、導電材料の堆積物は、概して幅 10 μm、及び 25 μm に等しいピッチのストリップにエッティングされる。カソード電極 73 は、2つのストリップを連係させることで形成される。

20

#### 【0105】

他の層は、後述の手順による真空堆積によって得られる。アモルファスシリコンで作製される抵抗層 76、約 100 nm 厚さの TiN で作製される障壁層 77、約 10 nm 厚さの Ni で作製される触媒層 78、二酸化ケイ素(シリカ)又は窒化ケイ素で作製される 1 μm 厚さの絶縁層 71 に続いて、電子抽出ゲートを形成するアルミニウムで作製される金属層 75、そして最終的に、フォトレジスト層 79、である。

#### 【0106】

次のステップは、フォトレジスト層のフォトリソグラフィである(図 14B 参照)。フォトレジストの厚さは、約 6 μm 幅のポート 80 を得て、下方のゲート金属層 75 を露出させるために、エッティングされる。

30

#### 【0107】

次のステップは、エッティングマスクとしてフォトレジスト 79 を使用する、酢酸、硝酸、及びオルトリン酸を含む混合物での、アルミニウムで作製されるゲート層 75 の、ケミカルエッティングである(図 14C 参照)。

#### 【0108】

次のステップは、前のステップの間に、ゲート層中に形成されたポートを通して HF を加えることで、シリカ層 71 の厚さの溝(グループ)を開くことである(図 14D)。HF によるこのウェットエッティングは、ゲート層の“下で”エッティングをもたらし、従って、ゲートで張り出し部(オーバーハング部)を生成する。

#### 【0109】

40

次のステップは、ポートの底部に、そして、フォトレジスト層上に、クロムで作製される保護層 82 を蒸着によって堆積させることである(図 14E)。

#### 【0110】

図 14F によれば、クロム層 82 によって保護されていない触媒層は、例えばオルトリン酸を使用して、エッティングされる。シリカ層によって覆われていないアルミニウムゲート層(オーバーハング部)も、ゲート及び将来の電子放出領域の間に(上述した)スペース S を形成して、従って、短絡を防止するために、同時にエッティングされる。

#### 【0111】

次のステップは、過塩素酸及びアンモニウムセリウム硝酸塩の商業用の混合物を用いてエッティングすることによって保護層を除去することである(図 14G)。そして、フォト

50

レジストは、“リフトオフ”技術を用いて除去される(図14H)。

【0112】

触媒層は、触媒島が得られるまで、断片化される(図14I)。そして、触媒によって保護されていない障壁層は、例えばSF<sub>6</sub> RIE プラズマによってエッティングされる(図14J)。

【0113】

最後に、ナノ構造物84を、触媒島上で成長させる(図14K)。

【0114】

この方法の利点は、エッティング用のマスクの配列の数が最小化されることである。カソード電極をエッティングするために1つのマスクのみが使用され、フォトレジストをエッティングするために1つのマスクが使用される。10

【0115】

電気的に独立したナノ構造物を得る必要性は、ナノチューブが電気的機能を行って、導電層で支持される任意の領域で生じうる。例えば、電気的に独立したナノ構造物は、2つの電極間の伝導又は半伝導チャネルとして使用されうる。例えば、カーボンナノチューブは、伝導チャネルとして用いられることができ、チップにおける2つの異なる金属化(メタライゼーション)層を接続することができる。このカーボンナノチューブは、電界移動によって誘導される絶縁破壊(ブレークダウン)を受ける、銅の伝導チャネルよりも1000倍大きい電流密度に抗することが可能であるはずである(文献[9]参照)。

【0116】

半伝導チャネルとして作用するナノチューブは、垂直に同軸のゲート型CNTトランジスタを得るためにも作製されうる(文献[9]及び[10]参照)。20

【0117】

従来技術において、第1の支持材30(例えばチップ)の電極Bと第2のオーバーハングしている支持材60の電極とを接続するために使用されるカーボンナノチューブの伝導チャネル50は、電極Bを含む第1の支持材30上に固体伝導障壁層31を堆積して、次いで、電極Bをオーバーハングしている各領域上に触媒層32を堆積して、そして、上側の支持材60の電極Aを接続するためのカーボンナノチューブ34のCVD成長によって、通常作製される(図15a参照)。本発明によれば、各ナノチューブ34の底部で障壁層31が触媒32をエッティングマスクとして用いてエッティングされるため、各伝導チャネル50は、その近隣と電気的に絶縁されている(図15b)。30

【0118】

要約すると、本発明による方法は、実装が容易で、安価であり、自己整列され(言い換えればエッティングマスクの整列の必要が無く)、そして、広範囲の寸法の触媒粒子に適合する、という利点を有する。本発明によって使用されうる触媒島の最小サイズは、エッティングの異方性の程度、選択性の程度、そして、エッティングされる表面層の厚さによって、修正される。

[参考文献一覧]

[1]仏国特許2,593,953号明細書(米国特許第4,857,161号明細書に対応)40

[2]仏国特許2,798,507号明細書

[3]仏国特許2,798,508号明細書(米国特許第6,815,902号明細書に対応)

[4]欧州特許1,336,980号明細書(米国特許出願公開2003/0184357号明細書に対応)

[5]<<The Thermodynamics and Kinetics of Film Agglomeration>>, David J. Srolovitz and Max G. Goldiner, Journal of Metals (1995), 47(3), 31-36, 76-77

[6]<<Control of carbon nanotubes density through Ni nanoparticle formation using thermal and NH<sub>3</sub> plasma treatment>>, Jong Hyung Choi et al., Diamond and related materials (2003), 12, 794-798.

10

20

30

40

50

[7]<<Density control of carbon nanotubes using NH<sub>3</sub> plasma treatment of Ni catalyst layer>>, Jong Hyung Choi et al., Thin Solid Films (2003), 435, 318-323.

[8]<<Growth of aligned carbon nanotubes with controlled site density>>, Y. Tu et al., Applied Physics Letters (2002), 80(21), 4018-4020.

[9]G.S. Duesberg et al./ Diamond and Related Materials 13 (2004) 354-361.

[10]A.P.Graham et al./ Diamond and Related Materials 13 (2004) 1296-1300.

【図面の簡単な説明】

【0 1 1 9】

【図1】図1は、すでに記述されているように、従来技術によるI型のトライオードの放出層を有するカソード構造物の横断面図である。

10

【図2】図2は、すでに記述されているように、従来技術によるII型のトライオードの放出層を有するカソード構造物の横断面図である。

【図3】図3は、従来技術による放出層を有する、I型のカソード構造物の他の例の横断面図である。

【図4】図4は、図3で示されるような放出層を有する、I型のカソード構造物の平面図である。

【図5】図5は、本発明によるナノ構造物を製造するための処理におけるステップを示す。

【図6】図6は、ナノ構造物が電気的に独立している本発明の例示の実施の形態における横断面線図である。

20

【図7】図7は、ナノ構造物が電気的に独立している本発明の他の例示の実施の形態における横断面線図である。

【図8】図8は、従来技術による障壁層パッド上のナノ構造物の横断面線図である。

【図9 a】図9 aは、本発明によるカソード構造物の電気的に独立したナノ構造物の製造におけるステップを例示する。

【図9 b】図9 bは、本発明によるカソード構造物の電気的に独立したナノ構造物の製造におけるステップを例示する。

【図10】図10は、本発明によるカソード構造物の横断面図である。

【図11】図11は、本発明による他のカソード構造物の横断面図である。

【図12】図12は、従来技術による放出層を有するI型のカソード構造物の平面図である。

30

【図13】図13は、本発明による放出層を有するI型のカソード構造物の平面図である。

【図14 A】図14 Aは、本発明によるトライオード型のカソード構造物を製造する方法を例示する。

【図14 B】図14 Bは、本発明によるトライオード型のカソード構造物を製造する方法を例示する。

【図14 C】図14 Cは、本発明によるトライオード型のカソード構造物を製造する方法を例示する。

【図14 D】図14 Dは、本発明によるトライオード型のカソード構造物を製造する方法を例示する。

40

【図14 E】図14 Eは、本発明によるトライオード型のカソード構造物を製造する方法を例示する。

【図14 F】図14 Fは、本発明によるトライオード型のカソード構造物を製造する方法を例示する。

【図14 G】図14 Gは、本発明によるトライオード型のカソード構造物を製造する方法を例示する。

【図14 H】図14 Hは、本発明によるトライオード型のカソード構造物を製造する方法を例示する。

【図14 I】図14 Iは、本発明によるトライオード型のカソード構造物を製造する方法

50

を例示する。

【図14J】図14Jは、本発明によるトライオード型のカソード構造物を製造する方法を例示する。

【図14K】図14Kは、本発明によるトライオード型のカソード構造物を製造する方法を例示する。

【図15a】図15aは、従来技術による、2つの電極間の伝導又は半伝導チャネルとして作用するナノチューブを表す。

【図15b】図15bは、本発明による、2つの電極間の伝導又は半伝導チャネルとして作用するナノチューブを表す。

【符号の説明】

10

【0120】

100	支持材
101	表面層
102	触媒層
104	ナノ構造物
201	表面層島

202	触媒島
403	導電層（カソード層）

406	抵抗層
600	支持材

601	障壁層
602	触媒層

603	カソード電極
604	ナノ構造物

605	抽出ゲート
606	抵抗層

611	絶縁層
615	金属層

620	穴
700	支持材

701	障壁層
703	導電層

704	ナノ構造物
706	抵抗層

711	絶縁層
715	金属層

720	穴
803	カソード

811	絶縁層
815	ゲート電極

10

20

30

40

【図1】

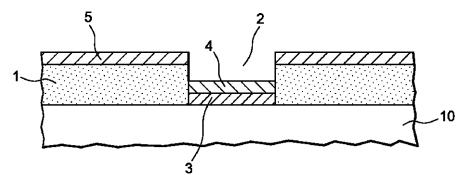


FIG. 1

【図4】

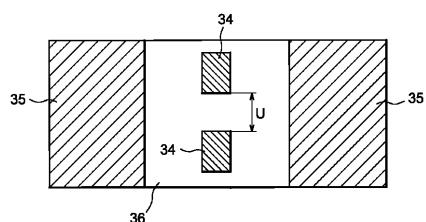


FIG. 4

【図2】

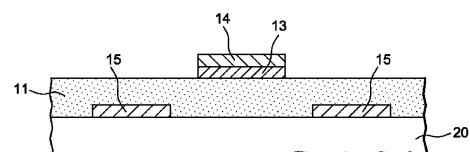


FIG. 2

【図3】

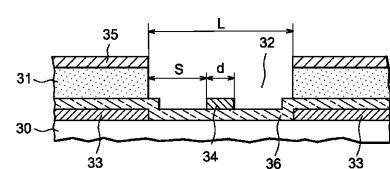
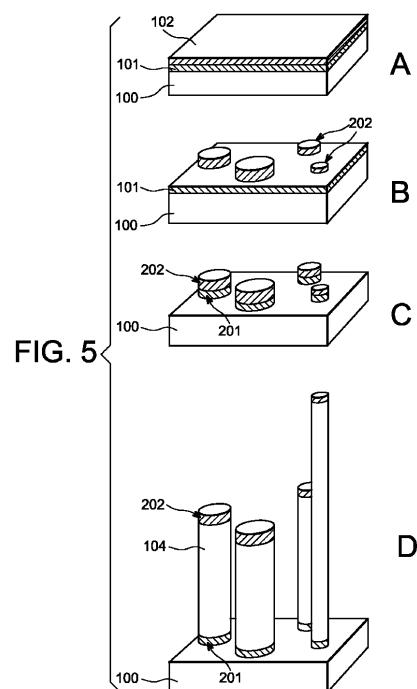


FIG. 3

【図5】



【図6】

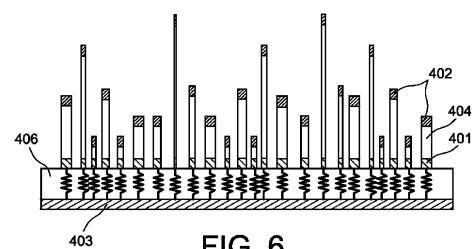


FIG. 6

【図7】

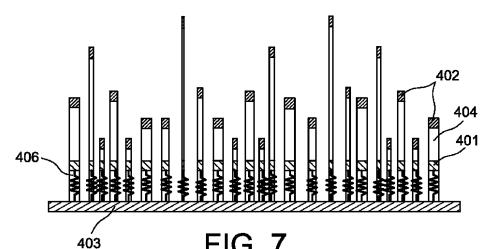


FIG. 7

【図 8】

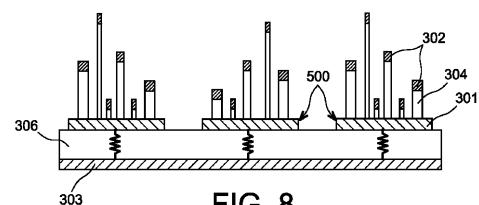


FIG. 8

【図 10】

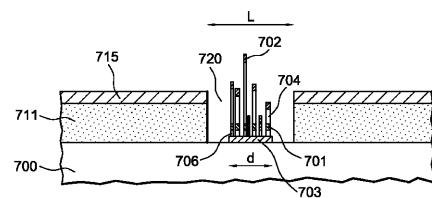


FIG. 10

【図 9A】

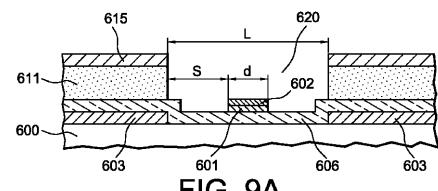


FIG. 9A

【図 9B】

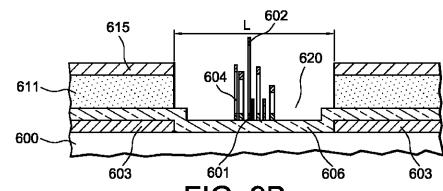


FIG. 9B

【図 11】

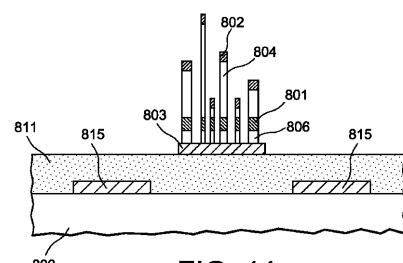


FIG. 11

【図 12】

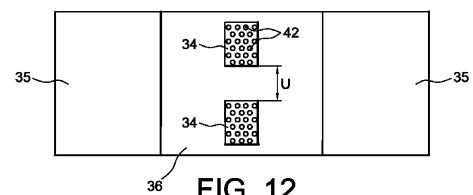


FIG. 12

【図 13】

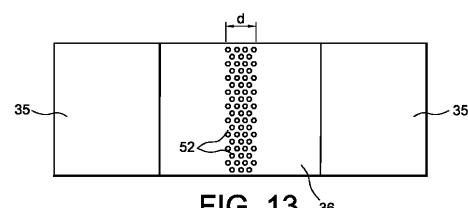


FIG. 13

【図 14C】

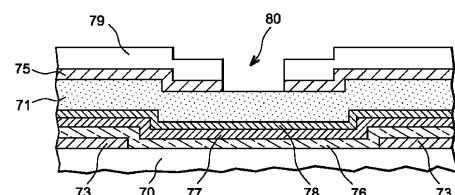


FIG. 14C

【図 14A】

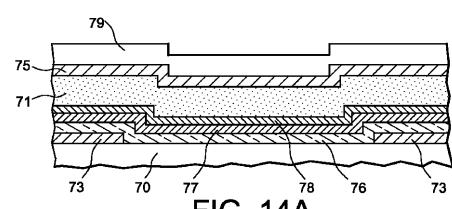


FIG. 14A

【図 14D】

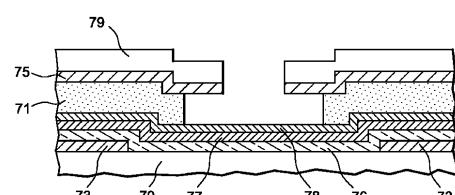


FIG. 14D

【図 14B】

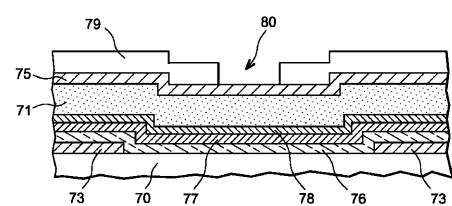


FIG. 14B

【図 14 E】

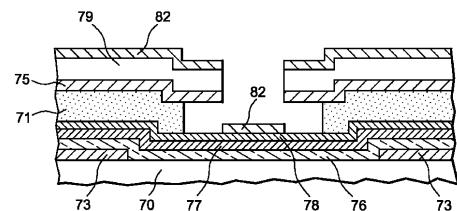


FIG. 14E

【図 14 G】

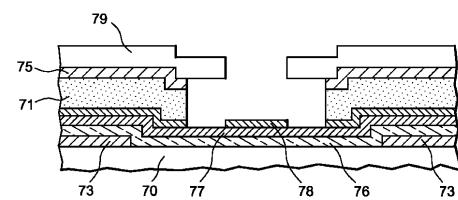


FIG. 14G

【図 14 F】

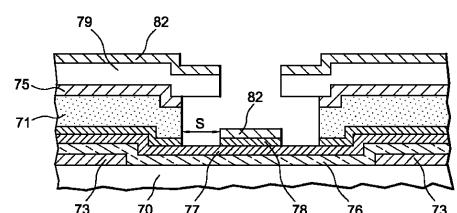


FIG. 14F

【図 14 H】

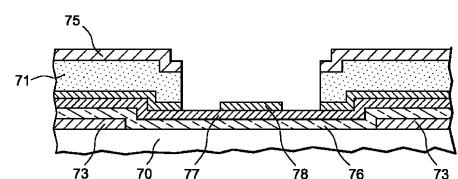


FIG. 14H

【図 14 I】

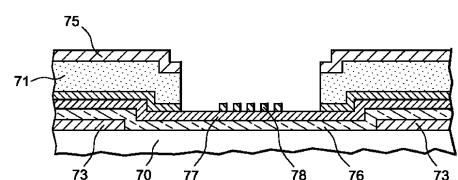


FIG. 14I

【図 14 J】

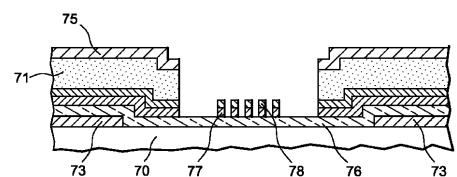


FIG. 14J

【図 15 A】

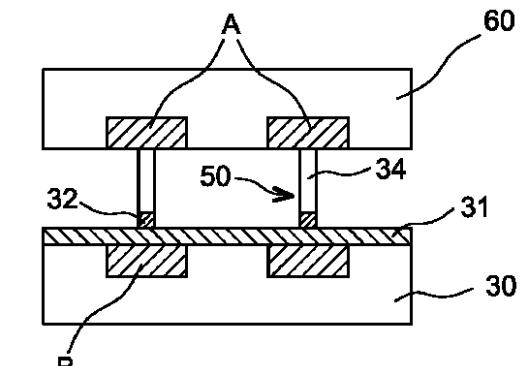


FIG. 15A

【図 14 K】

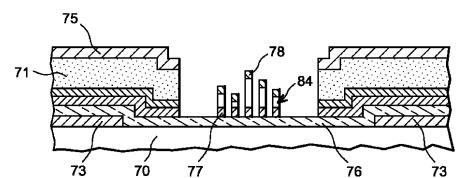
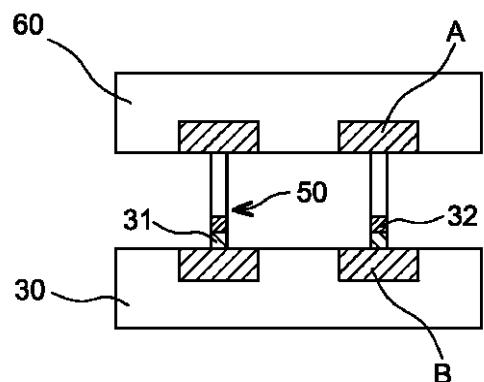


FIG. 14K

【図 15B】



---

フロントページの続き

(72)発明者 トマス・ゴラール・デ・モンサベル

フランス・F - 38330・サン・ティスミエール・シュマン・ドゥ・ホー・マニヴァル・565

(72)発明者 ジャン・ディジョン

フランス・F - 38800・シャンパニエール・アレー・デ・ルーセロール・(番地なし)

審査官 桐畠 幸 廣

(56)参考文献 特開2004-281308(JP, A)

米国特許出願公開第2004/0161929(US, A1)

特開2003-249163(JP, A)

特開2003-115259(JP, A)

特開2002-117791(JP, A)

特開2004-055157(JP, A)

(58)調査した分野(Int.Cl., DB名)

H01J 9/02

H01J 1/304

H01J 31/12

B82B 3/00

C01B 31/02