



(12)发明专利

(10)授权公告号 CN 109690748 B

(45)授权公告日 2020.07.28

(21)申请号 201780055520.4

(72)发明人 D·W·肖特 S·R·朗格 魏军伟

(22)申请日 2017.09.26

D·卡普 C·阿姆斯登

(65)同一申请的已公布的文献号

申请公布号 CN 109690748 A

(74)专利代理机构 北京律盟知识产权代理有限公司 11287

(43)申请公布日 2019.04.26

代理人 刘丽楠

(30)优先权数据

(51)Int.Cl.

62/400,182 2016.09.27 US

H01L 21/66(2006.01)

15/430,817 2017.02.13 US

H01L 21/67(2006.01)

(85)PCT国际申请进入国家阶段日

(56)对比文件

2019.03.11

US 2015069241 A1,2015.03.12,

(86)PCT国际申请的申请数据

JP 5882381 B2,2016.03.09,

PCT/US2017/053540 2017.09.26

JP 5425593 B2,2014.02.26,

(87)PCT国际申请的公布数据

CN 1662808 A,2005.08.31,

W02018/064072 EN 2018.04.05

CN 104718606 A,2015.06.17,

(73)专利权人 科磊股份有限公司

US 2014165236 A1,2014.06.12,

地址 美国加利福尼亚州

审查员 李静

权利要求书3页 说明书14页 附图8页

(54)发明名称

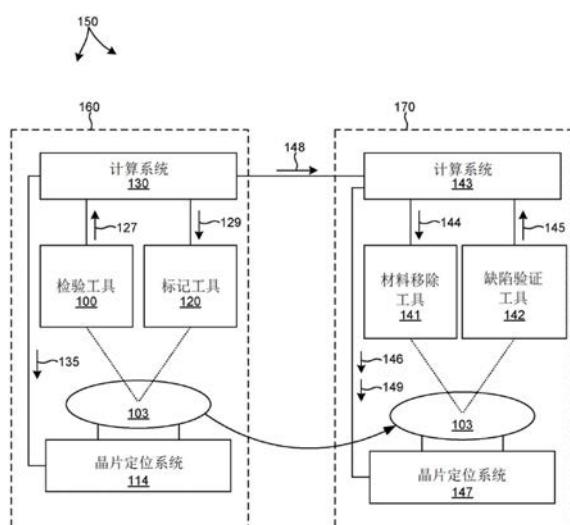
用于半导体晶片检验的缺陷标记

(57)摘要

本文中描述用于准确地定位先前由检验系统检测到的掩埋缺陷的方法及系统。在晶片的表面上由检验系统检测到的掩埋缺陷附近做出物理标记。另外，所述检验系统在至少两个维度上准确地测量所述所检测缺陷与所述物理标记之间的距离。将所述晶片、对所述标记的标称位置的指示以及对所述所检测缺陷与所述标记之间的所述距离的指示传送到材料移除工具。所述材料移除工具(例如，聚焦离子束FIB机械加工工具)从所述晶片的所述表面所述掩埋缺陷上方移除材料直到使所述掩埋缺陷对基于电子束的测量系统可见为止。随后，采用所述基于电子束的测量系统来进一步分析所述缺陷。

B

CN 109690748



1. 一种缺陷定位系统,其包括:

标记工具,其经配置以在缺陷附近的一或多个位置处物理地标记晶片的表面,所述缺陷掩埋于在所述晶片上制作的垂直堆叠式半导体结构中;及

光学检验工具,其包括:

照射源,其经配置以产生大量照射光;

照射子系统,其经配置以将所述大量照射光聚焦于安置在晶片上的垂直堆叠式半导体结构处;

聚光子系统,其经配置以聚集响应于所述所聚焦照射光而来自所述垂直堆叠式半导体结构的光;

检测器,其经配置以检测所述所聚集光且产生指示所述大量所聚集光的一或多个输出信号;及

计算系统,其经配置以:

接收所述一或多个输出信号;

基于所述一或多个输出信号而确定所述掩埋缺陷的位置;

基于所述一或多个输出信号而确定所述一或多个物理标记的位置;及

在平行于所述晶片的所述表面的至少两个维度上确定所述掩埋缺陷的所述位置与所述一或多个物理标记的所述位置之间的距离。

2. 根据权利要求1所述的缺陷定位系统,其进一步包括:

材料移除工具,其经配置以从所述晶片的所述表面移除材料;及

计算系统,其经配置以:

接收对所述一或多个物理标记的所述位置以及所述掩埋缺陷的所述位置与所述一或多个物理标记的所述位置之间的所述距离的指示;及

将致使所述材料移除工具在所述掩埋缺陷的所述位置处从所述晶片移除材料的命令信号传递到所述材料移除工具;及

缺陷验证工具,其经配置以在移除所述材料之后对所述掩埋缺陷进行成像。

3. 根据权利要求2所述的缺陷定位系统,其中所述材料移除工具是聚焦离子束机械加工工具。

4. 根据权利要求1所述的缺陷定位系统,其中所述标记工具与所述光学检验工具被集成到单个晶片处理工具中。

5. 根据权利要求1所述的缺陷定位系统,其中所述标记工具包含激光器、机械刻划器及电子束中的任一者。

6. 根据权利要求1所述的缺陷定位系统,其中所述晶片的所述表面是在所述掩埋缺陷附近的两个或多于两个位置处被物理地标记。

7. 根据权利要求1所述的缺陷定位系统,其中所述一或多个物理标记中的每一者被定位成与所述掩埋缺陷的所述位置相距五微米以内。

8. 根据权利要求1所述的缺陷定位系统,其中所述掩埋缺陷的所述位置与所述一或多个物理标记的所述位置之间的所述距离是以小于100纳米的精确度被确定。

9. 根据权利要求1所述的缺陷定位系统,其中所述掩埋缺陷位于所述晶片的所述表面下方至少五十纳米处。

10. 根据权利要求1所述的缺陷定位系统,其中所述垂直堆叠式半导体结构是三维NAND存储器装置。

11. 根据权利要求1所述的缺陷定位系统,其中所述光学检验工具的所述照射源是宽带激光维持的等离子体光源。

12. 一种缺陷定位方法,其包括:

使用标记工具在缺陷附近的一或多个位置处物理地标记晶片的表面,所述缺陷掩埋于在所述晶片上制作的垂直堆叠式半导体结构中;

将由光学检验工具中的照射源产生的大量照射光聚焦到安置在所述晶片上的所述垂直堆叠式半导体结构上;

使用所述光学检验工具中的聚光子系统聚集响应于所述所聚焦照射光而来自所述垂直堆叠式半导体结构的光;

使用所述光学检验工具中的检测器检测所述所聚集光且产生指示所述大量所聚集光的一或多个输出信号;

基于所述一或多个输出信号而确定所述掩埋缺陷的位置;

基于所述一或多个输出信号而确定所述一或多个物理标记的位置;及

在平行于所述晶片的所述表面的至少两个维度上确定所述掩埋缺陷的所述位置与所述一或多个物理标记的所述位置之间的距离,其中对所述掩埋缺陷的所述位置的所述确定、对所述一或多个物理标记的所述位置的所述确定和对所述距离的所述确定是由计算系统执行的。

13. 根据权利要求12所述的缺陷定位方法,其进一步包括:

至少部分地基于所述掩埋缺陷的所述位置与所述一或多个物理标记的所述位置之间的所述距离而在所述掩埋缺陷的所述位置处从所述晶片的所述表面移除材料。

14. 根据权利要求13所述的缺陷定位方法,其进一步包括:

在移除所述材料之后利用缺陷验证工具来对所述掩埋缺陷进行成像。

15. 根据权利要求12所述的缺陷定位方法,其中对所述晶片的所述表面的所述标记涉及激光器、机械刻划器及电子束中的任一者。

16. 根据权利要求12所述的缺陷定位方法,其中在所述掩埋缺陷附近的两个或多于两个位置处物理地标记所述晶片的所述表面。

17. 根据权利要求12所述的缺陷定位方法,其中所述一或多个物理标记中的每一者被定位成与所述掩埋缺陷的所述位置相距五微米以内。

18. 根据权利要求12所述的缺陷定位方法,其中以小于100纳米的精确度确定所述掩埋缺陷的所述位置与所述一或多个物理标记的所述位置之间的所述距离。

19. 根据权利要求12所述的缺陷定位方法,其中所述垂直堆叠式半导体结构是至少三微米厚,且所述掩埋缺陷位于所述晶片的所述表面下方至少五十纳米处。

20. 一种缺陷定位系统,其包括:

标记工具,其经配置以在缺陷附近的一或多个位置处物理地标记晶片的表面,所述缺陷掩埋于在所述晶片上制作的垂直堆叠式半导体结构中;及

光学检验工具,其包括:

照射源,其经配置以产生大量照射光;

照射子系统,其经配置以将所述大量照射光聚焦于安置在晶片上的垂直堆叠式半导体结构处;

聚光子系统,其经配置以聚集响应于所述所聚焦照射光而来自所述垂直堆叠式半导体结构的光;

检测器,其经配置以检测所述所聚集光且产生指示所述大量所聚集光的一或多个输出信号;及

计算系统,其包括:

一或多个处理器;及

非暂时性计算机可读媒体,其存储指令,所述指令在由所述一或多个处理器执行时致使所述缺陷定位系统进行以下操作:

接收所述一或多个输出信号;

基于所述一或多个输出信号而确定所述掩埋缺陷的位置;

基于所述一或多个输出信号而确定所述一或多个物理标记的位置;及

在平行于所述晶片的所述表面的至少两个维度上确定所述掩埋缺陷的所述位置与所述一或多个物理标记的所述位置之间的距离。

21. 根据权利要求20所述的缺陷定位系统,其进一步包括:

材料移除工具,其经配置以从所述晶片的所述表面移除材料,所述非暂时性计算机可读媒体进一步存储在由所述一或多个处理器执行时致使所述缺陷定位系统进行以下操作的指令:

接收对所述一或多个物理标记的所述位置以及所述掩埋缺陷的所述位置与所述一或多个物理标记的所述位置之间的所述距离的指示;及

将致使所述材料移除工具在所述掩埋缺陷的所述位置处从所述晶片移除材料的命令信号传递到所述材料移除工具;及

缺陷验证工具,其经配置以在移除所述材料之后对所述掩埋缺陷进行成像。

用于半导体晶片检验的缺陷标记

[0001] 相关申请案的交叉参考

[0002] 本专利申请案依据35U.S.C. §119主张于2016年9月27日提出申请的标题为“用于半导体晶片检验的缺陷标记(Defect Marking for Semiconductor Wafer Inspection)”的第62/400,182号美国临时专利申请案的优先权,所述申请案的标的物以其全文引用的方式并入本文中。

技术领域

[0003] 所描述实施例涉及用于表面检验的系统,且更特定来说涉及半导体晶片检验模态。

背景技术

[0004] 通常通过施加于衬底或晶片的一系列处理步骤而制作例如逻辑装置及存储器装置等半导体装置。半导体装置的各种特征及多个结构层级是通过这些处理步骤而形成。举例来说,除其它外,光刻是涉及在半导体晶片上产生图案的一种半导体制作工艺。半导体制作工艺的额外实例包含但不限于化学机械抛光、蚀刻、沉积及离子植入。可在单个半导体晶片上制作多个半导体装置,且接着将其分离成个别半导体装置。

[0005] 在半导体制造工艺期间的各个步骤处使用检验工艺来检测晶片上的缺陷以促成较高合格率。随着设计规则及工艺窗的大小持续缩小,在维持高吞吐量的同时需要检验系统来捕获更广范围的物理缺陷。另外,存储器架构及逻辑架构从二维浮删架构转变为全三维几何形状。在一些实例中,薄膜堆叠及经蚀刻结构是极深的(例如,三微米深且更深)。对掩埋于这些结构内的缺陷的测量对于实现所要性能等级及装置合格率来说是至关重要的,但这些测量已证明对于传统测量系统及技术来说颇具挑战性。

[0006] 在一些实例中,采用电子测试来检测掩埋缺陷。然而,多个装置层必须在执行电子测试之前被制作。因此,缺陷无法在生产循环早期被检测出。因此,执行电子测试过于昂贵,特别是在生产工艺的研究及开发以及量产阶段,在所述阶段中对缺陷的快速评估是至关重要的。

[0007] 在一些其它实例中,对晶片进行逆向处理(de-process)以发现掩埋缺陷。晶片逆向处理通过移除若干层来破坏晶片以显露出使用传统光学或电子束检验检测到的所关注缺陷(DOI)。此方法极其慢,在每一层处均需要替代工艺流程,且替代工艺可产生会干扰DOI检测的缺陷。另外,一些层上的一些DOI无法轻易地通过晶片逆向处理而显露出。

[0008] 在一些其它实例中,可基于x射线测量技术而检测掩埋缺陷。举例来说,可采用x射线衍射测量系统或相干x射线成像系统来检测掩埋缺陷。基于x射线的测量技术具有非破坏性优势,但吞吐量相当低。

[0009] 在一些其它实例中,直接采用电子束检验(EBI)来检测掩埋缺陷。然而,EBI检测在大致1微米的深度外的缺陷的能力是极其有限的。在许多实例中,EBI限于远小于1微米(例如,小于五十纳米)的深度。此限制归因于在发生样本失真或破坏之前电子剂量的实际极

限。因此,EBI作为用于厚三维结构的缺陷检测工具的有效性是有限的。

[0010] 一些传统光学检验技术已被证明能有效地检测掩埋于相对厚层中的缺陷。在一个实例中,在不同焦深处采用共焦光学检验。共焦成像从焦平面上方及焦平面下方的结构清除假性光学信号或滋扰光学信号。第2014/0300890号美国专利公开案中进一步详细地描述了共焦光学检验技术,所述专利公开案以其全文引用的方式并入本文中。在另一实例中,采用旋转照射束来检测相对厚层中的掩埋缺陷。第2014/0268117号美国专利公开案中进一步详细地描述了利用旋转照射束的光学检验,所述专利公开案以其全文引用的方式并入本文中。在另一实例中,采用不同照射波长范围来检测掩埋缺陷,如第9,075,027号美国专利中进一步详细描述,所述美国专利以其全文引用的方式并入本文中。在又一实例中,采用多个离散光谱带来检测掩埋缺陷,如第8,912,495号美国专利中进一步详细描述,所述专利以其全文引用的方式并入本文中。

[0011] 尽管传统光学检验技术已被证明可用于检测厚层中的可能缺陷,但测量结果通常不足以将所述缺陷识别为所关注缺陷且不足以以高可信度对所述缺陷进行分类。

[0012] 在一些实例中,在不验证的情况下接受光学测量结果。然而,基于未经验证的光学测量结果而做出工艺决策有引入工艺误差的风险,所述误差会导致时间及资源浪费。

[0013] 在一些实例中,光学检验工具记录在晶片上检测到的缺陷的位置。随后,将晶片连同所记录位置一起传送到聚焦离子束(FIB)机械加工工具。FIB工具切削掉晶片材料层以显露出潜在所关注缺陷(DOI)。随后,通过传统光学或电子束检验技术(例如,扫描电子显微术)检验潜在DOI。

[0014] 遗憾地,FIB工具的材料移除速率是极其低的。另外,FIB工具以大致1微米的准确度定位以光学方式检测到的缺陷的能力是有限的。由于此不确定性,在识别实际缺陷位置之前需要大量时间来切削掉材料。通常,如果可完全找到缺陷,那么对一个缺陷的FIB处理需要大致一小时。

[0015] 期望改善对掩埋于垂直半导体装置(例如3D存储器、VNAND存储器或其它垂直结构)中的所关注缺陷的检测。

发明内容

[0016] 本文中描述用于准确地定位先前通过光学或x射线检验系统检测到的掩埋缺陷的方法及系统。在一个方面中,在晶片的表面上由检验系统检测到的掩埋缺陷附近做出物理标记。还采用所述检验系统在至少两个维度上准确地测量所检测缺陷与物理标记之间的距离。

[0017] 将所述晶片、对所述标记的标称位置的指示以及对所述所检测缺陷与所述标记之间的所述距离的指示传送到包含材料移除工具及基于电子束的测量系统的另一晶片处理系统。所述基于电子束的测量系统无法直接检测或验证掩埋于相对厚半导体结构中的缺陷。但所述系统能够准确地定位晶片的表面上的物理标记。在准确地定位物理标记之后,基于电子束的系统能够基于所检测缺陷与从检验系统接收的物理标记之间的距离而准确地定位掩埋缺陷。所述材料移除工具(例如,聚焦离子束(FIB)机械加工工具)从所述晶片的所述表面所述掩埋缺陷上方移除材料直到使所述掩埋缺陷对基于电子束的测量系统可见为止。随后,采用所述基于电子束的测量系统来进一步分析所述缺陷。

[0018] 在由检验工具发现的缺陷的位置附近产生物理标记。一般来说,可以许多不同方式产生物理标记。在一些实施例中,物理标记是通过脉冲激光器产生。激光器的波长、功率及脉冲持续时间经选择以在晶片表面上形成小标记。在一些实例中,激光能量被晶片的顶部层吸收以在表面处形成标记。在一些其它实例中,激光能量被下伏层或衬底吸收。在这些实例中,会在表面处产生凸块或其它材料干扰物。

[0019] 在一些实施例中,物理标记是由通过机械接触在晶片的表面上产生标记的机械探针(例如,手写笔、压头、原子力显微镜(AFM)探针等)产生。

[0020] 在一些实施例中,物理标记是由经配置以利用电子来轰击晶片以产生热量的电子束源产生。在一些实例中,电子束可分解存在于电子束附近的真空室中的有机材料。电子束将经分解材料输送到晶片的表面,所述经分解材料粘附到所述表面,从而留下标记。在其它实施例中,束聚焦于晶片的表面下方且所产生的热量致使凸块形成于晶片的表面上。

[0021] 一般来说,标记的物理形状及大小有助于快速获取图像且有助于基于图像而相对于掩埋缺陷准确地定位标记。标记经定位成足够靠近相关联掩埋缺陷,使得标记及掩埋缺陷两者均在结合材料移除工具被利用的检验系统及成像系统的视域内。优选地,标记的形状是对称的。

[0022] 尽管可使单个标记与特定掩埋缺陷相关联,但可优选地在每一掩埋缺陷附近产生一个以上标记。在一些实施例中,使两个或多于两个标记与掩埋缺陷相关联。以此方式,可在两个维度上相对于标记而准确地定位掩埋缺陷。在一些实施例中,在掩埋缺陷周围定位三个或多于三个标记,使得在每一标记处具有顶点的虚多边形封围掩埋缺陷。

[0023] 在优选实施例中,标记工具与检验工具集成在共同晶片处理系统中,使得通过同一晶片处理系统相对于标记而发现、标记且定位掩埋缺陷。

[0024] 前述内容是发明内容且因此必须含有细节的简化、概述及省略;因此,所属领域的技术人员将了解,发明内容仅具说明性且绝不具限制性。在本文中所陈述的非限制性详细说明中,本文中所描述的装置及/或工艺的其它方面、发明性特征及优点将变得显而易见。

附图说明

[0025] 图1是缺陷定位系统150的一个实施例的简化示意图,缺陷定位系统150经配置以执行对掩埋于半导体结构中的所关注缺陷(DOI)的检测、标记及定位。

[0026] 图2是光学检验系统的一个实施例的简化示意图,所述光学检验系统经配置以执行对所关注缺陷(DOI)的检测及对DOI与半导体晶片的表面上的相关联物理标记之间的距离的测量。

[0027] 图3描绘由脉冲激光器产生于晶片的表面上的标记190A的扫描电子显微镜(SEM)图像190。

[0028] 图4描绘标记190A的图像191。图像191是宽带亮视场成像系统(例如图2中所描绘的检验工具100)产生。

[0029] 图5描绘由尖端为金刚石的隅角立方体压头产生的标记192A的SEM图像192。

[0030] 图6描绘标记192A的图像193。图像193是宽带亮视场成像系统(例如图2中所描绘的检验工具100)产生。

[0031] 图7A描绘四个示范性标记195到198的图像194。

- [0032] 图7B描绘图7A中所描绘的标记195到198的图像171。
- [0033] 图8描绘对在晶片生产工艺的氮化硅移除步骤处的3D NAND结构160的图解说明。
- [0034] 图9图解说明用于如本文中所描述地标记及定位缺陷的示范性方法200的流程图。

具体实施方式

[0035] 现在将详细参考背景技术实例及本发明的一些实施例,附图中图解说明本发明的实例。

[0036] 本文中描述用于准确地定位先前通过光学或X射线检验系统检测到的掩埋缺陷的方法及系统。

[0037] 在一个方面中,在晶片的表面上由检验系统检测到的掩埋缺陷附近做出物理标记。另外,采用所述检验系统在至少两个维度上准确地测量所检测缺陷与标记之间的距离。将晶片、对标记的标称位置的指示及对所检测缺陷与标记之间的距离的指示传送到缺陷验证工具。在一些实施例中,缺陷验证工具是基于x射线的测量系统。在一些实施例中,缺陷验证工具是基于电子束的测量系统。在这些实施例中的一些实施例中,材料移除工具(例如,聚焦离子束(FIB)机械加工工具)从晶片的表面掩埋缺陷上方移除材料直到使掩埋缺陷可见为止。

[0038] 在一个实施例中,FIB工具发现掩埋缺陷,使所述缺陷对基于电子束的测量系统可见。随后,采用基于电子束的测量系统来进一步分析及验证缺陷。基于电子束的测量系统无法直接检测或验证掩埋于相对厚半导体结构中的缺陷。在一些实例中,掩埋于结构的表面下方至少五十纳米处的缺陷对基于电子束的测量系统不可见。在一些实例中,掩埋于结构的表面下方至少三微米处的缺陷对基于电子束的测量系统不可见。但系统能够准确地定位位于晶片的表面上的物理标记。在准确地定位物理标记之后,基于电子束的系统能够基于所检测缺陷与从检验系统接收的物理标记之间的距离而准确地定位掩埋缺陷。以此方式,基于电子束的系统能够在不能“看见”缺陷的情况下准确地定位缺陷。此极大地加速了材料移除工艺及缺陷验证。

[0039] 通过准确地标记通过检验发现的掩埋缺陷的位置,将后续材料移除及基于电子束对掩埋缺陷进行的测量简单化,从而节省大量时间。此在以下各项的检验中特别重要:其中层堆叠是3um厚或更厚的3D NAND结构及其它垂直存储器与逻辑架构,例如电阻式RAM、交叉点、Fin-FET、环绕栅极及纳米线晶体管结构。这些缺陷原本对基于电子束的测量工具(例如电子束检验(EBI)工具、电子束复检(EBR)工具、并入有扫描电子显微术(SEM)的工具等)不可见。

[0040] 图1是缺陷定位系统150的一个实施例的简化示意图,缺陷定位系统150经配置以执行对掩埋于半导体结构中的所关注缺陷(DOI)的检测、标记及定位。缺陷定位系统150包含检验工具100、标记工具120、材料移除工具141及缺陷验证工具142。在一些实施例中,缺陷验证工具是基于电子束的分析工具。在一些其它实施例中,缺陷验证工具是基于x射线的分析工具。在这些实施例中,用以使掩埋缺陷对基于x射线的分析工具可见的材料移除工具可是不必要的。因此,材料移除工具是任选的。

[0041] 在图1中所描绘的实施例中,缺陷定位系统150包含晶片处理系统160,晶片处理系统160包含检验工具100及标记工具120。缺陷定位系统150还包含晶片处理系统170,晶片处

理系统170包含材料移除工具141及电子束分析工具142。然而,一般来说,检验工具100、标记工具120、材料移除工具141及电子束分析工具142可被集成到单个晶片处理工具中或个别地分离到不同晶片处理系统中,或者呈任何组合形式。

[0042] 晶片处理系统160包含晶片定位系统114,晶片定位系统114用以分别相对于检验工具100及标记工具120而准确地定位晶片103以供检验及标记。计算系统130协调检验及标记工艺(例如,经由信号126及129等),且执行分析、数据处置及传递任务。类似地,晶片处理系统170包含晶片定位系统147,晶片定位系统147用以分别相对于材料移除工具141及电子束分析工具142而准确地定位晶片103以供材料移除以及缺陷定位及复检。计算系统143协调材料移除及复检工艺,执行分析且执行数据处置及传递任务。

[0043] 在一个方面中,通过检验工具100执行对晶片103的检验以发现掩埋缺陷。在一些实施例中,检验工具100是光学检验系统。然而,在一些其它实施例中,检验工具100是x射线检验系统或者是光学与基于x射线的组合式检验系统。

[0044] 图2是光学检验系统的一个实施例的简化示意图,所述光学检验系统经配置以对半导体晶片执行所关注缺陷(DOI)的检测。为简单起见,已省略系统的一些光学组件。以实例方式,还可包含折叠式反射镜、偏光器、束成形光学器件、额外光源、额外聚光器及检测器。所有这些变化均在本文中所描述的本发明的范围内。本文中所描述的检验系统可用于检验经图案化晶片及光罩。

[0045] 如图2中所图解说明,由一或多个照射源101所产生的法向入射束104照射晶片103。另一选择为,照射子系统可经配置而以倾斜入射角将光束引导到试样。在一些实施例中,系统100可经配置以将多个光束引导到试样,例如倾斜入射光束及法向入射光束。可基本上同时地或循序地将多个光束引导到试样。

[0046] 照射源101可包含(以实例方式)宽带激光维持的等离子体光源、激光器、超连续谱激光器、二极管激光器、氦氖激光器、氩激光器、固态激光器、二极管泵激固态(DPSS)激光器、氩弧灯、气体放电灯、LED阵列及白炽灯。光源可经配置以发射近单色光或宽带光。在一些实施例中,照射子系统还可包含一或多个光谱滤波器,所述光谱滤波器可限制引导到试样的光的波长。一或多个光谱滤波器可为带通滤波器及/或边缘滤波器及/或陷波滤波器。照射可在任何适合的波长范围内被提供到试样。在一些实例中,照射光包含介于从260纳米到900纳米范围的波长。在一些实例中,照射光包含大于900纳米(例如,延伸到2,500纳米)的波长以捕获高纵横比结构中的缺陷。

[0047] 将由照射源101产生的束104引导到分束器105。分束器105将所述束引导到物镜109。物镜109将束111聚焦到晶片103上的入射点119处。入射点119是由从照射源101发射到晶片103的表面上的光的投射定义(即,整形及定大小)。一般来说,入射于晶片103上的束111可在一或多个方面上不同于由照射源101发射的光,包含偏振、强度、大小及形状等。

[0048] 系统100包含聚光光学器件116及118,聚光光学器件116及118聚集由晶片103散射及/或反射的光且将彼光分别聚焦到检测器阵列115及125上。将检测器115及125的输出128及127分别传递到计算系统130以供处理且确定缺陷的存在及缺陷的位置。在一个实例中,图1中所描绘的信号126包含输出信号127、128或其组合。

[0049] 聚光光学器件116及118中的任一者可为透镜、复合透镜或此项技术中已知的任何适当透镜。另一选择为,聚光光学器件116及118中的任一者可为反射或部分反射光学组件,

例如反射镜。另外,尽管图2中图解说明了特定聚光角度,但应理解,可以任何适当聚光角度布置聚光光学器件。聚光角度可取决于(举例来说)入射角及/或试样的形貌特性而变化。

[0050] 检测器115及125中的每一者通常用于将经散射光转换成电信号,且因此,可基本上包含此项技术中已知的任何光电检测器。然而,可基于检测器的所要性能特性、待检验证样的类型及照射配置而选择供在本发明的一或多个实施例内使用的特定检测器。举例来说,如果可用于检验的光量相对低,那么效率增强检测器(例如时间延迟积分(TDI)相机)可增大信噪比及系统的吞吐量。然而,可取决于可用于检验的光量及被执行的检验类型而使用其它检测器,例如电荷耦合装置(CCD)相机、光电二极管、光电管及光电倍增管(PMT)。每一检测器可包含仅一个感测区域或可能包含数个感测区域(例如,检测器阵列、离散PMT检测器阵列、多阳极PMT等)。

[0051] 系统100可使用各种成像模式,例如亮视场模式及暗视场模式。举例来说,在一个实施例中,检测器125产生亮视场图像。如图2中所图解说明,物镜109聚集以窄角度从晶片103的表面散射的一些量的光。此光返回通过物镜109且照在分束器105上。分束器105将光的一部分透射到聚光光学器件118,聚光光学器件118继而将光聚焦到检测器125上。以此方式,检测器阵列125产生亮视场图像。聚光光学器件118包含成像透镜107,所述成像透镜将由物镜109聚集的经反射光成像到检测器阵列140上。孔口或傅里叶(Fourier)滤波器106放置于物镜109的后焦平面处。可使用不同孔口或傅里叶滤波器来实施各种成像模式(例如亮视场、暗视场及相位对比)。美国专利第7,295,303号及第7,130,039号进一步详细地描述了这些成像模式,所述美国专利以引用的方式并入本文中。在另一实例中,检测器115通过对以较大场角度聚集的经散射光进行成像而产生暗视场图像。美国专利第6,208,411号进一步详细地描述了这些成像模式,所述美国专利以引用的方式并入本文中。

[0052] 系统100还包含用于处理检测器115及125中的任一者所检测到的经反射及/或经散射信号所需的各种电子组件(未展示)。举例来说,系统100可包含:放大器电路,其用以从检测器115及125中的任一者接收输出信号且用以将那些输出信号放大达预定量;及模/数转换器(ADC),其用以将所述经放大信号转换成适合于在处理器131内使用的数字格式。在一个实施例中,处理器可通过发射媒体直接耦合到ADC。另一选择为,处理器可从耦合到ADC的其它电子组件接收信号。以此方式,处理器可通过发射媒体及任何介入电子组件而间接耦合到ADC。

[0053] 在图1中所图解说明的实施例中,晶片定位系统114基于从计算系统130接收的命令信号135而移动在束111下方的晶片103。晶片定位系统114包含晶片卡盘108、运动控制器113、旋转载台110、平移载台112及z平移载台121。Z平移载台121经配置以沿法向于晶片103的表面的方向(例如,坐标系123的z方向)移动晶片103。平移载台112及旋转载台110经配置以沿平行于晶片103的表面的方向(例如,坐标系123的x及y方向)移动晶片103。在一些其它实施例中,通过多个平移载台的协调运动而沿平面内方向(例如,x及y方向)移动晶片103。

[0054] 晶片103被支撑于晶片卡盘108上。在一些实施例中,晶片103经定位成其几何中心与旋转载台110的旋转轴大致对准。以此方式,旋转载台110在规定角速度 ω 下在可接受容限内使晶片103绕其几何中心转动。另外,平移载台112在规定速度 V_T 下沿大致垂直于旋转载台110的旋转轴的方向平移晶片103。运动控制器113通过旋转载台110而协调晶片103的转动且通过平移载台112而协调晶片103的平移以实现晶片103在检验系统100内的所要平

面内扫描运动。另外,运动控制器113通过平移载台121而协调晶片103的移动以实现晶片103在检验系统100内的所要平面外扫描运动。

[0055] 在若干种不同模式中,可相对于检验系统100的光学子系统而定位晶片103。在检验模式中,沿横向方向(例如,x方向及y方向)在不同z位置处重复地扫描晶片103。在一些实例中,在十个或更多个不同焦深下穿过至少三微米厚的分层结构扫描晶片103。在缺陷复检模式中,沿x方向及y方向将晶片103定位于固定位置中,而沿z方向进行扫描。以此方式,在受测量结构内的深度范围内在晶片103的固定横向位置处基于测量数据而产生图像。缺陷复检模式通常用于执行更详细的缺陷调查(例如,较高图像分辨率、较高焦深分辨率或两者)。

[0056] 在一些实施例中,系统100可包含偏转器(未展示)。在一个实施例中,偏转器可是声光偏转器(AOD)。在其它实施例中,所述偏转器可包含机械扫描总成、电子扫描仪、旋转反射镜、基于多边形的扫描仪、谐振扫描仪、压电扫描仪、检流计反射镜或检流计。偏转器使光束在试样上方进行扫描。在一些实施例中,偏转器可使光束在大致恒定扫描速度下在试样上方进行扫描。

[0057] 如图2中所描绘,检验系统100包含控制递送到晶片103的照射功率的照射功率衰减器102。在一些其它实施例中,照射功率密度衰减器是束整形元件,其重定照射点119的大小以减小递送到晶片103的照射功率密度。在一些其它实施例中,照射功率减小与束定大小的组合用于减小递送到晶片103的照射功率密度。如图2中所描绘,计算系统130将控制信号122传递到照射功率衰减器102以基于由检测器115及125中的任一者检测到的图像而控制照射功率。一般来说,照射功率衰减器102是任选的。

[0058] 在一些实例中,厚半导体结构的三维图像是依据沿两个横向维度(例如,平行于晶片表面)及深度维度(例如,法向于晶片表面)测量的体积而产生。在图2中所描绘的实施例中,计算系统130将来自测量通道中的一或多个(例如,来自检测器115及125中的一或多个)的输出布置成对应于所测量体积的体积数据集合。

[0059] 在另一方面中,基于对从晶片103检测到的光的分析而识别缺陷。在一些实施例中,图像被描绘且所得呈现由选择所关注缺陷的操作者读取。在一个实施例中,检验系统100包含用于从操作者接受输入的外围装置(例如,键盘、鼠标、触摸屏等)及将输出显示给操作者的外围装置(例如,显示监视器)。来自操作者的输入命令可由处理器131用来给缺陷加旗标。经检验体积的图像可在显示监视器上以图形方式呈现给操作者。

[0060] 在一些实施例中,处理器131以算法方式处理检测器所产生的信号以识别并分类所关注缺陷。处理器可包含此项技术中已知的任何适合处理器。另外,处理器可经配置以使用此项技术中已知的任何适合缺陷检测及分类算法或方法。举例来说,处理器可使用裸片-数据库比较、三维滤波器、聚类算法(例如,主成分分析或谱聚类)、阈值设定算法、深度学习算法或用以检测并分类试样上的缺陷的任何其它适合算法。

[0061] 在另一方面中,基于对厚半导体结构(包含缺陷)的一或多个图像的分析而确定所关注缺陷的标称位置。以此方式,测量缺陷相对于晶片的一或多个参考特征的位置(例如,缺陷相对于基准或位于晶片上的其它参考几何形状的坐标)。

[0062] 在一些实例中,基于缺陷的一或多个图像内的峰值缺陷信号而确定标称缺陷位置。在其它实例中,标称缺陷位置是通过对受检验半导体结构的一或多个所测量图像与一

或多个参考图像进行比较而确定。

[0063] 标称缺陷位置可用于定位缺陷以供稍后进行进一步分析(例如,通过聚焦离子束系统、EBI系统、基于x射线的系统等进行的分析)。然而,通常,此需要将晶片及标称位置坐标传送到用于分析及材料移除的另一工具(如果必要)。由晶片转移引入的定位误差、标称位置坐标的平移误差等通常导致大约一微米的定位误差。此使准确地定位实际缺陷位置以供后续处理变得困难。

[0064] 在另一方面中,在由检验工具(例如,检验工具100)发现的缺陷的位置附近产生物理标记。如图1中所描绘,晶片处理系统160包含标记工具120,标记工具120经配置以在缺陷位置附近物理地标记晶片的表面。表面上的标记对通常用于半导体制作装备中的成像系统可见。以此方式,可在另一晶片处理系统(例如晶片处理系统170)中容易地定位与掩埋缺陷相关联的标记。

[0065] 一般来说,可以许多不同方式产生物理标记。在一些实施例中,标记工具120包含脉冲激光器。激光器的波长、功率及脉冲持续时间经选择以在晶片表面上形成小标记。在一些实例中,具有256纳米、355纳米或532纳米的波长的脉冲激光器可用于有效地标记晶片的表面。在一些实例中,激光能量被晶片的顶部层吸收以在表面处形成标记。在一些其它实例中,激光能量被下伏层或衬底吸收。在这些实例中,在表面处产生凸块或其它材料干扰物。图3描绘通过脉冲激光器产生于晶片的表面上的圆形标记190A的扫描电子显微镜(SEM)图像190。所述标记的直径是大致750纳米。图4描绘由宽带亮视场成像系统(例如,图2中所描绘的检验工具100)产生的标记190A的图像191。如图3及4中所描绘,在晶片的表面处产生经清晰界定的标记,且此标记对常规基于电子束的成像系统及宽带亮视场成像系统(例如,图2中所描绘的检验工具100)可见。

[0066] 在一些实施例中,标记工具120包含通过机械接触在晶片的表面上产生标记的机械探针(例如,手写笔、压头、原子力显微镜(AFM)探针等)。图5描绘由尖端为金刚石的隅角立方体压头产生的标记192A的SEM图像192。标记在其最大横向跨度上为大致700纳米。如图像192中所描绘,在晶片的表面上产生经清晰界定的三角形形状标记。图6描绘由宽带亮视场成像系统(例如,图2中所描绘的检验工具100)产生的标记192A的图像193。如图5及6中所描绘,在晶片的表面处产生经清晰界定的标记,且此标记对常规基于电子束的成像系统及宽带亮视场成像系统(例如图2中所描绘的检验工具100)可见。在一些其它实施例中,可采用机械压头来产生大致1微米的标记。一般来说,标记优选地包含线条或形状(例如“x”形状或“+”形状),使得可重复地测量标记的位置。

[0067] 在一些实施例中,标记工具120包含经配置以利用电子来轰击晶片的表面以产生热量的电子束源。在一些实例中,电子束可分解存在于电子束附近的真空室中的有机材料。电子束将经分解材料输送到晶片的表面,所述经分解材料粘附到所述表面,从而留下标记。在其它实施例中,束聚焦于晶片的表面下方且所产生的热量致使凸块形成于晶片的表面上。

[0068] 在优选实施例中,标记工具120与检验工具100集成在共同晶片处理系统160(共享晶片定位系统及计算系统)中。集成标记工具与检验工具是有利的,因为使用同一晶片处理系统来发现掩埋缺陷、标记晶片且精确地估计标记与掩埋缺陷之间的距离,而无需将晶片转移到另一系统。否则,必须将晶片转移到另一系统以供标记,且接着必须将晶片转移回到

检验系统以重新测量掩埋缺陷及标记以确定两者之间的距离,或者标记系统必须包含适合于确定掩埋缺陷的位置、标记及掩埋缺陷与标记之间的距离的另一检验系统。

[0069] 然而,一般来说,标记工具120可与另一晶片处理系统(例如晶片处理系统170)、独立晶片标记系统或另一系统集成在一起。在其中标记工具120与晶片处理系统170集成在一起的实施例中,优选地可利用与电子束分析工具142相关联的电子束在晶片上产生标记。在其中标记工具120与晶片处理系统170集成在一起的另一实施例中,优选地可利用材料移除工具141在晶片上产生标记。在一个实例中,材料移除工具141采用聚焦离子束在掩埋缺陷附近有效地标记晶片的表面。在另一实例中,使用聚焦离子束在晶片表面上沉积少量金属(例如,铂)以在掩埋缺陷附近有效地标记晶片的表面。在一些实施例中,系统170包含标记工具120及适合于确定掩埋缺陷的位置、标记及两者之间的距离的检验系统。然而,此方法可引入不期望的额外成本及复杂性。

[0070] 一般来说,标记的物理形状及大小应有助于快速获取图像且有助于基于图像而相对于掩埋缺陷准确地定位标记。举例来说,标记应经定位成足够靠近相关联掩埋缺陷,使得标记及掩埋缺陷两者均在与材料移除工具141结合利用的检验系统及成像系统的视域内。在一个实例中,扫描电子显微镜(SEM)与材料移除工具141一起利用。在一些实施例中,与特定掩埋缺陷相关联的一或多个标记被定位成与掩埋缺陷相距五微米以内。举例来说,可采用产生大致1微米的标记的机械压头来标记缺陷。此大标记应位于距掩埋缺陷几微米(例如,四个微米)远处以避免干扰掩埋缺陷。在一些实施例中,一或多个标记被定位成与掩埋缺陷相距2微米以内。在一些实施例中,一或多个标记被定位成与掩埋缺陷相距1微米以内。举例来说,可采用产生大致100纳米的标记的FIB工具来标记缺陷。此小标记可位于距掩埋缺陷大致1微米远或更近处以避免干扰掩埋缺陷。

[0071] 优选地,标记的形状是对称的(例如,“x”形状、“+”形状等)。可比检验工具100的光学点扩散函数(PSF)的大小更准确地测量对称标记与缺陷信号的相对位置。在基于光学的典型检验系统中,PSF是大致0.5微米到0.75微米。在一些其它实例中,基于光学的检验系统的PSF可为0.3微米小或1.0微米大,这取决于所采用的波长及孔径。在一些实例中,如果标记小于大致1微米但不小于检验工具100的PSF,那么可以小于100纳米的准确度来测量对称标记与缺陷信号的相对位置。在一些实例中,可以小于20纳米的准确度来测量对称标记与缺陷信号的相对位置。

[0072] 尽管可使单个标记与特定掩埋缺陷相关联,但可优选地在每一掩埋缺陷附近产生一个以上标记。在一些实施例中,使两个或多于两个标记与掩埋缺陷相关联。在一些实施例中,在掩埋缺陷周围定位三个或多于三个标记,使得在每一标记处具有顶点的虚多边形包围掩埋缺陷。图7A描绘由机械压头产生的四个标记195到198的图解说明。在此实例中,四个标记位于掩埋缺陷199周围而呈方框形状图案,其中缺陷199大致居于方框形状图案的中心。

[0073] 在另一方面中,检验系统100重新测量经标记晶片以检测掩埋缺陷及相关联标记两者。图像经分析以确定掩埋缺陷及相关联标记的位置且估计所述两者在至少两个维度上的距离。不必将缺陷或标记的绝对坐标确定达高准确度。换言之,不必相对于晶片基准或其它参考几何形状而准确地定位缺陷及相关联标记。仅需以足以使载于晶片处理系统170(例如,材料移除工具141、缺陷验证工具142或另一检验系统)上的检验系统能够迅速定位标记

的准确度来相对于晶片基准或其它参考几何形状定位缺陷及相关联标记。所需要准确度为大约几微米而非几纳米。然而,应以高准确度(例如,小于100纳米的测量准确度)估计掩埋缺陷与相关联标记之间的距离。以此方式,一旦发现相关联标记(其是可见的),便可以极高准确度定位掩埋缺陷(其是不可见的)。

[0074] 在一些实施例中,材料移除工具120是以20纳米宽的切片移除材料的聚焦离子束(FIB)机械加工工具。如果相对位置准确度较差(例如,1微米),那么可需要五十个切片来发现掩埋缺陷。然而,如果相对位置准确度良好(例如,100纳米),那么可仅需要五个切片来发现掩埋缺陷。以此方式,会极大地改善对通过光学检验发现的掩埋缺陷的电子束分析的吞吐量。

[0075] 图7A利用对机械压头所产生的四个标记195到198的图解说明描绘图像194。另外,图7A描绘检验系统100所估计的掩埋缺陷的位置199。可以若干种不同方式将每一标记定位于图像194内。在一些实施例中,标记被手动地定位于基于图像的坐标系内。在这些实施例中,每一标记的经缩放图像被呈现给手动地选择与标记的位置相关联的像素的操作者。在一个实例中,操作者可将光标定位在图像上方且标定操作者认为最靠近标记或一些其它视觉上可识别的特征的形心的位置。

[0076] 在一些实施例中,掩埋缺陷及相关联标记被自动地定位于基于图像的坐标系内。在一些实例中,所测量点扩散函数中的每一者与基函数(例如,高斯函数)拟合。经拟合函数的形心或峰值用于准确地确定掩埋缺陷及图像帧中的相关联标记的位置。

[0077] 在掩埋缺陷及相关联标记被准确地定位于图像内之后,在至少两个维度(即,平行于图像平面的至少两个维度)上计算掩埋缺陷与相关联标记中的每一者之间的距离。举例来说,如图7A中所描绘,距离 ΔX_1 表示标记195的形心与掩埋缺陷199的形心在x方向上的距离,且距离 ΔY_1 表示标记195的形心与掩埋缺陷199的形心在y方向上的距离。类似地,距离 ΔX_2 及 ΔY_2 分别表示标记196的形心与掩埋缺陷199的形心在x方向及y方向上的距离。距离 ΔX_3 及 ΔY_3 分别表示标记197的形心与掩埋缺陷199的形心在x方向及y方向上的距离。距离 ΔX_4 及 ΔY_4 分别表示标记198的形心与掩埋缺陷199的形心在x方向及y方向上的距离。

[0078] 在另一方面中,将晶片、每一掩埋缺陷与相关联标记之间的距离及标记的标称位置传送到包含材料移除工具的晶片处理系统。晶片处理工具使用标记的标称位置来定位晶片上的标记。在定位标记之后,晶片处理工具使用掩埋缺陷与相关联标记之间的距离来准确地定位掩埋缺陷。在另一方面中,材料移除工具在掩埋缺陷上方移除足够晶片材料以使得基于电子束的成像系统能够测量掩埋缺陷。

[0079] 如图1中所描绘,晶片103被转移到晶片处理系统170。另外,将指示每一掩埋缺陷与相关联标记之间的距离及标记的标称位置的信号148从晶片处理工具160传递到晶片处理工具170。在一些实例中,信号148作为KLA结果文件(KLARF文件)的一部分而传递。

[0080] 计算系统143将控制命令146传递到晶片定位系统147以定位晶片103,使得与特定掩埋缺陷相关联的标记在成像系统(例如,晶片处理系统170的电子束成像系统)的视域内。在此实例中,控制命令146是至少部分地基于从晶片处理系统160接收的标记的标称位置。在一些实例中,电子束分析工具142是用于定位晶片103上的标记的成像系统。在一些其它实例中,采用与晶片处理系统170集成在一起的另一成像系统来定位晶片103上的标记。

[0081] 图7B描绘图7A中所描绘的标记195到198的图像171。图像171是(举例来说)由晶片

处理系统170的成像系统聚集。注意,成像系统能够对物理标记进行成像但不可对掩埋缺陷进行成像。如关于图7A所描述,可以若干种不同方式将每一标记定位于图像174内。在一些实施例中,标记被手动地定位于基于图像的坐标系内。在这些实施例中,每一标记的经缩放图像被呈现给手动地选择与标记的位置相关联的像素的操作者。在一个实例中,操作者可将光标定位在图像上方且标定操作者认为最靠近标记或一些其它视觉上可识别的特征的形心的位置。

[0082] 在一些实施例中,标记被自动地定位于基于图像的坐标系内。在一些实例中,所测量点扩散函数中的每一者与基函数(例如,高斯函数)拟合。经拟合函数的形心或峰值用于准确地确定标记在图像帧中的位置。

[0083] 在定位标记之后,计算系统143将控制命令149传递到晶片定位系统147以定位晶片103,使得掩埋缺陷位于材料移除工具141下方。在此实例中,控制命令149是至少部分地基于从晶片处理系统160接收的掩埋缺陷与相关联标记之间的偏移距离。在标记被准确地定位于图像171内之后,基于每一标记与掩埋缺陷之间的先前所计算相对偏移距离(例如, $\{\Delta X_1, \Delta Y_1\}$ 、 $\{\Delta X_2, \Delta Y_2\}$ 、 $\{\Delta X_3, \Delta Y_3\}$ 、 $\{\Delta X_4, \Delta Y_4\}$)而估计掩埋缺陷的位置。掩埋缺陷的位置的所估计X及Y坐标可被计算为每一标记的X及Y坐标与相对偏移距离的函数,如通过方程式(1)所图解说明,其中*i*是与特定掩埋缺陷相关联的标记的数目。

$$X_{Defect_i} = X_{Mark_i} + \Delta X_i$$

$$Y_{Defect_i} = Y_{Mark_i} + \Delta Y_i \quad (1)$$

[0086] 注意,掩埋缺陷的所估计位置可随标记而变化。举例来说,如通过图7B中的小圆圈所描绘,与每一标记相关联的掩埋缺陷的所估计位置稍有不同。为了到达掩埋缺陷的单个所估计位置,可计算所估计缺陷坐标的平均值(例如,所有*i*的avg{ $X_{Defect_i}, Y_{Defect_i}$ })。前述坐标方案是以非限制性实例方式提供。一般来说,用以估计标记与掩埋缺陷之间的偏移距离及用以基于标记的位置及相关联偏移距离而估计掩埋缺陷的位置的许多不同方案预期在本专利文档的范围内。

[0087] 另外,计算系统143将控制命令144传递到材料移除工具141,控制命令144致使材料移除工具141在掩埋缺陷上方移除足够晶片材料以使电子束分析工具142能够测量掩埋缺陷。

[0088] 在另一方面中,在位于掩埋缺陷上方的晶片材料已被移除之后,缺陷验证工具测量掩埋缺陷。如图1中所描绘,电子束分析工具142检验掩埋缺陷(其现在对基于电子束的工具可见)且将测量数据145传递到计算系统143以供存储、进一步分析等。

[0089] 如图1中所描绘,所发现缺陷是由与材料移除工具集成在同一晶片处理系统中的基于电子束的分析工具测量。然而,一般来说,基于电子束的分析工具可是独立工具或被集成于另一晶片处理系统中。

[0090] 图9图解说明用于准确地定位先前由检验系统检测的掩埋缺陷的示范性方法200的流程图。在一些非限制性实例中,参考图1所描述的缺陷定位系统150经配置以实施方法200。然而,一般来说,方法200的实施并不限于本文中所描述的具体实施例。

[0091] 在方块201中,在缺陷附近的一或多个位置处物理地标记晶片的表面,所述缺陷掩埋于在晶片上制作的垂直堆叠式半导体结构中。

- [0092] 在方块202中,将大量照射光聚焦到安置在晶片上的垂直堆叠式半导体结构上。
- [0093] 在方块203中,聚集响应于所聚焦照射光而来自垂直堆叠式结构的光。
- [0094] 在方块204中,检测所聚集光且产生指示所述大量所聚集光的一或多个输出信号。
- [0095] 在方块205中,基于一或多个输出信号而确定掩埋缺陷的位置。
- [0096] 在方块206中,基于一或多个输出信号而确定一或多个物理标记的位置。
- [0097] 在方块207中,在平行于晶片的表面的至少两个维度上确定掩埋缺陷的位置与一或多个物理标记的位置之间的距离。
- [0098] 一般来说,缺陷定位系统150可包含用于从操作者接受输入的外围装置(例如,键盘、鼠标、触摸屏等)及将输出显示给操作者的外围装置(例如,显示监视器)。来自操作者的输入命令可由计算系统130及143用来定位缺陷。所得缺陷位置可在显示监视器上以图形方式呈现给操作者。
- [0099] 如图2中所描绘,检验工具100包含处理器131及大量计算机可读存储器132。处理器131与存储器132可经由汇流排133通信。存储器132包含存储大量程序代码的大量存储器134,所述程序代码在由处理器131执行时致使处理器131执行本文中所描述的缺陷检测及定位功能性。类似地,计算系统143包含处理器及大量计算机可读存储器。处理器与存储器可经由汇流排通信。存储器包含存储大量程序代码的大量存储器,所述程序代码在由处理器执行时致使处理器执行本文中所描述的缺陷检测及定位功能性。
- [0100] 一般来说,本文中所描述的标记及定位技术可应用于半导体装置制造的研究与开发、生产初期及大批量生产阶段期间,且可适用于任何基于图像的测量技术。具体来说,这些技术可适用于光学及x射线检验模态。在一些实例中,本文中所描述的缺陷检测及定位技术是使用由科磊(KLA-Tencor)公司制造的基于宽频等离子体的检验工具(例如29xx系列工具、39xx系列工具或3D1系列工具)中的任一者实施。在一些实例中,本文中所描述的缺陷检测及定位技术是使用由科磊公司制造的基于激光扫描的检验工具(例如Puma 9xxx系列工具)中的任一者实施。如本文中所描述,标记工具可与检验工具集成在一起或实施于单独模块上。
- [0101] 不论制作工艺的特定类型如何,需要在多层堆叠的所有层级中且在特定工艺中尽可能早地检测缺陷。特定检验实施例优选地包含对堆叠进行彻底的缺陷检测,包含堆叠表面及贯穿堆叠的各个深度。举例来说,特定实施例允许在至多约三微米的深度处发现缺陷。在另一实施例中,可在约八微米大的堆叠深度处检测到缺陷。受检验的垂直ONON或OPOP堆叠的厚度仅受照射光的穿透深度限制。穿过氧化物-氮化物-氧化物-氮化物(ONON)或氧化物-多晶硅-氧化物-多晶硅(OPOP)堆叠的透射在较长波长下不太受吸收限制。因此,较长照射波长可用于有效地检验极深结构。
- [0102] 本文中所描述的标记及定位技术可适用于复杂垂直堆叠式结构,包含但不限于3D负AND(NAND)门存储器装置。尽管检验系统及技术在本文中被描述为应用于特定类型的垂直NAND(VNAND)存储器结构,但应理解,本发明的实施例可应用于任何适合3D或垂直半导体结构,例如使用太比特单元阵列晶体管(TCAT)、垂直堆叠式阵列晶体管(VSAT)、成本扩展型位技术(BiCST)、管状BiCS技术(P-BiCS)等形成的NAND或NOR存储器装置。垂直方向通常是垂直于衬底表面的方向。另外,尽管描述了用于形成此类3D结构的特定制作步骤、工艺及材料,但可在致使多个层形成于衬底上的制作流程中的任何点处应用检验实施例,且这些层

可包含材料的任何数目及类型。

[0103] 图8描绘晶片生产工艺的氮化硅(例如, SiN或Si₃N₄)移除步骤处的3D NAND结构160。多晶硅结构181及氮化钛结构182在多层3D NAND结构中垂直地(例如, 法向于衬底186的表面)延伸。氧化硅层180通过氮化硅层183彼此间隔开, 随后氮化硅层183被蚀刻掉。工艺中的下一步骤是在氧化硅层之间的空间中生长钨。然而, 如图8中所图解说明, 不完全蚀刻已留下氮化硅缺陷184及185。电子装置将因缺陷184及185而无法运作。因此, 在制作工艺中尽可能早地测量此缺陷以防止与注定会出现故障的装置的进一步处理相关联的时间及资源损失是重要的。

[0104] 本文中针对可用于检验试样的检验系统或工具描述了各种实施例。术语“试样”在本文中用于指代晶片、光罩或可受检验以得到此项技术中已知的缺陷、特征或其它资讯(例如, 大量浑浊度或膜性质)的任何其它样本。

[0105] 如本文中所使用, 术语“晶片”通常是指由半导体材料或非半导体材料形成的衬底。实例包含但不限于单晶硅、砷化镓及磷化铟。通常可在半导体制作设施中发现及/或处理此些衬底。在一些情形中, 晶片可仅包含衬底(即, 裸晶片)。另一选择为, 晶片可包含形成于衬底上的一或多个不同材料层。形成于晶片上的一或多个层可是“经图案化的”或“未图案化的”。举例来说, 晶片可包含具有可重复图案特征的复数个裸片。

[0106] “光罩”可是处于光罩制作工艺的任何阶段处的光罩, 或者是可或可不释放以供在半导体制作设施中使用的完成光罩。光罩或“掩模”通常被定义为上面形成有经配置成图案的基本上不透明区的基本上透明衬底。衬底可包含(举例来说)例如石英等玻璃材料。光罩可在光刻工艺的曝光步骤期间安置在抗蚀剂覆盖的晶片上方, 使得所述光罩上的图案可转印至所述抗蚀剂。

[0107] 在一或多个示范性实施例中, 可以硬件、软件、固件或其任何组合实施所描述功能。如果以软件实施, 那么所述功能可作为一或多个指令或代码存储于计算机可读媒体上或经由计算机可读媒体发射。计算机可读媒体包含计算机存储媒体及通信媒体两者, 所述通信媒体包含促进计算机程序从一个位置传送到另一位置的任何媒体。存储媒体可为可由通用或专用计算机存取的任何可用媒体。以实例方式而非限制方式, 此些计算机可读媒体可包括RAM、ROM、EEPROM、CD-ROM或其它光盘存储装置、磁盘存储装置或其它磁性存储装置, 或可用于以指令或数据结构的形式载运或存储所要程序代码且可由通用或专用计算机或者通用或专用处理器存取的任何其它媒体。此外, 任何连接均可适当地被称为计算机可读媒体。举例来说, 如果使用同轴电缆、光纤电缆、双绞线、数字订户线(DSL)或无线技术(例如红外线、无线电及微波)从网站、服务器或其它远程源发射软件, 那么所述同轴电缆、光纤电缆、双绞线、DSL或无线技术(例如红外线、无线电及微波)包含在媒体的定义中。如本文中所使用, 磁盘及光盘包含: 压缩光盘(CD)、激光光盘、光学光盘、数字多功能光盘(DVD)、软磁盘及蓝光光盘, 其中磁盘通常以磁性方式复制数据, 而光盘借助激光以光学方式复制数据。上文的组合也应包含于计算机可读取媒体的范围内。

[0108] 尽管上文出于指导性目的而描述了特定具体实施例, 但本专利文档的教示具有一般适用性且不限于上文所描述的具体实施例。在一个实例中, 检测器可包含光纤阵列。在一个实例中, 检验系统100可包含一个以上光源(未展示)。光源可以不同或相同方式配置。举例来说, 光源可经配置以产生具有不同特性的光, 所述光可在相同或不同时间处以相同或

不同入射角被引导到晶片的相同或不同照射区域处。光源可根据本文中所描述的实施例中的任一者而被配置。另外，光源中的一者可根据本文中所描述的实施例中的任一者而被配置，且另一光源可为此项技术中已知的任何其它光源。在一些实施例中，检验系统可同时在一个以上照射区域上方照射晶片。多个照射区域可在空间上重叠。多个照射区域可在空间上相异。在一些实施例中，检验系统可在不同时间在一个以上照射区域上方照射晶片。不同照射区域可在时间上重叠(即，在某一时间周期内被同时照射)。不同照射区域可在时间上相异。一般来说，照射区域的数目可是任意的，且每一照射区域可具有相等或不同大小、定向及入射角。在又一实例中，检验系统100可是具有独立于晶片103的任何运动而扫描的一或多个照射区域的扫描点系统。在一些实施例中，可沿着扫描线以重复图案扫描照射区域。扫描线可或可不与晶片103的扫描运动对准。尽管如本文中所呈现，晶片定位系统114通过协调旋转及平移移动而产生晶片103的运动，但在又一实例中，晶片定位系统114可通过协调两个平移移动而产生晶片103的运动。举例来说，晶片定位系统114可产生沿着两个正交线性轴的运动(例如，X-Y运动)。在此些实施例中，扫描间距可被定义为沿着任一运动轴的毗邻平移扫描之间的距离。

[0109] 因此，可在不背离如权利要求书中所陈述的本发明的范围的情况下实践对所描述实施例的各种特征的各种修改、改动及组合。

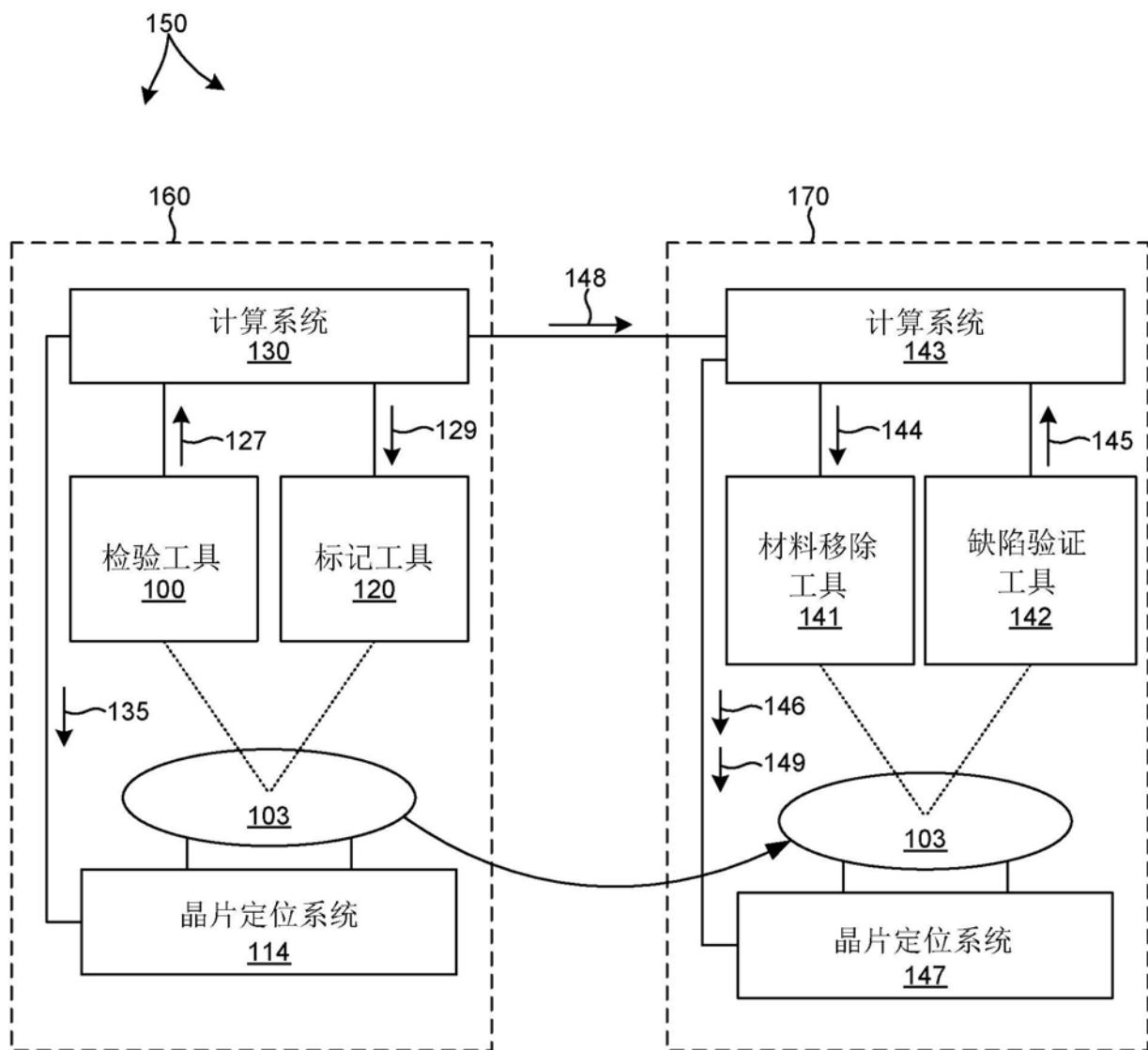


图1

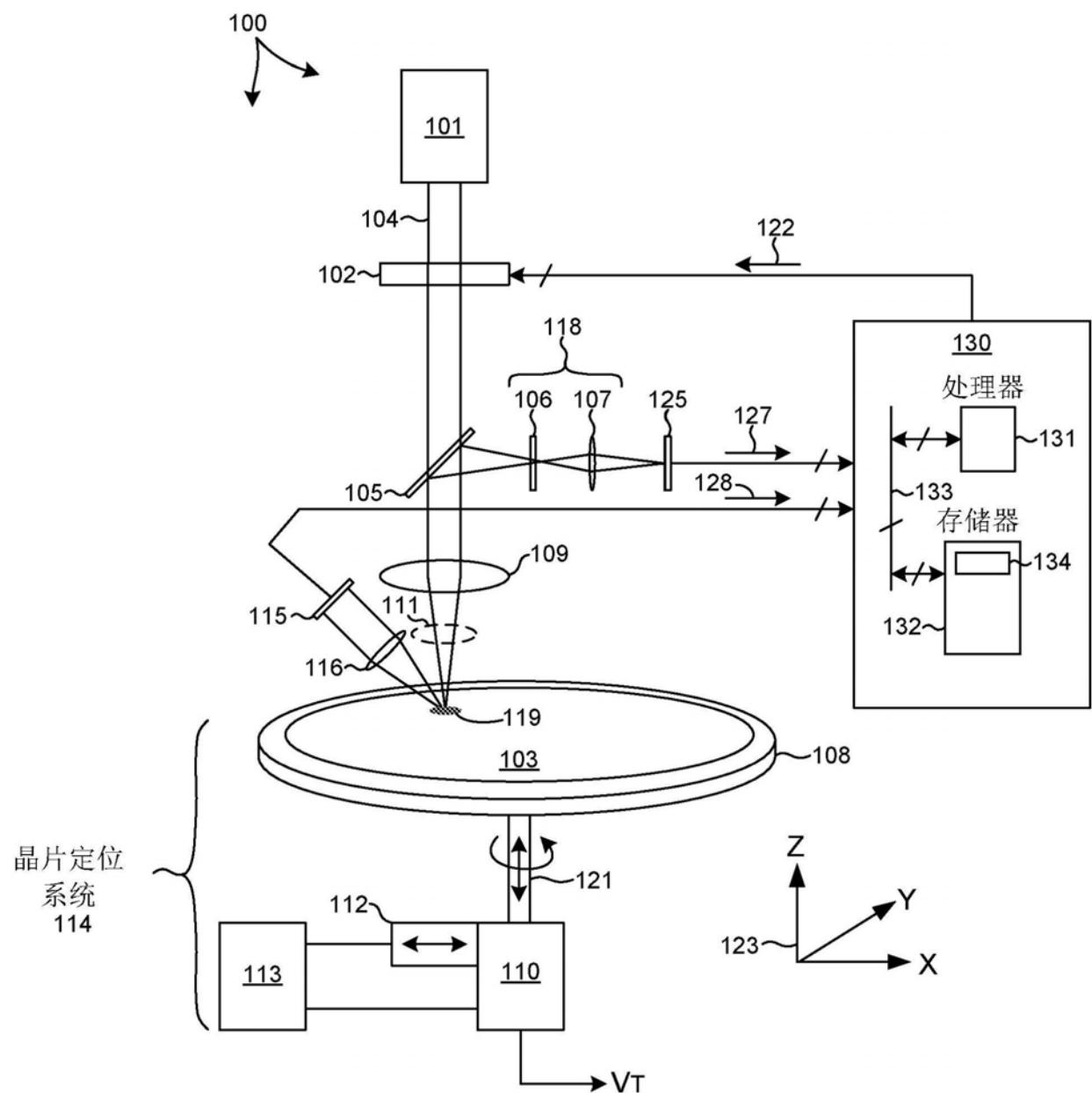


图2

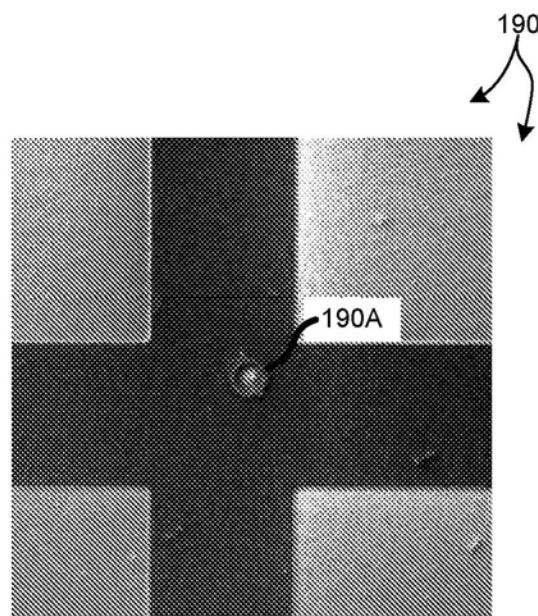


图3

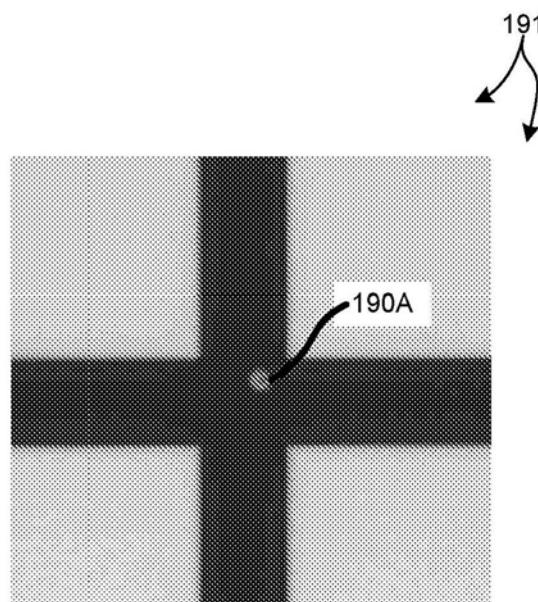


图4

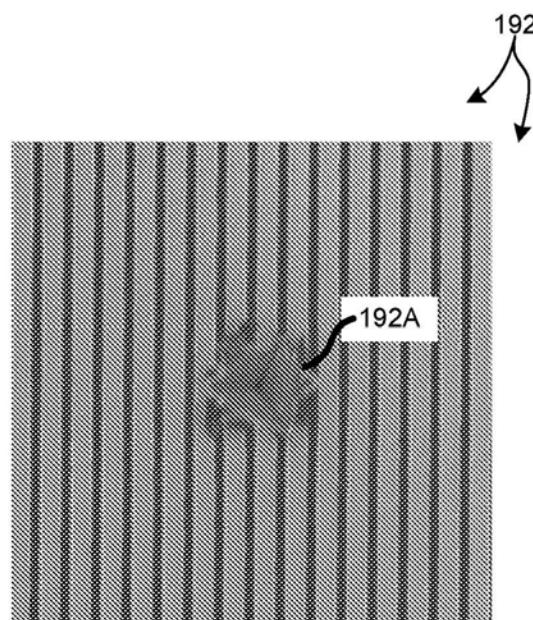


图5

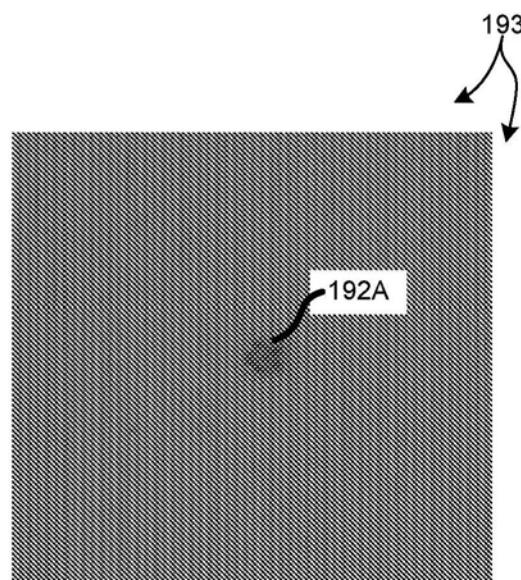


图6

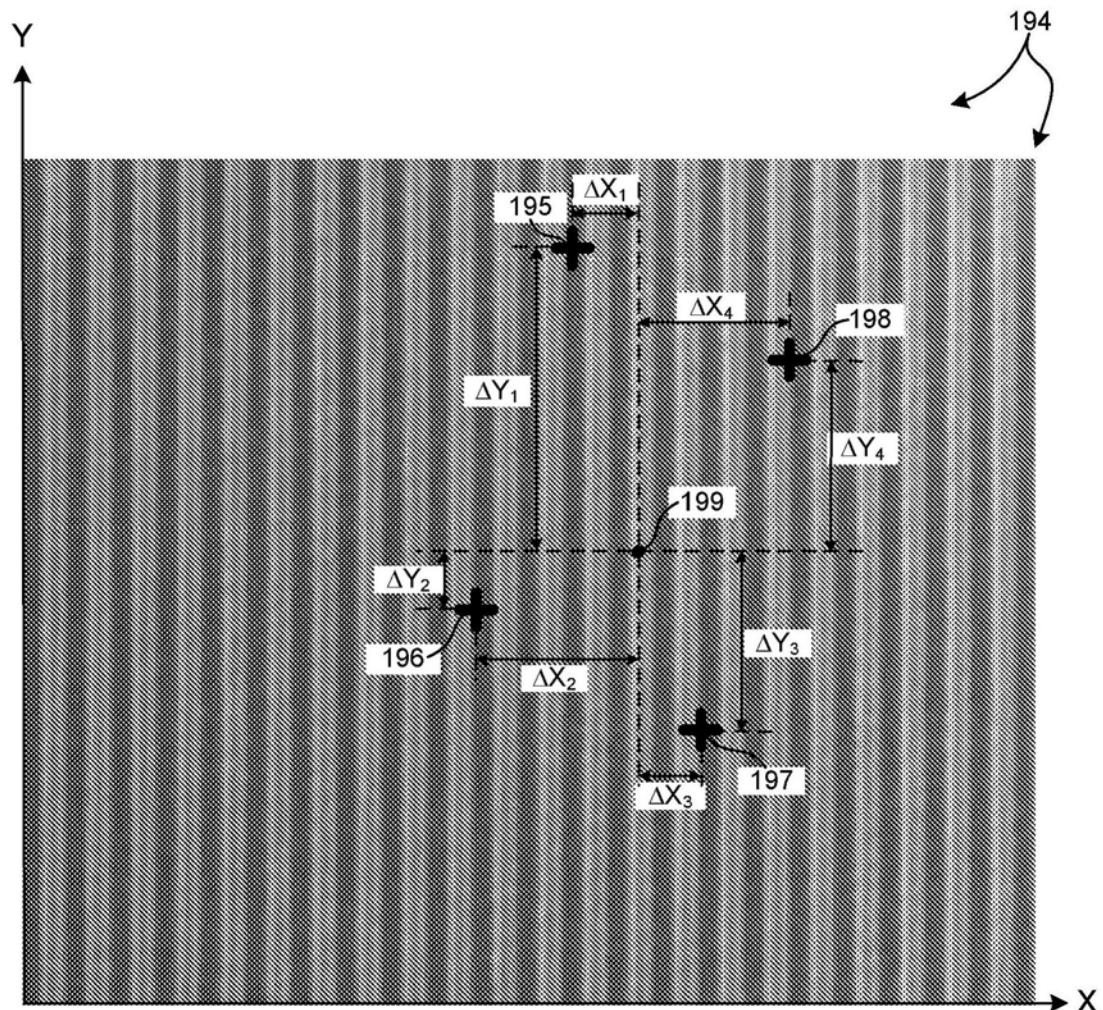


图7A

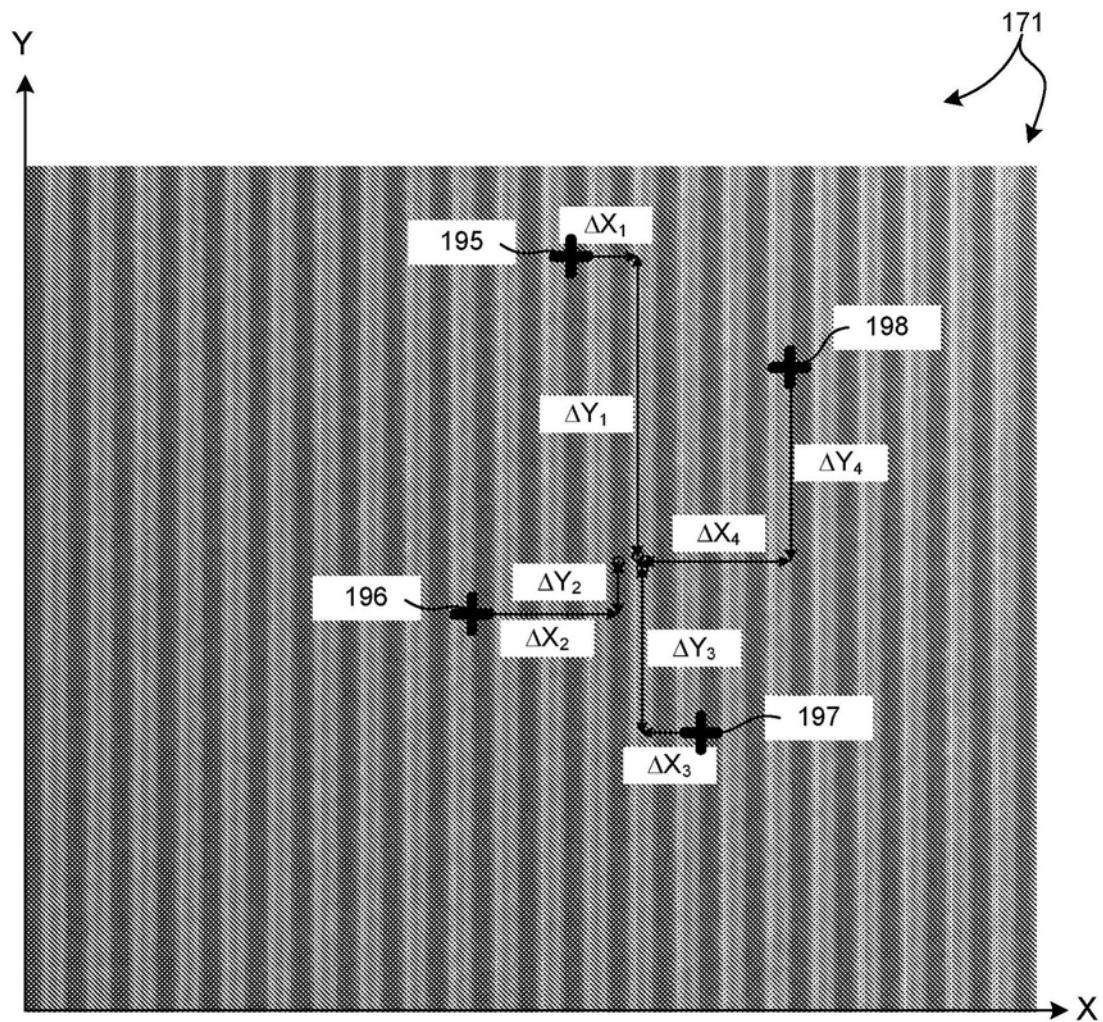


图7B

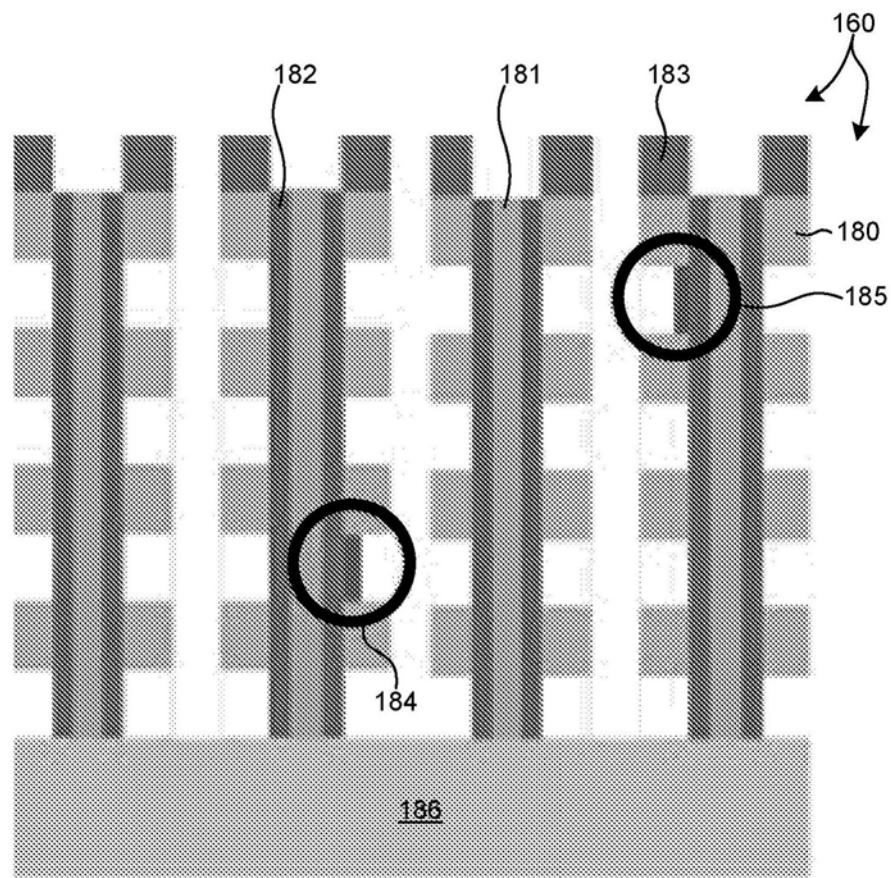


图8

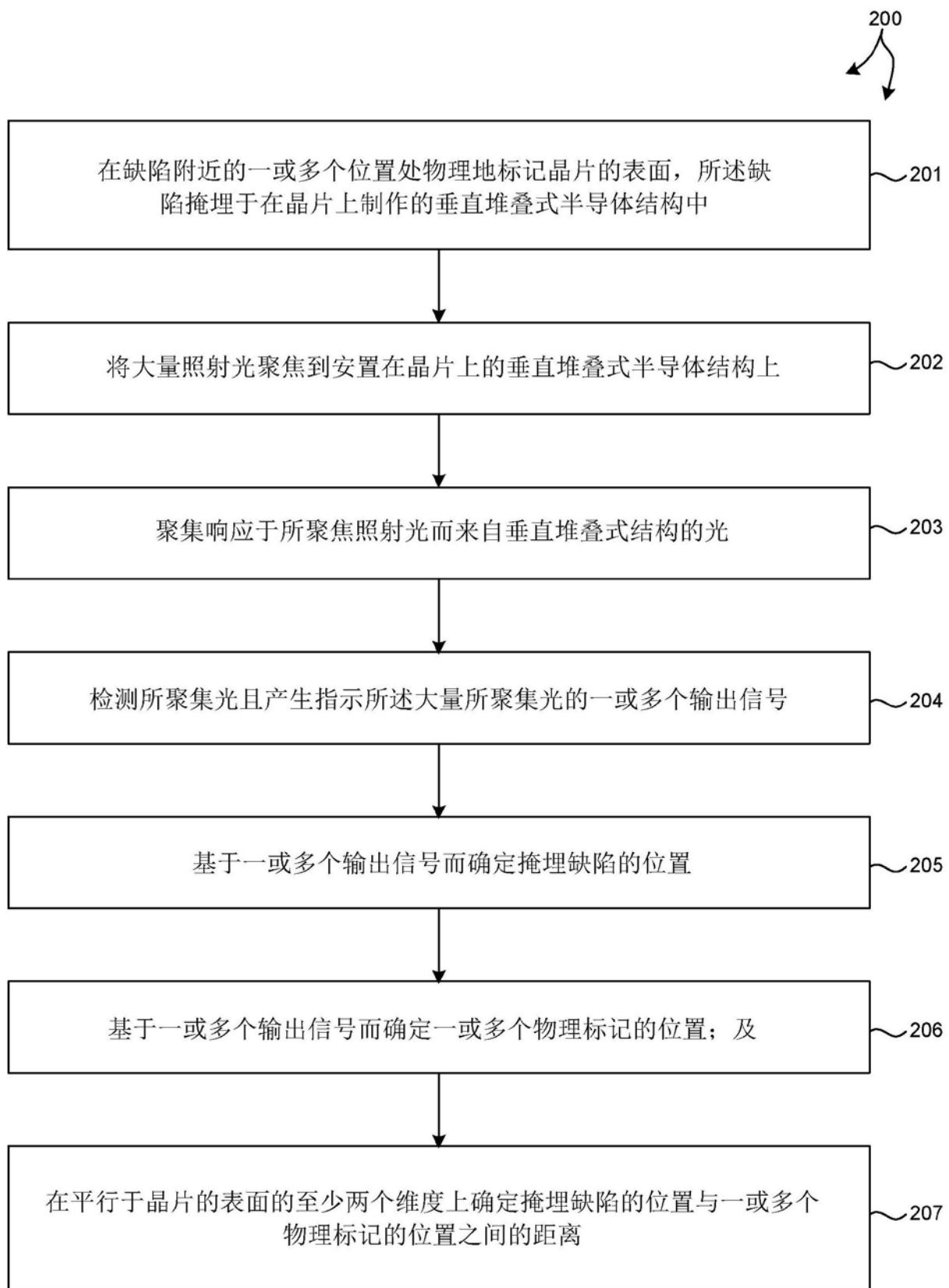


图9