



(12) 发明专利申请

(10) 申请公布号 CN 103050437 A

(43) 申请公布日 2013. 04. 17

(21) 申请号 201210518335. 3

(22) 申请日 2008. 02. 14

(30) 优先权数据

11/675, 731 2007. 02. 16 US

(62) 分案原申请数据

200880005012. 6 2008. 02. 14

(71) 申请人 丘费尔资产股份有限公司

地址 美国特拉华州

(72) 发明人 约翰·特雷扎

(74) 专利代理机构 中科专利商标代理有限责任

公司 11021

代理人 吕雁葭

(51) Int. Cl.

H01L 21/768 (2006. 01)

H01L 21/60 (2006. 01)

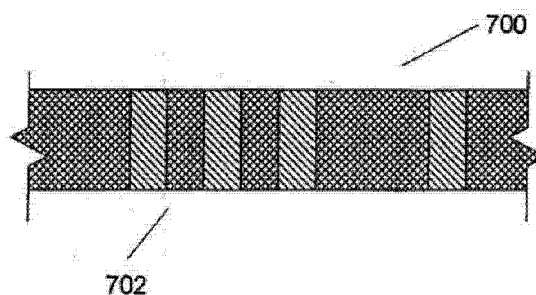
权利要求书 1 页 说明书 5 页 附图 6 页

(54) 发明名称

镀柱封装形成

(57) 摘要

一种方法包括：从位于衬底上的籽晶层向上镀导电材料的柱，以充填材料包围所述柱，以致柱和充填材料共同限定第一封装，并且从第一封装去除衬底。



1. 一种用于形成封装的方法,所述方法包括:
将衬底的表面的至少一部分金属化,以形成籽晶层;
在所述籽晶层和所述衬底上设置光刻胶;
在所述光刻胶中形成开口,以暴露部分籽晶层;
对暴露的所述部分籽晶层镀导电材料,以形成相互连接;
在镀所述导电材料之后,去除所述光刻胶;
在去除所述光刻胶之后,在与所述相互连接相邻的衬底上设置填充材料,其中所述填充材料的外表面形成与所述相互连接的外表面基本上平的表面;以及
去除所述衬底。
2. 根据权利要求1所述的方法,其中所述金属化包括气相沉积工艺。
3. 根据权利要求1所述的方法,其中所述金属化包括形成接触点和迹线。
4. 根据权利要求3所述的方法,其中所述形成接触点和迹线包括对所述接触点和所述迹线金属化。
5. 根据权利要求1所述的方法,其中所述填充材料是绝缘体。
6. 根据权利要求1所述的方法,其中所述镀包括电镀或无电镀。
7. 根据权利要求1所述的方法,其中所述开口中的至少一些具有 $50\text{ }\mu\text{ m}$ 或更小的宽度和 $50\text{ }\mu\text{ m}$ 或更少的间距。
8. 根据权利要求1所述的方法,其中所述开口中的至少一些具有 $20\text{ }\mu\text{ m}$ 或更小的宽度和 $20\text{ }\mu\text{ m}$ 或更少的间距。
9. 根据权利要求1所述的方法,其中第一组所述开口具有第一宽度,第二组所述开口具有与所述第一宽度不同的第二宽度。
10. 根据权利要求1所述的方法,其中所述填充材料包括能固化的或自硬化的材料。

镀柱封装形成

技术领域

[0001] 本发明涉及电连接,并且更具体的,涉及为这种电连接形成封装的方法。

背景技术

[0002] 通过引用结合在此的顺序号为 11/329,481,11/329,506,11/329,539,11/329,540,11/329,556,11/329,557,11/329,558,11/329,574,11/329,575,11/329,576,11/329,873,11/329,874,11/329,875,11/329,883,11/329,885,11/329,886,11/329,887,11/329,952,11/329,953,11/329,955,11/330,011 和 11/422,551 的美国专利申请描述了各种用于在半导体片中形成小的、深的通孔,以及为半导体片形成电触点的技术。我们的技术考虑到预先无法实现的、并且能够在芯片、小片或晶片规模上施行的通孔密度和位置。然而,如果这些技术被用于形成高密度的相互连接,则当前没有能够与它们一起使用的“现成产品”或市场上可买到的低成本的封装。

[0003] 所以,当前需要能够与这种高密度的相互连接一起使用的低成本的封装。

发明内容

[0004] 我们已经设计一种方法来生成一种能够和芯片或小片一起使用的低成本的封装,该芯片或小片包含诸如在以上结合的申请中描述的密集封装的小通孔。我们的方法考虑到在大约 $25\mu\text{m}$ 或更少以及在很多情况下 $10\mu\text{m}$ 或更少的极小的间距上的封装连接的低成本、精确的形成。此外,相同的方法能够和不同的材料一起被应用,从而允许封装依据例如热膨胀、强度、弯度/刚性以适合于特别的应用,或适合于特别的需要或期望的厚度。

[0005] 我们的方法的一个方面包括:从位于衬底上的籽晶层向上镀导电材料的柱,用充填材料包围所述柱,以使柱和充填材料共同限定第一封装,和从所述第一封装去除所述衬底。

[0006] 我们的方法的另一个方面包括:用于形成封装的方法。该方法包括:在带有籽晶层的衬底上涂布光刻胶,在相互连接被定位的位置处,在光刻胶中限定开口,开口在该位置处向下延伸到籽晶层并使籽晶层露出,镀该露出的籽晶层直到已经堆积期望高度的镀金属,去除该光刻胶而在原位留下堆积的镀金属,涂布充填材料到通过光刻胶的去除而生成的体积中,和去除该衬底。

[0007] 在此描述的优点和特征是从典型的实施例得到的许多优点和特征中的一些优点和特征,并且仅仅用于帮助理解本发明。应该理解的是,它们不被认为是对权利要求所限定的本发明的限制,或对权利要求的等同物的限制。例如,一些优点是相互对立的,因为他们不能同时地存在于一个实施例中。同样的,一些优点适用于本发明的一个方面并且不适用于其它方面。因而,特征和优点的这个归纳在决定等效性中应该不被认为是决定性的。从附图和权利要求,在下文中的描述中,本发明附加的特点和优点将变得明显。

附图说明

- [0008] 图 1 以简化形式图解了将作用于此处描述的处理的基底的衬底 100 的一部分；
- [0009] 图 2 以简化形式图解了在籽晶层已经通过金属化被沉积之后的衬底 100 的一部分；
- [0010] 图 3 以简化形式图解了图 2 的衬底的一部分，其中光刻胶已经被涂布和被图案化以生成向下到籽晶层的开口；
- [0011] 图 4 以简化形式图解了在镀完成之后的衬底的一部分；
- [0012] 图 5 以简化形式图解了在去除光刻胶之后的衬底的一部分；
- [0013] 图 6 以简化形式图解了在封装材料被完全地硬化之后的衬底的一部分；
- [0014] 图 7 以简化形式图解了去除衬底和籽晶层之后的封装；
- [0015] 图 8 以简化形式图解了包含图 7 的横截面的封装的一部分的下面；
- [0016] 图 9 到图 16 以简化形式共同图解了形成镀柱封装的直接方法的更完善的变形例；
- [0017] 图 17 以简化形式图解了作为用于图 2 到图 7 的基本方法的衬底，通过使用图 10 到图 15 的变形例生成的封装变形例；和
- [0018] 图 18 以简化形式图解了通过使用图 10 到图 15 的变形例生成的封装变形例，从而生成第一封装，然后使用那个封装作为相同的变形例方法中的衬底。

具体实施方式

[0019] 一般而言，我们的方法在使用光刻法和镀技术的晶片或其它合适的衬底上建立一系列相互连接。因而，我们能够在极紧密的间距上形成小的相互连接，因为这样做的能力仅仅由照相平版印刷地定义相互连接的能力和镀它们到期望高度的能力所限制。此外，使用此处的方法形成的封装能够具有大范围的厚度，从薄至大约 $10\ \mu\text{m}$ 延伸到甚至 $1000\ \mu\text{m}$ 或更多（注意，贯穿本说明书的测量不是意指精确的，而应该被认为是在适用于特别的应用的测量或制造中加上或减去容许量）。

[0020] 图 1 到图 8 以简化形式共同图解了形成镀柱封装的直接方法的基本方案。

[0021] 图 1 以简化形式图解了将作用于此处描述的处理的基底的衬底 100 的一部分。取决于具体的实施，衬底 100 能够是半导体片、陶瓷晶片、或一些具有能够承受方法中包含的操作以及能够最终被移去而不损坏形成的封装的特性的其它材料。

[0022] 理想的，因为相互连接之间含有潜在的窄间距，衬底 100 将非常平坦（例如，如果是标准 8” 晶片，它应该具有仅仅，更好地是少于 $10\ \mu\text{m}$ 的总体弓形或碟形）。

[0023] 通过使衬底 100 金属化以在衬底 100 上涂布金属薄层来开始该处理，并且由此形成用于随后镀操作（电铸或电气镀）的籽晶层。通过例如汽相沉积处理（化学的或物理的）或任何其它合适的处理，能够进行金属化。在一些变形例中，该衬底本身可以是金属或金属合金。在此情况下，如果该衬底本身能够用作籽晶层，则金属化步骤将是可选择的或不必要的。

[0024] 取决于具体的实施以及如下所述的益处，限于特别的区域（例如，相对于最终将附接封装的芯片的区域的适合大小的区域），或更加限于限定的连接点的附近，能够在整个衬底上进行金属化操作。

[0025] 图 2 以简化形式图解了在籽晶层 200 已经通过金属化被沉积之后的衬底 100 的一

部分。

[0026] 图 3 以简化形式图解了图 2 的衬底 100 的一部分,其中,光刻胶 300 已经被涂布并且被图案化以生成向下延伸到籽晶层 200 的部分并且使籽晶层 200 的部分暴露的开口 302、304、306、308。

[0027] 取决于具体的实施,光刻胶 300 可以是可流动的或固体的。传统的用于半导体加工的可流动的光刻胶适合与该方法一起使用。合适的固体光刻胶包括那些全部在市场上从 E. I. du Pont de Nemours & Co. 可买到的,来自 **Riston®** 干膜光刻胶系列商品,特别是,来自光刻胶的 **Riston®PlateMaster**、**EtchMaster** 和 **TentMaster** 系列商品的固体光刻胶。

[0028] 如图 3 所示,作为举例,开口全部适合衬底 100 的大约 140 μm 长的横截面,三个最左边的开口大约是 10 μm 宽并具有 20 μm 间距。当然,对于具体的实施,开口可以是任何期望的大小,但是该方法对于高密度的相互连接将是最有利的,这里,开口是 50 μm 宽或更少,有时少于 10 μm 宽,并且开口具有 50 μm 或更少的间距,有时少于 10 μm 。

[0029] 其次,该衬底被插入到镀槽中,以致镀金属 400 将堆积在穿过形成图案的光刻胶 300 而暴露的籽晶层 200 的部分上。这可以经由例如传统的电镀或无电镀处理来产生。取决于具体的应用,镀金属 400 可以被允许在开口以内随意地堆积到任何高度。

[0030] 图 4 以简化形式图解了镀完成之后衬底 100 的一部分。

[0031] 一旦镀完成,对于所使用的具体光刻胶 300,按照需要去除光刻胶 300。

[0032] 图 5 以简化形式图解了去除光刻胶 300 之后衬底 100 的一部分。如图所示,去除光刻胶 300 之后留下的镀金属 400 产生一连串直立的镀金属 400 的“柱”,这些镀金属 400 的柱基本上具有共面的上表面 402 并且它们的底部固定到籽晶层 200。这些柱将形成最终封装的相互连接。

[0033] 在这一点上,封装材料 600 被涂布到衬底 100 以填充先前由光刻胶 300 占有的容积,直到大约上表面 402 的水平。理想的,当被固化时,封装材料 600 应该是非导电的并且是相对稳定的和 / 或惰性的。然后酌情通过硬化或固化,允许该封装材料 600 固化。

[0034] 取决于具体的实施,这个封装材料 600 可以是自硬化的,能固化 (curable) 的或其它材料。该封装材料 600 的适当的例子包括可模制和可流动的树脂和塑胶,例如,氧树脂或液晶聚合物。

[0035] 图 6 以简化形式图解了封装材料 600 被完全地硬化之后的衬底 100 的一部分。

[0036] 最后,在基本处理中,使用适合于所包含的具体材料的机械的、化学的或化学机械处理,去除衬底 100 和籽晶层 200,留下完全形成的封装 700。

[0037] 图 7 以简化形式图解了从封装 700 的下面 702 去除衬底 100 和籽晶层 200 之后的封装 700。

[0038] 图 8 以简化形式图解了包含图 7 的横截面的封装 700 的一部分的下面 702,穿过虚线表示的位置获得该横截面。如现在可以看出的,该方法允许形成密集封装的相互连接。例如,在图 8 的左侧中,在一侧上的大约 50 μm 的正方形区域以内有八个相互连接 400。

[0039] 图 9 到图 16 以简化形式共同图解了形成镀柱封装的直接方法的更完善的变形例。该方法类似于图 1 到图 8 的方法,除了金属化的细节。因而,除了专门的注释,如果细节与连同图 1 到图 8 描述的相同,则该变形例将以简写形式描述。

[0040] 这样,如图 9 所示,该处理以衬底 100 开始。

[0041] 其次,发生金属化衬底 100 的处理,以便形成用于随后镀操作的籽晶层 1000。然而不同于图 1 到图 8 的方法,在中间图案化和卸下 (lift-off) 已经被施行之后涂布籽晶层 1000,以便确保籽晶层 1000 仅仅位于最后的封装中的迹线 (traces) 或接触点将位于的区域中。此外,涂布足够厚的籽晶层 1000,以允许接线最终传送必要的电流。图 10 以简化形式图解了已经涂布局部化的籽晶层 1000 之后的衬底 100。如果随后使用镀,则其它金属或导电材料可以连接籽晶层以允许电流流向它们,然而,这些连接区域的厚度没必要厚到足以传送被附接到封装的最终芯片的操作电流。

[0042] 此后,如图 11 到图 14 所示,该方法与如上所述的相同。具体地,光刻胶 300 被涂布并形成图案以暴露籽晶层 1000 的相关部分 (图 11)。然后,发生镀以堆积镀金属 400 (图 12)。其次,去除光刻胶 300,留下镀金属 400 (图 13)。

[0043] 在这一点上值得注意的是,在该方法的替换的变形例中,紧接着在籽晶层 1000 的沉积之后,但是在去除用于对籽晶层位置局部化的光刻胶之前,衬底可以经历初步的镀操作。换句话说,图 10 显示了什么是之前立即的。该镀操作的目的是堆积籽晶到适合于控制电流的厚度,该电流可以被最终封装中的触点或迹线所传送。在这种变形例中,除了图 10 的籽晶层已经在其区域上具有镀金属层并且较厚之外,该方法另外将是相同的。

[0044] 其次,该封装材料 600 被涂布和固化 (图 14),接着从下面 1402 去除衬底 100 (图 15),并且在完全形成的封装 1500 后面留下籽晶部分之间的任何连接 (如果金属或其它导体如上所述被使用)。

[0045] 图 16 以简化形式图解了包含图 15 的横截面的封装 1500 的一部分的下面 1402,穿过虚线表示的位置获得该横截面。现在可以看出,除允许形成密集封装的相互连接之外,该方法进一步允许封装包含相互连接或路线迹线 1606 之间的连接 1602,1604,该相互连接或路线迹线 1606 可以从外部,例如从另一个芯片或另一个封装,被连接到封装 1500。

[0046] 已经描述的两个基本变形例,可以领会一旦这种封装 700,1 500 被生成,他们可以被视为芯片并且至此,除作为用于一个或更多芯片的封装之外,他们可以被层叠在上面并且相互连接或夹在芯片之间,以允许形成复杂相互连接,对抗那些当晶片到互连装置的后端处理发生时产生的相互连接。

[0047] 此外,对于一些变形例,可以通过简单地使用最终的基本封装代替衬底 100 并且使用局部化的籽晶布置变形例来生成更复杂的相互连接配置,以便涂布局部化的籽晶层到完成的封装的表面。然后,在此处描述的方法可以被施行直到封装材料 600 被涂布并且固化的,在那里,将完成更复杂的封装 (即,没有去除衬底)。

[0048] 图 17 以简化形式图解了作为用于图 2 到图 7 的基本方法的衬底,通过使用图 10 到图 15 的变形例生成的封装 1700 的变形例。

[0049] 图 18 以简化形式了图解通过使用图 10 到图 15 的变形例生成封装 1800 的变形例,以生成第一封装,然后使用该封装作为相同变形例方法中的衬底。

[0050] 最后,现在应该理解,在此处描述的生成的镀封装有时能够理想的适于和不同的智能芯片封装一起使用,或作为末端晶片,如上述结合的申请所描述的。

[0051] 因此应该理解的是,该说明书 (包括附图) 仅仅是一些说明性实施例的代表。为了便于读者,以上的说明书聚焦在所有可能的实施例的典型实例,教导本发明的原理的实例上。该说明书没有企图彻底的列举所有可能的变化。替代的实施例可以没有被显示作为

本发明的具体的一部分,或进一步未描述的替代的实施例可能对一部分有效,并不被认为是那些替代的实施例的放弃。本领域普通的技术人员将领会许多未描述的实施例结合本发明相同的原理等等是等效的。

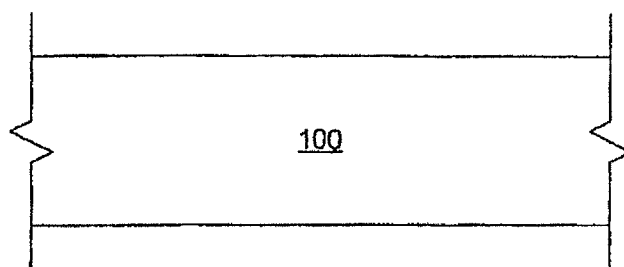


图 1

图 2

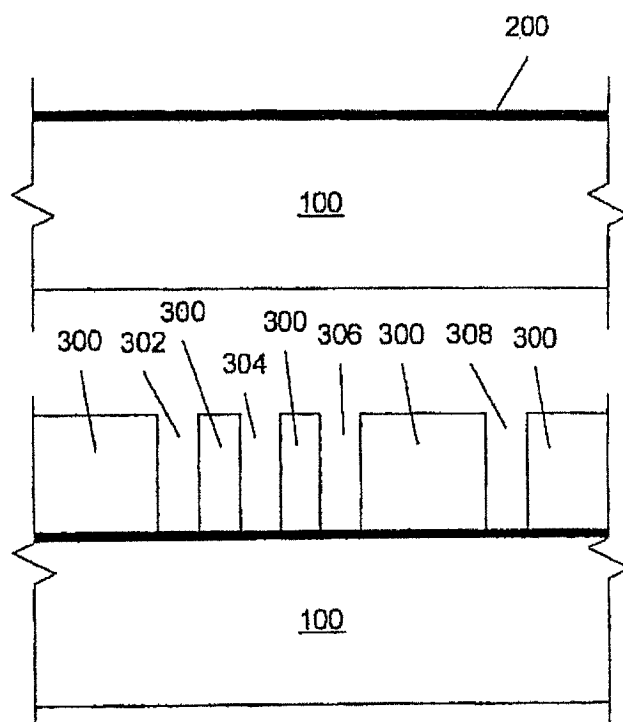


图 3

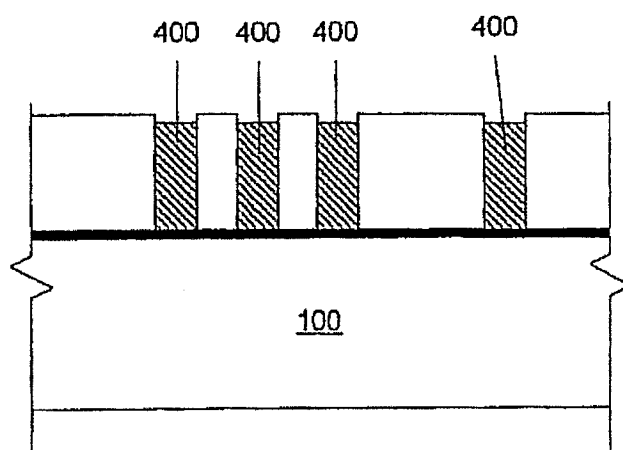


图 4

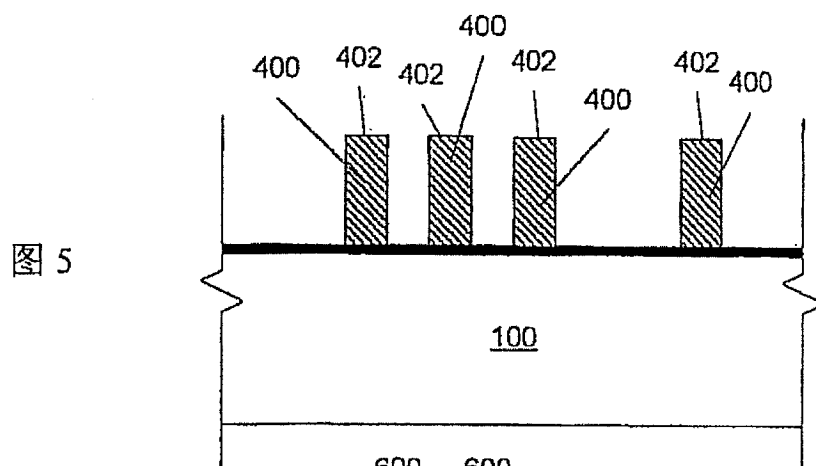


图 5

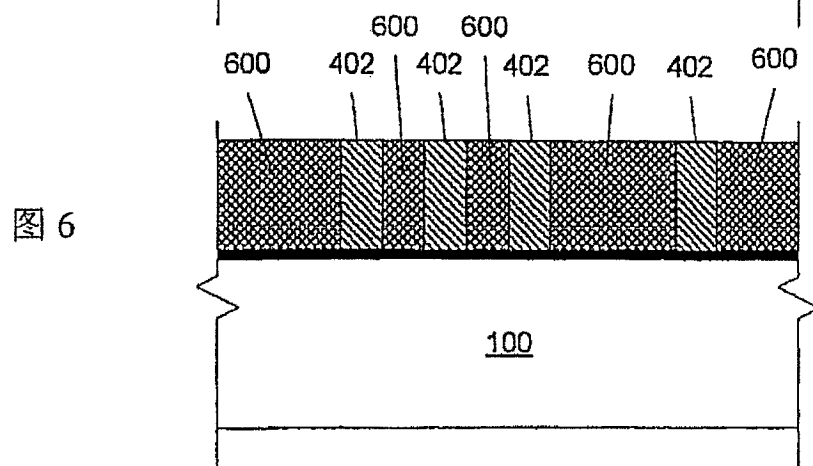


图 6

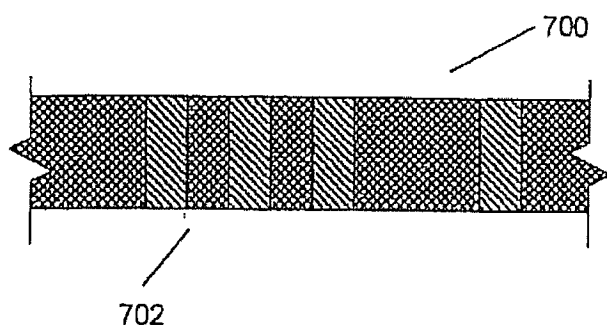


图 7

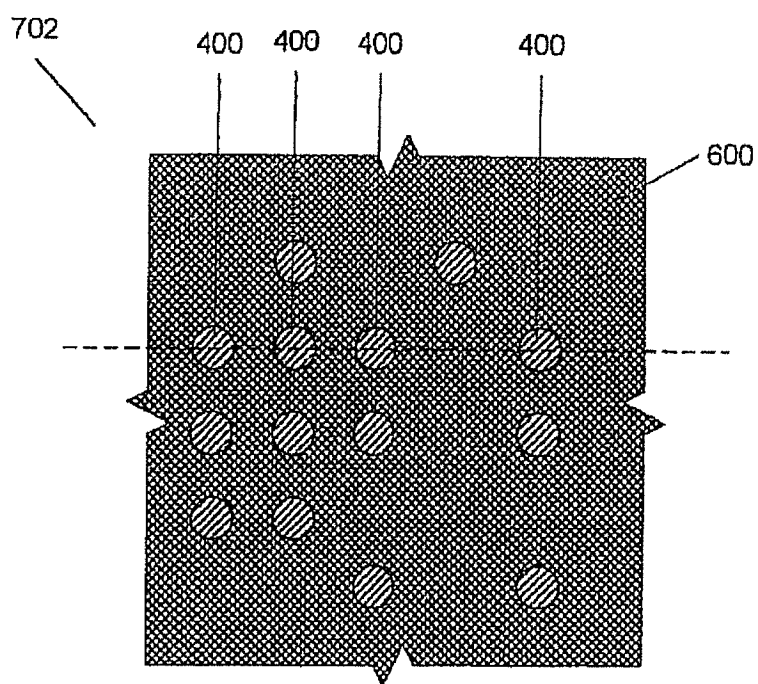


图 8

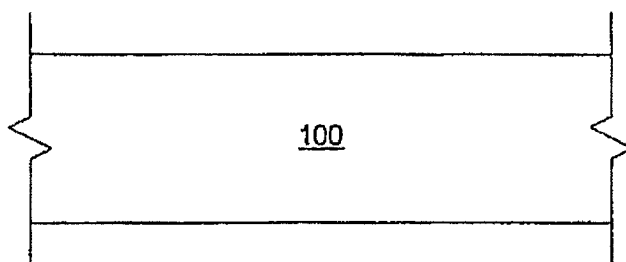


图 9

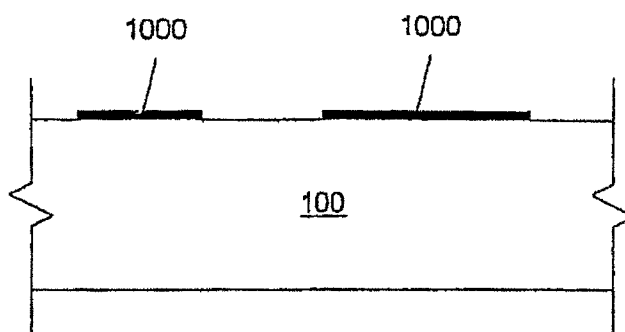


图 10

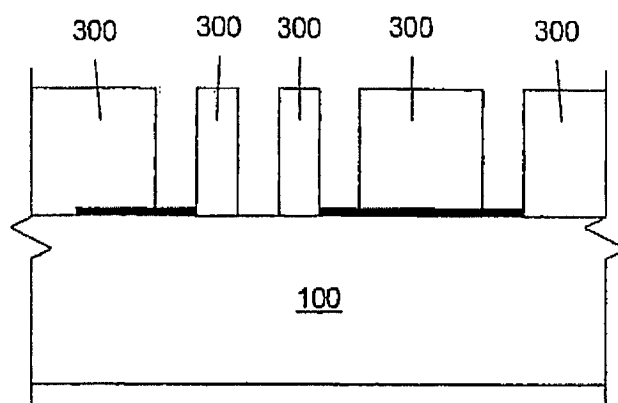


图 11

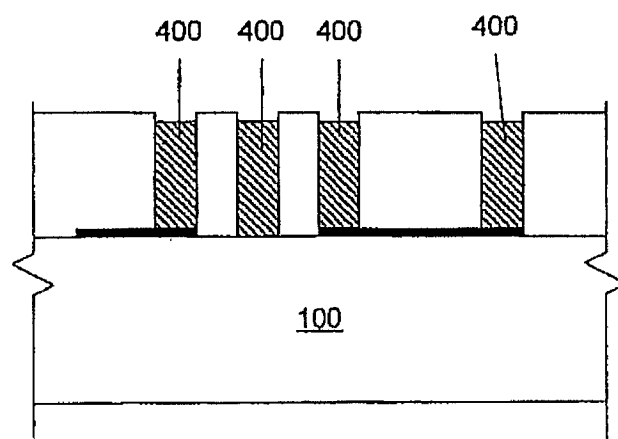


图 12

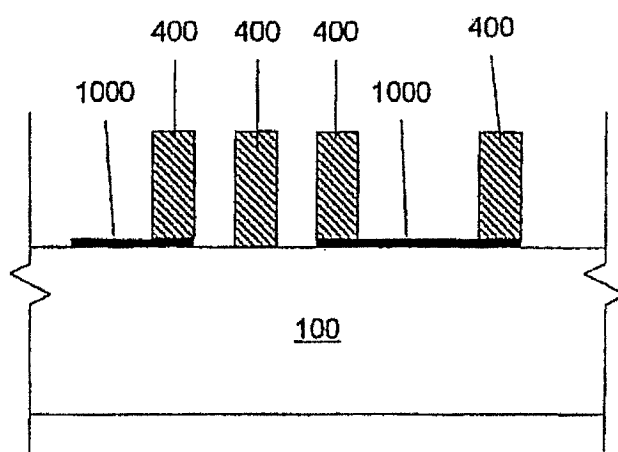


图 13

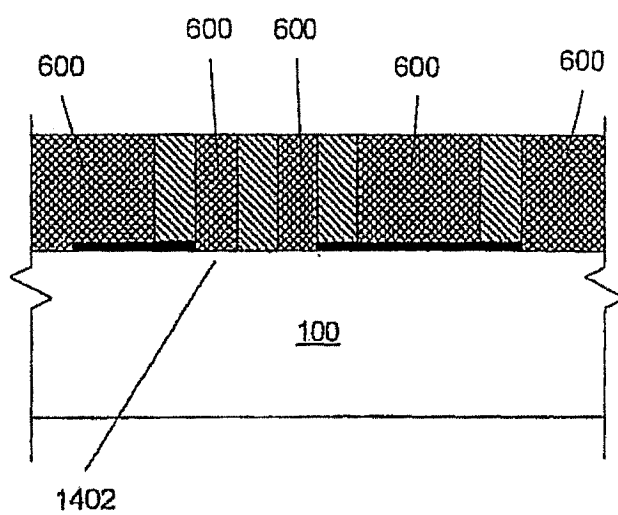


图 14

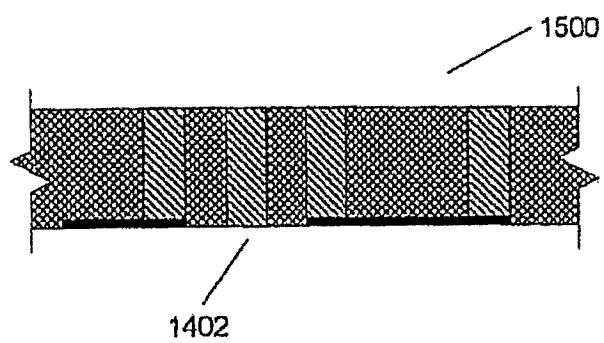


图 15

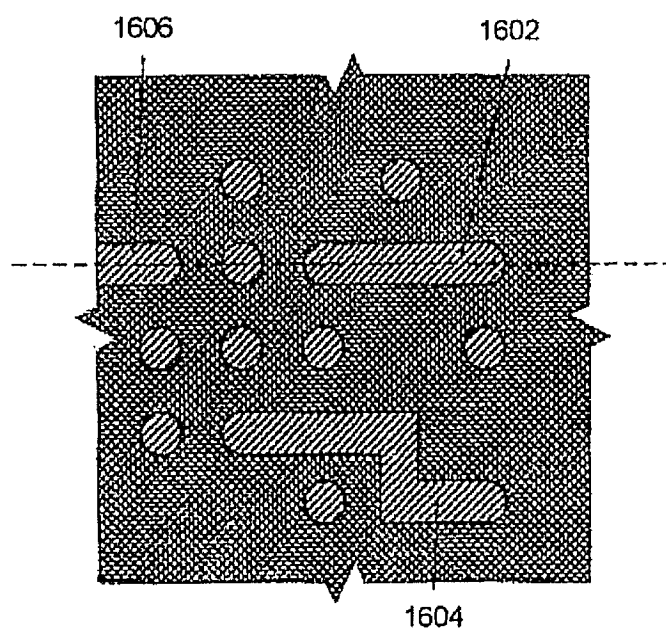


图 16

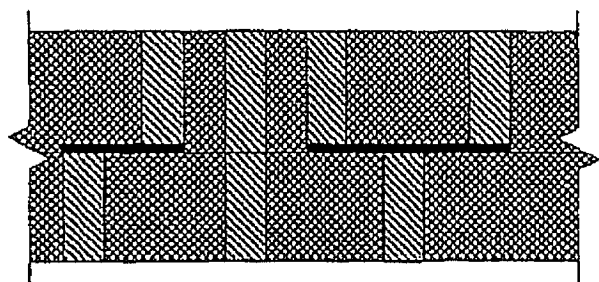


图 17

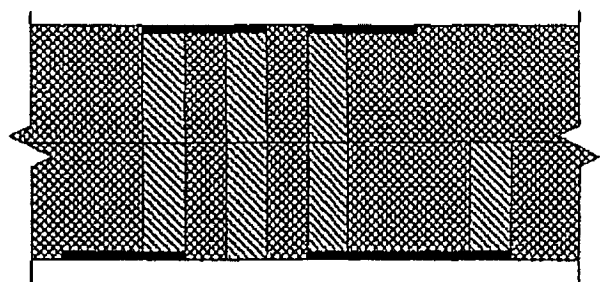


图 18