

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第6621708号  
(P6621708)

(45) 発行日 令和1年12月18日(2019.12.18)

(24) 登録日 令和1年11月29日(2019.11.29)

(51) Int.Cl.	F 1
HO 1 L 23/28	(2006.01) HO 1 L 23/28 F
HO 1 L 23/00	(2006.01) HO 1 L 23/00 C
HO 1 L 23/12	(2006.01) HO 1 L 23/12 N
HO 1 L 21/56	(2006.01) HO 1 L 21/56 R

請求項の数 9 (全 17 頁)

(21) 出願番号 特願2016-105603 (P2016-105603)  
 (22) 出願日 平成28年5月26日 (2016.5.26)  
 (65) 公開番号 特開2017-212377 (P2017-212377A)  
 (43) 公開日 平成29年11月30日 (2017.11.30)  
 審査請求日 平成31年1月21日 (2019.1.21)

(73) 特許権者 000190688  
 新光電気工業株式会社  
 長野県長野市小島田町80番地  
 (74) 代理人 100105957  
 弁理士 恩田 誠  
 (74) 代理人 100068755  
 弁理士 恩田 博宣  
 (72) 発明者 宮入 健  
 長野県長野市小島田町80番地 新光電気  
 工業 株式会社 内  
 審査官 川原 光司

最終頁に続く

(54) 【発明の名称】半導体装置、半導体装置の製造方法

## (57) 【特許請求の範囲】

## 【請求項 1】

下面に電極端子が形成された電子部品と、  
 前記電子部品の下方にあって、絶縁層と前記電極端子に接続された配線層とを含む配線構造体と、

前記配線構造体に設けられた枠状の配線シールド体と、  
 前記配線構造体の上面及び前記電子部品の側面を覆う封止樹脂と、  
 前記封止樹脂の側面を覆うとともに、前記電子部品の上面側を連続的に覆う素子シールド体と、を有し、

前記配線シールド体は前記素子シールド体と接続され、  
 前記配線シールド体は電磁シールドであり、  
 前記配線シールド体は、前記配線構造体の積層方向に積層された複数の枠状の金属部材からなり、

前記複数の枠状の金属部材の各々は、前記絶縁層を貫通する第1金属層と、前記配線層と同一層に設けられた第2金属層とを含み、

前記複数の金属部材の少なくとも一部は、前記第1金属層の側面及び前記第2金属層の側面が共に前記配線構造体から外側に露出するように配置され、

前記配線構造体から露出する前記第1金属層の側面及び前記第2金属層の側面は前記素子シールド体の側面と同一平面上に位置していること、を特徴とする半導体装置。

## 【請求項 2】

10

20

下面に電極端子が形成された電子部品と、  
前記電子部品の下方にあって、絶縁層と前記電極端子に接続された配線層とを含む配線構造体と、

前記配線構造体に設けられた複数の配線シールド体と、

前記配線構造体の上面及び前記電子部品の側面を覆う封止樹脂と、

前記封止樹脂の側面を覆うとともに、前記電子部品の上面側を連続的に覆う素子シールド体と、を有し、

前記複数の配線シールド体は前記素子シールド体と接続され、

前記複数の配線シールド体は電磁シールドであり、

前記複数の配線シールド体は、前記配線構造体の積層方向に各々貫通する柱状であり、

10

前記複数の配線シールド体は枠状に配置されており、

前記配線シールド体は、前記配線構造体を積層方向に積層された複数の金属部材からなり、

前記複数の金属部材の各々は、前記絶縁層を貫通する第1金属層と、前記配線層と同一層に設けられた第2金属層とを含み、

前記配線構造体から露出する前記第1金属層の側面及び前記第2金属層の側面は前記素子シールド体の側面と同一平面上に位置していること、を特徴とする半導体装置。

#### 【請求項3】

前記配線シールド体は、前記配線構造体に向かって凹凸状に形成されたことを特徴とする請求項1又は2に記載の半導体装置。

20

#### 【請求項4】

前記素子シールド体は、前記封止樹脂の上面を覆う第1のシールド部と、前記封止樹脂の側面を覆い前記第1のシールド部と接続された第2のシールド部とを有し、

前記配線シールド体は、前記第2のシールド部に接続されたこと、  
を特徴とする請求項1～3のいずれか1項に記載の半導体装置。

#### 【請求項5】

前記素子シールド体は、前記封止樹脂の上面を覆う第1のシールド部と、前記封止樹脂の側面を覆い前記第1のシールド部と接続された第2のシールド部と、前記封止樹脂に覆われた複数の電子部品のうちの少なくとも1つと他の電子部品と分離する第3のシールド部とを有し、

30

前記配線シールド体は、前記第2のシールド部の一部に接続された第1の配線シールド部と、前記第3のシールド部に接続された第2の配線シールド部とを含み、前記第1の配線シールド部と前記第2のシールド部とにより枠状に形成されたこと、を特徴とする請求項1に記載の半導体装置。

#### 【請求項6】

前記配線構造体は、前記電子部品と反対側の面において前記絶縁層及び前記配線シールド体の下面を被覆するとともに前記配線層の下面の一部を外部接続端子として露出する開口部を有する保護絶縁層を含むこと、を特徴とする請求項1～5のいずれか1項に記載の半導体装置。

#### 【請求項7】

電子部品を該電子部品の電極端子が設けられた面を支持体に向けて該支持体に配置する工程と、

前記電子部品を覆う封止樹脂を形成する工程と、

前記封止樹脂を覆う素子シールド体を形成する工程と、

前記支持体を除去する工程と、

前記支持体を除去した前記封止樹脂の面に、絶縁層と前記電子部品に接続された配線層とを有する配線構造体と、前記配線構造体の側面に設けられて前記素子シールド体に接続された配線シールド体とを形成する工程と、

を含むことを特徴とする半導体装置の製造方法。

#### 【請求項8】

40

50

支持体の上面に立設されたシールド部を形成する工程と、  
前記シールド部の間の前記支持体の上面に、電子部品を該電子部品の電極端子が設けられた面を支持体に向けて該支持体に配置する工程と、

前記電子部品を覆う封止樹脂を形成する工程と、

前記封止樹脂の上面に前記電子部品の上面側を連続的に覆い前記シールド部と接続された金属層を形成し、前記シールド部と前記金属層とからなる素子シールド体を形成する行程と、

前記支持体を除去する工程と、

前記支持体を除去した前記封止樹脂の面に、絶縁層と前記電子部品に接続された配線層とを有する配線構造体と、前記配線構造体の側面に設けられて前記素子シールド体に接続された配線シールド体とを形成する工程と、

を含むことを特徴とする半導体装置の製造方法。

【請求項 9】

前記配線構造体は、絶縁層と配線層とを交互に積層して形成され、

前記配線シールド体は、前記配線層と同時に形成された複数の金属部材により構成されること、

を特徴とする請求項 7 又は 8 に記載の半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置、半導体装置の製造方法に関する。

【背景技術】

【0002】

従来、配線基板に複数の電子部品を搭載した半導体装置が知られている。電子部品は、動作に応じた電磁波を放射する。また、電子部品は、外部から混入する電磁波の影響を受ける。このため、半導体装置には、基板上に実装された複数の電子部品に対する電磁波の放射・混入を防ぐシールドケースを備えたものがある（例えば、特許文献 1 参照）。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2006 - 173493 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

ところで、複数の電子部品を備えシールドによって電磁波の影響を低減した半導体装置において、小型化が望まれている。

【課題を解決するための手段】

【0005】

本発明の一観点によれば、下面に電極端子が形成された電子部品と、前記電子部品の下方にあって、絶縁層と前記電極端子に接続された配線層とを含む配線構造体と、前記配線構造体に設けられた枠状の配線シールド体と、前記配線構造体の上面及び前記電子部品の側面を覆う封止樹脂と、前記封止樹脂の側面を覆うとともに、前記電子部品の上面側を連続的に覆う素子シールド体と、を有し、前記配線シールド体は前記素子シールド体と接続され、前記配線シールド体は電磁シールドであり、前記配線シールド体は、前記配線構造体の積層方向に積層された複数の枠状の金属部材からなり、前記複数の枠状の金属部材の各々は、前記絶縁層を貫通する第 1 金属層と、前記配線層と同一層に設けられた第 2 金属層とを含み、前記複数の金属部材の少なくとも一部は、前記第 1 金属層の側面及び前記第 2 金属層の側面が共に前記配線構造体から外側に露出するように配置され、前記配線構造体から露出する前記第 1 金属層の側面及び前記第 2 金属層の側面は前記素子シールド体の側面と同一平面上に位置している。

10

20

30

40

50

**【発明の効果】****【0006】**

本発明の一観点によれば、複数の電子部品を備えシールドによって電磁波の影響を低減した半導体装置において、小型化を図ることができる。

**【図面の簡単な説明】****【0007】**

**【図1】**(a)は一実施形態の半導体装置の斜視図、(b)は半導体装置の概略断面図、(c)は配線構造体の概略を示す斜視図。

**【図2】**(a)～(c)は、半導体装置の製造方法を示す概略断面図。

10

**【図3】**(a)～(c)は、半導体装置の製造方法を示す概略断面図。

**【図4】**(a)～(c)は、半導体装置の製造方法を示す概略断面図。

**【図5】**(a)～(c)は、半導体装置の製造方法を示す概略断面図。

**【図6】**(a), (b)は、半導体装置の別の製造方法を示す概略断面図。

**【図7】**(a), (b)は、半導体装置の別の製造方法を示す概略断面図。

**【図8】**(a)は変形例1の半導体装置の斜視図、(b)は半導体装置の概略断面図、(c)は配線構造体の概略を示す斜視図。

**【図9】**変形例2の半導体装置の斜視図。

**【図10】**変形例3の半導体装置の概略断面図。

**【発明を実施するための形態】**

20

**【0008】**

以下、添付図面を参照して各実施形態を説明する。

なお、添付図面は、便宜上、特徴を分かりやすくするために特徴となる部分を拡大して示している場合があり、各構成要素の寸法比率などが実際又は他の図と異なる場合がある。また、断面図では、各部材の断面構造を分かりやすくするために、一部の部材のハッチングを梨地模様に代えて示し、一部の部材のハッチングを省略している。

**【0009】****(一実施形態)**

以下、一実施形態を図1～図5に従って説明する。

図1(a)は半導体装置1の斜視図であり、図1(b)は半導体装置1の概略断面図である。

30

**【0010】**

半導体装置1は、概略矩形状に形成されている。半導体装置1は、複数の半導体素子20a, 20b、封止樹脂40、素子シールド体50、配線構造体60、配線シールド体70、ソルダレジスト層80を有している。

**【0011】**

半導体素子20a, 20bは、半導体装置1の電気的な機能を有している。半導体素子20a, 20bは、半導体装置1の内部に配置されている。半導体素子20a, 20bは、例えば、シリコン(Si)等からなる薄板化された半導体基板からなる。半導体素子20a, 20bには、機能を提供するための半導体集積回路が形成されている。本実施形態では、半導体素子20a, 20bの下面21a, 21bに半導体集積回路が形成されている。この下面21a, 21bを回路形成面と呼び、同じ符号を付す場合がある。下面21a, 21bには、半導体集積回路を半導体素子20a, 20bの外部と接続するための電極端子24a, 24bが形成されている。この電極端子24a, 24bの材料としては、例えば銅や銅合金を用いることができる。

40

**【0012】**

半導体素子20a, 20bとしては、例えばCPU(Central Processing Unit)チップやGPU(Graphics Processing Unit)チップなどのロジックチップを用いることができる。また、半導体素子20a, 20bとしては、例えばDRAM(Dynamic Random Access Memory)チップ、SRAM(Static Random Access Memory)チップやフラッシュメ

50

モリチップなどのメモリチップを用いることができる。なお、図では、半導体装置1に含まれる電子部品として半導体素子20a, 20bを示しているが、他の半導体素子や個別の電子部品（例えば、トランジスタ、ダイオード、抵抗等）が半導体装置に含まれていてもよい。

#### 【0013】

半導体素子20aの下面21a及び電極端子24aは、接着剤30aにより覆われている。接着剤30aには、電極端子24aの下面の一部を露出するピアホール31aが形成されている。同様に、半導体素子20bの下面21b及び電極端子24bは、接着剤30bにより覆われている。接着剤30bには、電極端子24bの下面の一部を露出するピアホール31bが形成されている。接着剤30a, 30bとしては、例えばエポキシ系の接着剤を用いることができる。10

#### 【0014】

封止樹脂40は、半導体素子20a, 20bの上面22a, 22b及び側面23a, 23bを覆っている。また、封止樹脂40は、接着剤30a, 30bの側面を覆っている。この封止樹脂40は、封止樹脂40の下面43は平坦面である。封止樹脂40の材料としては、例えば、熱硬化性を有するエポキシ系の絶縁性樹脂を用いることができる。なお、絶縁性樹脂としては、熱硬化性を有する樹脂に限定されず、感光性を有する絶縁性樹脂を用いることができる。

#### 【0015】

封止樹脂40は、素子シールド体50により被覆されている。素子シールド体50は、第1の素子シールド部（第1のシールド部）51と第2の素子シールド部52とを有している。第1の素子シールド部51は、封止樹脂40の上面41と接し、この上面41の全体を被覆している。第2の素子シールド部52は、封止樹脂40の側面42と接し、この側面42の全体を被覆している。第1の素子シールド部51と第2の素子シールド部52は、金属よりなり、互いに接続されている。20

#### 【0016】

また、素子シールド体50は、半導体素子20a, 20bの間に配設された第3の素子シールド部53を有している。この第3の素子シールド部53は、第1の素子シールド部51から後述する配線構造体60まで延びる板状に形成されている。本実施形態において、第3の素子シールド部53は、第1の半導体素子20aと第2の半導体素子20bとの間を電磁シールドする、つまり電磁的に分離する。この第3の素子シールド部53により、封止樹脂40は、第1の半導体素子20aを被覆する第1の封止部45と、第2の半導体素子20bを被覆する第2の封止部46とに分割される。素子シールド体50の材料としては、銅又は銅合金、ニッケル（Ni）又はニッケル合金、等の導電性の高い金属や初透磁率の高い金属を用いることができる。30

#### 【0017】

配線構造体60は、封止樹脂40の下面43に形成されている。

配線構造体60は、絶縁層61、配線層62、絶縁層63、配線層64、絶縁層65、配線層66を有している。絶縁層61、配線層62、絶縁層63、配線層64、絶縁層65、配線層66は、この順番で封止樹脂40の下面43から下方に向かってこの順番で積層されている。40

#### 【0018】

絶縁層61は、封止樹脂40の下面43と接着剤30a, 30bを覆うように形成されている。配線層62は、絶縁層61の下面に形成された配線パターンと、絶縁層61を貫通して接着剤30a, 30bのピアホール31a, 31b内に形成され電極端子24a, 24bに接続されたピア配線とを有している。絶縁層63は、絶縁層61の下面に、配線層62を覆うように形成されている。配線層64は、絶縁層63の下面に形成されている。配線層64は、絶縁層63を厚さ方向に貫通するピア配線と、そのピア配線を介して配線層62と接続され、絶縁層63の下面に形成された配線パターンとを有している。絶縁層65は、絶縁層63の下面に、配線層64を覆うように形成されている。配線層66は50

、絶縁層 6 5 の下面に形成されている。配線層 6 6 は、絶縁層 6 5 を厚さ方向に貫通するビア配線と、そのビア配線を介して配線層 6 4 と接続され、絶縁層 6 5 の下面に形成された配線パターンとを有している。

#### 【 0 0 1 9 】

配線層 6 2 , 6 4 , 6 6 の材料としては、例えば、銅 ( C u ) や銅合金を用いることができる。絶縁層 6 1 , 6 3 , 6 5 の材料としては、例えば、エポキシ樹脂やポリイミド樹脂などの絶縁性樹脂、又はこれら樹脂にシリカやアルミナ等のフィラーを混入した樹脂材を用いることができる。また、絶縁層 6 1 , 6 3 , 6 5 の材料としては、例えば、ガラス、アラミド、L C P ( Liquid Crystal Polymer ) 繊維の織布や不織布などの補強材に、エポキシ樹脂やポリイミド樹脂等を主成分とする熱硬化性樹脂を含浸させた補強材入りの絶縁性樹脂を用いることもできる。なお、絶縁層 6 1 , 6 3 , 6 5 の材料としては、熱硬化性を有する絶縁性樹脂や感光性を有する絶縁性樹脂を用いることができる。10

#### 【 0 0 2 0 】

配線構造体 6 0 は、配線シールド体 7 0 により囲まれている。つまり、配線シールド体 7 0 は、配線構造体 6 0 の側面に設けられている。図 1 ( c ) に示すように、配線シールド体 7 0 は、枠状に形成されている。なお、図 1 ( a ) において、封止樹脂 4 0 、半導体素子 2 0 a , 2 0 b が省略されている。また、図 1 ( c ) において、絶縁層 6 1 と配線シールド体 7 0 とソルダレジスト層 8 0 とを除く部材は省略されている。

#### 【 0 0 2 1 】

図 1 ( b ) に示すように、この配線シールド体 7 0 は、配線構造体 6 0 に含まれる絶縁層 6 1 , 6 3 , 6 5 の外周部に形成され、これらの絶縁層 6 1 , 6 3 , 6 5 に接し、絶縁層 6 1 , 6 3 , 6 5 を覆っている。配線シールド体 7 0 は、金属よりなる。配線シールド体 7 0 は、素子シールド体 5 0 ( 第 2 の素子シールド部 5 2 ) と接続されている。この配線シールド体 7 0 の側面 7 0 a は、素子シールド体 5 0 に含まれる第 2 の素子シールド部 5 2 の側面 5 2 a と面一となっている。配線シールド体 7 0 の材料としては、銅又は銅合金を用いることができる。20

#### 【 0 0 2 2 】

本実施形態において、配線シールド体 7 0 は、配線構造体 6 0 の積層方向に沿って積層された 3 つの金属部材 7 1 , 7 2 , 7 3 を含む。各金属部材 7 1 , 7 2 , 7 3 は、矩形枠状に形成されている。第 1 の金属部材 7 1 は、素子シールド体 5 0 に含まれる第 2 の素子シールド部 5 2 と接続されている。第 1 の金属部材 7 1 は、絶縁層 6 1 の側面を被覆している。この第 1 の金属部材 7 1 は、絶縁層 6 1 の下面に延びる鍔部 7 1 a を有している。第 2 の金属部材 7 2 は、第 1 の金属部材 7 1 の下面に接続されている。第 2 の金属部材 7 2 は、絶縁層 6 3 の側面を被覆している。第 2 の金属部材 7 2 は、絶縁層 6 3 の下面に延びる鍔部 7 2 a を有している。第 3 の金属部材 7 3 は、第 2 の金属部材 7 2 の下面に接続されている。第 3 の金属部材 7 3 は、絶縁層 6 5 の側面を被覆している。第 3 の金属部材 7 3 は、絶縁層 6 5 の下面に延びる鍔部 7 3 a を有している。このように積層された第 1 ~ 第 3 の金属部材 7 1 ~ 7 3 を含む配線シールド体 7 0 は、各鍔部 7 1 a ~ 7 3 a によって内側に凹凸を有している。このような凹凸は、配線シールド体 7 0 と配線構造体 6 0 ( 絶縁層 6 1 , 6 3 , 6 5 ) との間の密着性を良くする。30

#### 【 0 0 2 3 】

絶縁層 6 5 の下面には、配線層 6 6 の一部と配線シールド体 7 0 を被覆するソルダレジスト層 8 0 が形成されている。ソルダレジスト層 8 0 には、配線層 6 6 の下面の一部を外部接続端子 P 1 として露出する開口部 8 0 X が形成されている。外部接続端子 P 1 には、この半導体装置 1 を基板等に実装するために利用されるバンプ ( 例えはんだバンプ ) が形成される。

#### 【 0 0 2 4 】

ソルダレジスト層 8 0 の材料として、例えば感光性のドライフィルムレジスト又は液状のフォトレジスト ( 例えはノボラック系樹脂やアクリル系樹脂等のドライフィルムレジストや液状レジスト ) 等が用いられる。例えは感光性のドライフィルムレジストを用いる場40

合には、絶縁層 6 5 と配線層 6 6 と配線シールド体 7 0 とを、熱圧着したドライフィルムによりラミネートし、そのドライフィルムをフォトリソグラフィ法によりパターニングして開口部 8 0 X を有するソルダレジスト層 8 0 を形成する。また、液状のフォトレジストを用いる場合にも、同様の工程を経て、ソルダレジスト層 8 0 が形成される。

#### 【 0 0 2 5 】

次に、この半導体装置 1 の作用を説明する。

半導体装置 1 は、半導体素子 2 0 a , 2 0 b を被覆する封止樹脂 4 0 の上面 4 1 と側面 4 2 とが素子シールド体 5 0 により被覆されている。半導体装置 1 の配線構造体 6 0 は、上記の配線層 6 2 , 6 4 , 6 6 と、絶縁層 6 1 , 6 3 , 6 5 を有している。配線層 6 2 , 6 4 , 6 6 は、半導体素子 2 0 a , 2 0 b に接続されている。更に、配線構造体 6 0 の絶縁層 6 1 , 6 3 , 6 5 は、棒状の配線シールド体 7 0 により被覆され、この配線シールド体 7 0 は、素子シールド体 5 0 と接続されている。  
10

#### 【 0 0 2 6 】

配線シールド体 7 0 において露出する側面 7 0 a は、素子シールド体 5 0 の側面 5 2 a と同一平面上に位置しており、面一である。このため、シールドケースを披着するものに比べ、半導体装置 1 を小型化することができる。また、素子シールド体 5 0 の第 1 の素子シールド部 5 1 を、封止樹脂 4 0 の上面 4 1 に接して封止樹脂 4 0 を覆うように形成した。封止樹脂 4 0 は、半導体装置 1 に含まれる半導体素子 2 0 a , 2 0 b を覆うように形成されればよい。このため、半導体装置 1 を薄型化することができる。

#### 【 0 0 2 7 】

また、この半導体装置 1 は、上面及び側面が素子シールド体 5 0 と配線シールド体 7 0 とにより覆われている。つまり、半導体装置 1 は、半導体素子 2 0 a , 2 0 b と配線層 6 2 , 6 4 , 6 6 とがシールド材（素子シールド体 5 0 及び配線シールド体 7 0 ）により電磁的に覆われている。このシールド材は、半導体素子 2 0 a , 2 0 b 及び配線層 6 2 , 6 4 , 6 6 を、半導体装置 1 の外部から電磁的にシールドする。このため、半導体素子 2 0 a , 2 0 b 及び配線層 6 2 , 6 4 , 6 6 への電磁波の影響を低減することができる。また、この半導体装置 1 から外部への電磁波の放射を低減することができる。  
20

#### 【 0 0 2 8 】

素子シールド体 5 0 は、第 3 の素子シールド部 5 3 を有している。この第 3 の素子シールド部 5 3 は、半導体素子 2 0 a と半導体素子 2 0 b との間に配設されている。従って、この第 3 の素子シールド部 5 3 により、半導体素子 2 0 a と半導体素子 2 0 b との間における電磁波の影響を低減することができる。  
30

#### 【 0 0 2 9 】

配線シールド体 7 0 は、内側に凹凸を有している。この凹凸によって、配線シールド体 7 0 の剥離を抑制するとともに、配線シールド体 7 0 と接続される素子シールド体 5 0 の脱落を防止することができる。

#### 【 0 0 3 0 】

次に、上記の半導体装置 1 の製造方法を説明する。

なお、各図の説明に必要な部材について符号を付し、説明しない部材については符号を省略する場合がある。また、説明の便宜上、最終的に半導体装置の各構成要素となる部分には、最終的な構成要素の符号を付して説明する。  
40

#### 【 0 0 3 1 】

##### ( 第 1 の製造方法 )

次に、上記の半導体装置 1 を製造する第 1 の製造方法を説明する。

図 2 ( a ) に示すように、板状の支持体 1 0 0 の上面に、シード層 1 0 1 を形成する。支持体 1 0 0 の材料としては、例えばシリコン、ガラス、金属（例えば、銅）などの剛性の高い板状材料を用いることができる。シード層 1 0 1 の材料としては、例えば銅や銅合金を用いることができる。シード層 1 0 1 は、例えばスパッタ法や無電解めっき法によって形成することができる。

#### 【 0 0 3 2 】

10

20

30

40

50

そのシード層 101 の上面に、所定の位置に開口部 102A, 102B を有するレジスト膜 102 を形成する。開口部 102A, 102B は、図 1 に示す素子シールド体 50 の形状に応じて形成される。詳しくは、素子シールド体 50 に含まれる第 2 の素子シールド部 52 に応じた位置に開口部 102A が形成され、第 3 の素子シールド部 53 に応じた位置に開口部 102B が形成される。

#### 【0033】

レジスト膜 102 の材料としては、例えば電解めっき法やエッチング処理に対して耐性を有する材料を用いることができる。例えば、レジスト膜 102 の材料としては、感光性のドライフィルムレジスト又は液状のフォトレジスト（例えば、ノボラック系樹脂やアクリル系樹脂等のドライフィルムレジストや液状レジスト）等を用いることができる。例えば、ドライフィルムレジストをフォトリソグラフィ法によりパターニングし、上記の開口部 102A, 102B を有するレジスト膜 102 を形成する。10

#### 【0034】

次に、シード層 101 をめっき給電層に使用する電解めっき法（例えば電解銅めっき法）を施し、開口部 102A, 102B 内にめっき層（金属層）を形成する。そして、レジスト膜 102 を例えばアルカリ性の剥離液によって除去する。次いで、不要なシード層 101、つまりレジスト膜 102 の除去により露出するシード層 101 をエッチング（例えばウエットエッチング）により除去する。これにより、図 2 (b) に示すように、支持体 100 の上面に立設された第 2 の素子シールド部 52 と第 3 の素子シールド部 53 が形成される。20

#### 【0035】

図 2 (c) に示すように、支持体 100 の上面に、接着剤 30a, 30b によって、半導体素子 20a, 20b を配置する。接着剤 30a, 30b を、例えば半導体素子 20a, 20b の下面 21a, 21b に塗布し、それらの半導体素子 20a, 20b を支持体 100 の上面に載置する。半導体素子 20a, 20b は、電極端子 24a, 24b が設けられた下面 21a, 21b を下側にしたフェイスダウン状態にて支持体 100 の上面に接着される。

#### 【0036】

図 3 (a) に示すように、支持体 100 の上面に、半導体素子 20a, 20b と第 2 の素子シールド部 52 と第 3 の素子シールド部 53 とを覆うように封止樹脂 40 を形成する30。

#### 【0037】

図 3 (b) に示すように、封止樹脂 40 を薄化し、第 2 の素子シールド部 52 と第 3 の素子シールド部 53 とを露出させる。封止樹脂 40 を薄化する方法として、例えば CMP 法 (Chemical Mechanical Polishing) 等を用いることができる。この工程において、封止樹脂 40 の上面 41 を平滑面とする。

#### 【0038】

図 3 (c) に示すように、封止樹脂 40 の上面 41 にシード層 103 を形成する。シード層 103 の材料としては、例えば銅や銅合金を用いることができる。シード層 103 は、例えばスパッタ法や無電解めっき法によって形成することができる。40

#### 【0039】

次に、シード層 103 の上面に、所定の位置に開口部 104X を有するレジスト膜 104 を形成する。開口部 104X は、図 1 に示す素子シールド体 50 の形状に応じて形成される。詳しくは、素子シールド体 50 に含まれる第 1 の素子シールド部 51 に応じた位置に開口部 104X が形成される。

#### 【0040】

レジスト膜 104 の材料としては、例えば電解めっき法やエッチング処理に対して耐性を有する材料を用いることができる。例えば、レジスト膜 104 の材料としては、感光性のドライフィルムレジスト又は液状のフォトレジスト（例えば、ノボラック系樹脂やアクリル系樹脂等のドライフィルムレジストや液状レジスト）等を用いることができる。例え50

ば、ドライフィルムレジストをフォトリソグラフィ法によりパターニングし、上記の開口部 104X を有するレジスト膜 104 を形成する。

#### 【0041】

次に、シード層 103 をめっき給電層に使用する電解めっき法（例えば電解銅めっき法）を施し、開口部 104X 内にめっき層を形成する。そして、レジスト膜 104 を例えればアルカリ性の剥離液によって除去する。次いで、不要なシード層 103 をエッティング（例えればウエットエッティング）により除去する。これにより、図 4 (a) に示すように、封止樹脂 40 の上面 41 を覆う第 1 の素子シールド部 51 が形成される。この第 1 の素子シールド部 51 は、第 2 の素子シールド部 52 及び第 3 の素子シールド部 53 と接続されている。したがって、第 1 ~ 第 3 の素子シールド部 51 ~ 53 を含む素子シールド体 50 が形成される。10

#### 【0042】

図 4 (b) に示すように、第 1 の素子シールド部 51 を覆う保護層 105 を形成し、支持体 100（図 4 (a) 参照）を除去する。保護層 105 の材料としては、例えは後述するめっき処理やエッティング処理に対して耐性を有する材料を用いることができる。例えは、保護層 105 の材料としては、感光性のドライフィルムレジスト（例えは、ノボラック系樹脂やアクリル系樹脂等のドライフィルムレジスト）等を用いることができる。第 1 の素子シールド部 51 の上面にドライフィルムを熱圧着によりラミネートして保護層 105 を形成してもよい。20

#### 【0043】

図 4 (c) に示すように、封止樹脂 40 の下面 43 を覆う絶縁層 61 を形成する。なお、図 4 (c) は、図 4 (b) に対して上下を反転して示している。そして、絶縁層 61 及び接着剤 30a, 30b に半導体素子 20a, 20b の電極端子 24a, 24b の一部を露出するピアホール 61A を形成し、絶縁層 61 に第 2 の素子シールド部 52 の一部を露出するピアホール 61B を形成する。これらのピアホール 61A, 61B は、例えは CO<sub>2</sub> レーザや UV-YAG レーザ等によるレーザ加工法によって形成することができる。なお、必要に応じてデスマニア処理を行い、残渣（樹脂スミア）を除去する。また、封止樹脂 40 が感光性樹脂を用いて形成されている場合には、例えはフォトリソグラフィ法によって所要のピアホール 61A, 61B を形成するようにしてもよい。30

#### 【0044】

図 5 (a) に示すように、配線層 62 と第 1 の金属部材 71 とを形成する。例えは、絶縁層 61 の表面にシード層を例えはスパッタ法により形成し、そのシード層の上面にレジスト膜を形成する。そのレジスト膜をパターニングして開口部を形成し、シード層をめっき給電層に使用する電解めっき法（例えは電解銅めっき法）を施す。レジスト膜を除去した後、不要なシード層を除去する。このようにして、配線層 62 と第 1 の金属部材 71 とを同時に形成する。その際、図 4 (c) に示すピアホール 61B の上方に位置するレジスト膜の開口を、ピアホール 61B よりも大きく設定することで、金属部材 71 に鍔部 71a（図 1 (b) 参照）が形成される。40

#### 【0045】

図 5 (b) に示すように、絶縁層 63、配線層 64、絶縁層 65、配線層 66 を、上記の絶縁層 61 及び配線層 62 と同様に形成する。そして、第 1 の金属部材 71 と同様に、配線層 64 と同時に第 2 の金属部材 72 を形成し、配線層 66 と同時に第 3 の金属部材 73 を形成する。40

#### 【0046】

図 5 (c) に示すように、絶縁層 65 の上面に、開口部 80X を有するソルダレジスト層 80 を形成する。ソルダレジスト層 80 は、例えは、感光性のソルダレジストフィルムをラミネートし、又は液状のソルダレジストを塗布し、当該レジストをフォトリソグラフィ法により露光・現像して所要の形状にパターニングすることにより得られる。

#### 【0047】

そして、図 5 (b) に示す保護層 105 を除去し、ダイシングブレード等によって切断50

し、図5(c)に示す個片化した半導体装置1を得る。個片化する際、つまり切断の工程において、第2の素子シールド部52の側面と第1～第3の金属部材71～73の側面を面一とする。

#### 【0048】

(第2の製造方法)

次に、上記の半導体装置1を製造する第2の製造方法を説明する。

なお、各図の説明に必要な部材について符号を付し、説明しない部材については符号を省略する場合がある。

#### 【0049】

また、説明の便宜上、最終的に半導体装置の各構成要素となる部分には、最終的な構成要素の符号を付して説明する。

図6(a)に示すように、板状の支持体100の上面に、接着剤30a, 30bによって、半導体素子20a, 20bを配置する。接着剤30a, 30bを、例えば半導体素子20a, 20bの下面21a, 21bに塗布し、半導体素子20a, 20bを支持体100の上面に載置する。半導体素子20a, 20bは、電極端子24a, 24bが設けられた下面21a, 21bを下側にしたフェイスタウン状態にて支持体100の上面に接着される。

#### 【0050】

図6(b)に示すように、支持体100の上面に、半導体素子20a, 20bを覆うように封止樹脂40を形成する。

図7(a)に示すように、封止樹脂40に、支持体100の上面を露出する開口部40A, 40Bを形成する。開口部40A, 40Bは、図1に示す素子シールド体50の形状に応じて形成される。詳しくは、素子シールド体50に含まれる第2の素子シールド部52に応じた位置に開口部40Aが形成され、第3の素子シールド部53に応じた位置に開口部40Bが形成される。

#### 【0051】

開口部40A, 40Bの形成方法として、エッティング法(例えばドライエッティング法)やレーザ加工法を用いることができる。エッティング法の場合、封止樹脂40を覆うレジスト膜を形成し、そのレジスト膜をパターニングして開口部を形成する。その開口部から封止樹脂40をエッティングして開口部40A, 40Bを形成する。レーザ加工法の場合、CO<sub>2</sub>レーザやUV-YAGレーザ等を用いることができる。なお、必要に応じてデスマニア処理を行い、残渣(樹脂スミア)を除去する。

#### 【0052】

図7(b)に示すように、素子シールド体50を形成する。例えば、封止樹脂40の表面にシード層を例えばスパッタ法や無電解めっき法により形成する。そのシード層を覆うレジスト膜を形成し、レジスト膜をパターニングして開口部を形成する。レジスト膜の開口部から、シード層をめっき給電層に使用する電解めっき法(例えば電解銅めっき法)を施し、開口部40A, 40B内に充填されるとともに封止樹脂40の上面を覆うめっき層を形成する。そして、レジスト膜を除去し、不要なシード層を例えばエッティングにより除去して素子シールド体50を形成する。このような方法により、第1～第3の素子シールド部51～53を同時に形成することができる。

#### 【0053】

なお、ペースト充填法を用いて素子シールド体50を形成してもよい。例えば、図7(a)において、封止樹脂40の上面に、所望の位置に開口部を有するレジスト膜を形成する。開口部は、素子シールド体50(図1参照)に応じた位置に形成される。その開口部に導電性ペーストを充填し、導電性ペーストを硬化して図7(b)に示す素子シールド体50を形成する。導電性ペーストとして、例えば銅ペースト、銅や含む合金ペースト等が用いられる。

#### 【0054】

この後の工程は、上記の第1の製造方法における図4(b)から図5(c)に示す工程

10

20

30

40

50

と同様であるため、説明を省略する。そして、この第2の製造方法により、上記の第1の製造方法と同様に、図1に示す半導体装置1が得られる。

#### 【0055】

以上記述したように、本実施形態によれば、以下の効果を奏する。

(1) 半導体装置1は、半導体素子20a, 20bを被覆する封止樹脂40の上面41と側面42とが素子シールド体50により被覆されている。半導体装置1の配線構造体60は、上記の配線層62, 64, 66と、絶縁層61, 63, 65を有している。配線層62, 64, 66は、半導体素子20a, 20bに接続されている。更に、配線構造体60の絶縁層61, 63, 65は、枠状の配線シールド体70により被覆され、この配線シールド体70は、素子シールド体50と接続されている。

10

#### 【0056】

配線シールド体70において露出する側面70aは、素子シールド体50の側面52aと同一平面上に位置しており、面一である。このため、シールドケースを披着するものに比べ、半導体装置1を小型化することができる。また、素子シールド体50の第1の素子シールド部51を、封止樹脂40の上面41に接して封止樹脂40を覆うように形成した。封止樹脂40は、半導体装置1に含まれる半導体素子20a, 20bを覆うように形成されていればよい。このため、半導体装置1を薄型化することができる。

#### 【0057】

(2) 半導体装置1は、上面及び側面が素子シールド体50と配線シールド体70とにより覆われている。つまり、半導体装置1は、半導体素子20a, 20bと配線層62, 64, 66とがシールド材(素子シールド体50及び配線シールド体70)により電磁的に覆われている。このシールド材は、半導体素子20a, 20b及び配線層62, 64, 66を、半導体装置1の外部から電磁的にシールドする。このため、半導体素子20a, 20b及び配線層62, 64, 66への電磁波の影響を低減することができる。また、この半導体装置1から外部への電磁波の放射を低減することができる。

20

#### 【0058】

(3) 素子シールド体50は、第3の素子シールド部53を有している。この第3の素子シールド部53は、半導体素子20aと半導体素子20bとの間に配設されている。従って、この第3の素子シールド部53により、半導体素子20aと半導体素子20bとの間における電磁波の影響を低減することができる。

30

#### 【0059】

(4) 配線シールド体70は、内側に凹凸を有している。この凹凸によって、配線シールド体70の剥離を抑制することができる。

<変形例>

次に、上記実施形態に対する変形例を説明する。

#### 【0060】

なお、以下に示す各変形例において、上記した一実施形態と同じ部材については同じ符号を付してその説明の一部または全てを省略する。

<変形例1>

図8(b)に示すように、半導体装置1aは、半導体装置1は、複数の半導体素子20a, 20b、封止樹脂40、素子シールド体50、配線構造体60a, 60b、配線シールド体120、ソルダレジスト層80を有している。

40

#### 【0061】

配線構造体60aは、半導体素子20aに接続された配線層と絶縁層とを含む。配線構造体60bは、半導体素子20bに接続された配線層と絶縁層とを含む。そして、この変形例1の配線シールド体120は、配線構造体60bを囲むように形成されている。従って、配線シールド体120は、配線構造体60aに含まれ半導体素子20aに接続された配線層と、配線構造体60bに含まれ半導体素子20bに接続された配線層とを電磁的に分離する。

#### 【0062】

50

配線シールド体 120 は、半導体装置 1a の側面に露出する第 1 の配線シールド部 121 と、配線構造体 60a と配線構造体 60b の間に配設された第 2 の配線シールド部 122 を有している。従って、図 8(a) に示すように、本実施形態の半導体装置 1a において、配線構造体 60b は、半導体装置 1b の側面において露出している。

#### 【0063】

図 8(b) に示すように、第 1 の配線シールド部 121 は、素子シールド体 50 に含まれる第 2 の素子シールド部 52 と接続されている。第 2 の配線シールド部 122 は、素子シールド体 50 に含まれる第 3 の素子シールド部 53 と接続されている。

#### 【0064】

図 8(c) に示すように、配線シールド体 120 は、第 1 の配線シールド部 121 と第 2 の配線シールド部 122 とにより矩形の枠状に形成されている。この配線シールド体 120 は、配線構造体 60b を囲むように、つまり半導体装置 1a に含まれる配線構造体を部分的に囲むように形成されている。そして、一点鎖線にて示す素子シールド体 50 において、第 3 の素子シールド部 53 は、二点鎖線にて示すように、素子シールド体 50 の内部を部分的に区画する。

#### 【0065】

この半導体装置 1a では、素子シールド体 50 によって、半導体装置 1a に含まれる半導体素子 20a, 20b を半導体装置 1a の外部と電磁的に分離する。これにより、半導体素子 20a, 20b に対する電磁波の影響、つまり半導体素子 20a, 20b への半導体装置 1a の外部の電磁波の影響を低減し、半導体装置 1a の外部への電磁波の放射を低減することができる。

#### 【0066】

素子シールド体 50 に含まれる第 3 の素子シールド部 53 は、半導体素子 20a と半導体素子 20b とを電磁的に分離する。そして、配線シールド体 120 は、配線構造体 60a と配線構造体 60b、つまり半導体素子 20a に接続された配線層と、半導体素子 20b に接続された配線層とを電磁的に分離する。これにより、半導体装置 1a の内部において、半導体素子 20b 及び半導体素子 20b に接続された配線層に対する電磁波の影響、つまり、半導体素子 20b 及び半導体素子 20b に接続された配線層への電磁波を低減し、半導体素子 20b 及び配線層から他の部分への電磁波の放射を低減することができる。

#### 【0067】

第 2 の配線シールド部 122 は、配線構造体 60a と配線構造体 60b の間に配設されている。この第 2 の配線シールド部 122 は、上記実施形態の配線シールド体 70 と同様に鍔部を有している。つまり、第 2 の配線シールド部 122 は、配線構造体 60a に向かって凹凸状に形成されるとともに、配線構造体 60b に向かって凹凸状に形成されている。このような形状によって、剥離等を防ぐことができる。

#### 【0068】

##### <変形例 2>

図 9 に示すように、この半導体装置 1b は、柱状に形成された複数の配線シールド体 130 を有している。この変形例 2 において、配線構造体 60 は、半導体装置 1b の側面において、部分的に露出している。

#### 【0069】

この配線シールド体 130 は、上記の一実施形態の配線シールド体 70 と同様に、第 1, 第 2, 第 3 の金属部材 131, 132, 133 を含む。複数の配線シールド体 130 は、メッシュ状のシールド部材と同様の効果を奏する。つまり、複数の配線シールド体 130 は、その間隔に応じて所望の周波数の電磁波を低減する。従って、このような半導体装置 1b は、上記実施形態と同様に、半導体装置 1b に含まれる半導体素子及び配線層に対する電磁波の影響を低減することができる。

#### 【0070】

##### <変形例 3>

図 10 に示すように、半導体装置 1c は、複数の半導体素子 20a, 20b、封止樹脂

10

20

30

40

50

40、素子シールド体50、配線構造体60、配線シールド体70、ソルダレジスト層80を有している。半導体素子20a, 20bの側面23a, 23bが封止樹脂40により覆われている。そして、半導体素子20a, 20bの上面22a, 22bは、素子シールド体50の第1の素子シールド部51に接続されている。この半導体装置1cでは、半導体素子20a, 20bの熱が素子シールド体50に対して直接伝達され、半導体装置1cの外部へと放出される。このように、素子シールド体50は、半導体素子20a, 20bの熱を放熱する放熱体として機能する。

#### 【0071】

尚、上記実施形態及び各変形例は、以下の態様で実施してもよい。

・上記実施形態において、第3の素子シールド部53（図1（b）参照）が省略されて10もよい。また、複数の第3の素子シールド部53を設けるようにしてもよい。

#### 【0072】

・上記の変形例1において、第3の素子シールド部53により区画する領域を適宜変更してもよい。

・上記実施形態と各変形例とを適宜組み合わせて実施してもよい。例えば、図9に示す半導体装置1bにおいて、第2の金属部材132を一実施形態における第2の金属部材72と同様に、絶縁層を囲む枠状に形成してもよい。

#### 【0073】

また、上記実施形態のように、配線構造体60を囲む配線シールド体70と、変形例1のように絶縁層を部分的に囲む第2の配線シールド部122を組み合わせて実施してもよい。

20

#### 【符号の説明】

#### 【0074】

1, 1a～1c 半導体装置

20a, 20b 半導体素子（電子部品）

40 封止樹脂

50 素子シールド体

51 第1の配線シールド部（第1のシールド部）

52 第2の配線シールド部（第2のシールド部）

53 第3の配線シールド部（第3のシールド部）

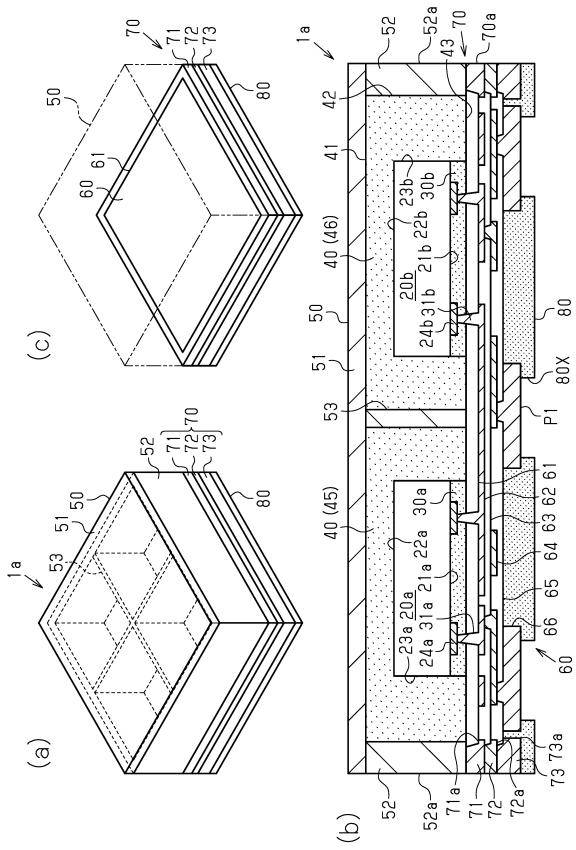
30

60, 60a 配線構造体

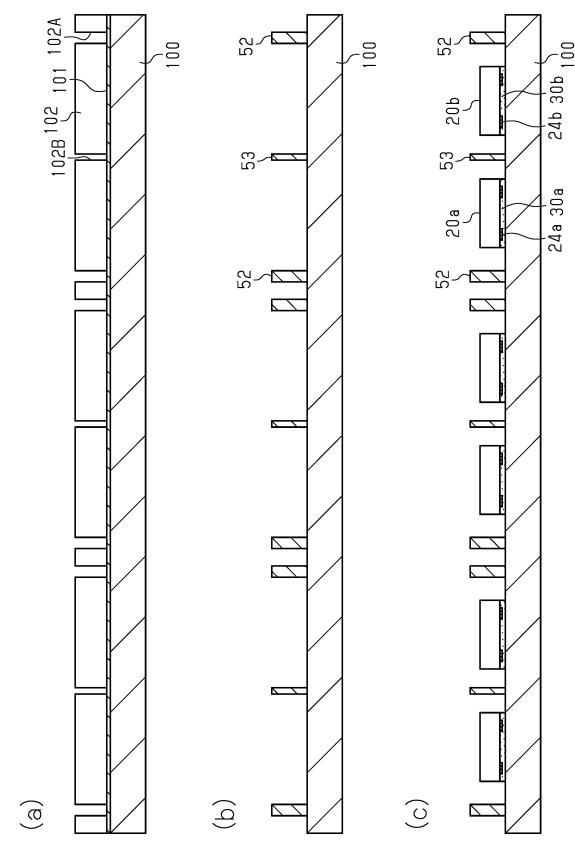
70, 120, 130 配線シールド体

80 ソルダレジスト層（保護絶縁層）

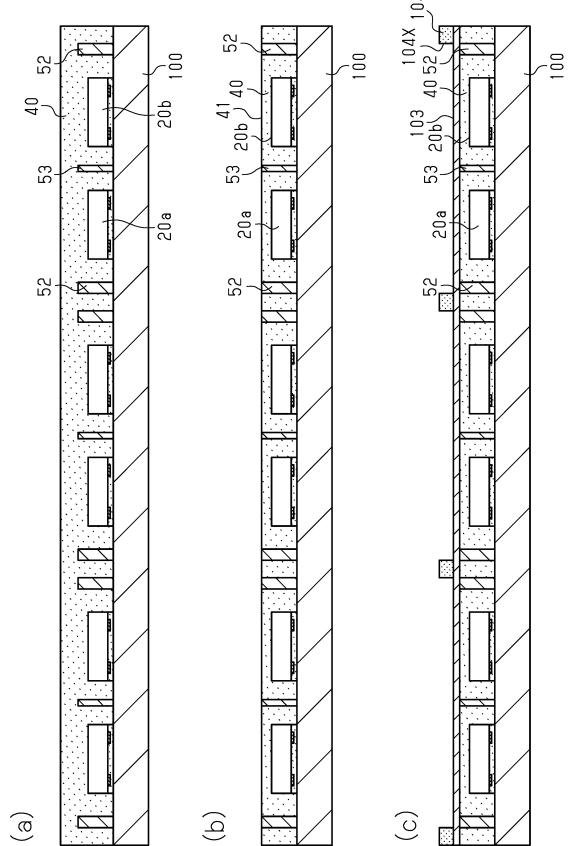
【図1】



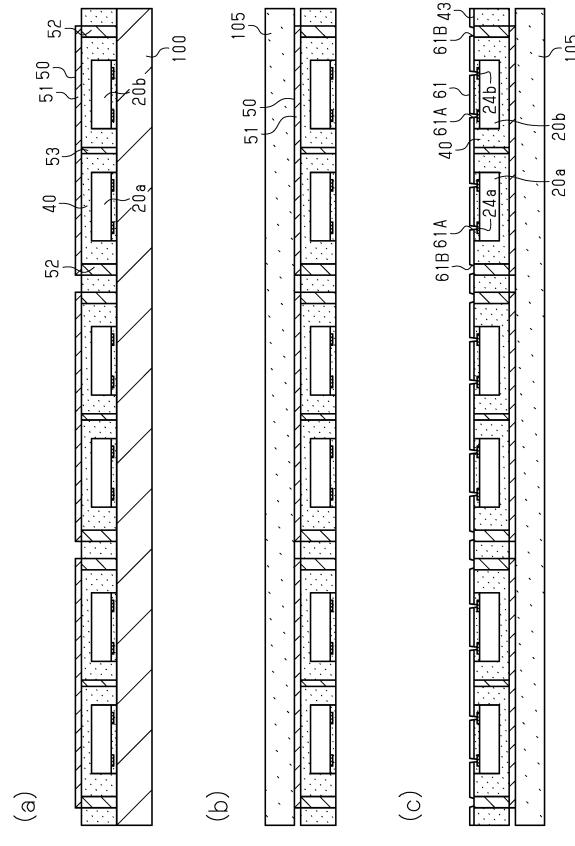
【図2】



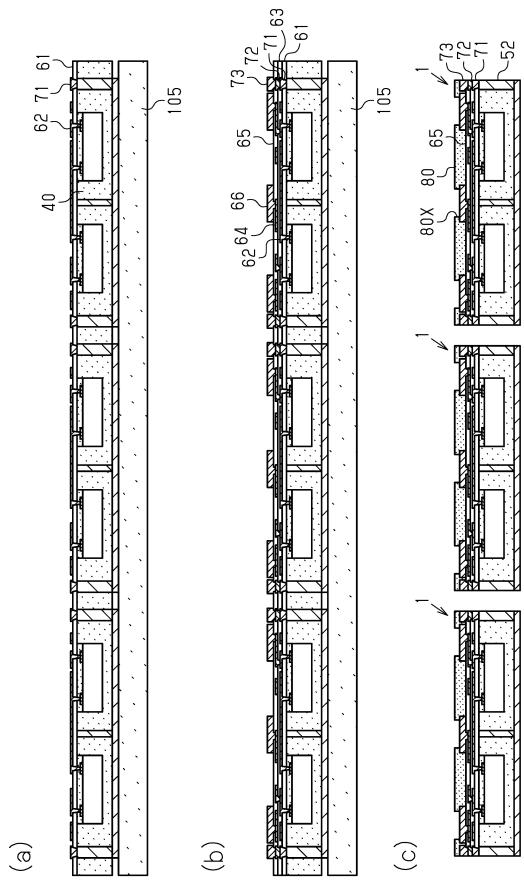
【図3】



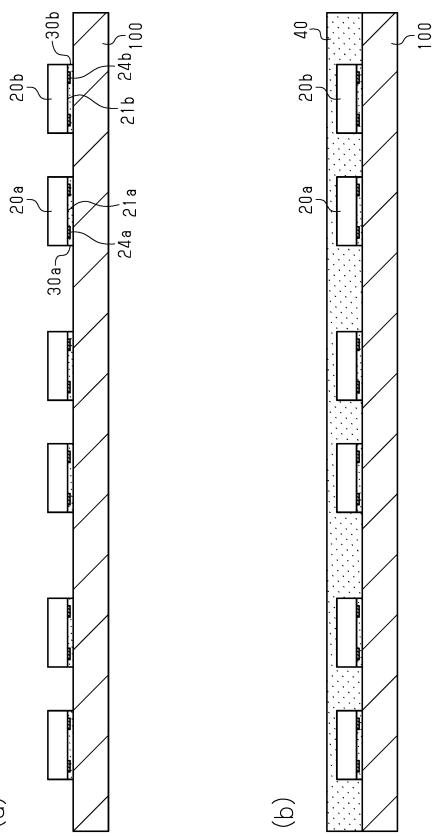
【図4】



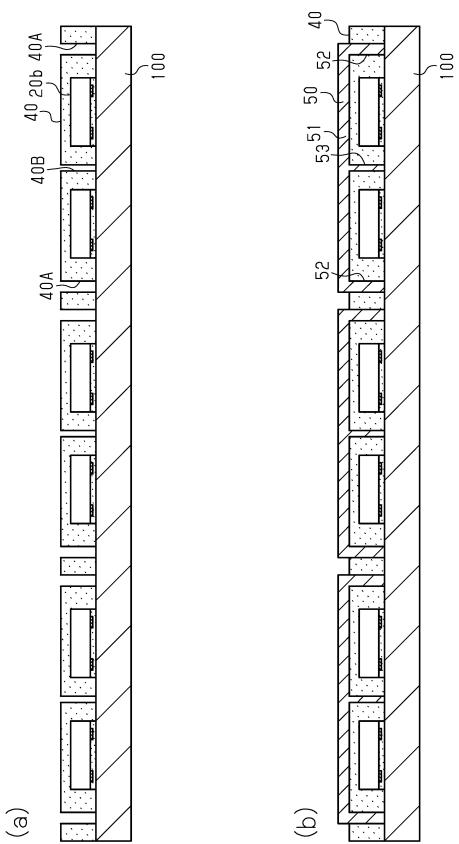
【図5】



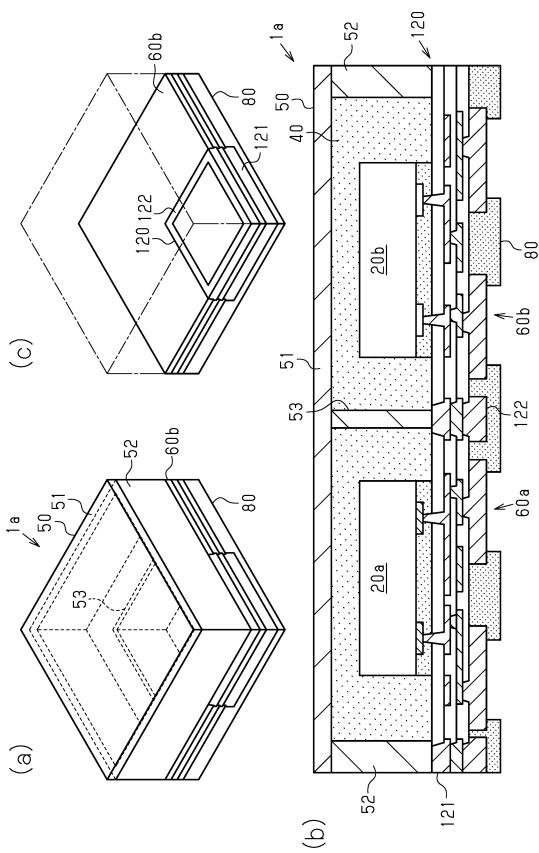
【図6】



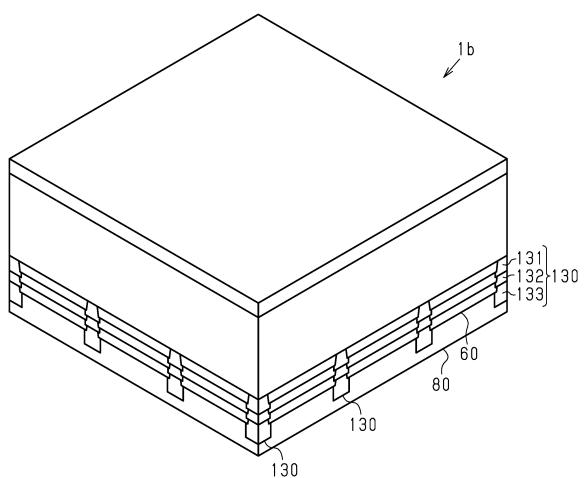
【図7】



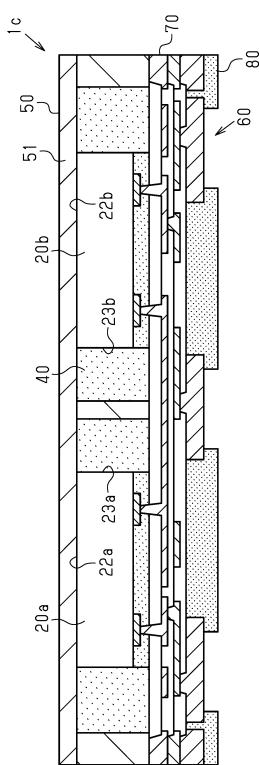
【図8】



【図9】



【図10】



---

フロントページの続き

(56)参考文献 特開2009-218484(JP,A)  
特開2014-203881(JP,A)  
国際公開第2015/194435(WO,A1)  
特開2007-157891(JP,A)  
特開2006-294701(JP,A)  
特開2012-190960(JP,A)  
国際公開第2008/136251(WO,A1)

(58)調査した分野(Int.Cl., DB名)

H01L 21/54 - 21/56  
H01L 23/00 - 23/04  
H01L 23/06 - 23/31