

公告本

399333

399333

申請日期	85.9.19
案 號	85111483
類 別	1016 29/4 31/10

(以上各欄由本局填註)

A4
C4
修正
修正本(87年2冊)
補充

發 明 專 利 說 明 書

一、發明 名稱	中 文	受光元件
	英 文	LIGHT-RECEIVING ELEMENT 受光素子
二、發明 創作人	姓 名	1.福永 直樹 2.久保 勝
	國 籍	皆日本
	住、居所	1.日本國奈良縣天理市前裁町39-3-202 2.日本國奈良縣北葛城郡廣陵町平尾688-5
三、申請人	姓 名 (名稱)	日商夏普股份有限公司
	國 籍	日本
	住、居所 (事務所)	日本國大阪府大阪市阿倍野區長池町22番22號
	代 表 人 姓 名	辻 晴雄

經濟部中央標準局員工消費合作社印製

裝 訂 線

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6
B6

本案已向：

國(地區)	申請專利，申請日期：	案號：	， <input type="checkbox"/> 有	<input type="checkbox"/> 無主張優先權
日本	1995.9.26	7-248142		<input checked="" type="checkbox"/>
日本	1996.6.26	8-166284	<input checked="" type="checkbox"/>	

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部中央標準局員工消費合作社印製

五、發明說明(1)

發明背景

1. 發明領域：

本發明係關於將供處理光電子轉換信號之電路被整合在一起之電路整合型受光元件。更特別者，本發明係關於供改善諸如供使用於拾取光學訊號之分割型光二極體元件及類似物之受光元件應答速度之構造。

2. 相關技藝之敘述：

到目前為止光學訊號之拾取包含CD-ROM，數位影像光碟(DVD)及類似物等各種種類之光碟裝置。在近年，CD-ROM裝置已被更積極而迅速地開發，以致於具有極高之應答速度。目前具有4x至6x應答速度(即，應答速度為正常應答速度4至6倍)之CD-ROM裝置已上市。另外，具有8x至12x應答速度之CD-ROM裝置已被開發完成並將於最近商品化。另一方面，DVD亦已大量開發中。於DVD中，其有可能以接近高達如CD-ROM之6倍之應答速度存取儲存在其中之資訊。而極可能在不久的將來具有應答速度為目前市售DVD之二倍之DVD將被開發完成。

另外，此類光碟裝置目前需要處理儲存動畫及類似資料所需之大量資訊。由於此等情況，實現高應答速度之光學訊號存取為一迫切性工作目標。

分割型光二極體元件(其中受光區域被分割成多個光檢測區域)習知上均使用作為供光學訊號拾取裝置之信號檢測元件。

因為近年來更小尺寸而高性能之光碟裝置已被提出，減

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

五、發明說明(2)

少光學訊號拾取裝置之尺寸與重量變得越來越具重要性。為實現此類型光學訊號拾取裝置，一種光學組件已被提出，其中產生循軌光束功能，光束分歧功能與產生誤差信號功能被整合在全像元件中而與一雷射二極體與一分割型光二極體元件被配置在同一套件內。

第7圖以圖示顯示在光學訊號拾取裝置中之此類光學系統1000之典型配置。在本文中，將簡單說明光學系統1000如何檢測信號之原理。

自雷射二極體110發射之光係入射於具有一繞射柵120與一全像片130之一全像元件上(第7圖並未繪示元件之外部造型)，繞射柵120與全像片130則分別形成於全像元件之下表面與上表面上。自雷射二極體110發射之光係由形成於全像元件下表面之繞射柵120所分離而產生一循軌光束。循軌光束係分裂為三束光束，其包括兩束次光束供用於循軌及一主要光束供讀取資訊信號。然後，光束被傳送經過形成在全像元件上表面之全像片130以作為零次光束，經由準直儀透鏡140轉換成平行光束然後藉接物鏡150聚光在光碟160上。

聚光被調變且被形成在光碟160上之小凹痕所反射；穿透經接物鏡150與準直儀透鏡140；然後由全像片130繞射以致於被導引為一次繞射光束入射在分割型光二極體元件170上，在其上製有五個分割之光檢測光二極體區D1至D5(在本文以下，簡化參照為"光檢測區")。於此狀況下，分割之光二極體元件170之功能為光學訊號拾取裝置之光學系統

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

頁

五、發明說明 (3)

1000中之受光元件。

全像片130包含兩個分別具有不同繞射週期之區域。當主要光束之反射光束入射在兩個區域之一時，光束被聚光在介於檢測光區D2與D3間之線性隔離區。另一方面，當主要光束之反射光束入射在全像片130上時，光束被聚光在檢測光區D4上。兩束次光束之反射光束分別被聚光在光檢測區D1與D5上。

在光學系統1000中，主要光束入射在分割型光二極體元件170上之位置依在全像片130及光碟160間距離之差異沿著垂直於光檢測區D2及D3之縱方向之方向移動。於主要光束聚焦於光碟160上之情況下，其中之反射光束係入射在介於光檢測區D2與D3間之隔離區。因此，假設分割型光二極體元件170之光檢測區D1至D5之輸出分別以S1至S5表示，聚焦誤差信號FES根據以下方程式而得：

$$FES = S2 - S3。$$

另一方面，循軌誤差係藉所謂三光束法予以檢測。因為供循軌束次光束分別聚光在光檢測光區D1與D5上，循軌誤差信號TES根據方程式 $TES = S1 - S5$ 而得，因此當循軌誤差信號TES為零時，主要光束正確地被定位於主要光束所照射到之目標軌跡。

另外，一複製之信號RF被提供作為拾取主要光束之反射光束之光檢測光區D2至D4之輸出之總合，其係依方程式： $RF = S2 + S3 + S4$ 而得。

圖8顯示光系統1000之分割型光二極體元件170之平面圖。

(請先閱讀背面之注意事項再填寫本頁)

表

訂

東

五、發明說明 (4)

於分割型光二極體元件170中，五個光檢測區D1至D5被形成在一狹長區域之內，如以上所述。此外，如圖8所示由所有光檢測區D1至D5所共用之一對陽極電極172a與172b及相對於五個光檢測區D1至D5之五個陰極電極174a至174e，被配置以致於圍繞在光檢測區D1至D5所在之區域。

分割型光二極體元件170之外形由光學系統1000所決定。如圖8所示所有光檢測區D1至D5呈現狹長之外形。其原因如下。

於組合光學系統1000時，在雷射二極體110與分割型光二極體元件170被裝入套件之後，具有全像片130與繞射柵120之全像元件被粘附在套件之上表面。於此組合時，誤差可能會由於雷射二極體110與分割型光二極體元件170之對位而形成。此外，雷射二極體110之振動波長不僅依其個別產品而可變且按照溫度之變化而可變。基於此等理由，繞射光之繞射角度被改變，因此繞射光之入射位置偏差某些程度。爲了處理此類問題，分割型光二極體元件170之受光平面如圖8所示沿著Y方向即，沿著繞射光按照繞射角度改變而入射之位置之方向，需要具有一較長之邊。

另一方面，在如圖8所示之X方向，繞射光之繞射角度並不受振動波長之改變而影響，其係由於在個別產品中雷射二極體110振動波長之改變或溫度變化所致之振動波長之改變。另外，當雷射二極體110與分割型光二極體元件170對位而造成誤差時可藉轉動粘著在套件上表面之全像元件予以補償。因此，分割型光二極體元件170之受光平面沿著X

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明(5)

方向不需要具有較長之一邊。反之，若入射時沿著X方向而相互平行之三光束之相鄰光束間之距離夠大時，則不易調整置於光碟裝置中之光學存取裝置之位置。因此，關於X方向，光檢測區D1至D5之寬度與在光檢測區D1至D5間之隔離區之諸寬度需變小。

根據以上之說明，分割型光二極體元件170之外形必須加長。

圖9顯示一習知光檢測分割型光二極體元件170之剖視圖圖示，其係沿著如圖8所示之IX-IX線觀察。可注意到於連接金屬線路之處理步驟之諸個別步驟中所形成包含之多層線路，保護膜及類似物件之各種組件於圖9中均予省略。

在以下之本文中，製造分割型光二極體元件170之方法將參考圖10A至10D之剖視圖舉實例予以說明。於圖9與圖10A至10D中，相同之組件係參考相同之編號。

首先，P型嵌埋擴散區域2被形成於P型半導體基質1之表面附近區域其係將作為供光檢測區D1至D5彼此隔離之隔離區(第10A圖)。

接著，如圖10B所示，一N型磊晶成長層4(在下文簡稱"N型磊晶層")形成覆蓋於P型半導體基質1之全部表面。然後，P型隔離擴散區域5分別形成於N型磊晶層4對應於P型嵌埋擴散區域2之內側區域。所製成之P型隔離擴散區域5係垂直延伸自N型磊晶層4之表面達到P型半導體基質1之上表面(或P型嵌埋擴散區域2之表面)。結果，N型磊晶層4被分割成多個電氣隔離之N型半導體區域，以致個別光檢

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明 (6)

測區 D1 至 D5 被形成如圖 10C 所示 (雖然第 10C 圖並未繪示光檢測區 D4)。

然後，如圖 10C 所示，P 型擴散層 6 係形成於 N 型磊晶層 4 之介於在右端之 P 型隔離擴散區域 5 與在左端之 P 型隔離擴散區域 5 間表面區域，如此以致於覆蓋至少一部份 P 型隔離擴散區域 5 之上表面作為個別之光檢測區 D1 至 D5 之隔離區。

接著如圖 10D 所示，當 P 型擴散層 6 形成時形成於 P 型擴散層 6 與 N 型磊晶層 4 之表面上之氧化膜 7 之部份其所相對在 P 型擴散層 6 表面上之受光區域被移除，且氮化物膜 8 被形成於其上以取代上述之半導體基質 1。氮化物膜 8 之厚度被設定為與雷射二極體之波長匹配以使其具有抗反射膜之功能。

接著，電極窗經由氧化膜 7 與氮化物膜 8 而設置。然後電極線路 9a 被製成，同時地，金屬膜 9 被形成於氮化物膜 8 之部份表面，在其上不會照射到光信號，因此獲得如圖 9 所示之分割型光二極體元件 170 之結構。另一方面，信號處理區 (未示出) 藉實施一般之雙極 IC 製程被形成於半導體基質 1 之上。

於個別之光檢測區 D1 至 D5 中，當一反向偏壓被施加於其上時，一空乏層 (DEPLETION LAYER) 11 如圖 9 所示係形成於基質 1 之表面附近。

於分割型光二極體元件 170 中，在光檢測區 D1 至 D5 相互間所鄰接之每一隔離區中之 P-N 連接係以 P 型擴散層 6 所覆

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明 (7)

蓋。結果，縱使氮化物膜8直接形成於分割型光二極體元件170之表面上，諸如連接漏損之增加等問題並不會發生。所以，由光碟160所反射光之聚光束（在以下本文中，此類反射光將參照為"繞射光"；因為反射光亦被全像片130所繞射）即使是在介於光檢測區D2及D3間之隔離區中也不會有太多之受光平面之反射，其中聚光束實際上為入射光。結果，分割型光二極體170之敏感性可獲改善。

此外，因為金屬膜9被形成於繞射光束不會入射到之區域（在此情況下即，介於光檢測區D1與D2間之隔離區與介於光檢測區D3與D5間之隔離區），分割型光二極體元件170更少有可能被迷走光或類似光線等所影響，因此分割型光二極體元件170之S/N比率可被改善。

高速操作為必要之需求，特別是在供處理複製信號RF之光檢測區D2，D3與D4。於光束被照射在介於此等光檢測區D2與D3間之隔離區之場合，特別是分割型光二極體元件170之截止頻率比較於光束被照射在個別光檢測區中心之場合呈現降低。

實驗結果證明分割型光二極體元件170之截止頻率降低如圖11A與11B所示。圖11A係顯示圖9中所示之分割型光二極體元件170之光檢測區D2與D3附近之剖視圖。另一方面，圖11B係代表分割型光二極體元件170之截止頻率與光束位置之依存性之圖示。於圖11B中，橫座標代表繞射光束於光檢測區D2與D3附近之位置，而縱座標代表在個別位置之截止頻率 f_c (MHz)。如圖11B所示，當光束被定位於介於光檢

(請先閱讀背面之注意事項再填寫本頁)

表

訂

象

五、發明說明 (8)

測區 D2 與 D3 間之隔離區附近時截止頻率 f_c 會降低。

於此情況下，P 型半導體基質 1 之比阻抗被設定為 15 歐姆公分且在反向偏壓被施加於光二極體元件 170 之條件下截止頻率被設定為 1.5V 且負載阻抗被設定為 380 歐姆。另一方面，因為使用於 CD-ROM 之光之波長 λ 為 780 毫微米而使用於 DVD 之光之波長 λ 為 635 毫微米，相當於此等兩波長之光二極體元件之截止頻率被測量得如實驗之結果。

如圖 11B 所示，因為在具有 780 毫微米波長之光照射在隔離區之時，元件之應答速度相當於為數 MHz 等級之截止頻率，因特性之故元件可在 4x 之 CD-ROM 光碟裝置之中操作。然而，元件無法在與具有 6x 或更高應答速度之 CD-ROM 匹配操作。

另外，因為在具有 635 毫微米波長之光照射在隔離區之時，元件之應答速度相當於截止頻率 20-奇 MHz 被照射在隔離部分，元件可在具有正常應答速度之 DVD 中操作。然而，因為 2x DVD 需要具有 30 MHz 或更高之截止頻率之光二極體元件，具有如圖 9 所示元件結構之分割型光二極體元件不能與 2x DVD 匹配操作。

在光束照射在介於光檢測區 D2 與 D3 間之隔離區之狀態係藉利用一裝置予以模擬分析。結果，其被獲得光學載子造成在隔離區中 P 型嵌埋擴散區域 2 附近之繞行路徑以使到達介於 N 型磊晶層 4 與 P 型半導體基質 1 間之連接區。當光學載子依循此繞行路徑時，光學載子之擴散移動距離變成較長，因此引起上述截止頻率降低。

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明(9)

此外，如圖11B所示差異存在於相當於具有780毫微米波長之光之應答速度與相當於具有635毫微米波長之光之應答速度間，因為光之穿透深度（即光進入基質之穿透深度）係隨其中之波長而改變。具有635毫微米波長之光具有更令人滿意之應答特性，因為光具有較短穿透深度與較短擴散移動距離之光學載子。

圖12顯示在相當於介於光檢測區D2與D3間之隔離區之P型嵌埋擴散區域2內及在隔離區附近所獲得電流路徑之模擬結果，其中電流方向以箭頭表示。作為光學載子以相反方向朝圖12箭頭所示之方向移動。

另外，圖13係顯示在介於鄰接之光檢測區間之隔離區內之P型隔離擴散區域5於深度方向之位能分佈之圖示。如圖13所示，位能分佈之功能係作為電子或在基質1中朝向其表面區域移動光學載子之位能障礙。所以，如圖12所示光學載子移動同時造成繞行P型嵌埋擴散區域2之路徑。

如以上所述，一般使用於P型半導體基質1之比阻抗約15歐姆公分。因此，如圖9所示在反向偏壓被施加於光檢測光二極體區而構成個別之檢測區係1.5V之場合中，P型嵌埋擴散區域2之深度 X_j 係約2.5微米，反之空乏層11之深度 X_d 不大於約1.7微米。結果，光學載子運行約10-奇微米之距離同時造成一繞行路徑，如圖12所示。

發明概述

本發明之受光元件包含：第一導電型半導體基質；在第一導電型半導體基質之表面上之特定區域所形成之第二導

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明 (10)

電型之第一半導體層；及至少一種第一導電型之半導體區域以使其自第二導電型之第一半導體層之上表面延伸至第一導電型之半導體基質表面，因而將第二導電型之第一半導體層分割成爲多個第二導電型之半導體區域。於受光元件中，第一導電型之半導體基質之比阻抗被設定在特定之範圍內以使其在施加反向偏壓下第一導電型之半導體基質中所形成之空乏層之深度 X_d 與自第一導電型之半導體區域擴散進入第一導電型之半導體基質中之擴散深度 X_j 之間滿足 $X_d \geq X_j$ 之條件式。

於一具體實例中，第二導電型之多個第二半導體區域被嵌埋在第一導電型之半導體基質內以使其相當於多個各自分割之第二導電型半導體區域。

於另一具體實例中，一特定之電路元件被形成於異於第一導電型之半導體基質之表面上特定區域之區域。

於另一具體實例中，供檢測信號光之光檢測光二極體區係由每一個第二導電型之多個分割之半導體區域與相當於在第二導電型之半導體區域下之第一導電型之半導體基質區域所製成。

於另一具體實例中，第一導電型之半導體基質之比阻抗係介於約30歐姆公分至約1000歐姆公分。

於另一具體實例中，受光元件具有約14 MHz或更高之應答速度。

於另一具體實例中，受光元件具有約30 MHz或更高之應答速度。

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (11)

以下茲說明本發明所可達到之功能或效果。

藉增加第一導電型半導體基質之比阻抗其中光係照射在分割型光二極體元件之隔離區上，所欲製作之空乏層之寬度（及或深度）可予增加。結果，空乏層之下端可被定位於比P型嵌埋擴散區域之下端更深之位置。結果，雖然光學載子移動同時造成繞行具有習知結構之分割型光二極體裝置之P型嵌埋擴散區域之路徑，根據本發明此類光學載子之繞行路徑可被壓制因而擴散移動距離可被縮短。因此，分割型光二極體元件之應答速度與截止頻率特性可被改善。

因此，本發明在本文中所述者可使在諸如分割型光二極體元件，特別是使用於供光學資訊存取之包含全像元件之光學系統中將光束照射在介於鄰接之光檢測區間之隔離區，以增加受光元件之應答速度之優點變為可能。

本發明之此項與其它優點將在彼等熟練此方面技藝者參考附圖而閱讀和了解以下詳細敘述後變得清楚明白。

圖示之簡單說明

圖1係顯示本發明之第一實例中之受光元件之結構剖視圖。

圖2係顯示本發明之第二實例中之受光元件之結構剖視圖。

圖3A至3D係列於圖2中之受光元件之個別製造步驟之剖視圖。

圖4A係列於圖2中之受光元件之部份剖視圖，而圖4B係列於圖2中之受光元件之截止頻率與光束位置之依存性。

（請先閱讀背面之注意事項再填寫本頁）

表

訂

五、發明說明 (12)

圖5係顯示裝置實施將光束照射在列於圖2中之受光元件介於光檢測區間之隔離區之附近上之狀態模擬結果之圖示。

圖6係顯示本發明之第二實例中之受光元件之結構剖視圖。

圖7係顯示使用全像元件之光學資料拾取裝置之光學系統之投影圖示。

圖8係如圖7所示光學資料拾取裝置之光學系統所使用之習知受光元件之平面圖。

圖9係圖8中所示之受光元件沿著IX-IX線觀察之剖視圖。

圖10A至10D係列於圖9中之習知受光元件之個別製造步驟之剖視圖。

圖11A係列於圖9中之習知受光元件之剖視圖，而圖11B係列於圖9中習知受光元件之截止頻率與光束位置之依存性圖示。

圖12係顯示裝置實施將光束照射在列於圖9中之受光元件介於光檢測區間之隔離區之附近上之狀態模擬結果之圖示。

圖13係顯示於圖9所示之習知受光元件介於光檢測區間之隔離區附近之位能分佈。

圖14A與14B舉例說明於第一實例中，當P型半導體基質之比阻抗為約50歐姆公分時光二極體元件之應答速度：圖14A係顯示於圖1中所示之分割型光二極體元件100之光檢

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明 (13)

測區 D2 及 D3 附近之結構剖視圖；而圖 14B 係表示分割型光二極體元件 100 之截止頻率與光束位置依存性之圖示。

圖 15A 與 15B 舉例說明於第二實例中當 P 型半導體基質之比阻抗為約 50 歐姆公分時光二極體元件之應答速度；圖 15A 係顯示於圖 6 中所示之分割型光二極體元件 250 之光檢測區 D2 及 D3 附近之結構剖視圖；而圖 15B 係表示分割型光二極體元件 250 之截止頻率與光束位置依存性之圖示。

圖 16 係顯示本發明之第三實例之受光元件之剖視圖，其中電路整合型受光元件 300 不僅是分割型光二極體元件且信號處理器被配置在相同之基質上。

圖 17 係顯示本發明之第三實例之受光元件之剖視圖，其中電路整合型受光元件 400 不僅是分割型光二極體元件且信號處理器被配置在相同之基質上。

較佳具體實例之敘述

實例 1

在以下本文中，分割型光二極體元件 100，即本發明之第一實例之受光元件將參考圖示而予以描述。

圖 1 係分割型光二極體元件 100 之剖視圖。可注意到於連接金屬線路之處理步驟之諸個別步驟中所形成包含之多層線路，保護膜及類似物件之各種組件於圖 1 中均予省略。

於分割型光二極體元件 100 中，N 型磊晶層 4 被形成於 P 型半導體基質 1 之上，例如矽基質。於 N 型磊晶層 4 中，多個 P 型隔離擴散區域 5 被形成以使其自 N 型磊晶層 4 之表面垂直延伸。於半導體基質 1 之表面區域中，多個 P 型嵌埋擴散區域

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明 (14)

2在個別位置被形成以使其面對P型隔離擴散區域5。N型磊晶層4藉此等擴散區域2與5被分割成多個區域。供檢測光訊號之多個光檢測區(或光檢測光二極體區)D1至D5(雖然D4未列於圖1中)在藉此方法及在基質1下之相當部份分割N型磊晶層4所獲個別之N型半導體區域被製得。

於每一光檢測部分D1至D5中,當反向偏壓被施加於其上時,空乏層21被形成於基質1之表面之附近。在本文中,根據本發明之分割型光二極體元件100係不同於習知之分割型光二極體元件170,其中元件100之結構係空乏層21之下端位於比相當於P型嵌埋擴散區域2之下端更深之基質1之位置。

因為製造分割型光二極體元件100之方法基本上相同於參考圖10A至10D所描述之習知分割型光二極體元件170之製法,其中之詳細敘述在本文中將省略。

根據本發明之分割型光二極體元件100與習知分割型光二極體元件170之最大不同在於P型半導體基質1之比阻抗。更特別地,於根據本發明之分割型光二極體元件100中,P型半導體基質1之比阻抗被設定以使其滿足以下之關係:

$$X_d \geq X_j$$

其中 X_d 代表在施加反向偏壓至分割型光二極體元件100之光檢測區D1至D5時空乏層21擴充至基質1之表面區域之深度而 X_j 代表自P型嵌埋擴散區域2擴散進入P型半導體基

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明 (15)

質1中之擴散深度(參考圖1)。

藉設定在施加反向偏壓至光檢測區D1至D5時空乏層21擴充至基質1之表面區域之深度 X_d 等於或較P型嵌埋擴散區域2之擴散深度 X_j 為深，繞行之光學載子之擴散移動距離可被縮短。結果，將光束照射在介於鄰接之光檢測區間之隔離區上時截止頻率之特性可被改善。

P型半導體基質1之比阻抗較佳設定於自約30歐姆公分至約1000歐姆公分之範圍內，而更佳為自約50歐姆公分至約500歐姆公分之範圍內。

例如，藉設定P型半導體基質1之比阻抗為約50歐姆公分，於此情況下，P型嵌埋擴散區域2之擴散深度 X_j 係約2.5微米而施加於光檢測區之反向偏壓係約1.5V，空乏層21之深度變成約3.2微米且可比P型嵌埋擴散區域2之擴散深度 X_j (=2.5微米)更深。空乏層21之深度可藉如圖1所示之此方式顯著增加，因此在介於光檢測區D2與D3間之隔離區內之光學載子之擴散移動距離可被縮短且在隔離區內之截止頻率可被增加。

圖14A及14B舉例說明當P型半導體基質1之比阻抗係約50歐姆公分時於第1實例中之光二極體元件100之應答速度。圖14A係顯示如圖1所示之分割型光二極體元件100之光檢測區D2至D3附近之結構。另外圖14B係代表分割型光二極體元件100之截止頻率與光束位置之依存性。於圖14B中，橫座標代表繞射光之光束於檢測區D2及D3附近之位置，而縱座標代表相對於個別光束位置之截止頻率 f_c

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 ()
16

(MHz)。與彼等使用於習知分割型光二極體元件170參考圖11A與11B所描述之相同測量方法與條件被使用於本文中。

如圖14B所示，因為對應於具有780毫微米波長之光，分割型光二極體元件100之隔離區之應答速度為約14 MHz，其可能可確保光二極體元件之高性能而使得元件可與6x或8x之CD-ROM匹配操作。

另外，因為對應於具有635毫微米波長之光，元件之隔離區之應答速度高達約30 MHz，光二極體元件可滿足2x DVD之性能需求。

所以，藉設定基質之比阻抗於滿足 $X_d \geq X_j$ 關係式之範圍內，可提供可應用於6x至8x CD-ROM及2x DVD之光二極體元件。

如以上所述者，基質之比阻抗如變成較高，空乏層21可被擴展至更大之程度且光學載子之移動距離可進一步被縮短，因此可實現光二極體元件具較高應答速度。空乏層21之深度範圍可自約3微米至約40微米。

於將半導體基質1之比阻抗設定在範圍自約30歐姆公分至約1000歐姆公分之場合，以下之晶體成長方法可被利用以符合比阻抗之目標值。例如，當比阻抗之目標值等於或低於100歐姆公分時，利用諸如Czochralski (CZ)法之晶體成長方法；當比阻抗之目標值高於100歐姆公分且低於1000歐姆公分時，利用諸如施加磁場-Czochralski (MCZ)法之晶體成長方法；而當比阻抗之目標值等於或高於1000歐姆公分時，利用諸如浮動區段純化 (FZ)法之晶體成長方法。

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明 (17)

實例 2

圖 2 顯示本發明之第二實例中分割型光二極體元件 200 之剖視圖。可注意到於連接金屬線路之處理步驟之諸個別步驟中所形成包含之多層線路，保護膜及類似物件之各種組件於圖 2 中均予省略。

分割型光二極體元件 200 之基礎結構係相同於參考圖 1 之第一實例之分割型光二極體元件 100。分割型光二極體元件 200 係不同於其 N 型嵌埋擴散區域 3 被形成嵌埋於半導體基質 1 之部份以使其相當於光檢測區 D1 至 D5 之分割型光二極體元件 100 (參考日本應用專利編號 6-162412)。於此實例中，每一 N 型嵌埋擴散區域 3 被形成以使 N 型嵌埋擴散區域 3 與鄰接之 P 型嵌埋擴散區域 2 相距之距離較短於自 P 型嵌埋擴散區域 2 之外圓周上每一點至 N 型磊晶層 4 之繞行距離 L。

在本文件內，分割型光二極體元件 100 之製法將參考圖 3A 至 3D 之實例剖視圖說明予以描述。

首先，如圖 3A 所示，具有高濃度不純物 (不純物濃度： 1×10^{19} 原子/立方米) 之多個 N 型嵌埋擴散區域 3 被形成於 P 型半導體基質 1 (例如矽基質) 之表面區域以作為光檢測區。N 型嵌埋擴散區域 3 之厚度係介於範圍約 3 微米至約 6 微米。此外，多個 P 型嵌埋擴散區域 2 被形成於供作使光檢測區彼此隔離之隔離區之區域。

接著如圖 3B 所示，一 N 型磊晶層 4 形成覆蓋於 P 型半導體基質 1 之全部表面。然後，P 型隔離擴散區域 5 分別形成於 N 型磊晶層 4 對應於 P 型嵌埋擴散區域 2 之內側區域。所製成之

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明 (18)

P型隔離擴散區域5係自N型磊晶層4之表面垂直延伸。結果，N型磊晶層4被分割成多個電氣隔離之光檢測區D1至D5如圖3C所示被製成(雖然光檢測區D4未列於圖3C)。

然後，如圖3C所示，P型擴散層6係形成於N型磊晶層4之介於在右端之P型隔離擴散區域5與在左端之P型隔離擴散區域5間表面區域，如此以致於覆蓋P型隔離擴散區域5之上表面作為個別之光檢測區D1至D5之隔離區。

接著如圖3D所示，當P型擴散層6形成時形成於P型擴散層6與N型磊晶層4之表面上之氧化膜7之部份其所相對在P型擴散層6表面上之受光區域被移除，且氮化物膜8被形成於其上以取代上述之半導體基質1。氮化物膜8之厚度被設定為與雷射二極體之波長匹配以使其具有抗反射膜之功能。

接著，電極窗經由氧化膜7與氮化物膜8而設置。然後電極線路9a被製成，同時地，金屬膜9被形成於氮化物膜8之表面，在其上不會照射到光信號，因此獲得如圖2所示之分割型光二極體元件200之結構。另一方面，信號處理區(未示出)藉實施一般之雙極IC製程被形成於半導體基質1之上。

藉依上述方法於分割型光二極體元件200中形成具有高濃度不純物之多個N型嵌埋擴散區域3，陰極側之串聯阻抗被降低。因此，自串聯阻抗與光二極體元件之電容所計算得之CR時間常數被降低，因此截止頻率特性被獲得改善。

圖4A係顯示圖2中所示之分割型光二極體元件200之光檢

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明 (19)

測區 D2 與 D3 之附近之剖視圖。另一方面，圖 4B 係代表分割型光二極體元件 200 之截止頻率與光束位置之依存性之圖示。於圖 4B 中，橫座標代表繞射光束於光檢測區 D2 與 D3 附近之位置，而縱座標代表在個別位置之截止頻率 f_c (MHz)。如圖 4B 所示，當光束被定位於介於光檢測區 D2 與 D3 間之隔離區附近時，截止頻率 f_c 會明顯降低達某種程度。然而，降低之量係遠小於如參考圖 11B 所述之習知事例。

於此情況下，P 型半導體基質 1 之比阻抗係約 15 歐姆公分且量測條件與彼等於圖 11A 與 11B 中所利用者相同。

如圖 2 所示之分割型光二極體元件 200 實現了於其中之隔離區相當於應答速度約 20 MHz 之截止頻率且其可與具有 8x 或更低應答速度之 CD-ROM 匹配操作。

圖 5 顯示如圖 2 所示之分割型光二極體元件 200 中模擬光學載子移動之模擬結果。於圖 5 中流動電流之方向如箭頭所示。作為光學載子之電子以相反方向朝圖 5 箭頭所示之方向移動。

如以上所述，於分割型光二極體元件 200 中，每一 N 型嵌埋擴散區域 3 被形成以使 N 型嵌埋擴散區域 3 與鄰接之 P 型嵌埋擴散區域 2 相距之距離較短於自 P 型嵌埋擴散區域 2 之外圓周上每一點至 N 型磊晶層 4 之繞行距離。因此，當施加反向偏壓時，空乏層 31 (其中之深度假設以 X_d 表示之) 被形成於 N 型嵌埋擴散區域 3 下端朝向基質 1 之垂直方向 (參考圖 2) 。結果；當將光束照射在介於相鄰接之光檢測區隔離區上時光學載子之擴散運行距離可被縮短自 10- 奇微米至數

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明 (20)

微米，因此截止頻率可增加。截止頻率因CR時間常數減而另外被增加。

然而，就如從圖5所示之模擬結果，繞行P型嵌埋擴散區域2之光學載子之距離如圖2所示在結構上仍為數微米。所以，當將光束照射在介於光檢測區間之隔離區上時應答頻率仍然有所改善。

因此，藉設定P型半導體基質1之比阻抗以使其以實施例1相同之方式滿足以下之關係式，而當分割型光二極體元件200如圖2所示之結構組成時獲得具有如圖6所示結構之分割型光二極體元件250。

$$X_d \geq X_j$$

其中 X_d 代表在施加反向偏壓至分割型光二極體元件250之光檢測區D1至D5時空乏層41擴充至基質1之表面區域之深度而 X_j 代表自P型嵌埋擴散區域2擴散進入P型半導體基質1中之擴散深度(參考圖6)。介於圖2所示結構與圖6所示結構間之差異係於圖6所示結構滿足($X_d \geq X_j$)之上述關係。

藉設定在施加反向偏壓至光檢測區時空乏層41擴充至基質1之表面區域之 X_d 等於或較P型嵌埋擴散區域2之擴散深度 X_j 為深，繞行之光學載子之擴散移動距離可被縮短。以致於將光束照射在介於鄰接之光檢測區間之隔離區上時截止頻率之特性可被改善。

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (21)

P型半導體基質1之比阻抗較佳設定於自約30歐姆公分至約1000歐姆公分之範圍內，而更佳為自約50歐姆公分至約500歐姆公分之範圍內。

例如，藉設定P型半導體基質1之比阻抗為約50歐姆公分，於此情況下，P型嵌埋擴散區域2之擴散深度 X_j 係約2.5微米而施加於光檢測區之反向偏壓係約1.5V，空乏層41之深度變成約3.2微米且可比P型嵌埋擴散區域2之擴散深度 X_j (= 2.5微米)更深。空乏層41之深度可藉如圖6所示之此方式顯著增加，因此在介於光檢測區D2與D3間之隔離區內之光學載子之擴散移動距離可被縮短且在隔離區內之截止頻率可被增加。

圖15A及14B舉例說明當P型半導體基質1之比阻抗係約50歐姆公分時於第2實例中之光二極體元件250(參考圖6)之應答速度：圖15A係顯示如圖6所示之分割型光二極體元件250之光檢測區D2至D3附近之結構。而圖15B係代表分割型光二極體元件250之截止頻率與光束位置之依存性。於圖15B中，橫座標代表繞射光之光束於檢測區D2及D3附近之位置，而縱座標代表相對於個別光束位置之截止頻率 f_c (MHz)。於此情況下，測量方法與條件與彼等使用於習知分割型光二極體元件參考圖11A與11B所描述者相同。

對應於具有780毫微米波長之光，元件之隔離區之截止頻率可獲得為約30 MHz，故此光二極體元件之應答特性可滿足應用於12x DVD之光二極體元件需求。

依此方式，藉組構具有在介於光檢測區間之隔離區內形

(請先閱讀背面之注意事項再填寫本頁)

表

訂

頁

五、發明說明 (22)

成N型嵌埋擴散區域之光二極體元件與基質之比阻抗設定在滿足根據本發明之 $X_d \geq X_j$ 關係式之範圍內，可提供使用於12x CD-ROM之光二極體元件。

於將半導體基質1之比阻抗設定在範圍自約30歐姆公分至約1000歐姆公分之場合，如第一實例中所述及之相同晶體成長方法可被利用以符合比阻抗之目標值。例如，當比阻抗之目標值等於或低於100歐姆公分時，利用諸如Czochralski (CZ)法之晶體成長方法；當比阻抗之目標值高於100歐姆公分且低於1000歐姆公分時，利用諸如施加磁場-Czochralski (MCZ)法之晶體成長方法；而當比阻抗之目標值等於或高於1000歐姆公分時，利用諸如浮動區段純化 (FZ)法之晶體成長方法。

實例3

圖16顯示本發明之第三實例中之受光元件之剖視圖，電路整合型受光元件300不僅是分割型光二極體元件且亦為一訊號處理器配置在相同基質上。在圖16中於連接金屬線路之處理步驟之諸個別步驟中所形成包含之多層線路，保護膜及類似物件之各種組件中均予省略。

在此電路整合型受光元件300中之分割型光二極體元件300a之基礎結構係相同於參考圖1之第一實例之分割型光二極體元件100。第三實例所不同於第一實例者係除分割型光二極體元件300a於區域中形成外，信號處理器300b形成於N型磊晶層4之區域中。

在以下本文中，電路整合型受光元件300之製法將隨參考

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (23)

圖 16 予以描述。於此情況下，n-p-n 電晶體被製成以作為信號處理器 300b。

首先，供減少集極阻抗之 N 型嵌埋擴散區域 3 被形成於在 P 型半導體基質 1 上製成 n-p-n 電晶體之區域。此外，多個 P 型嵌埋擴散區域 2 被形成於供作使光檢測區彼此隔離之隔離區之區域與隔離信號處理器之個別元件之區域。

接著，一 N 型磊晶層 4 形成覆蓋於 P 型半導體基質 1 之全部表面。然後，P 型隔離擴散區域 5 分別形成於 N 型磊晶層 4 對應於 P 型嵌埋擴散區域 2 之內側區域。所製成之 P 型隔離擴散區域 5 係自 N 型磊晶層 4 之表面垂直延伸。

結果，個別光檢測區 D1 至 D5（雖然光檢測區 D4 未列於圖 16 中）與信號處理器之個別元件 300b 彼此被電氣隔離。

然後，P 型擴散層 6 係形成於 N 型 epi 層 4 之介於光二極體元件 300a 之在右端之 P 型隔離擴散區域 5 與在左端之 P 型隔離擴散區域 5 間表面區域，如此以致於覆蓋 P 型隔離擴散區域 5 之上表面作為個別之光檢測區 D1 至 D5 之隔離區且在該區域之某基質係供作形成訊號處理器 300b。

接著，N 型擴散區域 10 被形成於 n-p-n 電晶體之欲製成射極 (emitter) 之區域中及形成於信號處理器 300b 之欲製成集極之區域中。

然後，當 P 型擴散層 6 形成時形成於 P 型擴散層 6 與 N 型磊晶層 4 之表面上之氧化膜 7 之部份其所相對在 P 型擴散層 6 表面上之受光區域被移除，且氮化物膜 8 被形成於其上以取代之。

(請先閱讀背面之注意事項再填寫本頁)

訂

五、發明說明 (24)

氮化物膜8之厚度被設定為與雷射二極體之波長匹配以使其具有抗反射膜之功能。接著，電極窗經由氧化膜7與氮化物膜8而設置。

然後電極線路9a被製成，同時地，金屬膜9被形成於氮化物膜8之表面上，在其上不會照射到光信號。另外，基極9b，射極極9c與集極9d同時在P型擴散層6之相當部份及於信號處理器300b中之N型擴散區域10區域被製成。

依此方式，可獲得如圖16所示結構之電路整合型受光元件300，其中分割型光二極體元件300a與信號處理器300b被配置在相同之基質上。

因為第三實例之分割型光二極體元件係與第一實例之元件相同，關於分割型光二極體元件特性之詳細敘述將在本文中省略。

於此第三實例中，可獲得其中依與第一實例相同之方法改善之在分割型光二極體元件隔離區中之應答特性之電路整合型受光元件。

實例4

圖17顯示本發明之第四實例中之受光元件之剖視圖，電路整合型受光元件400不僅是分割型光二極體元件且亦為一訊號處理器配置在相同基質上。在圖17中於連接金屬線路之處理步驟之諸個別步驟中所形成包含之多層線路，保護膜及類似物件之各種組件中均予省略。

在此電路整合型受光元件400中之分割型光二極體元件300a之基礎結構係相同於參考圖1之第一實例之分割型光二

(請先閱讀背面之注意事項再填寫本頁)

表

訂

五、發明說明 (25)

極體元件100。第四實例所不同於第一實例者係除分割型光二極體元件300a於區域中形成外，信號處理器400b形成於N型磊晶層4之區域中。

一P型嵌埋擴散區域1a，及第三實例之信號處理器300b之個別組件，被提供作為信號處理器400b。P型嵌埋擴散區域1a在P型半導體基質1相當於信號處理器區400b之表面區域被製成。P型嵌埋擴散區域1a之厚度範圍介於約5微米至約10微米。

P型嵌埋擴散區域1a被提供以防止因信號處理器400b所引起之閉鎖現象且若增加基質之比阻抗為必要之時視情況被製得。

於第三與第四實例中，應用到與第一實例之分割型光二極體元件具有相同結構之分割型光二極體元件。另外，具有與第二實例所述參考圖6之光二極體元件250相同結構之分割型光二極體元件可與信號處理器被配置在相同之基質上。

於前面之敘述中，本發明已被應用於分割型光二極體元件中，其係被使用作為接受光學資訊存取光學系統中之光碟所反射之光之受光元件。另外，本發明係適用於任何其他之光學系統或具有不同外形之光二極體元件。

注意到本發明係適用於前述使用所有導電型（即，P型與N型）型態相反之組態結構中。於此場合，亦可達到與上述效應相同之效應。

由先前描述與根據本發明所明瞭可知，藉增加第一導電

（請先閱讀背面之注意事項再填寫本頁）

衣

訂

五、發明說明 (26)

型(例如，P型)之半導體基質之比阻抗，在光檢測區中朝向基質擴展之空乏層之寬度(或深度)被設定成等於或大於在半導體基質中光檢測區之隔離區域之擴散深度。結果；光學載子沿著第一導電型(例如，P型嵌埋擴散區域)半導體區域之繞行路徑之擴散移動距離可被縮短，因此分割型光二極體元件之應答速度被增加而其中之頻率特性可被改善。根據本發明，對應於具有780毫微米波長之光，可獲得光二極體元件之應答速度為約14 MHz，而對應於具有635毫微米波長之光，可獲得光二極體元件之應答速度為約30 MHz或更高。

另外，本發明亦係適用於製成第二導電型(例如，N型嵌埋擴散區域)之嵌埋擴散區域以嵌埋於相當於光檢測區之半導體基質之表面區域之結構。於此場合，光學載子沿著第一導電型(例如，P型嵌埋擴散區域)半導體區域之繞行路徑之擴散移動距離可被進一步縮短，因此分割型光二極體元件之應答速度及頻率特性可被改善。

對彼等熟練此方面技藝者而言各種其他修正在不脫離本發明之範圍與樣態下將清晰明白且易於實施。因此，本文並不嚐試將本文中所提列之申請專利範圍限制於本文先前之說明中，反之諸申請專利範圍係可予廣泛地解釋。

(請先閱讀背面之注意事項再填寫本頁)

訂

四、中文發明摘要(發明之名稱： 受光元件)

本發明之受光元件包含：第一導電型半導體基質；在第一導電型半導體基質之表面上之特定區域所形成之第二導電型之第一半導體層；及至少一種第一導電型之半導體區域以使其自第二導電型之第一半導體層之上表面延伸至第一導電型之半導體基質表面，因而將第二導電型之第一半導體層分割成爲多個第二導電型之半導體區域。於受光元件中，第一導電型之半導體基質之比阻抗被設定在特定之範圍內以使其在施加反向偏壓下第一導電型之半導體基質中所形成之空乏層之深度 X_d 與自第一導電型之半導體區域擴散進入第一導電型之半導體基質中之擴散深度 X_j 之間滿足 $X_d \geq X_j$ 之條件式。

英文發明摘要(發明之名稱： LIGHT-RECEIVING ELEMENT)
日 文： 受光素子

The light-receiving element of the invention includes: a semiconductor substrate of a first conductivity type; a first semiconductor layer of a second conductivity type which is formed in a predetermined region on a surface of the semiconductor substrate of the first conductivity type; and at least one semiconductor region of the first conductivity type which is formed so as to extend from an upper surface of the first semiconductor layer of the second conductivity type to the surface of the semiconductor substrate of the first conductivity type, thereby dividing the first semiconductor layer of the second conductivity type into a plurality of semi-

四、中文發明摘要(發明之名稱:)

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

英文發明摘要(發明之名稱:)

conductor regions of the second conductivity type. In the light-receiving element, a specific resistance of the semiconductor substrate of the first conductivity type is set in a predetermined range such that a condition $X_d \geq X_j$ is satisfied between a depth X_d of a depletion layer to be formed in the semiconductor substrate of the first conductivity type upon an application of an inverse bias and a diffusion depth X_j of the semiconductor region of the first conductivity type into the semiconductor substrate of the first conductivity type.

六、申請專利範圍

1. 一種受光元件包含：

第一導電型半導體基質；

在第一導電型半導體基質之表面上之特定區域所形成之第二導電型之第一半導體層；及

至少一種第一導電型之半導體區域以使其自第二導電型之第一半導體層之上表面延伸至第一導電型之半導體基質表面，因而將第二導電型之第一半導體層分割成爲多個第二導電型之半導體區域，

其中第一導電型之半導體基質之比阻抗被設定在特定之範圍內以使其在施加反向偏壓下第一導電型之半導體基質中所形成之空乏層之深度 X_d 與自第一導電型之半導體區域擴散進入第一導電型之半導體基質中之擴散深度 X_j 之間滿足 $X_d \geq X_j$ 之條件式。

2. 根據申請專利範圍第1項之受光元件，其中第二導電型之多個第二半導體區域被嵌埋在第一導電型之半導體基質內以使其相當於多個各自分離之第二導電型半導體區域。
3. 根據申請專利範圍第1項之受光元件，其中一特定之電路元件被形成於異於第一導電型之半導體基質之表面上特定區域之區域。
4. 根據申請專利範圍第2項之受光元件，其中一特定之電路元件被形成於異於第一導電型之半導體基質之表面上特定區域之區域。
5. 根據申請專利範圍第3項之受光元件，其中供檢測信號

六、申請專利範圍

光之光檢測光二極體區係由每一個第二導電型之多個分割之半導體區域與相當於在第二導電型之半導體區域下之第一導電型之半導體基質區域所製成。

6. 根據申請專利範圍第1項之受光元件，其中第一導電型之半導體基質之比阻抗係介於約30歐姆公分至約1000歐姆公分。
7. 根據申請專利範圍第1項之受光元件，具有約14 MHz或更高之應答速度。
8. 根據申請專利範圍第1項之受光元件，具有約30 MHz或更高之應答速度。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

圖 1

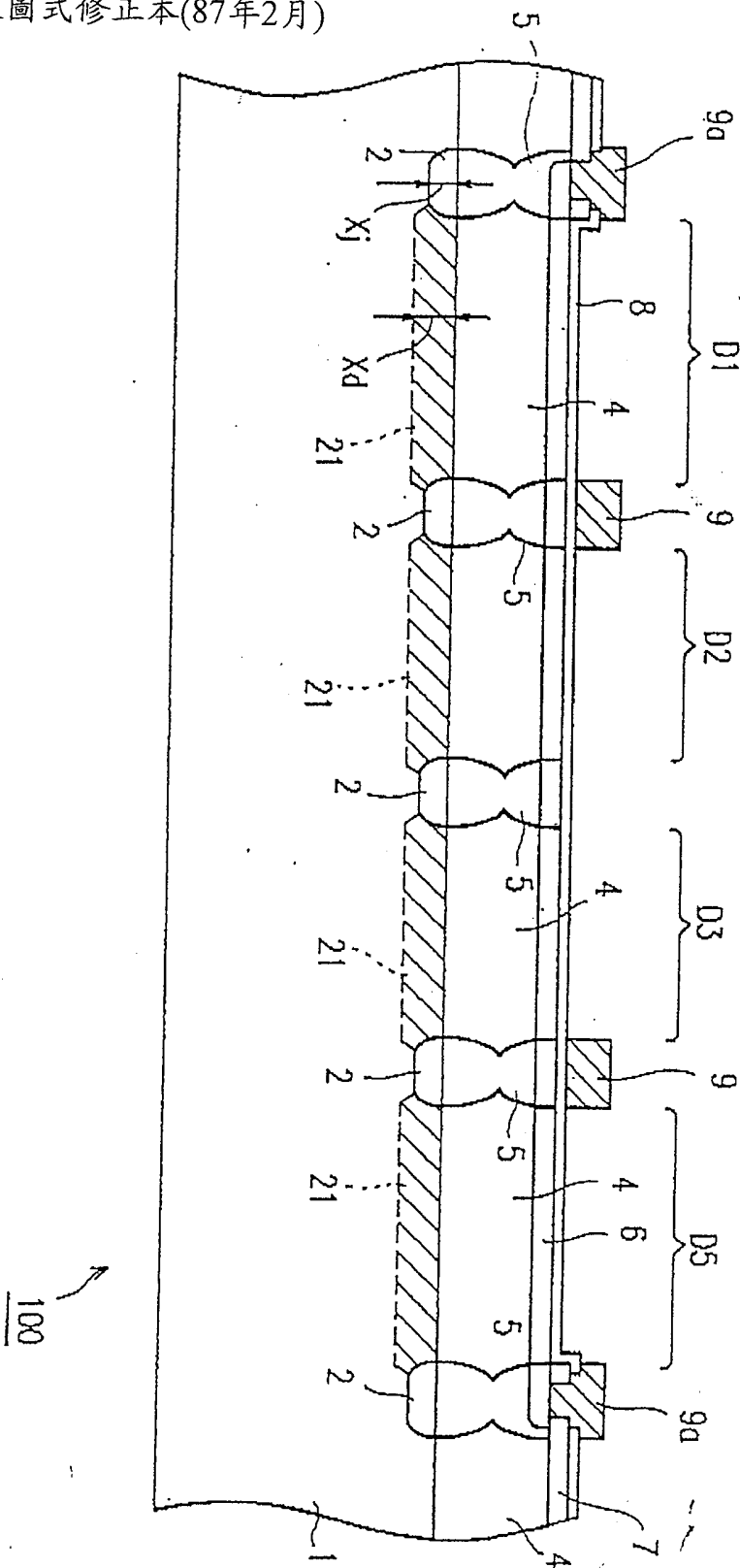
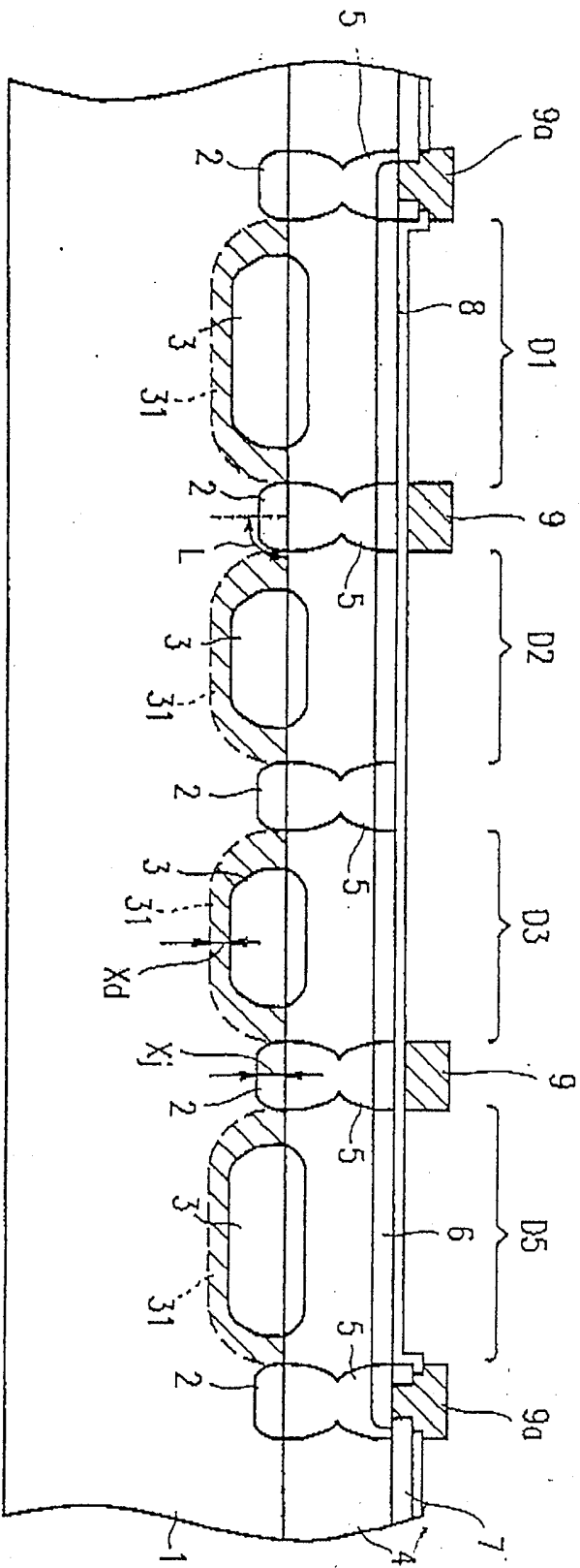


圖 2



200

圖 3A

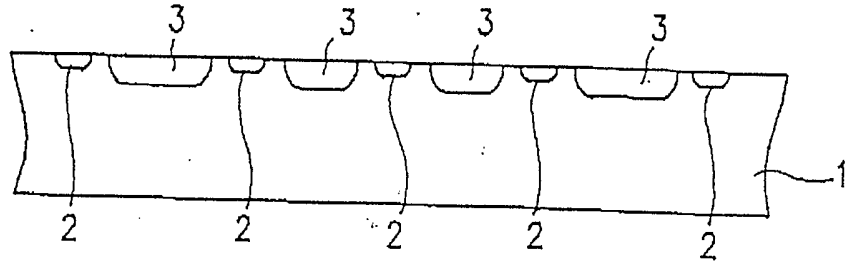


圖 3B

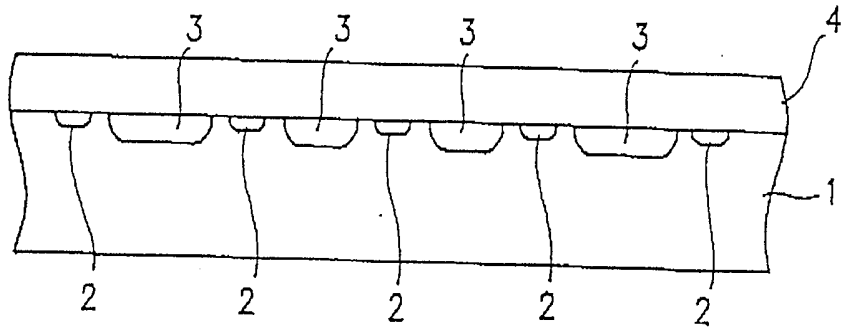


圖 3C

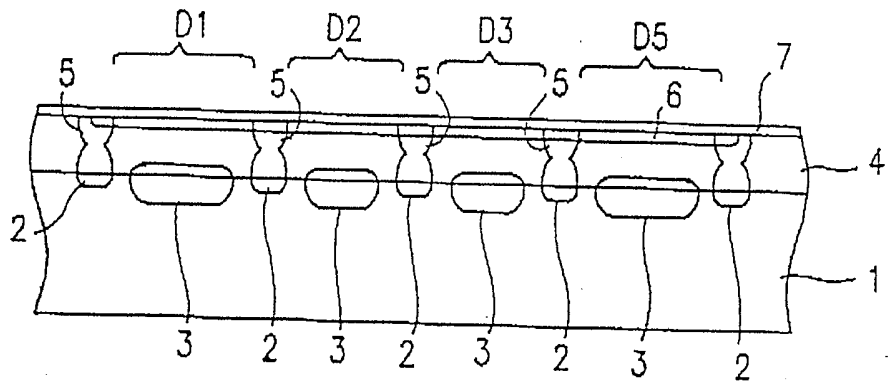


圖 3D

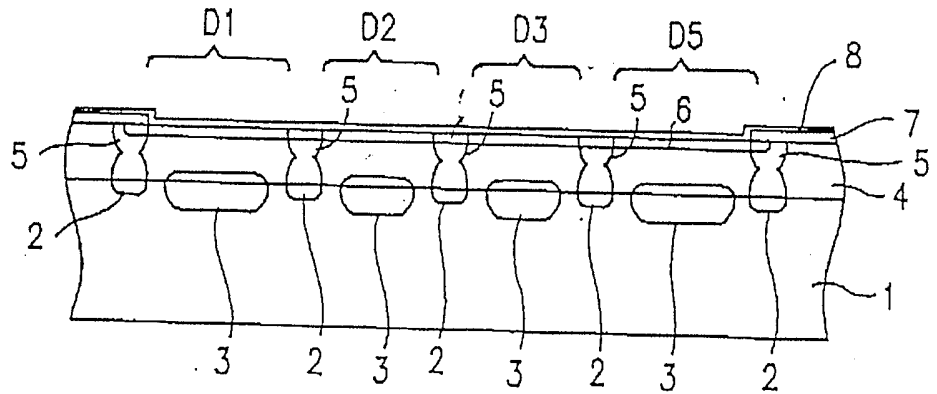


圖 4A

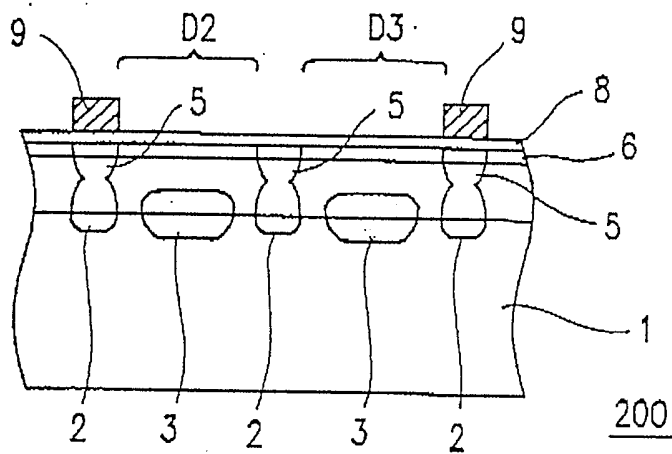
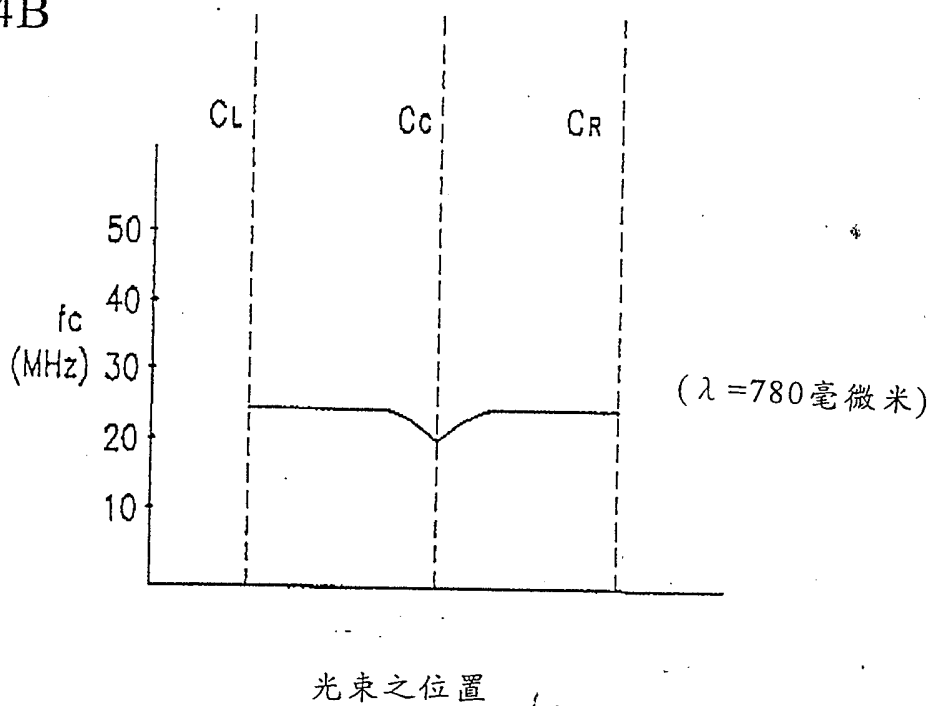
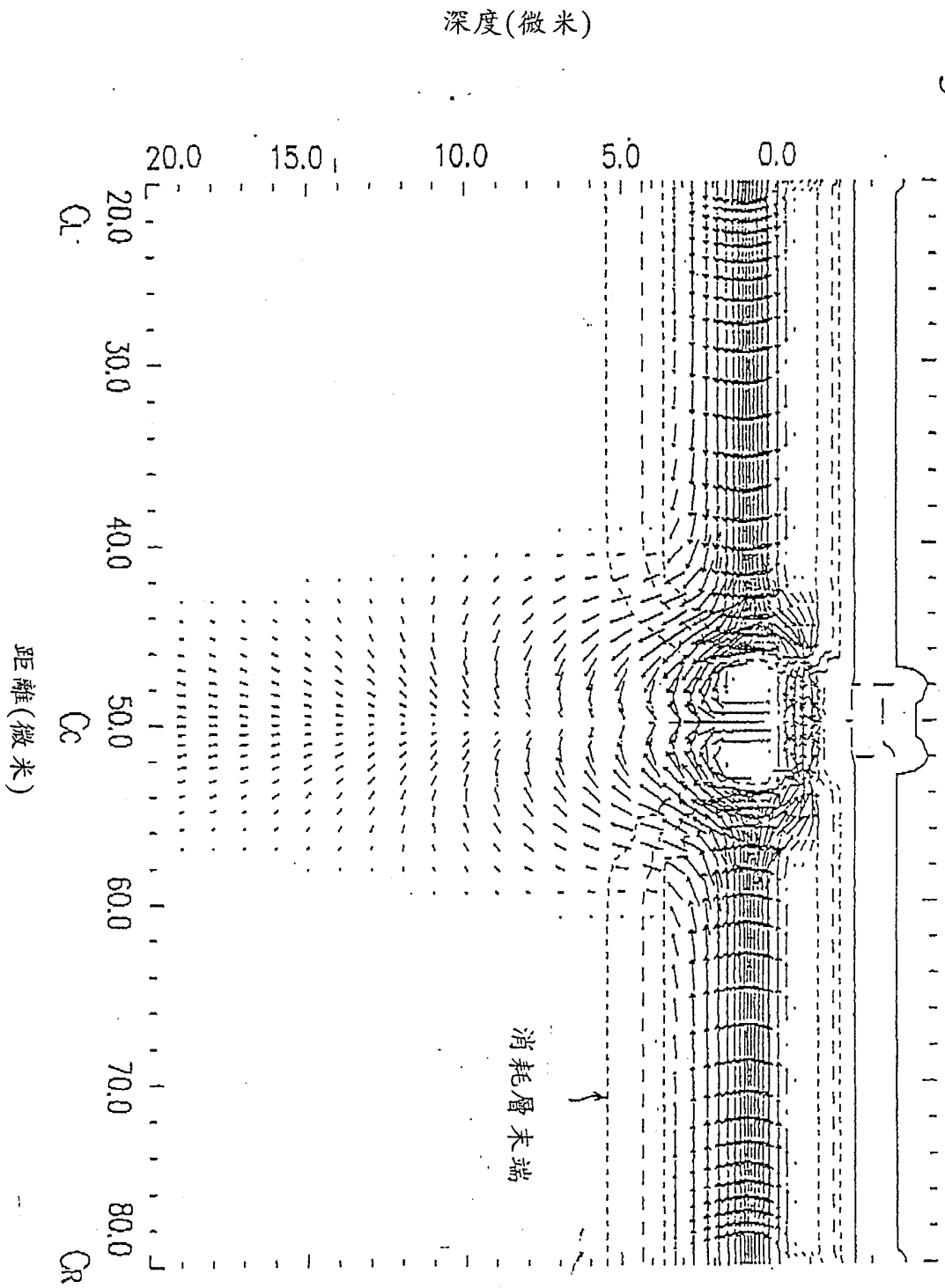


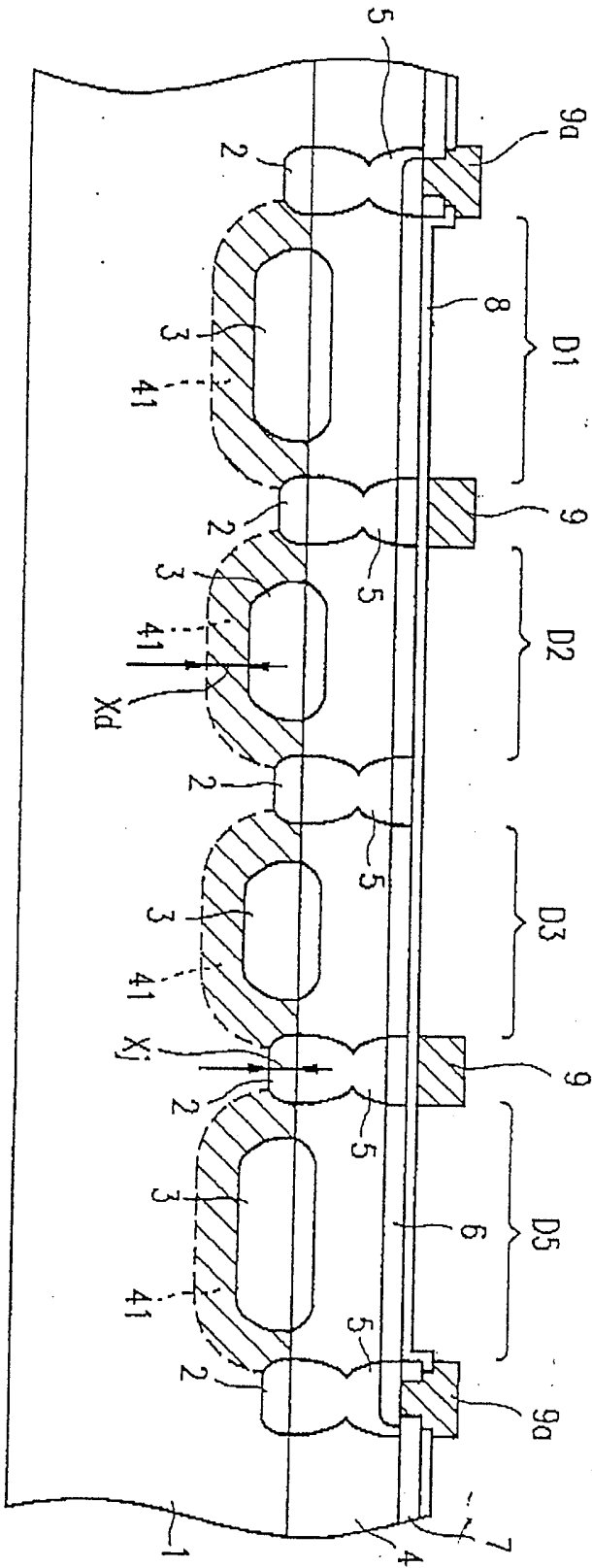
圖 4B





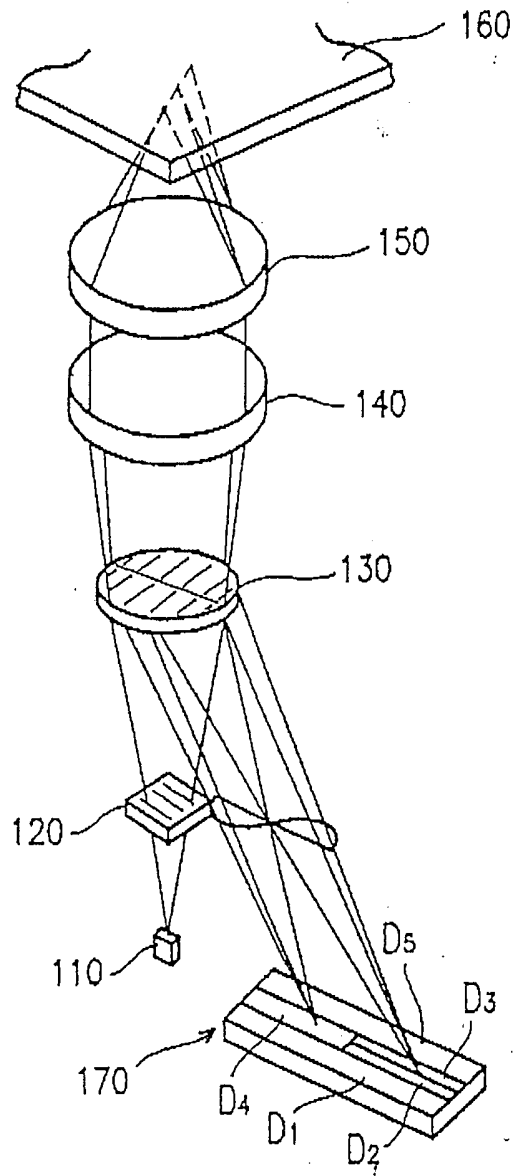
(第4圖中光束之位置)

圖 6



250

圖 7



1000

圖 8

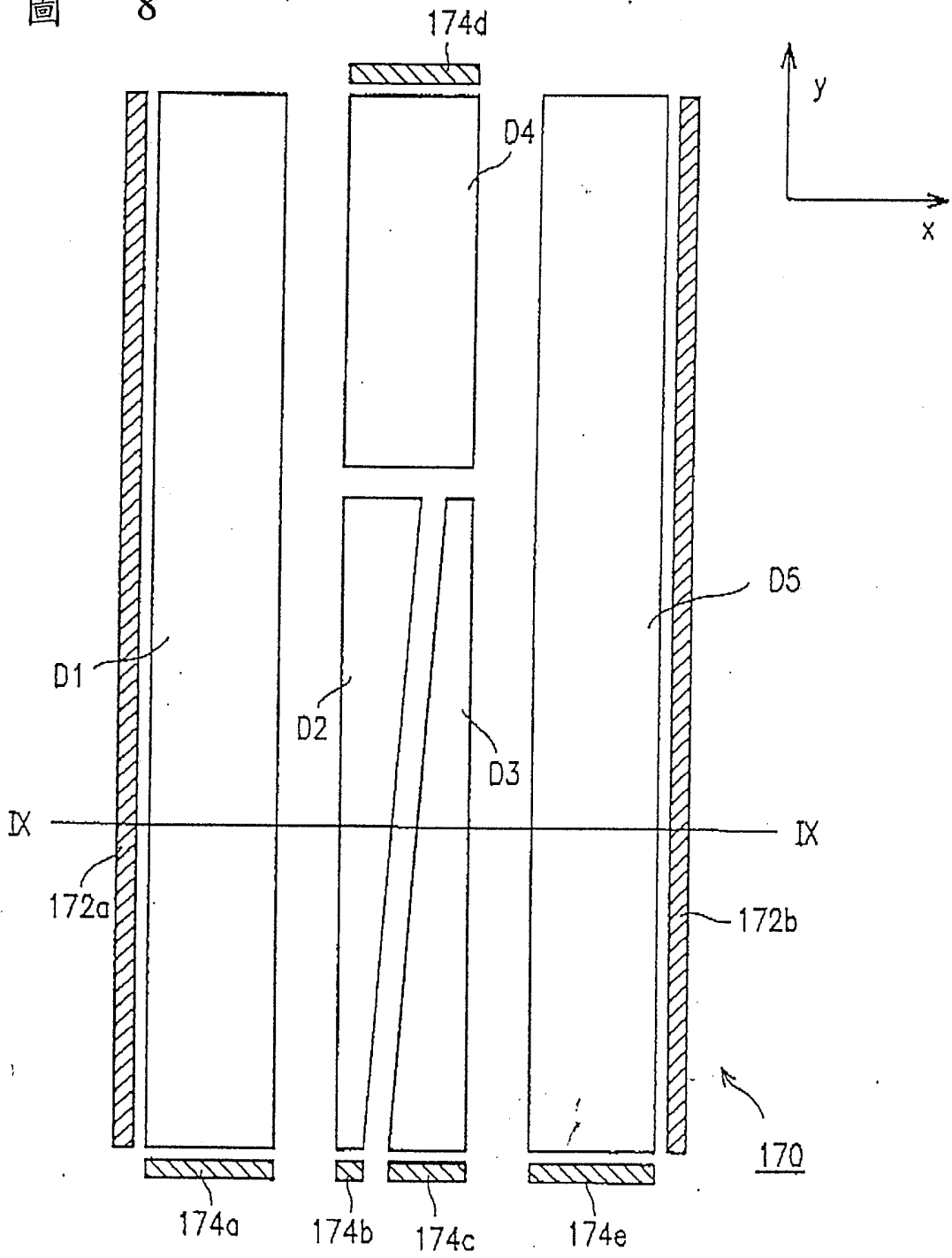


圖 10A

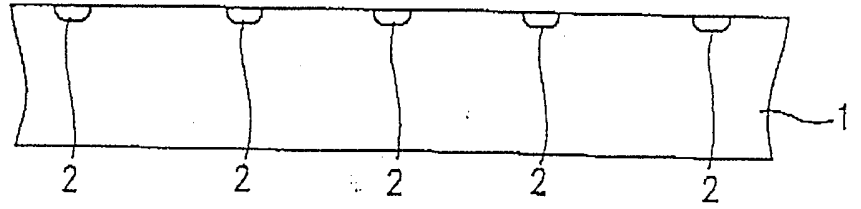


圖 10B

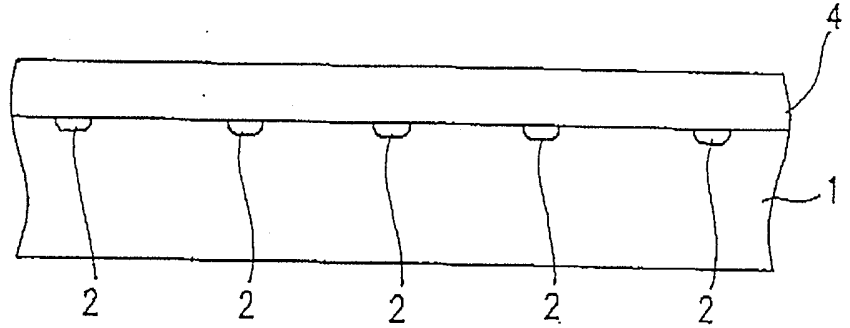


圖 10C

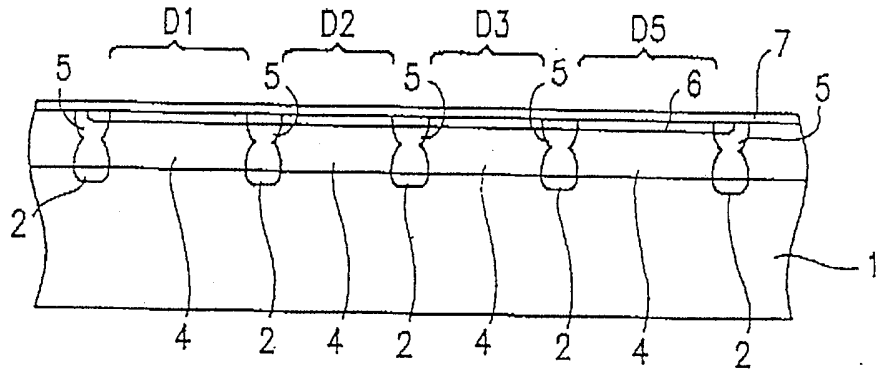


圖 10D

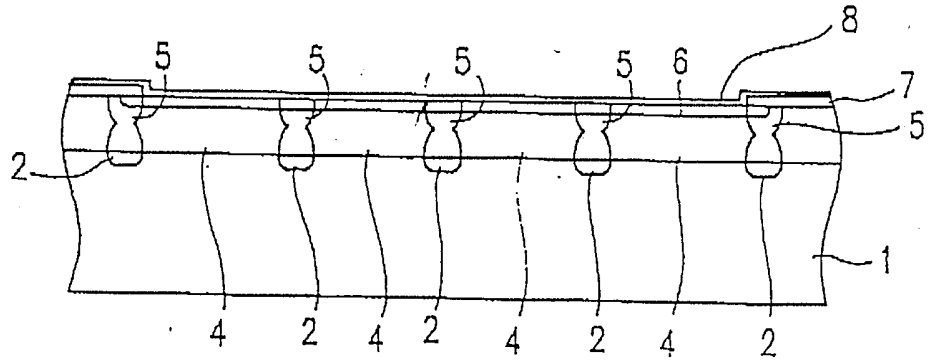


圖 11A

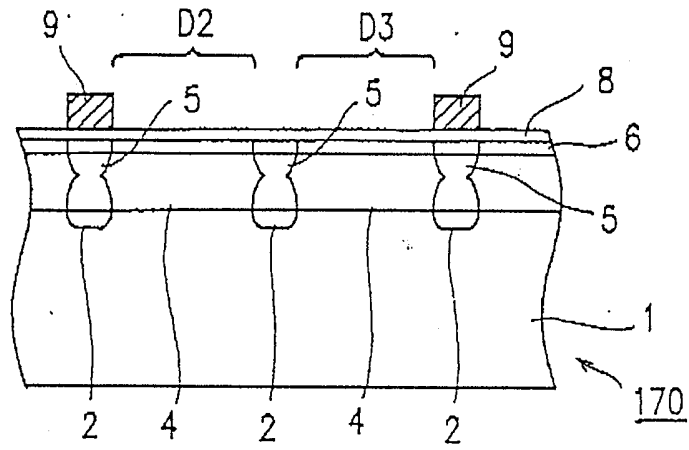
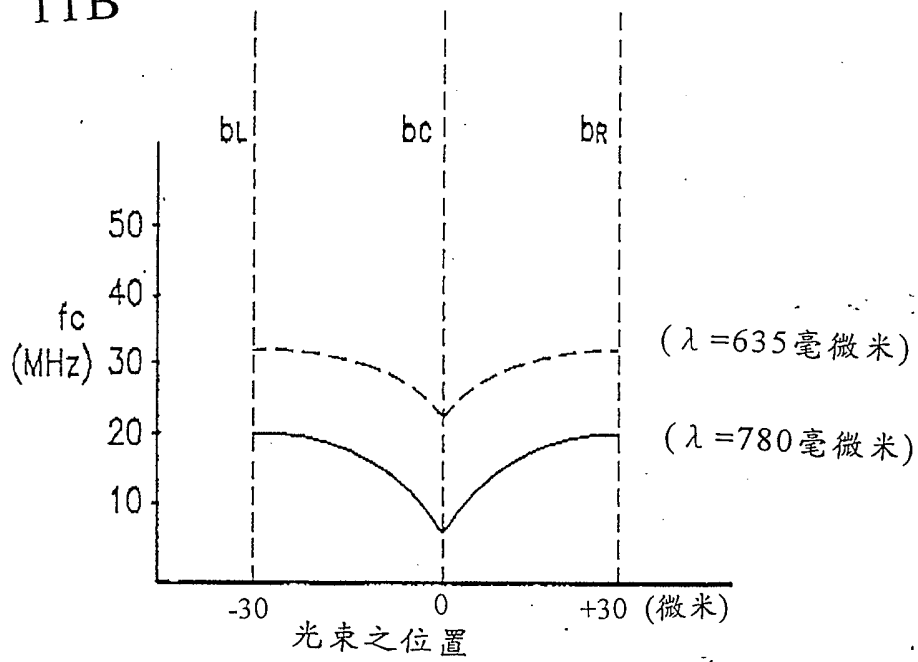
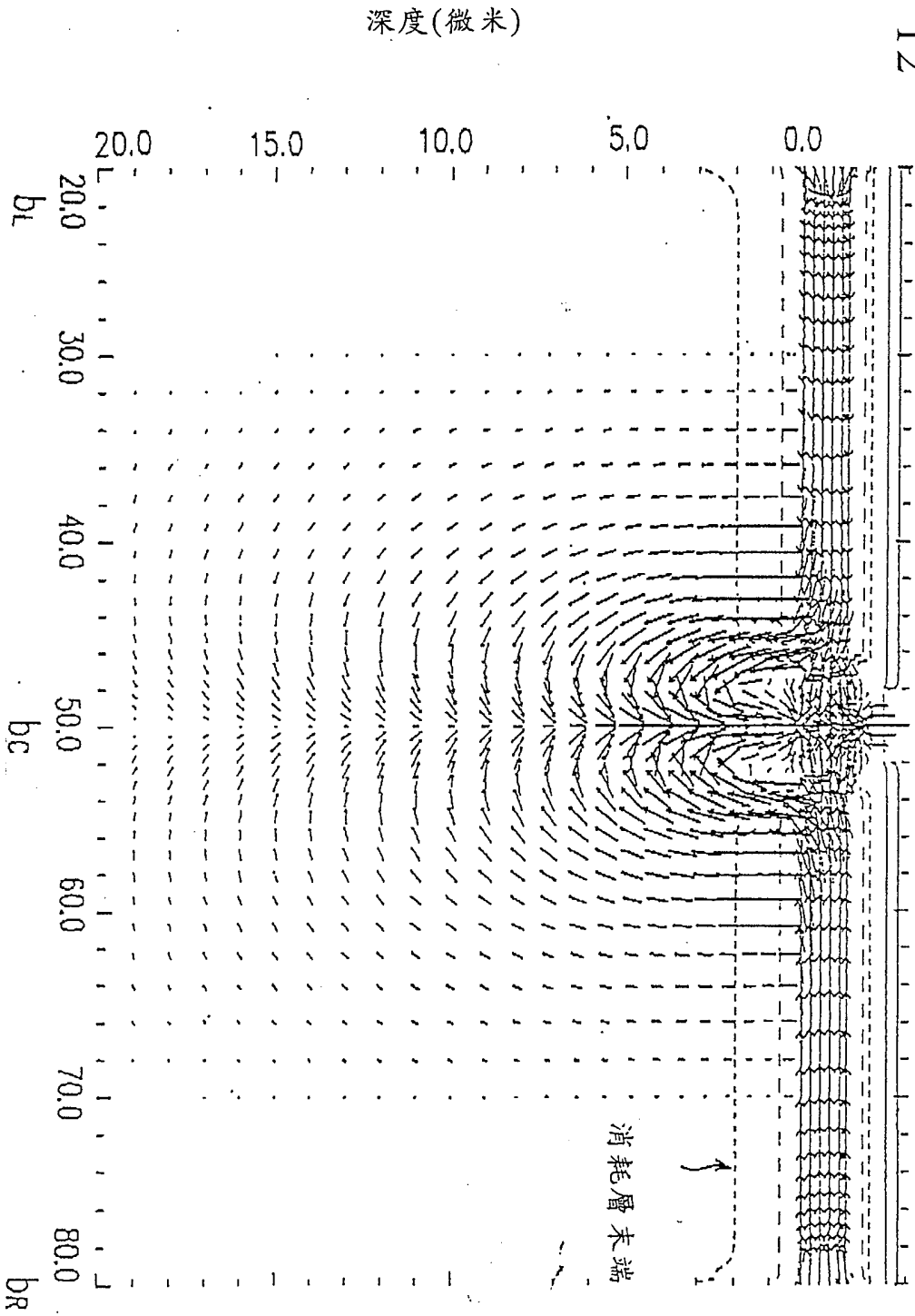
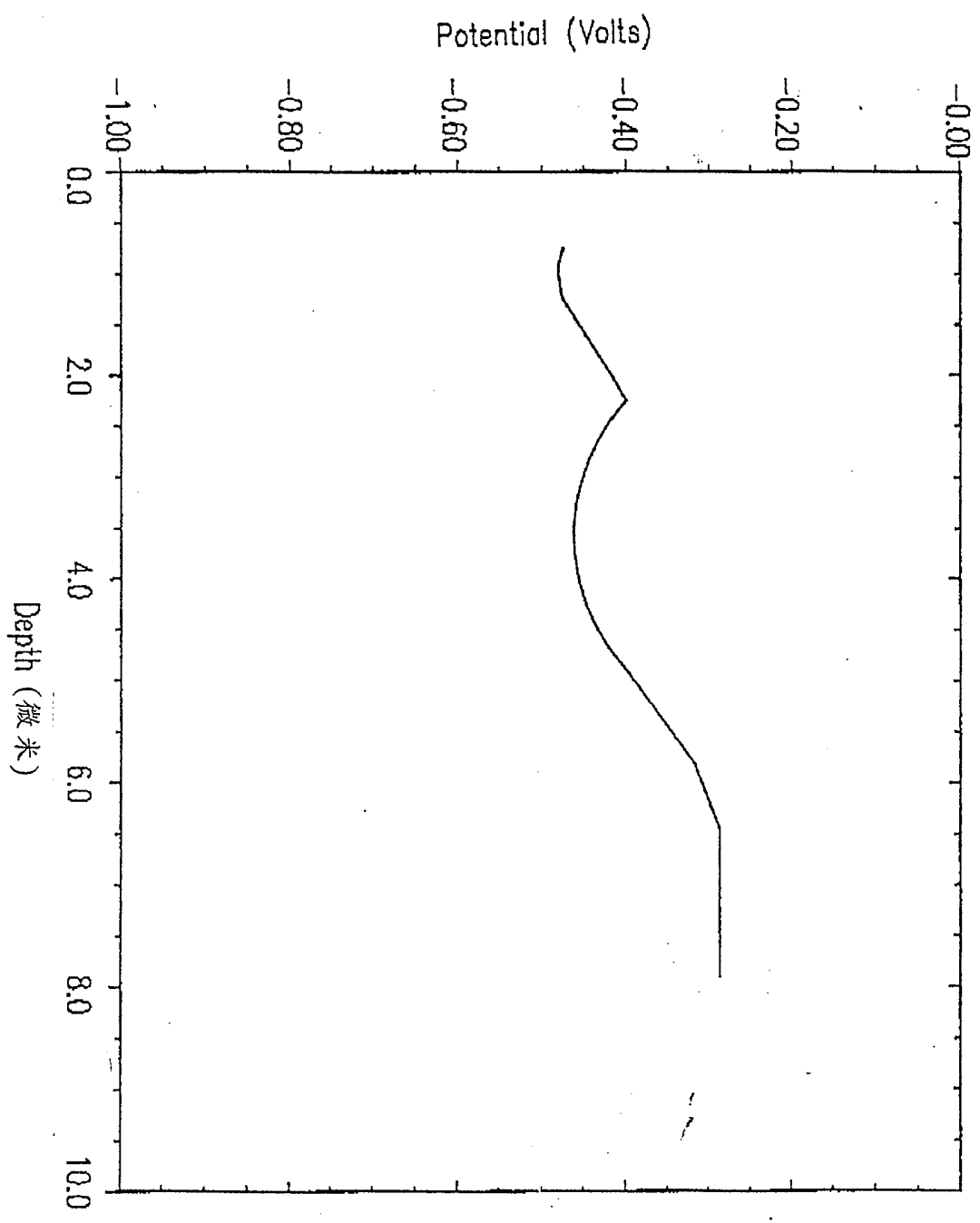


圖 11B





(第1圖中光束之位置)



399333

圖 14A

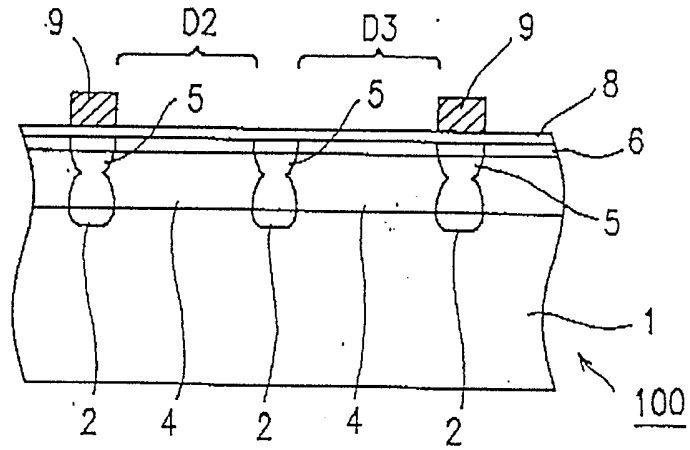
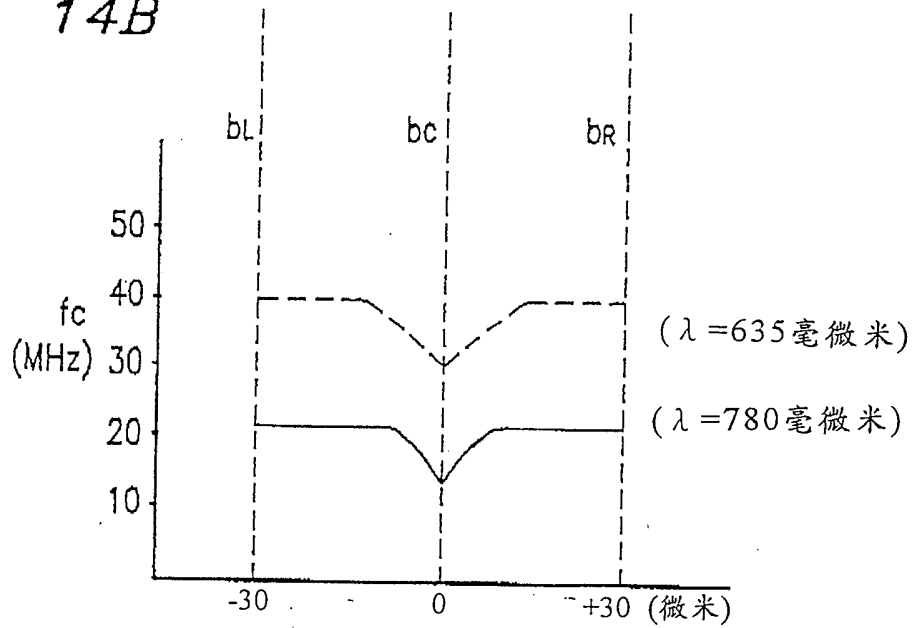


圖 14B



光束之位置

399333

圖 15A

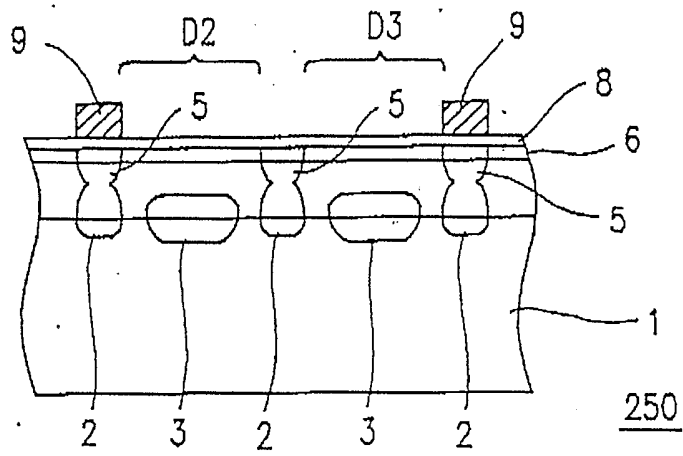


圖 15B

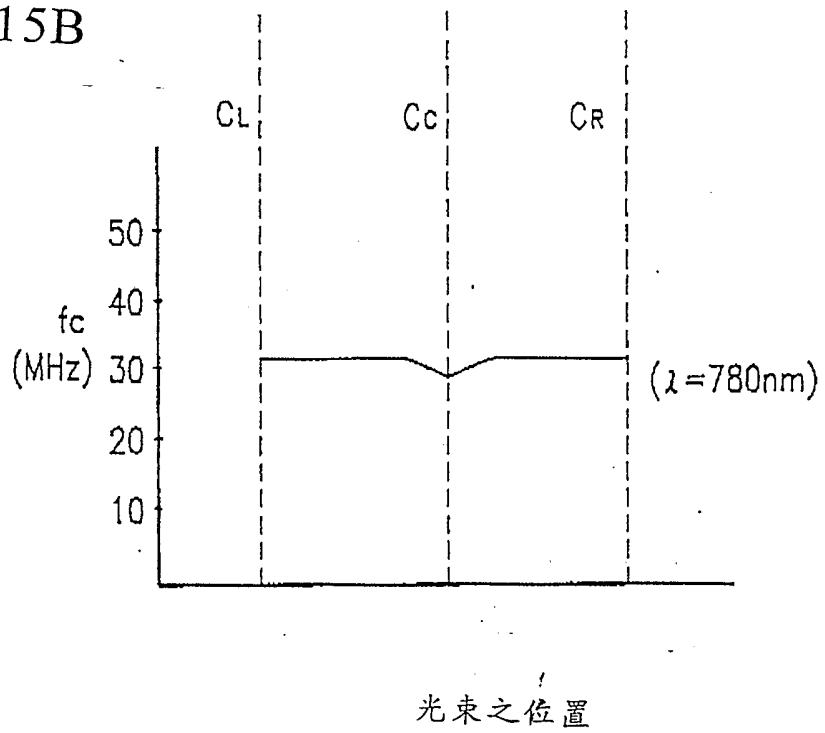
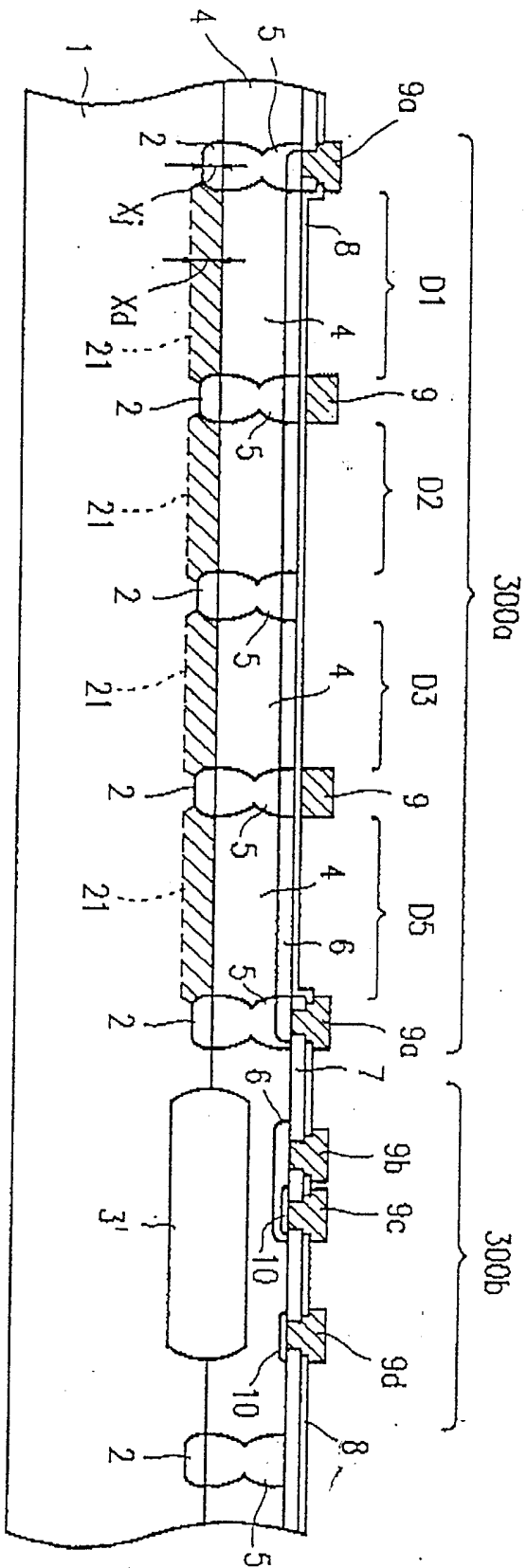
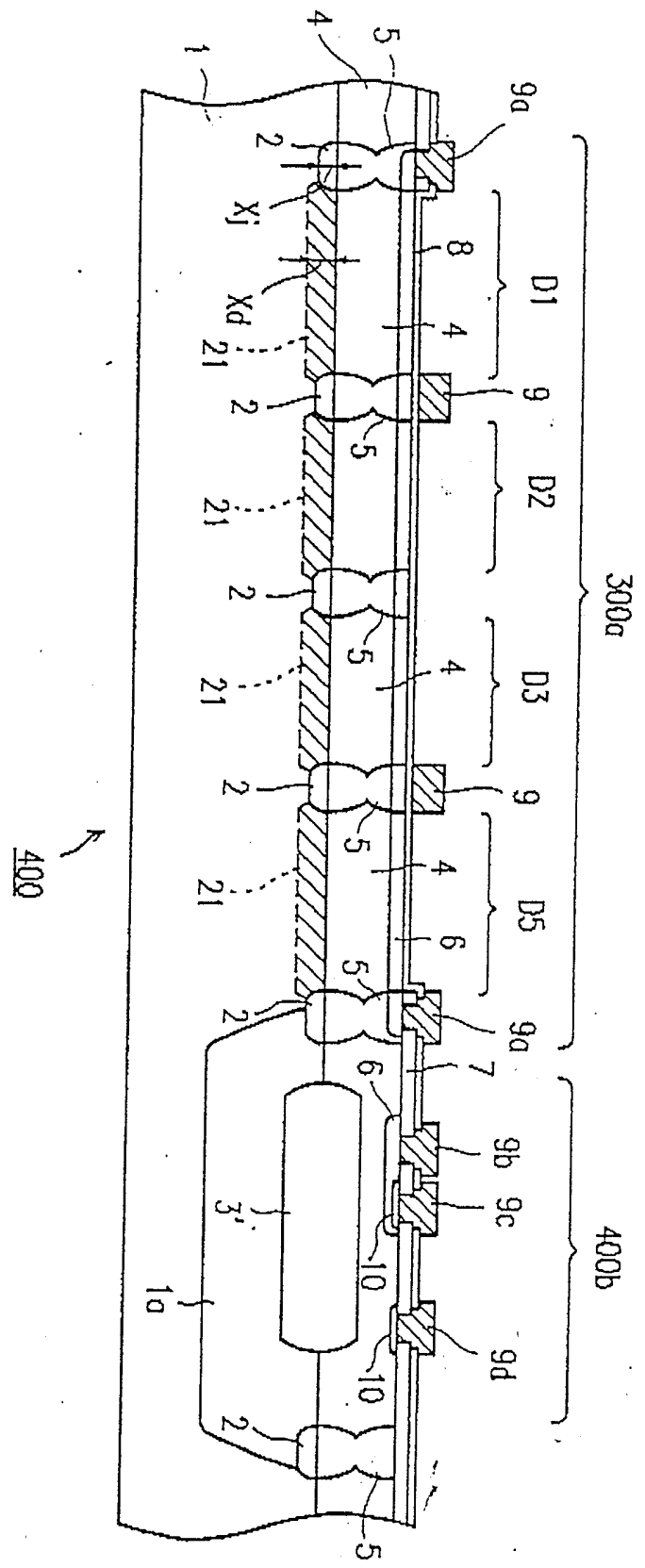


圖 16



399333

圖 17



399333