



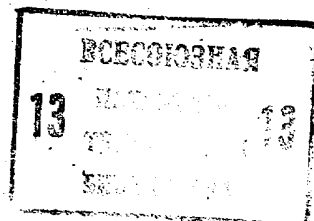
СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) **SU** (11) **1166010** **A**

4(51) G 01 R 25/08

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



(21) 3667290/24-21

(22) 25.11.83

(46) 07.07.85. Бюл. № 25

(72) С.М. Маевский, Е.К. Батуревич,
В.Г. Павлов и В.Д. Кудрицкий

(53) 621.317.77(088.8)

(56) Авторское свидетельство СССР
№ 245913, кл. G 01 R 25/04, 1967.

Авторское свидетельство СССР
№ 808967, кл. G 01 R 25/08, 1978.

(54)(57) ЦИФРОВОЙ АВТОКОМПЕНСАЦИОН-
НЫЙ ФАЗОМЕТР, содержащий цифровой
отсчетный блок, регистр памяти, им-
пульсный генератор, два реверсивных
счетчика, два элемента ИЛИ и два
пересчетных элемента, которые под-
ключены своими входами управления
вместе с входами элементов ИЛИ к
выходам реверсивных счетчиков, при-
чем выходы элементов ИЛИ соединены с
установочными входами реверсивных
счетчиков, а импульсный генератор
подключен к тактирующим входам пере-
счетных элементов, информационные

выходы одного из которых соединены
с регистром памяти, подключенным к
цифровому отсчетному блоку, отли-
чающийся тем, что, с целью
уменьшения погрешности измерения
фазовых сдвигов при нелинейных иска-
жениях исследуемых сигналов, а так-
же при воздействии шумов и помех, в
него введены блок умножения частоты,
два интегратора, два компаратора и
два перемножающих цифроаналоговых
преобразователя, аналоговые входы
которых соединены с входами фазомет-
ра, а цифровые входы их - с информа-
ционными выходами пересчетных эле-
ментов через постоянные запоминающие
элементы, выходы перемножающих цифро-
аналоговых преобразователей соединены
с соединенными последовательно инте-
граторами и компараторами, входы син-
хронизации которых соединены с одним
пересчетным элементом, другой пересчет-
ный элемент выходом заполнения соеди-
нен с регистром памяти, выходы компара-
торов подключены к реверсивным счет-
чикам, вход импульсного генератора
соединен с блоком умножения частоты,
вход которого соединен с одним из
входов фазометра либо со специальным
входом синхронизации.

(19) **SU** (11) **1166010** **A**

Изобретение относится к электро-измерительной технике и предназначено для точного цифрового измерения фазовых сдвигов между двумя исследуемыми напряжениями искаженной формы в условиях действия шумовых помех.

Цель изобретения - уменьшение погрешности измерения фазовых сдвигов при нелинейных искажениях исследуемых сигналов, а также при воздействии шумов и помех.

Предлагаемое изобретение позволяет определять истинную фазу основной гармоники каждого из исследуемых сигналов, а затем осуществлять их сравнение. Высокая точность измерения фазовых сдвигов между основными гармониками зашумленных и искаженных сигналов достигается за счет формирования высокоточных сигналов копий, имеющих тот же период, что и исследуемые сигналы, и непрерывного отслеживания этих сигналов по фазе.

На чертеже представлена структурная схема цифрового автокомпенсационного фазометра.

Фазометр содержит два идентичных канала корреляционно-фазовой обработки, а также блок 1 умножения частоты, генератор 2 импульсов, перемножающий цифроаналоговый преобразователь 3, постоянный запоминающий элемент 4, пересчетные элементы 5 и 6, постоянный запоминающий элемент 7, перемножающий цифроаналоговый преобразователь 8, цифровой отсчетный блок 9, регистр 10 памяти, интеграторы 11 и 12, компаратор 13, реверсивные счетчики 14 и 15, компаратор 16, элементы ИЛИ 17 и 18.

Каждый канал содержит перемножающий цифроаналоговый преобразователь 3 (8), аналоговый вход которого является входом канала, цифровые входы соединены с выходами постоянного запоминающего элемента 4 (7), а выход подключен к входу интегратора 11 (12). В свою очередь выход интегратора 11 (12) соединен с входом компаратора 13 (16). Интеграторы 11 и 12 и компараторы 13 и 16 своими входами синхронизации подключены к одному из пересчетных элементов, например 5. К управляющим входам пересчетного элемента 5 (6) подсоединены выходы реверсивного счетчика 14 (15),

подключенного своими входами к выходам компаратора 13 (16).

Входы элемента ИЛИ 17 (18) соединены с выходами реверсивного счетчика 14 (15), а выход элемента ИЛИ 17 (18) подключен к установочному входу реверсивного счетчика 14 (15). К тактовым входам пересчетных элементов 5 и 6 подсоединен генератор 2 импульсов, соединенный с блоком 1 умножения частоты. Блок 1 и генератор 2 являются общими для обоих каналов фазометра. Информационные выходы одного из пересчетных элементов, например 5, и выход заполнения другого, например 6, подключены к регистру 10 памяти, соединенному с цифровым отсчетным блоком 9. Блоки 9 и 10 также являются общими для обоих каналов фазометра.

Фазометр работает следующим образом.

Исследуемые сигналы искаженной формы вместе с аддитивными шумами и помехами поступают на аналоговые входы перемножающих цифроаналоговых преобразователей 3 и 8. На цифровые входы последних подается периодически изменяющийся во времени параллельный цифровой код, значения которого соответствуют выборкам сигнала строго гармонической формы, следующего с той же частотой, что и исследуемый сигнал. Период изменения цифрового кода

$$T_0 = \frac{T_c}{m},$$

где T_c - длительность периода исследуемого сигнала;

m - целое число тактов изменения цифрового кода.

Перемножающие цифроаналоговые преобразователи 3 и 8 осуществляют непрерывное корреляционное преобразование, т.е. непрерывное перемножение исследуемого сигнала на его квазигармоническую копию. Постоянная составляющая выходного напряжения перемножающего цифроаналогового преобразователя 3 и 8 зависит от фазового сдвига между основными гармоническими составляющими перемножаемых исследуемого сигнала и сигнала копии. Эта зависимость имеет гармонический (косинусоидальный) характер. Постоянная составляющая выходного напряжения преобразо-

вателя обращается в нуль при 90° -ом или 270° -ом фазовом сдвиге перемножаемых сигналов. Выходные напряжения перемножающих цифроаналоговых преобразователей 3 и 8 усредняются при помощи интеграторов 11 и 12 в течение интервалов времени, кратных полупериоду исследуемых сигналов, с целью исключения влияния высших гармонических составляющих, попадающих на входы интеграторов 11 и 12. Время интегрирования задается одним из пересчетных элементов 5 и 6. Компараторы 13 и 16 формируют импульсы, накапливаемые в реверсивных счетчиках 14 и 15. Если выходные напряжения интеграторов 11 и 12 оказываются положительными, компараторы 13 и 16 формируют импульсы, поступающие на входы сложения реверсивных счетчиков 14 и 15. При отрицательной полярности выходных напряжений интеграторов 11 и 12 формируемые компараторами 13 и 16 импульсы поступают на входы вычитания. Емкость N реверсивных счетчиков 14 и 15 выбирается в зависимости от соотношения сигнал/шум исследуемых сигналов и заданной дисперсии результата отсчета фазового сдвига. Чем меньше соотношение сигнал/шум и меньше требуемая дисперсия отсчета фазового сдвига, тем больше требуется емкость N реверсивных счетчиков 14 и 15.

В исходном состоянии на реверсивных счетчиках 14 и 15 устанавливается код $\frac{N}{2}$. Такое же значение кода устанавливается при помощи элементов ИЛИ 17 и 18 в те моменты времени, когда в реверсивные счетчики 14 и 15 будет записано суммарное приращение $\frac{N}{2}$ или $-\frac{N}{2}$. При этом импульсные сигналы переполнения и обнуления реверсивных счетчиков 14 и 15 управляют моментами заполнения пересчетных элементов 5 и 6, смещая их в сторону достижения компенсации основных гармоник исследуемого сигнала основными гармониками сигналов копий, при которой постоянные составляющие выходных напряжений перемножающих аналогоцифровых преобразователей 3 и 8 обратятся в нуль. Коэффициент деления частоты обоих пересчетных элементов 5 и 6 или их емкость n выбирается в зависимости от требуемого минимально-

го дискрета по фазе $\Delta\varphi_A$, т.е. в зависимости от заданной разрешающей способности измерения фазовых сдвигов:

$$n = \frac{360^\circ}{\Delta\varphi_A}$$

При $\Delta\varphi_A = 0,1^\circ$ $n = 3600$.

Код пересчетных элементов 5 и 6 изменяется циклически через интервалы времени, равные периоду следования импульсов с генератора 2 импульсов.

Значения кодов пересчетных элементов

$$N_{nc}(t) = \Phi(t) = \sum_{i=0}^{i=n} \Delta\varphi_A$$

выражают текущее значение фазы $\Phi(t)$ выходных напряжений пересчетных элементов 5 и 6. Постоянные запоминающие элементы 4 и 7 преобразуют значения кодов фазы, формируемые пересчетными элементами 5 и 6, в весовые значения кодов строго гармонической функции — синуса или косинуса с нормированной амплитудой $N_{\max} = 1$, соответствующей максимальному значению положительной полуволны колебания. Количество ячеек постоянных запоминающих элементов 4 и 7 должно соответствовать количеству устойчивых состояний пересчетных элементов 5 и 6 n . С учетом свойств симметрии гармонической функции это количество может быть уменьшено в два либо в четыре раза.

Выходной код постоянных запоминающих элементов 4 и 7, будучи поданным на перемножающие цифроаналоговые преобразователи 3 и 8, изменяет их коэффициенты передачи по строго гармоническому закону. При подаче на входы перемножающих цифроаналоговых преобразователей 3 и 8 исследуемых сигналов на их выходах образуется напряжение, пропорциональное фазовому сдвигу между основными гармониками сигналов копий и основными гармониками зашумленных искаженных исследуемых сигналов.

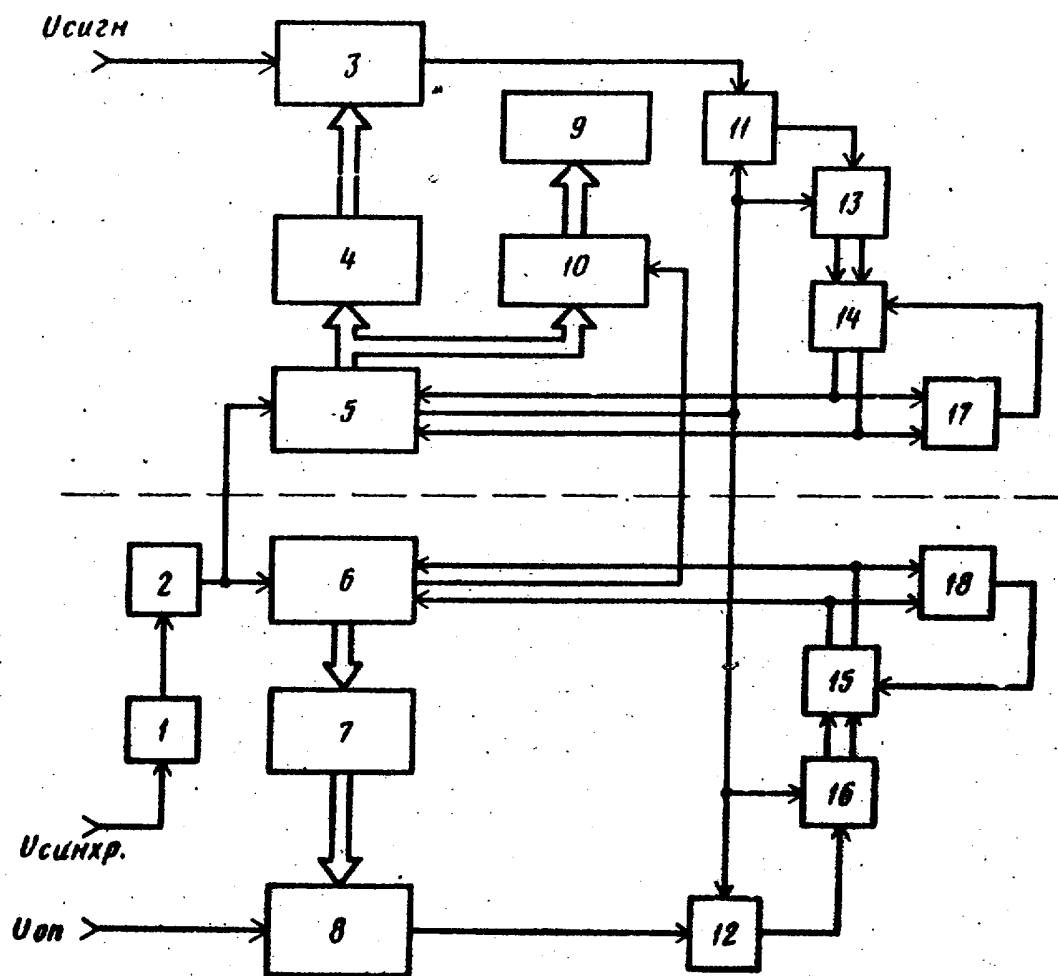
Процесс уравнивания фазовых сдвигов происходит следующим образом. Выходные напряжения перемножающих цифроаналоговых преобразователей 3 и 8, пропорциональные начальному рассогласованию фазо-

вых сдвигов исследуемых сигналов и весовых коэффициентов копий (с учетом сдвига на 90° или 270°), усредняются в интеграторах 11 и 12 и сравниваются с нулевым значением на входах компараторов 13 и 16. Знак рассогласований определяет полярность выходных напряжений интеграторов 13 и 16 и входы реверсивных счетчиков 14 и 15, на которые подается периодическая последовательность импульсов с компараторов 13 и 16.

В реверсивных счетчиках 14 и 15 происходит накопление кода нарастающим или убывающим итогом соответственно. При суммарных приращениях кодов реверсивных счетчиков 14 и 15 $\frac{N}{2}$ или $-\frac{N}{2}$, что соответствует результирующему коду N или 0 , на выходных шинах реверсивных счетчиков 14 и 15 формируются импульсы, изменяющие значения кода пересчетных элементов 5 и 6 в сторону уменьшения фазового рассогласования сравниваемых в перемножителе сигналов относительно значения $\pm 90^\circ$. После этого посредством элементов ИЛИ 17 и 18 устанавливается начальный код реверсивных счетчиков 14 и 15 и цикл накопления повторяется до тех

пор, пока не наступит равновесие, характеризующееся уменьшением до нуля составляющих выходных напряжений перемножающих цифроаналоговых преобразователей 3 и 8 и выходных напряжений интеграторов 11 и 12. В этом случае сдвиг фаз основных гармоник исследуемого сигнала и сигнала копии приобретает значение 90° , а выходные импульсы компараторов 13 и 16 равновероятно проходят на суммирующий и вычитающий входы реверсивных счетчиков 14 и 15, в результате чего импульсы на их выходах будут отсутствовать. Разность кодов пересчетных элементов 5 и 6, фиксируемая регистром 10 памяти, приобретает установившееся значение и показания цифрового отсчетного блока 9 стабилизируются.

Блок 1 умножения частоты предназначен для синхронизации работы автокомпенсационного фазометра. Его коэффициент умножения выбирается равным коэффициенту деления n частоты пересчетных элементов 5 и 6. При этом периоде исследуемых сигналов всегда будет соответствовать целое число тактов изменения цифрового кода на выходе постоянных запоминающих элементов 4 и 7.



Редактор Н.Данкулич

Составитель В. Быков

Техред И.Асталов

Корректор Г. Решетник

Заказ 4305/39

Тираж 748

Подписное

ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ИПИ "Патент", г. Ужгород, ул. Проектная, 4