(19)国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 118541811 A
(43)申请公布日 2024.08.23

(21)申请号 202380017083.2

(22)申请日 2023.01.12

(30)优先权数据
2022-004696 2022.01.14 JP

(85)PCT国际申请进入国家阶段日
2024.07.12

(86)PCT国际申请的申请数据
PCT/JP2023/000682 2023.01.12

(87)PCT国际申请的公布数据
WO2023/136309 JA 2023.07.20

(71)申请人 株式会社FLOSFIA
地址 日本京都

(72)发明人 四户孝 冲川满 雨堤耕史 樋口安史 松田时宜

(74)专利代理机构 北京德琦知识产权代理有限公司 11018
专利代理师 辛雪花 朴圣洁

(51)Int.Cl.
H01L 29/78(2006.01)
H01L 21/329(2006.01)
H01L 21/365(2006.01)
H01L 21/368(2006.01)
H01L 29/12(2006.01)
H01L 29/24(2006.01)
H01L 29/739(2006.01)
H01L 29/861(2006.01)
H01L 29/868(2006.01)
H01L 29/872(2006.01)

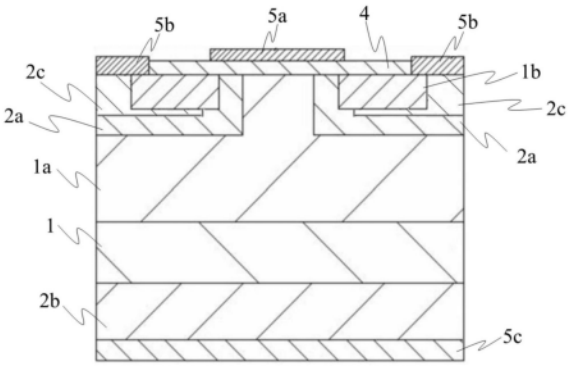
权利要求书2页 说明书18页 附图8页

(54)发明名称

半导体装置

(57)摘要

提供一种半导体装置,其尤其有用于功率器件,并且半导体特性优异。一种半导体装置,其特征在于,至少具备:n型氧化物半导体层;与所述n型氧化物半导体层形成主结的第一p型氧化物半导体层;以及空穴供给层,所述空穴供给层由不同于所述第一p型氧化物半导体层的第二p型氧化物半导体层构成。



CN 118541811 A

1.一种半导体装置,其特征在于,

至少具备:n型氧化物半导体层;与所述n型氧化物半导体层形成主结的第一p型氧化物半导体层;以及空穴供给层,

所述空穴供给层包含不同于所述第一p型氧化物半导体层的第二p型氧化物半导体层。

2.根据权利要求1所述的半导体装置,其中,

所述第一p型氧化物半导体层和所述第二p型氧化物半导体层具有分别不同的组成。

3.根据权利要求1或2所述的半导体装置,其中,

所述第一p型氧化物半导体层的带隙大于所述第二p型氧化物半导体层的带隙。

4.根据权利要求1至3中任一项所述的半导体装置,其中,

所述第一p型氧化物半导体层和所述第二p型氧化物半导体层为晶体生长层。

5.根据权利要求1至4中任一项所述的半导体装置,其中,

所述第一p型氧化物半导体层的底面与所述第二p型氧化物半导体层的底面相比,在所述半导体装置的层叠方向上位于靠所述n型氧化物半导体层侧。

6.根据权利要求1至5中任一项所述的半导体装置,其中,

所述n型氧化物半导体层将选自铝、镓和铟中的一种或两种以上的金属的氧化物作为主成分来包含。

7.根据权利要求1至6中任一项所述的半导体装置,其中,

所述n型氧化物半导体层具有刚玉结构。

8.根据权利要求1至7中任一项所述的半导体装置,其中,

所述第一p型氧化物半导体层将选自铝、镓和铟中的一种或两种以上的金属的氧化物作为主成分来包含。

9.根据权利要求1至8中任一项所述的半导体装置,其中,

所述第二p型氧化物半导体层至少包含元素周期表第9族金属的氧化物。

10.根据权利要求9所述的半导体装置,其中,

元素周期表第9族金属包含铱。

11.根据权利要求9或10所述的半导体装置,其中,

所述第二p型氧化物半导体层进一步包含选自铝、镓和铟中的一种或两种以上的金属的氧化物。

12.根据权利要求1至11中任一项所述的半导体装置,其中,

所述第一p型氧化物半导体层具有刚玉结构。

13.根据权利要求1至12中任一项所述的半导体装置,其中,

所述第二p型氧化物半导体层具有刚玉结构。

14.一种半导体装置,其特征在于,

至少具备集电极层、漂移层和阱层,

所述漂移层包含n型氧化物半导体层,所述阱层包含第一氧化物半导体层,所述集电极层包含不同于所述第一氧化物半导体层的第二氧化物半导体层,所述半导体装置为绝缘栅双极晶体管。

15.一种半导体装置,其特征在于,

至少具备:n型氧化物半导体层;设置在该n型氧化物半导体层上的肖特基电极;以及设

置在所述n型氧化物半导体层与所述肖特基电极之间的至少一部分的阻挡层，

所述阻挡层包含第一氧化物半导体层和不同于所述第一氧化物半导体层的第二氧化物半导体层，所述半导体装置为结势垒肖特基二极管。

16.一种半导体装置，其特征在于，

至少具备p型氧化物半导体层、i型氧化物半导体层和n型氧化物半导体层，

所述p型氧化物半导体层包含第一氧化物半导体层和不同于所述第一氧化物半导体层的第二氧化物半导体层，所述半导体装置为PiN二极管。

17.根据权利要求14至16中任一项所述的半导体装置，其中，

所述第一氧化物半导体层和所述第二氧化物半导体层具有分别不同的组成。

18.根据权利要求14至17中任一项所述的半导体装置，其中，

所述第一氧化物半导体层的带隙大于所述第二氧化物半导体层的带隙。

19.根据权利要求14至18中任一项所述的半导体装置，其中，

所述第一氧化物半导体层的底面与所述第二氧化物半导体层的底面相比，在所述半导体装置的层叠方向上位于靠所述n型氧化物半导体层侧。

20.根据权利要求14至19中任一项所述的半导体装置，其中，

所述第二氧化物半导体层的空穴载流子密度大于所述第一氧化物半导体层的空穴载流子密度。

21.一种电力转换装置，其使用权利要求1至20中任一项所述的半导体装置。

22.一种控制系统，其使用权利要求1至20中任一项所述的半导体装置。

半导体装置

技术领域

[0001] 本发明涉及一种作为功率器件等有用的半导体装置。

背景技术

[0002] 氧化镓(Ga_2O_3)在室温中具有4.8～5.3eV这种较宽的带隙,是一种几乎不吸收可见光和紫外光的透明半导体。因此,其为尤其在深紫外光领域中工作的光电器件和透明电子设备中使用的有望的材料,近年来正在开展以氧化镓(Ga_2O_3)为基础的光探测器、发光二极管(LED)和晶体管的开发(参见专利文献1)。根据专利文献1,该氧化镓可通过与铟和铝分别或组合进行混晶而控制带隙,并且构造作为InAlGaO系半导体极富魅力的材料系统。在此,InAlGaO系半导体表示的是$In_XAl_YGa_ZO_3$($0\leqslant X\leqslant 2$、$0\leqslant Y\leqslant 2$、$0\leqslant Z\leqslant 2$、$X+Y+Z=1.5\sim 2.5$),可视作内含氧化镓的同一材料系统。

[0003] 专利文献1:日本专利第5343224号公报

发明内容

[0004] 本发明的目的在于提供一种半导体特性优异的半导体装置。

[0005] 本发明人为了达到上述目的而进行深入研究的结果,发现如下的半导体装置能够维持耐压性的同时接通电压等的半导体特性得到改善,该半导体装置至少具备:n型氧化物半导体层;与所述n型氧化物半导体层形成主结的第一p型氧化物半导体层;以及空穴供给层,其中,所述空穴供给层包含不同于所述第一p型氧化物半导体层的第二p型氧化物半导体层。

[0006] 此外,本发明人得到上述见解后,进一步进行反复研究,最终完成本发明。

[0007] 即,本发明涉及如下的技术方案。

[0008] [1]一种半导体装置,其特征在于,至少具备:n型氧化物半导体层;与所述n型氧化物半导体层形成主结的第一p型氧化物半导体层;以及空穴供给层,所述空穴供给层包含不同于所述第一p型氧化物半导体层的第二p型氧化物半导体层。

[0009] [2]根据前述[1]所述的半导体装置,其中,所述第一p型氧化物半导体层和所述第二p型氧化物半导体层具有分别不同的组成。

[0010] [3]根据前述[1]或[2]所述的半导体装置,其中,所述第一p型氧化物半导体层的带隙大于所述第二p型氧化物半导体层的带隙。

[0011] [4]根据前述[1]至[3]中任一项所述的半导体装置,其中,所述第一p型氧化物半导体层和所述第二p型氧化物半导体层为晶体生长层。

[0012] [5]根据前述[1]至[4]中任一项所述的半导体装置,其中,所述第一p型氧化物半导体层的底面与所述第二p型氧化物半导体层的底面相比,在所述半导体装置的层叠方向上位于靠所述n型氧化物半导体层侧。

[0013] [6]根据前述[1]至[5]中任一项所述的半导体装置,其中,所述n型氧化物半导体层将选自铝、镓和铟中的一种或两种以上的金属的氧化物作为主成分来包含。

[0014] [7]根据前述[1]至[6]中任一项所述的半导体装置,其中,所述n型氧化物半导体层具有刚玉结构。

[0015] [8]根据前述[1]至[7]中任一项所述的半导体装置,其中,所述第一p型氧化物半导体层将选自铝、镓和铟中的一种或两种以上的金属的氧化物作为主成分来包含。

[0016] [9]根据前述[1]至[8]中任一项所述的半导体装置,其中,所述第二p型氧化物半导体层至少包含元素周期表第9族金属的氧化物。

[0017] [10]根据前述[9]所述的半导体装置,其中,元素周期表第9族金属包含铱。

[0018] [11]根据前述[9]或[10]中任一项所述的半导体装置,其中,所述第二p型氧化物半导体层进一步包含选自铝、镓和铟中的一种或两种以上的金属的氧化物。

[0019] [12]根据前述[1]至[11]中任一项所述的半导体装置,其中,所述第一p型氧化物半导体层具有刚玉结构。

[0020] [13]根据前述[1]至[12]中任一项所述的半导体装置,其中,所述第二p型氧化物半导体层具有刚玉结构。

[0021] [14]一种半导体装置,其特征在于,至少具备集电极层、漂移层和阱层,所述漂移层包含n型氧化物半导体层,所述阱层包含第一氧化物半导体层,所述集电极层包含不同于所述第一氧化物半导体层的第二氧化物半导体层,所述半导体装置为绝缘栅双极晶体管。

[0022] [15]一种半导体装置,其特征在于,至少具备:n型氧化物半导体层、设置在该n型氧化物半导体层上的肖特基电极;以及设置在所述n型氧化物半导体层与所述肖特基电极之间的至少一部分的阻挡层,所述阻挡层包含第一氧化物半导体层和不同于所述第一氧化物半导体层的第二氧化物半导体层,所述半导体装置为结势垒肖特基二极管。

[0023] [16]一种半导体装置,其特征在于,至少具备p型氧化物半导体层、i型氧化物半导体层和n型氧化物半导体层,所述p型氧化物半导体层包含第一氧化物半导体层和不同于所述第一氧化物半导体层的第二氧化物半导体层,所述半导体装置为PiN二极管。

[0024] [17]根据前述[14]至[16]中任一项所述的半导体装置,其中,所述第一氧化物半导体层和所述第二氧化物半导体层具有分别不同的组成。

[0025] [18]根据前述[14]至[17]中任一项所述的半导体装置,其中,所述第一氧化物半导体层的带隙大于所述第二氧化物半导体层的带隙。

[0026] [19]根据前述[14]至[18]中任一项所述的半导体装置,其中,所述第一氧化物半导体层的底面与所述第二氧化物半导体层的底面相比,在所述半导体装置的层叠方向上位于靠所述n型氧化物半导体层侧。

[0027] [20]根据前述[14]至[19]中任一项所述的半导体装置,其中,所述第二氧化物半导体层的空穴载流子密度大于所述第一氧化物半导体层的空穴载流子密度。

[0028] [21]一种电力转换装置,其使用前述[1]至[20]中任一项所述的半导体装置。

[0029] [22]一种控制系统,其使用前述[1]至[20]中任一项所述的半导体装置。

[0030] 根据本发明,可提供一种半导体特性优异的半导体装置。

附图说明

[0031] 图1为示意地表示本发明的实施方式所涉及的绝缘栅双极晶体管(IGBT)的图。

[0032] 图2为示意地表示本发明的实施方式所涉及的PiN二极管的图。

[0033] 图3为示意地表示本发明的实施方式所涉及的PiN二极管的图。

[0034] 图4为示意地表示本发明的实施方式所涉及的结势垒肖特基二极管(JBS)的图。

[0035] 图5为示意地表示本发明的实施方式所涉及的金属氧化膜半导体场效应晶体管(MOSFET)的图。

[0036] 图6为表示实施例和比较例中的I-V测定结果的图,其中,纵轴表示电流,横轴表示电压。

[0037] 图7为在本发明的实施方式中使用的雾化CVD装置的结构图。

[0038] 图8为表示采用本发明的实施方式所涉及的半导体装置的控制系统的一例的方框结构图。

[0039] 图9为表示采用本发明的实施方式所涉及的半导体装置的控制系统的一例的电路图。

[0040] 图10为采用本发明的实施方式所涉及的半导体装置的控制系统的一例的方框结构图。

[0041] 图11为表示采用本发明的实施方式所涉及的半导体装置的控制系统的一例的电路图。

[0042] 图12为示意地表示图4所示JBS的适宜制造方法的图。

[0043] 图13为示意地表示图4所示JBS的适宜制造方法的图。

具体实施方式

[0044] 本发明的实施方式所涉及的半导体装置的特征在于,至少具备:n型氧化物半导体层;与所述n型氧化物半导体层形成主结的第一p型氧化物半导体层;以及空穴供给层,所述空穴供给层包含不同于所述第一p型氧化物半导体层的第二p型氧化物半导体层。

[0045] 所述空穴供给层为空穴(hole)密度大于电子密度的层,只要在所述半导体装置的工作时(接通时)从所述空穴供给层向其他层(n型氧化物半导体层等)注入空穴(hole),则除非损害本发明的目的,就不受特别限制。当所述半导体装置为绝缘栅双极晶体管(IGBT)时,所述空穴供给层构成集电极层。此外,当所述半导体装置为PiN二极管时,所述空穴供给层构成p型半导体层的至少一部分。当所述半导体装置为结势垒肖特基二极管(JBS)时,所述空穴供给层构成JBS中的阻挡层(p型半导体层等)的至少一部分。进一步地,当所述半导体装置为内置二极管的MOSFET时,所述空穴供给层构成所述内置二极管的MOSFET中的p阱层或p型阳极层的至少一部分。此外,在本发明的实施方式中,所谓“不同”并不仅限于所述第一p型氧化物半导体层(第一氧化物半导体层)和所述第二p型氧化物半导体层(第二氧化物半导体层)的组成不同的情况,还包括组成相同且掺杂剂不同的情况。应予说明,在本发明的实施方式中,优选所述第一p型氧化物半导体层(第一氧化物半导体层)和所述第二p型氧化物半导体层(第二氧化物半导体层)的组成分别不同。此外,在本发明的实施方式中,所谓“主结”是指具有整流作用的界面。在本发明的实施方式中,所述主结优选为PN结。此外,在本公开中所谓“p型”半导体层是指空穴(hole)密度大于电子密度的半导体层,并不局限于可通过空穴效应的测定而确认为p型的半导体层。例如,当所述p型氧化物半导体层用作沟道层时,如果在施加电压时该p型氧化物半导体层作为沟道来发挥功能,则所述p型氧化物半导体层包含在“p型”中。

[0046] (第一p型氧化物半导体层/第一氧化物半导体层)

[0047] 第一p型氧化物半导体层和/或第一氧化物半导体层(以下,也简称为“第一p型氧化物半导体层”)只要与第二p型氧化物半导体层(第二氧化物半导体层)不同,则不受特别限制。在本发明的实施方式中,优选所述第一p型氧化物半导体层将第一结晶性氧化物半导体作为主成分包含。作为所述第一结晶性氧化物半导体,可以列举选自铝、镓、铟、铁、铬、钒、钛、铑、镍、钴和铱中的一种或两种以上的金属的金属氧化物等。在本发明的实施方式中,优选所述第一结晶性氧化物半导体含有选自铝、铟和镓中的至少一种金属,更优选至少含有镓。此外,在本发明的实施方式中,优选所述第一结晶性氧化物半导体进一步包含选自元素周期表第6族~第10族中的至少一种金属。作为元素周期表第6族金属,例如可以列举选自铬(Cr)、钼(Mo)和钨(W)中的一种或两种以上的金属。在本发明的实施方式中,优选元素周期表第6族金属为铬(Cr)。作为元素周期表第7族金属,例如可以列举选自锰(Mn)、锝(Tc)和铼(Re)中的一种或两种以上的金属等。作为元素周期表第8族金属,例如可以列举铁(Fe)、钌(Ru)和锇(Os)中的一种或两种以上的金属等。作为元素周期表第9族金属,例如可以列举选自钴(Co)、铑(Rh)和铱中的一种或两种以上的金属等。

[0048] 在本发明的实施方式中,优选所述第一结晶性氧化物半导体为至少包含元素周期表第9族金属和元素周期表第13族金属的混晶。在此情况下,所述第一p型氧化物半导体层优选为氧化铱和氧化镓的混晶(例如,α-$(Ir,Ga)_2O_3$等)。此外,在本发明的实施方式中,所述第一p型氧化物半导体层可以包含p型掺杂剂。作为所述p型掺杂剂,可以列举Mg、H、Li、Na、K、Rb、Cs、Fr、Be、Ca、Sr、Ba、Ra、Mn、Fe、Co、Ni、Pd、Cu、Ag、Au、Zn、Cd、Hg、Ti、Pb、N或P等。所述第一p型氧化物半导体层的晶体结构只要不损害本发明的目的,则不受特别限制。作为所述第一p型氧化物半导体层的晶体结构,可以列举刚玉结构、β-gallia结构、六方晶结构(例如,ε型结构等)、直方晶结构(例如,κ型结构等)、立方晶结构或正方晶结构等。在本发明的实施方式中,优选所述第一p型氧化物半导体层具有刚玉结构、β-gallia结构或六方晶结构(例如,ε型结构等),更优选具有刚玉结构。此外,在本发明的实施方式中,优选所述第一p型氧化物半导体层为晶体生长层(而非通过离子注入来形成的层)。应予说明,所谓“主成分”表示的是相对于所述第一p型氧化物半导体层的全部成分,以原子比计,优选包含50%以上的所述第一结晶性氧化物半导体,更优选包含70%以上,进一步优选包含90%以上,并且表示所述第一结晶性氧化物半导体的含量也可为100%。例如,在所述第一结晶性氧化物半导体为氧化镓的情况下,只要所述第一p型氧化物半导体层以所述第一p型氧化物半导体层中所含的全部金属元素中的镓的原子比为0.5以上的比率包含氧化镓即可。在此情况下,所述第一p型氧化物半导体层中所含的全部金属元素中的镓的原子比优选为0.7以上,更优选为0.9以上。此外,例如在所述第一结晶性氧化物半导体为氧化镓和氧化铱的混晶(例如,α-$(Ir,Ga)_2O_3$等)的情况下,只要以所述第一p型氧化物半导体层中全部金属元素中的镓和铱的合计原子比为0.5以上的比率包含氧化镓和氧化铱的混晶即可。在此情况下,所述第一p型氧化物半导体层中所含的全部金属元素中的镓和铱的合计原子比优选为0.7以上,更优选为0.9以上。

[0049] (第二p型氧化物半导体层/第二氧化物半导体层)

[0050] 空穴供给层只要包含不同于第一p型氧化物半导体层(第一氧化物半导体层)的第二p型氧化物半导体层(第二氧化物半导体层),则不受特别限制。在本发明的实施方式中,

优选所述第二p型氧化物半导体层和/或第二氧化物半导体层(以下,也简称为“第二p型氧化物半导体层”)将第二结晶性氧化物半导体作为主成分包含。作为所述第二结晶性氧化物半导体,可以列举包含选自铝、镓、铟、铁、铬、钒、钛、铑、镍、钴和铱中的一种或两种以上的金属的金属氧化物等。在本发明的实施方式中,优选所述第二结晶性氧化物半导体含有选自铝、铟和镓中的至少一种金属,更优选至少含有镓。此外,在本发明的实施方式中,优选所述第二结晶性氧化物半导体进一步包含选自元素周期表第6族~第10族中的至少一种金属。作为元素周期表第6族金属,例如可以列举选自铬(Cr)、钼(Mo)和钨(W)中的一种或两种以上的金属。在本发明的实施方式中,优选元素周期表第6族金属为铬(Cr)。作为元素周期表第7族金属,例如可以列举选自锰(Mn)、锝(Tc)和铼(Re)中的一种或两种以上的金属等。作为元素周期表第8族金属,例如可以列举选自铁(Fe)、钌(Ru)和锇(Os)中的一种或两种以上的金属等。作为元素周期表第9族金属,例如可以列举选自钴(Co)、铑(Rh)和铱中的一种或两种以上的金属等。

[0051] 在本发明的实施方式中,优选所述第二结晶性氧化物半导体为至少包含元素周期表第9族金属和元素周期表第13族金属的混晶。在此情况下,优选所述第二p型氧化物半导体层为氧化铱和氧化镓的混晶(例如,α-$(Ir,Ga)_2O_3$等)。此外,在本发明的实施方式中,所述第二p型氧化物半导体层可以包含p型掺杂剂。作为所述p型掺杂剂,可以列举Mg、H、Li、Na、K、Rb、Cs、Fr、Be、Ca、Sr、Ba、Ra、Mn、Fe、Co、Ni、Pd、Cu、Ag、Au、Zn、Cd、Hg、Ti、Pb、N或P等。所述第二p型氧化物半导体层的晶体结构只要不损害本发明的目的,则不受特别限制。作为所述第二p型氧化物半导体层的晶体结构,可以列举刚玉结构、β-gallia结构、六方晶结构(例如,ε型结构等)、直方晶结构(例如,κ型结构等)、立方晶结构或正方晶结构等。在本发明的实施方式中,优选所述第二p型氧化物半导体层具有刚玉结构、β-gallia结构或六方晶结构(例如,ε型结构等),更优选具有刚玉结构。此外,在本发明的实施方式中,优选所述第二p型氧化物半导体层为晶体生长层(而非通过离子注入形成的层)。

[0052] 应予说明,所谓“主成分”表示的是相对于所述第二p型氧化物半导体层的全部成分,以原子比计,优选包含50%以上的所述第二结晶性氧化物半导体,更优选包含70%以上,进一步优选包含90%以上,并且表示所述第二结晶性氧化物半导体的含量也可为100%。例如,在所述第二结晶性氧化物半导体为氧化镓的情况下,只要所述第二p型氧化物半导体层以所述第二p型氧化物半导体层中所含的全部金属元素中的镓的原子比为0.5以上的比率包含作为所述第二结晶性氧化物半导体的氧化镓即可。在此情况下,所述第二p型氧化物半导体层中所含的全部金属元素中的镓的原子比优选为0.7以上,更优选为0.9以上。此外,例如在所述第二结晶性氧化物半导体为氧化镓和氧化铱的混晶(例如,α-$(Ir,Ga)_2O_3$等)的情况下,只要以所述第二p型氧化物半导体层中全部金属元素中的镓和铱的合计原子比为0.5以上的比率包含氧化镓和氧化铱的混晶即可。在此情况下,所述第二p型氧化物半导体层中所含的全部金属元素中的镓和铱的合计原子比优选为0.7以上,更优选为0.9以上。此外,例如在所述第二结晶性氧化物半导体为氧化镓和氧化铬的混晶(例如,α-$(Cr,Ga)_2O_3$等)的情况下,只要以所述第二p型氧化物半导体层中全部金属元素中的镓和铬的合计原子比为0.5以上的比率包含氧化镓和氧化铬的混晶即可。在此情况下,所述第二p型氧化物半导体层中所含的全部金属元素中的镓和铬的原子比优选为0.7以上,更优选为0.9以上。

[0053] 在本发明的实施方式中,优选所述第一p型氧化物半导体层的带隙大于所述第二p型氧化物半导体层的带隙。所述第一p型氧化物半导体例如为3.5eV以上,优选为4.0eV以上。此外,所述第二p型氧化物半导体层的带隙例如为2.5eV以上,优选为3.0eV以上。此外,在本发明的实施方式中,优选所述第一p型氧化物半导体层的组成与所述第二p型氧化物半导体层的组成不同。更为具体地,例如在所述第一p型氧化物半导体层和所述第二p型氧化物半导体层均为氧化镓和氧化铱的混晶的情况下,优选所述第一p型氧化物半导体层中的镓和铱的原子比与所述第二p型氧化物半导体层中的镓和铱的原子比不同。此外,在本发明的实施方式中,优选所述第二p型氧化物半导体层的空穴载流子密度大于所述第一p型氧化物半导体层的空穴载流子密度。所述第一p型氧化物半导体层的空穴载流子密度例如在$1.0\times10^{16}/cm^3$~$1.0\times10^{18}/cm^3$的范围内。此外,第二p型氧化物半导体层的空穴载流子密度例如在$5.0\times10^{17}/cm^3$~$1.0\times10^{20}/cm^3$的范围内。通过如上述那样区别使用p型氧化物半导体层,能够进一步降低所述半导体装置的接通电压的同时进一步提高耐压性。在本发明的实施方式中,优选所述第一p型氧化物半导体层的底面与所述第二p型氧化物半导体层的底面相比,在所述半导体装置的层叠方向上位于靠所述n型氧化物半导体侧。通过设为这样优选的结构,即使在例如所述第二p型氧化物半导体层使用带隙比所述第一p型氧化物半导体层的带隙小的材料的情况下,也能够在不降低所述半导体装置的耐压性的情况下带来改善接通电压等电气特性的效果。所述第一p型氧化物半导体层和第二p型氧化物半导体层的厚度只要不损害本发明的目的,则不受特别限制。优选所述第一p型氧化物半导体层的厚度大于所述第二p型氧化物半导体层的厚度。所述第一p型氧化物半导体层的厚度例如在0.1μm~5.0μm的范围内。所述第二p型氧化物半导体层的厚度例如在0.01μm~3.0μm的范围内。此外,在本发明的实施方式中,优选所述第一p型氧化物半导体层和所述第二p型氧化物半导体层为晶体生长层。通过设为这样优选的结构,在与所述n型氧化物半导体层的组合中,能够更加良好地发挥所述第一p型氧化物半导体层和所述第二p型氧化物半导体层的功能。

[0054] (n型氧化物半导体层)

[0055] 所述n型氧化物半导体层只要是具有导电性的n型氧化物半导体层,并且不损害本发明的目的,则不受特别限制。在本发明的实施方式中,优选所述n型氧化物半导体层将结晶性氧化物半导体作为主成分来包含。作为所述结晶性氧化物半导体,例如可以列举包含选自铝、镓、铟、铁、铬、钒、钛、铑、镍、钴和铱中的一种或两种以上的金属的金属氧化物等。在本发明的实施方式中,优选所述结晶性氧化物半导体含有选自铝、铟和镓中的至少一种金属,更优选至少包含镓,最好是α-Ga_2O_3或其混晶。所述n型氧化物半导体层的晶体结构也是只要不损害本发明的目的,则不受特别限制。作为所述n型氧化物半导体层的晶体结构,例如可以列举刚玉结构、β-gallia结构、六方晶结构(例如,ε型结构等)、直方晶结构(例如,κ型结构等)、立方晶结构或正方晶结构等。在本发明的实施方式中,优选所述n型氧化物半导体层具有刚玉结构、β-gallia结构或六方晶结构(例如,ε型结构等),更优选具有刚玉结构。应予说明,所谓“主成分”表示的是相对于所述n型氧化物半导体层的全部成分,以原子比计,优选包含50%以上的所述结晶性氧化物半导体,更优选包含70%以上,进一步优选包含90%以上,并且表示所述结晶性氧化物半导体的含量也可为100%。例如,在所述结晶性氧化物半导体为氧化镓的情况下,只要所述n型氧化物半导体层以所述n型氧化物半导体层中所含的全部金属元素中的镓的原子比为0.5以上的比率包含作为结晶性氧化物半导体的

氧化镓即可。所述n型氧化物半导体层中所含的全部金属元素中的镓的原子比优选为0.7以上,更优选为0.9以上。此外,所述n型氧化物半导体层的厚度不受特别限制,可为1μm以下,也可为1μm以上,但在本发明的实施方式中优选为5μm以上,更优选为10μm以上。所述半导体膜的(俯视下的)表面积不受特别限制,可为1mm^{2}以上,也可为1mm^{2}以下,但优选为10mm^2~300mm^2,更优选为10mm^2~100mm^2。此外,所述n型氧化物半导体层通常为单晶,但也可为多晶。此外,所述n型氧化物半导体层通常包含两个以上的半导体层。所述n型氧化物半导体层例如至少包含n+型半导体层、漂移层(n-型半导体层)、沟道层和源区(n+型半导体层)。关于n型半导体层在半导体装置中的具体功能,将在后面与附图说明一起说明。此外,关于所述n型氧化物半导体层的载流子密度,可通过调节掺杂量来适当设定。

[0056] 所述n型氧化物半导体层优选包含n型掺杂剂。所述n型掺杂剂不受特别限制,可为公知的掺杂剂。在本发明的实施方式中,尤其在所述n型氧化物半导体将包含镓的结晶性氧化物半导体作为主成分的情况下,作为所述n型掺杂剂的适当的例子,例如可以列举锡、锗、硅、钛、锆、钒或铌等的n型掺杂剂等。在本发明的实施方式中,优选所述n型掺杂剂为选自Sn、Ge和Si中的至少一种。在所述半导体层的组成中,所述n型掺杂剂的含量优选为0.00001原子%以上,更优选为0.00001原子%~20原子%,最好为0.00001原子%~10原子%。更为具体地,所述n型掺杂剂的浓度通常可为约$1\times10^{16}/cm^3$~$1\times10^{22}/cm^3$,而且也可将所述n型掺杂剂的浓度例如设为约$1\times10^{17}/cm^3$以下的低浓度。此外,进一步根据本发明,也可以以约$1\times10^{20}/cm^3$以上的高浓度含有掺杂剂。

[0057] 所述n型氧化物半导体层或p型氧化物半导体层(以下,也简称为“氧化物半导体层”、“半导体膜”或“半导体层”)可通过公知方法形成。作为所述半导体层的形成方法,例如可以列举CVD法、MOCVD法、MOVPE法、雾化CVD法、雾化外延法、MBE法、HVPE法、脉冲生长法或ALD法等。在本发明的实施方式中,所述半导体层的形成方法优选为MOCVD法、雾化CVD法、雾化外延法或HVPE法,优选为雾化CVD法或雾化外延法。在所述雾化CVD法或雾化外延法中,例如使用图7所示的雾化CVD装置,将原料溶液雾化(雾化工艺),使液滴漂浮,并进行雾化后,通过载气将获得的雾化液滴运送至基体上(运送工艺),接着在所述基体附近使所述雾化液滴进行热反应来在基体上层叠半导体膜(成膜工艺),从而形成所述半导体层。

[0058] (雾化工艺)

[0059] 在雾化工艺中使所述原料溶液雾化。对于所述原料溶液的雾化方法,只要能够使所述原料溶液雾化则不受特别限制,其可为公知方法,但在本发明的实施方式中优选为使用超声波的雾化方法。使用超声波来获得的雾化液滴的初始速度为零,并且在空中漂浮,因此优选。由于其不是例如像喷雾那样吹送,而是可在空间漂浮而作为气体来运送,因此没有因冲击能导致的损伤,非常合适。液滴尺寸不受特别限制、可为几毫米左右的液滴,但优选为50μm以下,更优选为100nm~10μm。

[0060] (原料溶液)

[0061] 所述原料溶液只要能够雾化或液滴化并且包含能够形成半导体膜的原料,则不受特别限制,所述原料溶液可为无机材料,也可为有机材料。在本发明的实施方式中,所述原料优选为金属或金属化合物,更优选包含选自铝、镓、铟、铁、铬、钒、钛、铑、镍、钴和铱中的一种或两种以上的金属。

[0062] 在本发明的实施方式中,作为所述原料溶液,可以适当地使用将所述金属以络合

物或盐的形态溶解或分散在有机溶剂或水中而成的溶液。作为络合物的形态,例如可以列举乙酰丙酮络合物、羰基络合物、胺络合物、氢化物络合物等。作为盐的形态,例如可以列举有机金属盐(例如金属乙酸盐、金属草酸盐、金属柠檬酸盐等)、金属硫化物盐、金属氮化物盐、金属磷酸盐、金属卤化物盐(例如,金属氯化物盐、金属溴化物盐、金属碘化物盐等)等。

[0063] 此外,优选在所述原料溶液中混合氢卤酸、氧化剂等的添加剂。作为所述氢卤酸,例如可以列举氢溴酸、盐酸、氢碘酸等,但其中优选为氢溴酸或氢碘酸,因为它们能够更有效地抑制非正常颗粒的产生。作为所述氧化剂,例如可以列举诸如过氧化氢(H_2O_2)、过氧化钠(Na_2O_2)、过氧化钡(BaO_2)、过氧化苯甲酰($(C_6H_5CO)_2O_2$)等的过氧化物、诸如次氯酸(HClO)、高氯酸、硝酸、臭氧水、过乙酸或硝基苯等的有机过氧化物等。

[0064] 在所述原料溶液中可以包含掺杂剂。通过在原料溶液中包含掺杂剂,能够良好地进行掺杂。所述掺杂剂只要不损害本发明的目的,则不受特别限制。作为所述掺杂剂,例如可以列举诸如锡、锗、硅、钛、锆、钒或铌等的n型掺杂剂;或者诸如Mg、H、Li、Na、K、Rb、Cs、Fr、Be、Ca、Sr、Ba、Ra、Mn、Fe、Co、Ni、Pd、Cu、Ag、Au、Zn、Cd、Hg、Ti、Pb、N或P等的p型掺杂剂等。对于所述掺杂剂的含量,通过使用表示掺杂剂在原料中的浓度与期望的载流子密度之间关系的校准线进行适当设定。

[0065] 原料溶液的溶剂不受特别限制,可为水等的无机溶剂,也可为醇类等的有机溶剂,也可为无机溶剂和有机溶剂的混合溶剂。在本发明的实施方式中,优选所述溶剂包含水。

[0066] (运送工艺)

[0067] 在运送工艺中,通过载气将所述雾化液滴运送到成膜室内。作为所述载气,只要不损害本发明的目的,则不受特别限制,作为适当的例子,例如可以列举诸如氧、臭氧、氮或氩等的非活性气体;或者诸如氢气或合成气体等的还原气体等。此外,载气的种类可为一种,但也可为两种以上,也可以将降低流量的稀释气体(例如10倍稀释气体等)等作为第二载气进一步使用。此外,载气的供给部位也可为两处以上,而不仅仅是一处。载气的流量虽然不受特别限制,但优选为0.01~20L/分钟,更优选为1~10L/分钟。在稀释气体的情况下,稀释气体的流量优选为0.001~5L/分钟,更优选为0.1~3L/分钟。

[0068] (成膜工艺)

[0069] 在成膜工艺中,通过在所述基体的附近使所述雾化液滴进行热反应,在基体上形成所述半导体膜。对于热反应,只要通过热使所述雾化液滴反应即可,并且只要不损害本发明的目的,则反应条件等也不受特别限制。在本工艺中,所述热反应通常在溶剂的蒸发温度以上的温度进行,但优选在不过高的温度(例如1000℃)以下,更优选在650℃以下,最好在300℃~650℃进行。此外,热反应只要不损害本发明的目的,则可在真空下、非氧气氛下(例如,非活性气体气氛下等)、还原气体气氛下和氧气氛下中的任一种气氛下进行,但优选在非活性气体气氛下或氧气氛下进行。此外,可在大气压下、加压下和减压下中的任一种条件下进行,但在本发明的实施方式中,优选在大气压下进行。应予说明,可通过调整成膜时间来设定膜厚。

[0070] (基体)

[0071] 所述基体只要能够支撑所述半导体膜,则不受特别限制。所述基体的材料也是只要不损害本发明的目的,则不受特别限制,可为公知的基体,可为有机化合物,也可为无机化合物。所述基体的形状可为任何形状,对于所有形状均有效,例如可以列举平板和圆板等

的板状、纤维状、棒状、圆柱状、棱柱状、筒状、螺旋状、球状、环状等,但在本发明的实施方式中优选为基板。基板的厚度在本发明的实施方式中不受特别限制。

[0072] 所述基板只要为板状且为成为所述半导体膜的支撑体的基板,则不受特别限制。可为绝缘体基板,也可为半导体基板,也可为金属基板和导电基板,但所述基板优选为绝缘体基板,而且也优选为在表面上具有金属膜的基板。作为所述基板,例如可以列举将具有刚玉结构的基板材料作为主成分包含的基底基板、或者将具有β-gallia结构的基板材料作为主成分包含的基底基板、将具有六方晶结构的基板材料作为主成分包含的基底基板等。在此,所谓"主成分"表示的是相对于基板材料的全部成分,以原子比计,优选包含50%以上的具有特定晶体结构的所述基板材料,更优选包含70%以上,进一步优选包含90%以上。

[0073] 基板材料只要不损害本发明的目的,则不受特别限制,可为公知的材料。作为所述具有刚玉结构的基板材料,例如可以适当地列举α-Al_2O_3(蓝宝石基板)或α-Ga_2O_3,并且可将a面蓝宝石基板、m面蓝宝石基板、r面蓝宝石基板、c面蓝宝石基板和α型氧化镓基板(a面、m面或r面)等作为更适当的例子来列举。作为将具有β-gallia结构的基板材料作为主成分的基底基板,例如可以列举β-Ga_2O_3基板、或者包含Ga_2O_3和Al_2O_3并且Al_2O_3多于0wt%且60wt%以下的混晶基板等。此外,作为将具有六方晶结构的基板材料作为主成分的基底基板,例如可以列举SiC基板、ZnO基板、GaN基板等。

[0074] 在本发明的实施方式中,所述成膜工艺之后可进行退火处理。退火处理温度只要不损害本发明的目的,则不受特别限制,通常为300℃~650℃,优选为350℃~550℃。此外,退火处理时间通常为1分钟~48小时,优选为10分钟~24小时,更优选为30分钟~12小时。应予说明,退火处理只要不损害本发明的目的,则可在任何气氛下进行。可在非氧气氛下进行,也可在氧气氛下进行。作为非氧气氛下,例如可以列举非活性气体气氛下(例如,氮气氛下)或还原气体气氛下等,但在本发明的实施方式中,优选为非活性气体气氛下,更优选为氮气氛下。

[0075] 此外,在本发明的实施方式中,在所述基体上可直接设置所述半导体膜,也可隔着应力缓和层(例如,缓冲层、ELO层等)、剥离牺牲层等其他层设置所述半导体膜。各层的形成方法不受特别限制,可为公知方法,但在本发明的实施方式中优选为雾化CVD法。

[0076] 在本发明的实施方式中,可以对于所述半导体膜,采用从所述基体等剥离等的公知方法之后,将所述半导体膜作为所述半导体层用于半导体装置,也可以直接将所述半导体膜作为所述半导体层用于半导体装置。

[0077] 本发明的半导体装置在各种半导体元件中有用,尤其在功率器件中有用。此外,半导体元件可分类为:横向型元件(横向型器件),电极形成在半导体层的单面侧上,且电流沿着与半导体层的膜厚方向垂直的方向流动;以及纵向型元件(纵向型器件),在半导体层的正反两面侧上均具有电极,且电流沿着半导体层的膜厚方向流动。在本发明的实施方式中,可将所述半导体元件适当地用于横向型器件和纵向型器件,但其中优选用于纵向型器件。作为所述半导体元件,例如可以列举结势垒肖特基二极管(JBS)、金属半导体场效应晶体管(MESFET)、金属氧化膜半导体场效应晶体管(MOSFET)、静电感应晶体管(SIT)、结型场效应晶体管(JFET)、绝缘栅双极晶体管(IGBT)或PiN二极管(PND)等。在本发明的实施方式中,所述半导体装置优选为JBS、PND、MOSFET、SIT、JFET或IGBT,更优选为JBS、MOSFET、PND或IGBT。

[0078] 下面,使用附图对所述半导体装置的适当的例子进行说明,但本发明并不局限于

这些实施方式。应予说明,在以下例示的半导体装置中,只要不损害本发明的目的,则可进一步包含其他层(例如绝缘体层、半绝缘体层、导体层、半导体层、减震层或其他中间层等)等,此外,也可以适当地省略减震层(缓冲层)等。应予说明,在以下的说明中,将第一氧化物半导体层设为第一p型氧化物半导体层,并将第二氧化物半导体层设为第二p型氧化物半导体的情况也包含在本发明的实施方式中。

[0079] 图1为示意地表示作为本发明的一种适当实施方式的绝缘栅双极晶体管(IGBT)的主要部分的图。图1的IGBT具备集电极5c、作为空穴供给层的第二氧化物半导体层(集电极层)2b、n型氧化物半导体层(缓冲层)1、n-型氧化物半导体层(漂移层)1a、第一氧化物半导体层(阱层)2a、第三p型氧化物半导体层(p接触层)2c、n+型半导体层(发射极层)1b、栅绝缘膜4、发射极电极5b和栅电极5a。在图1的IGBT中,在所述集电极5c上依次层叠有第二氧化物半导体层(集电极层)2b、n型氧化物半导体层(缓冲层)1和n-型氧化物半导体层1a。此外,图1的IGBT进一步具有配置在n-型半导体层1a的栅电极5a侧的第一氧化物半导体层(阱层)2a,在所述第一氧化物半导体层2a内具有n+型半导体层(发射极层)1b和第三氧化物半导体层(p接触层)2c。此外,在第一氧化物半导体层2a上,隔着栅绝缘膜配置有栅电极5a。应予说明,发射极电极5b被配置为与n+型半导体层1b和第三p型氧化物半导体层2c接触。应予说明,在图1的半导体装置中,第一氧化物半导体层(阱层)2a和n-型氧化物半导体层1a形成主结。在图1的半导体装置中,在图1的IGBT的接通状态下,当对所述发射极电极5b与所述集电极5c之间施加正电压,并对所述栅电极5a施加相对于所述发射极电极5b而言是正的电压时,在所述第一氧化物半导体层2a的隔着所述栅绝缘膜4与所述栅电极5a相接的范围内形成沟道。此时,电子从n+型氧化物半导体层1b被供给到n-型氧化物半导体层1a,空穴从所述第二氧化物半导体层2b被供给到所述n-型氧化物半导体层1a。由此,电流从集电极5c流到发射极电极5b。当将栅电极5a的电位降低至低于阈值时,沟道消失,IGBT被断开。

[0080] 在图1的IGBT中,所述第一氧化物半导体层2a的组成与所述第二氧化物半导体层2b的组成不同。在本发明的实施方式中,例如所述第一氧化物半导体层2a为α-$(Ir,Ga)_2O_3$层,所述第二氧化物半导体层2b为Ir组成和/或Ga组成与所述第一氧化物半导体层的Ir组成和/或Ga组成不同的α-$(Ir,Ga)_2O_3$层。在本发明的实施方式中,优选所述第一氧化物半导体层2a的带隙大于所述第二氧化物半导体层的带隙。通过设为这样优选的结构,能够维持IGBT的耐压性的同时更加良好地引起传导率调制,并且能够更加良好地进行在接通时空穴从集电极层(第二氧化物半导体层)到n-型氧化物半导体层(漂移层)1a的供给。此外,在断开时能够更加良好地发挥由第一氧化物半导体层2a所进行的耐压维持功能。在本发明的实施方式中,优选所述第二氧化物半导体层的空穴载流子密度大于所述第一氧化物半导体层的空穴载流子密度。通过将空穴载流子密度设为这样优选的范围,能够更加良好地发挥正向时的空穴从第二氧化物半导体层2b的注入功能。此外,所述第三氧化物半导体层2c优选与所述第二氧化物半导体层2b同样地由空穴载流子密度大于所述第一氧化物半导体层2a的空穴载流子密度的材料形成。由此,能够降低与发射极电极5b的欧姆接触电阻,并能将关断时的雪崩电流逃逸到元件外而防止元件破坏。此外,能够防止由所述第二氧化物半导体层2b、所述n型氧化物半导体层(缓冲层)1、所述n-型氧化物半导体层(漂移层)1a、所述第一氧化物半导体层(阱层)2a和所述n+型半导体层(发射极层)1b构成的寄生晶闸管结构的锁存操作。此外,还可以通过去除所述发射极电极5b正下方的第二氧化物半导体层2b,来将由

所述第三氧化物半导体层2c、所述第一氧化物半导体层2a、所述n-型氧化物半导体层(漂移层)1a和所述n型氧化物半导体层(缓冲层)1构成的寄生PND用作反向导电二极管。如进一步在后面描述,若像图5的内置有反向导电二极管的MOSFET那样具备肖特基电极,则可以用作从低电压上升的反向导电二极管。应予说明,关于图1的IGBT,以平面栅极型的情况为例进行了说明,但在本发明的实施方式中图1的IGBT也可为沟槽栅极型。

[0081] 所述栅绝缘膜(层间绝缘膜)的构成材料不受特别限制,可为公知材料。作为所述栅绝缘膜的材料,例如可以列举SiO_2膜、SiON膜、AlON膜、AlN膜、Al_2O_3膜、HfO_2膜、加磷SiO_2膜(PSG膜)、加硼SiO_2膜(BSG膜)、加磷硼SiO_2膜(BPSG膜)等。材料不限于这些,只要是用于MOSFET的栅绝缘膜的材料即可。此外,可为无定形、多晶、单晶中的任一种,也可为层叠膜。作为所述栅绝缘膜的形成方法,例如可以列举CVD法、大气压CVD法、等离子体CVD法、雾化CVD法等。在本发明的实施方式中,优选所述栅绝缘膜的形成方法为雾化CVD法或大气压CVD法。

[0082] 所述集电极5c、发射极电极5b和栅电极5a只要具有导电性,并且不损害本发明的目的,则不受特别限制。所述集电极5c、发射极电极5b和栅电极5a(以下,也统称为“电极”)的构成材料可为导电性无机材料,也可为导电性有机材料。在本发明的实施方式中,优选所述电极的材料为金属。作为所述金属,例如可以适当列举选自元素周期表第4族~第10族中的至少一种金属等。作为元素周期表第4族的金属,例如可以列举钛(Ti)、锆(Zr)、铪(Hf)等。作为元素周期表第5族的金属,例如可以列举钒(V)、铌(Nb)、钽(Ta)等。作为元素周期表第6族的金属,例如可以列举铬(Cr)、钼(Mo)和钨(W)等。作为元素周期表第7族的金属,例如可以列举锰(Mn)、锝(Tc)、铼(Re)等。作为元素周期表第8族的金属,例如可以列举铁(Fe)、钌(Ru)、锇(Os)等。作为元素周期表第9族的金属,例如可以列举钴(Co)、铑(Rh)、铱(Ir)等。作为元素周期表第10族的金属,例如可以列举镍(Ni)、钯(Pd)、铂(Pt)等。在本发明的实施方式中,优选所述发射极电极包含选自钛(Ti)、钽(Ta)和钨(W)中的至少一种金属。此外,在本发明的实施方式中,所述电极也可以包含导电性金属氧化物。作为包含在所述电极中的导电性金属氧化物,例如可以列举氧化锡、氧化锌、氧化铟、氧化铟锡(ITO)、氧化锌铟(IZO)等的金属氧化物导电膜。所述电极可由单层构造,也可包含多个金属层。所述电极的形成方法不受特别限制。作为所述电极的形成方法,具体地例如可以列举干式法、湿式法和雾化CVD法等。作为干式法,例如可以列举溅射、真空蒸镀、CVD等。作为湿式法,例如可以列举丝网印刷和模涂等。

[0083] 作为本实施例,为了确认由来自所述第二p型氧化物半导体层的空穴注入产生的传导率调制效果,试制了至少包含与图1的IGBT中的第二p型氧化物半导体层2b、n-型氧化物半导体层1a和n+型氧化物半导体层1b分别对应的层的半导体装置(PiN二极管)。应予说明,将α-Ir_2O_3层用作第二p型氧化物半导体层,将α-Ga_2O_3层用作n-型氧化物半导体层,将锡掺杂α-Ga_2O_3层用作n+型氧化物半导体层。应予说明,在本实施例中,使用图7所示的雾化CVD装置,按照n+型氧化物半导体层、n-型氧化物半导体层、第二p型氧化物半导体层的顺序进行晶体生长。在图6中示出在本实施例中制作的半导体装置的I-V测定结果。在图6中示出作为比较例的如下的半导体装置的示例,该示例除了构造为代替对应于第二p型氧化物半导体层的层(α-Ir_2O_3层)而形成有肖特基电极的结构之外,以与实施例同样的方式制作。从图6清楚可见,本发明的实施方式中的第二p型氧化物半导体层尤其在与氧化镓等带隙较大的

n-型氧化物半导体层的组合中良好地引起传导率调制。应予说明,在本发明的实施方式中发现,在第二p型氧化物半导体层的成膜温度为530℃～570℃的范围内进行成膜时,可以观察到良好的传导率调制。这是在特定条件下在α-Ga_2O_3层上层叠α-Ir_2O_3层而获得的新认识。应予说明,将上述α-Ir_2O_3层替换为α-$(Ir,Ga)_2O_3$层的情况下也获得同样的结果。

[0084] 图2和图3为示意地表示作为本发明的一种适当实施方式的PiN二极管(PND)的主要部分的图。图2和图3所示的PND具备:欧姆电极15b(阴极电极);n+型氧化物半导体层11b;n-型氧化物半导体层(i型氧化物半导体层)11a;包含第一氧化物半导体层12a和作为空穴供给层的第二氧化物半导体层12b的p型氧化物半导体层12;以及欧姆电极15a(阳极电极)。在图2和图3的PND中,在欧姆电极15b上依次层叠有n+型氧化物半导体层11b、n-型氧化物半导体层(i型氧化物半导体层)11a。此外,在n-型氧化物半导体层11a上层叠有第一氧化物半导体层12a和第二氧化物半导体层12b。欧姆电极15a配置在第一氧化物半导体层12a和/或第二氧化物半导体层12b上。当对PND施加正向电压时,来自第一氧化物半导体层12a和第二氧化物半导体层12b的空穴和来自n+型氧化物半导体层11b的电子注入到n-型氧化物半导体层11a,并且电流从欧姆电极15a流到欧姆电极15b。应予说明,在图2和图3的半导体装置中,所述p型氧化物半导体层12和n-型氧化物半导体层11a形成主结。

[0085] 作为所述欧姆电极15a和15b的构成材料,例如可以列举作为所述集电极、发射极电极和栅电极的构成材料例示的材料等。此外,所述欧姆电极的形成方法不受特别限制。作为所述欧姆电极的形成方法,具体地例如可以列举干式法、湿式法和雾化CVD法等。作为干式法,例如可以列举溅射、真空蒸镀、CVD等。作为湿式法,例如可以列举丝网印刷和模涂等。

[0086] 在图2和图3的PiN二极管中,所述第一氧化物半导体层的底面与所述第二氧化物半导体层的底面相比,在半导体装置的层叠方向(图中的上下方向)上位于靠所述n型氧化物半导体层(n-型氧化物半导体层、n+型氧化物半导体层)侧。通过做成这样的结构,即使在例如所述第二氧化物半导体层的带隙小于所述第一氧化物半导体层的带隙的情况下,也能更好地防止施加反向偏压时的雪崩降伏,并且能够发挥优异的半导体特性。此外,优选所述第二氧化物半导体层的空穴载流子密度大于所述第一氧化物半导体层的空穴载流子密度。通过将空穴载流子密度设在如此优选的范围,能够更好地发挥正向时空穴从p型氧化物半导体层的注入功能。在图3中选择性地形成有所述第二氧化物半导体层,但所述第二氧化物半导体层也可以形成于整个面。

[0087] 图4为示意地表示作为本发明的一种适当实施方式的结势垒肖特基二极管(JBS)的主要部分的图。图4所示的JBS具备:欧姆电极45b;n+型氧化物半导体层41b;n-型氧化物半导体层41a;包含第一氧化物半导体层42a和作为空穴供给层的第二氧化物半导体层42b的p型氧化物半导体层(阻挡层)42;以及肖特基电极45a。在图4的JBS中,在欧姆电极45b上依次层叠有n+型氧化物半导体层41b和n-型氧化物半导体层41a。此外,在n-型氧化物半导体层41a与所述肖特基电极45a之间的至少一部分上配置有作为阻挡层42的第一氧化物半导体层42a和第二氧化物半导体层42b。应予说明,在图4的半导体装置中,所述p型氧化物半导体层42和所述n-型氧化物半导体层41a形成主结。在图4的JBS的接通状态下,当以肖特基电极45a的电位为基准,对欧姆电极45b施加负电压时,JBS处于电流从肖特基电极45a流到欧姆电极45b的状态,即处于导通状态(接通状态)。此外,当以肖特基电极45a的电位为基准,对欧姆电极45b施加正电压时,在肖特基电极45a与n-型氧化物半导体层41a之间的结

(肖特基结)界面上形成耗尽层,并且在第一氧化物半导体层42a与n-型氧化物半导体层41a之间的结(PN结)界面上形成耗尽层。如此一来,通过耗尽层从相邻的阻挡层(第一p型氧化物半导体层)42a扩散,抑制肖特基结界面的电场强度,从而降低漏电流,提高耐压。

[0088] 在图4的JBS中,所述第一氧化物半导体层42a的底面与所述第二氧化物半导体层42b的底面相比,在半导体装置的层叠方向(图中的上下方向)上位于靠所述n型氧化物半导体层(n-型氧化物半导体层、n+型氧化物半导体层)侧。通过做成这样的结构,即使在例如所述第二氧化物半导体层的带隙小于所述第一氧化物半导体层的带隙的情况下,也能更好地防止施加反向偏压时的雪崩降伏,并且能够发挥优异的半导体特性。此外,优选所述第二p型氧化物半导体层42b的空穴载流子密度大于所述第一p型氧化物半导体层42a的空穴载流子密度。通过将空穴载流子密度设在如此优选的范围,能够更好地发挥正向时空穴从所述第二氧化物半导体层的注入功能。

[0089] 下面,使用制造图4的半导体装置的适当的例子,对本发明进行更为详细的说明。图12的(a)表示的是在n+型氧化物半导体层41b上层叠有欧姆电极45b,并且所述n+型氧化物半导体层41b的与欧姆电极相反的一侧形成有n-型氧化物半导体层41a的层叠体。对图12的(a)的层叠体,使用公知的蚀刻技术,如图12的(b)那样形成开口部。获得图12的(b)的层叠体之后,使用光刻和公知的蚀刻技术形成第一氧化物半导体层42a和第二氧化物半导体层42b,获得图13的(c)的层叠体。应予说明,第一氧化物42a和第二氧化物半导体层42b的形成优选通过使用上述半导体层的形成方法的晶体生长来进行。获得图13的(c)的层叠体之后,可使用上述干式法或湿式法来形成肖特基电极45a,获得图13的(d)的半导体装置。

[0090] 图5为示意地表示作为本发明的一种适当实施方式的金属氧化膜半导体场效应晶体管(MOSFET)的主要部分的图。图5的MOSFET具备漏电极35c、n型氧化物半导体层31、n-型氧化物半导体层(漂移层)31a、包含第一氧化物半导体层32a和作为空穴供给层的第二氧化物半导体层32b的p型氧化物半导体层(p阱层)32、n+型氧化物半导体层(n型源层)31b、栅绝缘膜34、源电极35b和栅电极35a。在图5的MOSFET中,在漏电极35c上依次层叠有n型氧化物半导体层31和n-型氧化物半导体层31a。此外,在n-型氧化物半导体层31a上配置有作为p阱层的第一氧化物半导体层32a和第二氧化物半导体层32b。图5的MOSFET在第一氧化物半导体层32a内进一步具备n+型氧化物半导体层31b。在第一氧化物半导体层32a上隔着栅绝缘膜34配置有栅电极35a。应予说明,源电极35b被配置为与n+型氧化物半导体层31b和第二氧化物半导体层32b接触。此外,在图5的MOSFET中,第一氧化物半导体层32a和n-型氧化物半导体层31a形成主结。图5的MOSFET为内置有二极管的MOSFET,存在由第一p型氧化物半导体层32a和n-型氧化物半导体层31a构成的寄生PN结和由源电极35b和n-型氧化物半导体层31a构成的内置肖特基势垒二极管(SBD)。在图5的MOSFET的接通时,被施加阈值电压以上的栅电压,在第一p型氧化物半导体层32a的隔着栅绝缘膜34与栅电极35a相接的范围中形成沟道,电流从漏电极35c流到源电极35b。此外,在接通时,漏电极-源电极之间的施加电压受到构造在第一p型氧化物半导体层32a与n-型氧化物半导体层31a之间的PN结的阻止。当对源电极35b施加相对于漏电极35c而言是正的电压时,电流通过内置SBD流动。在有过剩的电流流动时,可通过从p型氧化物半导体层(p阱层)32注入空穴,从而以双极模式的低导通电压流过大电流。此外,当对源电极35b施加相对于漏电极35c而言是负的电压时,漏电极-源电极之间的施加电压受到所述寄生PN结和所述内置SBD的阻止。应予说明,关于图5的

MOSFET,虽然以平面栅极型的情况为例进行了说明,但在本发明的实施方式中图5的MOSFET也可为沟槽栅极型。

[0091] 在图5的MOSFET中,所述第一p型氧化物半导体层32a的底面与所述第二p型氧化物半导体层32b的底面相比,在半导体装置的层叠方向(图中的上下方向)上位于靠所述n型氧化物半导体层(n-型氧化物半导体层、n+型氧化物半导体层)侧。通过做成这样的结构,即使在例如所述第二氧化物半导体层的带隙小于所述第一氧化物半导体层的带隙的情况下,也能更好地防止施加反向偏压时的雪崩降伏,并且能够发挥优异的半导体特性。此外,优选所述第二p型氧化物半导体层32b的空穴载流子密度大于所述第一p型氧化物半导体层32a的空穴载流子密度。通过将空穴载流子密度设在如此优选的范围,在过剩的电流流过内置肖特基势垒二极管时,可通过从所述第二p型氧化物半导体层32b注入空穴,从而以双极模式的低导通电压流过大电流。此外,能够降低与源电极35b的欧姆接触电阻,并能将关断时的雪崩电流逃逸到元件外而防止元件破坏。

[0092] 应予说明,可以组合上述本发明所涉及的多个实施方式,或者将部分结构元件应用于其他实施方式,这样的方式也属于本发明的实施方式。

[0093] 上述本发明的实施方式所涉及的半导体装置可应用于逆变器和转换器等电力转换装置,以实现上述功能。更为具体地,可应用为作为开关元件的闸流管、功率晶体管、IGBT(InsulatedGateBipolarTransistor,绝缘栅双极晶体管)、MOSFET(Metal-Oxide-SemiconductorFieldEffectTransistor,金属氧化物半导体场效应晶体管)、作为整流元件的PND(PiNDiode,PiN二极管)、JBS(JunctionBarrierSchottkyDiode,结势垒肖特基二极管)等。图8为表示采用本发明的实施方式所涉及的半导体装置的控制系统的一例的方框结构图,图9为该控制系统的电路图,尤其是适合搭载于电动汽车(ElectricVehicle)的控制系统。

[0094] 如图8所示,控制系统500具有电池(电源)501、升压转换器502、降压转换器503、逆变器504、电机(驱动对象)505、驱动控制部506,这些被搭载于电动汽车。电池501例如由镍氢电池和锂离子电池等的蓄电池构成,可通过在供电站的充电或减速时的再生能量等储存电力,并能输出电动汽车的行驶系统和电气系统的操作所需的直流电压。升压转换器502例如为搭载斩波电路的电压转换装置,可通过斩波电路的开关操作,将从电池501供给的例如200V的直流电压升压为例如650V,并向电机等的行驶系统输出。降压转换器503同样也是搭载斩波电路的电压转换装置,但可通过将从电池501供给的例如200V的直流电压降压至例如12V左右,从而向电动车窗和电动转向系统或者包含车载电气设备的电气系统输出。

[0095] 逆变器504通过开关操作而将从升压转换器502供给的直流电压转换为三相交流电压并向电机505输出。电机505为构成电动汽车的行驶系统的三相交流电机,通过从逆变器504输出的三相交流电压旋转驱动,并将其旋转驱动力通过未图示的变速器等传递给电动汽车的车轮。

[0096] 另一方面,使用未图示的各种传感器,从行驶中的电动汽车测量车轮的转速和转矩、加速踏板的踩踏量(加速量)等的实测值,这些测量信号被输入到驱动控制部506。另外,同时逆变器504的输出电压值也被输入到驱动控制部506。驱动控制部506具有具备CPU(Central Processing Unit)等运算部和存储器等数据保存部的控制器的功能,因此通过使用被输入的测量信号来生成控制信号,并将其作为反馈信号输出到逆变器504,从而控制开关元件的开关操作。由此,能够即时修正逆变器504向电机505提供的交流电压,从而正确

执行电动汽车的运转控制,并且实现电动汽车的安全和舒适的操作。应予说明,还可以通过将来自驱动控制部506的反馈信号提供给升压转换器502来控制向逆变器504输出的电压。

[0097] 图9为表示去除图8中的降压转换器503后的电路结构,即为仅示出用于驱动电机505的结构的电路结构。如该图所示,本发明的半导体装置例如作为MOSFET、JBS来应用于升压转换器502和逆变器504,从而用于开关控制。在升压转换器502中被包含在斩波电路中来进行斩波控制,并且在逆变器504中被包含在开关电路中来进行开关控制。应予说明,通过在电池501的输出端上安装电感器(线圈等)来稳定电流,并且通过在电池501、升压转换器502、逆变器504各自之间安装电容器(电解电容器等)来稳定电压。

[0098] 此外,如在图9中用虚线所示,在驱动控制部506内设置有由CPU(Central Processing Unit)构成的运算部507和由非易失性存储器构成的存储部508。被输入于驱动控制部506的信号被提供给运算部507,并且进行需要的运算来生成对各半导体元件的反馈信号。此外,存储部508暂时保持运算部507的运算结果,并以表格形式积累驱动控制所需的物理常数和函数等,并将其适当地输出给运算部507。运算部507和存储部508可采用公知结构,其处理能力等也是可任意选择的。

[0099] 如图8和图9所示,在控制系统500中,对于升压转换器502、降压转换器503、逆变器504的开关操作使用二极管和作为开关元件的闸流管、功率晶体管、IGBT、MOSFET等。通过在这些半导体元件中使用氧化镓(Ga_2O_3)、尤其是刚玉型氧化镓(α-Ga_2O_3)作为其材料,大幅提高开关特性。进而,通过应用本发明所涉及的半导体装置等,能够期待极其良好的开关特性,且能实现控制系统500的进一步的小型化和成本降低。即,升压转换器502、降压转换器503、逆变器504分别能期待本发明的效果,它们中的任一个、或者任意两个以上的组合、或者还包含驱动控制部506的形态均能期待本发明的效果。

[0100] 应予说明,上述控制系统500不仅可将本发明的半导体装置应用于电动汽车的控制系统中,还可应用于对来自直流电源的电力进行升压和降压或者将电力从直流转换为交流这样的所有用途的控制系统。此外,也可以将太阳能电池等电源作为电池使用。

[0101] 图10为表示采用本发明的实施方式所涉及的半导体装置的控制系统的另一例的方框结构图,图11为该控制系统的电路图,其为适于在由交流电源的电力操作的基础设备和家用电器等中搭载的控制系统。

[0102] 如图10所示,控制系统600用于输入从外部例如三相交流电源(电源)601供给的电力,具有AC/DC转换器602、逆变器604、电机(驱动对象)605和驱动控制部606,这些可被搭载于各种设备(后述)。三相交流电源601例如为电力公司的发电设施(火力发电厂、水力发电厂、地热发电厂、原子能发电厂等),其输出通过变电所降压的同时被供给为交流电压。此外,三相交流电源601例如还以私人发电机等形态安装在建筑物和附近设施内,并通过电缆供电。AC/DC转换器602为将交流电压转换为直流电压的电压转换装置,用于将从三相交流电源601供给的100V和200V的交流电压转换为规定的直流电压。具体而言,通过电压转换来转换为例如3.3V、5V或12V这样的常用的希望的直流电压。在驱动对象为电机的情况下,例如转换为12V。应予说明,也可以采用单相交流电源来替代三相交流电源。在此情况下,如果将AC/DC转换器设为单相输入,可构成同样的系统结构。

[0103] 逆变器604通过开关操作而将从AC/DC转换器602供给的直流电压转换为三相交流电压并向电机605输出。电机604虽然根据控制对象而其形态不同,但其是当控制对象为电

车时驱动车轮,当控制对象为工厂设备时驱动泵和各种动力源,当控制对象为家用电器时驱动压缩机等的三相交流电机,电机604通过从逆变器604输出的三相交流电压而被旋转驱动,并将其旋转驱动力传递给未图示的驱动对象。

[0104] 应予说明,例如在家用电器中有许多驱动对象可直接接收从AC/DC转换器602输出的直流电压(例如个人计算机、LED照明设备、影像设备、音响设备等),在此情况下控制系统600不需要逆变器604,而如图11中所示那样从AC/DC转换器602向驱动对象供给直流电压。在此情况下,例如向个人计算机等供给3.3V直流电压,向LED照明设备等供给5V直流电压。

[0105] 另一方面,使用未图示的各种传感器,测量驱动对象的转速和转矩或者驱动对象的周边环境的温度和流量等的实测值,并将这些测量信号输入到驱动控制部606。另外,同时逆变器604的输出电压值也被输入到驱动控制部606。基于这些测量信号,驱动控制部606向逆变器604提供反馈信号,控制开关元件的开关操作。由此,能够即时修正逆变器604提供给电机605的交流电压,从而正确执行驱动对象的运转控制,并且实现驱动对象的稳定操作。此外,如上述那样,在驱动对象可通过直流电压驱动的情况下,还能代替向逆变器的反馈,对AC/DC转换器602进行反馈控制。

[0106] 图11为表示图10的电路结构的图。如该图所示,本发明的半导体装置例如作为MOSFET、JBS被应用于AC/DC转换器602和逆变器604,从而用于开关控制。作为AC/DC转换器602,使用的是例如将JBS的电路配置为桥状的转换器,通过将输入电压的负电压部分转换并整流为正电压来进行直流转换。此外,逆变器604被包含在开关电路中来进行开关控制。应予说明,通过在AC/DC转换器602与逆变器604之间设置电容器(电解电容器等)来稳定电压。

[0107] 此外,如在图11中用虚线所示,在驱动控制部606内设置有由CPU构成的运算部607和由非易失性存储器构成的存储部608。被输入于驱动控制部606的信号被提供给运算部607,并且进行需要的预算来生成对各半导体元件的反馈信号。此外,存储部608暂时保持运算部607的运算结果,并以表格形式积累驱动控制所需的物理常数和函数等,并将其适当地输出给运算部607。运算部607和存储部608可采用公知结构,其处理能力等也是可任意选择的。

[0108] 在这样的控制系统600中,也是与如图8和图9所示的控制系统500同样地,对于AC/DC转换器602和逆变器604的整流操作和开关操作使用二极管和作为开关元件的闸流管、功率晶体管、IGBT、MOSFET等。通过在这些半导体元件中使用氧化镓(Ga_2O_3)、尤其是刚玉型氧化镓(α-Ga_2O_3)作为其材料,大幅提高开关特性。进而,通过应用本发明所涉及的半导体膜和半导体装置,能够期待极其良好的开关特性,且能实现控制系统600的进一步的小型化和成本降低。即,AC/DC转换器602、逆变器604分别能期待本发明的效果,它们中的任一个或组合、或者还包含驱动控制部506的形态均能期待本发明的效果。

[0109] 应予说明,在图10和图11中作为驱动对象例示电机605,但驱动对象并不一定局限于以机械方式操作的对象,可将需要交流电压的许多设备作为对象。对于控制系统600而言,只要从交流电源输入电力以将驱动对象驱动,则都能应用,可为了针对基础设备(例如建筑物和工厂等的电力设备、通信设备、交通管制设备、上下水处理设备、系统设备、省力设备、电车等)和家用电器(例如,冰箱、洗衣机、个人计算机、LED照明设备、影像设备、音响设备等)这种设备进行驱动控制而搭载。

[0110] 产业上的可利用性

[0111] 本发明的半导体装置可用于半导体(例如化合物半导体电子器件等)、电子部件和电气设备部件、光学和电子照相关联装置、工业部件等所有领域,尤其有用于功率器件。

[0112] 附图标记说明

[0113] 1n型氧化物半导体层(缓冲层)

[0114] 1a n-型氧化物半导体层(漂移层)

[0115] 1b n+型氧化物半导体层(发射极层)

[0116] 2a第一p型氧化物半导体层(阱层、第一氧化物半导体层)

[0117] 2b第二p型氧化物半导体层(空穴供给层、集电极层、第二氧化物半导体层)

[0118] 2c第三p型氧化物半导体层(p接触层)

[0119] 4栅绝缘膜

[0120] 5a栅电极

[0121] 5b发射极电极

[0122] 5c集电极

[0123] 11a n-型氧化物半导体层(漂移层)

[0124] 11b n+型氧化物半导体层(阴极层)

[0125] 12p型氧化物半导体层(阳极层)

[0126] 12a第一氧化物半导体层(第一p型氧化物半导体层)

[0127] 12b第二氧化物半导体层(第二p型氧化物半导体层)

[0128] 15a欧姆电极(阳极电极)

[0129] 15b欧姆电极(阴极电极)

[0130] 21成膜装置(雾化CVD装置)

[0131] 22a载气源

[0132] 22b载气(稀释)源

[0133] 23a 流量调节阀

[0134] 23b 流量调节阀

[0135] 24雾产生源

[0136] 24a 原料溶液

[0137] 24b原料微粒

[0138] 25容器

[0139] 25a水

[0140] 26超声波振子

[0141] 27成膜室

[0142] 28加热板

[0143] 29供给管

[0144] 30基板

[0145] 31n型氧化物半导体层(漏层)

[0146] 31a n-型氧化物半导体层(漂移层)

[0147] 31b n+型氧化物半导体层(源层)

[0148] 32p型氧化物半导体层(p阱层)

[0149] 32a第一p型氧化物半导体层(第一氧化物半导体层)

[0150] 32b第二p型氧化物半导体层(第二氧化物半导体层)

[0151] 34栅绝缘膜

[0152] 35a 栅电极

[0153] 35b 源电极

[0154] 35c 漏电极

[0155] 41a n-型氧化物半导体层(漂移层)

[0156] 41b n+型氧化物半导体层(阴极层)

[0157] 42p型氧化物半导体层(阻挡层)

[0158] 42a第一氧化物半导体层(第一p型氧化物半导体层)

[0159] 42b第二氧化物半导体层(第二p型氧化物半导体层)

[0160] 45a肖特基电极(阳极电极)

[0161] 45b欧姆电极(阴极电极)

[0162] 500控制系统

[0163] 501电池(电源)

[0164] 502 升压转换器

[0165] 503 降压转换器

[0166] 504 逆变器

[0167] 505电机(驱动对象)

[0168] 506 驱动控制部

[0169] 507 运算部

[0170] 508 存储部

[0171] 600 控制系统

[0172] 601三相交流电源(电源)

[0173] 602AC/DC转换器

[0174] 604逆变器

[0175] 605电机(驱动对象)

[0176] 606 驱动控制部

[0177] 607 运算部

[0178] 608 存储部

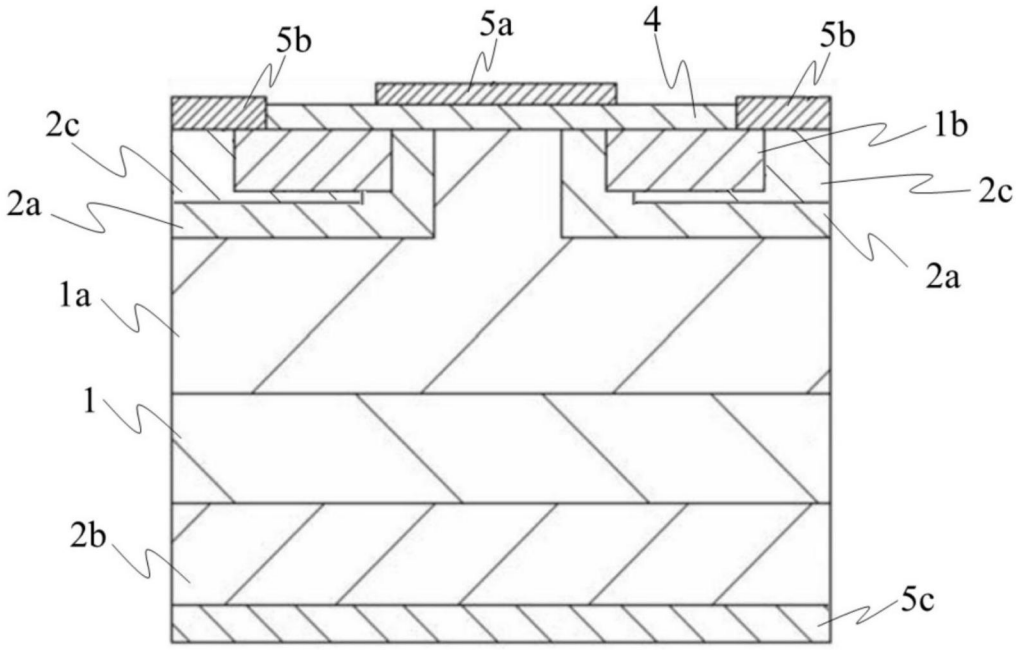


图1

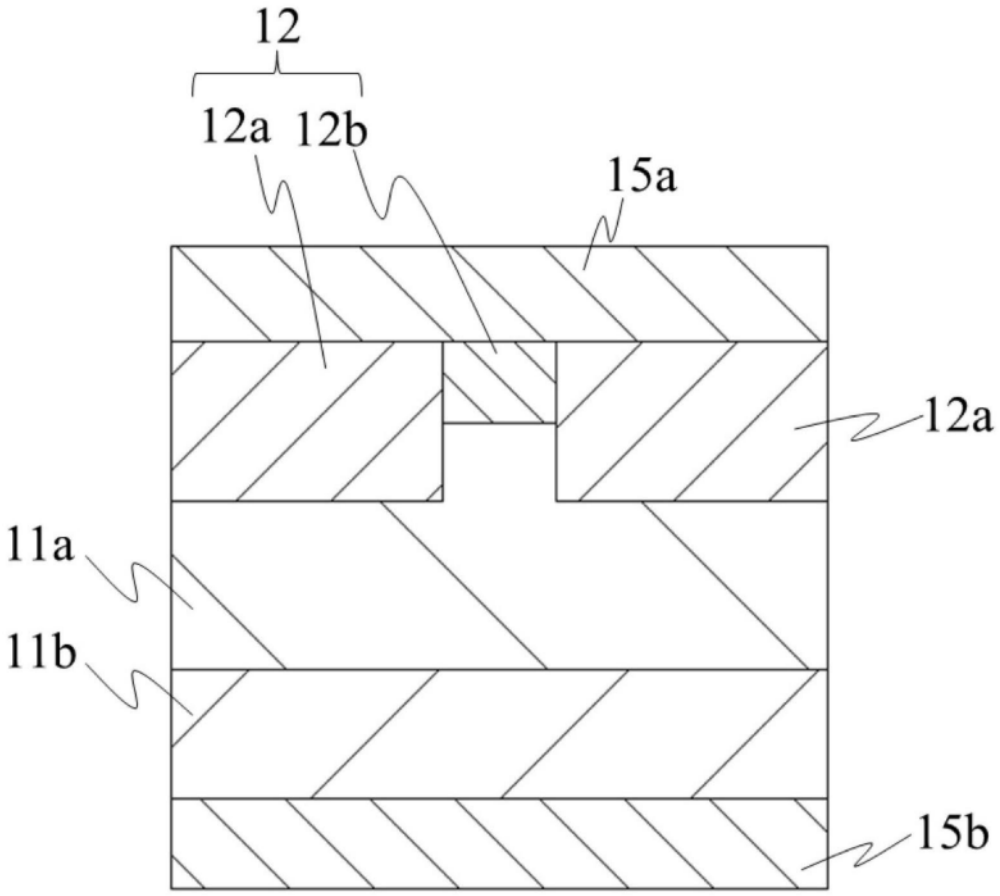


图2

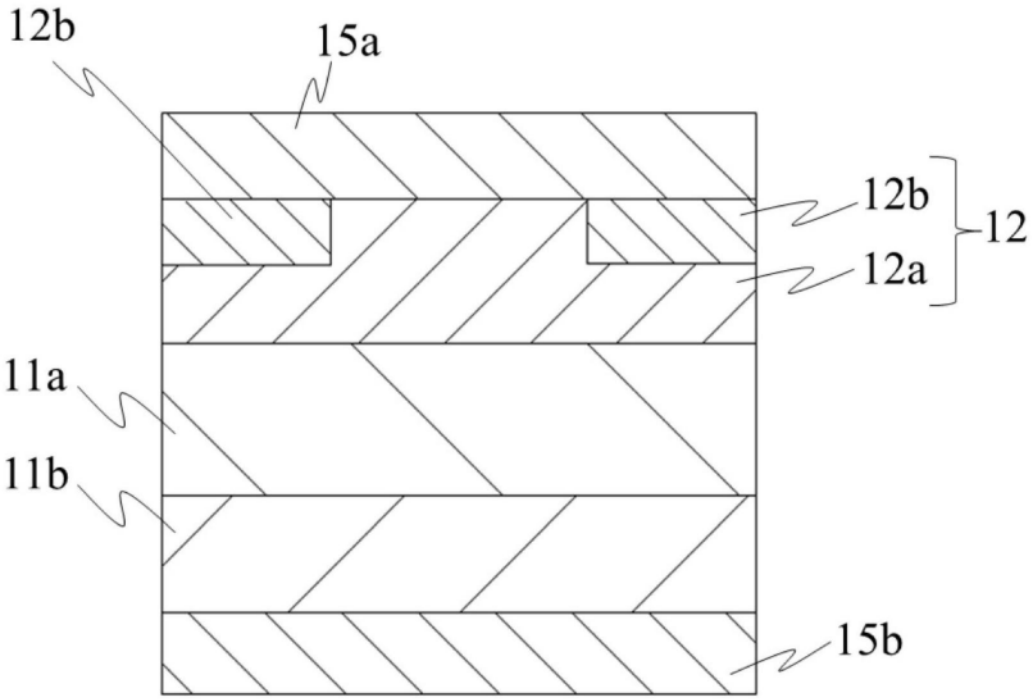


图3

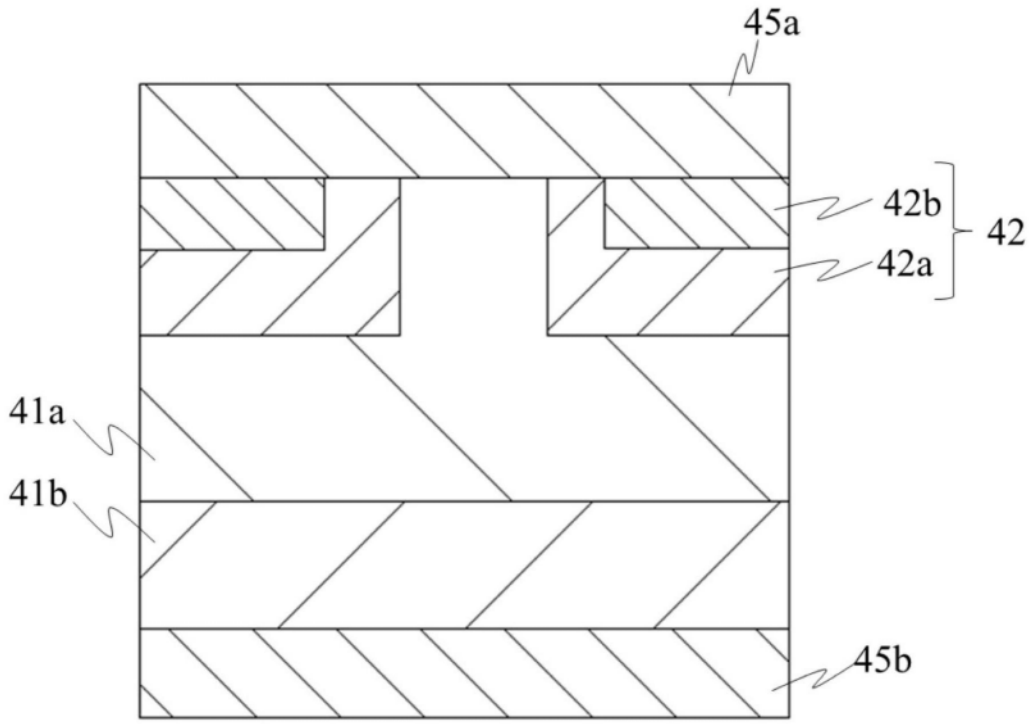


图4

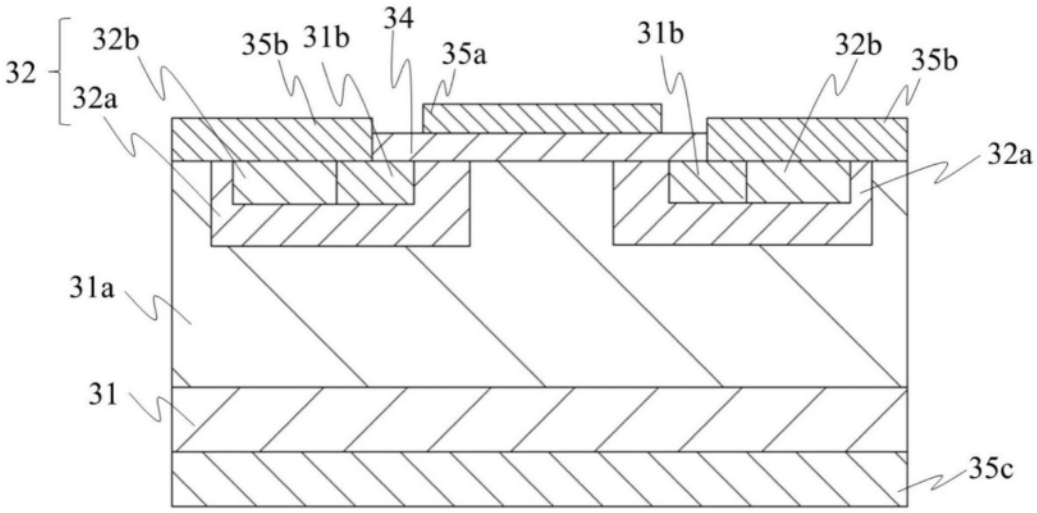

32
32b
32a
35b
31b
34
35a
31b
32b
35b
32a
31a
31
35c

图5

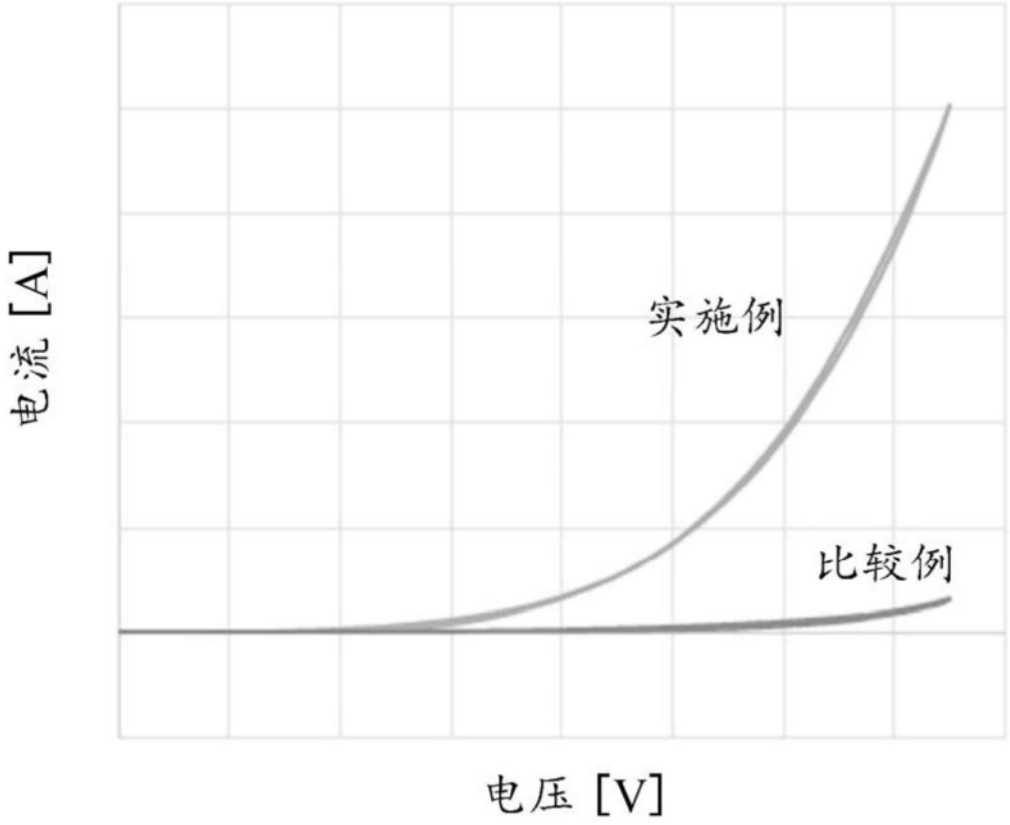

电流 [A]
实施例
比较例
电压 [V]

图6

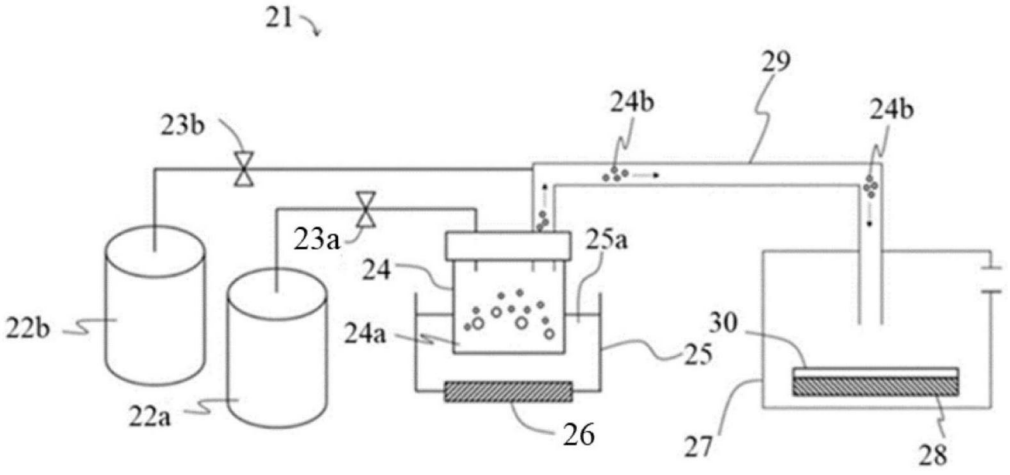

21
29
24b
24b
23b
23a
25a
24
22b
24a
25
30
22a
26
27
28

图7

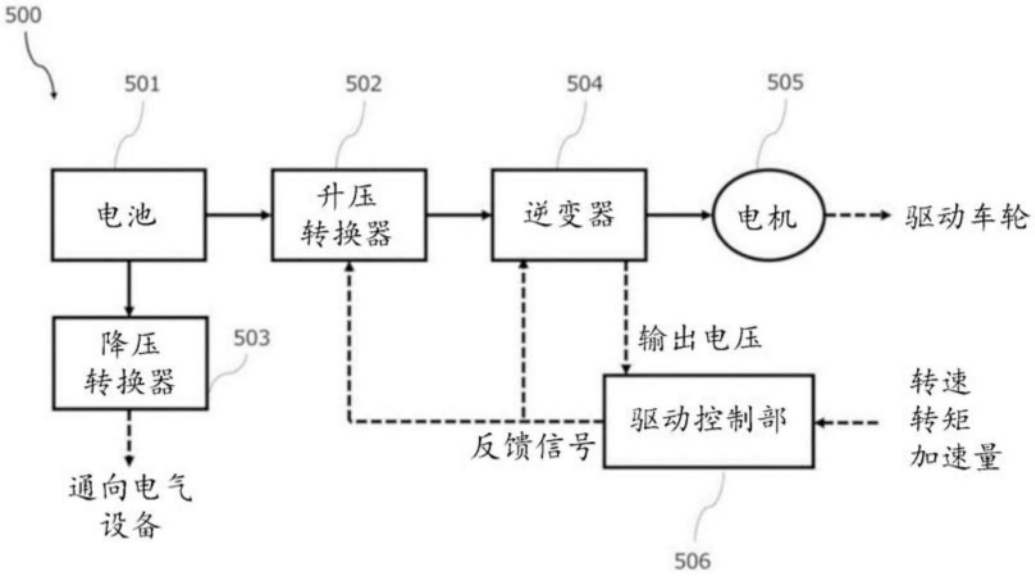

500
501
502
504
505
电池
升压
转换器
逆变器
电机
驱动车轮
降压
转换器
503
输出电压
转速
转矩
加速量
驱动控制部
反馈信号
通向电气
设备
506

图8

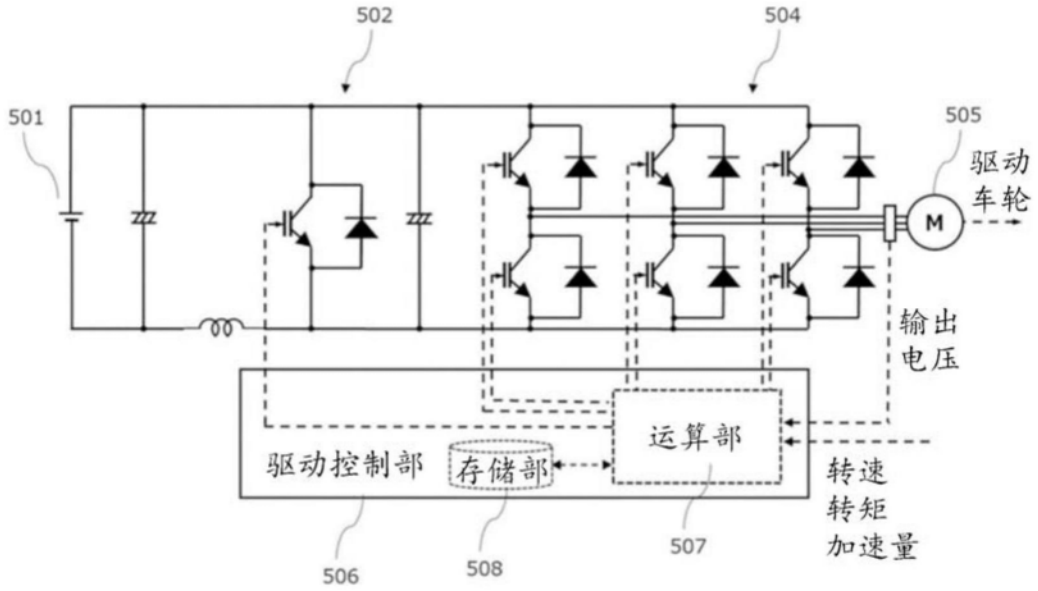

502
504
501
505
驱动
车轮
M
输出
电压
运算部
驱动控制部
存储部
转速
转矩
加速量
506
508
507

图9

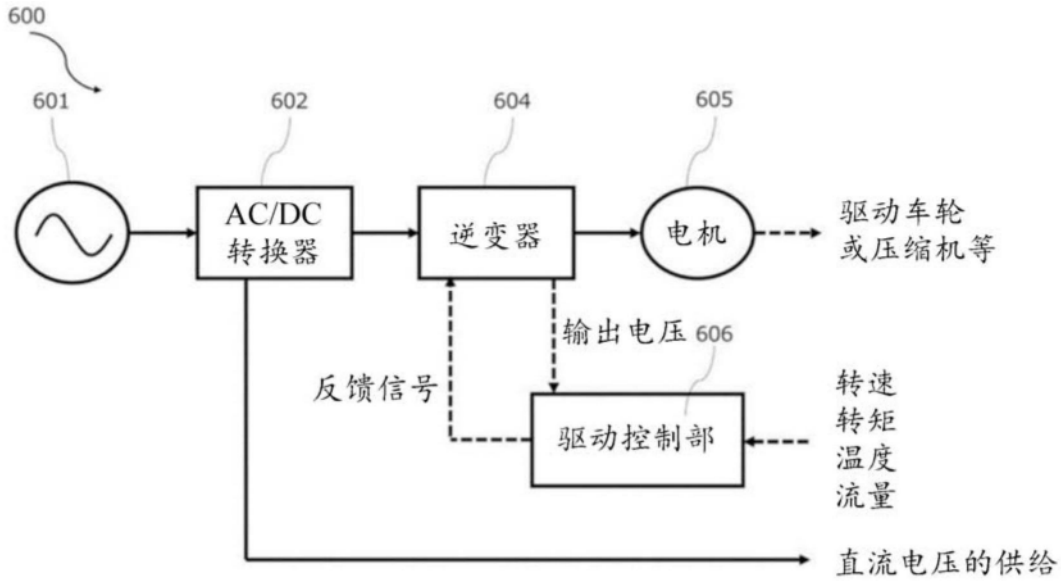

600
601
602
604
605
AC/DC
转换器
逆变器
电机
驱动车轮
或压缩机等
输出电压
606
反馈信号
驱动控制部
转速
转矩
温度
流量
直流电压的供给

图10

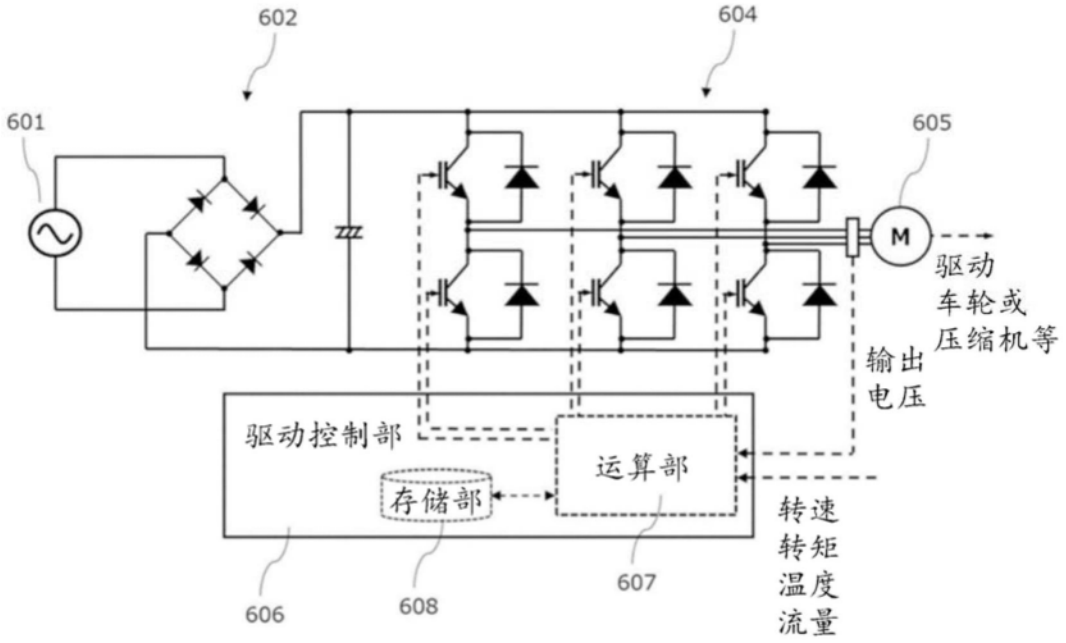

602
604
601
605
M
驱动
车轮或
压缩机等
输出
电压
驱动控制部
运算部
存储部
转速
转矩
温度
流量
606
608
607

图11

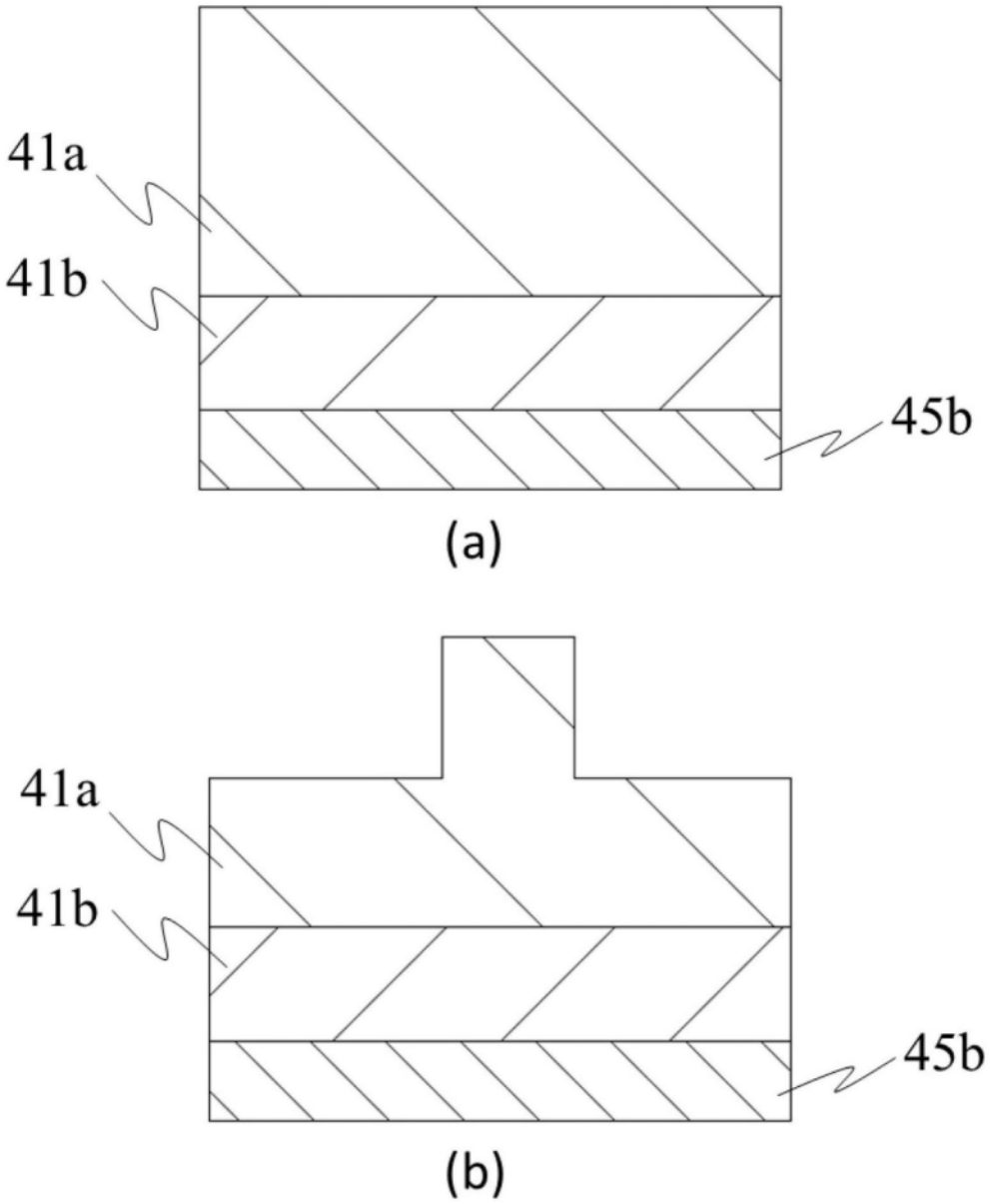


图12

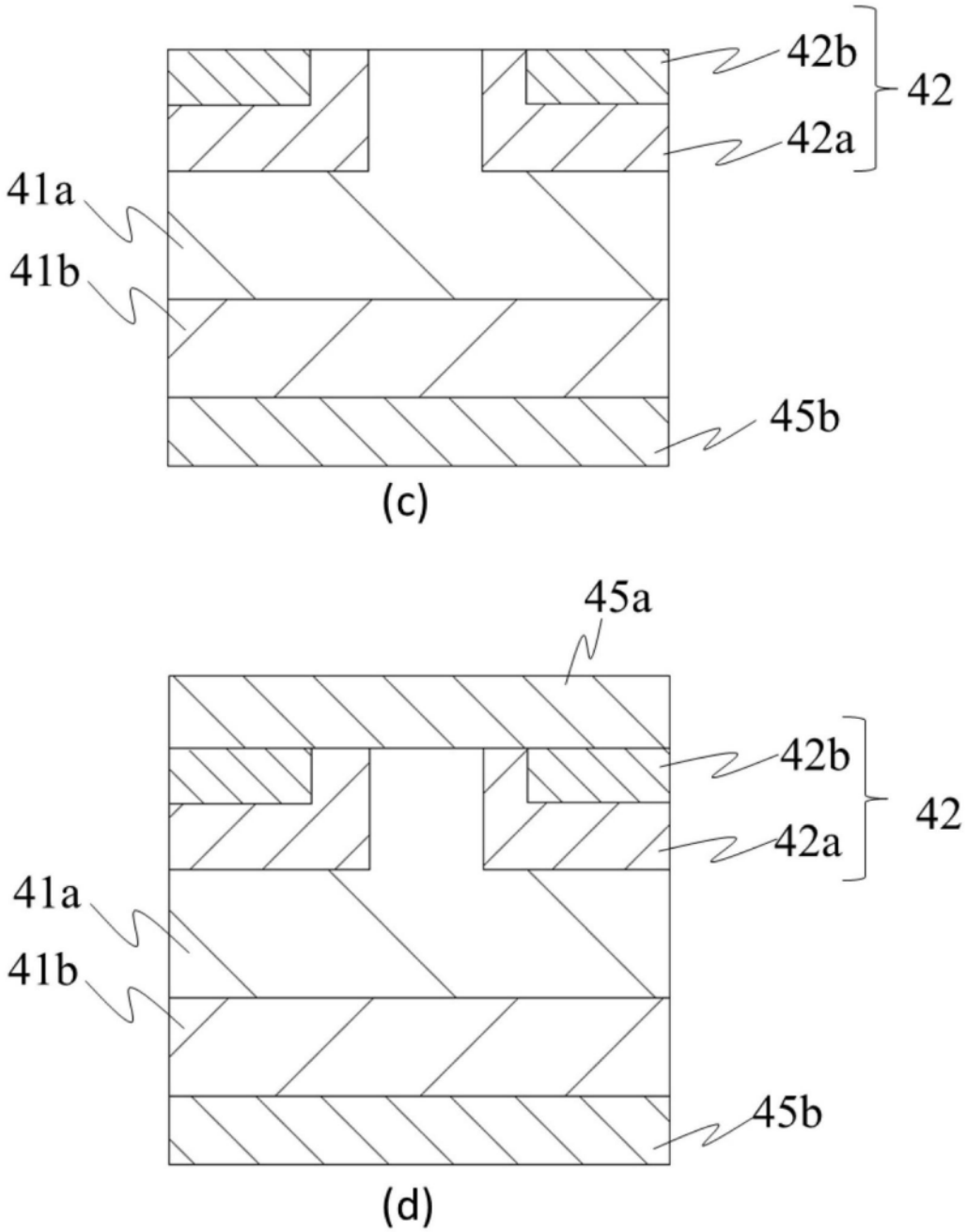


图13