

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 3 区分
 【発行日】平成 18 年 4 月 6 日 (2006.4.6)

【公開番号】特開 2000-332957(P2000-332957A)

【公開日】平成 12 年 11 月 30 日 (2000.11.30)

【出願番号】特願 平 11-174470

【国際特許分類】

H 0 4 N 1/028 (2006.01)

G 0 6 K 7/00 (2006.01)

H 0 3 G 11/08 (2006.01)

H 0 4 N 5/335 (2006.01)

H 0 4 N 1/409 (2006.01)

H 0 4 N 1/40 (2006.01)

【F I】

H 0 4 N 1/028 Z

G 0 6 K 7/00 F

H 0 3 G 11/08

H 0 4 N 5/335 Z

H 0 4 N 1/40 1 0 1 C

H 0 4 N 1/40 1 0 1 Z

【手続補正書】

【提出日】平成 18 年 2 月 20 日 (2006.2.20)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

演算増幅器 (I C) と、双方向性 2 端子ダイオード回路と、C R 形 2 端子回路と、入力点 (i) と、出力点 (o) とを含有し、

上記双方向性 2 端子ダイオード回路は、第 1 のダイオード (D 1) と第 2 のダイオード (D 2) とを逆並列に接続して成る 2 端子回路であり、

上記 C R 形 2 端子回路は、コンデンサ (C 1) と抵抗素子 (R 1) とを直列に接続して成る 2 端子回路であり、

上記入力点 (i) と上記演算増幅器 (I C) の反転入力端子 (－端子) との間には、上記 C R 形 2 端子回路が接続され、上記演算増幅器 (I C) の負帰還ループには、上記双方向性 2 端子ダイオード回路が挿入され、

上記演算増幅器 (I C) の非反転入力端子 (+端子) には、グランド若しくはオフセット調整回路が接続され、

上記出力点 (o) には、上記演算増幅器 (I C) の出力端子が直接接続されている、

広ダイナミック信号中間処理回路。

【請求項 2】

請求項 1 記載の広ダイナミック信号中間処理回路であって、

更に、前記 C R 形 2 端子回路の全体に対して並列に、若しくは同回路中の抵抗素子 (R 1) だけに対して並列に、高域信号を増強するためのコンデンサ (C 3) が接続されている、

広ダイナミック信号中間処理回路。

【請求項 3】

請求項 1 記載の広ダイナミック信号中間処理回路であって、

更に、前記演算増幅器（IC）の反転入力端子（－端子）と非反転入力端子（＋端子）との間には、高域ノイズを除去するためのコンデンサ（C2）が接続されている、
広ダイナミック信号中間処理回路。

【請求項 4】

請求項 1 記載の広ダイナミック信号中間処理回路であって、

更に、前記演算増幅器（IC）の負帰還ループに挿入された前記双方向性 2 端子ダイオード回路に対して並列に、高域ノイズを除去するためのコンデンサ（C5）が接続されている、

広ダイナミック信号中間処理回路。

【請求項 5】

請求項 2 記載の広ダイナミック信号中間処理回路であって、

更に、CR 形濾波器（21）を含有し、前記双方向性 2 端子ダイオード回路に対して並列にコンデンサ C5 が接続され、

前記演算増幅器（IC）の反転入力端子（－端子）と非反転入力端子（＋端子）の間には、コンデンサ（C2）が接続され、

前記演算増幅器（IC）の非反転入力端子（＋端子）には、オフセット調整回路が接続されて成り、

上記オフセット調整回路は、オフセット調整用電源（VDD）と抵抗素子（R3）との直列接続によって成る 2 端子回路と、抵抗素子（R2）だけから成る 2 端子回路と、コンデンサ（C4）だけから成る 2 端子回路とが、並列に接続されて成り、

上記 CR 形濾波器（21）は、CR 形低域通過濾波器、CR 形高域通過濾波器若しくは CR 形帯域通過濾波器、及び／又は CR 形帯域阻止濾波器から成る、

広ダイナミック信号中間処理回路。

【請求項 6】

請求項 3 記載の広ダイナミック信号中間処理回路であって、

更に、CR 形濾波器（21）と、反転増幅器（23）とを含有し、

前記広ダイナミック信号中間処理回路の前記 CR 形 2 端子回路の全体に対して並列に、若しくは同回路中の抵抗素子（R1）だけに対して並列に、高域信号を増強するためのコンデンサ（C3）が接続され、

前記広ダイナミック信号中間処理回路の前記演算増幅器（IC）の非反転入力端子（＋端子）に、オフセット調整回路が接続されて成り、

上記オフセット調整回路は、オフセット調整用電源（VDD）と抵抗素子（R3）との直列接続によって成る 2 端子回路と、抵抗素子（R2）だけから成る 2 端子回路と、コンデンサ（C4）だけから成る 2 端子回路とが、並列に接続されて成り、

上記 CR 形濾波器（21）は、CR 形低域通過濾波器、CR 形高域通過濾波器、若しくは CR 形帯域通過濾波器、及び／又は CR 形帯域阻止濾波器から成り、

前記反転増幅器（23）は、

演算増幅器（IC2）の入力回路に一の抵抗素子（RY）が接続され、負帰還ループに他の抵抗素子（RY）が接続されて成る反転増幅器本体において、当該入力回路の一の抵抗素子（RY）に対して並列に、温度補償のためのサーミスタ（th）が接続され、

当該負帰還ループの他の抵抗素子（RY）に対して並列に、高域ノイズを除去するためのコンデンサ（CY）が接続されて成る、

広ダイナミック信号中間処理回路。

【請求項 7】

請求項 1 乃至 6 の何れか一つに記載の広ダイナミック信号中間処理回路を有する光学的パターン読取装置であって、

上記広ダイナミック信号中間処理回路の前段には、

光学的記録媒体から到来する反射光信号を受光する受光光学系と、

上記反射光信号を電氣的信号に光電変換する光電変換器と、
上記光電変換器の後段に接続された前段増幅器とが接続され、
上記広ダイナミック信号中間処理回路の後段にはディジタイザが接続され、
上記広ダイナミック信号中間処理回路は、上記前段増幅器の出力信号を、上記ディジタイザに適合する信号に変換し、
上記ディジタイザは、上記広ダイナミック信号中間処理回路の出力信号を二元信号に変換することを特徴とする光学的パターン読取装置。

【請求項 8】

請求項 1 乃至 6 の何れか一つに記載の広ダイナミック信号中間処理回路を有する光学的物体検知センサであって、

上記広ダイナミック信号中間処理回路の前段には、
被監視空間中の被監視物体から到来する反射光信号を受光する受光光学系と、
上記反射光信号を電氣的信号に光電変換する光電変換器と、
上記光電変換器の後段に接続された対数形電流／電圧変換器とが接続され、
上記広ダイナミック信号中間処理回路の後段には判定手段が接続され、
上記対数形電流／電圧変換器は、上記光電変換器の出力を、上記広ダイナミック信号中間処理回路に適合する信号に変換し、
上記広ダイナミック信号中間処理回路は、上記対数形電流／電圧変換器の出力を、上記判定手段に適合する信号に変換し、
上記判定手段は、上記広ダイナミック信号中間処理回路の出力に基づいて、被監視物体の進入乃至移動・変動を判定・検出することを特徴とする光学的物体検知センサ。

【請求項 9】

請求項 1 乃至 6 の何れか一つに記載の広ダイナミック信号中間処理回路を有する光学的紙面検出センサであって、

上記広ダイナミック信号中間処理回路の前段には、
P C S 値の小さな検出用光学パターンが記録されている紙面から到来する反射光信号を受光する受光光学系と、
上記反射光信号を電氣的信号に光電変換する光電変換器（P D）と、
上記光電変換器の後段に接続された対数形電流／電圧変換器（1）とが接続され、
上記広ダイナミック信号中間処理回路の後段には、ディジタイザが接続され、
上記ディジタイザの後段には判定手段が接続され、
上記対数形電流／電圧変換器（1）は、上記光電変換器（P D）の出力を上記広ダイナミック信号中間処理回路（22・24）に適合する信号に変換し、
上記広ダイナミック信号中間処理回路（22・24）は、上記対数形電流／電圧変換器（1）の出力信号を、上記判定手段に適合する信号に変換し、
上記ディジタイザは、上記広ダイナミック信号中間処理回路（22・24）の出力信号を二元信号に変換し、
上記判定手段は、上記二元信号が所定の二元信号と合致するか否かを判断し、合致すると判断した時は、所定紙面の検出信号を出力することを特徴とする光学的紙面検出センサ。