

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成25年10月10日 (2013.10.10)

【公開番号】特開2012-4307(P2012-4307A)

【公開日】平成24年1月5日 (2012.1.5)

【年通号数】公開・登録公報2012-001

【出願番号】特願2010-137461(P2010-137461)

【国際特許分類】

H 0 1 L 25/065 (2006.01)

H 0 1 L 25/07 (2006.01)

H 0 1 L 25/18 (2006.01)

H 0 1 L 27/00 (2006.01)

H 0 1 L 21/02 (2006.01)

【F I】

H 0 1 L 25/08 Z

H 0 1 L 25/08 B

H 0 1 L 27/00 3 0 1 B

H 0 1 L 21/02 B

【手続補正書】

【提出日】平成25年8月28日 (2013.8.28)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

それぞれの一方の面に配線領域が形成された第 1 の基板と第 2 の基板とを積層して半導体デバイスを製造する方法であって、

前記第 1 の基板および前記第 2 の基板に前記配線領域を形成する前処理ステップと、

前記第 2 の基板の前記一方の面とは反対の面を、前記第 2 の基板の前記配線領域の電極が露出するまで除去することにより前記第 2 の基板を薄化する薄化ステップと、

前記第 1 の基板の前記配線領域と前記第 2 の基板の露出した前記電極とを互いに接合する接合ステップと、

を有し、

前記前処理ステップは、前記薄化ステップにより前記電極に生じる位置ずれに対応して、前記第 1 の基板および前記第 2 の基板の少なくとも一方の前記配線領域を形成する半導体デバイスを製造する方法。

【請求項 2】

前記第 1 の基板は第 1 のウェハであり、前記第 2 の基板は第 2 のウェハであり、

前記前処理ステップは、前記電極の位置ずれ状態に応じて、前記第 1 のウェハおよび前記第 2 のウェハの少なくとも一方の前記配線領域を形成する露光制御を変更する請求項 1 に記載の半導体デバイスを製造する方法。

【請求項 3】

前記配線領域は前記第 1 のウェハに形成された複数の回路領域であり、

前記前処理ステップは、前記配線領域を形成する前記露光制御の変更として、前記第 1 のウェハの前記複数の回路領域のパターンを露光する露光倍率および露光位置の少なくとも一方を変更する請求項 2 に記載の半導体デバイスを製造する方法。

## 【請求項 4】

前記露光倍率および前記露光位置は、前記薄化ステップにより前記第 2 のウェハの前記電極が薄化前の位置に対してずれるずれ量およびずれ方向の少なくとも一方に基づいて決定される請求項 3 に記載の半導体デバイスを製造する方法。

## 【請求項 5】

前記配線領域は前記第 1 のウェハに形成された複数の回路領域であり、

前記前処理ステップは、前記第 1 のウェハの前記複数の回路領域のパターンを複数回に分けて露光する場合に、露光中心をシフトする請求項 2 から 4 のいずれか一項に記載の半導体デバイスを製造する方法。

## 【請求項 6】

前記シフトのシフト量は、前記薄化ステップにより前記第 2 のウェハの前記電極が薄化前の位置に対してずれるずれ量およびずれ方向の少なくとも一方に基づいて決定される請求項 5 に記載の半導体デバイスを製造する方法。

## 【請求項 7】

前記第 1 の基板は、電極位置を変更する再配線層が形成されたウェハであり、前記配線領域は、前記第 1 の基板の前記再配線層の配線領域であり、

前記前処理ステップは、前記第 1 の基板上に前記再配線層を形成するパターンを露光する露光倍率および露光位置の少なくとも一方を変更する請求項 1 に記載の半導体デバイスを製造する方法。

## 【請求項 8】

前記第 1 の基板は、前記第 2 の基板に積層される第 3 の基板と前記第 2 の基板との間に介在されるインターポーザであり、前記配線領域は、前記インターポーザに形成され、前記薄化ステップで露出された前記第 2 の基板の前記電極に向かい合う配線領域であり、

前記前処理ステップは、前記インターポーザの前記配線領域のパターンを露光する露光倍率および露光位置の少なくとも一方を変更する請求項 1 に記載の半導体デバイスを製造する方法。

## 【請求項 9】

半導体デバイスを製造する方法であって、

互いに積層される第 1 の基板および第 2 の基板のそれぞれの一方の面に回路のパターンを露光する露光ステップを有し、

前記露光ステップは、前記第 2 の基板の前記一方の面とは反対の面が研磨されたときに前記第 2 の基板の前記回路に含まれる電極に生じる位置ずれに基づいて、前記第 1 の基板および前記第 2 の基板の少なくとも一方の露光位置および露光倍率の少なくとも一方を変更することを特徴とする半導体デバイスを製造する方法。

## 【請求項 10】

それぞれの一方の面に配線領域が形成された第 1 の基板と第 2 の基板とを互いに積層して半導体デバイスを製造する方法であって、

前記第 1 の基板の前記配線領域と、前記第 2 の基板の前記一方の面とは反対の面を研磨することにより露出した前記配線領域の電極とを、互いに接合する接合ステップを有し、

前記第 1 の基板および前記第 2 の基板の少なくとも一方の前記配線領域は、前記研磨により前記電極に生じる位置ずれに対応して形成されていることを特徴とする半導体デバイスを製造する方法。