

公 本

申請日期	90.12.8
案 號	9012PP82
類 別	其他

A4
C4

529064

(以上各欄由本局填註)

發 明 專 利 說 明 書

一、發明 新 型 名 稱	中 文	具增強型結構介面之熱電冷卻器
	英 文	THERMOELECTRIC COOLERS WITH ENHANCED STRUCTURED INTERFACES
二、發明人 創 作 人	姓 名	1. 猶他姆 席雅瑪林都 荷夏 UTTAM SHYAMALINDU GHOSHAL 2. 史蒂文 A. 寇迪斯 STEVEN A. CORDES 3. 大衛 迪米尼亞 DAVID DIMILIA 4. 詹姆斯 P. 多禮 JAMES P. DOYLE 5. 詹姆斯 L. 史派德 JAMES L. SPEIDELL 均美國
	國 籍	
	住、居所	1. 美國德州奧斯丁市印地哥布朗區10421號 2. 美國紐約州約克湯亥斯市托瑪哈街171號 3. 美國紐約州瓦屏葛斯瀑布市瑪利隆大道14號 4. 美國紐約州布朗克斯市吉爾福大道2732號 5. 美國紐約州普奎市斯朵大道97號
三、申請人	姓 名 (名 稱)	美商萬國商業機器公司 INTERNATIONAL BUSINESS MACHINES CORPORATION
	國 籍	美國
	住、居所 (事務所)	美國紐約州阿蒙市新果園路
	代 表 人 名 姓	傑拉德 羅森賽 GERALD ROSENTHAL

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6

B6

本案已向：

國（地區） 申請專利，申請日期： 案號： ，☐有 ☐無主張優先權美國 2000年12月07日 09/731,997 ☒有 ☐無主張優先權

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(1)

發明背景

相關專利申請案

本申請案與以下美國專利申請案相關：申請號_____ (IBM 序號 AUS9-2000-0414)，名稱 ENHANCED INTERFACE THERMOELECTRIC COOLERS WITH ALL-METAL TIPS，申請日_____；申請號_____ (IBM 序號 AUS9-2000-0564-US1)，名稱 COLD POINT DESIGN FOR EFFICIENT THERMOELECTRIC COOLERS，申請日_____；及申請號_____ (IBM 序號 AUS9-2000-0556-US1)，名稱 ENHANCED INTERFACE THERMOELECTRIC COOLERS USING ETCHED THERMOELECTRIC MATERIAL TIPS，申請日_____。上述共同讓渡的美國專利申請案皆在此併供參考。

1. 技術範疇：

本發明有關於冷卻物件(如積體電路晶片)的裝置，且本發明尤其有關於熱電冷卻器。

2. 前案說明：

隨著電腦的速度繼續增加，電腦中電路產生的熱量也繼續增加，對於許多電路及應用，熱的增加會使電腦的性能劣化，這些電路因而需要冷卻以更有效率的執行，在許多低端電腦(如個人電腦)中，僅使用風扇及鰭形件以對流冷卻方式冷卻電腦，惟，對於大型電腦(如主電腦)其以更高的速度執行且產生更多的熱，這些解決方法是行不通的。

目前許多主電腦利用蒸氣壓縮冷卻器以冷卻電腦，這些蒸氣壓縮冷卻器的功能大致與許多家庭中使用的中央空調

五、發明說明(2)

器相同，惟，蒸氣壓縮冷卻器的機械複雜性較大，且需要絕緣及軟管其通過主電腦的各個部分以使特別區域冷卻，該區域由於過熱而最容易使性能下降。

一種更簡單且便宜的冷卻器是熱電冷卻器，熱電冷卻器利用一種稱為皮特勒(Peltier)效應的物理原理，它是指電源的DC電流施加在二個不同材料時會在二個不同材料的接面吸收熱。因此將熱從熱源去除且傳導到要散熱的熱沉，因而能增熱源。熱電冷卻器是在積體電路晶片中製造且可以在不必複雜的機械系統(其為蒸氣壓縮冷卻器需求的)之下，直接使特定熱源冷卻。

惟，目前熱電冷卻器的效率比蒸氣壓縮冷卻器低，且需要更多的電力以達成相同的冷卻量，此外，目前熱電冷卻器可冷卻的元件比蒸氣壓縮冷卻器少，因此期望一種增強型且冷卻容量高的熱電冷卻器，以便將複雜的蒸氣壓縮冷卻器從小冷凍應用中去除，該應用如：主電腦，熱晶片的熱管理，RF通訊電路，磁性讀寫頭，光學及雷射裝置，及汽車冷凍系統。

發明總結

本發明提供一種具增強型結構介面之熱電裝置以改善冷卻效率，在一實例中，熱電裝置包括：一第一熱元件包括一p-型熱電材料超格子及一第二熱元件包括一n-型熱電材料超格子。第一與第二熱元件電的互相連接，第一熱元件之平面在一組分離點接近(不必實體接觸)導電接頭之第一陣列，俾利於第一熱元件之平面與導電接頭之第一陣列間

五、發明說明 (3)

之導電，同時遲滯二者間之導熱。第二熱元件之平面在一組分離點接近(不必實體接觸)導電接頭之第二陣列，俾利於導電接頭與第二熱元件之平面間之導電，同時遲滯二者間之導熱。在導電接頭塗上一材料，其具有之西貝克係數與超格子最接近接頭之層之材料相同。

附圖簡單說明

本發明的新穎特徵將在後附申請專利範圍中說明，惟，配合附圖及參考繪示實例的以下詳細說明，即可更了解本發明本身，及其較佳使用模式，其他目的及優點等，其中：

圖1是習用熱電冷卻(TEC)裝置的高階方塊圖；

圖2是根據本發明具有強化結構介面的熱電冷卻器的剖面圖；

圖3是根據本發明圖2中熱電冷卻器200的正視圖；

圖4A及4B是接頭的剖面圖，根據本發明該接頭如圖2的接頭250；

圖5的剖面圖是根據本發明而說明接近超格子的接頭的溫度場；

圖6是根據本發明熱電冷卻器的剖面圖，該冷卻器的全金屬接頭都具有強化結構介面；

圖7是根據本發明用以形成全金屬接頭的犧牲矽模板的剖面圖；

圖8的流程圖是根據本發明而說明使用犧牲矽模板以製造全金屬錐的典型方法；

五、發明說明(4)

圖9是根據本發明全金屬錐的剖面圖，該錐使用定圖案的光防蝕塗層；

圖10的流程圖是根據本發明而說明使用光防蝕塗層以形成全金屬錐的典型方法；

圖11是具有強化結構介面的熱電冷卻器的剖面圖，其中根據本發明熱電材料(而不是金屬導電層)形成在介面的接頭；

圖12的流程圖是根據本發明而說明製造熱電冷卻器的典型方法；

圖13的剖面圖說明在熱電材料中製造接頭所需的光防蝕塗層定位；

圖14的圖形是根據本發明而顯示用在熱電冷卻器的表面上的冷點接頭，以說明接頭相對於表面的定位；及

圖15是熱電力產生器的示意圖。

較佳實例詳細說明

參考附圖尤其是參考圖1，以說明習用的熱電冷卻(TEC)裝置的高階方塊圖。熱電冷卻是根據皮特勒(Peltier)效應的習用原理，它是指電源102的DC電流施加在二個不同材料時會在二個不同材料的接面吸收熱。一典型熱電冷卻裝置利用p-型半導體104及n-型半導體106夾在不良電導體108之間以具有良好的導熱性，n-型半導體106有過多的電子，而p-型半導體104的電子則不足。

當電子從電導體110移到n-型半導體106時，因為從熱源112吸收熱而使電子的能量狀態升高，此過程具有將電子

五、發明說明(5)

通過n-型半導體106及電導體114而到達熱沉116而傳熱的效應，電子在電導體114中降到低能量狀態以釋出熱能。

冷凍庫(如熱電冷卻器100)的性能係數 η 是冷凍庫的冷卻容量除以冷凍庫的總功率消耗量的值，因此用以下公式表示性能係數：

$$\eta = \frac{\alpha IT_c - \frac{1}{2} I^2 R - K \Delta T}{I^2 R + \alpha I \Delta T}$$

其中項 αIT_c 是熱電冷卻，項 $1/2 I^2 R$ 是焦耳回熱，項 $K \Delta T$ 是導熱，項 $I^2 R$ 是焦耳損失，項 $\alpha I \Delta T$ 是皮特勒電壓所作的工， α 是材料的西貝克(Seebeck)係數， T_c 是熱源溫度，而 ΔT 是熱源與熱沉間的溫度差。

藉由使電流 I 達到最佳而導出性能的極大係數，且用以下關係表示：

$$\eta_{\max} = \left(\frac{T_c}{\Delta T} \right) \left[\frac{\gamma - T_h/T_c}{\gamma + 1} \right]$$

其中

$$\gamma = \sqrt{1 + \frac{\alpha^2 \sigma}{\lambda} \left(\frac{T_h + T_c}{2} \right)}$$

且

$$\varepsilon = \frac{\gamma - T_h/T_c}{\gamma + 1}$$

五、發明說明(6)

其中 ε 是冷凍庫的效率因子，優值 ZT 用以下公式表示：

$$ZT = \frac{\alpha^2 \sigma T}{\lambda}$$

其中 λ 是由二項組成： λ_e 是電子項，而 λ_L 是格子項。因此當優值 ZT 接近無限大時，即達到極大效率 ε ，氣體壓縮式冷凍庫的效率約為 0.3，習用熱電冷卻器(如圖 1 的熱電冷卻器 100)的效率一般小於 0.1。因此為了將熱電冷卻器的效率增加到此一範圍，以配合氣體壓縮式冷凍庫必須將優值 ZT 增加到大於 2，若能使優值 ZT 大於 2，則要將熱電冷卻器分成數級以達成與氣體壓縮式冷凍庫相同的效率及冷卻容量。

參考圖 2，它是根據本發明具有強化結構介面的熱電冷卻器的剖面圖，熱電冷卻器 200 包括熱源 226，由此引出電流 I ，吸收熱且送入熱沈 202，熱源 226 與欲冷卻的物質作熱連接，熱沈 202 與裝置(如熱管，鰭狀件，及/或冷凝器)熱連接以便將熱從熱源 226 散去及/或進一步冷卻熱源 226。

熱源 226 包括 p-型摻雜矽，熱源 226 與接頭 250 的 n+型摻雜矽區域 224 及 222 熱的連接，N+型區域 224 及 222 是導電的且是良好導熱體。各 N+型區域 224 及 222 與熱源 226 形成一逆向二極體以使熱源 226 與 n+型區域 224 及 222 之間無電流，因而使熱源 226 與電導體 218 及 220 電的絕緣。

熱沈 202 包括 p-型摻雜矽，熱沈 202 與 n+型摻雜矽區域 204

五、發明說明(7)

及206熱的連接，N+型區域204及206是導電的且是良好導熱體。各N+型區域204及206與熱沈202形成一逆向二極體以使熱沈202與N+型區域204及206之間無電流，因而使熱沈202與電導體208電的絕緣。關於熱電冷卻器的電絕緣更進一步資訊可參考美國專利申請案號09/458,270，名稱Electrically Isolated Ultra-Thin Substrates for Thermoelectric Coolers (IBM案號AUS9-99-0413-US1)，其讓渡給位於Armonk, New York的IBM公司，申請日1999/12/09，其內容在此併供參考。

若熱沈202及熱源226完全由未摻雜的非導電矽製造，則不必用n+及p-區域形成逆向二極體以使導體208與熱沈202，及導體218及220與熱源226電的絕緣，惟，這極難確保矽完全未受摻雜，因此n+及p-區域提供的逆向二極體可確保熱沈202及熱源226與導體208，218，及220是電的絕緣。而且該注意的是可以用它種方式使用逆向二極體以到達相同的電絕緣，如使用上述p-及n+型以外的p+型摻雜矽及n-型摻雜矽。本文使用的名詞n+及p+分別是指高度n摻雜及高度p摻雜的半導體材料，本文使用的名詞n-及p-分別是指輕度n摻雜及輕度p摻雜的半導體材料。

熱電冷卻器200與圖1熱電冷卻器100的結構類似，惟，已用超格子熱元件結構210及212(其藉由電導體208而電的連接)取代N-型106及P-型104半導體結構介面。電導體208是由鉑(Pt)製造，或是由其他導電材料製造，如鎢(W)，鎳(Ni)，或鈦銅鎳(Ti/Cu/Ni)金屬膜。

超格子是一種結構由二個不同半導體材料(各為數奈米

五、發明說明(8)

厚)的交替層組成，熱元件210是由N-型半導體材料的交替層組成，而熱元件212的超格子是由P-型半導體材料的交替層組成，在各熱元件210及212的交替材料的各層是10奈米(nm)厚，二個半導體材料的超格子具有低的導熱係數 λ ，及相同的導電係數 σ ，以作為包括相同的二個半導體材料的合金。

在一實例，超格子熱元件212包括p-型鉍黃銅類材料如 $\text{Bi}_2\text{Te}_3/\text{Sb}_2\text{Te}_3$ 層與 $\text{Bi}_{0.5}\text{Sb}_{1.5}\text{Te}_3$ 層交替，而熱元件210的超格子包括n-型鉍黃銅類材料的交替層，如 Bi_2Te_3 層與 Bi_2Se_3 層交替。也可使用它種半導體材料用於熱元件210及212的超格子，例如在不使用鉍黃銅類材料之下，熱元件210及212的超格子可以由鈷銻方鈷礦材料製造。

熱電冷卻器200也包括接頭250而電流I即通過它而進入熱元件212且接著從熱元件210進入導體218。接頭250包括n+型半導體222及224形成在錐狀結構中，該結構含有由導電材料(如鉑(Pt))製造的薄覆蓋層218及210。也可使用其他導電材料以取代鉑，如鎢(W)，鎳(Ni)，及鈦銅鎳(Ti/Cu/Ni)金屬膜，接頭250及熱電材料210，212之間及四周的區域應該抽真空，或是用氣體(如乾氮氣)熔接密封。

蓋住導電層218及220的接頭250的末端是半導體材料214及216的薄層，層214由P-型材料製造，其具有的西貝克係數 α 與熱元件212的超格子至接頭250的最近層相同。層216由N-型材料製造，其具有的西貝克係數 α 與熱元件210至接頭250的最近層相同。對於熱電冷卻器200的功能而言P-型

五、發明說明(9)

熱電覆蓋層214是必要的，因為冷卻發生在接近金屬的區域其中產生電子及電洞。n-型熱電覆蓋層216是較佳的，因為會發生極大冷卻其中西貝克係數的梯度(變化)是極大的。P-型區域的熱電覆蓋層214約為60 nm厚，n-型熱電覆蓋層216的明確厚度必須定義明確，但可預期的是它的厚度範圍應該與熱電覆蓋層214的厚度範圍類似。

藉由將電導體(如圖1的導體110)製造在尖接頭250而不是平的介面，即可增加冷卻效率。因為格子不匹配，所以在接頭250點的格子導熱度 λ 是極小的，例如鈹黃銅類材料的導熱度 λ 一般約為1瓦/公尺*凱氏溫度，惟，在尖接頭結構(如接頭250)中，由於格子不匹配而使導熱度減少到約0.2瓦/公尺*凱氏溫度，惟，熱電材料的導電度仍相對的維持不變。因此對於這種材料優值 ZT 會增加到大於2.5，另一種可用於熱元件210及212的材料是鈷銻方鈷礦，這些類材料一般具有極高的導熱度 λ ，因而通常是不良的。惟，藉由使用尖接頭250，可以將導熱度減少到極小，且對於這些材料可產生大於4的優值 ZT ，因而使得這些材料極適用於熱元件210及212。因此尖接頭250的使用進一步增加熱電冷卻器200的效率，以便能與氣體壓縮冷凍庫相比。

冷點結構的另一優點是將電子限制在小於波長(對應其動能)的大小，這種限制增加可供運輸的區域狀態密度，且有效增加西貝克係數，因此藉由增加 α 及減少 λ ，即可增加優值 ZT 。

習用熱電冷卻器(圖1)的正常冷卻容量能產生在熱源與

五、發明說明 (10)

約60凱氏溫度的熱沈之間產生一溫度微分 ΔT ，惟，熱電冷卻器200能在150凱氏溫度時產生一溫度微分，因此將二個熱電冷卻器接在一起，即能將溫度冷卻到液態氫的範圍(小於100凱氏溫度)，惟，對於熱元件210及212需要使用不同的材料，例如蹄化鉍在低溫(即小於-100攝氏度)時具有極低的 α ，惟，鉍銻合金在低溫下的性能良好。

與鉍黃銅類材料相比鉍銻方鉍礦材料的另一優點(與溫度無關)是事實上鉍銻方鉍礦材料的結構較穩定，而鉍黃銅類材料的結構較弱。

熟於此技藝者了解圖2的熱電冷卻器結構是依應用而不同，例如可包括比圖1所示更多或更少列的接頭250，圖中的例子並不意欲將本發明限制在該結構。

參考圖3，以顯示根據本發明圖2中熱電冷卻器200的正視圖，熱電冷卻器300包括n-型熱電材料段302及p-型熱電材料段304，n-型段302及p-型段304都包括薄的導電材料層306以覆蓋矽本體。

段302包括錐形接頭陣列310，各覆蓋著薄的n-型材料層308，其與用於熱元件210的超格子的最接近層的類型相同。段304包括錐形接頭陣列312，各覆蓋著薄的p-型材料層314，其與用於熱元件212的超格子的最接近層的類型相同。

參考圖4A及4B的接頭的剖面圖，根據本發明該接頭如圖2的接頭250，接頭400包括一矽錐其已藉由約35度的錐角而形成。薄的導電材料層404(如鉑(Pt))覆蓋著矽402，薄的

五、發明說明(11)

熱電材料層406覆蓋著接頭400的一端，已沈積所有的層之後，錐角約為45度，接頭400的有效接頭半徑約為50奈米。

接頭408是接頭(如接頭250)的另一實例，接頭408包括一矽錐414具有一導電層412及熱電材料層410覆蓋該點。惟，接頭408比接頭400的錐角更尖銳，接頭408的有效接頭半徑約為10奈米，此時尚不知道接頭的較寬或較窄錐角為較佳，在本實例中，已選擇的接頭的錐角是45度(圖4A)，因此該角度錐角的可能範圍的中間，且因為易於用覆蓋著鉑的矽形成該結構。這是因為沿著矽的100平面的KOH蝕刻自然形成54度的錐角，因此在已加上導電及熱電層之後，錐角即約45度。

參考圖5的剖面圖以根據本發明而說明接近超格子的接頭的溫度場。接頭504如圖2的接頭250，接頭504的有效接頭半徑是30-50奈米，因此溫度場區域化到極小的距離 r ，其約等於 $2a$ 或60-100奈米，因此超格子502僅需要少數層的厚度 d ，其約為100奈米。因此使用尖的接頭，僅具有5到10層的熱電冷卻器用於超格子即足夠了。

因此製造熱電冷卻器(如熱電冷卻器200)並非極耗時因為僅必須形成數層超格子而不是極耗時的許多層。因此與習用熱電冷卻器(其厚度至少是3毫米)相比，製造出的熱電冷卻器200可以是極薄(約100奈米厚)。

根據本發明明具尖接頭介面的熱電冷卻器的其他優點包括熱元件(如圖2的熱元件210及212)在接頭介面的導熱度是極

五、發明說明 (12)

小，而且，將溫度/電壓降區域化到接近接頭的區域，以有效達成降到次100奈米的長度。此外，藉由有效減少熱元件長度及使用尖的接頭可以使超格子層的成長數目減到極小，本發明也允許薄膜結構的電沈積及避免晶片反裝接合。小的尺寸可達成n-型及p-型熱元件的單片整合。

本發明的熱電冷卻器可用以冷卻以下項目，如主電腦中的特定點，雷射，光電裝置，電導體檢測器，及遺傳學中的PCR。

參考圖6的根據本發明熱電冷卻器的剖面圖，該冷卻器的全金屬接頭都具有強化結構介面，雖然在上述本發明的說明中接頭250是由n+半導體區域224及222的矽錐製造，但圖2的接頭250也可以用圖6的接頭650取代。接頭650具有全金屬錐618及620，在圖中的實例，錐618及620是由銅製造且具有鎳的覆蓋層660及662，熱電冷卻器600與熱電冷卻器200完全相同，包括在接頭650上具有熱電覆蓋層216及214。熱電冷卻器600也提供與熱電冷卻器200相同的優點，惟，在使用全金屬錐(而不是矽錐覆蓋著導電材料)，錐中的寄生電阻變的極小，因而除了熱電冷卻器200已增加的效率外，更進一步增加熱電冷卻器600的效率。接頭650四周的區域及接頭650與熱電材料210及212之間的區域應該抽真空，或是用氮氣熔接密封。

而且在圖2中，熱源226包括p-型摻雜矽，惟與圖2相比，熱源226與n+型摻雜矽區域624及622熱連接，該區域624及622不形成接頭結構650的一部分，且不與一些區域熱連

五、發明說明 (13)

接，該區域形成接頭結構的一部分與圖2的區域224及222相同。N+型摻雜矽區域624及622仍執行由圖2區域224及222執行的絕緣功能。

使用數種方法以形成如圖6所示的全金屬錐，例如參考圖7，以顯示根據本發明用以形成全金屬接頭的犧牲矽模板的剖面圖。犧牲矽模板702已形成具有錐形點之後，一層金屬即沈積在模板702上以製造全金屬錐704，接著在熱電冷卻器600中使用全金屬錐704。

參考圖8的流程圖以根據本發明而說明使用犧牲矽模板以製造全金屬錐的典型方法，首先用矽的各向異性蝕刻而製造錐形點以產生模子(步驟802)，這是由KOH蝕刻，氧化，及/或聚焦離子束蝕刻的合併而達成，該製造矽錐的技術是習用的。

接著用籽晶金屬(如鈦或鉑)的薄濺擊層塗在犧牲矽模板上(步驟804)，鈦是較佳的因為鉑與鈦相比會形成稍微較圓的接頭，而與錐形點更配合。接著將銅以電化學方式沈積以填補犧牲矽模板中的谷(錐形點)(步驟806)。接著將銅的上表面平面化(步驟808)，使金屬層平面化的方法是習用的，接著用習用的選擇性蝕刻方法將二氧化矽(SiO_2)基材去除(步驟810)。依此製造的全金屬錐接著用另一種金屬(如鎳或鈦)層覆蓋，且接著用超薄的熱電材料層覆蓋，鎳或鈦層有助於熱電材料覆蓋層的電沈積。

此製造全金屬錐的方法的優點是模子可重覆使用，模子可重覆使用約10次直到模子壞去不能使用。依形成的模板

五、發明說明 (14)

可以受到極佳控制，且產生極均一的全金屬錐形點因為矽蝕刻是可以高度預測的，且能計算出點的斜度及製造出的錐的尖銳度到數奈米。

也可使用形成全金屬錐的其他方法，例如參考圖9，以顯示根據本發明全金屬錐902的剖面圖，該錐使用定圖案的光防蝕塗層。在此方法中，在未完成的熱電冷卻器的底部形成一金屬層，接著使用定圖案的光防蝕塗層904到908以便使用直接電化學蝕刻方法製造全金屬錐902。

參考圖10的流程圖以根據本發明而說明使用光防蝕塗層以形成全金屬錐的典型方法，首先，在未完成的熱電冷卻器(如圖6的熱電冷卻器600)的金屬層(如銅)上將部分光防蝕塗層定圖案(步驟1002)。光防蝕塗層在具有光防蝕塗層的段陣列中定圖案，其中陣列中的各光防蝕塗層區域對應一些區域，其中期望形成全金屬錐的接頭，接著用電化學方式直接蝕刻金屬(步驟1004)以製造如圖9所示的錐902。接著去除光防蝕塗層，且接著用另一種金屬(如鎳)塗在全金屬錐的接頭(步驟1006)。全金屬錐上的第二金屬塗層接著塗上超薄的熱電材料層(步驟1008)，因此可形成全金屬錐其在接頭上具有一熱電層，該金屬錐可用在熱電裝置(如熱電冷卻器600)。依此產生的全金屬錐形點與圖8方法所產生的相比，不必是均一的。惟，目前此方法較便宜因此若成本是重要因素，則此方法是較佳的方法。

上述製造全金屬錐的方法只是例子，也可使用其他方法以製造全金屬錐以用於熱電冷卻器，此外，除了銅以外對

五、發明說明 (15)

於全金屬錐也可使用它種金屬。

參考圖11具有強化結構介面的熱電冷卻器的剖面圖，其中根據本發明熱電材料(而不是金屬導電層)形成在介面的接頭。熱電冷卻器1100包括冷板1116及熱板1102，其中冷板與要冷卻的物質作熱接觸，熱導體1114及1118分別提供導電板1112與1120間的熱連接，熱導體1114及1118是由重度n摻雜(n+)半導體材料製造，以藉由形成與冷板1116的p-材料的逆向偏壓二極體而提供冷板1116與導體1112及1120之間的絕緣。因此熱從冷板1116經由導體1112及1120而傳到熱板1102，由此在熱電冷卻器1100與要冷卻的物質之間無電連接之下而散溢。類似的，熱導體1104提供導電板1108與熱板1102之間的熱連接，同時如上所述藉由形成與熱板1102的p-摻雜半導體材料的逆向偏壓二極體而維持熱板與導電板1108之間的絕緣。熱導體1104及1106也是一種n+型摻雜半導體材料。在此實例，導電板1108，1112，1120是由鉑(Pt)製造，惟，也可使用其他材料其係電及熱的導體。而且，該注意的是接頭1130到1140四周的區域及接頭1130到1140與熱電材料1122及1110之間的區域應該抽真空或是用乾氮熔接密封。

在此實例中，不經由金屬電極中的點陣列而提供熱元件與熱源(冷端)金屬電極(導體)間的接觸(圖2及6)，相反的由熱元件1124及1126中的點陣列1130到1140提供熱元件與金屬電極間的點陣列接觸，在上述參考圖2及6的實例中，冷端的金屬電極形成在矽接頭上，或者直接蝕刻金屬圖案以形成全金屬接頭。惟，這些方法需要藉由電化學方法而將

五、發明說明 (16)

熱電材料沈積在冷電極及熱電極上，電沈積材料於聚晶且不具有極平的表面。而且，表面熱電特性不一定比單晶熱電材料優良。回火可改良聚晶材料的熱電特性，但是低於100 nm粗糙度的表面光滑度仍是問題，藉由電化學蝕刻可以從單晶或是聚晶熱電材料形成本實例的接頭1130到1140。

在一實例中，熱元件1124包括單晶 $\text{Bi}_2\text{Te}_3/\text{Sb}_2\text{Te}_3$ 及 $\text{Bi}_{0.5}\text{Sb}_{1.5}\text{Te}_3$ 的超格子，而熱元件1126是由單晶 $\text{Bi}_2\text{Te}_3/\text{Bi}_2\text{Se}_3$ 及 $\text{Bi}_2\text{Te}_{2.0}\text{Se}_{0.1}$ 的超格子形成。導電板1120塗上熱電材料的薄層1122，該材料與接頭1130到1134(最接近薄層1120)的材料相同，導電板1112塗上熱電材料的薄層1110，該材料與接頭1136到1140(最接近薄層1112)的材料相同。

參考圖12的流程圖以便根據本發明而說明製造熱電冷卻器(如圖11的熱電冷卻器1100)的典型方法，最佳單晶材料首先藉由習用裝置(或金屬電極)沈積在單晶材料而與金屬電極接合，以形成電極連線圖案(步驟1202)，熱電材料1314的另一側接著由光防蝕塗層1302到1306定圖案(圖13)(步驟1204)，而且在電化學浴中使用金屬電極作為陽極以電化學蝕刻表面(步驟1206)，圖13所示的接頭1308到1312則藉由在適當時間控制及中止蝕刻過程而形成。

藉由化學機械研磨而使第二單晶基材變薄，接著電化學蝕刻整個基材到奈米膜(步驟1210)，含超薄基材的第二基材形成冷端，且施壓以便將二個基材(一是含超薄熱電材料者，而另一是含熱電接頭者)夾在一起(步驟1212)，此結構可以在接頭的介面以外的所有區域維持高度結晶，而

五、發明說明 (17)

且，相同的方法可用以製造聚晶材料而不是單晶結構。

參考圖14的圖形以根據本發明而顯示用在熱電冷卻器的表面上的冷點接頭，以說明接頭相對於表面的定位。雖然已將接頭以熱電接頭來說明(不論是在全金屬或塗有金屬的接頭上產生)，其與接頭的相對表面接觸，惟，雖然接頭與相對表面接觸，最好在不接觸表面之下接頭接近該相對表面(圖14)。圖14的接頭1402接近相對表面1404但是未與相對表面作實體接觸，較佳的，接頭1402應該與相對表面1404相隔一距離 d (約5奈米或更小)，實際上，在含有數千個接頭的熱電冷卻器中，部分接頭與相對表面接觸，而其他接頭則未作接觸這是因為與相對表面的完美平面有偏差。

藉由使接頭不與相對表面接觸，熱電冷卻器的冷板與熱板之間的導熱量即可減少，惟可維持導電，這是因為接頭與相對表面間電子的隧道效應。

已將本發明的接頭當成完美的尖銳接頭來說明，惟如圖14所示，實際上的接頭一般具有稍微更圓的末端(如接頭1402所示)。惟接頭愈接近完美的尖銳，在熱板的熱溫與冷板的冷溫之間達成溫度梯度所需的超格子數目即愈少。

較佳的，接頭1402的彎曲末端的曲度半徑 r_0 為數十奈米，表面1404下方熱電材料的相鄰區域間的溫度差，在接頭1402的末端的曲度半徑 r_0 的2到3倍距離之下會接近0。因此少數幾層超格子1406到1414即夠了。因此當使用本發明的接頭而使熱板與冷板產生電接觸時，與接頭相反的超格子

五、發明說明 (18)

材料是可行的。這與習用成對比，其中為了使用無接頭的超格子結構，需要至少10000層的超格子以具有足夠厚度，其中允許溫度梯度接近0。如此多的層是不可行的，但是本發明僅使用5或6層則是更可行。

雖然已主要參考熱電冷卻裝置(皮特勒裝置)其含有用於冷卻的尖接頭介面來說明本發明，熟於此技藝者了解能利用本發明來產生電，熟於此技藝者了解熱電裝置可用於皮特勒模式(如上所述)以用在冷凍，或是用於西貝克模式以用在電力產生。參考圖15，以顯示熱電力產生器的示意圖。為了易於了解及解釋熱電力的產生，將以習用的熱電力產生器，而不是以利用本發明的冷點接頭的熱電力產生器來說明，惟，該注意的是在根據本發明的熱電力產生器實例中，熱元件1506及1504可以被冷點接頭(如以上任何冷點接頭實例所詳述的)取代。

在熱電力產生器1500中，在電流不從電源102通過熱電裝置之下(圖1)，在熱電裝置1500中產生溫度微分 $T_H - T_L$ ，該溫度微分 $T_H - T_L$ 會經由電阻性負載元件1502而產生電流 I (如圖15所示)。此操作模式與圖1所示的操作模式相反。

因此在不以電阻1502取代電源102之下，且維持熱元件1512及1516分別與熱源 Q_H 及 Q_L 分別具有一定溫度 T_H 及 T_L 之下，熱電裝置1500在組成元件上與圖1的熱電裝置102相同。因此熱電冷卻裝置1500利用p-型半導體1504及n-型半導體1506，其夾在不良導體1508之間，以具有良好的導熱性。各元件1504，1506，及1508分別對應圖1的元件104，106，及

五、發明說明 (19)

108。熱電裝置 1500 也包括電導體 1510 及 1514 對應圖 1 的電導體 110 及 114，關於熱電力產生的更多資訊可參考 CRC Handbook of Thermoelectrics, edited by D. M. Rowe, Ph.D., D.Sc., CRC Press, New York, (1995) pp. 479-488，及 Advanced Engineering Thermodynamics, 2nd Edition, by Adiran Bejan, John Wiley & Sons, Inc., New York (1997), pp. 675-582，其皆在此併供參考。

主要已參考錐形接頭來說明本發明，惟，也可使用它種形狀的接頭，如金字塔形接頭。事實上，接頭的形狀不必對稱或均一，只要它提供一組大致尖銳的接頭即可，其中可提供熱電冷卻器的二端之間的導電。本發明可應用在任何小-型冷凍應用中，如冷卻主電腦，熱晶片及 RF 通訊電路的熱管理，冷卻硬碟機的磁頭，汽車冷凍，及冷卻光學及雷射裝置。

已將本發明作了說明，但它並不意欲是無所不包或是限制本發明在上述形式，熟於此技藝者了解許多改良及變化。上述選擇作說明的實例只是為了最佳解釋本發明的原理，實際應用，及使熟於此技藝者了解本發明的各種實例，而且允許為了特別用途可以作各種改良。

四、中文發明摘要(發明之名稱：具增強型結構介面之熱電冷卻器)

本發明提供一種具增強型結構介面之熱電裝置用以改善冷卻效率，在一實例中，熱電裝置包括：一第一熱元件包括一p-型熱電材料超格子及一第二熱元件包括一n-型熱電材料超格子。第一與第二熱元件互相電耦合，第一熱元件之平面在一組分離點接近(不必實體接觸)導電接頭之第一陣列，俾利於第一熱元件之平面與導電接頭之第一陣列間之導電，同時遲滯二者間之導熱。第二熱元件之平面在一組分離點接近(不必實體接觸)導電接頭之第二陣列，俾利於導電接頭與第二熱元件之平面間之導電，同時遲滯二者間之導熱。在導電接頭塗上一材料，其具有之西貝克(Seebeck)係數與超格子最接近接頭之層之材料相同。

英文發明摘要(發明之名稱：THERMOELECTRIC COOLERS WITH ENHANCED STRUCTURED INTERFACES)

A thermoelectric device with enhanced structured interfaces for improved cooling efficiency is provided. In one embodiment, the thermoelectric device includes a first thermoelement comprising a superlattice of p-type thermoelectric material and a second thermoelement comprising superlattice of n-type thermoelectric material. The first and second thermoelements are electrically coupled to each other. The planer surface of the first thermoelement is proximate to, without necessarily being in physical contact with, a first array of electrically conducting tips at a discrete set of points such that electrical conduction between the planer surface of the first thermoelement and the first array of electrically conducting tips is facilitated while thermal conductivity between the two is retarded. A planer surface of the second thermoelement is proximate to,

四、中文發明摘要（發明之名稱：

）

英文發明摘要（發明之名稱：

）

without necessarily being in physical contact with, a second array of electrically conducting tips at a discrete set of points such that electrical conduction between the electrically conducting tips and the planer surface of the second thermoelement is facilitated while thermal conduction between the two is retarded. The electrically conducting tips are coated with a material that has the same Seebeck coefficient as the material of the nearest layer of the superlattice to the tip.

六、申請專利範圍

1. 一種熱電裝置，包括：
 - 一第一熱元件；
 - 一第二熱元件，與第一熱元件電耦合；
 - 複數個第一接頭由一半導體基材形成，該基材由一金屬層覆蓋且在第一組分離點接近第一熱元件；及
 - 複數個第二接頭由一半導體基材形成，該基材由一金屬層覆蓋且在第二組分離點接近第二熱元件。
2. 如申請專利範圍第1項之熱電裝置，其中第一熱元件及第二熱元件包括超格子熱電材料。
3. 如申請專利範圍第2項之熱電裝置，其中熱電材料包括鉍黃銅類材料。
4. 如申請專利範圍第2項之熱電裝置，其中熱電材料包括鈷銻方鈷礦材料。
5. 如申請專利範圍第1項之熱電裝置，其中第一熱元件包括交替之 $\text{Bi}_2\text{Te}_3/\text{Sb}_2\text{Te}_3$ 層 $\text{Bi}_{0.5}\text{Sb}_{1.5}\text{Te}_3$ 層。
6. 如申請專利範圍第1項之熱電裝置，其中第二熱元件包括交替之 Bi_2Te_2 層 Bi_2Te_3 層。
7. 如申請專利範圍第1項之熱電裝置，其中金屬層包括鉑。
8. 如申請專利範圍第1項之熱電裝置，其中金屬層包括鎳。
9. 如申請專利範圍第1項之熱電裝置，其中金屬層包括鎢。
10. 如申請專利範圍第1項之熱電裝置，其中金屬層包括

六、申請專利範圍

Ti/Cu/Ni金屬膜。

- 11.如申請專利範圍第1項之熱電裝置，其中錐形接頭更包括在金屬層上之熱電材料之各層，其中熱電材料層摻雜類型匹配第一及第二熱元件之各摻雜類型，其接近錐形接頭。
- 12.如申請專利範圍第1項之熱電裝置，其中複數個接頭配置成接頭陣列。
- 13.如申請專利範圍第1項之熱電裝置，其中接頭實質係錐形。
- 14.如申請專利範圍第1項之熱電裝置，其中接頭實質係金字塔形。
- 15.如申請專利範圍第1項之熱電裝置，其中複數個第一接頭之至少一者與第一熱元件之表面實體接觸。
- 16.如申請專利範圍第1項之熱電裝置，其中複數個第二接頭之至少一者與第二熱元件之表面實體接觸。
- 17.如申請專利範圍第1項之熱電裝置，其中複數個第一接頭之至少一者未與第一熱元件之表面實體接觸。
- 18.如申請專利範圍第1項之熱電裝置，其中複數個第二接頭之至少一者未與第二熱元件之表面實體接觸。
- 19.如申請專利範圍第1項之熱電裝置，其中複數個第一接頭額定在第一熱元件表面之100奈米中。
- 20.如申請專利範圍第1項之熱電裝置，其中複數個第二接頭額定在第二熱元件表面之100奈米中。

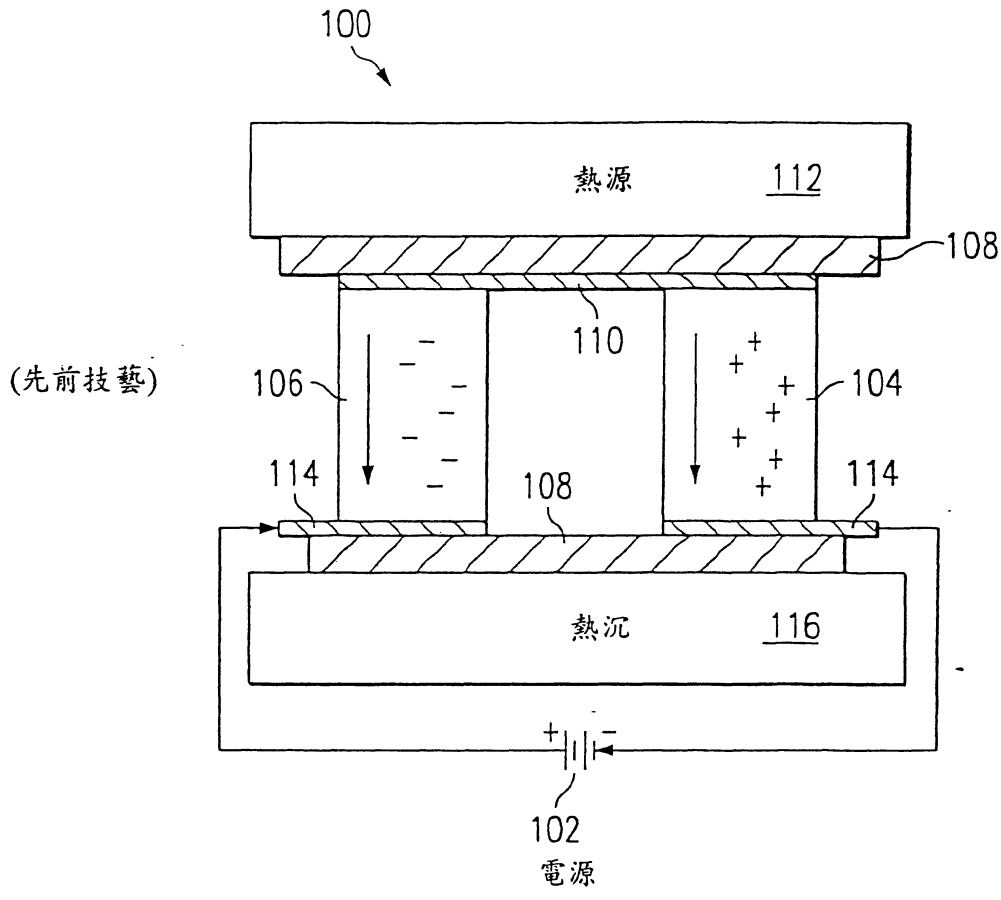


圖 1

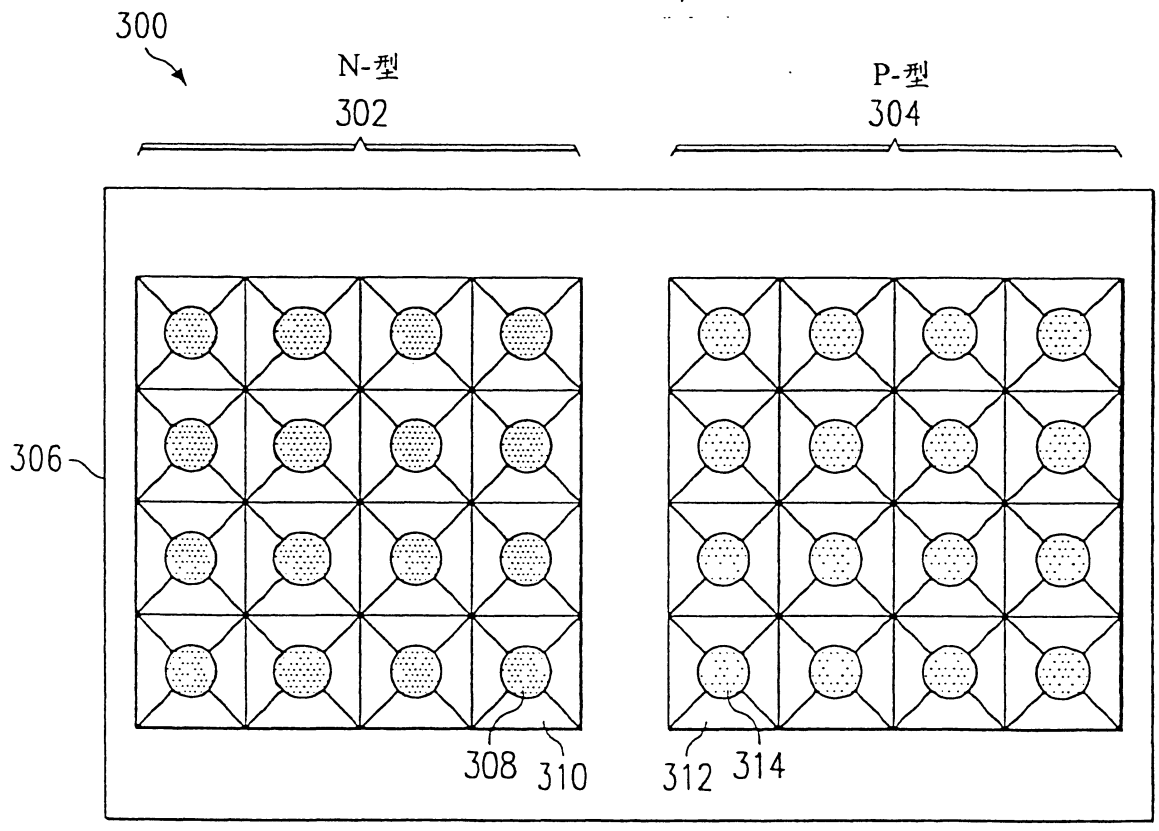


圖 3

熱電冷却器
200

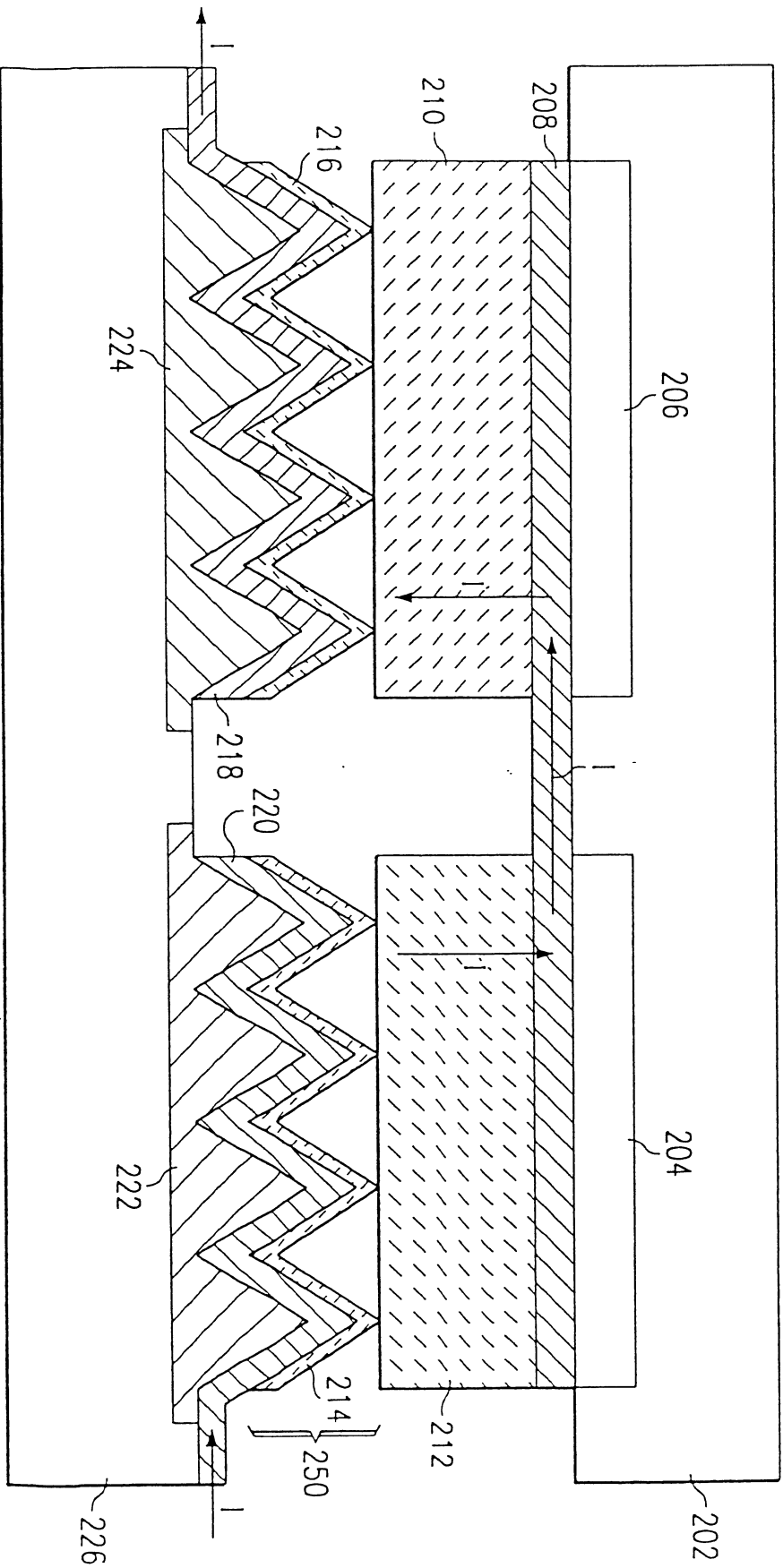


圖 2

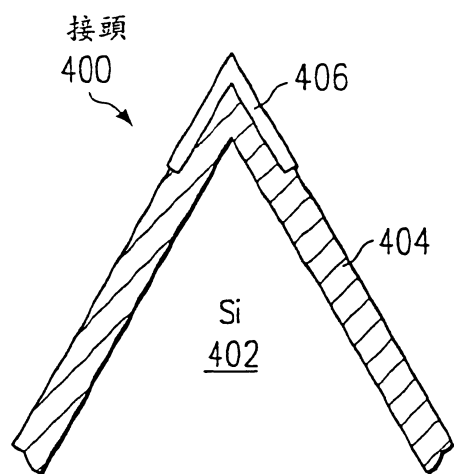


圖 4A

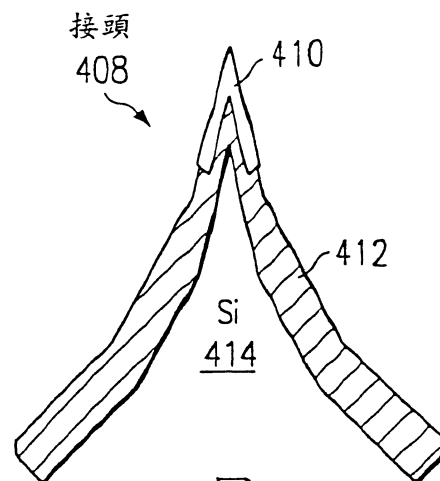


圖 4B

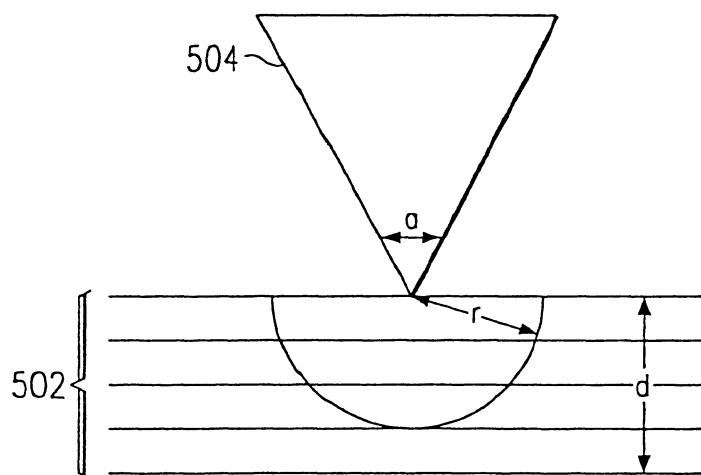


圖 5

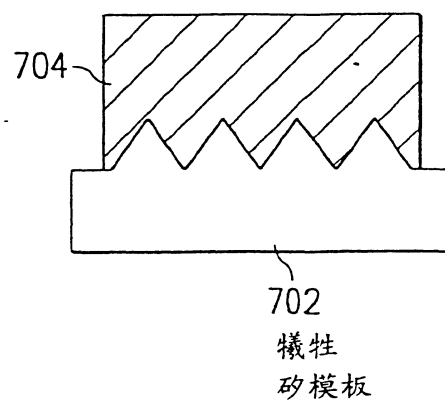


圖 7

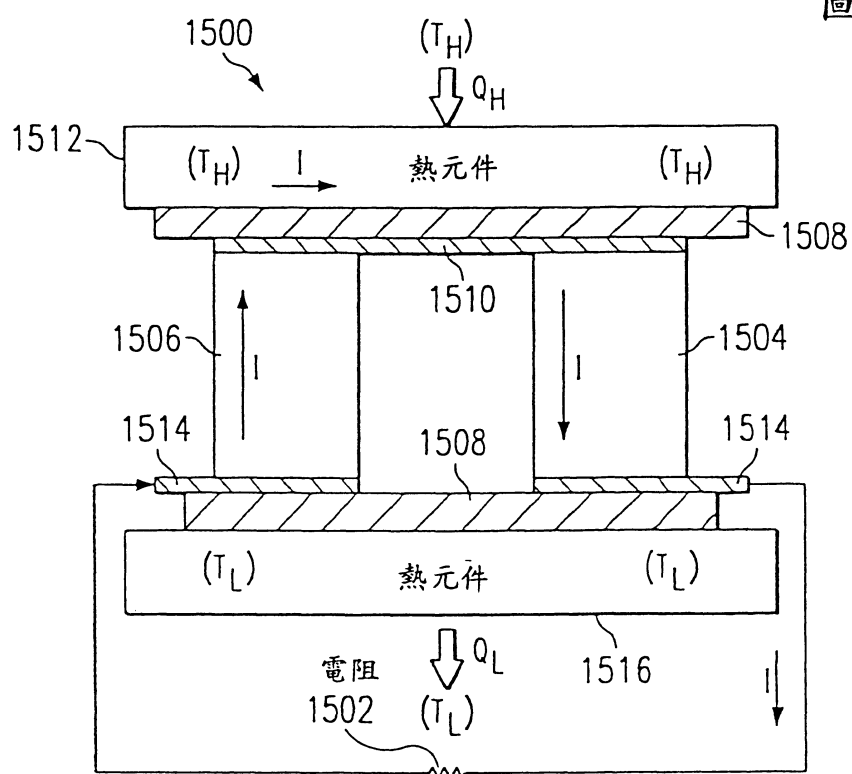


圖 15

熱電冷却器
600

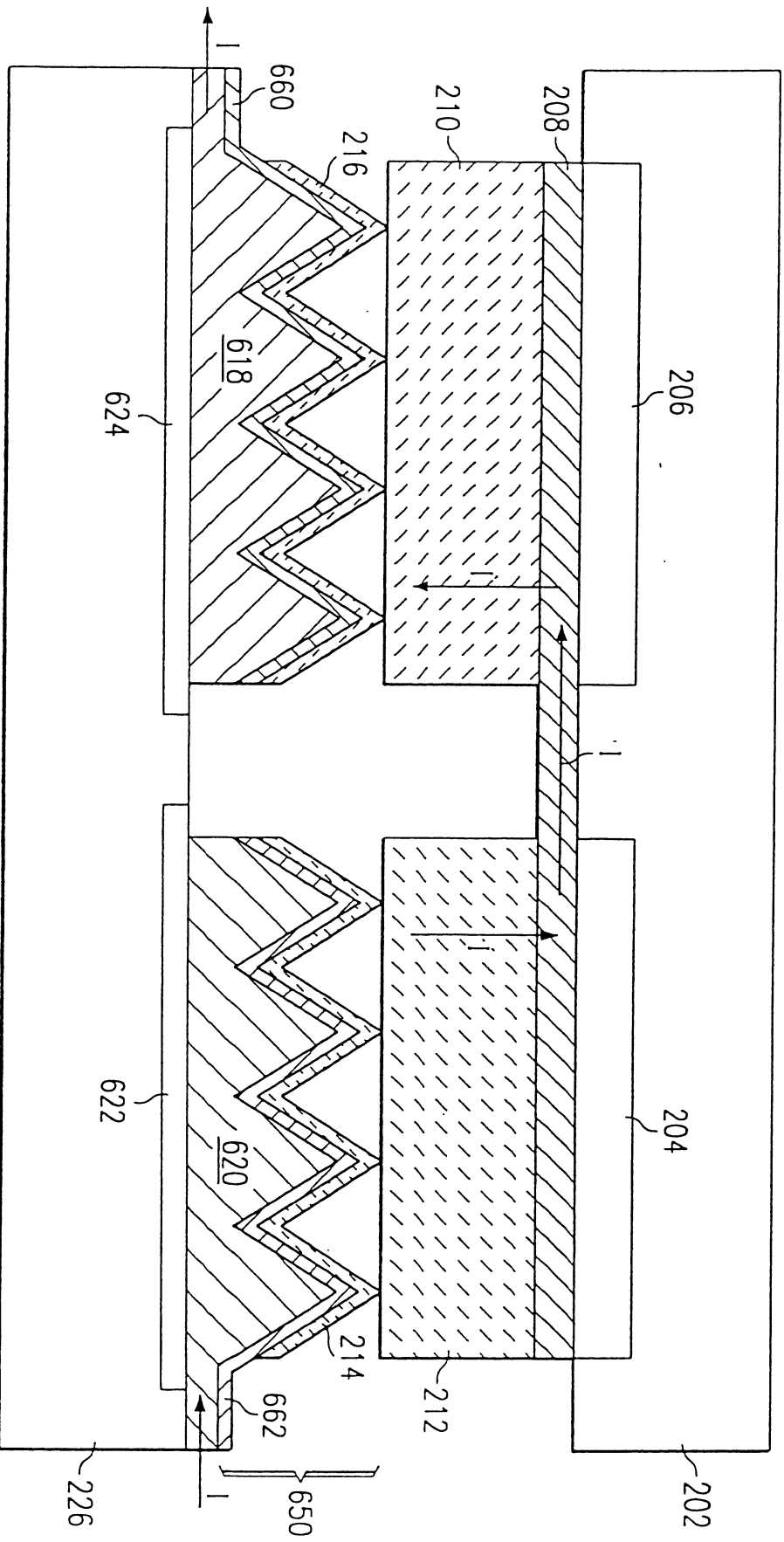


圖 6

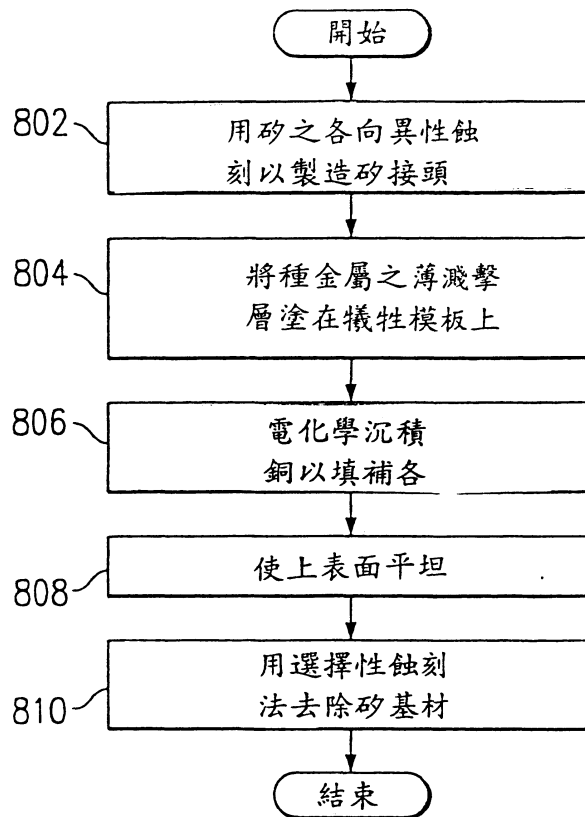


圖 8

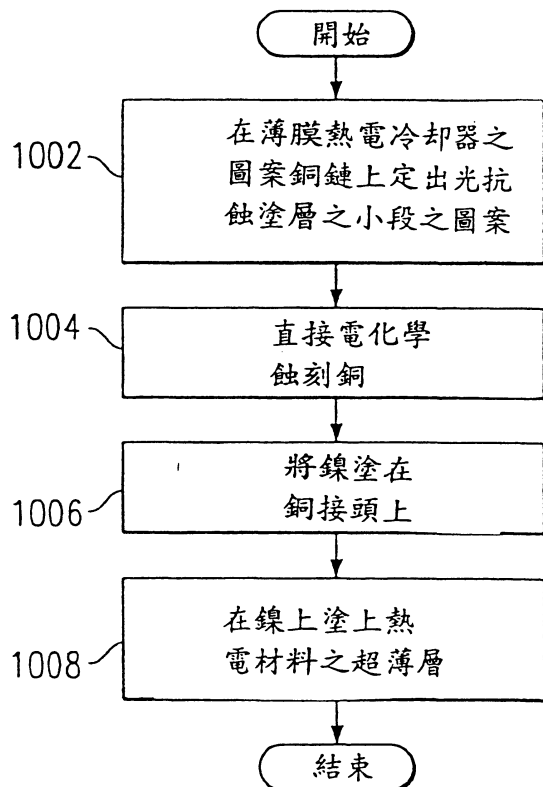


圖 10

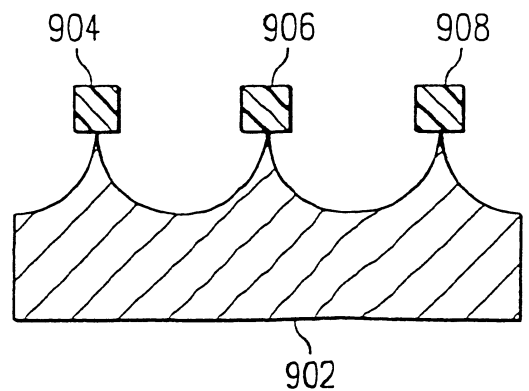


圖 9

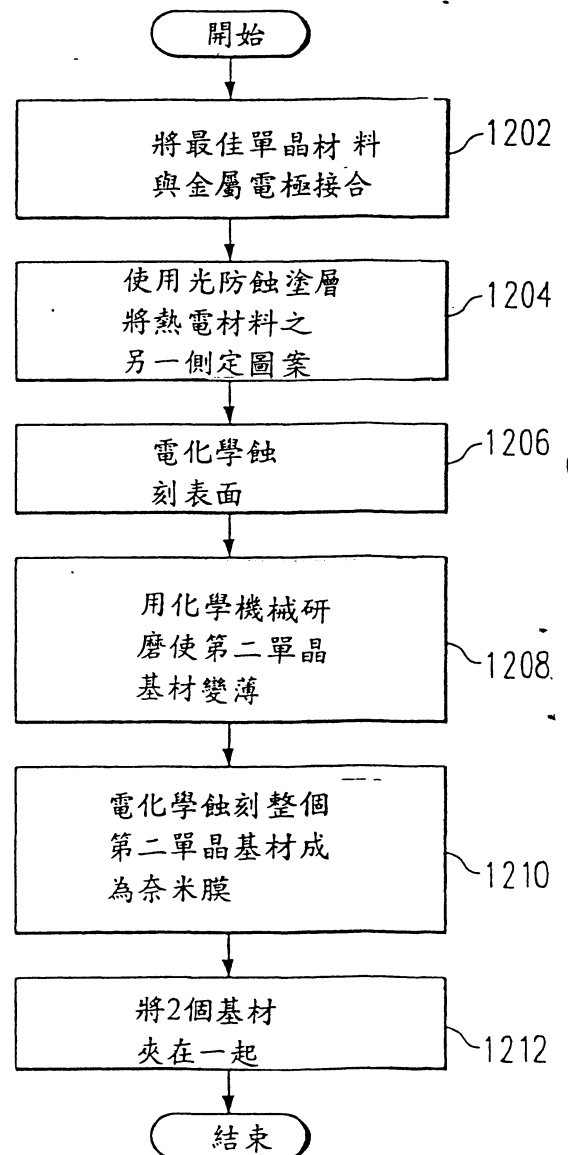


圖 12

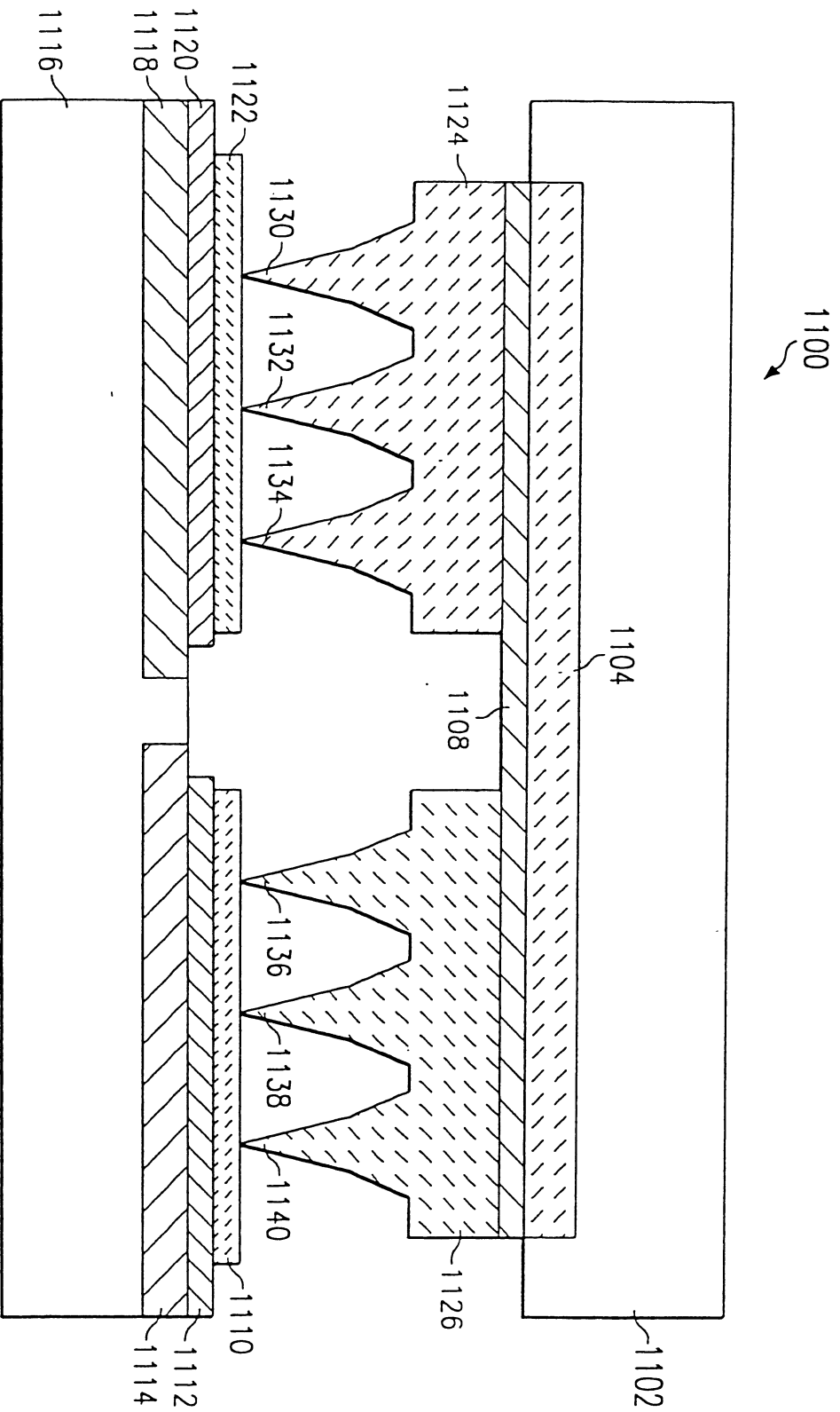


圖 11

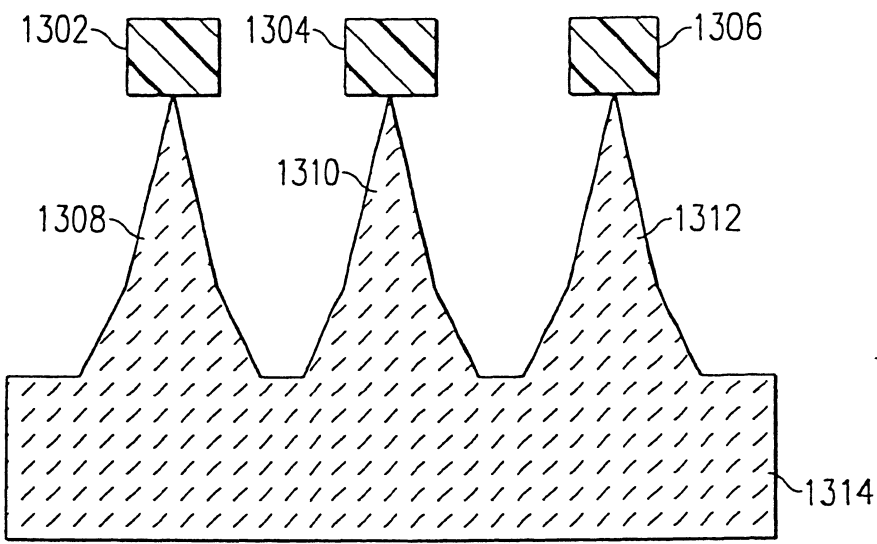


圖 13

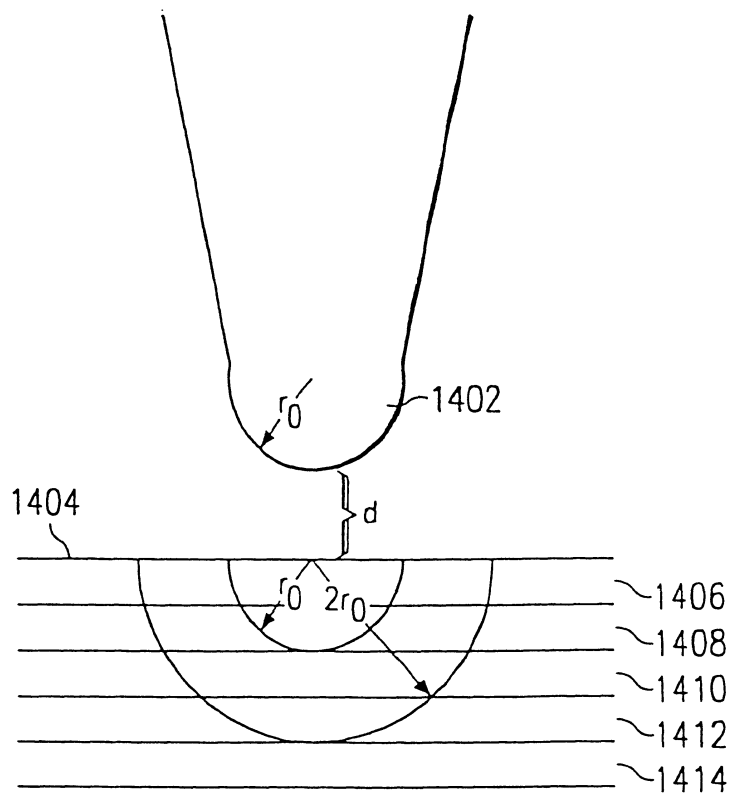


圖 14