(19)国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 117642730 A
(43)申请公布日 2024.03.01

(21)申请号 202280049933.2
(22)申请日 2022.06.10
(30)优先权数据
2110258.7 2021.07.16 GB
(85)PCT国际申请进入国家阶段日
2024.01.15
(86)PCT国际申请的申请数据
PCT/GB2022/051454 2022.06.10
(87)PCT国际申请的公布数据
WO2023/285774 EN 2023.01.19
(71)申请人 ARM有限公司
地址 英国剑桥
(72)发明人 马修·卢西恩·埃文斯
罗伯特·格威利姆·迪蒙德
亚历山大·唐纳德·查尔斯·查德威克
(74)专利代理机构 北京东方亿思知识产权代理有限责任公司 11258
专利代理师 杨佳婧
(51)Int.Cl.
G06F 12/1009(2006.01)

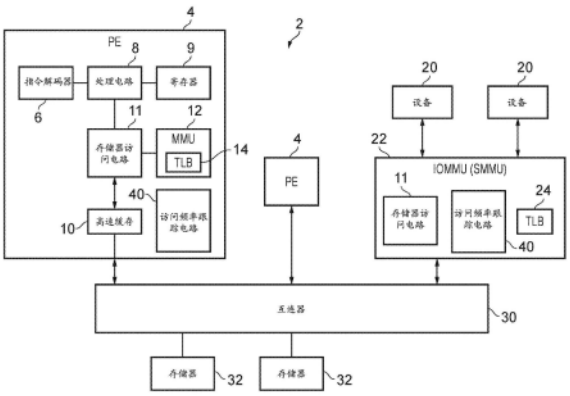
权利要求书3页 说明书20页 附图9页

(54)发明名称

页面访问频率跟踪

(57)摘要

一种装置包括:存储器访问电路(11),该存储器访问电路用于处理请求访问存储器系统(10,32)的存储器访问请求;和访问频率跟踪电路(40)。响应于请求访问存储器地址空间的给定页面的给定存储器访问请求,该访问频率跟踪电路(40)确定机会依赖性测试的结果,其中该机会依赖性测试的该结果取决于机会。当该机会依赖性测试的该结果是第一结果时,在访问频率跟踪结构内更新对应于该给定页面的访问频率跟踪指示器。当该机会依赖性测试具有除了该第一结果以外的结果时,该访问频率跟踪电路40省略对应于该给定页面的该访问频率跟踪指示器的更新。



CN 117642730 A

1.一种装置,所述装置包括:

存储器访问电路,所述存储器访问电路用于处理请求访问存储器系统的存储器访问请求;和

访问频率跟踪电路,所述访问频率跟踪电路响应于请求访问存储器地址空间的给定页面的给定存储器访问请求,以:

确定机会依赖性测试的结果,其中当针对所述给定存储器访问请求确定所述机会依赖性测试的所述结果时,所述结果取决于机会;

当所述机会依赖性测试的所述结果是第一结果时,在访问频率跟踪结构内更新对应于所述给定页面的访问频率跟踪指示器;以及

当所述机会依赖性测试的所述结果是除了所述第一结果以外的结果时,省略对应于所述给定页面的所述访问频率跟踪指示器的更新。

2.根据权利要求1所述的装置,其中所述机会依赖性测试具有提供所述第一结果的软件可配置概率。

3.根据权利要求2所述的装置,其中提供所述第一结果的所述软件可配置概率取决于以下各项中的至少一者:

在所有存储器访问请求之间共享的软件配置的全局参数;和

特定于包括所述给定存储器访问请求的存储器访问请求的特定子集的软件配置的局部参数。

4.根据权利要求2和3中任一项所述的装置,其中在软件可配置寄存器中指定所述软件可配置概率。

5.根据任一前述权利要求所述的装置,其中:

所述访问频率跟踪电路被配置为针对所述存储器地址空间的不同页面分别设置所述机会依赖性测试提供所述第一结果的概率;并且

响应于对所述给定页面的访问频率已经达到或超过预定阈值的确定,所述访问频率跟踪电路被配置为降低所述机会依赖性测试在请求访问所述给定页面的存储器访问请求的后续实例上提供所述第一结果的概率。

6.根据任一前述权利要求所述的装置,其中所述机会依赖性测试包括确定用于对存储器访问请求进行计数的测试评估计数器是否满足预定条件。

7.根据权利要求6所述的装置,其中所述测试评估计数器是在所有存储器访问请求之间共享的全局计数器。

8.根据权利要求6所述的装置,其中所述测试评估计数器是多个局部计数器中的一个局部计数器,所述多个局部计数器各自用于对特定子集的存储器访问请求进行计数,并且所述机会依赖性测试基于与包括所述给定存储器访问请求的存储器访问请求的特定子集相对应的所述局部计数器。

9.根据权利要求8所述的装置,其中所述多个局部计数器对应于与不同操作模式或执行状态相关联的存储器访问请求的特定子集。

10.根据权利要求8和9中任一项所述的装置,其中所述多个局部计数器包括用于对加载存储器访问请求进行计数的加载计数器和用于对存储存储器访问请求进行计数的存储计数器。

11.根据权利要求8至10中任一项所述的装置,其中所述多个局部计数器对应于请求访问所述存储器地址空间的不同区域或页面的存储器访问请求的特定子集。

12.根据权利要求8至10中任一项所述的装置,其中所述多个局部计数器对应于请求访问所述存储器地址空间的不同页面的存储器访问请求的特定子集。

13.根据权利要求1至5中任一项所述的装置,其中所述机会依赖性测试包括确定位的一部分是否具有预定值,所述位的一部分包括从以下各项采样的位:所述装置的内部控制信息的一个或多个项目,或者从所述装置的一个或多个模拟信号或数字信号导出的串行脉冲串。

14.根据权利要求1至5中任一项所述的装置,其中所述机会依赖性测试包括确定随机数或伪随机数是否具有预定值。

15.根据任一前述权利要求所述的装置,其中所述访问频率跟踪指示器包括跟踪标志;并且

当所述机会依赖性测试的所述结果是所述第一结果并且对应于所述给定页面的所述跟踪标志具有第一值时,所述访问频率跟踪电路被配置为将对应于所述给定页面的所述跟踪标志设置为指定第二值。

16.根据权利要求1至14中任一项所述的装置,其中所述访问频率跟踪指示器包括多位访问频率跟踪计数器;并且

当所述机会依赖性测试的所述结果是所述第一结果时,所述访问频率跟踪电路被配置为递增对应于所述给定页面的所述多位访问频率跟踪计数器。

17.根据任一前述权利要求所述的装置,其中所述访问频率跟踪结构包括访问频率跟踪硬件结构,所述访问频率跟踪硬件结构包括多个条目,所述多个条目各自用于存储所述存储器地址空间的对应页面的所述访问频率跟踪指示器。

18.根据权利要求17所述的装置,其中所述访问频率跟踪硬件结构是转译后备缓冲器,并且所述多个条目是转译后备缓冲器条目,所述转译后备缓冲器条目各自用于存储与所述对应页面相关联的访问频率跟踪信息和地址转译信息。

19.根据任一前述权利要求所述的装置,其中所述访问频率跟踪结构包括存储在所述存储器系统中的基于存储器的数据结构。

20.根据权利要求19所述的装置,其中所述访问频率跟踪结构包括线性数据结构,所述线性数据结构包括多个条目,所述多个条目在存储器地址空间的连续块中具有地址;并且

所述访问频率跟踪电路被配置为基于偏移来确定所述线性数据结构的提供对应于所述给定页面的所述访问频率跟踪指示器的所述条目,所述偏移是基于所述给定页面的地址确定的。

21.根据权利要求1至19中任一项所述的装置,其中所述访问频率跟踪结构包括树结构。

22.根据权利要求21所述的装置,其中所述树结构是包括多个页面表条目的页面表结构,所述多个页面表条目用于针对所述存储器地址空间的对应页面指定地址转译信息,对应于所述给定页面的所述页面表条目包括对应于所述给定页面的所述访问频率跟踪指示器。

23.根据任一前述权利要求所述的装置,所述装置包括处理元件,所述处理元件包括:

处理电路,所述处理电路用于响应于根据指令集架构定义的指令来执行数据处理;

所述存储器访问电路;和

所述访问频率跟踪电路。

24.根据任一前述权利要求所述的装置,所述装置包括输入/输出存储器管理单元,所述输入/输出存储器管理单元用于代表对所述存储器系统具有直接存储器访问的至少一个设备来执行存储器管理操作;

所述输入/输出存储器管理单元包括所述存储器访问电路和所述访问频率跟踪电路。

25.一种用于跟踪对存储器地址空间的一个或多个页面的访问频率的方法,所述方法包括:

响应于请求访问所述存储器地址空间的给定页面的给定存储器访问请求:

确定机会依赖性测试的结果,其中当针对所述给定存储器访问请求评估所述机会依赖性测试的所述结果时,所述结果取决于机会;

当所述机会依赖性测试的所述结果是第一结果时,在访问频率跟踪结构内更新对应于所述给定页面的访问频率跟踪指示器;以及

当所述机会依赖性测试的所述结果是除了所述第一结果以外的结果时,省略对应于所述给定页面的所述访问频率跟踪指示器的更新。

页面访问频率跟踪

[0001] 本技术涉及数据处理领域。

[0002] 在数据处理系统中,提供一种用于跟踪存储器地址空间的各个页面被访问的相对频率的机制可能是有用的。例如,这对于确定虚拟地址应当如何映射到物理地址而言可能是有用的,因为可使用访问频率跟踪信息来识别地址空间的较频繁地被访问的页面,这些页面可映射到存储器系统的可较快访问的部分,而将较不频繁地被访问的页面分配到存储器系统的较慢访问的部分。

[0003] 至少一些示例提供一种装置,该装置包括:存储器访问电路,该存储器访问电路用于处理请求访问存储器系统的存储器访问请求;和访问频率跟踪电路,该访问频率跟踪电路响应于请求访问存储器地址空间的给定页面的给定存储器访问请求,以:确定机会依赖性测试的结果,其中当针对给定存储器访问请求确定机会依赖性测试的结果时,该结果取决于机会;当机会依赖性测试的结果是第一结果时,在访问频率跟踪结构内更新对应于给定页面的访问频率跟踪指示器;以及当机会依赖性测试的结果是除了第一结果以外的结果时,省略对应于给定页面的访问频率跟踪指示器的更新。

[0004] 至少一些示例提供一种用于跟踪对存储器地址空间的一个或多个页面的访问频率的方法,该方法包括:响应于请求访问存储器地址空间的给定页面的给定存储器访问请求:确定机会依赖性测试的结果,其中当针对给定存储器访问请求评估机会依赖性测试的结果时,该结果取决于机会;当机会依赖性测试的结果是第一结果时,在访问频率跟踪结构内更新对应于给定页面的访问频率跟踪指示器;以及当机会依赖性测试的结果是除了第一结果以外的结果时,省略对应于给定页面的访问频率跟踪指示器的更新。

[0005] 本技术的另外的方面、特征和优点将从结合附图阅读的示例的以下描述中显而易见,在这些附图中:

[0006] 图1示意性地示出了数据处理系统的示例;

[0007] 图2示出了访问频率跟踪电路的示例;

[0008] 图3是示出跟踪对存储器地址空间的给定页面的访问频率的方法的流程图;

[0009] 图4至图8示出了实施机会依赖性测试的多个示例;

[0010] 图9至图11示出了实施访问频率跟踪结构的多个示例;

[0011] 图12示出了给定页面的访问频率跟踪指示器存储在访问频率跟踪硬件结构(例如转译后备缓冲器)中的示例;并且

[0012] 图13示意性地示出了当给定页面的访问频率跟踪指示器指示对给定页面的估计访问频率已经达到或超过某一阈值时,降低机会依赖性测试提供第一结果的概率。

[0013] 用于跟踪对地址空间的页面的访问频率的一种方法可以是当给定页面被访问或修改时,在与该页面相关联的页面表条目中设置标志。然而,这仅可将从未被访问过的页面与被访问过至少一次的页面区分开。该标志可被扩展为计数器,但是通常在页面表条目中没有许多备用位。本发明人已经认识到,出于一些目的,能够将被访问次数非常多的页面与被访问次数较少的页面区分开可能是有用的(例如将每秒被访问大概100次至1000次的页面与每秒被访问大概100万次的页面区分开)。然而,就性能、存储器开销和/或电路面积而

言,维持计数器具有足够数目的位从而跟踪每页面的这种访问次数可能成本较高。

[0014] 在下文所述的示例中,一种装置具有:存储器访问电路,该存储器访问电路用于处理请求访问存储器系统的存储器访问请求;和访问频率跟踪电路,该访问频率跟踪电路响应于请求访问存储器地址空间的给定页面的给定存储器访问请求,以确定机会依赖性测试的结果。当针对给定存储器访问请求确定机会依赖性测试的结果时,该结果取决于机会。当机会依赖性测试的结果是第一结果时,在访问频率跟踪结构内更新对应于给定页面的访问频率跟踪指示器。然而,当机会依赖性测试提供除了第一结果以外的结果时,省略对应于给定页面的访问频率跟踪指示器的更新。

[0015] 因此,不是每当有对对应页面的访问时都更新访问频率跟踪指示器,而是仅在一些时间更新对访问频率跟踪指示器的更新,该时间取决于机会依赖性测试是提供第一结果还是另一结果。机会依赖性测试可类似于掷骰子或抽奖,提供具有第一结果的某一概率,其中对于存储器访问请求的任何给定实例,第一结果是否会发生是机会问题。即使基于相同的存储器访问控制参数(例如相同的目标地址、相同类型的存储器访问、在页面表条目中设置的相同许可、在发出存储器访问请求时处理器的相同执行模式或操作状态,以及在用于配置处理存储器访问请求的方式的任何控制寄存器中设置的相同控制设置等)来控制两个存储器访问请求,机会依赖性测试仍然可为这两个请求中的一个请求提供第一结果,并为这两个请求中的另一请求提供不同结果。

[0016] 因此,机会依赖性测试是否提供第一结果以及因此对应于给定页面的访问频率跟踪指示器是否被更新取决于机会。人们可能认为这是反直觉的,因为这可能导致访问频率跟踪的不准确性增加,因为机会依赖性测试可能会在对先前从未被访问过的给定页面的第一次访问时产生第一结果,但每当较频繁地被访问的页面被访问时提供另一结果,所以这可意味着访问频率跟踪结构可能将一些页面识别为比它们实际被访问得更频繁。然而,本发明人认识到,在统计上,与较不频繁地被访问的页面相比,较频繁地被访问的页面更可能遇到机会依赖性测试产生第一结果的实例。实际上,与较不频繁地被访问的页面相比,较频繁地被访问的页面被给予更大数目的“掷骰子”,并且因此最终较频繁地被访问的页面的访问频率跟踪指示器被更新的概率更高。因此,偶尔的误报不太可能使由访问频率跟踪结构提供的跟踪信息产生显著的偏差。

[0017] 使用机会依赖性测试来控制是否针对被访问的页面更新访问频率跟踪指示器的优点在于,这允许电路面积、功率和性能成本降低,即使目标是在较宽范围数量级的访问次数上跟踪页面访问频率时也是如此。通过实施机会依赖性测试以使得针对对给定页面的任何特定存储器访问降低跟踪指示器被更新的概率,这意味着可在模拟在较大绝对范围的访问频率上的计数的同时采用较小的计数器或其他跟踪指示器。就电路面积、功率和性能而言,这允许以少得多的成本来跟踪关于不同页面的近似相对访问频率的有用信息。

[0018] 机会依赖性测试可具有提供第一结果的软件可配置概率。因此,软件可设置基于对对应页面的存储器访问请求更新访问频率跟踪指示器的概率。例如,测试提供第一结果的概率可被定义为1/N,其中N的值可根据由软件选择的配置值而变化。

[0019] 在一些情况下,配置机会依赖性测试提供第一结果的概率的权利可能被限制于具有某一级别或更高级别的权限的软件。以低于权限阈值级别的权限操作的软件可能不被允许配置概率。

[0020] 在一个示例中,提供第一结果的软件可配置概率可在软件可配置寄存器中指定。因此,软件可通过更新软件可配置寄存器来调整概率。

[0021] 其他示例可在页面表或另一基于存储器的结构内提供控制状态,软件可更新该控制状态以控制机会依赖性测试提供第一结果的概率。

[0022] 在一些示例中,在机会依赖性测试中提供第一结果的软件可配置概率可取决于在所有存储器访问请求之间共享的软件配置的全局参数。

[0023] 而且,有可能提供至少一个软件配置的局部参数,该局部参数特定于包括给定存储器访问请求的存储器访问请求的特定子集,并且该局部参数针对存储器访问请求的该特定子集控制机会依赖性测试提供第一结果的概率。例如,局部参数可特定于特定类型的访问(例如访问是权限访问还是无权限访问,或者访问是加载还是存储),或者可特定于在特定执行模式或状态下发出的存储器访问请求。而且,可提供特定于地址空间的特定区域的软件配置的局部参数。因此,可针对存储器访问的不同子集独立地调整机会依赖性测试提供第一结果的概率。如果定义了局部参数来控制概率,则可在软件可配置寄存器中或者存储器中的数据结构中设置这些参数。

[0024] 针对存储器访问请求的不同子集设置独立概率可能是有用的,因为当软件使用跟踪信息(例如以确定地址映射)时,这允许存储器访问请求的一些子集优先于其他子集。例如,与第二访问子集(例如较不安全/较低权限访问)相比,软件可能希望针对第一访问子集(例如安全/权限访问)设置更高的出现第一结果的概率,使得由访问频率跟踪结构表示的表观访问次数与第一/第二访问子集的实际访问次数相比具有偏差,有利于第一子集。当软件稍后使用访问频率跟踪结构来控制存储器映射,以使得可将较频繁地被访问的页面分配到存储器系统的较快部分时,考虑到软件的优选优先化方案,这可增加可用较高性能进行第一访问子集的可能性。这可简化软件对访问频率跟踪信息的分析,因为如果在更新访问频率跟踪结构时已经考虑了优先化,分析软件算法就不太需要将访问频率跟踪信息与关于存储器访问类型的其他信息相结合。因此,通过在硬件中支持软件针对存储器访问的不同子集设置独立概率的能力,这可为软件开发人员在简化他们用于分析访问频率跟踪信息的代码方面带来实际益处。

[0025] 一些示例可使用软件配置的全局参数和一个或多个软件配置的局部参数的组合来控制机会依赖性测试提供第一结果的概率。例如,全局参数可设置默认概率,但一个或多个软件配置的局部参数可针对存储器访问请求的某些子集指定不同概率,或指定对要用于访问请求的该子集的默认概率的调整。

[0026] 在一些示例中,机会依赖性测试针对存储器访问请求的特定子集提供第一结果的概率可保持恒定,而不管自从跟踪开始以来先前遇到的访问次数如何。

[0027] 然而,在其他方法中,机会依赖性测试提供第一结果的概率可根据对给定页面的访问次数而随时间变化。例如,访问频率跟踪电路可针对存储器地址空间的不同页面分别设置机会依赖性测试提供第一结果的概率,并且响应于对给定页面的访问频率已经达到或超过预定阈值的确定,访问频率跟踪电路可降低机会依赖性测试在请求访问给定页面的存储器访问请求的后续实例上提供第一结果的概率。注意,由于访问频率跟踪信息可基于如上所述的机会依赖性测试在统计基础上设置,所以访问频率已经达到/超过阈值的确定可能不是精确的-它可以是估计访问频率已经达到/超过或阈值的确定,并且虽然该估计可提

供相对频率的近似指示(其平均而言可能是合理的估计),但是该估计在每个特定实例中可能不是正确的。

[0028] 通常,随着对给定页面的访问次数的增加而降低测试给出第一结果的概率对于实施由访问频率跟踪指示器表示的估计访问次数与用于表示该访问次数的访问频率跟踪指示器的实际值之间的非线性缩放而言可能是有用的。这同样可有助于减小在较宽范围数量级上跟踪访问所需的计数器的总体大小。例如,在一些用例中,能够将从未被访问过的页面与已经被访问过至少一次的页面区分开可能是有用的,但是一旦页面已经被访问过至少一次,能够区分它已经被访问过一次、两次还是三次等直到访问次数已经达到大得多的值就可能是无用的。类似地,一旦页面已经被访问过某一次数(例如100次或1000次),下一界限就可能要等到页面访问次数已经达到几十万次或几百万次才值得识别被访问次数超过该次数的页面。因此,可能存在多个感兴趣的阈值点,但它们可能不是均匀分布的。通过随着对给定页面的访问次数的增加而降低机会依赖性测试针对对该页面的访问提供第一结果的概率,这对于允许较小的计数器跟踪较宽范围而言可能是有用的,从而可更有效地使用频率跟踪指示器的有限粒度。

[0029] 机会依赖性测试可以各种方式实施。机会依赖性测试可具有小于1的提供第一结果的概率。机会依赖性测试可取决于不能由软件控制的信息或信号,该信息或信号使得给定存储器访问请求被发出。在一些情况下,在不同时机发出完全相同的存储器访问请求可能导致机会依赖性测试的不同结果,即使存储器访问请求的所有属性和用于控制是否允许存储器访问请求的软件定义的参数都相同。

[0030] 在一个特定示例(不是唯一示例)中,机会依赖性测试包括确定用于对存储器访问请求进行计数的测试评估计数器是否满足预定条件。测试评估计数器可以是具有多个状态并且响应于每个存储器访问请求(其满足用于使计数器前进的至少一个标准)而从一个状态前进到另一状态的任何信息,并且一旦测试评估计数器在重置到初始状态之后已经在状态中前进了某一次数,就可确定该测试评估计数器满足预定条件。例如,测试评估计数器可以是二进制整数,每当遇到相关存储器访问请求时,该二进制整数就递增或递减,并且一旦测试评估计数器达到预定值或超过给定阈值,就可认为该测试评估计数器满足预定条件。然而,将计数器表示为二进制整数并不是必要的,并且另一示例可提供移位寄存器,该移位寄存器响应于每个存储器访问请求(其满足用于使计数器前进的至少一个标准)而移位到其下一状态,使得移位寄存器在某一状态序列之间循环并且一旦其在其循环内达到预定状态就满足预定条件。例如,移位寄存器可包括具有第一值(0或1)的某一数目的位和具有第二值(0和1中的另一者)的一个位,并且一旦与所有其他位置具有不同的值的单个位已经移位到移位寄存器内的特定位置中,移位寄存器就可被认为满足预定条件,其中每当遇到满足前进标准的存储器访问请求时,移位寄存器就移位一个位置。当然,这些仅是实施测试评估计数器的一些具体方式,并且也可使用其他选项。

[0031] 通常,通过提供用于评估机会依赖性测试的测试评估计数器,这可提供实施机会依赖性测试的评估的简单方法。在给定存储器访问请求被处理时测试评估计数器是否满足预定条件可被看作是机会问题,因为它不仅取决于该特定存储器访问请求的属性,还取决于诸如先前遇到的请求的数目和存储器访问请求的相对排序等明显随机事件,这通常不受发出存储器访问请求的软件的控制,使得从软件的角度来看,测试评估计数器是否满足预

定条件可被看作是提供得到第一结果的1/N机会的基本随机事件,其中N是计数器在初始化与达到满足条件的状态之间遍历的状态的数目。

[0032] 在一些示例中,测试评估计数器可以是在所有存储器访问请求之间共享的全局计数器,而不管存储器访问请求访问哪个页面。就电路面积和功率而言,这实施起来成本较低。

[0033] 替代地,测试评估计数器可以是多个局部计数器中的一个局部计数器,该多个局部计数器各自用于对特定子集的存储器访问请求进行计数,并且当处理给定存储器访问请求时执行的机会依赖性测试可基于与包括给定存储器访问请求的存储器访问请求的特定子集相对应的局部计数器。例如,不同局部计数器可对应于与不同操作模式或执行状态相关联的存储器访问请求的特定子集(例如将权限访问与较低权限访问区分开,或将安全访问与较不安全访问区分开)。还可提供分别对应于加载和存储的不同局部计数器,使得加载请求(请求将数据从存储器传送到寄存器)和存储请求(请求将数据从寄存器传送到存储器)基于不同的计数器来评估它们的机会依赖性测试。在另一选项中,可提供对应于存储器地址空间的特定区域或页面的局部计数器,使得对一个区域或页面的存储器访问请求可基于针对以不同区域或页面为目标的存储器访问请求的不同计数器来评估它们的机会依赖性测试。在页面特定局部计数器的情况下,用于跟踪局部计数器的便利结构可在存储对应于各个页面的地址转译条目的转译后备缓冲器(TLB)内,其中给定页面的地址转译条目可包括对应于该给定页面的局部计数器。这可通过避免对单独结构进行进一步查找的需要而有助于减小电路面积和功率消耗,因为可使用现有TLB查找来识别当前被访问的页面的局部测试评估计数器。然而,也可能实施与TLB分离的结构来提供区域/页面特定局部测试评估计数器。

[0034] 提供特定于存储器地址空间的各个区域/页面的单独局部测试评估计数器可增加访问频率跟踪的准确性,使得由给定页面的访问频率跟踪指示器表示的估计访问频率可与对该页面的实际访问次数更紧密地相关,因为其降低了由对先前未被访问过的区域/页面的访问导致的误报的可能性,该误报会导致机会依赖性测试的第一结果。

[0035] 测试评估计数器不是实施机会依赖性测试的唯一方式。在另一示例中,机会依赖性测试可包括确定位的一部分是否具有预定值,其中该位的一部分包括从以下各项采样的位:装置的内部控制信息的一个或多个项目装置的内部控制信息的一个或多个项目,或者从装置的一个或多个模拟信号或数字信号导出的串行脉冲串。在一些情况下,可能不需要专门为实施机会依赖性测试而维持任何特定状态(诸如计数器),因为在数据处理装置内可能存在现有信号或信息(具有除了访问频率跟踪以外的其他目的),这些现有信号或信息可被采样或重新使用以提供值,这些值可根据某个概率而近似随机地变化并且因此可被采样并与预定值进行比较,以确定是否满足测试。例如,处理装置可具有内部计数器,这些内部计数器用于对事件(诸如流逝的时钟周期、高速缓存未命中或用于性能监控的其他事件)进行计数,并且这些计数器的一些位可被解释为具有特定概率的均匀间隔的事件的脉冲串。在其他示例中,串行脉冲串可从多个内部状态或物理信号导出,该多个内部状态或物理信号可基本上彼此独立,但可以这样的方式进行组合,即使得所得脉冲串(基于随时间推移的状态/信号的连续值而采样的位序列)可被视为有效随机,然后访问频率跟踪电路可评估这些位是否满足某一条件(诸如在一行中包括某一数目的1)。将数字信号用作脉冲串的源不

是必要的。也可使用模拟信号,诸如来自二极管的随机位流或不相关信号之间的干涉图案。例如,两个时钟信号的混合(XOR)可给出在它们各自时钟频率的公因数处的拍频,并且可混合多个此类源以给出近似随机的脉冲串。因此,可有许多选项,通过这些选项可获得用于评估机会依赖性测试的采样位,例如,使用处理装置内可用的现有模拟信号或数字信号或信息来获得。

[0036] 在另一示例中,机会依赖性测试可包括确定随机数或伪随机数是否具有预定值。一些系统可能已经具有用于其他目的(诸如加密)的随机数生成器或伪随机数生成器,并且使得可利用现有的随机性源来提供多个位,这些位可与某个预定值进行比较,以确定机会依赖性测试提供第一结果还是不同结果。

[0037] 当机会依赖性测试被确定为针对给定存储器访问请求具有第一结果时,被更新的访问频率跟踪结构也可以多种不同方式来实施。

[0038] 在一些示例中,访问频率跟踪指示器可包括跟踪标志(例如单个位标志),该跟踪标志可具有第一值或第二值中的一者。当机会依赖性测试的结果是第一结果并且对应于给定页面的跟踪标志具有第一值时,访问频率跟踪电路可将对应于给定页面的跟踪标志更新为指定第二值。因此,在该情况下,一位标志可足以表示访问频率跟踪指示器,这可降低实施访问频率跟踪结构的成本。例如,由于机会依赖性测试提供了提供第一结果的某一概率1/p,所以被设置为第二值的跟踪标志可指示已经对该页面进行了多于某一访问次数p的访问的概率大于1/2。

[0039] 在其他示例中,访问频率跟踪指示器可包括多位访问频率跟踪计数器。注意,这是与先前描述的测试评估计数器不同的计数器,该计数器用于判定机会依赖性测试是否提供了第一结果。访问频率跟踪计数器是访问频率跟踪结构内的指示器,该指示器在机会依赖性测试的结果是第一结果的情况下被更新。因此,当机会依赖性测试的结果是第一结果时,访问频率跟踪电路可递增对应于给定页面的多位访问频率跟踪计数器。应当理解,计数器可在给定值处饱和,因此一旦它已经达到饱和值,即使当机会依赖性测试提供第一结果时页面再次被访问,也不会执行进一步递增。通过提供多位计数器作为访问频率跟踪指示器,这可允许跟踪较宽范围的访问频率。然而,由于更新计数器取决于测试结果,而测试结果又取决于机会,所以计数器的大小可比每当页面被访问时计数器就递增的具体实施小得多。

[0040] 访问频率跟踪结构可以不同方式实施。

[0041] 在一些具体实施中,访问频率跟踪结构可包括处于各个页面的粒度的访问频率跟踪指示器,从而为地址空间的不同页面提供不同的访问频率跟踪指示器。对于访问频率跟踪结构而言,针对每个页面具有对应访问频率跟踪指示器并不是必要的。例如,根据结构的具体实施,地址空间的当前未映射的页面不需要具有对应跟踪指示器。通过在逐页面的基础上提供访问频率跟踪指示器,这可提供更细粒度的访问频率跟踪,以允许对页面映射做出更明智的判定。

[0042] 然而,在其他示例中,可以比各个页面更粗的粒度来定义访问频率跟踪指示器。例如,每个访问频率跟踪指示器可对应于多个页面的块,并且因此对应于给定页面的访问频率跟踪指示器可以是对应于包括给定页面的页面块的访问频率跟踪指示器。在基于区域或块的基础上而不是以各个页面的粒度管理访问频率跟踪指示器可减小访问频率跟踪结构的大小,并且仍可提供关于对存储器的不同块/区域的相对访问频率的有用信息。

[0043] 在一个示例中,访问频率跟踪结构可包括访问频率跟踪硬件结构,该访问频率跟踪硬件结构包括多个条目,该多个条目各自用于存储在存储器地址空间的对应页面的访问频率跟踪指示器。因此,访问频率跟踪指示器可维持在与存储器分离的硬件存储结构中,可基于存储器访问的地址来查找(类似于高速缓存),以识别对应访问频率跟踪指示器。

[0044] 可提供允许软件从访问频率跟踪硬件结构读取对应于给定地址的访问频率跟踪指示器的机制。

[0045] 而且,或者代替允许对访问频率跟踪硬件结构中的访问频率跟踪指示器进行直接软件访问,访问频率跟踪硬件结构可充当基于存储器的备份数据结构的高速缓存,该备份数据结构提供对应于地址空间的各个页面的访问频率跟踪指示器。基于存储器的备份数据结构可比访问频率跟踪硬件结构存储更大数目的页面的跟踪指示器。响应于对给定页面的给定存储器访问,访问频率跟踪电路可执行机会依赖性测试,并且如果结果是第一结果,则更新给定页面的访问频率跟踪硬件结构的对应条目中的访问频率跟踪指示器。如果还没有对应于给定页面的条目,则可将新条目分配到访问频率跟踪硬件结构中。在与给定访问频率跟踪指示器相关联的写回事件中,可使用该跟踪指示器的值来更新存储器中的备份数据结构中的对应指示器。例如,写回事件可以是给定访问频率跟踪指示器的计数器溢出或给定访问频率跟踪指示器达到给定阈值。而且,写回事件可以是条目从访问频率跟踪硬件结构的逐出(例如由于当要为先前在访问频率跟踪硬件结构中没有对应条目的页面分配新条目时存在容量冲突)。因此,在访问频率跟踪硬件结构充当存储器中的备份数据结构的高速缓存的具体实施中,可能不需要对访问频率跟踪硬件结构的直接软件访问,因为软件可能能够访问存储器中的底层备份数据结构以读取与特定页面相关联的访问频率跟踪指示器。

[0046] 访问频率跟踪硬件结构可以是专门为存储访问频率跟踪指示器而提供的专用硬件存储结构。

[0047] 替代地,访问频率跟踪硬件结构的条目也可用于除了跟踪访问频率以外的目的。例如,访问频率跟踪硬件结构可以是转译后备缓冲器(TLB),并且多个条目可以是转译后备缓冲器条目,该转译后备缓冲器条目各自用于存储与对应页面相关联的访问频率跟踪信息和地址转译信息。就功率和电路面积而言,这可能是有效的方法,因为通常TLB可能已经被提供用于加速访问转译并且已经提供了用于针对存储器中要访问的页面查找信息的查找机制,因此通过扩展TLB条目以进一步包括给定页面的访问频率跟踪指示器,这避免了提供用于查找专用结构的第二组高速缓存查找逻辑的成本。

[0048] 在其他示例中,访问频率跟踪结构(其响应于机会依赖性测试针对特定存储器访问给出第一结果而被更新)可以是存储在存储器系统中的基于存储器的数据结构。在该情况下,可能不存在用于访问频率跟踪指示器的特定硬件存储(除了已经为一般数据存储提供的一般存储器系统和对来自存储器系统的一般数据进行高速缓存的任何数据高速缓存以外)。该方法降低了实施访问频率跟踪的电路面积成本。由于机会依赖性测试意味着仅在一部分访问时更新给定页面的访问频率跟踪指示器,所以与不使用统计方法(其使用机会依赖性测试)的替代方法相比,对存储器的附加访问的性能成本可以是有限的。在访问频率跟踪结构本身是基于存储器的结构的具体实施中,这不同于上述基于存储器的备份数据结构(后者是访问频率跟踪指示器的硬件高速缓存的备份结构),因为在基于存储器的结构充当硬件高速缓存的备份数据结构的情况下,基于存储器的备份数据结构响应于从高速缓存

的逐出或触发高速缓存写回到存储器的其他刷新事件而被更新,而不是每当机会依赖性测试提供第一结果时就更新基于存储器的备份数据结构。相反,在访问频率跟踪结构本身是存储在存储器中的数据结构的情况下,每当机会依赖性测试提供第一结果时,该结构就可被更新。

[0049] 因此,当基于存储器的结构被用作访问频率跟踪结构时,访问频率跟踪结构可被分配存储器空间内的某些地址,并且对访问频率跟踪结构的更新可由访问频率跟踪电路通过控制一个或多个存储器访问请求的发出来执行,该一个或多个存储器访问请求用于请求在存储器中递增或更新对应于给定页面的访问频率跟踪指示器。访问频率跟踪结构的全部或部分可被高速缓存在存储器系统的至少一个高速缓存内,因此如果更新访问频率跟踪结构的存储器访问请求在存储器分级结构中较早的高速缓存中命中,则可能不总是需要更新主存储器中的备份存储中对应于访问频率跟踪结构的位置。

[0050] 在一个示例中,基于存储器的访问频率跟踪结构可实施为线性数据结构,该线性数据结构包括多个条目,该多个条目在存储器地址空间的连续块中具有地址,并且访问频率跟踪电路可基于偏移(其基于给定页面的地址来确定)来确定提供对应于给定页面的访问频率跟踪指示器的线性数据结构的条目。当软件遍历数据结构以识别哪些页面比其他页面更频繁地被访问时,此类线性数据结构可能更易于解析。

[0051] 替代地,基于存储器的访问频率跟踪结构可实施为树结构,其中访问给定页面的访问频率跟踪指示器可依赖于遍历树结构的多个级别,以跟随来自树的根节点的指针通过树的各个分支,从而识别树的叶节点处的访问频率跟踪指示器。在一些情况下,树结构可独立于用于跟踪页面表条目的任何树结构,该页面表条目用于针对存储器地址空间的对应页面指定地址转译信息。

[0052] 然而,由于在许多情况下页面表结构可能已经可用,并且在页面表条目中可能存在可重新使用以提供访问频率跟踪指示器的某一数目的位,因此在一些情况下,基于存储器的访问频率跟踪结构可包括页面表结构本身,使得对应于给定页面的页面表条目包括对应于该页面的访问频率跟踪指示器。这避免了定义单独结构的需要,并且可允许用于遍历页面表结构的现有机制被重新用于访问频率跟踪。通过支持根据机会依赖性测试来更新访问频率跟踪指示器的概率性方法,这允许使用页面表条目来跟踪较宽范围的访问频率,即使仅有相对少量的位备用来指定访问频率跟踪指示器时也是如此。

[0053] 不管基于存储器的访问频率跟踪结构是实施为线性数据结构还是树结构,访问频率跟踪结构的索引都可基于对应于给定页面的地址来执行。这不同于顺序事件日志,在顺序事件日志中,随着各种事件的发生,多个记录被顺序地分配到日志数据存储,记录按相应事件发生的时间排序,并且每个事件记录提供关于特定事件的信息。通过提供可基于给定页面的地址来索引的结构,这使得软件更有效地识别对应于特定页面的访问频率跟踪指示器。

[0054] 访问频率跟踪电路可在数据处理系统内的不同位置处实施。在一些情况下,访问频率跟踪电路和存储器访问电路可在处理元件内提供,该处理元件还包括处理电路,该处理电路用于响应于根据指令集架构(ISA)定义的指令来执行数据处理。例如,处理元件可以是中央处理单元(CPU)或图形处理单元(GPU),其可被提供有访问频率跟踪电路。

[0055] 在另一示例中,装置可包括输入/输出存储器管理单元(IOMMU),该输入/输出存储

器管理单元可代表对存储器系统具有直接存储器访问的设备来执行存储器管理操作。IOMMU也可称为“系统存储器管理单元”(SMMU)。IOMMU可执行与可由处理元件内的存储器管理单元(MMU)执行的那些操作相对应的操作,但可代表对存储器系统具有直接存储器访问的设备来执行这些操作,其中那些设备本身可能没有能够执行ISA定义的程序指令的处理电路。IOMMU可包括上文所讨论的存储器访问电路和访问频率跟踪电路,使得也可跟踪由此类设备做出的存储器访问请求的访问频率。

[0056] 在一些情况下,数据处理系统可包括多个存储器访问请求源(例如多个处理元件,或至少一个处理元件和至少一个IOMMU),该多个存储器访问请求源各自具有访问频率跟踪电路。在该情况下,处理元件和IOMMU中的相应访问频率跟踪电路可被配置为更新相同的访问频率跟踪结构(或者可更新不同的局部访问频率跟踪结构,这些局部访问频率跟踪结构备份到存储在存储器中的共享访问频率跟踪数据结构)。替代地,不同的存储器访问源可各自更新其自身的专用访问频率跟踪结构,使得设备进行访问的频率与处理元件进行访问的频率分开被跟踪。

[0057] 应当理解,一些系统可能根本没有IOMMU,或者替代地,一些系统即使确实具有处理元件和IOMMU两者,也仅可在处理元件和IOMMU中的一者中实施访问频率跟踪电路,因此两者都包括访问频率跟踪电路不是必要的。

[0058] 图1示意性地示出了数据处理系统2的示例,该数据处理系统具有至少一个处理元件(PE)4,例如CPU(中央处理单元)或GPU(图形处理单元),该至少一个处理元件具有用于对程序指令进行解码的指令解码器6和被控制以响应于由指令解码器6解码的指令而执行处理操作的处理电路8。提供寄存器9来存储数据,该数据可被处理电路8执行的指令用作操作数。由处理电路8执行的操作的结果可被写回到寄存器9。PE 4具有:至少一个高速缓存10,该至少一个高速缓存用于高速缓存来自存储器的数据以供CPU更快地访问;存储器访问电路11,该存储器访问电路用于响应于由处理电路8执行的存储器访问指令而发出访问存储器系统(包括高速缓存10和主存储器32)的存储器访问请求;和存储器管理单元(MMU)12,该存储器管理单元充当地址转译电路,该地址转译电路用于将由PE 4执行的指令指定的虚拟地址转译成识别存储器系统内的位置的物理地址。MMU 12可具有用于存储取决于来自存储在存储器系统中的页面表结构的页面表数据的转译条目的至少一个转译后备缓冲器(TLB)14。页面表结构定义虚拟地址与物理地址之间的地址映射,并且还可定义存储器访问许可,该存储器访问许可能够定义在PE 4上执行的某些软件进程是否被允许访问某些地址。MMU 12可支持2阶段地址转译,其中虚拟地址到物理地址的映射取决于将虚拟地址(VA)映射到中间物理地址(IPA)的阶段1地址转译数据和将IPA映射到物理地址(PA)的阶段2转译数据。阶段1地址转译数据可由操作系统或虚拟机设定。阶段2转译数据可由管理程序设定。

[0059] PE 4是能够执行程序指令的请求器设备的示例。图1示出了具有两个此类PE 4的系统的示例,但是显然PE的数目可变化。一些系统可能仅具有单个PE,而其他系统可能具有两个以上。为了简洁,图1中未示出第二PE 4的内部部件,但应当理解,第二PE 4还可包括指令解码器6、处理电路8、寄存器9、高速缓存10、存储器访问电路11和MMU 12。在一些情况下,PE 4可以是对称的,并且可具有相同的设计。还可能包括异构或非对称的PE 4,它们具有不同的部件,或者诸如处理电路8、高速缓存10等部件可具有不同的微架构具体实施。

[0060] 除了PE 4之外,系统还可包括请求器设备20,该请求器设备可能没有内部MMU,并

且因此为了访问存储器和提供地址转译功能,此类设备可经由输入/输出存储器管理单元(IOMMU)(也称为系统存储器管理单元(SMMU)22)与系统的其余部分通信。IOMMU 22包括地址转译电路,该地址转译电路基于在存储器中的页面表结构中定义的转译数据来控制地址转译和存储器许可。IOMMU 22可具有一个或多个TLB 24,该一个或多个TLB具有与CPU 4的MMU 12内的TLB 14类似的功能。例如,设备20可包括用于控制在显示器上显示图像帧的显示器控制器、用于经由网络控制数据的输入或输出的网络控制器、用于以比可使用在通用处理器诸如CPU 4等上执行的软件更高效的方式执行某些专用处理功能的硬件加速器。设备20具有对存储器32的直接存储器访问,这意味着它们可发出访问请求以请求直接访问所存储的数据,而不需要由PE 4显式编程来这样做。

[0061] 请求器设备4、20经由互连30彼此通信,该互连负责在请求器设备与存储器32之间以及各个请求器设备之间路由事务。互连30还可负责管理在系统的各个高速缓存10中高速缓存的数据之间的一致性。应当理解,图1是简化图,并且为了简洁,系统2可具有未在图1中示出的许多其他部件。

[0062] 如图1所示,处理元件4和/或IOMMU 22可具有访问频率跟踪电路40,该访问频率跟踪电路用于监控由存储器访问电路11做出的存储器访问请求,并用于更新访问频率跟踪结构,该访问频率跟踪结构提供对存储器地址空间的各个页面的相对访问频率的指示。

[0063] 用于页面访问频率跟踪的一种方法是让PE 4或IOMMU 22在每页面的基础上维持已访问/脏标志,当页面被访问或修改时在转译描述符(页面表条目)中设置标志。操作系统可使用访问标志来将页面分类为“冷门”页面或“热门”页面。例如,如果在存储器紧张时需要选择牺牲页面进行换出,则操作系统(OS)可优选以不会很快再次被使用的页面为目标,并且可基于该页面最近是否被使用来预测该页面是否会再次被使用。

[0064] 由于存储器系统中新的非均匀性,该区域正受到特别关注。由于存储器技术或由于物理接近处理元件或访问代理,存储器的一些部分可能比其他部分更快(带宽更高或等待时间更低)。NUMA(非均匀存储器访问)迁移或多层页面迁移正得到积极研究:例如,监控访问模式,使得频繁地被访问的数据可被复制到更接近访问代理的页面。检测页面是否频繁地被访问是其中的一部分(数据的复制/移动是另一问题)。

[0065] 检测频繁地被访问的页面的两种可能的方法如下:页面保护和每页面访问标志。作为一般过程,周期性软件进程对页面是否已经被访问进行采样,并将该信息合并到较长期数据结构(存储在存储器中并由软件维持)中,该较长期数据结构在若干采样周期内保持计数。然后,该数据显示哪些页面比其他页面更频繁地被访问(例如软件维持的直方图/每页面计数器示出页面之间的样本的相对数目)。该软件过程可与页面访问标志或页面保护一起使用,如下:

[0066] 选项1-在采样周期开始时清除所有页面中的访问标志。在延迟之后(周期时间,或者在一些感兴趣的OS事件时),遍历页面表,并且观察每个页面的访问标志。如果设置了访问标志,则软件过程更新较长期数据结构(例如递增对应于页面地址的计数器)并清除访问标志。重复该过程。

[0067] 选项2-或者,修改页面的许可特性,以使得在采样周期开始时,页面不可访问。如果该页面被访问,则会发生页面错误;页面错误处理程序更新较长期数据结构并且使页面在一段时间内可访问。(该事件可用于触发要保护/采样的不同页面。)

[0068] 选项1具有非定向的缺点,并且需要软件遍历整个页面表,但发现已经被标记访问的页面的可能性很小;即使可在与应用不同的CPU上执行该任务,也要花费非常长的时间来遍历较大的页面表,并且浪费了后台CPU时间。

[0069] 选项2具有以下缺点,如果应用被页面错误频繁地中断,则该选项对于该应用而言是高开销的,或者如果应用很少被中断,则该选项是不准确的-该方法“内联”地浪费了CPU时间。

[0070] 因此,捕获页面的访问状态成本较高(取决于机制),而且除非以不可行的高速率对其进行采样,否则访问状态不能很好地代表持续存在的页面访问频率。在不维持每页面计数器的情况下,将“有时”被访问的页面与非常热门的页面区分开变得困难,每页面计数器在空间上也成本较高。作为示例,与每秒被访问100万次的页面相比,每秒被访问100次至1000次的页面可被认为是“冷门的”。

[0071] 在下文所述的示例中,提供了访问频率跟踪结构(例如在存储器中或在硬件存储结构中),该访问频率跟踪结构具有对应于地址空间中的各个页面的条目。跟踪结构可近似具有在每次加载或存储时更新的较大的每页面计数器,但是无需该方法的天文成本。一个观察结果是,对于“页面是热门的”判定,可采用阈值,使得如果页面比阈值更频繁地被访问,则该页面被认为是热门的(但是在该点之后,相对值就不那么令人感兴趣了)。利用本申请中讨论的技术,访问频率跟踪电路40向加载或存储指令的执行给出更新跟踪结构中对应于该加载/存储的被访问的地址的位或访问频率跟踪计数器的可配置概率。概率在寄存器中配置,并且可根据使用中的页面迁移算法来调整。在一个特定示例中,这可通过在执行每个加载/存储指令时递增测试评估计数器来实施。当测试评估计数器已经达到配置值时,加载/存储指令的执行会导致跟踪结构的更新和测试评估计数器值的重置。还描述了实施具有可配置概率的机会依赖性测试的其他示例。该技术还可应用于IO(输入/输出)访问,借此IOMMU 22响应于来自客户端设备20的读取/写入事务而更新次级数据结构。

[0072] 当该特征在装置的硬件电路中实施时,这允许软件对“热门”页面的地址空间进行剖析,以设置适于它认为的“热门”页面的概率寄存器(以定义概率1/P)。在一个特定示例中,次级数据结构中的信息可意味着:

[0073] 1-对应页面可能已经被访问了>P/2次

[0074] 0-对应页面不太可能被访问了>P/2次

[0075] 该想法的变化包括:

[0076] -可对对应PTE中的字段而不是次级数据结构进行概率性更新。

[0077] -对加载而不是存储使用不同概率值。

[0078] -基于加载与存储更新不同的次级结构。

[0079] -对于地址空间的不同区域具有不同概率值。

[0080] -代替数据结构中每页面一位(意味着“页面是热门的”),更新较小(例如2位至3位)饱和计数器。这允许将“页面是热门的”与“页面真的热门”区分开,从而允许迁移算法在它们之间区分优先级。这也提供了一定程度的对误报噪声的过滤。

[0081] 误报会出现(例如在“掷骰子”正确的情况下,访问先前从未被访问过的地址的加载碰巧触发了更新),并且软件算法可在一段时间内过滤更新。

[0082] 可在实际访问频率与所记录的跟踪信息之间提供改进的相关性(误报机会减少)

的变型可以是：

[0083] -用计数器扩展TLB条目，计数器在命中该条目的TLB查找时递增(如果针对该查找通过了掷骰子概率测试)。

[0084] -在溢出时，更新对应于TLB条目的地址的结构位。

[0085] (这可类似于高速缓存中的LRU计数器来实施。)

[0086] 图2示意性地示出了访问频率跟踪电路40的示例，该访问频率跟踪电路可被包括在处理元件4内或IOMMU 22内。访问频率跟踪电路40具有机会依赖性测试评估电路42，该机会依赖性测试评估电路用于确定针对给定存储器访问请求执行的机会依赖性测试是具有第一结果还是除了第一结果以外的另一结果。以下关于图4至图8描述了机会依赖性测试的多个不同示例。访问频率跟踪电路40具有至少一个软件可配置概率寄存器44，该至少一个软件可配置概率寄存器定义一个或多个可配置值，该一个或多个可配置值可控制机会依赖性测试评估电路提供第一结果的概率。例如，概率寄存器可存储配置计数器中的位数的值或用于评估机会依赖性测试是否提供第一结果的其他输入值54。

[0087] 如图2所示，在一些示例中，软件可配置概率寄存器44可包括对应于存储器访问请求的不同子集的两个或更多个不同概率配置值46，使得可针对存储器访问请求的不同子集独立地设置机会依赖性测试提供第一结果的概率。例如，不同子集可分别包括加载和存储，或者可包括从处理元件4的不同操作状态或执行模式发出的请求，或者可包括以存储器地址空间的不同区域为目标的请求，或者可对应于这些属性中的两个或更多个属性的不同组合。更新软件可配置概率寄存器44中的概率控制值46的能力可限于由处理元件执行的具有某一级别的权限的指令，诸如以特定异常级别或更高级别执行的指令。以较低异常级别执行的或无权限的指令可能不被允许改变软件可配置概率寄存器44中的值。在一些情况下，软件可配置概率寄存器可实施为由指令解码器6和处理电路8支持的指令集架构内的控制寄存器，而在其他示例中，软件可配置概率寄存器44可以是存储器映射寄存器，该存储器映射寄存器由执行加载/存储指令的处理电路8访问，该加载/存储指令指定映射到软件可配置概率寄存器44的目标存储器地址。

[0088] 访问频率跟踪电路40还具有访问频率跟踪结构更新电路48，该访问频率跟踪结构更新电路用于当机会依赖性测试评估电路42确定测试提供第一结果时触发对访问频率跟踪结构50的更新。当机会依赖性测试提供除了第一结果以外的结果时，不需要更新访问频率跟踪结构50。在一些情况下，访问频率跟踪结构可存储在专用硬件数据结构内，诸如访问频率跟踪硬件结构或专用于存储访问频率跟踪结构的一组寄存器。例如，访问频率跟踪硬件结构可以是TLB 14。

[0089] 然而，在其他示例中，当机会依赖性测试给出第一结果时更新的访问频率跟踪结构可实施为存储器32内的数据结构，数据结构的一些部分可高速缓存在通用数据高速缓存10内。基于存储器的结构可由发出一个或多个存储器访问请求的访问频率跟踪结构更新电路48更新，存储器访问请求将对应于访问频率跟踪结构50内的位置的地址指定为它们的目标地址。这可降低PE 4或IOMMU 22内的电路面积成本，因为不需要PE 4或IOMMU 22内的附加存储逻辑来保存访问频率跟踪指示器。

[0090] 访问频率跟踪结构可包括多个访问频率跟踪指示器52，该多个访问频率跟踪指示器各自对应于地址空间的一个或多个页面的块，并且提供对该页面块的相对访问频率的指

示。在一些情况下,可为每个页面提供访问频率跟踪指示器52,但是这不是必要的,并且一些页面在它们的跟踪结构中不需要具有对应指示器(例如可能不需要包括对应于当前未映射的页面的指示器,当前未映射的页面没有定义的虚拟到物理地址映射)。而且,在一些示例中,每个访问频率跟踪指示器可对应于单个页面,使得各个页面具有不同的跟踪指示器,但在其他情况下,跟踪的粒度可不太细,并且可在相邻页面的块之间共享单个指示器52。可基于特定页面的地址来识别对应于该页面的相关指示器52,例如,可使用地址来导出相对于结构50的基地址的偏移,或者可使用页面地址的索引位的各种集合来控制对树结构的遍历。当使用地址转译时,可以是页面的虚拟地址用于索引到数据结构50中,使得软件可基于虚拟地址解析结构50,而不需要获得对应物理地址。

[0091] 虽然访问频率跟踪结构更新电路48可包括硬件电路逻辑以自动发起访问频率跟踪结构的任何所需更新而不需要显式软件存储指令来控制要执行的那些更新,但是访问频率跟踪结构50也可通过发出指定数据结构内的地址的加载指令的软件来访问,这在操作系统或其他软件随后希望解析访问频率跟踪结构50以识别可能频繁地被访问的页面时可能是有用的。

[0092] 图3是示出监控对地址空间的各个页面的相对访问频率的方法的流程图。在步骤S100处,访问频率跟踪电路40检测到存储器访问电路11已经接收到或正在处理请求访问给定页面的存储器访问请求。响应于存储器访问请求被接收到或被处理,在步骤S102处,机会依赖性测试评估电路42确定针对该存储器访问请求评估的机会依赖性测试的结果。机会依赖性测试可以是生成不确定结果的任何测试,该不确定结果可至少部分地取决于机会,使得机会依赖性测试的结果不能仅基于存储器访问请求的属性或基于任何控制参数来确定性地导出,这些控制参数用于管理是否允许存储器访问请求或者响应于存储器访问请求而控制要被访问的存储器系统内的位置。例如,机会依赖性测试可取决于随机数或伪随机数、取决于来自脉冲串或在系统内采样的与存储器访问请求本身不相关的其他内部状态的任意采样位,或者取决于被提供用于对存储器访问请求的数目进行计数的计数器,该请求在存储器访问请求被接收到时具有特定值的某一概率为1/N。不管执行机会依赖性测试的方式如何,测试都可使得即使多次发出具有相同属性的完全相同的存储器访问请求,机会依赖性测试对于相同存储器访问请求的那些重复实例也可具有不同结果。这意味着访问频率跟踪结构50将不会响应于对给定页面的存储器访问的每次发生而被更新,而是有时机会依赖性测试可能成功并且因此访问频率跟踪结构才被更新,而在其他时间机会依赖性测试失败并且不执行更新,其中单个存储器访问请求的结果基本是任意的,但是具有由软件可配置概率寄存器44控制的可配置概率。

[0093] 因此,在步骤S104处,机会依赖性测试评估电路42或访问频率跟踪结构更新电路48确定机会依赖性测试的结果是否是第一结果,并且如果是,则在步骤S106处,访问频率跟踪结构更新电路48在访问频率跟踪结构50内更新对应于存储器访问请求访问的给定页面的访问频率跟踪指示器52。如果机会依赖性测试的结果不是第一结果,则在步骤S108处,省略对应于给定页面的访问频率跟踪指示器52的该更新。

[0094] 因此,通过基于提供第一结果的概率小于1的机会依赖性测试42来控制是否针对给定存储器访问请求更新访问频率跟踪结构50,使得不是每当对应页面被访问时都更新访问频率跟踪结构50,这意味着即使访问频率跟踪结构50的目的是对在相对较大范围上的存

储器访问进行计数,访问频率跟踪指示器52所需的任何计数器的大小也不需要以与要跟踪的访问次数相同的范围来缩放,因为较低的递增机会意味着可在测量较大的绝对范围的同时采用较小的计数器,因此节省了许多状态位并且因此降低了实施访问频率跟踪结构的面积、功率和性能成本。

[0095] 如图2所示,机会依赖性测试可取决于提供给机会依赖性测试评估电路的某些输入信息54。根据所实施的机会依赖性测试的性质,该信息可具有多种形式。通常,机会依赖性测试可使用输入信息,该输入信息可以与存储器访问请求本身的性质不特别相关的方式基本上随机地变化。从软件的角度来看,特定存储器访问请求是否通过机会依赖性测试可被看作掷骰子事件,使得特定存储器访问请求的结果是不确定的,但通常,给定页面越频繁地被访问,该页面得到的掷骰子越多,并且因此该页面越可能使其访问频率跟踪指示器52被设置为将其与其他较不频繁地被访问的页面区分开。然而,可能存在偶尔的误报,其中第一次被访问的页面碰巧在掷骰子时获胜,并且机会依赖性测试提供第一结果,即使它先前从未被访问过,而较频繁地被访问的页面在掷骰子时一直失败,并且从未使其访问频率跟踪指示器得到更新。然而,平均而言,较频繁地被访问的页面更有可能使用此机制来识别,并且因此,通过允许优化用于在存储器系统内放置某些数据的一些放置判定以支持较频繁地被访问的页面,这对于性能仍然是有益的。

[0096] 图4至图8示出了用于实施机会依赖性测试的多个不同示例。如图4所示,在一个示例中,全局计数器60可由访问频率跟踪电路40维持,其中全局计数器在所有存储器访问请求之间共享。当存储器访问请求被处理时,全局计数器60递增或以其他方式前进到其下一状态。应当理解,尽管计数器的一个具体实施可以是通过响应于每个存储器访问请求而加上或减去1来递增的二进制值,但其他方法可将计数器表示为在某一状态序列之间转变的移位寄存器,因此不一定需要递增或递减(例如移位寄存器可向右或向左移位一个位的位置)。比较器62将全局计数器60的当前值与预定值或阈值进行比较,并且根据该比较,向访问频率跟踪结构更新电路48发出信号,以控制是否针对当前存储器访问请求访问的对应页面设置或更新对应访问频率跟踪指示器52。因此,通过该方法,机会依赖性测试是否导致第一结果是基于全局计数器是否已经达到阈值或匹配预定值,并且这对于单个存储器访问请求而言可能实际上是随机的,因为在计数器过去或达到其阈值时碰巧在处理哪个特定存储器访问请求可能实际上是任意的,并且取决于相对于其他存储器访问请求处理该存储器访问请求的时序,这可能取决于微架构具体实施细节(诸如是否支持无序执行以及可在其中对操作进行重新排序的任何操作队列的大小)以及可从一次执行运行到另一次执行运行变化的事件(诸如触发特定中断的时序),并且因此计数器值可被看作与给定存储器访问请求的属性不相关,使得计数器是否满足确定第一结果所需的条件可被看作是机会问题。在已经确定计数器60达到满足预定条件的状态之后,接着将其重置到其初始状态,以重新开始对存储器访问请求进行计数的另一周期。

[0097] 图5示出了与图4类似的方法,但用多个局部计数器64代替全局计数器60,该多个局部计数器各自对应于存储器访问请求的某一子集。当遇到第一子集中的存储器访问请求时,第一局部计数器64-1在状态上递增或前进,并且类似地,当遇到第二子集中的存储器访问请求时,第二局部计数器64-2在状态上递增或前进。基于当前存储器访问请求属于哪个子集来选择用于评估针对该存储器访问请求的机会依赖性测试的局部计数器,并且比较器

62将所选择的计数器64的状态与预定值或阈值进行比较,类似于图4。当计数器达到预定值或阈值时,访问频率跟踪结构更新电路48触发访问频率跟踪结构50内的相关跟踪指示器52的更新。而且,所选择的相关计数器64也可重置到其初始状态,以重新开始对另一周期进行计数。同样,可存在不同的方式来将存储器访问请求分类为不同子集,例如可通过存储器访问请求的类型(例如加载与存储)、存储器访问请求所针对的地址空间的特定区域和/或与存储器访问请求相关联的执行模式或状态或权限级别(或这些因素的任何组合)来区分子集。

[0098] 在使用诸如图4和图5中的计数器的示例中,软件可配置概率寄存器44可存储值,该值控制在初始状态(在更新事件刚发生之后计数器重置到该初始状态)与检测到下一更新事件的状态(当认为计数器满足预定阈值或条件时)之间需要多少次转变来使计数器60、64前进。例如,软件可配置概率寄存器44中的值可使机会依赖性测试评估电路42调整在更新事件刚发生之后重置到计数器60、64的值,或者调整与计数器进行比较的值或阈值,这可提供类似的结果。

[0099] 图6示出了实施机会依赖性测试的另一示例。在该示例中,用于机会依赖性测试的输入54可包括在相关存储器访问请求(正在针对其评估机会依赖性测试)时从串行脉冲串内采样的多个位或采样的内部状态68的项目。串行脉冲串可以是从随时间在各个实例处从特定信号或信号组采样的值导出的位序列。例如,可在多个时钟周期内对某一信号的值进行数字采样,并且如果采样值提供与预定值匹配的1和0的某一模式,则可认为满足更新条件(第一结果在机会依赖性测试中发生),而1和0的其他模式可对应于第一结果未发生。替代地,具有其他功能目的的内部状态的项目,诸如用于对事件(诸如时钟周期流逝、高速缓存10中的高速缓存未命中、地址错误或其他错误的数目等)进行计数的事件计数器可用于提供内部状态68,可从该内部状态提取某一数目的位54并将其与预定值进行比较,以确定第一结果是否已经出现。内部状态的哪些特定项目被采样或者哪些特定模拟信号或数字信号作为串行脉冲串被采样的选择可取决于特定处理器具体实施。在一些情况下,可组合内部状态的多个项目(例如基于异或、XOR、运算)以提供脉冲串或数据值68,该脉冲串或数据值可具有朝向特定值集合的偏置较小的采样位54。因此,在图6的示例中,不需要提供用于跟踪存储器访问的专用计数器60、64,而是处理系统2内的内部状态的一些项目或现有模拟信号或数字信号可被使用或与其他项目组合以提供机会依赖性测试。

[0100] 图7示出了另一示例,其中获得随机数或伪随机数70并将其与预定值进行比较,并且根据随机数或伪随机数是否与预定值匹配来确定是否更新访问频率跟踪结构50。这可利用以下事实,即处理系统2可能已经具有用于诸如加密等其他目的的随机数生成器或伪随机数生成器,并且因此已经可用的随机性源可用于提供具有某一数目位的随机数或伪随机数,使得N位随机数或伪随机数可提供具有表示第一结果的特定值的1/N机会,并且当它不匹配预定值时提供除了第一结果以外的结果。随机数或伪随机数可针对评估机会依赖性测试的每个存储器访问请求而再次生成。

[0101] 在图6和图7的两个示例中,软件可配置概率寄存器44可控制图6中与预定值之间进行比较的样本内的位数或图7中与预定值进行比较的随机数/伪随机数70内的位数,以调整更新当前被访问的页面的访问频率跟踪指示器52的概率。

[0102] 图8示出了用于实施机会依赖性测试的另一种方法,其如图4和图5中那样使用局

部计数器64,该局部计数器充当用于确定机会依赖性测试是否针对给定存储器访问请求提供第一结果的测试评估计数器。然而,在图8的示例中,TLB 14使每个TLB条目80都被扩展,使得除了指示TLB条目有效性的有效位84和高速缓存在与地址空间的给定页面相关联的相关TLB条目内的任何页面表数据82之外,TLB条目还存储测试评估计数器64,该测试评估计数器充当对应于以该特定页面为目标的存储器访问请求的局部计数器。因此,利用该方法,每个页面(其页面表数据82高速缓存在有效TLB条目80内)具有由MMU 12为其维持的对应局部计数器64,使得当给定存储器访问请求被发出时,如果访问请求在TLB 14中命中,则其页面表数据82被读出并用于控制地址转译或访问许可的评估,并且计数器64被读出并由比较器62与预定值或阈值进行比较,以确定是否更新访问频率跟踪结构50。而且,如果在TLB中存在命中,则更新(例如递增)对应TLB条目80中的测试评估计数器64以前进到其转变序列内的下一状态。通过针对TLB 14内的不同页面维持不同的测试评估计数器64,这可增加访问频率跟踪结构50内的访问频率跟踪指示器52与对应页面的实际相对访问频率更紧密地相关的可能性,从而降低较不频繁地被访问的页面在被访问时由于机会对所执行的相应机会依赖性测试的影响而被错误地识别为较频繁地被访问和较频繁地被访问的页面的概率。

[0103] 图9至图11示出了实施基于存储器的访问频率跟踪结构50的不同方式。这些技术还可用于基于存储器的备份结构,来自硬件高速缓存结构(诸如TLB)的访问频率跟踪指示器被写回或刷新到该基于存储器的备份结构。

[0104] 在图9的示例中,该结构实施为访问频率位图,该访问频率位图提供作为从基地址90开始的存储器地址块存储的线性数据结构,其中每个访问频率跟踪指示器52是具有第一值(在该示例中为0)的单个位标志,在跟踪访问频率的周期开始时所有标志均重置到该第一值,并且当机会依赖性测试针对以对应于该跟踪指示器52的相关页面为目标的特定存储器访问请求具有第一结果时,该单个位标志被设置为第二值(在该示例中为1)。因此,当机会依赖性测试具有第一结果时,具有第二值的指示器52表示被访问过至少一次的页面。具有第二值的标志可被看作指示概率大于页面已经被访问过至少P次的一半,其中1/P是机会依赖性测试具有第一结果的概率。可基于基地址90和可从对应页面的地址导出的偏移92来执行到访问频率位图50中的索引。因为这是线性数据结构,所以所有访问频率跟踪指示器52都可存储在虚拟地址空间的连续块内(根据所使用的地址映射,其在物理地址空间中可以是或不是连续的)。

[0105] 图10示出了第二示例,其中访问频率跟踪结构还是线性数据结构,该线性数据结构存储在从基地址开始的地址处,并且基于从对应于特定跟踪指示器52的页面的(虚拟)页面地址导出的偏移92来索引。然而,在该示例中,每个跟踪指示器是多位访问频率跟踪计数器,当机会依赖性测试提供第一结果时,该多位访问频率跟踪计数器对对应页面被访问的次数进行计数。注意,这些计数器与关于图4、图5和图8描述的测试评估计数器60、64不同,那些测试评估计数器用于针对单个存储器访问请求评估是否满足机会依赖性测试,但是不提供特定页面的相对访问频率的指示。通过使用上述机会依赖性更新方法,计数器52可比在针对每个存储器访问请求更新访问频率跟踪结构的情况下所需要的小得多,同时仍然模拟在较大范围上的计数。在图9和图10的两个示例中,一些具体实施可为地址空间的至少一部分内的各个页面提供访问频率跟踪指示器52,使得设置跟踪指示器的粒度是在逐页面的基础上。其他方法可在两个或更多个相邻页面的块之间共享跟踪指示器52。

[0106] 图11示出了维持存储器中基于存储器的访问频率跟踪结构或备份结构以用于从硬件高速缓存结构备份访问频率跟踪指示器的另一种方法,其中使用树结构来代替图9和图10所示的线性数据结构。虽然可能可保持树结构与由MMU 12或IOMMU 22用于提供地址转译数据的页面表分离,但是在实践中,地址转译数据可在作为树结构管理的一组页面表中定义,并且可在每个页面表条目中具有一些备用位,这些备用位可用于提供访问频率跟踪指示器52(或者从硬件中提供的高速缓存结构备份访问频率跟踪指示器52),并且因此在一些情况下,树结构可以是页面表结构本身。如图11的右下方所示,树结构可包括多个树节点100,其中树的较高级别处的节点包括指向树的较低级别处的相应节点的多个指针,来自用于查询树结构的地址位的一部分被用于选择跟随替代指针中的哪一个指针来获得树的下一级别处的节点的位置,并且查询地址的不同部分被用于在树的不同级别处的这些指针之间进行选择。最终到达树的最后叶条目(例如在该示例中为在3级处,但也可能对树的较早级别处的树节点进行编码以指示它们终止树遍历,并且它们自己为查询地址提供相关信息分类)。叶条目提供为查询地址寻找的数据,例如页面表的页面表条目,和/或访问频率跟踪数据结构50的访问频率跟踪指示器52。

[0107] 例如,为了获得对应于特定虚拟页面地址的地址转译数据,MMU 12或IOMMU 22可使用0级(L0)基地址120和从虚拟页面地址的L0索引位124导出的偏移122来选择0级页面表126的条目,该条目提供指向对应于虚拟页面地址的1级(L1)页面表132的基地址130的指针128。0级页面表126的不同条目可提供不同的指针,该不同的指针允许树在树的0级之后的下一级别处分支到不同的1级节点。类似地,在树的每个后续级别处,索引位134、136、138的另一部分用于分别提供相对于1级、2级和3级页面表的基地址130、140、142的偏移。在树的分支节点(除了提供实际页面表条目本身的叶节点以外的节点)处,所选择的条目提供指向下一级别的指针。最终找到提供感兴趣的页面表条目150(例如编码地址转译映射和/或对应页面的访问许可)的叶条目(不管是在3级处还是如果树遍历提前终止时的更早的级别处)。该页面表条目可被扩展,以提供访问频率跟踪指示器52,该访问频率跟踪指示器可以是如图9和图10的示例中那样的单个位标志或多位计数器。因此,在该示例中,访问频率跟踪电路40可重新使用MMU 12或SMMU 22中提供的用于遍历页面表的机制,以确定当针对给定存储器访问的机会依赖性测试提供第一结果时应当更新的相关访问频率跟踪指示器52的地址。因此,可能需要多个存储器访问来定位待更新的访问频率跟踪指示器52。在其他示例中,可使用可独立于页面表的树结构,并且在该情况下,可在访问频率跟踪电路40内实施独立的树遍历机制。应当理解,图11所示的树级别的数目仅是一个示例,并且不需要是4个级别。

[0108] 图12示出了另一示例,其中在PE 4或IOMMU 22中提供访问频率跟踪硬件结构158,该访问频率跟踪硬件结构包括多个存储条目159,该多个存储条目可基于给定存储器访问的给定页面的地址来查找,以获得该给定页面的访问频率跟踪指示器52。尽管访问频率跟踪硬件结构158可以是用于访问频率跟踪的专用硬件结构,但在该示例中,访问频率高速缓存硬件结构158是TLB 14,并且因此每个条目159还指定对应页面的页面表数据82。同样,每个条目可具有有效位84来指示条目是否有效。

[0109] 访问频率跟踪指示器52可以是访问频率跟踪计数器,该访问频率跟踪计数器在访问对应页面时(机会依赖性测试针对其给出第一结果)递增。

[0110] 因此,在该示例中,当请求对目标页面的访问时,如果地址在硬件结构158中命中并且机会依赖性测试给出第一结果,则跟踪结构158中的对应条目中的访问频率跟踪指示器52递增,并且如果机会依赖性测试给出另一结果,则省略该递增。

[0111] 如果地址在跟踪结构中未命中,则可为目标页面的地址分配新条目,并且将访问频率跟踪指示器52设置为初始值(例如0或1)。如果跟踪结构158是TLB本身14,则可在TLB未命中时分配新条目,而不管机会依赖性测试是否给出第一结果(因为无论如何都可能需要新条目来高速缓存TLB中的目标页面的页面表数据82,而不管计数器是否也递增-在该情况下,如果机会依赖性测试不给出第一结果,则新分配的条目的初始值可为0,或者如果机会依赖性测试确实给出第一结果,则新分配的条目的初始值可为1)。如果跟踪结构158是专用结构,而不是TLB 14,则在结构中未命中时如果机会依赖性测试给出第一结果,则可分配新条目,但如果机会依赖性测试给出另一结果,则可不需要分配。

[0112] 在图12的示例中,使用如图4的示例中那样的全局测试评估计数器60来实施机会依赖性测试,但图12的示例还可使用其他技术中的任一种技术来实施机会依赖性测试,例如如图5至图8所示。如果图8的示例用于机会依赖性测试,则跟踪结构的每个条目159除了访问频率跟踪指示器52之外还可包括对应页面的局部测试评估计数器64,使得可提供两种类型的计数器64、52,但在实践中,就电路面积而言,图4至图7示出的选项可能成本较低,以避免需要为每个TLB条目80提供两个单独计数器。

[0113] 在一些示例中,可能不存在从硬件结构158(14)备份访问频率跟踪指示器52的底层的基于存储器的结构,但可存在用于软件从硬件结构158读取给定页面的访问频率跟踪指示器52的值的机制,并且软件可接着控制将此类跟踪指示器52写入到由软件选择的存储器位置。在该情况下,可能不存在从跟踪结构14备份访问频率跟踪指示器52的硬件管理装置。利用该方法,如果结构158的条目159失效或被逐出(例如由于容量冲突),则可简单地丢弃对应访问频率跟踪指示器52。例如,如果TLB 14充当访问频率跟踪硬件结构158,则可假设被访问的频率足够低以致没有常驻TLB条目的页面对于跟踪访问频率而言可能不感兴趣。对于软件而言,知道关于确实已经分配了TLB条目的较频繁地被访问的页面的访问频率跟踪信息可能就足够了。因此,访问频率跟踪指示器到存储器的硬件管理写回的附加成本可能不合理。

[0114] 然而,任选地,在一些具体实施中,访问频率跟踪电路40中的硬件电路可管理访问频率跟踪指示器到存储器中的备份数据结构180的写回。访问频率跟踪电路40可具有寄存器,软件可用备份数据结构180的基地址来配置该寄存器。在该情况下,如图12中的虚线所示,当针对来自跟踪硬件结构158的给定页面的条目159发生写回事件时,访问频率跟踪电路40可导致发出一个或多个存储器访问请求,以更新基于存储器的备份数据结构180内的给定页面的对应访问频率跟踪指示器182。例如,写回事件可以是以下事件中的任一个事件:给定页面的条目159的逐出或失效;在该条目159中的访问频率跟踪指示器52的溢出;发生周期性刷新事件,以用于触发硬件结构158中的访问频率跟踪指示器52所有或其子集的写回,和/或执行“刷新”指令,以用于请求针对硬件结构158的所有条目159或仅针对满足由指令指定的过滤条件的条目159(例如该条目159对应于指定地址或地址范围)将访问频率跟踪指示器52写回到存储器。

[0115] 写回可以不同方式执行。在一些示例中,访问频率跟踪指示器182可以是单个位标

志,使得在写回事件时,如果标志182的先前值为0,则将其更新为1,但如果标志182在写回事件之前已经为1,则其保持为1。在该情况下,基于存储器的结构182指示针对各个页面是否发生访问频率跟踪指示器52的溢出,以表示对对应页面的访问次数可能相对较大(例如可能大于P/2,如果机会依赖性测试给出第一结果的概率为1/P的话)。

[0116] 替代地,基于存储器的结构180中的跟踪指示器182可以是多位计数器。在该情况下,在给定跟踪指示器52的写回时,该计数器的值可被写入到存储器中的对应指示器182。替代地,写回可包括将从写回计数器52导出的值添加到存储器中的指示器182的先前值,以生成写入到指示器182的位置的更新值。这对于允许多个存储器访问源共享同一备份结构180而言可能是有用的,使得指示器182跟踪由那些源中的任一个源发起的对页面访问的总次数。添加到存储器中的指示器182的值的增量可能不是计数器的确切值。例如,增量可以是计数器52的值的缩放版本,其中缩放因子可根据机会依赖性测试提供第一结果的概率1/P而变化-例如缩放因子可以是P。这可允许使用具有不同概率值的机会依赖性测试的多个源在存储器中维持共享指示器182,该共享指示器跟踪估计访问次数。而且,在使用概率1/P随访问次数的变化(如下文针对图13所讨论)的具体实施中,估计访问次数的值可随访问频率跟踪计数器52的值非线性地缩放,因此在该情况下,访问频率跟踪计数器52的每个可能的值可与对应增量值相关联,该对应增量值表示由计数器52的该值表示的估计访问次数,使得在计数器写回时,可基于计数器52的当前值来选择适当增量值以用于添加到存储器中的对应指示器182。

[0117] 如图13所示,在一些具体实施中,随着对给定页面的访问频率的增加,在机会依赖性测试中发生第一结果的概率可不时地降低。例如,可通过增加用于重置测试评估计数器的重置值、增加要与测试评估计数器进行比较以确定第一结果是否发生的阈值,或者增加用于评估第一结果是否发生的测试评估计数器、内部状态、脉冲串或随机数/伪随机数的采样部分中的位数来实现概率的降低。

[0118] 例如,在图12示出的方法中,TLB 14或其他访问频率跟踪硬件结构158为各个页面提供访问频率跟踪指示器52,机会依赖性测试针对给定页面提供第一结果的概率可取决于给定页面的访问频率跟踪指示器52。例如,如图13所示,当给定页面x的访问频率跟踪计数器52的当前值达到第一阈值160时,概率可从第一值A降低到第二值B,并且然后如果该页面的访问频率跟踪计数器继续递增并达到第二阈值162,则概率可再次从第二值B降低到第三值C。

[0119] 例如,在将测试评估计数器60与访问频率跟踪指示器进行比较以评估机会依赖性测试的具体实施中,实施测试给出第一结果的概率的逐渐降低的一种方式可以是改变与预定值(诸如零)进行比较的计数器60的位数,其中用于比较的计数器的位数随着访问频率跟踪指示器52的值的增加而增加。具体示例可以是提供16位测试评估计数器60的情况,用于比较的位数可随着访问频率跟踪指示器52的值而变化,以给出如下不同概率:

[0120]

访问频率跟踪指示器52的值	从计数器比较的位数	机会依赖性测试给出第一结果的概率
0	8个最低有效位	1/256
1	9个最低有效位	1/512
2	10个最低有效位	1/1024
3	11个最低有效位	1/2056
4	12个最低有效位	1/4098
5	13个最低有效位	1/8192
6	14个最低有效位	1/16384
7	15个最低有效位	1/32768
8或更大	所有16位	1/65536

[0121] 这仅是一个示例,并且应当理解,其他具体实施可选择不同阈值,在该阈值处降低概率。

[0122] 通常,通过降低概率,平均而言将需要对给定页面的较大访问次数来使计数器52进一步递增,使得计数器值可随对对应页面的实际访问次数非线性地缩放。这对于允许相对较少位的计数器跟踪若干数量级上的访问频率而言可能是有用的,使得计数器更可能已经递增的阈值访问次数不需要均匀分布。例如,通过设置概率A、B、C和阈值点160、162(在该阈值点处适当地切换概率),软件可配置计数器,使得计数器的第一值指示进行了相对较少的访问,计数器的第二级别可指示访问次数可能是第一次数的至少10倍或100倍,而计数器的下一值可指示很可能已经存在若干数量级的更多访问,即使计数器值本身线性地递增时也是如此。同样,这有助于减小确定关于某一范围的访问次数的跟踪信息所需的计数器的大小。

[0123] 因此,概率配置寄存器44还可包括配置数据,该配置数据可选择以下各项中的任一项:

[0124] ●是随着访问频率跟踪计数器52的计数值的增加来执行概率的逐渐降低,还是不管访问频率跟踪计数器52的值如何都保持恒定的概率;

[0125] ●阈值点160、162,该阈值点定义计数器52的值,在该值处应当降低概率;

[0126] ●要针对不同范围的计数器值设置的概率级别A、B、C。

[0127] 应当切换概率的转变点数目(图13示出了在阈值160、162处的两个转变,但是软件可能能够选择不同的数目)。

[0128] 在本申请中,字词“被配置为...”用于意指装置的元件具有能够执行所限定的操作的配置。在该上下文中,“配置”意指硬件或软件的互连的布置或方式。例如,该装置可以具有提供所限定的操作的专用硬件,或者可以对处理器或其他处理设备进行编程以执行该功能。“被配置为”并不意味着装置元件需要以任何方式改变以便提供所限定的操作。

[0129] 虽然本文已结合附图详细描述了本发明的示例性实施方案,但应当理解,本发明并不限于那些精确的实施方案,并且在不脱离所附权利要求书所限定的本发明的范围的前提下,本领域的技术人员可在其中实现各种变化和修改。

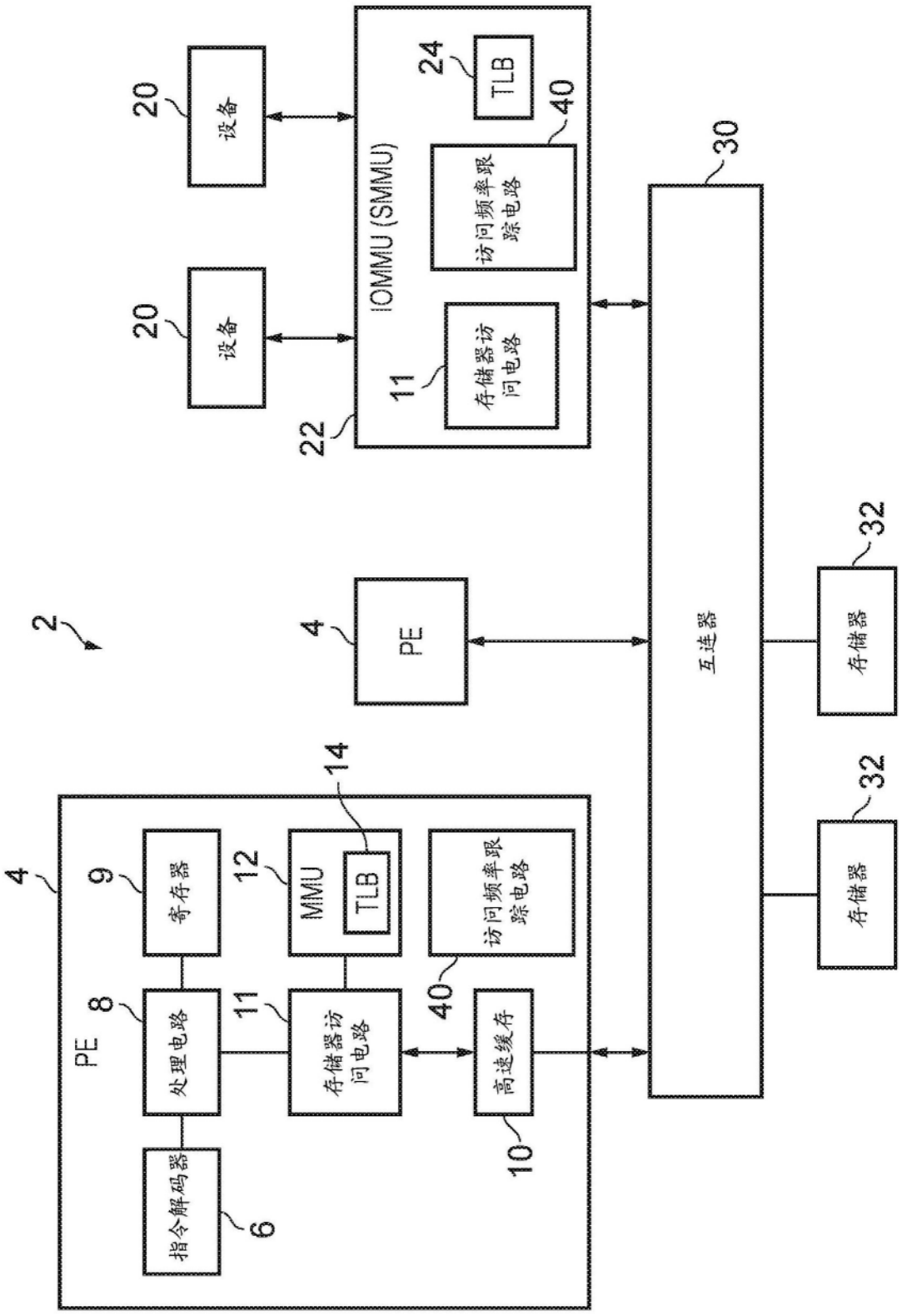

2
4
PE
9
寄存器
8
处理电路
6
指令解码器
12
MMU
14
TLB
11
存储器访问电路
40
访问频率跟踪电路
10
高速缓存
4
PE
20
设备
20
设备
22
IOMMU (SMMU)
11
存储器访问电路
24
TLB
40
访问频率跟踪电路
30
互连器
32
存储器
32
存储器

图1

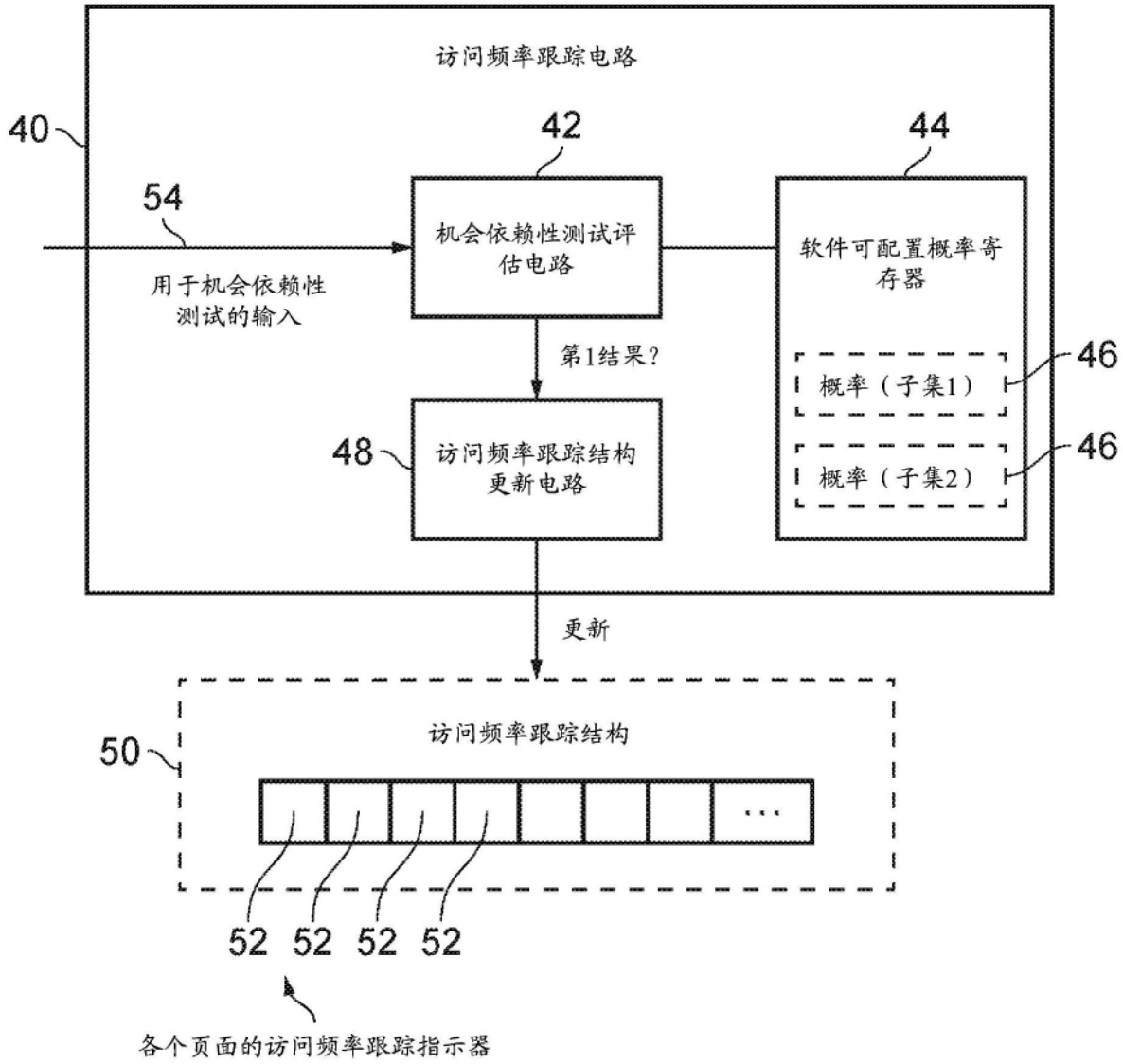

访问频率跟踪电路
40
42
44
54
机会依赖性测试评估电路
软件可配置概率寄存器
用于机会依赖性测试的输入
第1结果?
46
概率（子集1）
46
概率（子集2）
48
访问频率跟踪结构更新电路
更新
访问频率跟踪结构
50
52 52 52 52
各个页面的访问频率跟踪指示器

图2

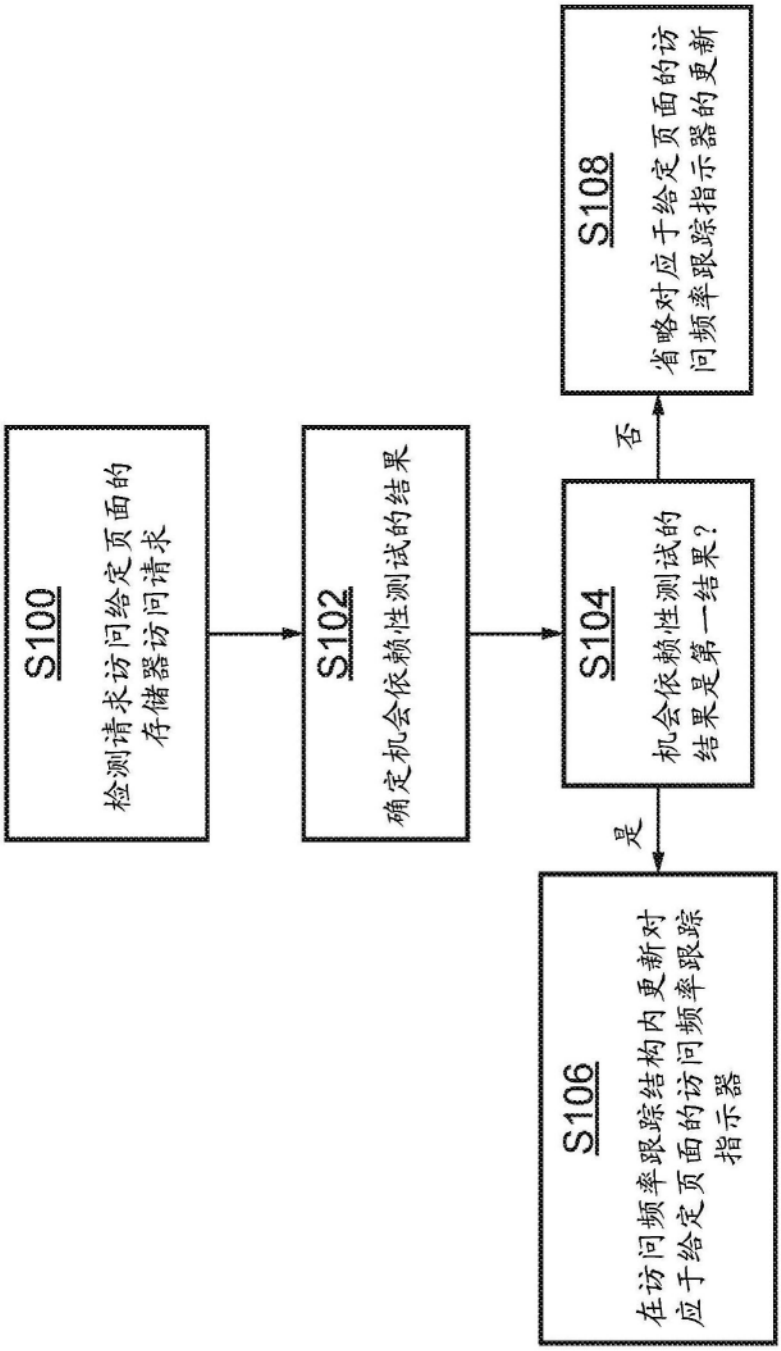

S100
检测请求访问给定页面的存储器访问请求
S102
确定机会依赖性测试的结果
S104
机会依赖性测试的结果是第一结果？
否
S108
省略对应于给定页面的访问频率跟踪指示器的更新
是
S106
在访问频率跟踪结构内更新对应于给定页面的访问频率跟踪指示器

图3

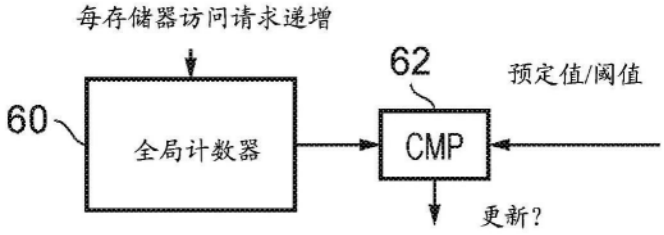

每存储器访问请求递增
60
全局计数器
62
CMP
预定值/阈值
更新？

图4

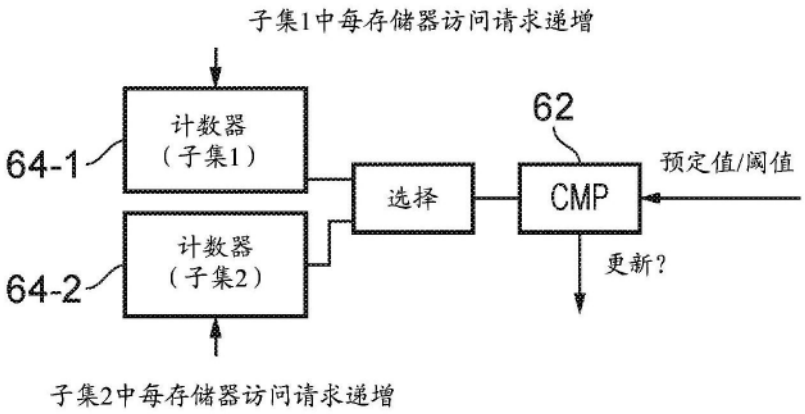

子集1中每存储器访问请求递增
计数器
（子集1）
64-1
计数器
（子集2）
64-2
选择
62
CMP
预定值/阈值
更新?
子集2中每存储器访问请求递增

图5

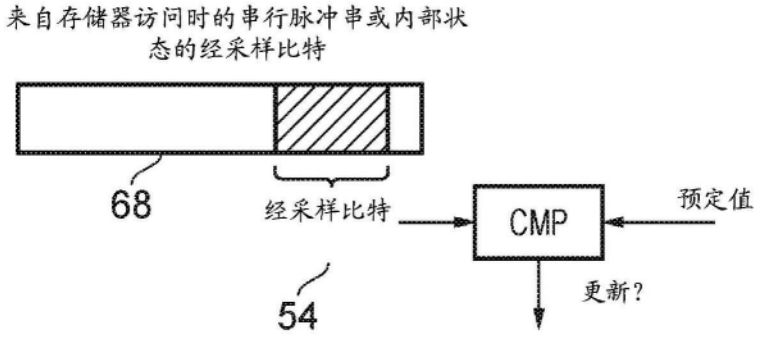

来自存储器访问时的串行脉冲串或内部状态的经采样比特
68
经采样比特
54
CMP
预定值
更新?

图6

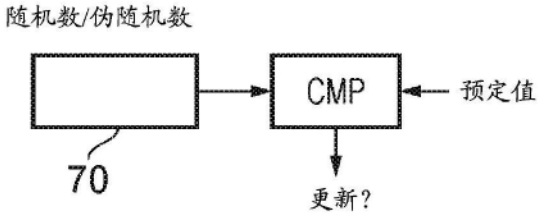

随机数/伪随机数
70
CMP
预定值
更新?

图7

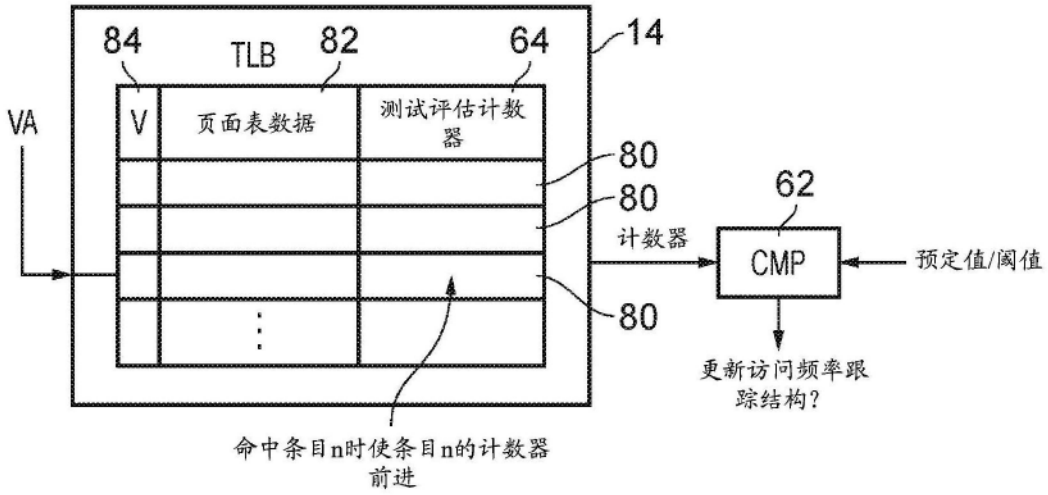

84
TLB
82
64
14
VA
V
页面表数据
测试评估计数器
80
80
80
计数器
62
CMP
预定值/阈值
更新访问频率跟踪结构?
命中条目n时使条目n的计数器前进

图8

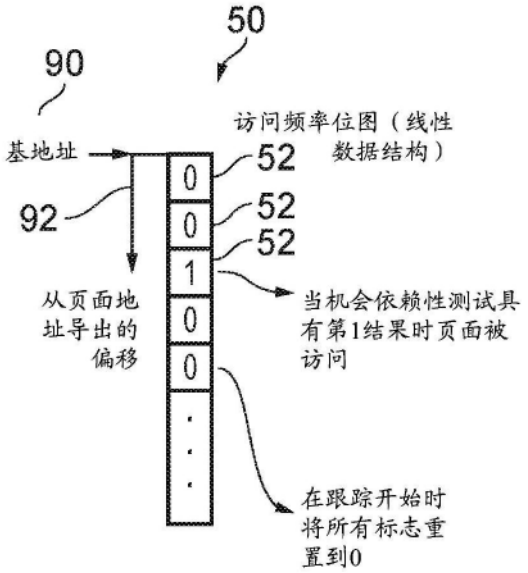

50
90
访问频率位图（线性数据结构）
基地址
92
52
52
52
0
0
1
0
0
从页面地址导出的偏移
当机会依赖性测试具有第1结果时页面被访问
在跟踪开始时将所有标志重置到0

图9

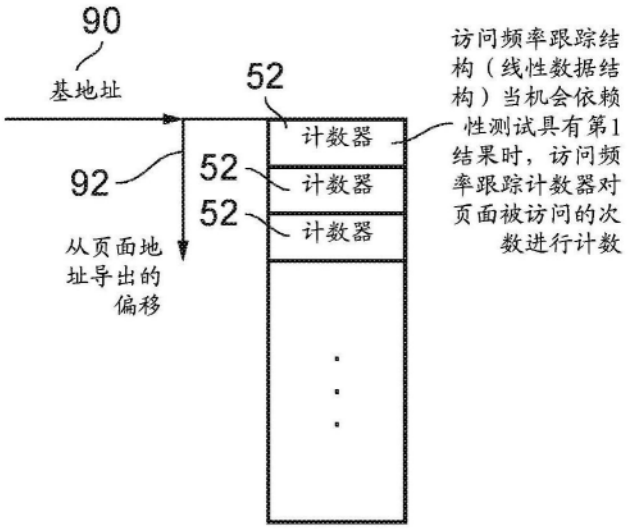

90
基地址
52
计数器
访问频率跟踪结构（线性数据结构）当机会依赖性测试具有第1结果时，访问频率跟踪计数器对页面被访问的次数进行计数
92
52
计数器
52
计数器
从页面地址导出的偏移

图10

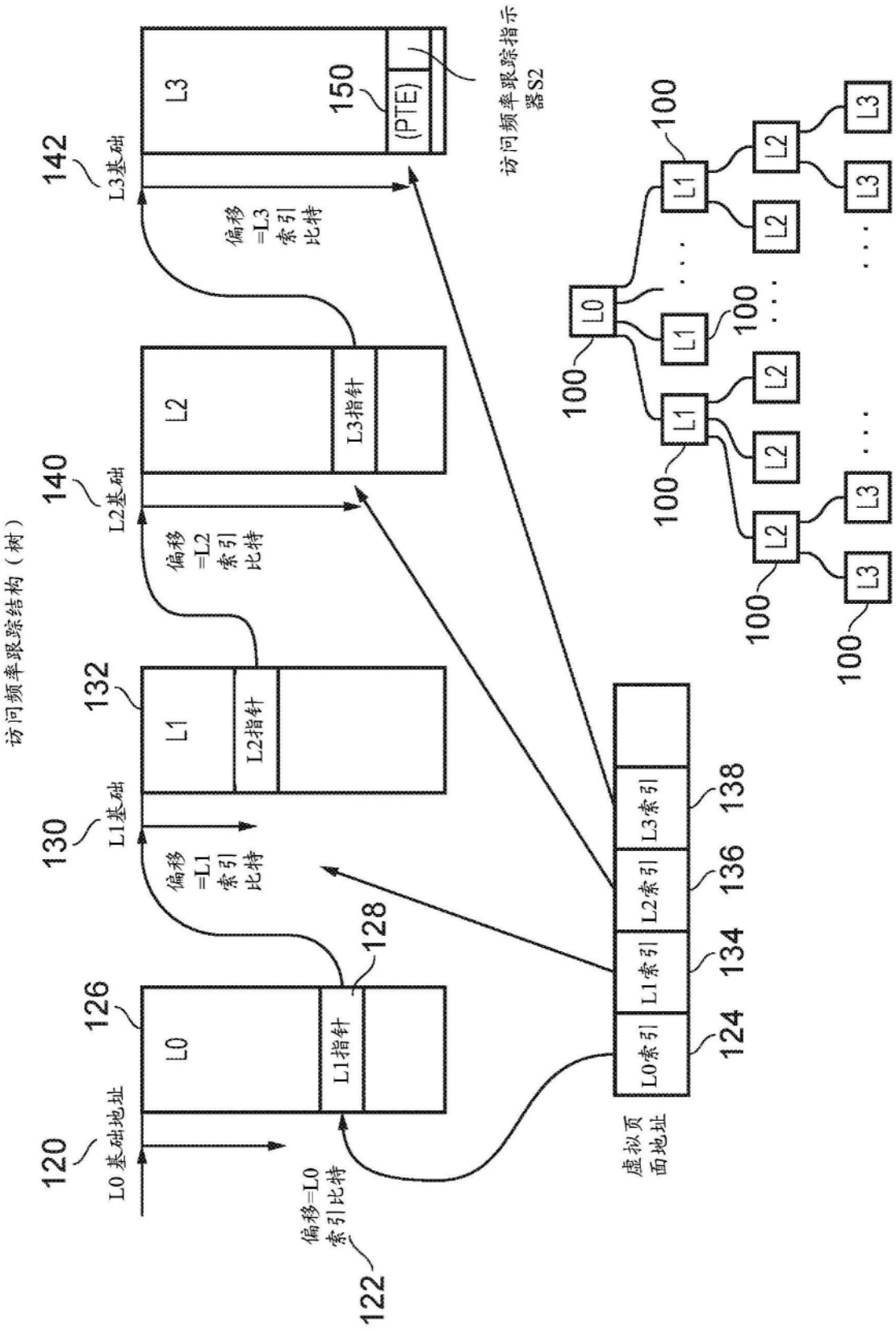

访问频率跟踪结构（树）
120
L0基础地址
126
L0
L1指针
128
偏移=L0索引比特
122
130
L1基础
偏移=L1索引比特
132
L1
L2指针
140
L2基础
偏移=L2索引比特
L2
L3指针
142
L3基础
偏移=L3索引比特
L3
150
(PTE)
访问频率跟踪指示器S2
虚拟页面地址
L0索引
124
L1索引
134
L2索引
136
L3索引
138
100

图11

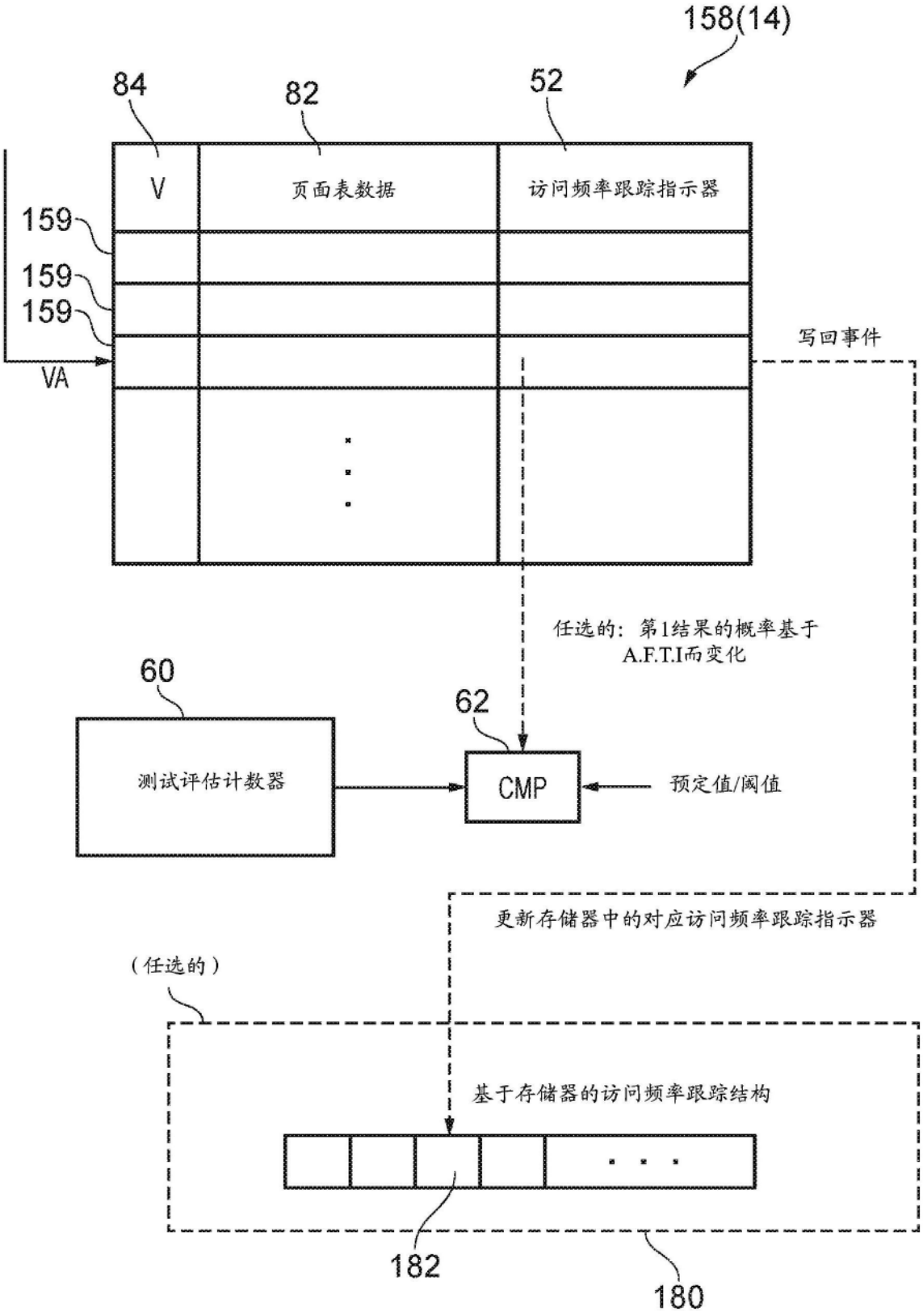
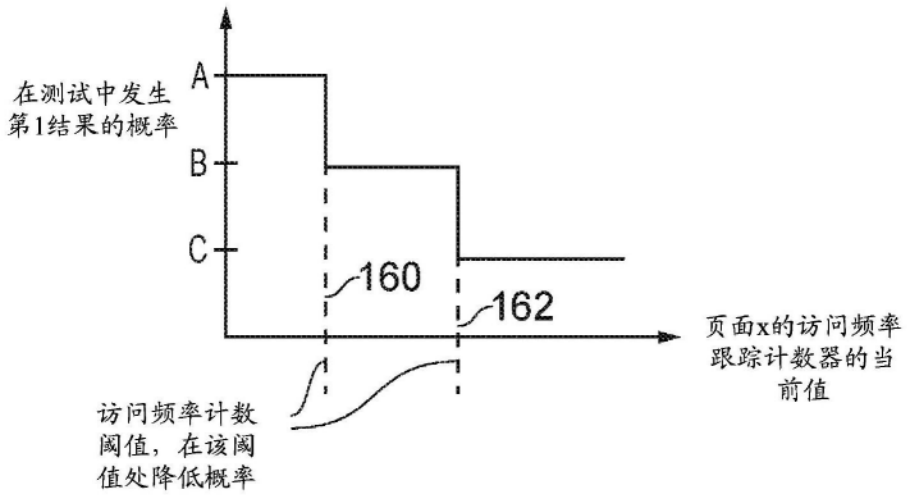

158(14)
84
82
52
V
页面表数据
访问频率跟踪指示器
159
159
159
VA
写回事件
任选的：第1结果的概率基于
A.F.T.I而变化
60
62
测试评估计数器
CMP
预定值/阈值
更新存储器中的对应访问频率跟踪指示器
（任选的）
基于存储器的访问频率跟踪结构
182
180

图12



（例如，通过增加测试评估计数器的重置值/阈值或增加内部状态、脉冲串或随机数/伪随机数的经采样部分中的比特数）

图13