

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2016 年 11 月 24 日 (24.11.2016)



(10) 国际公布号
WO 2016/184169 A1

- (51) 国际专利分类号:
H05B 37/02 (2006.01)
- (21) 国际申请号: PCT/CN2016/073082
- (22) 国际申请日: 2016 年 2 月 1 日 (01.02.2016)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
2015102552612 2015 年 5 月 19 日 (19.05.2015) CN
- (71) 申请人: 深圳创维-RGB 电子有限公司 (SHENZHEN SKYWORTH-RGB ELECTRONIC CO., LTD) [CN/CN]; 中国广东省深圳市南山区深南大道创维大厦 A 座 13-16 楼, Guangdong 518052 (CN)。深圳创维半导体设计中心有限公司 (SHENZHEN SKYWORTH SEMICONDUCTOR DESIGN CENTER CO.LTD) [CN/CN]; 中国广东省深圳市南山区高新南一道创维大厦 15 楼 B1503 室, Guangdong 518052 (CN)。
- (72) 发明人: 孙天奇 (SUN, Tianqi); 中国广东省深圳市南山区深南大道创维大厦 A 座 13-16 楼, Guangdong 518052 (CN)。
- (74) 代理人: 深圳市君胜知识产权代理事务所 (JOHN-SON INTELLECTUAL PROPERTY AGENCY(SHENZHEN)); 中国广东省深圳市南山区麒麟路 1 号南山科技创业服务中心 308、309, Guangdong 518052 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

[见续页]

(54) Title: MULTI-CHANNEL DUAL-MODE DIGITAL CONTROL LED DRIVING CIRCUIT AND LED LAMP

(54) 发明名称: 多通道双模式数字控制 LED 驱动电路及 LED 灯

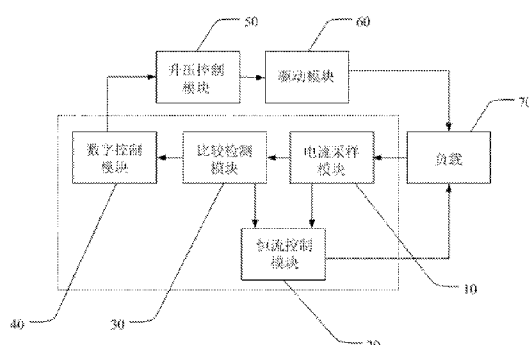


图 1

10 CURRENT SAMPLING MODULE
20 CONSTANT CURRENT CONTROL MODULE
30 COMPARISON AND DETECTION MODULE
40 DIGITAL CONTROL MODULE
50 BOOST CONTROL MODULE
60 DRIVING MODULE
70 LOAD

(57) Abstract: A multi-channel dual-mode digital control LED driving circuit and an LED lamp. The driving circuit comprises a current sampling module (10), a comparison and detection module (30), a digital control module (40) and a constant current control module (20). By means of feeding back and adjusting a voltage of a load (70) by the digital control module (40), and feeding back and adjusting a current of the load (70) in real time by the constant current control module (20), the driving circuit adjusts the load (70) in real time, so that dual-mode cooperation working is realized, and thus a response speed is greatly improved, the accuracy of an output voltage and the current of the load (70) is improved, and at the same time, the system stability is enhanced and wide universality is achieved.

(57) 摘要: 一种多通道双模式数字控制 LED 驱动电路及 LED 灯, 其中, 所述驱动电路包括电流采样模块 (10)、比较检测模块 (30)、数字控制模块 (40) 和恒流控制模块 (20)。所述驱动电路通过数字控制模块 (40) 反馈调节负载 (70) 的电压, 恒流控制模块 (20) 实时反馈调节负载 (70) 的电流, 实时对负载 (70) 进行调整, 实现了双模式配合工作, 极大提高了响应速度, 提高了输出电压和负载 (70) 电流的精度,

同时增强了系统稳定性, 具有广泛的通用性。

WO 2016/184169 A1



本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

多通道双模式数字控制 LED 驱动电路及 LED 灯

技术领域

本发明涉及 LED 领域，特别涉及一种多通道双模式数字控制 LED 驱动电路及 LED 灯。

背景技术

现代社会中，能源与环保成为人类面对的主要问题。LED 由于其高效、低耗、环保、体积小、寿命长等优点在照明领域日益受到重视。受其光学、电学特性限制，LED 必须要辅以专用恒流驱动电路才可正常工作，因此 LED 驱动系统重要性不言自明。

在集成电路系统中，现有 LED 驱动系统多数采用单一模式控制的工作方式，通常采用电压模式或峰值电流模式工作，一般为电流采样—反馈—控制电路三部分。对于其中控制电路部分，通常为模拟方式，即通过采样信号同固定电压比较来控制占空比变化，进一步控制输出电压变化的过程。此类发明的主要缺点如下：一是工作模式单一，系统稳定性一般，从电流采样到反馈控制需完全经过系统调节过程，响应速度慢；二是控制电路多为简单比较过程，精度相对比较低，导致反馈后输出电压范围偏大，另外受工艺偏差、温度、湿度等环境因素影响，也会导致控制部分精度降低；三是系统的通用性较差，通常驱动系统专用的较多，实际应用中换条件应用、增减功能等难以实现。

因而现有技术还有待改进和提高。

发明内容

鉴于上述现有技术的不足之处，本发明的目的在于提供一种多通道双模式数字控制 LED 驱动电路及 LED 灯，通过数字控制模块反馈调节负载的电压，恒流控制模块实时反馈调节负载的电流，实现了双模式工作，具有广泛的通用性。

为了达到上述目的，本发明采取了以下技术方案：

一种多通道双模式数字控制 LED 驱动电路，包括：电流采样模块、比较检测模块、数字控制模块和恒流控制模块；

所述电流采样模块将负载的电流信号转换为采样电压信号，并输出给比较检测模块和恒流控制模块；所述比较检测模块将采样电压同固定电压进行比较，根据比较结果产生高低电平信号输出至数字控制模块，同时产生一个动态变化的电压信号输出至恒流控制模块；所述数字控制模块根据比较检测模块输出的高低电平信号，对应输出上升或下降的输出信号依次给外部的升压控制模块和驱动模块，实现对负载的反馈调节；所述恒流控制模块根据采样电压，对比固定频率的锯齿波信号，实时产生占空比变化的开关信号，利用开关信号占空比变化控制其内部恒流驱动管的开关状态，实时反馈调节负载的电流。

所述的多通道双模式数字控制 LED 驱动电路中，所述比较检测模块包括：

检测单元，用于对采样电压和固定电压进行比较放大，并将放大信号输出给比较单元，固定电压与采样电压的比值越大，输出的放大信号的电压越大；

比较单元,用于在检测单元输出的放大信号大于第一阈值电压时,第一输出端输出低电平、第二输出端输出高电平,在检测单元输出的放大信号小于第二阈值电压时,第一输出端输出高电平、第二输出端输出低电平,在检测单元输出的放大信号大于第二阈值电压、且小于第一阈值电压时,第一输出端和第二输出端输出低电平;

所述检测单元的输入端连接电流采样模块的输出端,所述检测单元连接比较单元,所述比较单元的第一输出端和第二输出端连接数字控制模块。

所述的多通道双模式数字控制 LED 驱动电路中,所述数字控制模块包括:

逻辑单元,用于将比较单元的两个输出端的信号转化为八位逻辑控制信号,当比较单元的第一输出端输出低电平、第二输出端输出高电平时,八位逻辑控制信号从低到高在 256 位区间内逐位上升;当比较单元的第一输出端输出高电平、第二输出端输出低电平时,八位逻辑控制信号从高到低在 256 位区间内逐位下降;当比较单元的第一输出端输出低电平、第二输出端输出低电平时,八位逻辑控制信号保持不变;

电压控制单元,用于在八位逻辑控制信号每上升一位时,输出电压减小一个步进电压,在八位逻辑控制信号每下降一位时,输出电压增加一个步进电压;

所述逻辑单元的第一输入端连接比较单元的第一输出端,所述逻辑单元的第二输入端连接比较单元的第二输出端,所述逻辑单元通过

电压控制单元连接外部升压控制模块。

所述的多通道双模式数字控制 LED 驱动电路中，所述电压控制单元包括受八位逻辑控制信号控制的第一电流开关子单元、第二电流开关子单元、第三电流开关子单元、第四电流开关子单元、第五电流开关子单元、第六电流开关子单元、第七电流开关子单元、第八电流开关子单元、按二进制规则连接的电阻阵列和镜像电流子单元；

所述电阻阵列包括第一电阻串、第二电阻串、第三电阻串、第四电阻串、第五电阻串、第六电阻串、第七电阻串、第八电阻串、第九电阻串、第十电阻串、第十一电阻串、第十二电阻串、第十三电阻串、第十四电阻串和第十五电阻串；

所述电流开关子单元，用于根据八位逻辑控制信号中对应的逻辑控制信号，输出第一镜像电流给电阻阵列；

所述镜像电流子单元，用于输出第二镜像电流给电阻阵列；

外部供电端通过第一电流开关子单元连接第一电阻串的一端和第九电阻串的一端，所述第一电阻串的另一端接地；外部供电端通过第二电流开关子单元连接第九电阻串的另一端、第二电阻串的一端和第十电阻串的一端，所述第二电阻串的另一端接地；外部供电端通过第三电流开关子单元连接第十电阻串的另一端、第三电阻串的一端和第十一电阻串的一端，所述第三电阻串的另一端接地；外部供电端通过第四电流开关子单元连接第十一电阻串的另一端、第四电阻串的一端和第十二电阻串的一端，所述第四电阻串的另一端接地；外部供电端通过第五电流开关子单元连接第十二电阻串的另一端、第五电阻串

的一端和第十三电阻串的一端,所述第五电阻串的另一端接地;外部供电端通过第六电流开关子单元连接第十三电阻串的另一端、第六电阻串的一端和第十四电阻串的一端,所述第六电阻串的另一端接地;外部供电端通过第七电流开关子单元连接第十四电阻串的另一端、第七电阻串的一端和第十五电阻串的一端,所述第七电阻串的另一端接地;外部供电端通过第八电流开关子单元和镜像电流子单元连接第十五电阻串的另一端和第八电阻串的一端,所述第八电阻串的另一端接地;所述第八电阻串的一端为电压控制单元的输出端、连接外部升压控制模块。

所述的多通道双模式数字控制 LED 驱动电路中,所述电流采样模块包括第一电阻、第二电阻、第一 MOS 管和第二 MOS 管;所述第一电阻的一端连接负载,所述第一电阻的另一端连接第一 MOS 管的漏极,所述第一 MOS 管的源极通过第二电阻连接第二 MOS 管的漏极,所述第二 MOS 管的漏极为电流采样模块的输出端,所述第二 MOS 管的栅极和源极接地。

所述的多通道双模式数字控制 LED 驱动电路中,所述检测单元包括第一运算放大器、第一电容、第二电容、第三电容、第三电阻、第四电阻、第三 MOS 管、第四 MOS 管、第五 MOS 管和第六 MOS 管;所述第一运算放大器的反相输入端为检测单元的输入端、连接第二 MOS 管的漏极,所述第一运算放大器的正相输入端连接固定电压提供端,所述第一运算放大器的输出端连接第一电容的一端、第三 MOS 管的漏极、第二电容的一端和第四 MOS 管的栅极,所述第一电

容的另一端通过第三电阻连接第三 MOS 管的源极、第五 MOS 管的漏极、第二电容的另一端、第四 MOS 管的源极和第六 MOS 管的漏极，所述第三 MOS 管的栅极连接使能信号，所述第五 MOS 管的漏极还连接第一运算放大器的反相输入端，所述第五 MOS 管的源极连接第一运算放大器的正相输入端、还通过第三电容接地，所述第五 MOS 管的栅极连接 PWM 反相信号提供端；所述第四 MOS 管的漏极通过第四电阻连接外部供电端，所述第四 MOS 管的源极为检测单元的输出端、连接比较单元的输入端和恒流控制模块；所述第六 MOS 管的源极接地。

所述的多通道双模式数字控制 LED 驱动电路中，所述比较单元包括第一比较器、第二比较器、第一缓冲器和第二缓冲器；所述第一比较器的正相输入端连接第一阈值电压提供端，所述第一比较器的反相输入端和第二比较器的正相输入端连接第四 MOS 管的源极，所述第二比较器的反相输入端连接第二阈值电压提供端；所述第一比较器的输出端连接第一缓冲器的输入端，所述第一缓冲器的输出端为比较单元的第一输出端，所述第二比较器的输出端连接第二缓冲器的输入端，所述第二缓冲器的输出端为比较单元的第二输出端。

所述的多通道双模式数字控制 LED 驱动电路中，所述第一电流开关子单元、第二电流开关子单元、第三电流开关子单元、第四电流开关子单元、第五电流开关子单元、第六电流开关子单元、第七电流开关子单元和第八电流开关子单元均相同；每个电流开关子单元均包括两个 PMOS 管和一个开关管；两个 PMOS 管为共源共栅偏置电流

源结构：一个 PMOS 管的源极连接外部供电端、漏极连接另一个 PMOS 管的源极，另一个 PMOS 管的漏极连接开关管的源极；开关管的栅极对应连接逻辑单元的输出端，开关管的漏极为电流开关子单元的输出端、通过电阻串接地。

所述的多通道双模式数字控制 LED 驱动电路中，所述恒流控制模块包括第三比较器和第二运算放大器，所述第三比较器的正相输入端连接检测单元的输出端，第三比较器的反相输入端连接 LED 驱动系统内部固有的低频锯齿波信号提供端，所述第三比较器的输出端连接第二运算放大器的电源负端，所述第二运算放大器的电源正端连接外部供电端 VCC；所述第二运算放大器的正向输入端连接高电压信号提供端，所述第二运算放大器的反向输入端连接采样模块的输出端，所述第二运算放大器的输出端连接负载。

一种 LED 灯，包括如上所述的多通道双模式数字控制 LED 驱动电路。

相较于现有技术，本发明提供的多通道双模式数字控制 LED 驱动电路及 LED 灯，通过数字控制模块反馈调节负载的电压，恒流控制模块实时反馈调节负载的电流，实时对负载变化进行调整，实现了双模式配合工作，极大提高了响应速度，提高了输出电压和负载电流的精度，同时兼顾增强了系统稳定性，具有广泛的通用性。

附图说明

图 1 为本发明提供的多通道双模式数字控制 LED 驱动电路的结构框图；

图 2 为本发明提供的多通道双模式数字控制 LED 驱动电路中，
电流采样模块和比较检测模块的电路图；

图 3 为本发明提供的多通道双模式数字控制 LED 驱动电路中，
逻辑单元的电路图；

图 4 为本发明提供的多通道双模式数字控制 LED 驱动电路中，
电压控制单元的电路图；

图 5 为本发明提供的多通道双模式数字控制 LED 驱动电路中，
恒流控制模块的电路图；

图 6 为采用本发明提供的多通道双模式数字控制 LED 驱动电路
的 LED 恒流驱动系统的电路图。

具体实施方式

本发明提供一种多通道双模式数字控制 LED 驱动电路及 LED 灯，
通过数字控制模块和恒流控制模块实现了双模式配合工作，提高了输
出电压和负载电流的精度。

为使本发明的目的、技术方案及效果更加清楚、明确，以下参照
附图并举实施例对本发明进一步详细说明。应当理解，此处所描述的
具体实施例仅用以解释本发明，并不用于限定本发明。

请参阅图 1，本发明提供的多通道双模式数字控制 LED 驱动电
路，包括：电流采样模块 10、比较检测模块 30、数字控制模块 40 和
恒流控制模块 20。

所述电流采样模块 10 将负载 70 的电流信号转换为采样电压信号，
并输出给比较检测模块 30 和恒流控制模块 40；所述比较检测模块 30

将采样电压同固定电压进行比较,根据比较结果产生高低电平信号输出至数字控制模块 40,同时产生一个动态变化的电压信号输出至恒流控制模块 20;所述数字控制模块 40 根据比较检测模块 30 输出的高低电平信号,对应输出上升或下降的输出信号依次给外部的升压控制模块 50 和驱动模块 60,实现对负载的反馈调节;所述恒流控制模块 20 根据采样电压,对比固定频率的锯齿波信号,实时产生占空比变化的开关信号,利用开关信号占空比变化控制其内部恒流驱动管的开关状态,从而实时反馈调节负载的电流。

所述外部升压控制模块 50 用于对数字控制模块 40 输出的信号进行升压控制,并控制驱动模块 60 对负载 70 进行驱动和调节。

由此可知,本发明提供的多通道双模式数字控制 LED 驱动电路通过数字控制模块反馈调节负载的电压,恒流控制模块实时反馈调节负载的电流,实时对负载变化进行调整,实现了双模式配合工作,极大提高了响应速度,提高了输出电压和负载电流的精度,同时兼顾增强了系统稳定性,具有广泛的通用性。

进一步的,请参阅图 2,所述电流采样模块 10 包括第一电阻 R1、第二电阻 R2、第一 MOS 管 Q1 和第二 MOS 管 Q2;所述第一电阻 R1 的一端连接负载 70,所述第一电阻 R1 的另一端连接第一 MOS 管 Q1 的漏极,所述第一 MOS 管 Q1 的源极通过第二电阻 R2 连接第二 MOS 管 Q2 的漏极,所述第二 MOS 管 Q2 的漏极为电流采样模块 10 的输出端、输出采样电压 VN,所述第二 MOS 管 Q2 的栅极和源极接地。所述第一 MOS 管 Q1 和第二 MOS 管 Q2 为 NMOS 管。所述第

一 MOS 管 Q1 的栅极连接 PWM 信号提供端, 接收 PWM 信号, 当不需要调光时, 第一 MOS 管 Q1 的栅极接收高电平信号使第一 MOS 管 Q1 处于常通状态。

所述电流采样模块 10 为平衡式采样结构, 可有效的节省 PCB 板面积。第二电阻 R2 与第一电阻 R1 为大比例结构, 其比例根据外部采样电流大小决定, 一般外部电流是毫安 (mA) 级至百毫安 (mA) 级, 第一电阻 R1 和第二电阻 R2 的电流一般为微安 (μ A) 级, 故第二电阻 R2 与第一电阻 R1 阻值的比例在几 K: 1 至几百 K: 1 之间, 优选的, 其比例为 10000:1。即, 第二电阻 R2 的阻值比第一电阻 R1 的阻值大得多, 如此可以降低对采样信号的干扰。第一 MOS 管 Q1 为 PWM 信号开关管, LED 驱动系统可根据需要加入 PWM 调光功能, PWM 信号由第一 MOS 管 Q1 的栅极输入, 如果将第一 MOS 管 Q1 的栅极信号设置为高电平则相当于取消了 PWM 调光功能, 即, 通过第一 MOS 管 Q1 可对 LED 进行调光。

所述比较检测模块 30 包括检测单元 310 和比较单元 320。

所述检测单元 310, 用于对采样电压 VN 和固定电压 VP 进行比较放大, 并将放大信号输出给比较单元 320, 固定电压 VP 与采样电压 VN 的比值越大, 输出的放大信号的电压越大。本发明提供的多通道双模式数字控制 LED 驱动电路可以通过调整所述固定电压 VP 的大小, 实现模拟调光的功能, 即, 调节固定电压 VP 的大小, 可控制负载电流值的范围, 实现模拟调光。

比较单元 320, 用于在检测单元 310 输出的放大信号 Vo 大于第

一阈值电压 V_L 时,第一输出端输出低电平、第二输出端输出高电平,在检测单元 310 输出的放大信号 V_o 小于第二阈值电压 V_H 时,第一输出端输出高电平、第二输出端输出低电平,在检测单元 310 输出的放大信号 V_o 大于第二阈值电压 V_H 、且小于第一阈值电压 V_L 时,第一输出端和第二输出端输出低电平。所述比较单元 320

所述检测单元 310 的输入端连接电流采样模块 10 的输出端,所述检测单元 310 连接比较单元 320,所述比较单元 320 的第一输出端 1 和第二输出端 2 连接数字控制模块 40。

具体的,所述检测单元 310 包括第一运算放大器 U1、第一电容 C1、第二电容 C2、第三电容 C3、第三电阻 R3、第四电阻 R4、第三 MOS 管 Q3、第四 MOS 管 Q4、第五 MOS 管 Q5 和第六 MOS 管 Q6;所述第一运算放大器 U1 的反相输入端为检测单元 310 的输入端、连接第二 MOS 管 Q2 的漏极,所述第一运算放大器 U1 的正相输入端连接固定电压提供端,所述第一运算放大器 U1 的输出端连接第一电容 C1 的一端、第三 MOS 管 Q3 的漏极、第二电容 C2 的一端和第四 MOS 管 Q4 的栅极,所述第一电容 C1 的另一端通过第三电阻 R3 连接第三 MOS 管 Q3 的源极、第五 MOS 管 Q5 的漏极、第二电容 C2 的另一端、第四 MOS 管 Q4 的源极和第六 MOS 管 Q6 的漏极,所述第三 MOS 管 Q3 的栅极连接使能信号 EN,所述第五 MOS 管 Q5 的漏极还连接第一运算放大器 U1 的反相输入端,所述第五 MOS 管 Q5 的源极连接第一运算放大器 U1 的正相输入端、还通过第三电容 C3 接地,所述第五 MOS 管 Q5 的栅极连接 PWM 反相信号提供端;所述第四

MOS 管 Q4 的漏极通过第四电阻 R4 连接外部供电端 VCC, 所述第四 MOS 管 Q4 的源极为检测单元 310 的输出端、连接比较单元 320 的输入端和恒流控制模块 20; 所述第六 MOS 管 Q6 的源极接地。所述第三 MOS 管 Q3、第四 MOS 管 Q4、第五 MOS 管 Q5 和第六 MOS 管 Q6 为 NMOS 管。

所述固定电压 VP 由 LED 驱动系统设置, 不需要调光时, 可由系统内的低压差线性稳压器提供, 当然, 需要调光时, 只需改变固定电压 VP 的大小即可。第一运算放大器 U1、第四电阻 R4、第四 MOS 管 Q4 和第六 MOS 管 Q6 组成两级运放结构。第一运算放大器 U1 为两级运放的第一级; 第四电阻 R4、第四 MOS 管 Q4 和第六 MOS 管 Q6 作为两级运放的第二级。第一电容 C1、第二电容 C2 和第三电阻 R3 均作此两级运放的米勒补偿, 加入补偿的好处是使运放在高频时性能更加稳定。第五 MOS 管 Q5 的栅极输入为 PWM 信号的反相信号 PWM_inv, 第五 MOS 管 Q5 的漏极和源极分别连接第一运算放大器 U1 的正相输入端和反相输入端, 由于电路预留 PWM 调光功能, 因此此处作用是当 PWM 调光信号关闭时, 第五 MOS 管 Q5 导通, 迫使固定电压 VP 与采样电压 VN 接近, 防止 PWM 信号快速开关给输出信号带来信号扰动。两级运放的输出为第四 MOS 管 Q4, 第二级为源跟随器结构, 因此输出信号 Vo 为电压信号, 电压大小根据固定电压 VP/采样电压 VN 的大小来决定。

所述比较单元 320 包括第一比较器 U2、第二比较器 U3、第一缓冲器 U4 和第二缓冲器 U5; 所述第一比较器 U2 的正相输入端连接第

一阈值电压提供端，所述第一比较器 U2 的反相输入端和第二比较器 U3 的正相输入端连接第四 MOS 管 Q4 的源极，所述第二比较器 U3 的反相输入端连接第二阈值电压提供端；所述第一比较器 U2 的输出端连接第一缓冲器 U4 的输入端，所述第一缓冲器 U4 的输出端为比较单元 320 的第一输出端 1、连接数字控制模块 40，所述第二比较器 U3 的输出端连接第二缓冲器 U5 的输入端，所述第二缓冲器 U5 的输出端为比较单元 320 的第二输出端 2、连接数字控制模块 40。

经过所述第一比较器 U2 和第二比较器 U3 比较后的信号各自经一级缓冲再经逻辑综合产生高低电平信号，输出至数字控制模块 40。

由于检测单元 310 的输出信号 V_o 为电压信号，故设置第二阈值电压 V_H 、第一阈值电压 V_L 为高低窗口阈值电压 ($V_H > V_L$)，当固定电压 $V_P >$ 采样电压 V_N 时，输出电压 $V_o >$ 第二阈值电压 V_H ，故比较单元 320 的第一输出端 1 输出低电平，第二输出端 2 输出高电平。当固定电压 $V_P <$ 采样电压 V_N 时，输出电压 $V_o <$ 第一阈值电压 V_L ，故比较单元 320 的第一输出端 1 输出高电平，第二输出端 2 输出低电平。若 V_P 接近或等于 V_N ，根据共模分析，此时 $V_L < V_o < V_H$ ，故比较单元 320 的第一输出端 1 和第二输出端 2 均输出低电平。由此可见，比较单元 320 的第一输出端 1 和第二输出端 2 的输出由 V_P 和 V_N 的关系来决定，第一输出端 1 和第二输出端 2 输出的信号同时会作为数字控制模块 40 的控制源信号。比较单元 320 的第一输出端 1 和第二输出端 2 输出的信号同 V_P/V_N 的关系可归纳为下表：

VP与VN关系	第一输出端1	第二输出端2
---------	--------	--------

$VP > VN$	0	1
$VP < VN$	1	0
$VP = VN$	0	0

所述数字控制模块 40 包括:

逻辑单元 410, 用于将比较单元 320 的两个输出端的信号转化为八位逻辑控制信号, 当比较单元 320 的第一输出端 1 输出低电平、第二输出端 2 输出高电平时, 八位逻辑控制信号从低到高在 256 位区间内逐位上升; 当比较单元 320 的第一输出端 1 输出高电平、第二输出端 2 输出低电平时, 八位逻辑控制信号从高到低在 256 位区间内逐位下降; 当比较单元 320 的第一输出端 1 输出低电平、第二输出端 2 输出低电平时, 八位逻辑控制信号保持不变。所述逻辑单元 410 包括八个输出端, 其输出的八个信号为 Z1~Z8, 每个输出端输出高电平或低电平, 即, 逻辑单元 410 的八个输出端输出的信号 Z1~Z8 构成了八位逻辑控制信号。八位逻辑控制信号由二进制表示, 可组成 256 个不同的二进制数。所述逻辑单元 410 包括八个逻辑子单元 LOGIC, 所述逻辑子单元 LOGIC 的作用是将逻辑单元 410 两个输入端输入的信号进行逻辑综合, 将输入信号综合为对应的八位逻辑控制信号, 其内部结构由 D 触发器, RS 锁存器等数字单元构成。

电压控制单元, 用于在八位逻辑控制信号每上升一位时, 输出电压减小一个步进电压 V_{step} , 在八位逻辑控制信号每下降一位时, 输出电压增加一个步进电压 V_{step} 。

所述逻辑单元 410 的第一输入端 1' 连接比较单元 320 的第一输出端 1, 所述逻辑单元 410 的第二输入端 2' 连接比较单元 320 的第二输

出端 2, 所述逻辑单元 410 通过电压控制单元连接外部升压控制模块。

由此可知, 根据比较单元 320 输出的信号, 在逻辑单元 410 和电压控制单元的共同作用下, 可对负载 70 的电压进行调节, 而且调节的范围分为 256 个区间, 使得对负载 70 的调节变得极为精确和平稳。

请参阅图 4, 所述电压控制单元包括受八位逻辑控制信号控制的第一电流开关子单元 421、第二电流开关子单元 422、第三电流开关子单元 423、第四电流开关子单元 424、第五电流开关子单元 425、第六电流开关子单元 426、第七电流开关子单元 427、第八电流开关子单元 428、按二进制规则连接的电阻阵列和镜像电流子单元 429。

所述电阻阵列包括第一电阻串 430、第二电阻串 431、第三电阻串 432、第四电阻串 433、第五电阻串 434、第六电阻串 435、第七电阻串 436、第八电阻串 437、第九电阻串 438、第十电阻串 439、第十一电阻串 440、第十二电阻串 441、第十三电阻串 442、第十四电阻串 443 和第十五电阻串 444;

所述电流开关子单元, 用于根据八位逻辑控制信号中对应的逻辑控制信号, 输出第一镜像电流 I1 给电阻阵列。

所述镜像电流子单元 429, 用于输出第二镜像电流 I2 给电阻阵列。

外部供电端 VCC 通过第一电流开关子单元 421 连接第一电阻串 430 的一端和第九电阻串 438 的一端, 所述第一电阻串 430 的另一端接地; 外部供电端 VCC 通过第二电流开关子单元 422 连接第九电阻串 438 的另一端、第二电阻串 431 的一端和第十电阻串 439 的一端, 所述第二电阻串 431 的另一端接地; 外部供电端 VCC 通过第三电流

开关子单元 423 连接第十电阻串 439 的另一端、第三电阻串 432 的一端和第十一电阻串 440 的一端, 所述第三电阻串 432 的另一端接地; 外部供电端 VCC 通过第四电流开关子单元 424 连接第十一电阻串 440 的另一端、第四电阻串 433 的一端和第十二电阻串 441 的一端, 所述第四电阻串 433 的另一端接地; 外部供电端 VCC 通过第五电流开关子单元 425 连接第十二电阻串 441 的另一端、第五电阻串 434 的一端和第十三电阻串 442 的一端, 所述第五电阻串 434 的另一端接地; 外部供电端 VCC 通过第六电流开关子单元 426 连接第十三电阻串 442 的另一端、第六电阻串 435 的一端和第十四电阻串 443 的一端, 所述第六电阻串 435 的另一端接地; 外部供电端 VCC 通过第七电流开关子单元 427 连接第十四电阻串 443 的另一端、第七电阻串 436 的一端和第十五电阻串 444 的一端, 所述第七电阻串 436 的另一端接地; 外部供电端 VCC 通过第八电流开关子单元 428 和镜像电流子单元 429 连接第十五电阻串 444 的另一端和第八电阻串 437 的一端, 所述第八电阻串 437 的另一端接地; 所述第八电阻串 437 的一端为电压控制单元的输出端、连接外部升压控制模块 50。

其中, 所述第一电流开关子单元 421、第二电流开关子单元 422、第三电流开关子单元 423、第四电流开关子单元 424、第五电流开关子单元 425、第六电流开关子单元 426、第七电流开关子单元 427、第八电流开关子单元 428 均相同且与第一电阻串 430、第二电阻串 431、第三电阻串 432、第四电阻串 433、第五电阻串 434、第六电阻串 435、第七电阻串 436、第八电阻串 437 对应; 每个电流开关子单元均包括

两个 PMOS 管和一个开关管；两个 PMOS 管为共源共栅偏置电流源结构，一个 PMOS 管的源极连接外部供电端、漏极连接另一个 PMOS 管的源极，另一个 PMOS 管的漏极连接开关管的源极，开关管的栅极对应连接逻辑单元的输出端，开关管的漏极为电流开关子单元的输出端、通过对应的电阻串接地。八个电流开关子单元中的开关管的栅极对应与逻辑单元 410 八个输出端中的一个连接，即，八位逻辑控制信号控制八个电流开关子单元的通断，从而改变电压控制单元的输出电压。

所述镜像电流子单元 429 包括第七 MOS 管 Q7 和第八 MOS 管 Q8。所述第七 MOS 管 Q7 和第八 MOS 管 Q8 为 PMOS 管，处于常通状态。

所述电阻阵列的电阻均相同，其中，第一电阻串 430、第九电阻串 438、第十电阻串 439、第十一电阻串 440、第十二电阻串 441、第十三电阻串 442、第十四电阻串 443 和第十五电阻串 444 包括两个串联的电阻，第二电阻串 431、第三电阻串 432、第四电阻串 433、第五电阻串 434、第六电阻串 435、第七电阻串 436 和第八电阻串 437 包括四个串联的电阻。

八位逻辑控制信号由逻辑单元 410 产生，比较单元 320 的第一输出端 1 和第二输出端 2 的输出信号可控制逻辑单元 410 产生八位逻辑控制信号的状态，进而控制数字控制模块 40 输出电压 VREF 的上升和下降，且此过程实时可逆。

电流开关子单元的和其对应的电阻串组成单通道通路，其中，电

流开关子单元的两个 PMOS 管为共源共栅偏置电流源结构，主要作用是将外部电流镜像为本通道电流 I_1 ，开关管则可以根据对应的八位逻辑控制信号中的一位的高低来确定是否导通。镜像电流子单元 429 为常通的通路，此路镜像的电流为 I_2 ，可通过设置第七 MOS 管 Q7/ 第八 MOS 管 Q8 同电流开关子单元中的两个 PMOS 管的宽长比的比例来设置 I_2 电流的大小。

当八位逻辑控制信号（Z1-Z8）皆为高电平时，所有通路均不导通，只有镜像电流子单元 429 的通路导通。由于电阻按照二进制规则设计，故数字控制模块 40 输出电压 VREF 可由镜像电流 I_2 乘以电阻阵列的总阻值计算得出。以图 4 中第八电流开关子单元 428 控制的 Y1 和 Y2 支路为例，Y1 支路的电压为 $\frac{I_2}{2^1} \times 4R$ ，Y2 支路的电压为 $\frac{I_2}{2^2} \times 4R + \frac{I_2}{2^1} \times 2R$ ，其中 $\frac{I_2}{2^2} \times 4R$ 为第七电阻串上的电压值，而 $\frac{I_2}{2^1} \times 2R$ 为第十五电阻串上的电压值。同理可得出其他七个电流开关子单元控制的支路的电压，即，数字控制模块 40 输出电压为 $VREF = \frac{I_2}{2^7} \times 4R + \frac{I_2}{2^6} \times 2R + \frac{I_2}{2^5} \times 2R + \dots + \frac{I_2}{2^1} \times 2R$ 。由于八个电流开关子单元均断开，无第一镜像电流 I_1 ，故所有电阻上的电流均由第二镜像电流 I_2 提供，此时 VREF 最小为 Vmin。当八位逻辑控制信号（Z1-Z8）按八位二进制规则出现高低电平信号时，当有电流开关子单元导通时，即第一镜像电流 I_1 按照对应的二进制规则叠加在对应的通道上，该通道上电阻上电流随之增加，故 VREF 也将随之增加。Z1-Z8 每变化一位，VREF 按 Vstep 步进一位，Vstep 的值由第一镜像电流 I_1 和电

阻阵列中的电阻 R 的绝对值大小确定, 第一镜像电流 I_1 和电阻阵列中的电阻 R 绝对值越大则 V_{step} 越大, 反之越小, 可以根据具体应用设置。当 $Z1-Z8$ 全部为低电平时, 8 个电流开关子单元均导通, 八通道的第一镜像电流 I_1 均叠加进来, 此时 V_{REF} 最大为 V_{max} 。 V_{REF} 的范围由第一镜像电流 I_1 、第二镜像电流 I_2 和电阻阵列中的电阻 R 三个因素决定, 实际应用中可根据需要做调整。

上段原理分析可以看到, 八位逻辑控制信号控制第一镜像电流 I_1 的叠加, 从而影响 V_{REF} 变化量。8 个电流开关子单元的各个 PMOS 管的宽长比均设计相等, 故各通道上的第一镜像电流 I_1 趋于一致, 所有电阻 R 均采用等比例设计, 所有 PMOS 管和电阻 R 均严格匹配摆放, 目的是使各通道变化趋势相同, 该技术的优势是可以很大程度上降低工艺偏差、温度、湿度、应力等因素带来的影响。

下表列出 V_{REF} 随 $Z1-Z8$ 信号变化的结果:

八位逻辑控制信号	Z1	Z2	Z3	Z4	Z5	Z6	Z7	Z8	V_{REF}
00000000	低	低	低	低	低	低	低	低	V_{max}
00000001	高	低	低	低	低	低	低	低	$V_{max}-V_{step}$
00000010	低	高	低	低	低	低	低	低	$V_{max}-2V_{step}$
.....									$V_{max}-nV_{step}$
11111111	高	高	高	高	高	高	高	高	V_{min}

由此可知, 所述数字控制模块 40 的控制方式不同于传统的模拟控制方式, 特点是电压控制精确, 调节的步进电压的幅值和升降范围均可自由设定(根据 I_1 和 R 绝对值大小设定), 可有效提高控制电压

的精度，降低输出纹波。此部分控制模式采用电流开关控制电阻分压值的方法，由于电阻严格匹配和每通道电流镜像管尺寸严格匹配，故可将生产中的工艺偏差、温度、湿度等因素的影响降低很多。

请参阅图 5，所述恒流控制模块 20 包括第三比较器 U6 和第二运算放大器 U7，所述第三比较器 U6 的正相输入端连接检测单元 310 的输出端，第三比较器 U6 的反相输入端连接 LED 驱动系统内部固有的低频锯齿波信号 Vramp 提供端，所述第三比较器 U6 的输出端连接第二运算放大器 U7 的电源负端，所述第二运算放大器 U7 的电源正端连接外部供电端 VCC；所述第二运算放大器 U7 的正向输入端连接高电压信号提供端（输入 5V、4V 等电压），所述第二运算放大器 U7 的反向输入端连接采样模块 10 的输出端，所述第二运算放大器 U7 的输出端连接负载 70。

第三比较器 U6 比较采样电压 V_o 和系统内部固有的低频锯齿波信号 Vramp 后，产生占空比可调的方波输出信号，其中占空比由 V_o 的电压大小决定。第三比较器 U6 输出的信号控制第二运算放大器 U7，第二运算放大器 U7 的工作状态设计为全通状态，即第二运算放大器 U7 的正相输入端输入为高电压信号（例如 5V、4V 等），反相输入端输入采样电压信号 V_N ，其中，采样电压信号 V_N 一般远远小于高电压信号，故第二运算放大器 U7 的输出端输出的信号 V_{led} 始终为高电平状态，恒流控制模块 20 通过第三比较器 U6 产生的占空比可调的方波信号控制输出信号 V_{led} ，从而控制 V_{led} 的占空比，利用占空比变化实现输出电流平均值的变化，达到控制负载电流的目的。

所述恒流控制模块 20 通过对采样电压信号与锯齿波进行对比，直接反馈至负载电流参与调节，实质是系统中的前馈环路，此种工作模式即双模式中的其一，由于不经过系统大环路反馈，故极大的提高了系统的响应速度。

综上所述，本发明提供的多通道双模式数字控制 LED 驱动电路，具有以下有益效果：

1. 本发明采用双模式控制，整体大环路反馈采用峰值电流模式工作，小环路恒流控制部分加入前馈控制实时调节负载电流占空比，实时对负载变化进行调整，极大提高了响应速度；

2. 本发明实现了八位数字式控制系统调节输出电压，提高输出电压精度，降低纹波，独特的电流控制电路可有效降低工艺偏差、温度等因素对系统的影响；

3. 本发明多处电路预留可调节功能，通道数、PWM 调光功能、数字调节步进电压大小、数字控制部分窗口电压大小等，实际应用中可根据需求设置，丰富了应用的灵活性。

图 6 为采用本发明提供的多通道双模式数字控制 LED 驱动电路的 LED 恒流驱动系统。外围功率驱动管 Q、电感 L1、续流二极管 D1，充电电容 C1 组成经典升压结构，系统的负载是 n 串 LED 灯条（虚线表示省略的 LED 发光二极管），NMOS 管 NM51/NM52.....NM5n 为 n 串 LED 灯条的驱动管，R1'/R2'.....Rn' 为对应的 n 个采样电阻，下面仅以 NMOS 管 NM51 所在通路为例叙述系统工作过程：Isen1 是负载电流采样信号，实时对负载电流进行采样，

此信号输入至电流采样模块，大环路工作如下：采样信号经过比较检测模块后输出数字控制信号，该控制信号决定数字控制模块中的电压升降，后经外部升压控制模块和驱动模块，将采样得来的电流信号变化体现为驱动模块至驱动管的方波信号占空比变化，经过经典升压结构后，可以随时改变输出电压 V_{OUT} ，当 I_{sen1} 未达到设定值时， V_{OUT} 持续上升，当系统稳定时， V_{OUT} 处于动态平衡状态。小环路工作如下：负载电流采样信号传输至恒流控制模块，同系统内部固定频率的锯齿波信号比较，电流信号的变化会导致输出占空比的变化，此经调制后的信号再反馈至驱动管的栅极 $K1/K2.....Z_n$ ，起到前馈的作用，提高了系统响应速度。

整个实施例中，虚线框部分为本发明提供的多通道双模式数字控制 LED 驱动电路，外围电路可根据实际应用增减通道数，另外对于 PWM 调光、模拟调光、数字控制模块调节精度等指标，也可根据需求增减，应用范围较广。本发明提供的多通道双模式数字控制 LED 驱动电路还适用于任何 LED 驱动的电子系统及恒流驱动系统。

基于上一实施例中的多通道双模式数字控制 LED 驱动电路，发明还提供一种 LED 灯，包括如上所述的多通道双模式数字控制 LED 驱动电路。由于所述 LED 灯的工作原理和技术特征在上一实施例中已详细阐述，在此不再赘述。

可以理解的是，对本领域普通技术人员来说，可以根据本发明的技术方案及其发明构思加以等同替换或改变，而所有这些改变或替换都应属于本发明所附的权利要求的保护范围。

权 利 要 求 书

1、 一种多通道双模式数字控制 LED 驱动电路，其特征在于，包括：电流采样模块、比较检测模块、数字控制模块和恒流控制模块；

所述电流采样模块将负载的电流信号转换为采样电压信号，并输出给比较检测模块和恒流控制模块；所述比较检测模块将采样电压同固定电压进行比较，根据比较结果产生高低电平信号输出至数字控制模块，同时产生一个动态变化的电压信号输出至恒流控制模块；所述数字控制模块根据比较检测模块输出的高低电平信号，对应输出上升或下降的输出信号依次给外部的升压控制模块和驱动模块，实现对负载的反馈调节；所述恒流控制模块根据采样电压，对比固定频率的锯齿波信号，实时产生占空比变化的开关信号，利用开关信号占空比变化控制其内部恒流驱动管的开关状态，实时反馈调节负载的电流。

2、 根据权利要求 1 所述的多通道双模式数字控制 LED 驱动电路，其特征在于，所述比较检测模块包括：

检测单元，用于对采样电压和固定电压进行比较放大，并将放大信号输出给比较单元，固定电压与采样电压的比值越大，输出的放大信号的电压越大；

比较单元，用于在检测单元输出的放大信号大于第一阈值电压时，第一输出端输出低电平、第二输出端输出高电平，在检测单元输出的放大信号小于第二阈值电压时，第一输出端输出高电平、第二输出端输出低电平，在检测单元输出的放大信号大于第二阈值电压、且小于第一阈值电压时，第一输出端和第二输出端输出低电平；

所述检测单元的输入端连接电流采样模块的输出端,所述检测单元连接比较单元,所述比较单元的第一输出端和第二输出端连接数字控制模块。

3、 根据权利要求2所述的多通道双模式数字控制LED驱动电路,其特征在于,所述数字控制模块包括:

逻辑单元,用于将比较单元的两个输出端的信号转化为八位逻辑控制信号,当比较单元的第一输出端输出低电平、第二输出端输出高电平时,八位逻辑控制信号从低到高在256位区间内逐位上升;当比较单元的第一输出端输出高电平、第二输出端输出低电平时,八位逻辑控制信号从高到低在256位区间内逐位下降;当比较单元的第一输出端输出低电平、第二输出端输出低电平时,八位逻辑控制信号保持不变;

电压控制单元,用于在八位逻辑控制信号每上升一位时,输出电压减小一个步进电压,在八位逻辑控制信号每下降一位时,输出电压增加一个步进电压;

所述逻辑单元的第一输入端连接比较单元的第一输出端,所述逻辑单元的第二输入端连接比较单元的第二输出端,所述逻辑单元通过电压控制单元连接外部升压控制模块。

4、 根据权利要求3所述的多通道双模式数字控制LED驱动电路,其特征在于,所述电压控制单元包括受八位逻辑控制信号控制的第一电流开关子单元、第二电流开关子单元、第三电流开关子单元、第四电流开关子单元、第五电流开关子单元、第六电流开关子单元、

第七电流开关子单元、第八电流开关子单元、按二进制规则连接的电阻阵列和镜像电流子单元；

所述电阻阵列包括第一电阻串、第二电阻串、第三电阻串、第四电阻串、第五电阻串、第六电阻串、第七电阻串、第八电阻串、第九电阻串、第十电阻串、第十一电阻串、第十二电阻串、第十三电阻串、第十四电阻串和第十五电阻串；

所述电流开关子单元，用于根据八位逻辑控制信号中对应的逻辑控制信号，输出第一镜像电流给电阻阵列；

所述镜像电流子单元，用于输出第二镜像电流给电阻阵列；

外部供电端通过第一电流开关子单元连接第一电阻串的一端和第九电阻串的一端，所述第一电阻串的另一端接地；外部供电端通过第二电流开关子单元连接第九电阻串的另一端、第二电阻串的一端和第十电阻串的一端，所述第二电阻串的另一端接地；外部供电端通过第三电流开关子单元连接第十电阻串的另一端、第三电阻串的一端和第十一电阻串的一端，所述第三电阻串的另一端接地；外部供电端通过第四电流开关子单元连接第十一电阻串的另一端、第四电阻串的一端和第十二电阻串的一端，所述第四电阻串的另一端接地；外部供电端通过第五电流开关子单元连接第十二电阻串的另一端、第五电阻串的一端和第十三电阻串的一端，所述第五电阻串的另一端接地；外部供电端通过第六电流开关子单元连接第十三电阻串的另一端、第六电阻串的一端和第十四电阻串的一端，所述第六电阻串的另一端接地；外部供电端通过第七电流开关子单元连接第十四电阻串的另一端、第

七电阻串的一端和第十五电阻串的一端,所述第七电阻串的另一端接地;外部供电端通过第八电流开关子单元和镜像电流子单元连接第十五电阻串的另一端和第八电阻串的一端,所述第八电阻串的另一端接地;所述第八电阻串的一端为电压控制单元的输出端、连接外部升压控制模块。

5、 根据权利要求4所述的多通道双模式数字控制LED驱动电路,其特征在于,所述电流采样模块包括第一电阻、第二电阻、第一MOS管和第二MOS管;所述第一电阻的一端连接负载,所述第一电阻的另一端连接第一MOS管的漏极,所述第一MOS管的源极通过第二电阻连接第二MOS管的漏极,所述第二MOS管的漏极为电流采样模块的输出端,所述第二MOS管的栅极和源极接地。

6、 根据权利要求5所述的多通道双模式数字控制LED驱动电路,其特征在于,所述检测单元包括第一运算放大器、第一电容、第二电容、第三电容、第三电阻、第四电阻、第三MOS管、第四MOS管、第五MOS管和第六MOS管;所述第一运算放大器的反相输入端为检测单元的输入端、连接第二MOS管的漏极,所述第一运算放大器的正相输入端连接固定电压提供端,所述第一运算放大器的输出端连接第一电容的一端、第三MOS管的漏极、第二电容的一端和第四MOS管的栅极,所述第一电容的另一端通过第三电阻连接第三MOS管的源极、第五MOS管的漏极、第二电容的另一端、第四MOS管的源极和第六MOS管的漏极,所述第三MOS管的栅极连接使能信号,所述第五MOS管的漏极还连接第一运算放大器的反相输入端,

所述第五 MOS 管的源极连接第一运算放大器的正相输入端、还通过第三电容接地,所述第五 MOS 管的栅极连接 PWM 反相信号提供端;所述第四 MOS 管的漏极通过第四电阻连接外部供电端,所述第四 MOS 管的源极为检测单元的输出端、连接比较单元的输入端和恒流控制模块;所述第六 MOS 管的源极接地。

7、 根据权利要求 6 所述的多通道双模式数字控制 LED 驱动电路,其特征在于,所述比较单元包括第一比较器、第二比较器、第一缓冲器和第二缓冲器;所述第一比较器的正相输入端连接第一阈值电压提供端,所述第一比较器的反相输入端和第二比较器的正相输入端连接第四 MOS 管的源极,所述第二比较器的反相输入端连接第二阈值电压提供端;所述第一比较器的输出端连接第一缓冲器的输入端,所述第一缓冲器的输出端为比较单元的第一输出端,所述第二比较器的输出端连接第二缓冲器的输入端,所述第二缓冲器的输出端为比较单元的第二输出端。

8、 根据权利要求 7 所述的多通道双模式数字控制 LED 驱动电路,其特征在于,所述第一电流开关子单元、第二电流开关子单元、第三电流开关子单元、第四电流开关子单元、第五电流开关子单元、第六电流开关子单元、第七电流开关子单元和第八电流开关子单元均相同;每个电流开关子单元均包括两个 PMOS 管和一个开关管;两个 PMOS 管为共源共栅偏置电流源结构:一个 PMOS 管的源极连接外部供电端、漏极连接另一个 PMOS 管的源极,另一个 PMOS 管的漏极连接开关管的源极;开关管的栅极对应连接逻辑单元的输出端,

开关管的漏极为电流开关子单元的输出端、通过电阻串接地。

9、 根据权利要求 8 所述的多通道双模式数字控制 LED 驱动电路，其特征在于，所述恒流控制模块包括第三比较器和第二运算放大器，所述第三比较器的正相输入端连接检测单元的输出端，第三比较器的反相输入端连接 LED 驱动系统内部固有的低频锯齿波信号提供端，所述第三比较器的输出端连接第二运算放大器的电源负端，所述第二运算放大器的电源正端连接外部供电端 VCC；所述第二运算放大器的正向输入端连接高电压信号提供端，所述第二运算放大器的反向输入端连接采样模块的输出端，所述第二运算放大器的输出端连接负载。

10、 一种 LED 灯，其特征在于，包括如权利要求 1 所述的多通道双模式数字控制 LED 驱动电路；所述多通道双模式数字控制 LED 驱动电路包括：电流采样模块、比较检测模块、数字控制模块和恒流控制模块；

所述电流采样模块将负载的电流信号转换为采样电压信号，并输出给比较检测模块和恒流控制模块；所述比较检测模块将采样电压同固定电压进行比较，根据比较结果产生高低电平信号输出至数字控制模块，同时产生一个动态变化的电压信号输出至恒流控制模块；所述数字控制模块根据比较检测模块输出的高低电平信号，对应输出上升或下降的输出信号依次给外部的升压控制模块和驱动模块，实现对负载的反馈调节；所述恒流控制模块根据采样电压，对比固定频率的锯齿波信号，实时产生占空比变化的开关信号，利用开关信号占空比变

化控制其内部恒流驱动管的开关状态，实时反馈调节负载的电流。

11、 根据权利要求 10 所述的 LED 灯，其特征在于，所述比较检测模块包括：

检测单元，用于对采样电压和固定电压进行比较放大，并将放大信号输出给比较单元，固定电压与采样电压的比值越大，输出的放大信号的电压越大；

比较单元，用于在检测单元输出的放大信号大于第一阈值电压时，第一输出端输出低电平、第二输出端输出高电平，在检测单元输出的放大信号小于第二阈值电压时，第一输出端输出高电平、第二输出端输出低电平，在检测单元输出的放大信号大于第二阈值电压、且小于第一阈值电压时，第一输出端和第二输出端输出低电平；

所述检测单元的输入端连接电流采样模块的输出端，所述检测单元连接比较单元，所述比较单元的第一输出端和第二输出端连接数字控制模块。

12、 根据权利要求 11 所述的 LED 灯，其特征在于，所述数字控制模块包括：

逻辑单元，用于将比较单元的两个输出端的信号转化为八位逻辑控制信号，当比较单元的第一输出端输出低电平、第二输出端输出高电平时，八位逻辑控制信号从低到高在 256 位区间内逐位上升；当比较单元的第一输出端输出高电平、第二输出端输出低电平时，八位逻辑控制信号从高到低在 256 位区间内逐位下降；当比较单元的第一输出端输出低电平、第二输出端输出低电平时，八位逻辑控制信号保持

不变；

电压控制单元，用于在八位逻辑控制信号每上升一位时，输出电压减小一个步进电压，在八位逻辑控制信号每下降一位时，输出电压增加一个步进电压；

所述逻辑单元的第一输入端连接比较单元的第一输出端，所述逻辑单元的第二输入端连接比较单元的第二输出端，所述逻辑单元通过电压控制单元连接外部升压控制模块。

13、根据权利要求 12 所述的 LED 灯，其特征在于，所述电压控制单元包括受八位逻辑控制信号控制的第一电流开关子单元、第二电流开关子单元、第三电流开关子单元、第四电流开关子单元、第五电流开关子单元、第六电流开关子单元、第七电流开关子单元、第八电流开关子单元、按二进制规则连接的电阻阵列和镜像电流子单元；

所述电阻阵列包括第一电阻串、第二电阻串、第三电阻串、第四电阻串、第五电阻串、第六电阻串、第七电阻串、第八电阻串、第九电阻串、第十电阻串、第十一电阻串、第十二电阻串、第十三电阻串、第十四电阻串和第十五电阻串；

所述电流开关子单元，用于根据八位逻辑控制信号中对应的逻辑控制信号，输出第一镜像电流给电阻阵列；

所述镜像电流子单元，用于输出第二镜像电流给电阻阵列；

外部供电端通过第一电流开关子单元连接第一电阻串的一端和第九电阻串的一端，所述第一电阻串的另一端接地；外部供电端通过第二电流开关子单元连接第九电阻串的另一端、第二电阻串的一端和

第十电阻串的一端,所述第二电阻串的另一端接地;外部供电端通过第三电流开关子单元连接第十电阻串的另一端、第三电阻串的一端和第十一电阻串的一端,所述第三电阻串的另一端接地;外部供电端通过第四电流开关子单元连接第十一电阻串的另一端、第四电阻串的一端和第十二电阻串的一端,所述第四电阻串的另一端接地;外部供电端通过第五电流开关子单元连接第十二电阻串的另一端、第五电阻串的一端和第十三电阻串的一端,所述第五电阻串的另一端接地;外部供电端通过第六电流开关子单元连接第十三电阻串的另一端、第六电阻串的一端和第十四电阻串的一端,所述第六电阻串的另一端接地;外部供电端通过第七电流开关子单元连接第十四电阻串的另一端、第七电阻串的一端和第十五电阻串的一端,所述第七电阻串的另一端接地;外部供电端通过第八电流开关子单元和镜像电流子单元连接第十五电阻串的另一端和第八电阻串的一端,所述第八电阻串的另一端接地;所述第八电阻串的一端为电压控制单元的输出端、连接外部升压控制模块。

14、根据权利要求 13 所述的 LED 灯,其特征在于,所述电流采样模块包括第一电阻、第二电阻、第一 MOS 管和第二 MOS 管;所述第一电阻的一端连接负载,所述第一电阻的另一端连接第一 MOS 管的漏极,所述第一 MOS 管的源极通过第二电阻连接第二 MOS 管的漏极,所述第二 MOS 管的漏极为电流采样模块的输出端,所述第二 MOS 管的栅极和源极接地。

15、根据权利要求 14 所述的 LED 灯,其特征在于,所述检测

单元包括第一运算放大器、第一电容、第二电容、第三电容、第三电阻、第四电阻、第三 MOS 管、第四 MOS 管、第五 MOS 管和第六 MOS 管；所述第一运算放大器的反相输入端为检测单元的输入端、连接第二 MOS 管的漏极，所述第一运算放大器的正相输入端连接固定电压提供端，所述第一运算放大器的输出端连接第一电容的一端、第三 MOS 管的漏极、第二电容的一端和第四 MOS 管的栅极，所述第一电容的另一端通过第三电阻连接第三 MOS 管的源极、第五 MOS 管的漏极、第二电容的另一端、第四 MOS 管的源极和第六 MOS 管的漏极，所述第三 MOS 管的栅极连接使能信号，所述第五 MOS 管的漏极还连接第一运算放大器的反相输入端，所述第五 MOS 管的源极连接第一运算放大器的正相输入端、还通过第三电容接地，所述第五 MOS 管的栅极连接 PWM 反相信号提供端；所述第四 MOS 管的漏极通过第四电阻连接外部供电端，所述第四 MOS 管的源极为检测单元的输出端、连接比较单元的输入端和恒流控制模块；所述第六 MOS 管的源极接地。

16、根据权利要求 15 所述的 LED 灯，其特征在于，所述比较单元包括第一比较器、第二比较器、第一缓冲器和第二缓冲器；所述第一比较器的正相输入端连接第一阈值电压提供端，所述第一比较器的反相输入端和第二比较器的正相输入端连接第四 MOS 管的源极，所述第二比较器的反相输入端连接第二阈值电压提供端；所述第一比较器的输出端连接第一缓冲器的输入端，所述第一缓冲器的输出端为比较单元的第一输出端，所述第二比较器的输出端连接第二缓冲器的

输入端，所述第二缓冲器的输出端为比较单元的第二输出端。

17、根据权利要求 16 所述的 LED 灯，其特征在于，所述第一电流开关子单元、第二电流开关子单元、第三电流开关子单元、第四电流开关子单元、第五电流开关子单元、第六电流开关子单元、第七电流开关子单元和第八电流开关子单元均相同；每个电流开关子单元均包括两个 PMOS 管和一个开关管；两个 PMOS 管为共源共栅偏置电流源结构：一个 PMOS 管的源极连接外部供电端、漏极连接另一个 PMOS 管的源极，另一个 PMOS 管的漏极连接开关管的源极；开关管的栅极对应连接逻辑单元的输出端，开关管的漏极为电流开关子单元的输出端、通过电阻串接地。

根据权利要求 17 所述的 LED 灯，其特征在于，所述恒流控制模块包括第三比较器和第二运算放大器，所述第三比较器的正相输入端连接检测单元的输出端，第三比较器的反相输入端连接 LED 驱动系统内部固有的低频锯齿波信号提供端，所述第三比较器的输出端连接第二运算放大器的电源负端，所述第二运算放大器的电源正端连接外部供电端 VCC；所述第二运算放大器的正向输入端连接高电压信号提供端，所述第二运算放大器的反向输入端连接采样模块的输出端，所述第二运算放大器的输出端连接负载。

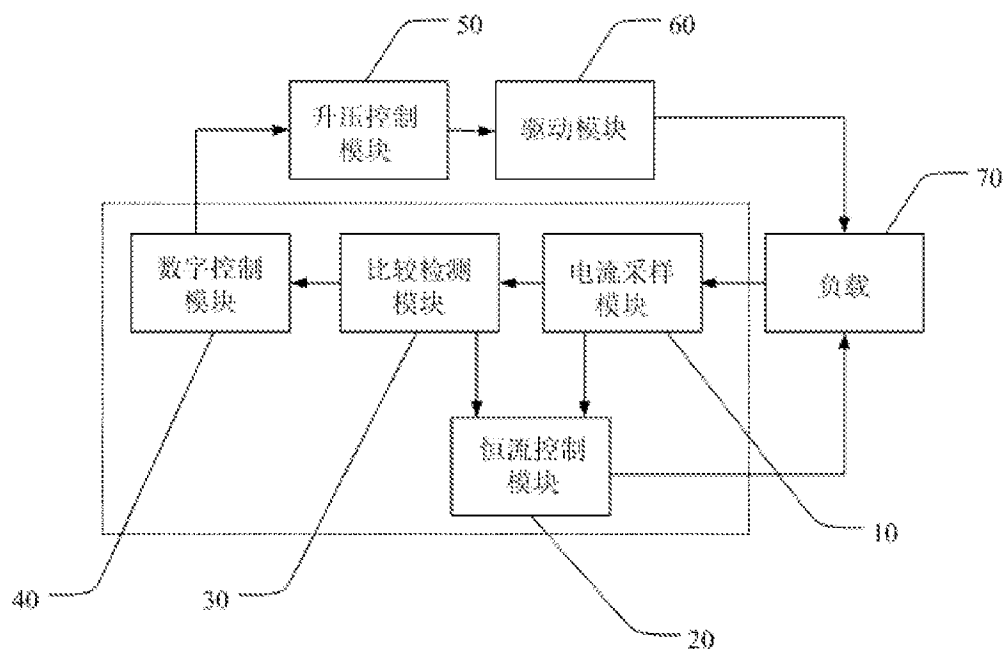


图 1

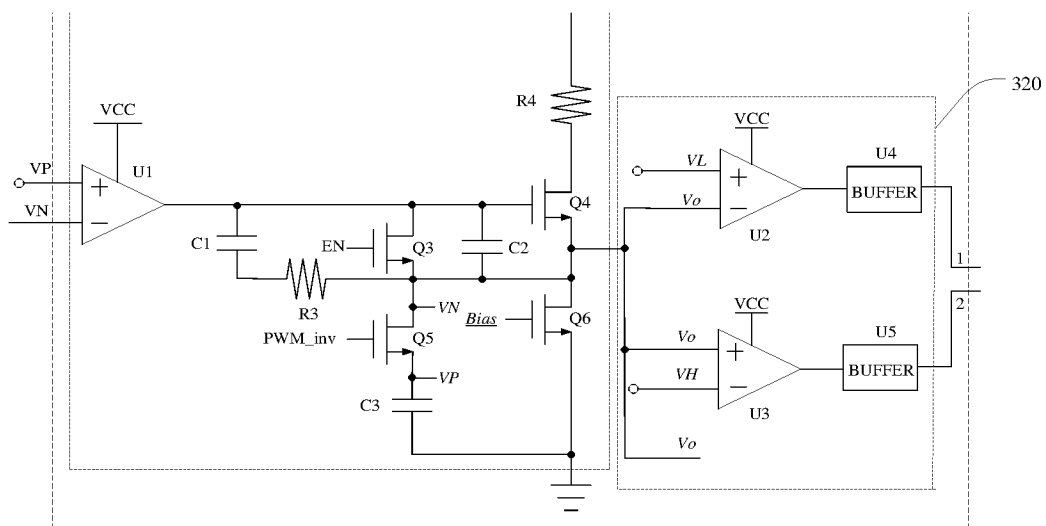


图 2

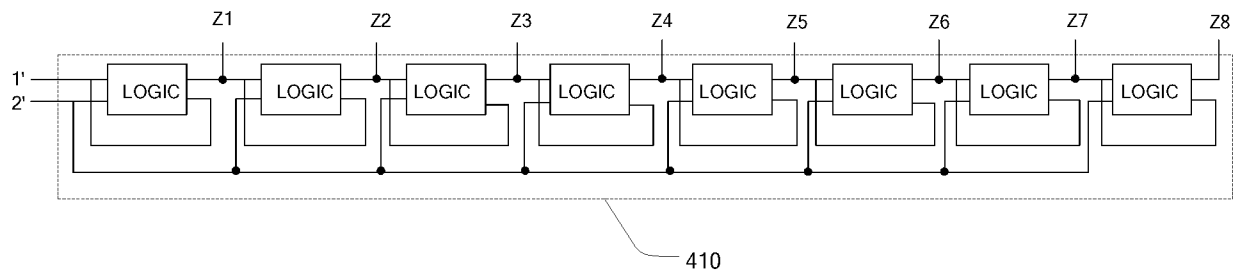


图 3

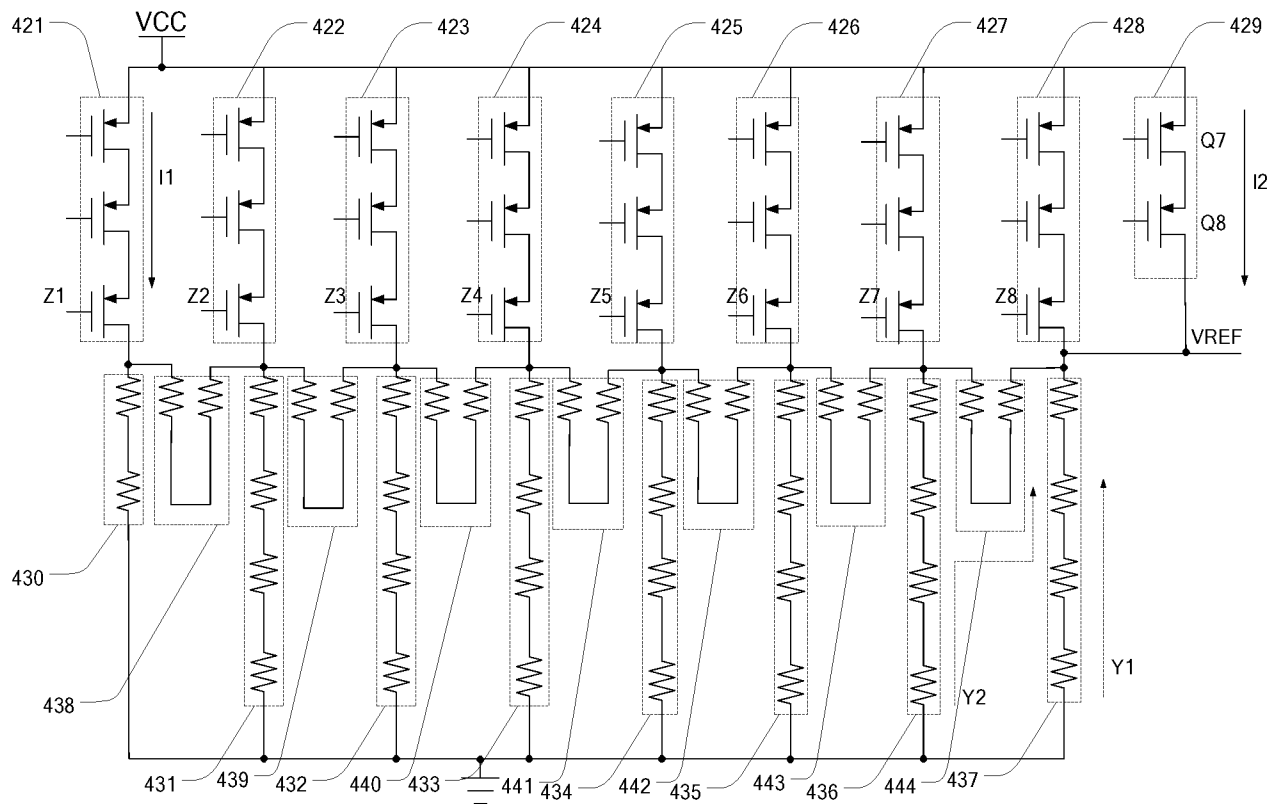


图 4

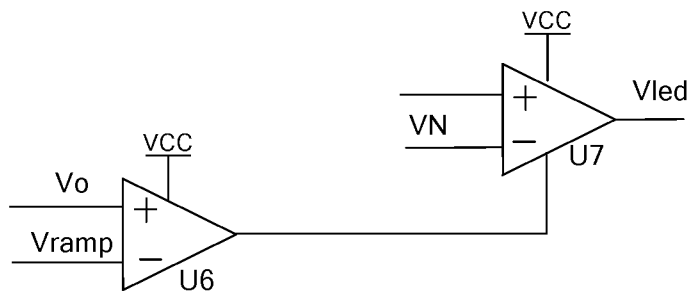


图 5

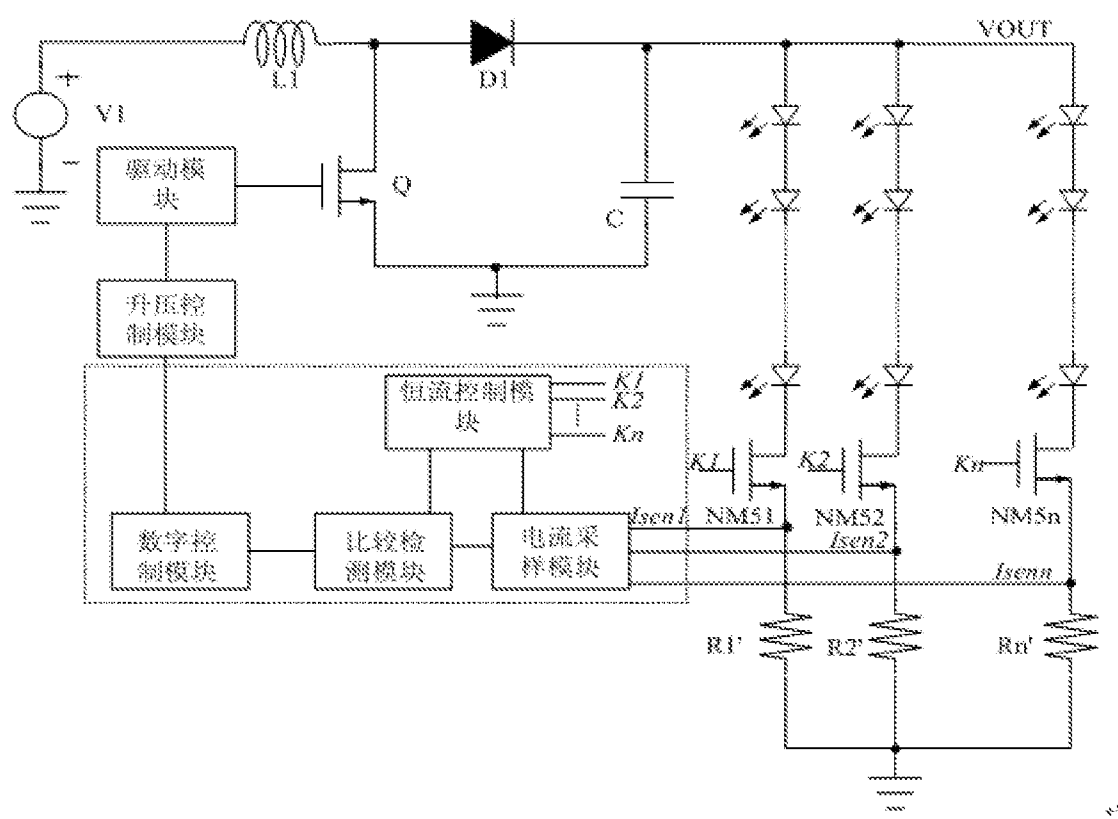


图 6

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2016/073082

A. CLASSIFICATION OF SUBJECT MATTER

H05B 37/02 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H05B

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNKI, CNPAT, WPI, EPODOC: constant current, boost+step-down+, sawtooth wave+triangular wave; led, light emitting diode, driv+, current, compar+, constant, voltage, boost+, +tooth+, triang+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 104883780 A (SHENZHEN SKYWORTH RGB ELECTRONICS CO., LTD. et al.), 02 September 2015 (02.09.2015), claims 1-10	1-18
A	CN 101340760 A (NEC LCD TECHNOLOGIES LTD.), 07 January 2009 (07.01.2009), description, page 8, paragraph 2 to page 11, paragraph 4, and figures 1-4	1-18
A	CN 103037597 A (SHENZHEN SKYWORTH RGB ELECTRONICS CO., LTD.), 10 April 2013 (10.04.2013), the whole document	1-18
A	CN 201928475 U (SHANGHAI XINLONG SEMICONDUCTOR CO., LTD.), 10 August 2011 (10.08.2011), the whole document	1-18
A	CN 203984727 U (OPPLE LIGHTING CO., LTD.), 03 December 2014 (03.12.2014), the whole document	1-18
A	JP 2003264316 A (FUJI ELECTRIC CO., LTD. et al.), 19 September 2003 (19.09.2003), the whole document	1-18

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
31 March 2016 (31.03.2016)

Date of mailing of the international search report
28 April 2016 (28.04.2016)

Name and mailing address of the ISA/CN:
State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao
Haidian District, Beijing 100088, China
Facsimile No.: (86-10) 62019451

Authorized officer
YIN, Huayu
Telephone No.: (86-10) **61648429**

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2016/073082

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 104883780 A	02 September 2015	None	
CN 101340760 A	07 January 2009	CN 101340760 B	14 August 2013
		US 2009015759 A1	15 January 2009
		US 8896516 B2	25 November 2014
		JP 2009016280 A	22 January 2009
		JP 5024789 B2	12 September 2012
CN 103037597 A	10 April 2013	CN 103037597 B	25 March 2015
		HK 1183399 A1	16 October 2015
CN 201928475 U	10 August 2011	None	
CN 203984727 U	03 December 2014	None	
JP 2003264316 A	19 September 2003	None	

国际检索报告

国际申请号

PCT/CN2016/073082

A. 主题的分类

H05B 37/02 (2006.01) i

按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献 (标明分类系统和分类号)

H05B

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用))

CNKI, CNPAT, WPI, EPODOC: Led+发光二极管, 驱动, 电流, 比较+相比+对比, 恒流, 升压+降压+上升+下降, 锯齿波+三角波; led, light emitting diode, driv+, current, compar+, constant, voltage, boost+, +tooth+, triang+

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN 104883780 A (深圳创维-RGB电子有限公司 等) 2015年 9月 2日 (2015 - 09 - 02) 权利要求1-10	1-18
A	CN 101340760 A (NEC液晶技术株式会社) 2009年 1月 7日 (2009 - 01 - 07) 说明书第8页第2段-第11页第4段、图1-4	1-18
A	CN 103037597 A (深圳创维-RGB电子有限公司) 2013年 4月 10日 (2013 - 04 - 10) 全文	1-18
A	CN 201928475 U (上海芯龙半导体有限公司) 2011年 8月 10日 (2011 - 08 - 10) 全文	1-18
A	CN 203984727 U (欧普照明股份有限公司) 2014年 12月 3日 (2014 - 12 - 03) 全文	1-18
A	JP 2003264316 A (FUJI ELECTRIC CO., LTD. 等) 2003年 9月 19日 (2003 - 09 - 19) 全文	1-18

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2016年 3月 31日

国际检索报告邮寄日期

2016年 4月 28日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局 (ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

授权官员

殷华宇

传真号 (86-10) 62019451

电话号码 (86-10) 61648429

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2016/073082

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	104883780	A	2015年 9月 2日	无			
CN	101340760	A	2009年 1月 7日	CN	101340760	B	2013年 8月 14日
				US	2009015759	A1	2009年 1月 15日
				US	8896516	B2	2014年 11月 25日
				JP	2009016280	A	2009年 1月 22日
				JP	5024789	B2	2012年 9月 12日
CN	103037597	A	2013年 4月 10日	CN	103037597	B	2015年 3月 25日
				HK	1183399	A1	2015年 10月 16日
CN	201928475	U	2011年 8月 10日	无			
CN	203984727	U	2014年 12月 3日	无			
JP	2003264316	A	2003年 9月 19日	无			

表 PCT/ISA/210 (同族专利附件) (2009年7月)