(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0056900
(43) 공개일자 2009년06월03일

(51) Int. Cl.
G03G 15/00 (2006.01)
(21) 출원번호 10-2008-0119605
(22) 출원일자 2008년11월28일
심사청구일자 2008년11월28일
(30) 우선권주장
JP-P-2007-310418 2007년11월30일 일본(JP)

(71) 출원인
가부시키가이샤 리코
일본 도쿄도 오다꾸 나가마고메 1쵸메 3-6
(72) 발명자
가마타니 도모히코
일본 도쿄도 오다쿠 나가마고메 1-3-6 가부시키가이샤 리코 나이
(74) 대리인
김태홍, 신정건

전체 청구항 수 : 총 20 항

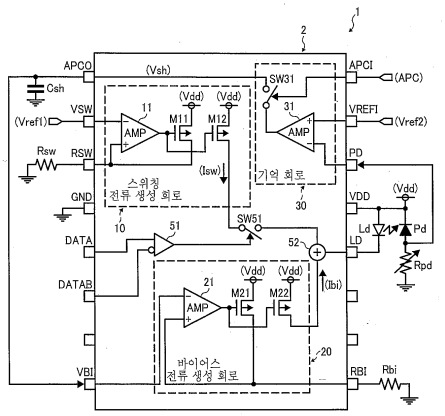
(54) 반도체 장치, 그 반도체 장치를 사용한 반도체 레이저 구동장치 및 화상 형성 장치

(57) 요 약

본 발명은 반도체 레이저의 개개의 특성에 따라 회로 구성을 변경시킬 수 있는 반도체 장치, 그 반도체 장치를 사용한 반도체 레이저 구동 장치 및 화상 형성 장치를 제공한다.

스위칭 전류 설정 단자(RSW), 스위칭 전류 제어 단자(VSW), 각 단자(RSW 및 VSW)의 각각의 입력 전압이 동일해지도록 스위칭 전류(Isw)를 생성하는 스위칭 전류 생성 회로(10)와, 바이어스 전류 설정 단자(RBI), 바이어스 전류 제어 단자(VBI), 각 단자(RBI 및 VBI)의 각각의 입력 전압이 동일해지도록 바이어스 전류(Ibi)를 생성하는 바이어스 전류 생성 회로(20)와, 미리 정해진 광량이 되는 구동 전류값을 기억하는 기억 회로(30)와, APC 출력 단자(APCO)와, 스위칭 전류(Isw)와 바이어스 전류(Ibi)를 가산하여 구동 전류를 생성하는 전류 가산 회로(52)를 구비하도록 하였다.

대 표 도 - 도3



특허청구의 범위

청구항 1

바이어스 전류와 스위칭 전류를 가산한 구동 전류에 의해 반도체 레이저를 구동하고, 상기 반도체 레이저의 광량이 미리 정해진 광량이 되도록 상기 반도체 레이저에 공급하는 전류를 자동적으로 제어하는 APC(Automatic Power Control)를 수행하기 위한 반도체 장치에 있어서,

상기 스위칭 전류의 전류 제어를 수행하기 위한 스위칭 전류 제어 단자와,

상기 스위칭 전류의 전류값을 설정하기 위한 스위칭 전류 설정단을 구비하고, 이 스위칭 전류 설정단에 입력된 전압과 상기 스위칭 전류 제어 단자에 입력된 전압이 동일해지도록 상기 스위칭 전류를 생성하여 출력하는 스위칭 전류 생성 회로와,

상기 바이어스 전류의 전류 제어를 수행하기 위한 바이어스 전류 제어 단자와,

상기 바이어스 전류의 전류값을 설정하기 위한 바이어스 전류 설정단을 구비하고, 이 바이어스 전류 설정단에 입력된 전압과 상기 바이어스 전류 제어 단자에 입력된 전압이 동일해지도록 상기 바이어스 전류를 생성하여 출력하는 바이어스 전류 생성 회로와,

상기 반도체 레이저의 발광량에 따른 전압이 입력되고, 이 입력된 전압이 미리 정해진 광량을 나타내는 미리 정해진 제2 기준 전압과 동일해지는 전압을 생성, 기억 및 출력하는 기억 회로와,

상기 기억 회로의 출력 전압을 외부에 출력하기 위한 APC 출력 단자와,

상기 스위칭 전류와 상기 바이어스 전류를 가산하여 상기 구동 전류를 생성하는 전류 가산 회로

를 구비하는 것을 특징으로 하는 반도체 장치.

청구항 2

제1항에 있어서,

미리 정해진 제1 기준 전압을 생성하여 출력하는 기준 전압 발생 회로와,

상기 제1 기준 전압을 외부에 출력하기 위한 기준 전압 출력 단자

를 구비하는 것을 특징으로 하는 반도체 장치.

청구항 3

제1항에 있어서, 상기 APC 출력 단자는 상기 바이어스 전류 제어 단자 또는 상기 스위칭 전류 제어 단자 중 어느 하나와 접속되는 것을 특징으로 하는 반도체 장치.

청구항 4

제2항에 있어서, 상기 APC 출력 단자는 상기 바이어스 전류 제어 단자에 접속되고, 상기 기준 전압 출력 단자는 상기 스위칭 전류 제어 단자에 접속되며, 상기 전류 가산 회로는 상기 기억 회로의 출력 전압에 의해 전류값이 제어되는 상기 바이어스 전류에, 일정한 전류값의 상기 스위칭 전류를 가산하여 상기 구동 전류를 생성하는 것을 특징으로 하는 반도체 장치.

청구항 5

제2항에 있어서, 상기 APC 출력 단자는 상기 스위칭 전류 제어 단자에 접속되고, 상기 기준 전압 출력 단자는 상기 바이어스 전류 제어 단자에 접속되며, 상기 전류 가산 회로는 상기 기억 회로의 출력 전압에 의해 전류값이 제어되는 상기 스위칭 전류에, 일정한 전류값의 상기 바이어스 전류를 가산하여 상기 구동 전류를 생성하는 것을 특징으로 하는 반도체 장치.

청구항 6

제2항에 있어서, 상기 스위칭 전류 제어 단자는 외부에서 생성된 상기 반도체 레이저의 광량을 제어하기 위한 광량 제어 신호가 입력되고, 상기 바이어스 전류 제어 단자는 상기 기준 전압 출력 단자에 접속되는 것을 특징

으로 하는 반도체 장치.

청구항 7

제2항에 있어서, 상기 바이어스 전류 제어 단자는 외부에서 생성된 상기 반도체 레이저의 광량을 제어하기 위한 광량 제어 신호가 입력되고, 상기 스위칭 전류 제어 단자는 상기 기준 전압 출력 단자에 접속되는 것을 특징으로 하는 반도체 장치.

청구항 8

제2항에 있어서, 상기 스위칭 전류 제어 단자 및 바이어스 전류 제어 단자는 외부에서 생성된 상기 반도체 레이저의 광량을 제어하기 위한 광량 제어 신호가 각각 입력되는 것을 특징으로 하는 반도체 장치.

청구항 9

바이어스 전류와 스위칭 전류를 가산한 구동 전류에 의해 반도체 레이저를 구동하고, 상기 반도체 레이저의 광량이 미리 정해진 광량이 되도록 상기 반도체 레이저에 공급하는 전류를 자동적으로 제어하는 APC를 수행하기 위한 반도체 장치에 있어서,

상기 스위칭 전류의 전류값을 설정하기 위한 스위칭 전류 설정단, 및 상기 스위칭 전류의 전류 제어를 수행하기 위한 스위칭 전류 제어단을 구비하고, 상기 스위칭 전류 설정단에 입력된 전압과 상기 스위칭 전류 제어단에 입력된 전압이 동일해지도록 상기 스위칭 전류를 생성하여 출력하는 스위칭 전류 생성 회로와,

상기 바이어스 전류의 전류값을 설정하기 위한 바이어스 전류 설정단, 및 상기 바이어스 전류의 전류 제어를 수행하기 위한 바이어스 전류 제어단을 구비하고, 상기 바이어스 전류 설정단에 입력된 전압과 상기 바이어스 전류 제어단에 입력된 전압이 동일해지도록 상기 바이어스 전류를 생성하여 출력하는 바이어스 전류 생성 회로와,

상기 반도체 레이저의 발광량에 따른 전압이 입력되고, 이 입력된 전압이 미리 정해진 광량을 나타내는 미리 정해진 제2 기준 전압과 동일해지는 전압을 생성, 기억 및 출력하는 기억 회로와,

미리 정해진 제1 기준 전압을 생성하여 출력하는 기준 전압 발생 회로와,

입력된 전환 신호에 따라 상기 기억 회로의 출력 전압을 상기 바이어스 전류 제어단과 상기 스위칭 전류 제어단 중 어느 하나에 출력하는 제1 전환 수단과,

입력된 전환 신호에 따라 상기 제1 기준 전압을 상기 바이어스 전류 제어단과 상기 스위칭 전류 제어단 중 어느 하나로 출력하는 제2 전환 수단과,

외부로부터 상기 전환 신호가 입력되는 전환 신호 입력 단자

를 구비하고,

상기 제1 전환 수단 및 상기 제2 전환 수단은 상기 기억 회로의 출력 전압 및 상기 기준 전압을, 상기 전환 신호에 따라 상기 바이어스 전류 제어단 및 상기 스위칭 전류 제어단에 대응시켜 출력하는 것을 특징으로 하는 반도체 장치.

청구항 10

제9항에 있어서, 상기 기억 회로의 출력 전압을 외부에 출력하기 위한 APC 출력 단자를 구비하는 것을 특징으로 하는 반도체 장치.

청구항 11

제10항에 있어서, 상기 APC를 수행할 것을 나타내는 APC 신호가 외부로부터 입력되는 APC 신호 입력 단자를 구비하고, 상기 기억 회로는 상기 APC 신호 입력 단자에 입력된 APC 신호에 따라 상기 전압을 출력하며, 상기 기억 회로가 전압 출력을 정지하도록 상기 APC 신호가 상기 APC 신호 입력 단자에 입력되고, 또한 상기 APC 출력 단자에 상기 반도체 레이저의 광량을 제어하기 위한 광량 제어 신호가 외부로부터 입력되는 것을 특징으로 하는 반도체 장치.

청구항 12

미리 정해진 광량을 얻을 수 있도록 반도체 레이저에 공급하는 전류를 자동적으로 제어하는 APC를 실행하여 상기 반도체 레이저의 구동 제어를 실행하는 반도체 레이저 구동 장치에 있어서,

상기 반도체 레이저의 발광량을 검출하고, 이 검출한 발광량에 따른 전압을 생성하여 출력하는 광량 검출 회로부와,

바이어스 전류와 스위칭 전류를 가산한 구동 전류에 의해 반도체 레이저를 구동하고, 상기 광량 검출 회로부에서 검출된 상기 반도체 레이저의 광량이 미리 정해진 광량이 되도록 상기 반도체 레이저에 공급하는 전류를 자동적으로 제어하는 APC를 수행하기 위한 반도체 장치

를 구비하고,

상기 반도체 장치는,

상기 스위칭 전류의 전류 제어를 수행하기 위한 스위칭 전류 제어 단자와,

상기 스위칭 전류의 전류값을 설정하기 위한 스위칭 전류 설정단을 구비하고, 상기 스위칭 전류 설정단에 입력된 전압과 상기 스위칭 전류 제어 단자에 입력된 전압이 동일해지도록 상기 스위칭 전류를 생성하여 출력하는 스위칭 전류 생성 회로와,

상기 바이어스 전류의 전류 제어를 수행하기 위한 바이어스 전류 제어 단자와,

상기 바이어스 전류의 전류값을 설정하기 위한 바이어스 전류 설정단을 구비하고, 상기 바이어스 전류 설정단에 입력된 전압과 상기 바이어스 전류 제어 단자에 입력된 전압이 동일해지도록 상기 바이어스 전류를 생성하여 출력하는 바이어스 전류 생성 회로와,

상기 광량 검출 회로부의 출력 전압이 상기 미리 정해진 광량을 나타내는 미리 정해진 제2 기준 전압과 동일해지는 전압을 생성, 기억 및 출력하는 기억 회로와,

상기 기억 회로의 출력 전압을 외부에 출력하기 위한 APC 출력 단자와,

상기 스위칭 전류와 상기 바이어스 전류를 가산하여 상기 구동 전류를 생성하는 전류 가산 회로

를 구비하는 것을 특징으로 하는 반도체 레이저 구동 장치.

청구항 13

제12항에 있어서, 상기 반도체 장치는,

미리 정해진 제1 기준 전압을 생성하여 출력하는 기준 전압 발생 회로와,

상기 제1 기준 전압을 외부에 출력하기 위한 기준 전압 출력 단자

를 구비하는 것을 특징으로 하는 반도체 레이저 구동 장치.

청구항 14

제12항에 있어서, 상기 APC 출력 단자는 상기 바이어스 전류 제어 단자 또는 상기 스위칭 전류 제어 단자 중 어느 하나와 접속되는 것을 특징으로 하는 반도체 레이저 구동 장치.

청구항 15

제13항에 있어서, 상기 APC 출력 단자는 상기 바이어스 전류 제어 단자에 접속되고, 상기 기준 전압 출력 단자는 상기 스위칭 전류 제어 단자에 접속되며, 상기 전류 가산 회로는 상기 기억 회로의 출력 전압에 의해 전류값이 제어되는 상기 바이어스 전류에, 일정한 전류값의 상기 스위칭 전류를 가산하여 상기 구동 전류를 생성하는 것을 특징으로 하는 반도체 레이저 구동 장치.

청구항 16

제13항에 있어서, 상기 APC 출력 단자는 상기 스위칭 전류 제어 단자에 접속되고, 상기 기준 전압 출력 단자는 상기 바이어스 전류 제어 단자에 접속되며, 상기 전류 가산 회로는 상기 기억 회로의 출력 전압에 의해 전류값이 제어되는 상기 스위칭 전류에, 일정한 전류값의 상기 바이어스 전류를 가산하여 상기 구동 전류를 생성하는 것을 특징으로 하는 반도체 레이저 구동 장치.

청구항 17

제13항에 있어서, 상기 스위칭 전류 제어 단자는 외부에서 생성된 상기 반도체 레이저의 광량을 제어하기 위한 광량 제어 신호가 입력되고, 상기 바이어스 전류 제어 단자는 상기 기준 전압 출력 단자에 접속되는 것을 특징으로 하는 반도체 레이저 구동 장치.

청구항 18

제13항에 있어서, 상기 바이어스 전류 제어 단자는 외부에서 생성된 상기 반도체 레이저의 광량을 제어하기 위한 광량 제어 신호가 입력되고, 상기 스위칭 전류 제어 단자는 상기 기준 전압 출력 단자에 접속되는 것을 특징으로 하는 반도체 레이저 구동 장치.

청구항 19

제13항에 있어서, 상기 스위칭 전류 제어 단자 및 바이어스 전류 제어 단자는 외부에서 생성된 상기 반도체 레이저의 광량을 제어하기 위한 광량 제어 신호가 각각 입력되는 것을 특징으로 하는 반도체 레이저 구동 장치.

청구항 20

제1항 내지 제11항 중 어느 한 항에 기재된 반도체 장치를 구비한 화상 형성 장치.

명 세 서

발명의 상세한 설명

기 술 분 야

<1> 본 발명은 반도체 장치, 이 반도체 장치를 사용하여 레이저 프린터의 광 기록, 광 데이터 통신 및 광 디스크 등에 사용되는 반도체 레이저의 구동 제어를 실행하는 반도체 레이저 구동 장치, 및 화상 형성 장치에 관한 것이다.

배 경 기 술

<2> 종래, 화상 형성 장치의 기록에 사용되고 있는 반도체 레이저에 대한 광량 제어는 이 반도체 레이저의 레이저광을 이 반도체 레이저 근방에 배치한 포토 센서로 정기적으로 검출하고, 검출한 신호를 반도체 레이저 구동 회로에 피드백함으로써, 상기 레이저광의 광량을 제어하여 상기 반도체 레이저의 광량이 미리 정해진 값이 되도록 하는, 이른바 APC(Automatic Power Control)가 일반적으로 수행되고 있었다.

<3> 반도체 레이저의 구동 전류는 통상 바이어스 전류와 스위칭 전류의 2개 전류값을 가산한 전류로서 생성된다. 이것은 반도체 레이저의 광량-구동 전류의 특성이 도 1 및 도 2에 각각 A, B 및 A, C로 나타낸 바와 같이 비선형으로 되어 있기 때문이다. 즉, 반도체 레이저는 임계값 전류(Ith) 이하의 구동 전류에서는 거의 발광하지 않고, 임계값 전류(Ith)를 초과하면, 초과한 전류에 비례하여 발광량이 증가한다는 특성을 가진다. 임계값 전류(Ith)를 초과한 전류를 발광 전류($I_η$)라 한다.

<4> 반도체 레이저의 발광 제어에 있어서, 반도체 레이저의 구동 전류를 0으로부터 미리 정해진 광량을 얻을 수 있는 전류까지 증가시키면, 이 구동 전류가 임계값 전류(Ith)에 도달할 때까지 반도체 레이저는 발광하지 않기 때문에 레이저광의 상승 시간이 길어져 미리 정해진 광량을 얻을 수 없게 된다. 이에, 바이어스 전류(Ibi)로서 임계값 전류(Ith)에 가까운 전류를 반도체 레이저에 항상 흐르게 하여 상기 구동 전류와 바이어스 전류(Ibi)의 차분의 스위칭 전류(Isw)만큼 온/오프 시킴으로써 고속의 발광 제어를 실행하고 있었다.

<5> 그러나, 도 1에 나타낸 바와 같이, 임계값 전류(Ith)는 반도체 레이저마다 상이하고, 반도체 레이저의 온도 변화에 따라서도 임계값 전류가 Ith에서 IthH까지 변동하기 때문에, 동일한 발광량을 얻기 위해서는, 바이어스 전류를 Ibi에서 IbiH까지 증가시키지 않으면 안 되었다. 또한, 도 2에 나타낸 바와 같이, 발광 전류($I_η$)와 발광량의 관계(발광 효율)도 반도체 레이저마다 상이하고, 반도체 레이저의 온도 변화에 따라서도 변화하기 때문에, 동일한 발광량을 얻기 위해서는 스위칭 전류를 Isw에서 IswH까지 증가시키지 않으면 안 되었다.

<6> 이 때문에, 종래의 APC에서는 포토 센서의 검출 신호에 의해 바이어스 전류(Ibi)의 전류값을 제어하여 임계값 전류(Ith)의 변화를 흡수하는 제1 방식(예컨대, 일본 특허 공개 평 8-83950호 참조)이나, 포토 센서의 검출 신

호에 의해 바이어스 전류(Ibi)의 전류값과 스위칭 전류(Isw)의 전류값 모두를 제어하는 제2 방식(예컨대, 일본 특허 공개 평 5-30314호 참조)이나, 포토 센서의 검출 신호에 의해 바이어스 전류(Ibi)의 전류값과 스위칭 전류(Isw)의 전류값이 미리 정해진 비례 관계를 유지하도록 제어하는 제3 방식(예컨대, 일본 특허 제2644722호 참조) 등 다양한 방식이 있었다.

발명의 내용

해결 하고자하는 과제

<7> 그러나, 상기 제1 방식과 같이 바이어스 전류(Ibi)의 전류값만 제어하는 경우, 도 2와 같이 발광 효율이 크게 변동하는 반도체 레이저의 경우에는 대처할 수 없었다. 또, 상기 제2 방식과 같이 바이어스 전류(Ibi)의 전류값과 스위칭 전류(Isw)의 전류값 모두를 제어하는 것은 회로가 복잡하게 되어 비용이 상승하게 된다는 문제가 있었다. 또한, 상기 제3 방식과 같이 바이어스 전류(Ibi)의 전류값과 스위칭 전류(Isw)의 전류값이 미리 정해진 비례 관계를 유지하도록 제어하는 것은 상기 제2 방식보다는 회로 규모가 작아지지만, 상기 제1 방식보다 회로 규모가 크고, 또한 반도체 레이저는 온도에 따라 임계값 전류(Ith)가 크게 변동하거나 발광 효율이 크게 변동하기 때문에, 바람직하게 제어할 수 없다는 문제가 있었다.

<8> 또한, 종래의 광량 제어 회로를 IC에 집적한 경우, 반도체 레이저의 개개의 편차나 개개의 온도 특성 차이에 따라 회로를 변경할 수 없기 때문에, 반도체 레이저의 개개의 특징에 맞는 정밀한 회로 구성으로 할 수 없었다.

<9> 본 발명은 이와 같은 문제를 해결하기 위하여 이루어진 것으로서, 반도체 레이저의 개개의 특성에 따라 회로 구성을 변경시킬 수 있는 반도체 장치, 그 반도체 장치를 사용한 반도체 레이저 구동 장치 및 화상 형성 장치를 제공하는 것을 목적으로 한다.

과제 해결수단

<10> 상기 목적을 달성하기 위하여 본 발명은 아래의 (1) 내지 (20)에 기재한 반도체 장치, 반도체 레이저 구동 장치 및 화상 형성 장치를 제공한다.

<11> (1) 바이어스 전류와 스위칭 전류를 가산한 구동 전류에 의해 반도체 레이저를 구동하고, 상기 반도체 레이저의 광량이 미리 정해진 광량이 되도록 상기 반도체 레이저에 공급하는 전류를 자동적으로 제어하는 APC를 수행하기 위한 반도체 장치에 있어서,

<12> 상기 스위칭 전류의 전류 제어를 수행하기 위한 스위칭 전류 제어 단자와,

<13> 상기 스위칭 전류의 전류값을 설정하기 위한 스위칭 전류 설정단을 구비하고, 이 스위칭 전류 설정단에 입력된 전압과 상기 스위칭 전류 제어 단자에 입력된 전압이 동일해지도록 상기 스위칭 전류를 생성하여 출력하는 스위칭 전류 생성 회로와,

<14> 상기 바이어스 전류의 전류 제어를 수행하기 위한 바이어스 전류 제어 단자와,

<15> 상기 바이어스 전류의 전류값을 설정하기 위한 바이어스 전류 설정단을 구비하고, 상기 바이어스 전류 설정단에 입력된 전압과 상기 바이어스 전류 제어 단자에 입력된 전압이 동일해지도록 상기 바이어스 전류를 생성하여 출력하는 바이어스 전류 생성 회로와,

<16> 상기 반도체 레이저의 발광량에 따른 전압이 입력되고, 이 입력된 전압이 미리 정해진 광량을 나타내는 미리 정해진 제2 기준 전압과 동일해지는 전압을 생성, 기억 및 출력하는 기억 회로와,

<17> 상기 기억 회로의 출력 전압을 외부에 출력하기 위한 APC 출력 단자와,

<18> 상기 스위칭 전류와 상기 바이어스 전류를 가산하여 상기 구동 전류를 생성하는 전류 가산 회로

<19> 를 구비하는 것을 특징으로 하는 반도체 장치.

<20> (2) 상기 (1)에 있어서,

<21> 미리 정해진 제1 기준 전압을 생성하여 출력하는 기준 전압 발생 회로와,

<22> 상기 제1 기준 전압을 외부에 출력하기 위한 기준 전압 출력 단자

<23> 를 구비하는 것을 특징으로 하는 반도체 장치.

<24> (3) 상기 (1)에 있어서,

<25> 상기 APC 출력 단자는 상기 바이어스 전류 제어 단자 또는 상기 스위칭 전류 제어 단자 중 어느 하나와 접속되는 것을 특징으로 하는 반도체 장치.

<26> (4) 상기 (2)에 있어서,

<27> 상기 APC 출력 단자는 상기 바이어스 전류 제어 단자에 접속되고, 상기 기준 전압 출력 단자는 상기 스위칭 전류 제어 단자에 접속되며, 상기 전류 가산 회로는 상기 기억 회로의 출력 전압에 의해 전류값이 제어되는 상기 바이어스 전류에, 일정한 전류값의 상기 스위칭 전류를 가산하여 상기 구동 전류를 생성하는 것을 특징으로 하는 반도체 장치.

<28> (5) 상기 (2)에 있어서,

<29> 상기 APC 출력 단자는 상기 스위칭 전류 제어 단자에 접속되고, 상기 기준 전압 출력 단자는 상기 바이어스 전류 제어 단자에 접속되며, 상기 전류 가산 회로는 상기 기억 회로의 출력 전압에 의해 전류값이 제어되는 상기 스위칭 전류에, 일정한 전류값의 상기 바이어스 전류를 가산하여 상기 구동 전류를 생성하는 것을 특징으로 하는 반도체 장치.

<30> (6) 상기 (2)에 있어서,

<31> 상기 스위칭 전류 제어 단자는 외부에서 생성된 상기 반도체 레이저의 광량을 제어하기 위한 광량 제어 신호가 입력되고, 상기 바이어스 전류 제어 단자는 상기 기준 전압 출력 단자에 접속되는 것을 특징으로 하는 반도체 장치.

<32> (7) 상기 (2)에 있어서,

<33> 상기 바이어스 전류 제어 단자는 외부에서 생성된 상기 반도체 레이저의 광량을 제어하기 위한 광량 제어 신호가 입력되고, 상기 스위칭 전류 제어 단자는 상기 기준 전압 출력 단자에 접속되는 것을 특징으로 하는 반도체 장치.

<34> (8) 상기 (2)에 있어서,

<35> 상기 스위칭 전류 제어 단자 및 바이어스 전류 제어 단자는 외부에서 생성된 상기 반도체 레이저의 광량을 제어하기 위한 광량 제어 신호가 각각 입력되는 것을 특징으로 하는 반도체 장치.

<36> (9) 바이어스 전류와 스위칭 전류를 가산한 구동 전류에 의해 반도체 레이저를 구동하고, 상기 반도체 레이저의 광량이 미리 정해진 광량이 되도록 상기 반도체 레이저에 공급하는 전류를 자동적으로 제어하는 APC를 수행하기 위한 반도체 장치에 있어서,

<37> 상기 스위칭 전류의 전류값을 설정하기 위한 스위칭 전류 설정단, 및 상기 스위칭 전류의 전류 제어를 수행하기 위한 스위칭 전류 제어단을 구비하고, 상기 스위칭 전류 설정단에 입력된 전압과 상기 스위칭 전류 제어단에 입력된 전압이 동일해지도록 상기 스위칭 전류를 생성하여 출력하는 스위칭 전류 생성 회로와,

<38> 상기 바이어스 전류의 전류값을 설정하기 위한 바이어스 전류 설정단, 및 상기 바이어스 전류의 전류 제어를 수행하기 위한 바이어스 전류 제어단을 구비하고, 상기 바이어스 전류 설정단에 입력된 전압과 상기 바이어스 전류 제어단에 입력된 전압이 동일해지도록 상기 바이어스 전류를 생성하여 출력하는 바이어스 전류 생성 회로와,

<39> 상기 반도체 레이저의 발광량에 따른 전압이 입력되고, 이 입력된 전압이 미리 정해진 광량을 나타내는 미리 정해진 제2 기준 전압과 동일해지는 전압을 생성, 기억 및 출력하는 기억 회로와,

<40> 미리 정해진 제1 기준 전압을 생성하여 출력하는 기준 전압 발생 회로와,

<41> 입력된 전환 신호에 따라 상기 기억 회로의 출력 전압을 상기 바이어스 전류 제어단과 상기 스위칭 전류 제어단 중 어느 하나로 출력하는 제1 전환 수단과,

<42> 입력된 전환 신호에 따라 상기 제1 기준 전압을 상기 바이어스 전류 제어단과 상기 스위칭 전류 제어단 중 어느 하나로 출력하는 제2 전환 수단과,

<43> 외부로부터 상기 전환 신호가 입력되는 전환 신호 입력 단자

<44> 를 구비하고,

<45> 상기 제1 전환 수단 및 상기 제2 전환 수단은 상기 기억 회로의 출력 전압 및 상기 기준 전압을, 상기 전환 신호에 따라 상기 바이어스 전류 제어단 및 상기 스위칭 전류 제어단에 대응시켜 출력하는 것을 특징으로 하는 반도체 장치.

<46> (10) 상기 (9)에 있어서,

<47> 상기 기억 회로의 출력 전압을 외부에 출력하기 위한 APC 출력 단자를 구비하는 것을 특징으로 하는 반도체 장치.

<48> (11) 상기 (10)에 있어서,

<49> 상기 APC를 수행할 것을 나타내는 APC 신호가 외부로부터 입력되는 APC 신호 입력 단자를 구비하고, 상기 기억 회로는 상기 APC 신호 입력 단자에 입력된 APC 신호에 따라 상기 전압을 출력하며, 상기 기억 회로가 전압 출력을 정지하도록 상기 APC 신호가 상기 APC 신호 입력 단자에 입력되고, 또한 상기 APC 출력 단자에 상기 반도체 레이저의 광량을 제어하기 위한 광량 제어 신호가 외부로부터 입력되는 것을 특징으로 하는 반도체 장치.

<50> (12) 미리 정해진 광량을 얻을 수 있도록 반도체 레이저에 공급하는 전류를 자동적으로 제어하는 APC를 실행하여 상기 반도체 레이저의 구동 제어를 실행하는 반도체 레이저 구동 장치에 있어서,

<51> 상기 반도체 레이저의 발광량을 검출하고, 이 검출한 발광량에 따른 전압을 생성하여 출력하는 광량 검출 회로부와,

<52> 바이어스 전류와 스위칭 전류를 가산한 구동 전류에 의해 반도체 레이저를 구동하고, 상기 광량 검출 회로부에서 검출된 상기 반도체 레이저의 광량이 미리 정해진 광량이 되도록 상기 반도체 레이저에 공급하는 전류를 자동적으로 제어하는 APC를 수행하기 위한 반도체 장치

<53> 를 구비하고,

<54> 상기 반도체 장치는,

<55> 상기 스위칭 전류의 전류 제어를 수행하기 위한 스위칭 전류 제어 단자와,

<56> 상기 스위칭 전류의 전류값을 설정하기 위한 스위칭 전류 설정단을 구비하고, 상기 스위칭 전류 설정단에 입력된 전압과 상기 스위칭 전류 제어 단자에 입력된 전압이 동일해지도록 상기 스위칭 전류를 생성하여 출력하는 스위칭 전류 생성 회로와,

<57> 상기 바이어스 전류의 전류 제어를 수행하기 위한 바이어스 전류 제어 단자와,

<58> 상기 바이어스 전류의 전류값을 설정하기 위한 바이어스 전류 설정단을 구비하고, 상기 바이어스 전류 설정단에 입력된 전압과 상기 바이어스 전류 제어 단자에 입력된 전압이 동일해지도록 상기 바이어스 전류를 생성하여 출력하는 바이어스 전류 생성 회로와,

<59> 상기 광량 검출 회로부의 출력 전압이 상기 미리 정해진 광량을 나타내는 미리 정해진 제2 기준 전압과 동일해지는 전압을 생성, 기억 및 출력하는 기억 회로와,

<60> 상기 기억 회로의 출력 전압을 외부에 출력하기 위한 APC 출력 단자와,

<61> 상기 스위칭 전류와 상기 바이어스 전류를 가산하여 상기 구동 전류를 생성하는 전류 가산 회로

<62> 를 구비하는 것을 특징으로 하는 반도체 레이저 구동 장치.

<63> (13) 상기 (12)에 있어서, 상기 반도체 장치는,

<64> 미리 정해진 제1 기준 전압을 생성하여 출력하는 기준 전압 발생 회로와,

<65> 상기 제1 기준 전압을 외부에 출력하기 위한 기준 전압 출력 단자

<66> 를 구비하는 것을 특징으로 하는 반도체 레이저 구동 장치.

<67> (14) 상기 (12)에 있어서,

<68> 상기 APC 출력 단자는 상기 바이어스 전류 제어 단자 또는 상기 스위칭 전류 제어 단자 중 어느 하나와 접속되는 것을 특징으로 하는 반도체 레이저 구동 장치.

<69> (15) 상기 (13)에 있어서,

<70> 상기 APC 출력 단자는 상기 바이어스 전류 제어 단자에 접속되고, 상기 기준 전압 출력 단자는 상기 스위칭 전류 제어 단자에 접속되며, 상기 전류 가산 회로는 상기 기억 회로의 출력 전압에 의해 전류값이 제어되는 상기 바이어스 전류에, 일정한 전류값의 상기 스위칭 전류를 가산하여 상기 구동 전류를 생성하는 것을 특징으로 하는 반도체 레이저 구동 장치.

<71> (16) 상기 (13)에 있어서,

<72> 상기 APC 출력 단자는 상기 스위칭 전류 제어 단자에 접속되고, 상기 기준 전압 출력 단자는 상기 바이어스 전류 제어 단자에 접속되며, 상기 전류 가산 회로는 상기 기억 회로의 출력 전압에 의해 전류값이 제어되는 상기 스위칭 전류에, 일정한 전류값의 상기 바이어스 전류를 가산하여 상기 구동 전류를 생성하는 것을 특징으로 하는 반도체 레이저 구동 장치.

<73> (17) 상기 (13)에 있어서,

<74> 상기 스위칭 전류 제어 단자는 외부에서 생성된 상기 반도체 레이저의 광량을 제어하기 위한 광량 제어 신호가 입력되고, 상기 바이어스 전류 제어 단자는 상기 기준 전압 출력 단자에 접속되는 것을 특징으로 하는 반도체 레이저 구동 장치.

<75> (18) 상기 (13)에 있어서,

<76> 상기 바이어스 전류 제어 단자는 외부에서 생성된 상기 반도체 레이저의 광량을 제어하기 위한 광량 제어 신호가 입력되고, 상기 스위칭 전류 제어 단자는 상기 기준 전압 출력 단자에 접속되는 것을 특징으로 하는 반도체 레이저 구동 장치.

<77> (19) 상기 (13)에 있어서,

<78> 상기 스위칭 전류 제어 단자 및 바이어스 전류 제어 단자는 외부에서 생성된 상기 반도체 레이저의 광량을 제어하기 위한 광량 제어 신호가 각각 입력되는 것을 특징으로 하는 반도체 레이저 구동 장치.

<79> (20) 상기 (1) 내지 (11) 중 어느 하나에 기재된 반도체 장치를 구비한 화상 형성 장치.

효 과

<80> 본 발명의 반도체 장치, 이 반도체 장치를 사용한 반도체 레이저 구동 장치 및 화상 형성 장치에 의하면, APC를 실행하기 위하여 필요한, 스위칭 전류 생성 회로, 바이어스 전류 생성 회로 및 기억 회로, 또는 스위칭 전류 생성 회로, 바이어스 전류 생성 회로, 기억 회로 및 기준 전압 발생 회로를 각각 단독으로 사용할 수 있도록 외부 단자를 구비하였으므로, 반도체 장치의 외부 접속을 변경시키는 것만으로 APC에 의한 바이어스 전류 제어와 스위칭 전류 제어 모두를 수행할 수 있기 때문에, 반도체 레이저의 개개의 특성에 따라 회로 구성을 변경시킬 수 있다.

<81> 또, 반도체 장치에 내장된 기억 회로 대신에 외부 회로를 사용함으로써, 보다 고정밀도의 APC를 실행할 수 있는 동시에, 바이어스 전류와 스위칭 전류 모두를 동시에 제어할 수도 있다.

<82> 또한, 반도체 장치에 입력되는 전환 신호에 따라 APC로 제어되는 전류를 바이어스 전류에도 스위칭 전류에도 전환시킬 수 있는 전환 수단을 마련하였으므로, 반도체 장치의 외부 접속을 변경하지 않고도 온도 변화에 따라 임계값 전류가 크게 변동하는 반도체 레이저와 발광 효율이 크게 변화하는 반도체 레이저 중 어느 것에도 사용할 수 있다.

발명의 실시를 위한 구체적인 내용

<83> 다음에, 도면에 나타내는 실시예에 근거하여 본 발명을 상세하게 설명한다.

<84> 제1 실시예.

<85> 도 3은 본 발명의 제1 실시예에 따른 반도체 레이저 구동 장치의 회로예를 나타낸 도면이다.

<86> 도 3에 있어서, 반도체 레이저 구동 장치(1)는 레이저 다이오드 등 반도체 레이저(Ld)의 순방향 전류-광 출력 특성(i-L특성)이 온도 변화나 시간 경과에 따른 열화로 변동하기 때문에, 일반적으로 반도체 레이저(Ld)의 광량을 항상 일정하게 유지하기 위한 제어, 즉 APC를 수행한다. 반도체 레이저 구동 장치(1)는 반도체 레이저(Ld)의

광량을 포토 다이오드(Pd)로 수광하고, 이 수광한 광량에 따라 상기 APC를 수행한다. 이하, 반도체 레이저 구동 장치(1)가 레이저 프린터나 디지털 복사기 등 화상 형성 장치에 사용되는 경우를 상정하여 설명한다.

<87> 반도체 레이저 구동 장치(1)는 IC를 이루는 반도체 장치(2), 포토 다이오드(Pd), 가변 저항(Rpd), 스위칭 전류 설정 저항(Rsw), 바이어스 전류 설정 저항(Rbi) 및 샘플 홀딩 콘덴서(Csh)로 구성된다. 반도체 장치(2)는 스위칭 전류 생성 회로(10), 바이어스 전류 생성 회로(20), 기억 회로(30), 데이터 신호 드라이버 회로(51), 전류 가산 회로(52) 및 스위칭 전류 제어 스위치(SW51)를 구비한다. 또한, 반도체 장치(2)는 APC 출력 단자(APCO), 스위칭 전류 제어 단자(VSW), 스위칭 전류 설정 단자(RSW), 기록 데이터 단자(DATA, DATAB), 바이어스 전류 제어 단자(VBI), 바이어스 전류 설정 단자(RBI), 반도체 레이저 접속 단자(LD), 포토 다이오드 접속 단자(PD), 기준 전압 입력 단자(VREFI), APC 신호 입력 단자(APCI), 전원 단자(VDD) 및 접지 단자(GND)를 구비한다. 또한 포토 다이오드(Pd)와 가변 저항(Rpd)은 광량 검출 회로부를 이룬다.

<88> APC 출력 단자(APCO)는 바이어스 전류 제어 단자(VBI)에 접속되고, APC 출력 단자(APCO)와 접지 전압의 사이에는 샘플 홀딩 콘덴서(Csh)가 접속된다. 스위칭 전류 제어 단자(VSW)에는 미리 정해진 제1 기준 전압(Vref1)이 입력되고, 스위칭 전류 설정 단자(RSW)와 접지 전압의 사이에는 스위칭 전류 설정 저항(Rsw)이 접속되며, 바이어스 전류 설정 단자(RBI)와 접지 전압의 사이에는 바이어스 전류 설정 저항(Rbi)이 접속된다. 또한 스위칭 전류 설정 저항(Rsw)과 바이어스 전류 설정 저항(Rbi)은 저항값을 변경할 필요가 없다면, 반도체 장치(2)에 내장시켜도 좋다.

<89> 반도체 레이저(Ld)는 애노드가 전원 단자(VDD)에 접속되고, 캐소드가 반도체 레이저 접속 단자(LD)에 접속되며, 포토 다이오드(Pd)는 캐소드가 전원 단자(VDD)에 접속되고, 애노드가 포토 다이오드 접속 단자(PD)에 접속된다. 전원 단자(VDD)에는 전원 전압(Vdd)이 입력되고, 포토 다이오드 접속 단자(PD)와 접지 전압의 사이에는 저항값의 조정이 가능한 가변 저항(Rpd)이 접속된다. 기준 전압 입력 단자(VREFI)에는 미리 정해진 제2 기준 전압(Vref2)이 입력되고, APC 신호 입력 단자(APCI)에는 APC 신호가 입력되며, 접지 단자(GND)는 접지 전압에 접속된다.

<90> 스위칭 전류 생성 회로(10)는 연산 증폭 회로(11)와 PMOS 트랜지스터(M11, M12)로 구성된다. 연산 증폭 회로(11)는 반전 입력단이 스위칭 전류 제어 단자(VSW)에 접속되고, 비반전 입력단이 스위칭 전류 설정 단자(RSW)에 접속되며, 출력단이 PMOS 트랜지스터(M11과 M12)의 각 게이트에 접속된다. PMOS 트랜지스터(M11)는 소스가 전원 전압(Vdd)에 접속되고, 드레인이 스위칭 전류 설정 단자(RSW)에 접속된다. 또, PMOS 트랜지스터(M12)는 소스가 전원 전압(Vdd)에 접속되고, 드레인이 스위칭 전류 제어 스위치(SW51)의 일단에 접속되며, PMOS 트랜지스터(M11과 M12)는 각각 비례한 드레인 전류를 출력하고, PMOS 트랜지스터(M12)의 드레인 전류가 스위칭 전류(Isw)로서 출력된다.

<91> 바이어스 전류 생성 회로(20)는 스위칭 전류 생성 회로(10)와 동일한 양태의 회로 구성을 이루며, 연산 증폭 회로(21)와 PMOS 트랜지스터(M21, M22)로 구성된다. 연산 증폭 회로(21)는 반전 입력단이 바이어스 전류 제어 단자(VBI)에 접속되고, 비반전 입력단이 바이어스 전류 설정 단자(RBI)에 접속되며, 출력단이 PMOS 트랜지스터(M21과 M22)의 각 게이트에 접속된다. PMOS 트랜지스터(M21)는 소스가 전원 전압(Vdd)에 접속되고, 드레인이 바이어스 전류 설정 단자(RBI)에 접속된다. 또한, PMOS 트랜지스터(M22)는 소스가 전원 전압(Vdd)에 접속되고, 드레인이 전류 가산 회로(52)의 한 쪽 입력단에 접속되며, PMOS 트랜지스터(M21과 M22)는 각각 비례한 드레인 전류를 출력하고, PMOS 트랜지스터(M22)의 드레인 전류가 바이어스 전류(Ibi)로서 출력된다.

<92> 기억 회로(30)는 연산 증폭 회로(31)와 스위치(SW31)로 구성된다. 연산 증폭 회로(31)는 반전 입력단이 포토 다이오드 접속 단자(PD)에 접속되고, 비반전 입력단이 기준 전압 입력 단자(VREFI)에 접속되며, 출력단이 스위치(SW31)의 일단에 접속된다. 스위치(SW31)의 타단은 APC 출력 단자(APCO)에 접속되고, 스위치(SW31)의 제어 전극은 APC 신호 입력 단자(APCI)에 접속된다. 스위치(SW31)는 예컨대 APC 신호가 저레벨일 때는 온하여 도통 상태가 되고, APC 신호가 고레벨이 되면 오프하여 차단 상태가 된다.

<93> 데이터 신호 드라이버 회로(51)는 2개의 입력단이 기록 데이터 단자(DATA 및 DATAB)에 대응하여 접속되고, 출력단이 스위칭 전류 제어 스위치(SW51)의 제어 전극에 접속된다.

<94> 스위칭 전류 제어 스위치(SW51)는 타단이 전류 가산 회로(52)의 다른 쪽 입력단에 접속되고, 기록 데이터 단자(DATA와 DATAB)에 미리 정해진 기록 신호가 입력되면 온하여 도통 상태가 되어, 스위칭 전류 생성 회로(10)로 생성된 스위칭 전류(Isw)를 전류 가산 회로(52)에 공급한다.

<95> 전류 가산 회로(52)의 각 입력단에는 스위칭 전류 생성 회로(10)와 바이어스 전류 생성 회로(20)의 각 출력단이

대응하여 접속되고, 전류 가산 회로(52)의 출력단은 반도체 레이저 접속 단자(LD)에 접속된다. 전류 가산 회로(52)는 입력된 스위칭 전류(Isw)와 바이어스 전류(Ibi)를 가산하여 반도체 레이저(Ld)의 구동 전류를 이루는 싱크 전류로서 출력한다.

<96> 이와 같은 구성에 있어서, 우선 스위칭 전류 생성 회로(10)의 동작에 대하여 설명한다.

<97> 스위칭 전류 설정 단자(RSW)와 접지 전압의 사이에 접속된 스위칭 전류 설정 저항(Rsw)에는 PMOS 트랜지스터(M11)의 드레인 전류가 공급된다. 연산 증폭 회로(11)는 스위칭 전류 설정 저항(Rsw)에 의한 전압 강하가 제1 기준 전압(Vref1)과 동일해지도록 PMOS 트랜지스터(M11)의 게이트 전압을 제어하여 PMOS 트랜지스터(M11)의 드레인 전류를 제어한다. 즉, 스위칭 전류 설정 저항(Rsw)의 저항값을 rsw로 하면, PMOS 트랜지스터(M11)의 드레인 전류는 Vref1/rsw가 되므로, 제1 기준 전압(Vref1)과 스위칭 전류 설정 저항(Rsw)에 의해 전류값이 설정된다.

<98> PMOS 트랜지스터(M12)의 드레인 전류는 PMOS 트랜지스터(M11)의 드레인 전류에 비례하므로, PMOS 트랜지스터(M12)의 드레인 전류도 제1 기준 전압(Vref1)과 스위칭 전류 설정 저항(Rsw)에 의해 전류값이 설정된다. 이와 같이, PMOS 트랜지스터(M12)의 드레인으로부터 출력되는 스위칭 전류(Isw)는 상기한 바와 같이 제1 기준 전압(Vref1)과 스위칭 전류 설정 저항(Rsw)에 의해 설정되기 때문에 일정한 전류가 된다. 스위칭 전류(Isw)는 스위칭 전류 제어 스위치(SW51)를 통하여 전류 가산 회로(52)에 입력되고, 전류 가산 회로(52)에서 바이어스 전류(Ibi)와 가산되어 반도체 레이저 접속 단자(LD)에 접속된 반도체 레이저(Ld)의 구동 전류가 된다.

<99> 다음에, 바이어스 전류 생성 회로(20)의 동작에 대하여 설명한다.

<100> 바이어스 전류 설정 단자(RBI)와 접지 전압의 사이에 접속된 바이어스 전류 설정 저항(Rbi)에는 PMOS 트랜지스터(M21)의 드레인 전류가 공급된다. 연산 증폭 회로(21)는 바이어스 전류 설정 저항(Rbi)으로 인한 전압 강하가 기억 회로(30)의 출력 전압(Vsh)와 동일해지도록 PMOS 트랜지스터(M21)의 게이트 전압을 제어함으로써 PMOS 트랜지스터(M21)의 드레인 전류를 제어한다. 즉, 바이어스 전류 설정 저항(Rbi)의 저항값을 rbi로 하면, PMOS 트랜지스터(M21)의 드레인 전류는 Vsh/rbi로 되며, 기억 회로(30)의 출력 전압(Vsh)과 바이어스 전류 설정 저항(Rbi)에 의해 설정된다.

<101> 스위칭 전류 생성 회로(10)의 경우와 마찬가지로, PMOS 트랜지스터(M22)의 드레인 전류는 PMOS 트랜지스터(M21)의 드레인 전류에 비례하기 때문에, PMOS 트랜지스터(M22)의 드레인 전류도 기억 회로(30)의 출력 전압(Vsh)과 바이어스 전류 설정 저항(Rbi)에 의해 설정된다. PMOS 트랜지스터(M22)의 드레인 전류가 바이어스 전류(Ibi)로 된다. 기억 회로(30)의 출력 전압(Vsh)은 후술하는 바와 같이 반도체 레이저(Ld)의 편차나 온도 변화 등에 따라 변동하기 때문에, 이 변동에 따라 바이어스 전류(Ibi)도 변동한다. 바이어스 전류(Ibi)는 전류 가산 회로(52)에 입력되고, 전류 가산 회로(52)에서 스위칭 전류(Isw)와 가산되어 반도체 레이저 접속 단자(LD)에 접속된 반도체 레이저(Ld)의 구동 전류가 된다.

<102> 다음에, 기억 회로(30)의 동작에 대하여 설명한다.

<103> 화상 기록에 앞서 APC 신호 입력 단자(APCI)에 입력된 APC 신호가 저레벨이 되어 스위치(31)가 온하여 도통 상태가 된다. 또, 스위칭 전류 제어 스위치(SW51)가 온하여 도통 상태가 되도록 기록 데이터 단자(DATA, DATAB)에 기록 데이터 신호가 입력된다. 이 때문에, 반도체 레이저(Ld)에는 상기한 바와 같이 스위칭 전류(Isw)와 바이어스 전류(Ibi)를 가산한 구동 전류가 공급되기 때문에, 반도체 레이저(Ld)가 발광한다. 이 반도체 레이저(Ld)의 발광량은 반도체 레이저(Ld)의 근방에 배치된 포토 다이오드(Pd)에 의해 검출된다.

<104> 포토 다이오드(Pd)에는 반도체 레이저(Ld)의 광량에 비례한 광전류가 흐르고, 이 광전류는 저항(Rpd)에 의해 전압으로 변환된다. 이 변환된 전압은 포토 다이오드 접속 단자(PD)를 통하여 연산 증폭 회로(31)의 반전 입력단에 입력된다. 연산 증폭 회로(31)의 비반전 입력단에는 외부로부터 제2 기준 전압(Vref2)이 입력되고, 연산 증폭 회로(31)는 저항(Rpd)으로 인한 전압 강하가 제2 기준 전압(Vref2)과 동일해지도록 바이어스 전류(Ibi)를 제어하여 반도체 레이저(Ld)의 광량이 미리 정해진 값이 되도록 제어한다. 이 때, 샘플 홀딩 콘덴서(Csh)는 연산 증폭 회로(31)의 출력 전압(Vsh)으로 충전된다. 또한 제1 기준 전압(Vref1)과 제2 기준 전압(Vref2)은 동일한 전압이어도 좋다.

<105> 화상 기록 직전에 APC 신호가 고레벨이 되어 스위치(SW31)가 오프하여 차단 상태가 된다. 이 때문에, 화상 기록 직전의 연산 증폭 회로(31)의 출력 전압(Vsh)이 샘플 홀딩 콘덴서(Csh)에 기억된다. 화상 기록 기간 중은 APC 신호가 고레벨로 유지되기 때문에, 바이어스 전류(Ibi)는 화상 기록 직전의 전류값을 유지한 상태로 변화하지 않는다. 화상 기록 기간 중은 외부로부터 입력되는 상기 기록 데이터 신호에 따라 스위칭 전류 제어 스위치

(SW51)가 온/오프 동작을 반복하여 반도체 레이저(Ld)를 점멸시켜 원하는 화상이 형성된다.

<106> 또한 상기 설명에서는 APC 출력 단자(APCO)를 바이어스 전류 제어 단자(VBI)에 접속하도록 하였지만, APC 출력 단자(APCO)를 스위칭 전류 제어 단자(VSW)에 접속하고, 바이어스 전류 제어 단자(VBI)에 제1 기준 전압(Vref1)을 입력하도록 하여도 좋다. 이와 같이 한 경우, 바이어스 전류(Ibi)가 일정한 전류로 되고, 스위칭 전류(Isw)의 전류값이 기억 회로(30)의 출력 전압(Vsh)에 따라 변화하게 된다. 이 때문에, 임계값 전류(Ith)보다 발광 효율 변화가 큰 반도체 레이저(Ld)를 제어하기에 적절한 회로 구성으로 할 수 있다.

<107> 이와 같이, 본 제1 실시예에 따른 반도체 레이저 구동 장치는 APC에 의해 바이어스 전류(Ibi)를 제어할 수 있기 때문에, 발광 효율보다 임계값 전류(Ith) 변화가 큰 반도체 레이저(Ld)를 제어하기에 적절한 회로 구성을 얻을 수 있다. 또한, 동일한 반도체 장치(2)의 APC 출력 단자(APCO)의 접속처를 변경시키는 것만으로, APC에 의해 바이어스 전류(Ibi)를 제어하는 회로와 스위칭 전류(Isw)를 제어하는 회로를 구성할 수 있기 때문에, 임계값 전류(Ith)의 변화가 큰 반도체 레이저(Ld)에도 발광 효율 변화가 큰 반도체 레이저(Ld)에도 대응할 수 있다.

<108> 제2 실시예.

<109> 상기 제1 실시예에서는 제1 기준 전압(Vref1)을 외부로부터 입력하도록 하였지만, 제1 기준 전압(Vref1)을 생성하는 회로를 반도체 장치(2)의 내부에 마련하도록 하여도 되며, 이와 같이 한 것을 본 발명의 제2 실시예로 한다.

<110> 도 4는 본 발명의 제2 실시예에 따른 반도체 레이저 구동 장치의 회로예를 나타낸 도면이다. 또한, 도 4에서는 도 3과 동일한 부분은 동일한 부호로 나타내고, 여기에서는 그 설명을 생략하는 동시에 도 3과의 차이점만 설명한다.

<111> 도 4가 도 3과 상이한 점은 도 3의 반도체 장치(2)에 제1 기준 전압(Vref1)을 생성하여 출력하는 기준 전압 발생 회로(40)와 제1 기준 전압(Vref1)을 출력하는 기준 전압 출력 단자(VREFO)를 마련한 것이고, 이에 따라 도 3의 반도체 장치(2)를 반도체 장치(2a)로 하고, 도 3의 반도체 레이저 구동 장치(1)를 반도체 레이저 구동 장치(1a)로 하였다.

<112> 도 4에 있어서, 반도체 레이저 구동 장치(1a)는 IC를 이루는 반도체 장치(2a), 포토 다이오드(Pd), 가변 저항(Rpd), 스위칭 전류 설정 저항(Rsw), 바이어스 전류 설정 저항(Rbi) 및 샘플 홀딩 콘덴서(Csh)로 구성된다. 반도체 장치(2a)는 스위칭 전류 생성 회로(10), 바이어스 전류 생성 회로(20), 기억 회로(30), 기준 전압 발생 회로(40), 데이터 신호 드라이버 회로(51), 전류 가산 회로(52) 및 스위칭 전류 제어 스위치(SW51)를 구비한다. 또한, 반도체 장치(2a)는 APC 출력 단자(APCO), 스위칭 전류 제어 단자(VSW), 스위칭 전류 설정 단자(RSW), 기록 데이터 단자(DATA, DATAB), 바이어스 전류 제어 단자(VBI), 바이어스 전류 설정 단자(RBI), 반도체 레이저 접속 단자(LD), 포토 다이오드 접속 단자(PD), 기준 전압 입력 단자(VREFI), APC 신호 입력 단자(APCI), 전원 단자(VDD), 접지 단자(GND) 및 기준 전압 출력 단자(VREFO)를 구비한다.

<113> 기준 전압 출력 단자(VREFO)는 스위칭 전류 제어 단자(VSW)에 접속된다. 또한 제2 기준 전압(Vref2)은 기준 전압 발생 회로(40)로 생성한 제1 기준 전압(Vref1)을 사용하여도 좋다.

<114> 반도체 레이저 구동 장치(1a)의 동작은 스위칭 전류 제어 단자(VSW)에 입력되는 제1 기준 전압(Vref1)을 반도체 장치(2a)내에서 생성하도록 한 것 이외는, 상기 제1 실시예와 동일하므로 그 설명을 생략한다.

<115> 이와 같이, 반도체 장치(2a)내의 기준 전압 발생 회로(40)로 생성한 제1 기준 전압(Vref1)을 스위칭 전류 제어 단자(VSW)에 입력하고, 기억 회로(30)의 출력 전압(Vsh)에 따라 바이어스 전류(Ibi)가 제어되고, 스위칭 전류(Isw)가 일정한 전류가 되기 때문에, 발광 효율보다 임계값 전류(Ith) 변화가 큰 반도체 레이저(Ld)를 제어하기에 적절한 회로 구성을 이루고, 상기 제1 실시예와 동일한 효과를 얻을 수 있다.

<116> 여기서, 도 4에 있어서, APC 출력 단자(APCO)를 스위칭 전류 제어 단자(VSW)에 접속하고, 기준 전압 출력 단자(VREFO)를 바이어스 전류 제어 단자(VBI)에 접속하도록 하여도 좋고, 이와 같이 한 경우, 도 4는 도 5와 같이 된다. 또한 도 5에서는 도 4와 동일한 부분은 동일한 부호로 나타내고, 도 5에서도 제2 기준 전압(Vref2)으로서 기준 전압 발생 회로(40)로 생성한 제1 기준 전압(Vref1)을 사용하여도 좋다.

<117> 도 5의 반도체 레이저 구동 장치(1a)는 기억 회로(30)의 출력 전압(Vsh)에 따라 스위칭 전류(Isw)가 제어되고, 바이어스 전류(Ibi)는 일정한 전류가 되기 때문에, 임계값 전류(Ith)보다 발광 효율 변화가 큰 반도체 레이저(Ld)를 제어하기에 적절한 회로 구성을 이루며, 도 4의 경우와 동일한 효과를 얻을 수 있다.

<118> 이와 같이, 본 제2 실시예의 반도체 레이저 구동 장치에 의하면, 반도체 장치(2a)내에 기준 전압 발생 회로(40)를 마련하였으므로, 상기 제1 실시예와 동일한 효과를 얻을 수 있는 동시에, 외부로부터의 기준 전압이 불필요하게 되어 보다 소형화 및 비용 절감을 도모할 수 있다. 또한, 외부 접속을 변경시키는 것만으로 APC에 의해 바이어스 전류(Ibi)를 제어하는 회로와 스위칭 전류(Isw)를 제어하는 회로를 구성할 수 있기 때문에, 임계값 전류(Ith) 변화가 큰 반도체 레이저(Ld)에도 발광 효율 변화가 큰 반도체 레이저(Ld)에도 대응할 수 있다.

<119> 제3 실시예.

<120> 상기 제2 실시예에 있어서, 반도체 장치(2a)내에 제1 전환 스위치(SW1) 및 제2 전환 스위치(SW2)를 각각 마련하여 연산 증폭 회로(11 및 21)의 각 반전 입력단에 입력되는 전압을 변경하여 도 4와 같은 동작 및 도 5와 같은 동작을 실행할 수 있도록 하여도 좋고, 이와 같이 한 것을 본 발명의 제3 실시예로 한다.

<121> 도 6은 본 발명의 제3 실시예에 따른 반도체 레이저 구동 장치의 회로예를 나타낸 도면이다. 또한 도 6에서는 도 4와 동일한 부분은 동일한 부호로 나타내고, 여기에서는 그 설명을 생략하는 동시에 도 4와의 차이점만 설명한다.

<122> 도 6이 도 4와 상이한 점은 도 4의 반도체 장치(2a)내에 제1 전환 스위치(SW1) 및 제2 전환 스위치(SW2)를 마련하고, 도 4의 반도체 장치(2a)내의 기억 회로(30)에 도 4의 샘플 홀딩 콘덴서(Csh)를 마련하도록 한 것이고, 이에 따라 도 4의 기억 회로(30)를 기억 회로(30b)로 하고, 도 4의 반도체 장치(2a)를 반도체 장치(2b)로 하며, 도 4의 반도체 레이저 구동 장치(1a)를 반도체 레이저 구동 장치(1b)로 하였다.

<123> 도 6에 있어서, 반도체 레이저 구동 장치(1b)는 IC를 이루는 반도체 장치(2b), 포토 다이오드(Pd), 가변 저항(Rpd), 스위칭 전류 설정 저항(Rsw) 및 바이어스 전류 설정 저항(Rbi)으로 구성된다. 반도체 장치(2b)는 스위칭 전류 생성 회로(10), 바이어스 전류 생성 회로(20), 기억 회로(30b), 기준 전압 발생 회로(40), 데이터 신호 드라이버 회로(51), 전류 가산 회로(52), 스위칭 전류 제어 스위치(SW51), 제1 전환 스위치(SW1) 및 제2 전환 스위치(SW2)를 구비한다. 또한, 반도체 장치(2b)는 전환 신호 입력 단자(CHSW), 스위칭 전류 설정 단자(RSW), 기록 데이터 단자(DATA, DATAB), 바이어스 전류 설정 단자(RBI), 반도체 레이저 접속 단자(LD), 포토 다이오드 접속 단자(PD), 기준 전압 입력 단자(VREFI), APC 신호 입력 단자(APCI), 전원 단자(VDD), 접지 단자(GND) 및 기준 전압 출력 단자(VREFO)를 구비한다.

<124> 기억 회로(30b)는 연산 증폭 회로(31), 스위치(SW31) 및 샘플 홀딩 콘덴서(Csh)로 구성된다. 스위치(SW31)의 일단은 연산 증폭 회로(31)의 출력단에 접속되고, 스위치(SW31)의 타단은 제1 전환 스위치(SW1)의 공통 단자(C)에 접속되며 그 접속부와 접지 전압의 사이에 샘플 홀딩 콘덴서(Csh)가 접속된다. 제1 전환 스위치(SW1)에 있어서, 단자(A)가 연산 증폭 회로(21)의 비반전 입력단에 입력되고, 단자(B)가 연산 증폭 회로(11)의 반전 입력단에 접속되며, 공통 단자(C)에는 기억 회로(30b)의 출력 전압(Vsh)이 입력된다. 제2 전환 스위치(SW2)에 있어서, 단자(A)가 연산 증폭 회로(11)의 반전 입력단에 입력되고, 단자(B)가 연산 증폭 회로(21)의 비반전 입력단에 접속되며, 공통 단자(C)에는 제1 기준 전압(Vref1)이 입력된다.

<125> 제1 전환 스위치(SW1) 및 제2 전환 스위치(SW2)는 전환 신호 입력 단자(CHSW)에 입력된 전환 신호(Sch)에 따라 각각 동작 제어된다. 예컨대, 제1 전환 스위치(SW1) 및 제2 전환 스위치(SW2)는 전환 신호(Sch)가 저레벨인 경우, 각각 공통 단자(C)를 단자(A)에 접속하고, 전환 신호(Sch)가 고레벨일 때는, 각각 공통 단자(C)를 단자(B)에 접속한다. 전환 신호(Sch)가 저레벨이 되어 제1 전환 스위치(SW1)와 제2 전환 스위치(SW2)에서 각각 공통 단자(C)가 단자(A)에 접속되는 경우, 기억 회로(30b)의 출력 전압(Vsh)이 바이어스 전류 생성 회로(20)의 연산 증폭 회로(21)의 반전 입력단에 입력되고, 기준 전압 발생 회로(40)로부터의 제1 기준 전압(Vref1)이 스위칭 전류 생성 회로(10)의 연산 증폭 회로(11)의 반전 입력단에 입력된다. 이 상태는 도 4와 완전히 동일한 회로로 되어 있으므로, APC에 의해 바이어스 전류(Ibi)가 제어된다.

<126> 이에 반하여, 전환 신호(Sch)가 고레벨이고, 제1 전환 스위치(SW1)와 제2 전환 스위치(SW2)에서 각각 공통 단자(C)가 단자(B)에 접속되는 경우, 기억 회로(30b)의 출력 전압(Vsh)이 스위칭 전류 생성 회로(10)의 연산 증폭 회로(11)의 반전 입력단에 입력되고, 기준 전압 발생 회로(40)로부터의 제1 기준 전압(Vref1)이 바이어스 전류 생성 회로(20)의 연산 증폭 회로(21)의 반전 입력단에 입력된다. 이 상태는 도 5과 완전히 동일한 회로가 되어 있으므로, APC에 의해 스위칭 전류(Isw)가 제어된다.

<127> 이와 같이, 본 제3 실시예에 따른 반도체 레이저 구동 장치는 상기 제2 실시예와 동일한 효과를 얻을 수 있는 동시에, 전환 신호(Sch)에 의해 제어하는 전류를 전환시킬 수 있기 때문에, 반도체 장치의 외부 접속을 변경하지 않고도 임계값 전류(Ith)가 크게 변동하는 반도체 레이저(Ld)와 발광 효율이 크게 변화하는 반도체 레이저

(Ld) 중 어느 경우에도 사용할 수 있다.

<128> 제4 실시예.

<129> 상기 제2 및 제3 각 실시예에 있어서, 반도체 장치내의 기억 회로를 사용하지 않고, 외부에 마련한 외부 APC 제어 회로(5)의 출력 전압을 사용하도록 하여도 좋은 바, 이와 같이 한 것을 본 발명의 제4 실시예로 한다.

<130> 도 7은 본 발명의 제4 실시예에 따른 반도체 레이저 구동 장치의 회로예를 나타낸 도면이다. 또한 도 7에서는 도 4와 동일한 부분은 동일한 부호로 나타내고, 여기에서는 그 설명을 생략하는 동시에 도 4와의 차이점만 설명한다.

<131> 도 7이 도 4와 상이한 점은, 도 4의 기억 회로(30)를 사용하지 않고 이 기억 회로(30)의 동작을 외부에 마련된 외부 APC 제어 회로(5)로 실행하도록 하고, 도 4의 샘플 홀딩 콘덴서(Csh)를 제거하고, APC 신호 및 제2 기준 전압(Vref2)의 입력을 불필요하게 하고, 포토 다이오드 접속 단자(PD)의 접속을 차단한 것이다. 이에 따라 도 4의 반도체 레이저 구동 장치(1a)를 반도체 레이저 구동 장치(1c)로 하였다.

<132> 도 7에 있어서, 반도체 레이저 구동 장치(1c)는 반도체 장치(2a), 포토 다이오드(Pd), 가변 저항(Rpd), 스위칭 전류 설정 저항(Rsw) 및 바이어스 전류 설정 저항(Rbi)으로 구성된다. 도 7에서는 반도체 장치(2a)에 기억 회로(30)가 마련되어 있지만, 기억 회로(30)가 없어도 된다.

<133> 저항(Rpd)에 의해 변환된 전압은 외부 APC 제어 회로(5)에 입력된다. APC 신호 입력 단자(APCI)를 개방하거나, 또는 APC 신호 입력 단자(APCI)에 고레벨의 신호를 입력하도록 함으로써 스위치(SW31)를 항상 오프시켜 차단 상태로 하여 기억 회로(30)의 동작을 정지시킨다. 외부 APC 제어 회로(5)는 도 4의 기억 회로(30)와 동일한 동작을 실행하고, 기억 회로(30)의 출력 전압(Vsh)에 상당한 전압을 생성하여 반도체 장치(2a)의 바이어스 전류 제어 단자(VBI)에 출력한다. 그 외의 동작은 도 4의 경우와 동일하므로 그 설명을 생략한다.

<134> 또한, 도 7에서는 도 4와 같은 구성의 반도체 레이저 구동 장치를 예로 하여 설명하였지만, 도 5와 같은 구성의 반도체 레이저 구동 장치인 경우에는 도 8과 같이 된다.

<135> 도 8의 경우, 저항(Rpd)에 의해 변환된 전압은 외부 APC 제어 회로(5)에 입력된다. APC 신호 입력 단자(APCI)를 오픈으로 하거나, 또는 APC 신호 입력 단자(APCI)에 고레벨의 신호를 입력하도록 하여 스위치(SW31)를 항상 오프시켜 차단 상태로 하여 기억 회로(30)의 동작을 정지시킨다. 외부 APC 제어 회로(5)는 도 5의 기억 회로(30)와 동일한 동작을 실행하고, 기억 회로(30)의 출력 전압(Vsh)에 상당한 전압을 생성하여 반도체 장치(2a)의 스위칭 전류 제어 단자(VSW)에 출력한다. 그 외의 동작은 도 5의 경우와 동일하므로 그 설명을 생략한다.

<136> 또한, 도 8에 있어서, 제1 기준 전압(Vref1)을 외부 APC 제어 회로(5)로 생성하도록 하여도 좋고, 이와 같이 한 경우, 도 8은 도 9와 같이 된다. 도 9에서는 반도체 장치(2a)에 기준 전압 발생 회로(40)가 마련되어 있지만, 기준 전압 발생 회로(40)는 없어도 된다. 도 9에서는 외부 APC 제어 회로(5)로 생성된 전압이 바이어스 전류 제어 단자(VBI)에 입력되는 것 이외는 도 8과 동일하므로 그 설명을 생략한다. 도 9와 같이 함으로써, APC에 의해 바이어스 전류(Ibi)와 스위칭 전류(Isw)의 양쪽 모두를 동시에 제어하는 것이 가능하게 된다.

<137> 또한, 도 7 및 도 8에서는 상기 제2 실시예의 경우를 예로 하여 설명하였지만, 제3 실시예에 따른 도 6과 같은 구성의 반도체 레이저 구동 장치인 경우에는 도 10과 같이 된다. 또한 도 10에서는 도 6과 동일한 부분은 동일한 부호로 나타내고, 여기에서는 그 설명을 생략하는 동시에 도 6과의 차이점만 설명한다.

<138> 도 10이 도 6과 상이한 점은 도 6의 기억 회로(30b)를 사용하지 않고, 이 기억 회로(30b)의 동작을 외부에 마련된 외부 APC 제어 회로(5)로 실행하도록 하고, 또한 APC 신호 및 제2 기준 전압(Vref2)의 입력을 불필요하게 하며, 포토 다이오드 접속 단자(PD)의 접속을 차단한 것이고, 이에 따라 도 6의 반도체 레이저 구동 장치(1b)를 반도체 레이저 구동 장치(1c)로 하였다.

<139> 도 10에 있어서, 반도체 레이저 구동 장치(1c)는 반도체 장치(2b), 포토 다이오드(Pd), 가변 저항(Rpd), 스위칭 전류 설정 저항(Rsw) 및 바이어스 전류 설정 저항(Rbi)으로 구성된다. 도 10에서는 반도체 장치(2b)에 기억 회로(30b)가 마련되어 있지만, 기억 회로(30b)는 없어도 된다.

<140> 저항(Rpd)에 의해 변환된 전압은 외부 APC 제어 회로(5)에 입력된다. APC 신호 입력 단자(APCI)를 개방하거나, 또는 APC 신호 입력 단자(APCI)에 고레벨의 신호를 입력하도록 하여 스위치(SW31)를 항상 오프시켜 차단 상태로 하여 기억 회로(30b)의 동작을 정지시킨다. 외부 APC 제어 회로(5)는 도 6의 기억 회로(30b)와 동일한 동작을 실행하고, 기억 회로(30b)의 출력 전압(Vsh)에 상당한 전압을 생성하여 APC 출력 단자(APCO)에 출력한다. 그 외

의 동작은 도 6의 경우와 동일하므로 설명을 생략한다.

<141> 이와 같이, 본 제4 실시예의 반도체 레이저 구동 장치는 상기 제2 및 제3 각 실시예에 있어서, 기억 회로(30, 30b)의 동작, 또는 기억 회로(30)와 기준 전압 발생 회로(40)의 각 동작을 외부 APC 제어 회로(5)로 실시하도록 하였으므로, 보다 고정밀도의 APC를 실행할 수 있다.

<142> 또한, 상기 제1 내지 제4 각 실시예에서의 반도체 레이저 구동 장치를 레이저 프린터나 디지털 복사기 등 화상 형성 장치에 사용하도록 하여도 좋다.

도면의 간단한 설명

<143> 도 1은 반도체 레이저의 광량-구동 전류의 특성예를 나타낸 도면.

<144> 도 2는 반도체 레이저의 광량-구동 전류의 다른 특성예를 나타낸 도면.

<145> 도 3은 본 발명의 제1 실시예에 따른 반도체 레이저 구동 장치의 회로예를 나타낸 도면.

<146> 도 4는 본 발명의 제2 실시예에 따른 반도체 레이저 구동 장치의 회로예를 나타낸 도면.

<147> 도 5는 본 발명의 제2 실시예에 따른 반도체 레이저 구동 장치의 다른 회로예를 나타낸 도면.

<148> 도 6은 본 발명의 제3 실시예에 따른 반도체 레이저 구동 장치의 회로예를 나타낸 도면.

<149> 도 7은 본 발명의 제4 실시예에 따른 반도체 레이저 구동 장치의 회로예를 나타낸 도면.

<150> 도 8은 본 발명의 제4 실시예에 따른 반도체 레이저 구동 장치의 다른 회로예를 나타낸 도면.

<151> 도 9는 본 발명의 제4 실시예에 따른 반도체 레이저 구동 장치의 다른 회로예를 나타낸 도면.

<152> 도 10은 본 발명의 제4 실시예에 따른 반도체 레이저 구동 장치의 다른 회로예를 나타낸 도면.

<153> <도면의 주요 부분에 대한 부호의 설명>

<154> 1, 1a, 1b 반도체 레이저 구동 장치 2, 2a, 2b 반도체 장치

<155> 5 외부 APC 제어 회로

<156> 10 스위칭 전류 생성 회로

<157> 11, 21, 31 연산 증폭 회로

<158> 20 바이어스 전류 생성 회로 30, 30b 기억 회로

<159> 40 기준 전압 발생 회로

<160> 51 데이터 신호 드라이버 회로

<161> 52 전류 가산 회로 Pd 포토 다이오드

<162> Ld 반도체 레이저 Rpd 가변 저항

<163> Rsw 스위칭 전류 설정 저항 Rbi 바이어스 전류 설정 저항

<164> Csh 샘플 홀딩 콘덴서 SW1 제1 전환 스위치

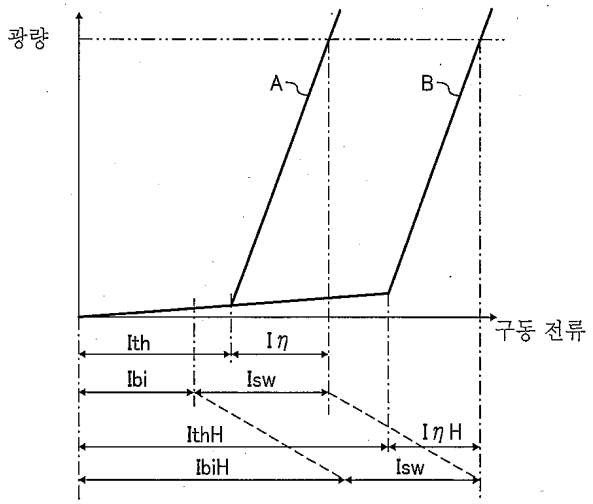
<165> SW2 제2 전환 스위치 SW31 스위치

<166> SW51 스위칭 전류 제어 스위치

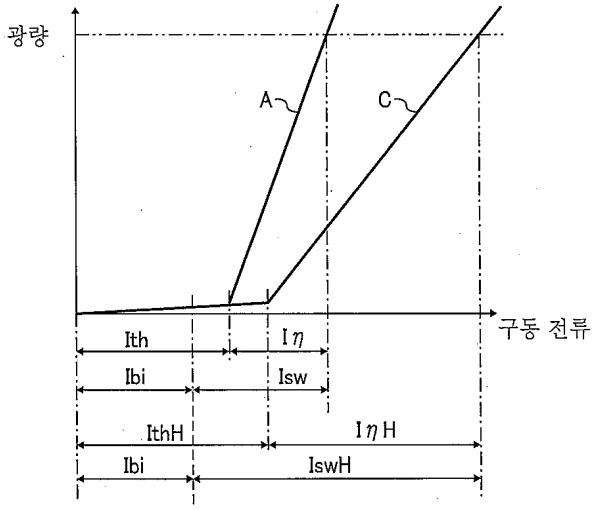
<167> M11, M12, M21, M22 PMOS 트랜지스터

도면

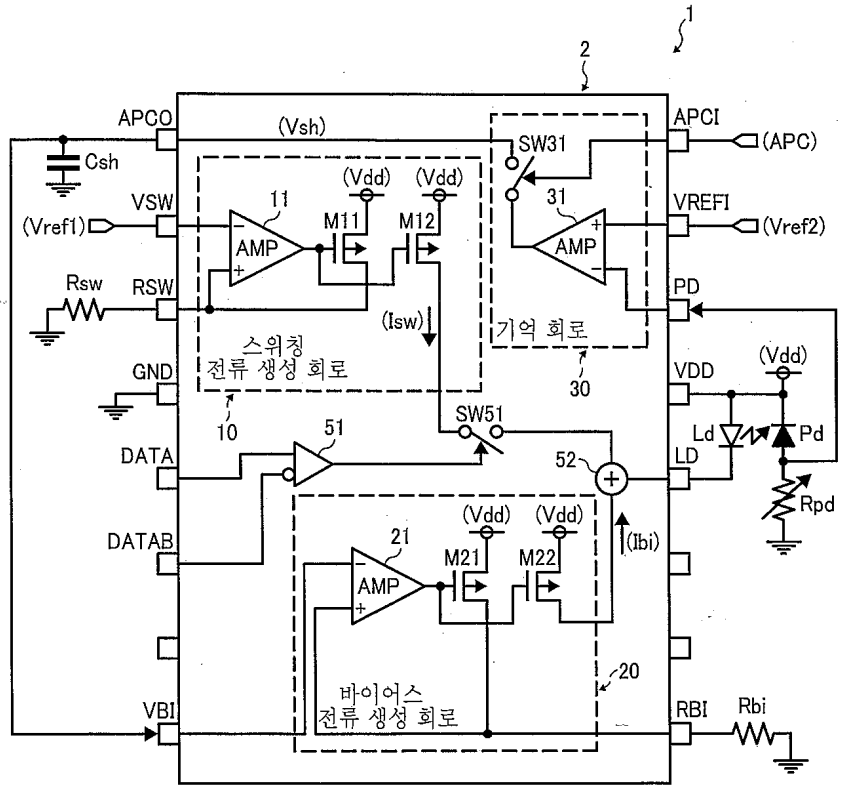
도면1


광량
A
B
구동 전류
Ith
Iη
Ibi
Isw
IthH
IηH
IbiH
Isw

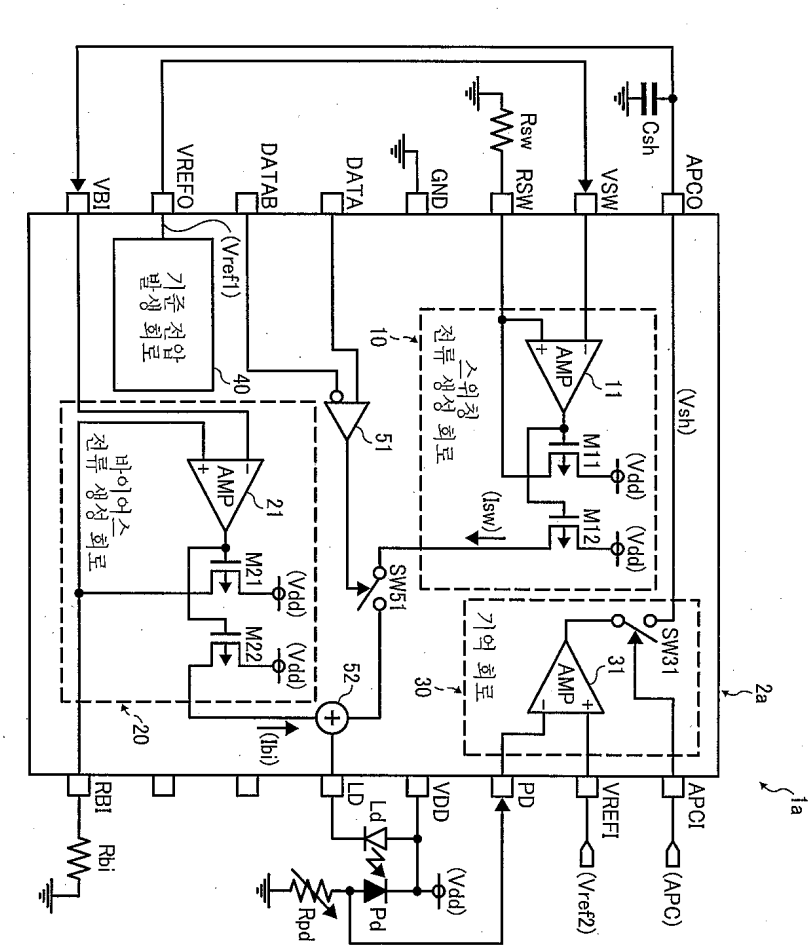
도면2


광량
A
C
구동 전류
Ith
Iη
Ibi
Isw
IthH
IηH
Ibi
IswH

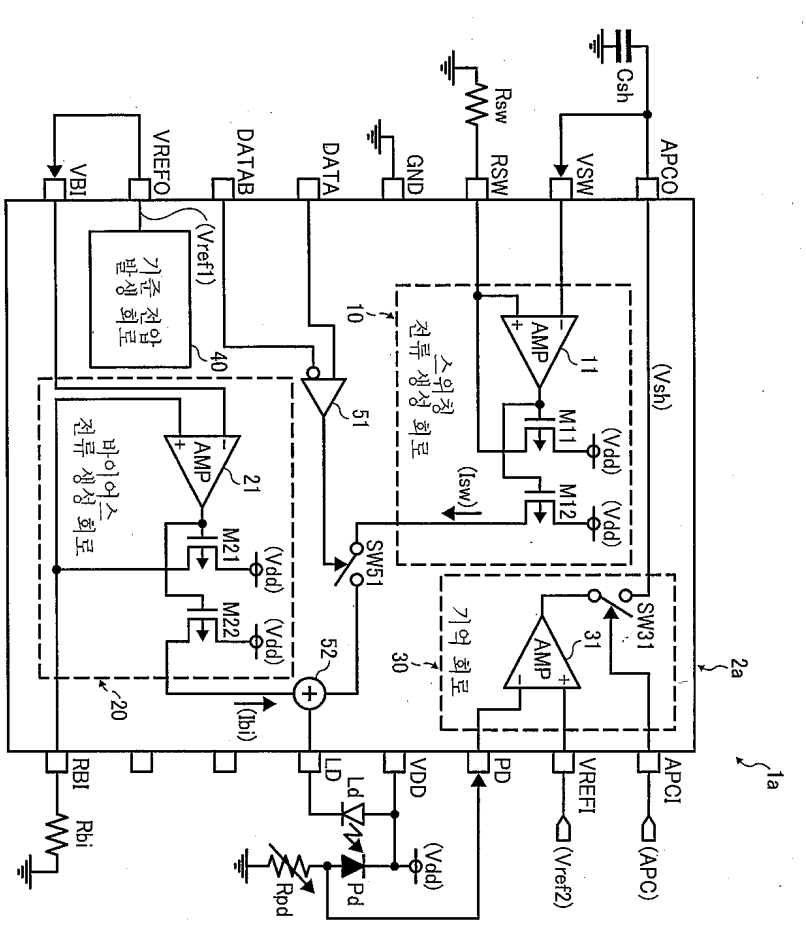
도면3


1
2
APCO
(Vsh)
APCI
(APC)
Csh
SW31
(Vdd)
(Vdd)
11
M11
M12
31
VSW
(Vref1)
AMP
AMP
VREFI
(Vref2)
Rsw
RSW
PD
(Isw)
기억 회로
스위칭
전류 생성 회로
GND
30
VDD
(Vdd)
10
SW51
Ld
Pd
51
52
LD
DATA
Rpd
(Vdd)
(Vdd)
DATAB
21
M21
M22
(Ibi)
AMP
20
바이어스
전류 생성 회로
VBI
RBI
Rbi

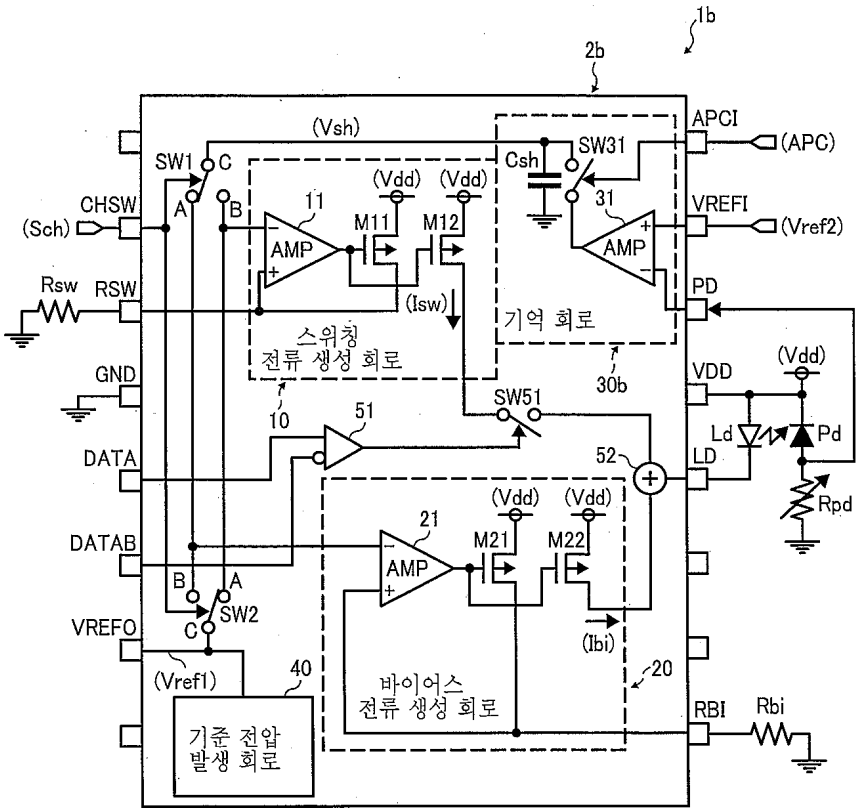
도면4


VBI
VREFO
DATAB
DATA
GND
RSW
VSW
APCO
Csh
Rsw
기준 전압 발생 회로
(Vref1)
40
10
스위칭 전류 생성 회로
AMP
11
M11
M12
(Vdd)
(Isw)
(Vsh)
51
SW51
바이어스 전류 생성 회로
21
M21
M22
20
(Ibi)
52
기억 회로
30
31
SW31
2a
1a
RBI
Rbi
LD
Ld
VDD
PD
VREFI
APCI
Pd
Rpd
(Vref2)
(APC)

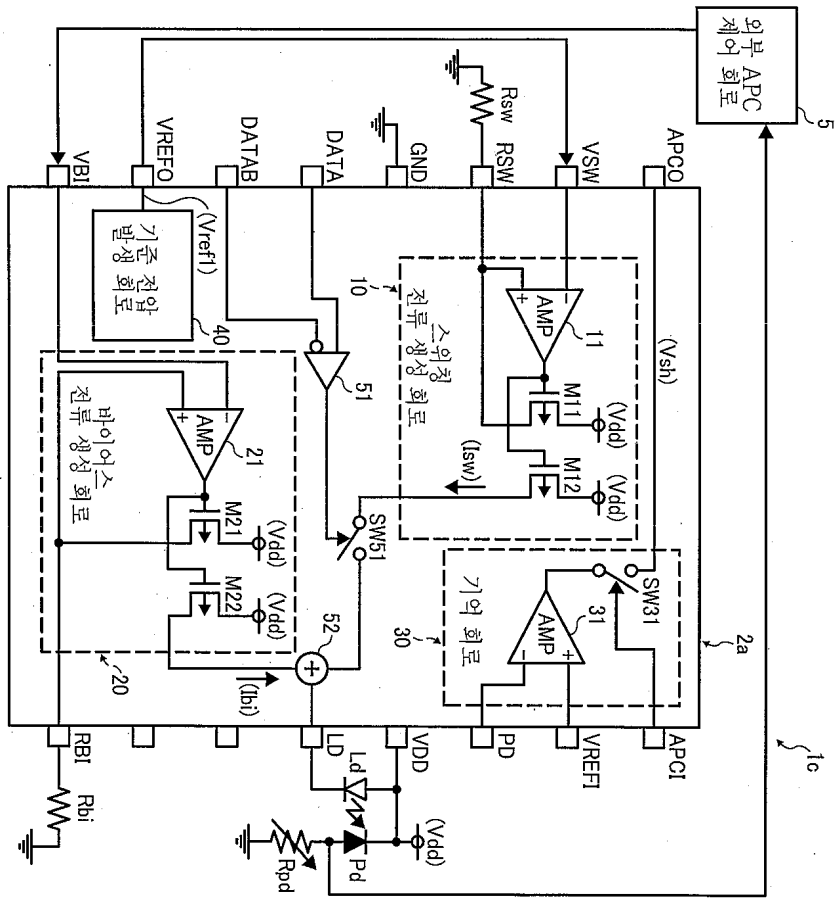
도면5


Csh
Rsw
APCO
VSW
RSW
GND
DATA
DATAB
VREFO
VBI
(Vref1)
기준 전압 발생 회로
40
10
스위칭 전류 생성 회로
AMP
11
M11
M12
(Vdd)
(Isw)
(Vsh)
51
SW51
바이어스 전류 생성 회로
AMP
21
M21
M22
20
(Ibi)
52
기억 회로
30
AMP
31
SW31
2a
1a
RBI
Rbi
LD
Ld
VDD
PD
VREFI
APCI
(Vref2)
(APC)
Rpd
Pd

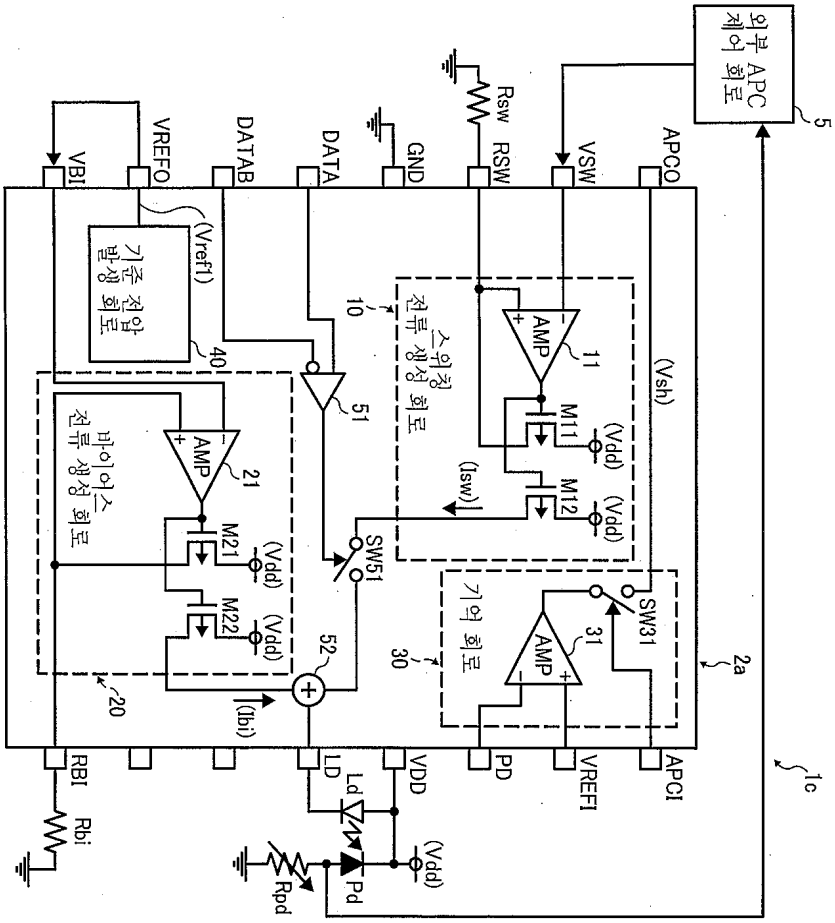
도면6


1b
2b
(Vsh)
SW1
C
A
B
CHSW
(Sch)
Rsw
RSW
GND
DATA
DATAB
VREFO
(Vref1)
40
기준 전압
발생 회로
11
AMP
(Vdd)
(Vdd)
M11
M12
(Isw)
스위칭
전류 생성 회로
10
51
SW51
Csh
SW31
31
AMP
기억 회로
30b
APCI
(APC)
VREFI
(Vref2)
PD
VDD
(Vdd)
Ld
Pd
LD
52
Rpd
21
AMP
M21
M22
(Ibi)
20
바이어스
전류 생성 회로
RBI
Rbi
SW2

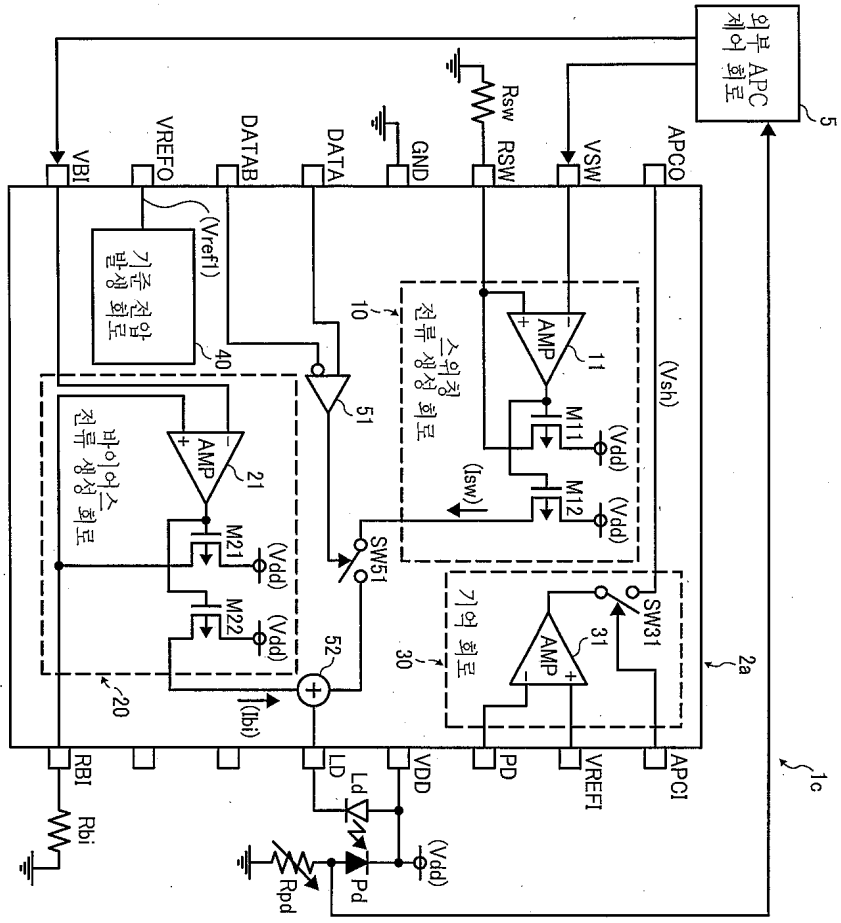
도면7


외부 APC 제어 회로
5
VBI
VREFO
DATAB
DATA
GND
Rsw
RSW
VSW
APCO
기준 전압 발생 회로
(Vref1)
40
10
스위칭 전류 생성 회로
AMP
11
M11
M12
(Vdd)
(Isw)
(Vsh)
51
SW51
바이어스 전류 생성 회로
AMP
21
M21
M22
20
52
(Ibi)
기억 회로
30
AMP
31
SW31
2a
RBI
Rbi
LD
Ld
VDD
PD
VREFI
APCI
1c
Rpd
Pd

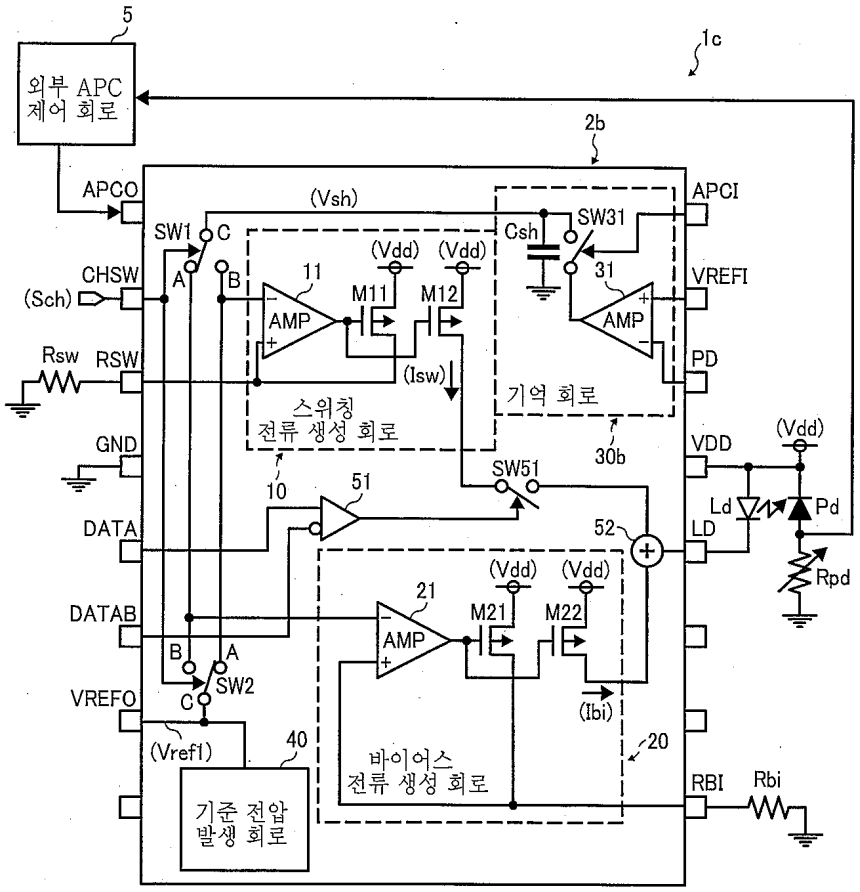
도면8


외부 APC 제어 회로
5
Rsw
RSW
VSW
APCO
VBI
VREFO
DATAB
DATA
GND
기준 전압 발생 회로
(Vref1)
40
스위칭 전류 생성 회로
10
AMP
11
M11
M12
(Vdd)
(Isw)
(Vsh)
51
SW51
바이어스 전류 생성 회로
AMP
21
M21
M22
20
52
(Ibi)
기억 회로
30
AMP
31
SW31
2a
1c
RBI
Rbi
LD
Ld
VDD
PD
VREFI
APCI
Rpd
Pd

도면9


외부 APC 제어 회로
5
VBI
VREFO
DATAB
DATA
GND
Rsw
RSW
VSW
APCO
기준 전압 발생 회로
(Vref1)
40
10
51
스위칭 전류 생성 회로
AMP
11
M11
M12
(Vdd)
(Isw)
(Vsh)
바이어스 전류 생성 회로
21
M21
M22
SW51
52
20
(Ibi)
기억 회로
30
31
SW31
2a
RBI
Rbi
LD
Ld
VDD
PD
VREFI
APCI
1c
Rpd
Pd

도면10


5
외부 APC
제어 회로
1c
2b
APCO
APCI
(Vsh)
SW1
C
A
B
Csh
SW31
31
CHSW
(Sch)
11
(Vdd)
(Vdd)
M11
M12
AMP
VREFI
Rsw
RSW
PD
(Isw)
스위칭
전류 생성 회로
기억 회로
30b
GND
10
51
SW51
VDD
(Vdd)
Ld
Pd
DATA
52
LD
Rpd
DATAB
21
M21
M22
B
A
SW2
C
VREFO
(Ibi)
(Vref1)
40
20
바이어스
전류 생성 회로
RBI
Rbi
기준 전압
발생 회로