【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第７部門第４区分
【発行日】令和6年7月5日(2024.7.5)

【国際公開番号】WO2023/140010
【出願番号】特願2023-575141(P2023-575141)
【国際特許分類】
H02M 3/28(2006.01)
【FI】
H02M 3/28 H
H02M 3/28 V

【手続補正書】
【提出日】令和6年4月17日(2024.4.17)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
第１巻線と第２巻線と第３巻線とを有するスイッチングトランスと、
第１回路と、第２回路と、第３回路とを備え、
前記第１回路は、
第１電源の電圧を受けることが可能に構成される入力正極端子および入力負極端子と、
前記第１巻線への入力電圧の印加をオンまたはオフに切り替える第１のスイッチと、
前記第１のスイッチを制御する第１制御回路と、を含み、
前記第２回路は、第２制御回路を含み、前記第１制御回路は、前記第１回路に前記第１電源の電圧が入力されている場合に、前記第１電源の電圧が入力されていることを表わす検出信号を前記第２制御回路へ送り、
前記第２制御回路は、第２電源の電圧を受け、前記検出信号に基づいて、前記第２巻線に電力を誘起するか、または前記第１巻線に印加された電圧に応じて前記第２巻線に誘起された電力を外部負荷に出力するかを切替え、
前記第３回路は、
前記第１巻線または前記第２巻線に印加された電圧に応じて、前記第３巻線に誘起された電力を出力する出力正極端子および出力負極端子と、
前記出力正極端子と前記出力負極端子との間に生成された出力電圧に応じて変化するフィードバック信号を前記第１制御回路および前記第２制御回路に帰還するフィードバック回路と、を含む、電源回路。
【請求項２】
前記第２回路は、
前記第２電源の電圧を受けることが可能であり、かつ前記第１巻線に印加された電圧に応じて前記第２巻線に誘起された電力を出力することが可能に構成される入出力正極端子および入出力負極端子と、
前記第２巻線に誘起された電力を前記入出力正極端子および前記入出力負極端子に出力するか、または前記第２電源からの電力を前記第２巻線に入力するかを切り替えるように構成された第２のスイッチと、
前記第２巻線への入力電圧の印加をオンまたはオフに切り替える第３のスイッチと、を含み、
前記第２制御回路は、前記第２のスイッチおよび前記第３のスイッチを制御する、請求

項１記載の電源回路。
【請求項３】
前記第１回路は、さらに、
前記入力正極端子と前記入力負極端子との間に接続される第１のコンデンサと、
前記第１巻線の第１端に接続されるカソードを有する第１のダイオードと、
前記第１巻線の第２端に接続されるアノードを有する第２のダイオードと、
前記入力正極端子および前記第１のダイオードのアノードと、前記第２のダイオードのカソードとの間に接続される第１の抵抗と、
前記入力正極端子および前記第１のダイオードのアノードと、前記第２のダイオードのカソードとの間に接続される第２のコンデンサとを含み、
前記第１のスイッチの第１端は、前記第１巻線の前記第２端および前記第２のダイオードのアノードに接続され、前記第１のスイッチの第２端は、前記入力負極端子に接続される、請求項２記載の電源回路。
【請求項４】
前記第１制御回路は、前記フィードバック信号に基づいて、前記第１のスイッチを制御し、前記第２制御回路は、前記フィードバック信号に基づいて、前記第３のスイッチを制御する、請求項２記載の電源回路。
【請求項５】
前記第２制御回路は、前記第１制御回路からの前記検出信号に基づいて、前記第２のスイッチを制御する、請求項２記載の電源回路。
【請求項６】
前記第１制御回路は、前記第１電源からの電力によって駆動され、
前記第２制御回路は、前記第２電源からの電力によって駆動される、請求項５に記載の電源回路。
【請求項７】
前記第２回路は、さらに、
第３のダイオードを備え、
前記第２のスイッチは、
出力状態端子および入力状態端子を含み、
前記入力状態端子は、前記第２巻線の第１端および前記第３のダイオードのカソードに接続され、
前記出力状態端子は、前記第３のスイッチの第１端および前記第２巻線の第２端に接続され、
前記第３のスイッチの第２端は、前記第３のダイオードのアノードおよび前記入出力負極端子に接続され、
前記第２のスイッチは、前記入出力正極端子と前記出力状態端子とを接続するか、あるいは前記入出力正極端子と前記入力状態端子とを接続するかを切り替える、請求項６記載の電源回路。
【請求項８】
前記第２のスイッチは、リレーによって構成され、
前記第２制御回路が動作しないときに、前記リレーによって、前記入出力正極端子が前記出力状態端子に接続される、請求項７記載の電源回路。
【請求項９】
前記第３のスイッチは、第１のトランジスタによって構成され、
前記第２回路は、さらに前記第１のトランジスタに並列に接続されたツェナーダイオードを含む、請求項７記載の電源回路。
【請求項１０】
前記第１のトランジスタは、ｎチャネルＭＯＳＦＥＴであり、
前記ツェナーダイオードのツェナー電圧は、前記第１のトランジスタのドレイン－ソース間電圧定格電圧以下である、請求項９記載の電源回路。

【請求項１１】
前記第３のスイッチは、第１のトランジスタによって構成され、
前記第２回路は、さらに、前記第２巻線の両端に接続されるスナバ回路を備える、請求項７に記載の電源回路。
【請求項１２】
前記第２回路は、さらに、
第３のダイオードを備え、
前記第３のスイッチは、第１のトランジスタによって構成され、
前記第２のスイッチは、
第４のダイオード、第５のダイオード、第２のトランジスタ、第３のトランジスタ、第２の抵抗、および第３の抵抗を備え、
前記第５のダイオードのアノードは、前記第２巻線の第２端、および前記第１のトランジスタの第１電極に接続され、前記第５のダイオードのカソードは、前記第２のトランジスタの第１電極と、前記第２の抵抗の第１端と、前記入出力正極端子と接続され、
前記第２のトランジスタの第２電極は、前記第４のダイオードのアノードに接続され、前記第４のダイオードのカソードは、前記第２巻線の第１端、および前記第３のダイオードのカソードに接続され、
前記第２のトランジスタの制御電極は、前記第２の抵抗の第２端と、前記第３の抵抗の第１端に接続され、前記第３の抵抗の第２端は、前記第３のトランジスタの第１電極に接続され、前記第３のトランジスタの第２電極は、前記第３のダイオードのアノード、前記第１のトランジスタの第２電極、および前記入出力負極端子と接続され、
前記第２制御回路は、前記第１のトランジスタの制御電極、および前記第３のトランジスタの制御電極に制御信号を出力する、請求項６記載の電源回路。
【請求項１３】
前記第２回路は、
前記第２電源の電圧を受けることが可能であり、かつ前記第１巻線に印加された電圧に応じて前記第２巻線に誘起された電力を出力することが可能に構成される入出力正極端子および入出力負極端子と、
前記入出力負極端子と、前記第２巻線の第１端との間に配置された第４のトランジスタと、
前記入出力正極端子と、前記第２巻線の第２端との間に配置されたインダクタと、
前記第２巻線の前記第２端と前記インダクタとの間の第１のノードと、前記入出力負極端子と前記第４のトランジスタとの間の第２のノードとの間に配置された第５のトランジスタと含み、
前記第２制御回路は、前記第４のトランジスタをオンに設定するときには、前記第５のトランジスタをオフに設定し、前記第４のトランジスタをオフに設定するときには、前記第５のトランジスタをオンに設定する、請求項１記載の電源回路。
【請求項１４】
前記第２回路は、さらに、
前記第１のノードと前記第２のノードとの間に、直列に接続された第３のコンデンサおよび第６のトランジスタとを含む、請求項１３記載の電源回路。
【請求項１５】
前記第２回路は、さらに、
前記入出力正極端子と前記入出力負極端子との間に並列に接続される第４のコンデンサおよび第４の抵抗を備える、請求項７～１４のいずれか１項に記載の電源回路。