

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成17年5月12日(2005.5.12)

【公表番号】特表2001-502481(P2001-502481A)

【公表日】平成13年2月20日(2001.2.20)

【出願番号】特願平10-517533

【国際特許分類第7版】

H 04 N 9/74

H 04 N 5/445

H 04 N 7/08

H 04 N 7/081

// G 09 G 5/02

H 04 N 5/208

【F I】

H 04 N 9/74 Z

H 04 N 5/445

H 04 N 7/08 Z

G 09 G 5/02 B

H 04 N 5/208

【手続補正書】

【提出日】平成16年9月28日(2004.9.28)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】補正の内容のとおり

【補正方法】変更

【補正の内容】

手 続 補 正 書

平成16年9月28日

特許庁長官 小川 洋 殿

1. 事件の表示

平成10年特許願第517533号

2. 補正をする者

住 所 アメリカ合衆国 インディアナ州 46290-1024

インディアナポリス ノース・メリディアン・ストリート

10330

名 称 トムソン コンシューマ エレクトロニクス

インコーポレイテッド

3. 代 理 人

住 所 東京都千代田区内幸町二丁目1番1号

飯野ビル336号室

電話 (3502) 2871

氏 名 (8732) 渡辺 勝 德



4. 補正の対象

発明の名称、明細書、および請求の範囲。



5. 補正の内容

(1) 発明の名称を「グラフィカル・オンスクリーン表示システムおよび方法」と補正する。

(2) 明細書第3-a頁第4行と第5行の間に下記を加入する。

記

請求の範囲と実施例との対応関係を図面で使われている参照番号で示すと次の通りである。

1. 第1のグループの色を表すデータを記憶する第1のグループの記憶場所（アドレス・グループ1）および第2のグループの色を表すデータを記憶する第2のグループの記憶場所（アドレス・グループ2）を備えるメモリであって、第1の色を表すデータが前記第1および第2の各グループの記憶場所（アドレス・グループ1、アドレス・グループ2）に記憶されるメモリ（114）と、

テレビジョン信号（ビデオ入力）の補助情報成分内に含まれる、グラフィカル・オンスクリーン表示画像を表すデータを取り出すデコーダであって、前記グラフィカル・オンスクリーン表示画像を表すデータは、グラフィカル・オンスクリーン表示画像における画素の色を示すために前記メモリ内の記憶場所のアドレスを表すデータを含んでいるデコーダ（117）と、

前記オンスクリーン表示画像を表すデータを処理して、前記グラフィカル・オンスクリーン表示画像内で第1のグループの前記第1の色の画素と第2のグループの第2の色の画素との間のエッジを検出するエッジ検出器（112、250、270）と、

前記デコーダ（117）と前記エッジ検出器（112、250、270）に結合され、第1の構成の前記第1と第2のグループの記憶場所に記憶されるデータで表される前記第1と第2の色に応答して、滑らかにされたエッジの有る前記オンスクリーン表示画像を表す信号を発生すると共に、第2の構成の前記第1と第2のグループの記憶場所に記憶されるデータで表される前記第1と第2の色に応答して、滑らかにされたエッジの無い前記オンスクリーン表示画像を表す信号を発生するエッジ・スマーザ（112、202、222、224）とから成り、

隣接する画素が前記第2のグループの記憶場所にある色のうちの一つを有する

間に、前記第1のグループの記憶場所にある色のうちの一つを有する画素により形成されたエッジを前記エッジ検出器が、検出することに応答して、前記滑らかにされたエッジを生成する、オンスクリーン表示システム。

2. 前記第1の構成の前記第1と第2のグループの記憶場所（アドレス・グループ1、アドレス・グループ2）が、前記第1と第2のグループの記憶場所のうちの別々の記憶場所に記憶されるデータで表される前記第1と第2の色に対応しており、そして前記第2の構成の前記第1と第2のグループの記憶場所が、前記第1と第2のグループの記憶場所のうちの同一の記憶場所に記憶されるデータで表される前記第1と第2の色に対応している、請求項1記載のオンスクリーン表示システム。

3. 請求項2記載のシステムであって、

前記グラフィカル・オンスクリーン表示画像が画素アレイで構成され、前記グラフィカル・オンスクリーン表示画像を表すデータが前記グラフィカル・オンスクリーン表示画像内のそれぞれの画素を表すデータ値を含んでおり、

前記デコーダ（117）に結合され、第1および第2の画素グループの一方に含まれエッジを形成する2つの隣接する画素および第1および第2の画素グループの他方に含まれエッジを形成する前記2つの画素に隣接する1つの画素を表すそれぞれのデータ値を同時に発生する回路を、前記システムが更に含み、

前記検出されたエッジを滑らかにすることが望まれるときを決定する回路（112）が、

データ値を発生する前記回路に結合され、エッジを形成する2つの画素を表すデータ値と、エッジを形成する前記2つの画素に隣接する画素を表すデータ値を比較し、エッジを形成する前記2つの画素を表すデータ値と、エッジを形成する前記2つの画素に隣接する前記画素を表すデータ値が所定の基準を満たすとき信号を発生する比較器（250、270）と、

前記データ値発生回路と前記比較器（112、250、270）に結合され、エッジを形成する2つの画素を表すデータ値と、エッジを形成する2つの画素に隣接する画素を表すデータ値が所定の基準を満たすとき丸みづけ画素を表す信号を発生する回路（112、222、224）とを含んでいる、請求項2記載のオ

ンスクリーン表示システム。

4. 前記丸みづけ画素を表す信号を発生する回路が、前記データ値発生回路と比較器（112、250、270）に結合される回路（112、222、224）を含み、エッジを形成する2つの画素のうちの1つのデータ値を有する、丸みづけ画素を表す信号を発生する、請求項3記載のオンスクリーン表示システム。

5. 画素アレイ（1）内の各画素が所定の高さと幅を有し、前記丸みづけ画素を表す信号を発生する回路が、前記データ値発生回路と前記比較器（112、202、222、224）に結合される回路（112、250、270）を含み、前記画素アレイ（1）内の画素の1/2の高さおよび画素アレイ内の画素と同じ幅を有し、前記画素アレイ（1）内の画素幅の1/2だけずらされる丸みづけ画素を表す信号を発生する、請求項3記載のオンスクリーン表示システム。

6. 前記デコーダ（117）と前記エッジ・スマーザ（112、202、212、224）に結合され、再生オンスクリーン表示画像内でそれぞれの画素の色を表す信号を発生するカラーパレットを前記メモリ（114）が含み、

前記グラフィカル・オンスクリーン表示画像を表すデータ値は、前記カラーパレット内で前記第1および第2のグループ記憶場所（アドレス・グループ1、アドレス・グループ2）に対応する第1と第2のアドレス・グループに区切られるアドレスであり、

前記比較器（250、270）が、エッジを形成する2つの画素を表すデータ値のアドレス・グループと、エッジを形成する2つの画素に隣接する画素を表すデータ値のアドレス・グループとを比較して、エッジを形成する2つの画素を表すデータ値のアドレスが前記第1と第2のアドレス・グループの一方にあり、エッジを形成する2つの画素に隣接する画素を表すデータ値のアドレスが前記第1と第2のアドレス・グループの他方にあるとき、前記基準を示す信号を発生する（202、222、224）、請求項3記載のオンスクリーン表示システム。

7. データ値は、最上位ビットを有する多ビット・ディジタル・データ値であり、前記カラーパレットのアドレスは、最上位ビットが論理“1”信号である第1のアドレス・グループと最上位ビットが論理“0”信号である第2のアドレス・グループに区切られ、

前記比較器（250、270）が、エッジを形成する2つの画素のうち1つを表すデータ値の最上位ビットと、エッジを形成する2つの画素に隣接する画素の最上位ビットを比較する、請求項6記載のオンスクリーン表示システム。

8. グラフィカル・オンスクリーン表示（OSD）再生画像を表す信号を発生する方法であつて、

第1の色を含んでいる第1のグループの色を表すデータを第1のグループの記憶場所（アドレス・グループ1）に記憶するステップ（112）と、

前記第1の色を含んでいる第2のグループの色を表すデータを第2のグループの記憶場所（アドレス・グループ2）に記憶するステップ（112）と、

記憶場所のアドレスを表すデータを含んでいる、オンスクリーン表示画像を表すデータをビデオ信号の補助情報成分から取り出して、グラフィカル・オンスクリーン表示画像内の画素の色を表示するステップ（117）と、

前記グラフィカル・オンスクリーン表示画像を表すデータを処理して、前記グラフィカル・オンスクリーン表示画像内で前記第1のグループの前記第1の色の画素と前記第2のグループの前記第2の色の画素との間のエッジを検出するステップ（250、270）と、

第1の構成の前記第1と第2のグループの記憶場所に記憶されるデータで表わされている前記第1と第2の色に応答して、滑らかにされたエッジの有る前記グラフィカル・オンスクリーン表示画像を表す信号を発生し、第2の構成の前記第1と第2のグループの記憶場所に記憶されるデータで表されている前記第1と第2の色に応答して、滑らかにされたエッジの無い前記グラフィカル・オンスクリーン表示画像を表す信号を発生するステップ（202、222、224）とから成り、

隣接する画素が前記第2のグループの記憶場所にある色のうちの一つを有する間に、前記第1のグループの記憶場所にある色のうちの一つを有する画素により形成されたエッジを前記エッジ検出器が、検出することに応答して、前記滑らかにされたエッジを生成する、前記方法。

9. 前記第1の構成の前記第1と第2のグループの記憶場所（アドレス・グループ1、アドレス・グループ2）が、前記第1と第2のグループの記憶場所（アド

レス・グループ1、アドレス・グループ2)のうちの別々の記憶場所に記憶されるデータで表される前記第1と第2の色に対応しており、そして前記第2の構成の前記第1と第2のグループの記憶場所が、前記第1と第2のグループの記憶場所(アドレス・グループ1、アドレス・グループ2)のうちの同一の記憶場所に記憶されるデータで表される前記第1と第2の色に対応している、請求項8記載の方法。

10. 前記グラフィカル・オンスクリーン表示画像が、画素アレイ(1)で構成され、受信された前記グラフィカル・オンスクリーン表示画像を表すデータが前記グラフィカル・オンスクリーン表示画像内でそれぞれの画素を表すデータ値を含み、丸みをつけられたエッジを発生することが望ましいかどうかを決定するステップを更に含み、該ステップが、

エッジを形成する2つの隣接する画素を表すそれぞれのデータ値を比較するステップ(112、250、270)と、

それぞれのデータ値が所定の基準を満たすと、丸みをつけられたエッジが望ましいことを決定するステップ(112、202、222、224)とから成る、請求項9記載の方法。

11. 前記データ値は、各画素について望まれる色を表すデータを含んでいるカラーパレット内のアドレスを指し、前記カラーパレット内のアドレスは前記第1および第2のグループの記憶場所(アドレス・グループ1、アドレス・グループ2)に対応する第1と第2のアドレス・グループに区切られており、それぞれの前記データ値を比較するステップが、

隣接する2つの画素を表すデータ値のアドレス・グループを、第3の画素を表すデータ値のアドレス・グループと比較するステップ(112、250、270)と、

前記隣接する2つの画素を表すデータ値が、前記第1と第2のアドレス・グループの1つにあり、前記第3の画素を表すデータ値が、前記第1と第2のアドレス・グループの他の1つにあると、丸みをつけられたエッジを発生することが望ましいことを決定するステップ(112、202、222、224)とから成る、請求項10記載の方法。

12. 前記画素アレイ(1)内の各画素が所定の高さと幅を有し、前記滑らかにされたエッジを発生するステップ(112、202、222、224)が、前記画素アレイ(1)内の画素の1/2の高さと1/2の幅を有する、エッジを滑らかにする画素を発生するステップから成る、請求項11記載の方法。

(3) 請求の範囲を別紙のように補正する。

6. 添付書類

請求の範囲

以上

請求の範囲

1. 第1のグループの色を表すデータを記憶する第1のグループの記憶場所および第2のグループの色を表すデータを記憶する第2のグループの記憶場所を備えるメモリであって、第1の色を表すデータが前記第1および第2の各グループの記憶場所に記憶されるメモリと、

テレビジョン信号補助情報成分内に含まれる、グラフィカル・オンスクリーン表示画像を表すデータを取り出すデコーダであって、前記グラフィカル・オンスクリーン表示画像を表すデータは、グラフィカル・オンスクリーン表示画像における画素の色を示すために前記メモリ内の記憶場所のアドレスを表すデータを含んでいるデコーダと、

前記オンスクリーン表示画像を表すデータを処理して、前記グラフィカル・オンスクリーン表示画像内で第1のグループの前記第1の色の画素と第2のグループの第2の色の画素との間のエッジを検出するエッジ検出器と、

前記デコーダと前記エッジ検出器に結合され、第1の構成の前記第1と第2のグループの記憶場所に記憶されるデータで表される前記第1と第2の色に応答して、滑らかにされたエッジの有る前記オンスクリーン表示画像を表す信号を発生すると共に、第2の構成の前記第1と第2のグループの記憶場所に記憶されるデータで表される前記第1と第2の色に応答して、滑らかにされたエッジの無い前記オンスクリーン表示画像を表す信号を発生するエッジ・スムーザとから成り、

隣接する画素が前記第2のグループの記憶場所にある色のうちの一つを有する間に、前記第1のグループの記憶場所にある色のうちの一つを有する画素により形成されたエッジを前記エッジ検出器が、検出することに応答して、前記滑らかにされたエッジを生成する、オンスクリーン表示システム。

2. 前記第1の構成の前記第1と第2のグループの記憶場所が、前記第1と第2のグループの記憶場所のうちの別々の記憶場所に記憶されるデータで表される前記第1と第2の色に対応しており、そして前記第2の構成の前記第1と第2のグループの記憶場所が、前記第1と第2のグループの記憶場所のうちの同一の記憶場所に記憶されるデータで表される前記第1と第2の色に対応している、請求項1記載のオンスクリーン表示システム。

3. 請求項2記載のシステムであって、

前記グラフィカル・オンスクリーン表示画像が画素アレイで構成され、前記グラフィカル・オンスクリーン表示画像を表すデータが前記グラフィカル・オンスクリーン表示画像内のそれぞれの画素を表すデータ値を含んでおり、

前記デコーダに結合され、第1および第2の画素グループの一方に含まれエッジを形成する2つの隣接する画素および第1および第2の画素グループの他方に含まれエッジを形成する前記2つの画素に隣接する1つの画素を表すそれぞれのデータ値を同時に発生する回路を、前記システムが更に含み、

前記検出されたエッジを滑らかにすることが望まれるときを決定する回路が、データ値を発生する前記回路に結合され、エッジを形成する2つの画素を表すデータ値と、エッジを形成する前記2つの画素に隣接する画素を表すデータ値を比較し、エッジを形成する前記2つの画素を表すデータ値と、エッジを形成する前記2つの画素に隣接する前記画素を表すデータ値が所定の基準を満たすとき信号を発生する比較器と、

前記データ値発生回路と前記比較器に結合され、エッジを形成する2つの画素を表すデータ値と、エッジを形成する2つの画素に隣接する画素を表すデータ値が所定の基準を満たすとき丸みづけ画素を表す信号を発生する回路とを含んでいる、請求項2記載のオンスクリーン表示システム。

4. 前記丸みづけ画素を表す信号を発生する回路が、前記データ値発生回路と比較器に結合される回路を含み、エッジを形成する2つの画素のうちの1つのデータ値を有する、丸みづけ画素を表す信号を発生する、請求項3記載のオンスクリーン表示システム。

5. 画素アレイ内の各画素が所定の高さと幅を有し、前記丸みづけ画素を表す信号を発生する回路が、前記データ値発生回路と前記比較器に結合される回路を含み、前記画素アレイ内の画素の1/2の高さおよび画素アレイ内の画素と同じ幅を有し、前記画素アレイ内の画素幅の1/2だけずらされる丸みづけ画素を表す信号を発生する、請求項3記載のオンスクリーン表示システム。

6. 前記デコーダと前記エッジ・スムーザに結合され、再生オンスクリーン表示画像内でそれぞれの画素の色を表す信号を発生するカラーパレットを前記メモリ

が含み、

前記グラフィカル・オンスクリーン表示画像を表すデータ値は、前記カラーパレット内で前記第1および第2のグループ記憶場所に対応する第1と第2のアドレス・グループに区切られるアドレスであり、

前記比較器が、エッジを形成する2つの画素を表すデータ値のアドレス・グループと、エッジを形成する2つの画素に隣接する画素を表すデータ値のアドレス・グループとを比較して、エッジを形成する2つの画素を表すデータ値のアドレスが前記第1と第2のアドレス・グループの一方にあり、エッジを形成する2つの画素に隣接する画素を表すデータ値のアドレスが前記第1と第2のアドレス・グループの他方にあるとき、前記基準を示す信号を発生する、請求項3記載のオンスクリーン表示システム。

7. データ値は、最上位ビットを有する多ビット・ディジタル・データ値であり、前記カラーパレットのアドレスは、最上位ビットが論理“1”信号である第1のアドレス・グループと最上位ビットが論理“0”信号である第2のアドレス・グループに区切られ、

前記比較器が、エッジを形成する2つの画素のうち1つを表すデータ値の最上位ビットと、エッジを形成する2つの画素に隣接する画素の最上位ビットを比較する、請求項6記載のオンスクリーン表示システム。

8. グラフィカル・オンスクリーン表示再生画像を表す信号を発生する方法であつて、

第1の色を含んでいる第1のグループの色を表すデータを第1のグループの記憶場所に記憶するステップと、

前記第1の色を含んでいる第2のグループの色を表すデータを第2のグループの記憶場所に記憶するステップと、

記憶場所のアドレスを表すデータを含んでいる、オンスクリーン表示画像を表すデータをビデオ信号の補助情報成分から取り出して、グラフィカル・オンスクリーン表示画像内の画素の色を表示するステップと、

前記グラフィカル・オンスクリーン表示画像を表すデータを処理して、前記グラフィカル・オンスクリーン表示画像内で前記第1のグループの前記第1の色の

画素と前記第2のグループの前記第2の色の画素との間のエッジを検出するステップと、

第1の構成の前記第1と第2のグループの記憶場所に記憶されるデータで表わされている前記第1と第2の色に応答して、滑らかにされたエッジの有る前記グラフィカル・オンスクリーン表示画像を表す信号を発生し、第2の構成の前記第1と第2のグループの記憶場所に記憶されるデータで表されている前記第1と第2の色に応答して、滑らかにされたエッジの無い前記グラフィカル・オンスクリーン表示画像を表す信号を発生するステップとから成り、

隣接する画素が前記第2のグループの記憶場所にある色のうちの一つを有する間に、前記第1のグループの記憶場所にある色のうちの一つを有する画素により形成されたエッジを前記エッジ検出器が、検出することに応答して、前記滑らかにされたエッジを生成する、前記方法。

9. 前記第1の構成の前記第1と第2のグループの記憶場所が、前記第1と第2のグループの記憶場所のうちの別々の記憶場所に記憶されるデータで表される前記第1と第2の色に対応しており、そして前記第2の構成の前記第1と第2のグループの記憶場所が、前記第1と第2のグループの記憶場所のうちの同一の記憶場所に記憶されるデータで表される前記第1と第2の色に対応している、請求項8記載の方法。

10. 前記グラフィカル・オンスクリーン表示画像が、画素アレイで構成され、受信された前記グラフィカル・オンスクリーン表示画像を表すデータが前記グラフィカル・オンスクリーン表示画像内でそれぞれの画素を表すデータ値を含み、丸みをつけられたエッジを発生することが望ましいかどうかを決定するステップを更に含み、該ステップが、

エッジを形成する2つの隣接する画素を表すそれぞれのデータ値を比較するステップと、

それぞれのデータ値が所定の基準を満たすと、丸みをつけられたエッジが望ましいことを決定するステップから成る、請求項9記載の方法。

11. 前記データ値は、各画素について望まれる色を表すデータを含んでいるカラーパレット内のアドレスを指し、前記カラーパレット内のアドレスは前記第1

および第2のグループの記憶場所に対応する第1と第2のアドレス・グループに区切られており、それぞれの前記データ値を比較するステップが、

隣接する2つの画素を表すデータ値のアドレス・グループを、第3の画素を表すデータ値のアドレス・グループと比較するステップと、

前記隣接する2つの画素を表すデータ値が、前記第1と第2のアドレス・グループの1つにあり、前記第3の画素を表すデータ値が、前記第1と第2のアドレス・グループの他の1つにあると、丸みをつけられたエッジを発生することが望ましいことを決定するステップとから成る、請求項10記載の方法。

12. 前記画素アレイ内の各画素が所定の高さと幅を有し、前記滑らかにされたエッジを発生するステップが、前記画素アレイ内の画素の1/2の高さと1/2の幅を有する、エッジを滑らかにする画素を発生するステップから成る、請求項11記載の方法。