

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. H01L 29/786 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년07월13일 10-0600229 2006년07월05일
--	-------------------------------------	--

(21) 출원번호	10-2003-0093972	(65) 공개번호	10-2004-0054590
(22) 출원일자	2003년12월19일	(43) 공개일자	2004년06월25일

(30) 우선권주장	JP-P-2003-00274288	2003년07월14일	일본(JP)
	JP-P-2002-00368786	2002년12월19일	일본(JP)

(73) 특허권자 가부시키키가이샤 고베 세이코쇼
일본 효고켄 고베시 주오쿠 와키노하마쵸 2쵸메 10반26고

(72) 발명자 고토히로시
일본 효고켄651-2271고베시니시구다카쓰카다이1쵸메5-5가부시키키가
이샤고베세이코쇼고베코포레이티드리서치래버러토리즈내

구기미야도시히로
일본 효고켄651-2271고베시니시구다카쓰카다이1쵸메5-5가부시키키가
이샤고베세이코쇼고베코포레이티드리서치래버러토리즈내

나카이주니치
일본 효고켄651-2271고베시니시구다카쓰카다이1쵸메5-5가부시키키가
이샤고베세이코쇼고베코포레이티드리서치래버러토리즈내

도미히사가쓰후미
일본 효고켄651-2271고베시니시구다카쓰카다이1쵸메5-5가부시키키가
이샤고베세이코쇼고베코포레이티드리서치래버러토리즈내

(74) 대리인 김창세

심사관 : 임동우

(54) 전자 디바이스와 그의 제법, 및 스퍼터링 타겟

요약

금속 산화물로 이루어진 제 1 전극, 및 상기 제 1 전극과 직접 접촉하여 전기적으로 접속하는, 알루미늄 합금막으로 이루어진 제 2 전극으로 이루어진 전자 디바이스에 있어서, 상기 제 1 전극과 상기 제 2 전극이 직접 접촉한 접촉 계면에서, 상기 알루미늄 합금막을 구성하는 합금 성분의 적어도 일부가, 석출물 또는 농화층으로서 존재하도록 구성한다. 이에 따라, 알루미늄 합금막과 금속 산화물 전극이 직접 접촉하는 것을 가능하게 하여, 차단 금속의 생략을 가능하게 하는 전자 디바이스와 그 제조 기술이 제공된다.

대표도

도 1

명세서

도면의 간단한 설명

도 1은 본 발명의 표시 디바이스용 어레이 기판이 적용되는 액정 패널 기판과 액정 표시 디바이스의 구성을 예시하는 개략적인 단면 확대 설명도이다.

도 2는 본 발명의 제 1 실시예에 따른 표시 디바이스용 어레이 기판에 적용되는 박막 트랜지스터의 구조를 예시하는 개략적인 단면 설명도이다.

도 3은 상기 도 2에 도시한 표시 디바이스용 어레이 기판의 제조 공정의 일례를, 순서에 따라 도시한 설명도이다.

도 4는 상기 도 2에 도시한 표시 디바이스용 어레이 기판의 제조 공정의 일례를, 순서에 따라 도시한 설명도이다.

도 5는 상기 도 2에 도시한 표시 디바이스용 어레이 기판의 제조 공정의 일례를, 순서에 따라 도시한 설명도이다.

도 6은 상기 도 2에 도시한 표시 디바이스용 어레이 기판의 제조 공정의 일례를, 순서에 따라 도시한 설명도이다.

도 7은 상기 도 2에 도시한 표시 디바이스용 어레이 기판의 제조 공정의 일례를, 순서에 따라 도시한 설명도이다.

도 8은 상기 도 2에 도시한 표시 디바이스용 어레이 기판의 제조 공정의 일례를, 순서에 따라 도시한 설명도이다.

도 9는 상기 도 2에 도시한 표시 디바이스용 어레이 기판의 제조 공정의 일례를, 순서에 따라 도시한 설명도이다.

도 10은 상기 도 2에 도시한 표시 디바이스용 어레이 기판의 제조 공정의 일례를, 순서에 따라 도시한 설명도이다.

도 11은 본 발명의 실시예에서 수득된 표시 디바이스용 어레이 기판에 있어서의, 알루미늄 합금막과 화소 전극과의 접촉 계면의 구조를 예시한 단면 모식도이다.

도 12는 석출물을 형성하여, 추가로 Ni 농화층을 계면에 형성한 접촉 홀의 개념도이다.

도 13은 본 발명의 실시예에서 수득한 표시 디바이스용 어레이 기판에 있어서, 알루미늄 합금 배선과 화소 전극과의 접촉 계면의 또 다른 구조를 예시한 단면 모식도이다.

도 14는 본 발명의 제 2 실시예에 따른 표시 디바이스용 어레이 기판에 적용되는 박막 트랜지스터의 구조를 예시한 개략적인 단면 설명도이다.

도 15는 상기 도 14에 도시한 표시 디바이스용 어레이 기판의 제조 공정의 일례를, 순서에 따라 도시한 설명도이다.

도 16은 상기 도 14에 도시한 표시 디바이스용 어레이 기판의 제조 공정의 일례를, 순서에 따라 도시한 설명도이다.

도 17은 상기 도 14에 도시한 표시 디바이스용 어레이 기판의 제조 공정의 일례를, 순서에 따라 도시한 설명도이다.

도 18은 상기 도 14에 도시한 표시 디바이스용 어레이 기판의 제조 공정의 일례를, 순서에 따라 도시한 설명도이다.

도 19는 상기 도 14에 도시한 표시 디바이스용 어레이 기판의 제조 공정의 일례를, 순서에 따라 도시한 설명도이다.

도 20은 상기 도 14에 도시한 표시 디바이스용 어레이 기판의 제조 공정의 일례를, 순서에 따라 도시한 설명도이다.

도 21은 상기 도 14에 도시한 표시 디바이스용 어레이 기판의 제조 공정의 일례를, 순서에 따라 도시한 설명도이다.

도 22는 알루미늄 합금막과 화소 전극과의 접촉 저항 측정에 사용한 켈빈 패턴을 도시한 도면이다.

도 23은 실험에서 수득한 알루미늄 합금막 표면의 에칭 깊이와 접촉 저항의 관계를 도시한 그래프이다.

도 24a는 Al-X-Nd(X는 Ni임)의 X 함량이 전기적 특성에 미치는 영향을 나타내는 그래프이고, 도 24b는 마찬가지로 X 함량이 내열성에 미치는 영향을 나타내는 그래프이다.

도 25a는 Al-X-Nd(X는 Ni임)의 Nd 함량이 전기적 특성에 미치는 영향을 나타내는 그래프이고, 도 25b는 마찬가지로 Nd 함량이 내열성에 미치는 영향을 나타내는 그래프이다.

도 26은 Al-Ni-Nd의 Ni와 Nd의 조성에 대하여, $8\mu\Omega\cdot\text{cm}$ 의 전기 저항률과 300°C 이상의 내열성을 확보할 수 있는 조성 범위를 나타내는 도면이다.

도 27은 Al-Ni-Y의 Ni와 Y의 조성에 대하여, $8\mu\Omega\cdot\text{cm}$ 의 전기 저항률과 300°C 이상의 내열성을 확보할 수 있는 조성 범위를 나타내는 도면이다.

도 28은 Al-Ni-Fe의 Ni와 Fe의 조성에 대하여, $8\mu\Omega\cdot\text{cm}$ 의 전기 저항률과 300°C 이상의 내열성을 확보할 수 있는 조성 범위를 나타내는 도면이다.

도 29는 Al-Ni-Co의 Ni와 Co의 조성에 대하여, $8\mu\Omega\cdot\text{cm}$ 의 전기 저항률과 300°C 이상의 내열성을 확보할 수 있는 조성 범위를 나타내는 도면이다.

도 30은 Al-Ag-Nd의 Ag와 Nd의 조성에 대하여, $8\mu\Omega\cdot\text{cm}$ 의 전기 저항률과 300°C 이상의 내열성을 확보할 수 있는 조성 범위를 나타내는 도면이다.

도 31은 Al-Ag-Y의 Ag와 Y의 조성에 대하여, $8\mu\Omega\cdot\text{cm}$ 의 전기 저항률과 300°C 이상의 내열성을 확보할 수 있는 조성 범위를 나타내는 도면이다.

도 32는 Al-Ag-Fe의 Ag와 Fe의 조성에 대하여, $8\mu\Omega\cdot\text{cm}$ 의 전기 저항률과 300°C 이상의 내열성을 확보할 수 있는 조성 범위를 나타내는 도면이다.

도 33은 Al-Ag-Co의 Ag와 Co의 조성에 대하여, $8\mu\Omega\cdot\text{cm}$ 의 전기 저항률과 300°C 이상의 내열성을 확보할 수 있는 조성 범위를 나타내는 도면이다.

도 34는 Al-Zn-Nd의 Zn과 Nd의 조성에 대하여, $8\mu\Omega\cdot\text{cm}$ 의 전기 저항률과 300°C 이상의 내열성을 확보할 수 있는 조성 범위를 나타내는 도면이다.

도 35는 Al-Zn-Y의 Zn과 Y의 조성에 대하여, $8\mu\Omega\cdot\text{cm}$ 의 전기 저항률과 300°C 이상의 내열성을 확보할 수 있는 조성 범위를 나타내는 도면이다.

도 36은 Al-Zn-Fe의 Zn과 Fe의 조성에 대하여, $8\mu\Omega\cdot\text{cm}$ 의 전기 저항률과 300°C 이상의 내열성을 확보할 수 있는 조성 범위를 나타내는 도면이다.

도 37은 Al-Zn-Co의 Zn과 Co의 조성에 대하여, $8\mu\Omega\cdot\text{cm}$ 의 전기 저항률과 300°C 이상의 내열성을 확보할 수 있는 조성 범위를 나타내는 도면이다.

도 38은 Al-Cu-Nd의 Cu와 Nd의 조성에 대하여, $8\mu\Omega\cdot\text{cm}$ 의 전기 저항률과 300°C 이상의 내열성을 확보할 수 있는 조성 범위를 나타내는 도면이다.

도 39는 Al-Cu-Y의 Cu와 Y의 조성에 대하여, $8\mu\Omega\cdot\text{cm}$ 의 전기 저항률과 300°C 이상의 내열성을 확보할 수 있는 조성 범위를 나타내는 도면이다.

도 40은 Al-Cu-Fe의 Cu와 Fe의 조성에 대하여, $8\mu\Omega\cdot\text{cm}$ 의 전기 저항률과 300°C 이상의 내열성을 확보할 수 있는 조성 범위를 나타내는 도면이다.

도 41은 Al-Cu-Co의 Cu와 Co의 조성에 대하여, $8\mu\Omega\cdot\text{cm}$ 의 전기 저항률과 300°C 이상의 내열성을 확보할 수 있는 조성 범위를 나타내는 도면이다.

도면의 주요 부분에 대한 부호의 설명

15 : 스페이서 16 : 밀봉재

17 : 보호막 18 : 확산판

19 : 프리즘 시트 20 : 도광판

21 : 반사판 22 : 백 라이트

23 : 유지 프레임 24 : 프린트 기판

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 박막상의 전자 디바이스와 그 제법, 및 스퍼터링 타겟(sputtering target)에 관한 것으로, 특히, 반도체나 액정 모니터와 같은 액티브 및 패시브 매트릭스형의 플랫 패널 디스플레이, 반사막, 광학 부품 등에 사용되는 화소 전극과 알루미늄 합금막을 구성 요소로서 포함하는 신규한 표시 디바이스와 그 제법, 및 스퍼터링 타겟에 관한 것이다.

예컨대, 액티브 매트릭스형의 액정 표시 장치는 박막 트랜지스터(TFT)를 스위칭 소자로 하여, 화소 전극과 주사선 및 신호선 등의 배선부를 구비한 TFT 어레이기판, 이 TFT 어레이 기판에 대하여 소정 간격을 두고 대향 배치되는 공통 전극을 구비한 대향 기판, 및 이들 TFT 어레이 기판과 대향 기판과의 사이에 충전된 액정층에 의해 구성된다. 화소 전극으로서, 산화 인듐(In_2O_3)에 산화 주석(SnO)을 10 질량% 정도 함유시킨 산화 인듐 주석(ITO)막 등이 사용된다.

또한, 이 화소 전극에 전기적으로 접속되는 배선부의 신호선은 순수한 알루미늄 또는 Al-Nd와 같은 알루미늄 합금과 화소 전극이 직접 접촉하지 않도록, 그 동안에 차단 금속으로서 Mo, Cr, Ti, W 등의 고용점 금속으로 이루어진 적층막을 개재시키고 있지만, 최근에는 이들 고용점 금속을 생략하여, 신호선에 화소 전극을 직접 접속시키는 시도도 이루어지고 있다.

예컨대, 일본 특허 공개 공보 제99-337976호에 따르면, 산화 인듐에 산화 아연을 10 질량% 정도 함유시킨 ITO막으로 이루어진 화소 전극을 사용하면, 신호선과의 직접 접촉이 가능하게 된다고 되어 있다.

또한, 미국 특허 제 6218206호 공보에는 드레인 전극에 플라즈마 처리나 이온 주입에 의해 표면 처리를 실시하는 방법이 개시되었으며, 또한, 특허 문헌 3에는 제 1 층의 게이트와 소스 및 드레인 전극으로서, N, O, Si, C 등의 불순물을 포함하는 제 2 상을 적층한 적층막을 형성하는 방법이 개시되어 있고, 이들 방법을 채용하면, 상술한 고용점 금속을 생략한 경우라도 화소 전극과의 접촉 저항을 낮은 수준으로 유지할 수 있다는 것이 밝혀져 있다.

상술한 종래 기술에서 차단 금속을 개재시키는 이유는, 신호선을 구성하는 알루미늄 또는 알루미늄 합금 배선과 화소 전극을 직접 접촉시키면 접촉 저항이 상승하여, 화면의 표시 품질이 저하되기 때문이다. 이는, 알루미늄이 매우 산화되기 쉽고, 대기중에서는 표면이 용이하게 산화되는 점, 및 화소 전극은 금속 산화물이기 때문에, 성막시에 발생하는 산소나 성막시에 첨가하는 산소에 의해 알루미늄이 산화되어, 표면에 알루미늄 산화물층이 생성되기 때문이다. 그리고, 이와 같이 신호선과 화소 전극과의 접촉 계면에 절연물층이 형성되면, 신호선과 화소 전극간의 접촉 저항이 높아져, 화면의 표시 품질이 저하된다.

한편 차단 금속은 원래 알루미늄 합금의 표면 산화를 막아, 알루미늄 합금막과 화소 전극의 접촉을 양호하게 하는 작용을 가지고 있지만, 상기 접촉 계면에 차단 금속을 개재시킨 종래 구조를 얻기 위해서는 차단 금속 형성 공정이 불가결해지기 때문에, 게이트 전극이나 소스 전극, 나아가서는 드레인 전극의 형성에 요하는 성막용의 스퍼터링 장치에 더하여, 차단 금속 형성용의 성막 챔버를 여분으로 장비해야만 한다. 그러나, 양산에 의한 액정 패널 등의 저비용화가 진행됨에 따라서, 차단 금속의 형성에 따른 제조 비용의 상승이나 생산성의 저하는 경시할 수 없게 되었다.

이와 같은 점에서 최근에는, 차단 금속을 생략 가능하게 하는 전극 재료나 제조 프로세스가 요구되고 있다. 이러한 요구에 대하여 상술한 특허 문헌 2에서는 표면 처리를 위한 공정이 1 공정 가중된다. 한편, 미국 특허 제 6252247 호 공보에서는 게이트 전극이나 소스 전극, 또는 드레인 전극의 성막을 동일한 성막 챔버로 연속하여 수행할 수 있지만, 공정수의 증대를 피할 수 없다. 게다가, 불순물이 혼입된 막과 혼입되지 않은 막의 열팽창 계수의 차이에 의해, 연속 사용시에 챔버의 벽면에서 막이 벗겨져 떨어지는 현상이 빈발하기 때문에, 유지 보수를 위해 장치를 빈번히 정지시켜야만 한다. 또한, 일본 특허 공개 공보 제99-337976호에서는 현 시점에서 가장 보급되어 있는 산화 인듐 주석(ITO)막을 산화 인듐 아연(IZO)막으로 변경해야 하기 때문에 재료 비용이 많이 든다.

또한, 표시 디바이스의 표시 품질을 유지하기 위해서는, 전극 재료로서 낮은 전기 저항과 높은 수준의 내열성이 요구된다. 예컨대, 표시 디바이스 소자의 하나인 비정질 TFT의 소스나 드레인 전극 재료 등으로서 사용하는 경우에 요구되는 특성은 전기 저항률이 $8\mu\Omega\cdot\text{cm}$ 이하(바람직하게는 $5\mu\Omega\cdot\text{cm}$ 이하)이고, 내열 온도는 300 내지 350°C 이다. 또한, 게이트 전극 재료로서 사용하는 경우에 요구되는 특성은 전기 저항률이 $8\mu\Omega\cdot\text{cm}$ 이하이고, 내열 온도가 400 내지 450°C 이다. 소스/드레인 전극은 화소의 판독/기입을 위해 상시 전류를 흘리기 때문에, 전기 저항률을 낮게 억제하고 표시 디바이스의 소비 전력을 적게 하는 것이 바람직하다. 또한, 저항과 규제 용량의 곱으로 결정될 때 정수를 작게 하고, 표시 패널을 대형화한 경우라도 표시 품질을 유지할 수 있도록 할 필요가 있다. 또한, 요구되는 내열성은 표시 디바이스의 구조에 따라 다르며, 전극 형성 후의 후공정에서 사용하는 절연막의 성막 온도나 반도체층의 성막 및 열처리 온도에 의존한다.

발명이 이루고자 하는 기술적 과제

본 발명은 상기와 같은 사정에 착안하여 이루어진 것으로, 그 목적은 상술한 바와 같은 차단 금속의 생략을 가능하게 하는 동시에, 공정수를 증가시키지 않고 간략화하여, 알루미늄 합금막을 화소 전극에 대하여 직접적이면서 확실히 접촉시킬 수 있는 바와 같은 기술을 확립하는 데에 있다. 또 다른 목적은 전기 저항률이 낮으면서 접촉 저항을 낮출 수 있는 우수한 전기 특성과 내열성을 양립시키고, 나아가서는 표시 디바이스에 있어서 반사 전극이나 TAB(탭) 접속 전극과 재료를 공통화할 수 있는 바와 같은 기술을 확립하는 데에 있다.

발명의 구성 및 작용

상기 과제를 해결할 수 있는 본 발명에 따른 전자 디바이스는, 금속 산화물로 이루어진 제 1 전극, 및 상기 제 1 전극과 직접 접촉하여 전기적으로 접속하는, 알루미늄 합금막으로 이루어진 제 2 전극으로 이루어진다. 여기에서, 상기 제 1 전극과 상기 제 2 전극이 직접 접촉한 접촉 계면에서, 상기 알루미늄 합금막을 구성하는 합금 성분의 적어도 일부가 석출물 또는 농화층으로서 존재하고 있다.

상기 알루미늄 합금막은 합금 성분으로서 Au, Ag, Zn, Cu, Ni, Sr, Sm, Ge, Bi로 이루어진 군에서 선택되는 1종 이상을 0.1 내지 6 원자%로 포함하는 것이 바람직하고, 그 중에서도 적어도 Ni를 함유하는 것이 바람직하다.

본 발명의 구성 소재가 되는 상기 제 1 전극으로서는 산화 인듐 주석 또는 산화 인듐 아연이 바람직하다.

상기 알루미늄 합금막에는, 또다른 합금 성분으로서 Nd, Y, Fe, Co로 이루어진 군에서 선택되는 1종 이상이 0.1 내지 6 원자%의 범위로 포함될 수 있다.

상기 알루미늄 합금막 중에서 특히 바람직한 것은 상기 합금 성분으로서, X1(X1는 Ag, Zn, Cu, Ni 중 1종 이상임)과 X2(X2는 Nd, Y 중 1종 이상임)을 포함하며, 이들 함유량이 하기 수학적 I의 관계를 만족시키는 것이다.

수학적 식 1

$$0.2 \leq 0.5 \times CX1 + CX2 \leq 4.5$$

상기 식에서,

CX1은 알루미늄 합금 중의 Ag, Zn, Cu, Ni의 함유량(원자%)를 나타내고,

CX2는 알루미늄 합금 중의 Nd, Y의 함유량(원자%)을 나타낸다.

또는, 합금 성분으로서, Y1(Y1는 Ag, Zn, Cu, Ni 중 1종 이상임)과 Y2(Y2는 Fe, Co 중 1종 이상임)를 포함하며, 이들의 함유량이 하기 수학식 2의 관계를 만족시키는 것이다.

수학식 2

$$0.4 \leq CY1 + CY2 \leq 6$$

상기 식에서,

CY1은 알루미늄 합금 중의 Ag, Zn, Cu, Ni의 함유량(원자%)을 나타내고,

CY2는 알루미늄 합금 중의 Fe, Co의 함유량(원자%)을 나타낸다.

또한, 상기 알루미늄 합금막은 비평형 상태에서 고용(固溶)한 합금 성분의 일부 또는 전부가 석출물 또는 농화층으로서 존재하며, 전기 저항률이 $8\mu\Omega \cdot \text{cm}$ 이하로 억제된 것이 바람직하다. 그리고, 상기 알루미늄 합금막과 상기 제 1 전극과의 접촉 계면에는, 긴 직경이 $0.01\mu\text{m}$ 을 초과하는 크기의 석출물이 $100\mu\text{m}^2$ 당 0.13개를 초과하는 개수로 존재하거나, 면적률로 0.5%를 초과하여 존재하는 것이 바람직하다.

합금 성분으로서 Ni를 포함하는 상기 알루미늄 합금막은 상기 막의 표면으로부터 1 내지 10nm의 두께 영역에서의 Ni 함량이 10 원자% 이하인 Ni 농화층을 가지는 것이 바람직하다. 여기에서, Ni 농화층이란 알루미늄 합금막 내부의 Ni 함유량을 초과한 Ni 함유량을 갖는 층을 의미한다. 그리고 이들 알루미늄 합금막은 표시 디바이스에 있어서 반사막으로서, 또는 탭 접속 전극으로서 유효하게 기능한다.

또한 본 발명에 따른 전자 디바이스는 금속 산화물로 이루어진 제 1 전극, 및 상기 제 1 전극과 직접 접촉하여 전기적으로 접속하는, Sm을 0.1 내지 6원자% 포함하는 알루미늄 합금막으로 이루어진 제 2 전극으로 이루어지고, 여기에서, 상기 제 1 전극과 상기 제 2 전극이 직접 접촉한 접촉 계면에서, 상기 알루미늄 합금막에 포함되는 Sm과 상기 제 1 전극의 금속 산화물을 구성하는 원소가 상호 확산된 층을 이룬다.

또한, 본 발명에 따른 제법은 상기 전자 디바이스를 제조하기 위한 유용한 방법으로서, 그 구성은 기판 상에 형성된 알루미늄 합금막을 150 내지 400°C 의 온도에서 가열함으로써, 상기 알루미늄 합금막 중에 포함된 상기 합금 원소의 일부 또는 전부를 포함하는 석출물을 형성시키는 공정을 포함하는 데에 요지를 가지고 있다.

이 방법을 실시함에 있어서는, 상기 알루미늄 합금막에 비평형 상태로 고용한 합금 성분의 일부 또는 전부와 상기 제 1 전극의 합금 성분을 상호 확산시킴으로써, 상기 알루미늄 합금막과 상기 제 1 전극의 접촉 계면에 금속간 화합물을 형성시킬 수 있다. 또한, 상기 알루미늄 합금막을 형성하는 바람직한 방법으로서, 스퍼터링법이 예시된다. 그리고, 상기 알루미늄 합금막 상에 절연막을 적층 형성하고, 이 절연막에 접촉 홀 에칭을 실시한 뒤, 계속해서 알루미늄 합금 배선을 알루미늄 합금 표면으로부터 1 내지 200nm, 보다 바람직하게는 3 내지 100nm로 라이트 에칭하고, 이 알루미늄 합금막 중에 비평형 상태에서 고용된 합금 성분의 일부 또는 전부의 석출물(금속간 화합물)을 부분적으로 노출시키면, 그 위에 형성되는 화소 전극과의 접촉 저항을 보다 한층 저감시킬 수 있기 때문에 바람직하다.

상기 라이트 에칭은 상기 알루미늄 합금막을 에칭할 수 있는 가스를 이용한 드라이 에칭, 또는 상기 알루미늄 합금막을 에칭할 수 있는 약액을 이용한 웨트 에칭에 의해 실시할 수 있고, 이 라이트 에칭 공정에서 사용하는 약액으로서는 패터닝에 사용하는 포토레지스트의 박리액을 사용하는 것이 좋다.

또한, 본 발명의 스퍼터링 타겟은 상술한 바와 같은 알루미늄 합금막을 형성하기 위한 유용한 타겟재료로서, 합금 성분으로서 Ag, Zn, Cu, Ni로 이루어진 군에서 선택되는 1종 이상을 0.1 내지 6 원자% 함유함과 동시에, Nd, Y, Fe, Co로 이루어진 군에서 선택되는 1종 이상을 0.1 내지 6 원자%로 함유하는 데에 특징을 가지고 있다.

본 발명은 이상과 같이 구성되어 있고, 알루미늄 합금막과 전극과의 직접 접촉을 가능하게 하고, 차단 금속을 생략함으로써 제조의 공정수와 비용을 대폭 경감시켜서, 저렴하면서도 또한 고성능의 전자 디바이스 및 전자 디바이스용 어레이 기판을 제공할 수 있게 되었다.

상기 본 발명에 따르면, Au나 Ag 등의 산화되기 어려운 귀금속, Zn, Cu, Ni, Sr, Ge, Sm과 같이, 산화물로서의 전기 전도율이 비교적 낮은 원소, 및 Bi와 같이 알루미늄으로의 고용 한도가 낮은 원소를, 알루미늄으로 이루어진 막에 미량 함유시킴으로써, 배선재로서의 막 자체의 도전성을 악화시키지 않고 제 1 전극과 제 2 전극(알루미늄 합금막)과의 접촉 계면에 전기 저항이 낮은 영역을 부분적 또는 전면적으로 형성시키고, 이에 따라, 제 1 전극과 제 2 전극(알루미늄 합금막)과의 접촉 저항을 대폭 저감시키고, 액정 모니터의 표시 품질을 높은 수준으로 유지하면서, 공정수와 제조 비용을 대폭 삭감시킬 수 있게 한 것이다. 또한, 상기 알루미늄 합금막에 Nd, Y, Fe, Co에서 선택된 1종 이상을 첨가함으로써, 내열성도 큰 폭으로 높일 수 있다.

이하, 도면을 참조하면서, 본 발명에 따른 전자 디바이스의 일례인 표시 디바이스와 표시 디바이스용 어레이 기판의 실시예를 상세히 설명하지만, 본 발명은 물론 도시한 예로 한정되는 것은 아니며, 전술했거나 후술할 취지에 적합할 수 있는 범위에서 적당히 변경하여 실시하는 것도 가능하며, 이들은 모두 본 발명의 기술적 범위에 포함된다.

또한, 박막 트랜지스터를 포함하지 않는 패시브 매트릭스 구동형 표시 디바이스, 반사형 액정 표시 디바이스 등의 반사 전극, 외부로의 신호 입출력을 위해 사용되는 TAB(탭) 접속 전극에 대해서도 알루미늄 합금막을 동일하게 적용할 수 있지만, 이들 실시예에 대해서는 생략한다.

도 1은 본 발명이 적용되는 액정 표시 장치에 탑재되는 액정 패널 구조의 개략적인 단면 확대 설명도이다.

도 1의 액정 패널은 TFT 어레이 기판(1), 이 TFT 어레이 기판(1)에 대향하여 배치된 대향 기판(2), 및 이들 TFT 어레이 기판(1)과 대향 기판(2) 사이에 배치되어, 광 변조층으로서 기능하는 액정층(3)을 구비하고 있다. TFT 어레이 기판(1)은 절연성의 유리 기판(1a) 상에 배치된 박막 트랜지스터(TFT)(4), 화소 전극(5), 주사선이나 신호선을 포함하는 배선부(6)로 이루어진다.

대향 기판(2)은 TFT 어레이 기판(1) 측의 전면에 형성된 공통 전극(7), 화소 전극(5)에 대향하는 위치에 배치된 컬러 필터(8), TFT 어레이 기판(1) 상의 박막 트랜지스터(TFT)(4)나 배선부(6)에 대향하는 위치에 배치된 차광막(9)으로 이루어진다.

또한, TFT 어레이 기판(1) 및 대향 기판(2)을 구성하는 절연성 기판의 외면측에는 편광판(10, 10)이 배치됨과 동시에, 대향 기판(2)에는 액정층(3)에 포함되는 액정 분자를 소정 방향으로 배향시키기 위한 배향막(11)이 설치되어 있다.

이러한 구조의 액정 패널에서는, 대향 기판(2)과 화소 전극(5) 사이에 형성되는 전계에 의해, 액정층(3)에서의 액정 분자의 배향 방향이 제어되고, TFT 어레이 기판(1)과 대향 기판(2) 사이의 액정층(3)을 통과하는 광이 변조되고, 이에 따라, 대향 기판(2)을 투과하는 광의 투과 광량이 제어되어 화상이 표시된다.

또한, TFT 어레이는 TFT 어레이 외부로 인출된 TAB 테이프(12)에 의해 드라이버 회로(13) 및 제어 회로(14)에 의해 구동된다.

도면 중, (15)는 스페이서이고, (16)은 밀봉재이고, (17)은 보호막이고, (18)은 확산판이고, (19)는 프리즘 시트이고, (20)은 도광판이고, (21)은 반사판이고, (22)은 백 라이트이고, (23)은 유지 프레임이고, (24)는 프린트 기판을 각각 나타내고, 이들에 대해서는 후술한다.

도 2는 본 발명에서 채용되는 어레이 기판에 적용되는 제 1 실시예에 따른 박막 트랜지스터부의 구조를 예시하는 개략적인 단면 설명도이다. 도 2에 도시한 바와 같이, 유리 기판(1a) 상에는 알루미늄 합금막에 의해 주사선(25)이 형성되며, 이 주사선(25)의 일부는 박막 트랜지스터의 온·오프를 제어하는 게이트 전극(26)으로서 기능한다. 또한, 게이트 절연막(27)을 통해 주사선(25)과 교차하도록, 알루미늄 합금막에 의해 신호선이 형성되며, 이 신호선의 일부는 박막 트랜지스터의 소스 전극(28)으로서 기능한다.

게이트 절연막(27) 상의 화소 영역에는, 예컨대 In_2O_3 에 SnO를 함유시킨 ITO 막에 의해 형성된 화소 전극(5)이 배치되어 있다. 알루미늄 합금막으로 형성된 박막 트랜지스터의 드레인 전극(29)은 화소 전극(5)에 직접 접촉하여 전기적으로 접속된다.

이 TFT 어레이 기판(1)에 주사선(25)을 통해서 게이트 전극(26)에 게이트 전압을 공급하면, 박막 트랜지스터가 온(on) 상태가 되고, 미리 신호선에 공급된 구동 전압이 소스 전극(28)으로부터 드레인 전극(29)을 통해서 화소 전극(5)으로 공급된다. 그리고, 화소 전극(5)에 소정 수준의 구동 전압이 공급되면, 도 1에서 설명한 바와 같이 대향 기판(2)과의 사이에 전위차가 발생하여, 액정층(3)에 포함되는 액정 분자가 배향하여 광 변조가 이루어진다.

다음에, 도 2에 도시한 TFT 어레이 기판(1)의 제법에 대하여 간단히 설명한다. 또한, 여기에서 스위칭 소자로서 형성되는 박막 트랜지스터는 수소 비정질 실리콘을 반도체층으로서 사용한 비정질 실리콘 TFT를 일례로 든다.

제 1 실시예에 따른 TFT 어레이 기판(1)의 제조 공정의 개략을, 도 3 내지 10를 예로 들어 설명한다.

우선, 유리 기판(1a)에 스퍼터링 등의 수법으로 예컨대 막 두께 200nm 정도의 알루미늄 합금 박막을 형성하고, 이 알루미늄 합금 박막을 패터닝함으로써, 게이트 전극(26)과 주사선(25)을 형성한다(도 3). 이 때, 후술할 게이트 절연막(27)의 적용 범위가 양호해지도록, 알루미늄 합금 박막의 가장자리를 약 30 내지 40도의 테이퍼형으로 에칭해 두는 것이 좋다. 이어서, 도 4에 도시한 바와 같이, 예컨대 플라즈마 CVD법 등의 수법으로, 예컨대 막 두께가 약 300nm 정도의 산화 실리콘막(SiO_x)으로 게이트 절연막(27)을 형성하고, 추가로, 예컨대 막 두께 50nm 정도의 수소화 비정질 실리콘막(a-Si:H)과 막 두께 300nm 정도의 질화 실리콘막(SiN_x)을 성막한다.

계속해서, 게이트 전극(26)을 마스크로 하는 이면 노광에 의해 도 5에 도시한 바와 같이 질화 실리콘막(SiN_x)을 패터닝하여, 채널 보호막을 형성한다. 또한 그 위에, 인을 도핑한 예컨대 막 두께 50nm 정도의 n^+ 형 수소화 비정질 실리콘막($n^+a-Si:H$)을 성막한 뒤, 도 6에 도시한 바와 같이, 수소화 비정질 실리콘막(a-Si:H)과 n^+ 형 수소화 비정질 실리콘막($n^+a-Si:H$)을 패터닝한다.

그리고 그 위에, 예컨대 막 두께 300nm 정도의 알루미늄 합금막을 성막하여, 도 7에 도시한 바와 같이 패터닝함으로써, 신호선과 일체의 소스 전극(28), 및 화소 전극(5)에 접촉되는 드레인 전극(29)을 형성한다. 또한, 소스 전극(28)과 드레인 전극(29)을 마스크로 하여, 채널 보호막(SiN_x) 상의 n^+ 형 수소화 비정질 실리콘막($n^+a-Si:H$)을 제거한다.

그리고 도 8에 도시한 바와 같이, 예컨대 플라즈마 CVD 장치 등을 이용하여, 질화 실리콘막(30)을 예컨대 막 두께 300nm 정도로 성막함으로써, 중간 절연막을 형성한다. 이 때의 성막은 예컨대 300°C 정도에서 이루어진다. 그리고 이 질화 실리콘막(30) 상에 포토레지스트층(31)을 형성한 뒤, 이 질화 실리콘막(30)을 패터닝하여, 예컨대 드라이 에칭 등에 의해 질화 실리콘막(30)에 접촉 홀(32)을 형성한다. 이 때, 질화 실리콘막(30)의 에칭 완료 후에도, 추가로 질화 실리콘의 에칭에 요하는 시간 110% 정도의 오버 에칭을 가한다. 이 처리로, 알루미늄 합금 표면도 수십 nm 정도 에칭된다.

또한, 도 9에 도시한 바와 같이, 예컨대 산소 플라즈마에 의한 애칭 공정을 거친 후, 예컨대 아민계 등의 박리액을 이용하여 포토레지스트층(31)의 박리 처리를 하고, 마지막으로, 도 10에 도시한 바와 같이 예컨대 막 두께 40nm 정도의 ITO 막을 성막하여, 패터닝에 의해 화소 전극(5)을 형성하면, TFT 어레이 기판이 완성된다.

이러한 제조 공정으로 형성된 TFT 어레이 기판은 화소 전극(5)과 알루미늄 합금으로 형성된 예컨대 드레인 전극(29)이 직접 접촉한 것이 된다. 또한, 본 발명에서 사용하는 알루미늄 합금은 반사형 액정의 반사 전극이나 탭 접속 전극으로서도 사용할 수 있다.

상기 제법을 실시할 때에, 예컨대 드레인 전극(29)을 구성하는 알루미늄 합금막 소재로서, Au, Ag, Zn, Cu, Ni, Sr, Sm, Ge, Bi로 이루어진 군에서 선택되는 1종 이상을 합금 성분으로서 0.1 내지 6 원자% 함유하는 알루미늄 합금을 사용하면, 이 드레인 전극(29)의 형성 조건에 따라서 드레인 전극(29)을 구성하는 상기 알루미늄 합금막과 화소 전극(5)과의 접촉 계면에, 예컨대 도 11 내지 13의 단면 확대 개념도에 도시한 바와 같은 3종류의 계면이 형성된다.

상술한 바와 같은 합금 성분을 포함하는 알루미늄 합금막을 형성하기 위해서는, 상술한 바와 같은 합금 성분을 포함하는 알루미늄 합금으로 이루어진 타겟을 이용하여 스퍼터링하면 좋다. 그 타겟은 추가로 Nd, Y, Fe, Co로 이루어진 군에서 선택되는 1종 이상을 0.1 내지 6 원자% 함유할 수 있다.

덧붙여서 말하면, 알루미늄 합금막 중에 포함되는 상기 합금 성분의 양이 0.1 원자% 미만에서는 화소 전극과의 접촉 계면에 형성되는 농화층나 석출물(금속간 화합물)의 양이 불충분하여, 본 발명에서 의도하는 수준의 접촉 저항 저감 효과를 얻기 어려워지고, 반대로 6 원자%를 초과하여 과도하게 함유시키면, 알루미늄 합금막의 전기 저항이 높아져 화소의 응답 속도가 늦어지고, 소비 전력이 증대하여 디스플레이로서의 품위가 저하되어, 실용에 제공할 수 없게 된다. 따라서, 이들의 이해 득식을 고려하면, 상기 합금 성분의 함유량을 0.1 원자% 이상, 보다 바람직하게는 0.2 원자% 이상이고, 6 원자% 이하, 보다 바람직하게는 5 원자% 이하로 억제하는 것이 요망된다.

도 11은 알루미늄 합금막과 화소 전극(5)의 접촉 계면에, 상술한 합금 성분(고용 원소)을 포함하는 도전성의 석출물이 형성되고, 이 석출물을 통해서 대부분의 접촉 전류가 흐름으로써, 알루미늄 합금과 화소 전극이 전기적으로 도통하는 상태를 개념적으로 나타낸 도면이다. 이러한 상태는, 예컨대 후술하는 바와 같은 절연막 형성시의 열이력 또는 배선막 형성 후, 접촉 홀 에칭전에 열처리를 가하고, 고용 원소를 포함하는 도전성의 석출물을 알루미늄 입계에 형성시킴으로써 수득할 수 있다.

즉, 절연막 성막시에 열이력을 가하거나, 배선막 형성 후에 접촉 홀 에칭 전에, 바람직하게는 150 내지 400℃에서 15분 이상의 열처리를 가함으로써 재결정화시켜서, 상기 고용 원소를 포함하는 석출물 또는 알루미늄을 포함하는 고용 원소의 금속간 화합물을 알루미늄 입계에 생성시킨다.

다음에, 절연막의 접촉 홀 에칭 공정에서, 알루미늄 합금막의 표면으로부터 1 내지 200nm, 보다 바람직하게는 3 내지 100nm 정도가 에칭되도록 오버 에칭 시간을 추가하여, 알루미늄 합금막의 표면에 라이트 에칭을 실시한다. 동일한 효과로서, 절연막의 접촉 홀 에칭 공정후의 포토레지스트 박리 공정으로, 알루미늄에 대하여 그의 표면을 세척하고, 또한 라이트 에칭 효과를 갖는 아민계의 박리액을 사용하여, 알루미늄 합금막의 표면에 고용 원소의 석출물(금속간 화합물)의 일부를 노출시키는 것도 가능하다. 이 때, 알루미늄 합금의 표면에 절연막이 형성되더라도, 노출 부분은 상기 고용 원소의 특성에 의해 알루미늄에 비해 산화 피막이 형성되기 어렵기 때문에, 절연막은 거의 형성되지 않고, 또한 원소에 따라서는 도전성의 산화물을 형성한다. 더구나 이 노출 부분은, 전기 저항이 낮기 때문에 전기가 흐르기 쉽고, 알루미늄 합금막이 화소 전극(5)에 직접 접촉하더라도 접촉 저항은 낮게 억제할 수 있다.

또한, 여기에서 사용하는 박리액의 종류는 특별히 제한되지 않지만, 바람직한 것은 주성분으로서 모노에탄올아민을 5 내지 70 질량% 정도, 보다 바람직하게는 25 내지 70 질량% 정도 포함하는 것이다. 이 박리액은 각종 금속 재료의 에칭 후에 잔류하는 변질막이나 폴리머 피막 제거의 목적으로 일반적으로 사용되는 박리액이며, 오염물에 대한 제거 효과도 높다. 따라서, 이러한 박리액을 세정에 사용함으로써, 충분히 낮은 접촉 저항치를 확보할 수 있다.

그 밖에, 히드록실아민과 같은 아민계 주체의 박리액이나, 아민계의 주성분에 더하여 5 내지 25 질량% 정도의 물을 포함하는 박리액도 우수한 라이트 에칭 효과를 가지고 있어, 두께가 얇은 알루미늄 산화물이면 제거할 수 있다. 그러나, 이러한 종류의 박리액은 고가이며, 더구나, 알루미늄 합금에 대한 에칭 속도도 빠르기 때문에 제어가 약간 어렵다.

도 12에는, Ni를 포함하는 알루미늄 합금막에 있어서, 접촉 저항을 더욱 저감시킬 수 있는 구조로서, Ni 농화층을 화소 전극 계면의 알루미늄 합금 표면에 형성한 개념도를 나타내고 있다. 바람직한 Ni 농화층의 두께는 1 내지 10nm이고, Ni 농도는 박막 내부의 알루미늄 합금의 농도 이상이며, 알루미늄 합금막 내부의 Ni 함유량+ 8 원자% 이하(즉, 알루미늄 합금막 내부의 Ni 함량이 2 원자%인 경우, 10 원자% 이하)이다. 예컨대, Al-2 원자% Ni 합금막의 계면에는 단면 TEM 관찰과 EDX 조성 분석에 의해, 두께 4nm, Ni 농도 8.7 원자%의 Ni 농화층이 존재하는 것이 확인되었다.

Ni 함유 알루미늄 합금에 있어서는, 석출되지 않고 고용 상태로 존재하는 Ni 원자가 존재한다. 드라이 에칭이나 알칼리 에칭에 의해 Al을 제거할 때에, Ni는 에칭 속도가 느리고, 알칼리에 불용성인 점에서, 표면에 재부착되어, 잔사로서 잔류한다. 이 때문에, Ni의 농화층이 형성된다고 생각된다. 즉, 열처리 등에 의해 알루미늄 합금 중의 Ni의 고용 한계(0.11%)를 초과하는 Ni가 알루미늄 입계에 석출되거나, 일부가 알루미늄 표면에 확산 농축하여 Ni 농화층이 형성된다고 생각된다. 또는, 접촉 홀의 에칭 공정시에, Ni의 할로젠 화합물은 증기압이 낮기 때문에 휘발되기 어려워, 알루미늄 합금 표면에 잔류한 상태가 되고, 그 때문에 결보기 상 부피의 알루미늄 합금의 Ni 농도보다 고농도 상태가 되는 것도 생각할 수 있다. 이는 접촉 홀의 에칭 조건에 있어서도, 오버 에칭 시간(즉, 접촉 홀을 막 두께만큼 에칭하는 데에 필요한 시간에 대하여, 접촉 저항을 안정시키기 위해 추가하는 에칭 시간)을 2배로 늘리면, Ni 농도가 5 원자%에서 8.7 원자%로 증가하기 때문에 상관성

이 있다고 생각된다. 또한, Ni는 알루미늄 합금막이 화소전극에 접촉하는 부근의 계면 뿐만 아니라, 절연막과 접촉하는 계면 부근에서도 약간 농화하는 경향이 있다. 단, 절연막과의 계면에서의 Ni의 농화는, 화소 전극 계면의 것과 비교하면 작다. 여기에 있어서, 화소전극과의 계면이 전술한 이유로 약간 깎이고, 전술한 잔사 성분이 발생하는 것으로 설명할 수 있다. 또한, 계면에 Ni가 집중하는 이유로서는 상기의 원인 이외에 절연막에서 표면이 구속된 상태에서 알루미늄 합금막에 열처리를 가한 경우에, 막 중에 과도한 스트레스 분포가 발생하여 입계를 따라 Ni가 계면으로 확산되는 영향에 기여할 가능성도 있다. 그래서 이들 복합적인 요인이 조합되어 Ni 농화물 층이 형성되는 것으로 추측된다.

Ni 함유의 알루미늄 합금막과 ITO나 IZO를 직접 접촉시킨 경우, 계면에 석출물과 동시에 형성되어, 접촉 저항의 고 저항화의 원인이 되는 알루미늄 산화물층의 막 두께는 4 nm 이하이다. 이것은, 순수한 알루미늄이나 Al-Nd의 경우에 형성되는 알루미늄 산화물 층의 막 두께가 5 내지 8 nm인 것에 비교하면 얇다. 또한, Ni 함유의 알루미늄 합금막의 경우, 알루미늄 산화물층 중의 산소 함유율은 20원자%로 낮아, 순수한 알루미늄이나 Al-Nd의 경우의 함유율 50 내지 60 원자%에 비해 작다. 즉, Ni 함유 알루미늄 합금막은 표면의 산화를 억제하는 효과가 기대될 수 있다. 여기에서 산소의 함유율이 작은 경우, 알루미늄 산화물층이 어느 정도의 전기전도성을 가짐과 동시에, ITO나 IZO와 알루미늄 합금막의 사이에 전압을 가하는 것에 의해 계면에 전계를 가하면, 작은 전계 강도로 용이하게 절연과피를 일으킨다고 생각된다. 이상과 같이, 이러한 석출물과 농화층, 및 알루미늄 산화물층의 복합적인 요인이 조합되어, 결과적으로 접촉 저항이 낮아지는 것으로 생각된다. 합금 성분으로서 Bi를 선택하여 상기와 같은 접촉 상태를 얻기 위한 바람직한 조건으로서는, 예컨대 Bi를 0.1 내지 6 원자% 정도 함유하는 알루미늄 합금 박막상에 절연막(SiNx)을 성막한 뒤, 150 내지 400℃, 보다 바람직하게는 200 내지 350℃에서 15분 내지 1 시간 정도 열처리함으로써, 알루미늄 입계에 Bi를 석출시킨다. 그리고, 접촉 홀 형성시에 드라이에칭에 의해 절연막의 에칭에 필요한 에칭 시간의 약 10% 오버 에칭하고, 추가로 아민계의 박리액을 이용하여 표면을 라이트 에칭함으로써, ITO/Al-Bi 합금막의 계면에 Bi의 석출물을 생성시키면 좋다. 이 때, Bi 석출물의 크기와 개수는 Bi 첨가량, 열 처리의 온도나 시간, 오버 에칭량 등에 따라 조정할 수 있다.

도 13에는 합금 성분(고용 원소)과 화소 전극(5)을 구성하는 원소(In, Sn 등)가 상호 확산하여, 알루미늄 합금막과 화소 전극(5)의 계면에 고용 원소와 In이나 Sn과의 상호 확산층이 형성됨으로써, 전기적인 도통이 취해져 있는 개념도를 나타낸다. 즉, 상기 고용 원소로서 Sm을 선택한 경우, 그 성막 조건에 따라서는 상기 도시에 나타낸 바와 같은 접촉 상태를 얻을 수 있다.

합금 성분으로서 Sm을 선택하여 상기와 같은 접촉 상태를 얻기 위한 구체적인 조건으로서는, 예컨대 Sm을 0.1 내지 6 원자% 정도 함유하는 알루미늄 합금 박막상에 절연막(SiNx)을 성막한 뒤, 150 내지 400℃, 보다 바람직하게는 200 내지 350℃에서 15분 내지 1 시간 정도 열처리함으로써, 알루미늄 입계에 Sm을 석출시킨다. 그리고, 접촉 홀 형성시에 드라이에칭에 의해 절연막의 에칭에 필요한 에칭 시간의 약 10% 오버 에칭하고, 추가로 아민계의 박리액을 이용하여 표면을 라이트 에칭한다. 여기에서, 잔사로서 잔류한 Sm 등이 선택적으로 산화되어 계면층이 형성된다고 생각된다. 이 계면층은 Al 산화물에 비해 성기기 때문에, 전류가 흐르기 쉽고, 낮은 저항화에 기여하고 있다고 생각된다. 또한, ITO막을 그 계면층 위에 성막함으로써, ITO/Al-Sm 합금막의 계면에, Sm과 ITO 중의 In, Sn과의 확산층이 형성된다. 이 확산층의 두께는 5 내지 50nm의 범위로 하는 것이 좋고, 이 두께는 Sm 첨가량, 열 처리의 온도나 시간, 오버 에칭량 등에 따라 조정하면 좋다.

상기 도 12 및 도 13에 도시한 예에서는 모두 알루미늄 합금막과 화소 전극과의 계면에 절연층이 형성되기 어렵기 때문에, 양자가 직접 접촉되게 되어, 보다 저항이 낮고 확실한 접속이 실현된다.

이렇게 해서 형성된 TFT 어레이 기판을 구비한 평면 표시 디바이스를, 예컨대 액정 표시 장치로서 사용하면, 화소 전극과 접속 배선부 사이의 접촉 저항을 최소한으로 억제할 수 있기 때문에, 표시 화면의 표시 품질에 미치는 악영향을 가급적으로 억제할 수 있다.

다음에, 본 발명의 어레이 기판에 적용되는 제 2 실시예에 따른 박막 트랜지스터의 구조를 설명한다.

도 14는 본 발명의 어레이 기판에 적용되는 제 2 실시예에 따른 박막 트랜지스터의 구조를 개략적으로 나타내는 확대 단면 설명도이며, 이 예에서는, 튜 게이트 구조의 박막 트랜지스터가 적용된다.

도 14에 도시한 바와 같이, 유리 기판(1a) 상에는 알루미늄 합금 박막에 의해 주사선이 형성되며, 이 주사선의 일부는 박막 트랜지스터의 온-오프를 제어하는 게이트 전극(26)으로서 기능한다. 또한, 층간 절연막(SiOx)을 통해 이 주사선과 교차하도록 알루미늄 합금으로 신호선이 형성되며, 이 신호선의 일부는 박막 트랜지스터의 소스 전극(28)으로서 기능한다.

층간 절연막(SiOx) 상의 화소 영역에는, 예컨대 In₂O₃에 SnO를 함유시킨 ITO 막으로 형성된 화소 전극(5)이 배치되며, 또한, 알루미늄 합금에 의해 형성된 박막 트랜지스터의 드레인 전극(29)은 화소 전극(5)에 전기적으로 접속되는 접속 전극부로서 기능한다. 즉, 알루미늄 합금에 의해 형성된 박막 트랜지스터의 드레인 전극(29)은 화소 전극(5)에 직접 접촉하여 전기적으로 접속된다.

따라서, 상기 도 2의 예와 마찬가지로 TFT 어레이 기관에, 주사선을 통해서 게이트 전극(26)에 게이트 전압이 공급되면, 박막 트랜지스터가 온 상태가 되고, 미리 신호선에 공급된 구동 전압이 소스 전극(28)으로부터 드레인 전극(29)을 통해 화소 전극(5)으로 공급되며, 화소 전극(5)에 소정 수준의 구동 전압이 공급되면, 도 1에서 설명한 바와 같이 대향 기관(10)과의 사이에 전위차가 발생하여, 액정층(3)에 포함되는 액정 분자가 배향하여 광 변조를 실시한다.

다음에, 도 14에 나타난 TFT 어레이 기관의 제법에 대하여 설명한다. 이 제 2 실시예에 따른 어레이 기관에 구비된 박막 트랜지스터는 폴리실리콘막(폴리-Si)을 반도체층으로 하는 톱 게이트 구조이며, 도 15 내지 도 21은 제 2 실시예에 따른 TFT 어레이 기관의 제조 공정을 개략적으로 도시한 도면이다.

우선, 유리 기관(1a) 상에 예컨대 플라즈마 CVD법 등에 의해, 예컨대 기관 온도 300℃ 정도에서, 막 두께 50nm 정도의 질화 실리콘막(SiNx)과 막 두께 100nm 정도의 산화 실리콘막(SiOx), 및 막 두께가 예컨대 50nm 정도인 수소화 비정질 실리콘막(a-Si:H)을 성막하고, 이 수소화 비정질 실리콘막(a-Si:H)을 폴리실리콘화하기 위해서, 열 처리와 레이저 어닐링을 실시한다. 열 처리는 예컨대 470℃ 정도에서 1 시간 정도의 분위기 열 처리에 의해 실시하며, 탈수소 처리를 한 뒤, 예컨대 엑시머레이저 어닐링 장치를 이용하여, 예컨대 에너지 약 230mJ/cm² 정도의 조건으로 레이저를 수소화 비정질 실리콘막(a-Si:H)에 조사하고, 예컨대 두께 0.3μm 정도의 폴리실리콘막(폴리-Si)을 수득한다(도 15).

그 후, 도 16에 도시한 바와 같이, 플라즈마 에칭 등에 의해 폴리실리콘막(폴리-Si)을 패터닝한다. 이어서, 도 17에 도시한 바와 같이, 산화 실리콘막(SiOx)을 예컨대 막 두께 100nm 정도로, 성막하여 게이트 절연막(27)으로 한다. 수득된 게이트 절연막(27) 상에, 스퍼터링 등에 의해 주사선과 일체의 게이트 전극(26)이 되는 알루미늄 합금막을, 예컨대 막 두께 200nm 정도로 성막한 뒤, 플라즈마 에칭 등의 방법으로 패터닝함으로써, 주사선과 일체의 게이트 전극(26)을 형성한다.

계속해서 도 18에 도시한 바와 같이, 포토레지스트(31)로 마스크를 형성하고, 예컨대 이온 주입 장치 등에 의해, 예컨대 인을 50 KeV 정도로 1×10¹⁵개/cm² 정도 도핑하여, 폴리실리콘막(폴리-Si)의 일부에 n⁺형 폴리실리콘막(n⁺폴리-Si)을 형성하고 나서 포토레지스트(31)를 박리하고, 예컨대 500℃ 정도에서 열처리함으로써 확산시킨다.

계속해서 도 19에 도시한 바와 같이, 예컨대 플라즈마 CVD 장치 등을 이용하여, 산화 실리콘막(SiOx)을 예컨대 막 두께 500nm 정도, 기관 온도 300℃ 정도로 성막하여 층간 절연막을 형성한 뒤, 마찬가지로 포토레지스트를 패터닝함으로써 층간 절연막(SiOx)과 게이트 절연막(27)의 산화 실리콘막을 드라이 에칭하여, 접촉 홀을 형성하고, 스퍼터링에 의해 알루미늄 합금막을 예컨대 막 두께 450nm 정도로 성막한 뒤, 패터닝함으로써, 신호선에 일체의 소스 전극(28)과 드레인 전극(29)을 형성한다. 그 결과, 소스 전극(28)과 드레인 전극(29)은 각각 접촉 홀을 통해서 n⁺형 폴리실리콘막(n⁺폴리-Si)에 접촉된다.

그 후, 도 20에 도시한 바와 같이, 플라즈마 CVD 장치 등에 의해 질화 실리콘막(SiNx)을 예컨대 막 두께 500nm 정도, 기관 온도 300℃ 정도로 성막함으로써 층간 절연막으로 한다. 그리고, 그 위에 포토레지스트층(31)을 형성하고 나서 질화 실리콘막(SiNx)을 패터닝하고, 예컨대 드라이 에칭에 의해 상기 질화 실리콘막(SiNx)에 접촉 홀(32)을 형성한 뒤, 추가로 질화 실리콘의 에칭에 요하는 시간+10% 정도의 오버 에칭을 가한다. 이 처리로, 알루미늄 합금 표면도 수십 nm 정도에칭된다.

그 후, 도 21에서 도시한 바와 같이, 예컨대 산소 플라즈마에 의한 에칭 공정을 거쳐서 상술한 바와 마찬가지로 아민계 박리액 등을 이용하여 포토레지스트의 박리 처리를 실시한 뒤, 예컨대 스퍼터링에 의해 막 두께 100nm 정도의 ITO막을 성막하고, 웨트 에칭에 의해 패터닝하여 화소 전극(5)을 형성한다. 이 처리로, 드레인 전극(29)은 화소 전극(5)에 직접 접촉한다.

그 후, 트랜지스터의 특성을 안정시키기 위해서, 예컨대 350℃ 정도에서 1시간 정도 어닐링하면, 폴리실리콘 TFT 어레이 기관이 완성된다.

상술한 제 2 실시예에 따른 TFT 어레이 기관, 및 이 TFT 어레이 기관을 구비한 액정 표시 장치에 따르면, 앞서 설명한 제 1 실시예와 동등한 효과를 얻을 수 있다. 또한, 제 1 실시예와 마찬가지로 제 2 실시예에서도, 본 발명의 알루미늄 합금은 반사형 액정의 반사 전극으로서도 사용할 수 있다.

또한, 상기 화소 전극(5)의 소재로서는, 산화 인듐 주석 또는 산화 인듐 아연이 바람직하며, 또한 상기 알루미늄 합금막은 비평형 상태로 고용한 합금 성분의 일부 또는 전부를 석출물, 금속간 화합물, 또는 농화층으로서 형성시키고, 전기 저항률을 $8\mu\Omega\cdot\text{cm}$ 이하, 보다 바람직하게는 $5\mu\Omega\cdot\text{cm}$ 이하로 조정하는 것이 바람직하다. 그리고, 상기 알루미늄 합금막과 화소 전극과의 접촉 계면에 존재하는 석출물(금속간 화합물)은 긴 직경이 $0.01\mu\text{m}$ 를 초과하는 크기의 것으로서, $100\mu\text{m}^2$ 당 0.13 개를 초과하는 개수로 존재시키면, 접촉 저항을 유의미하게 저감시킬 수 있기 때문에 바람직하다.

또한, 상기 제법을 실시함에 있어서는, 상기 알루미늄 합금막에 비평형 상태에서 고용한 합금 성분(특히 Sm)의 일부 또는 전부와 화소 전극의 합금 성분을, 바람직하게는 150 내지 400°C 에서 15분 이상 열 처리함으로써 상호 확산시키면, 상기 알루미늄 합금막과 화소 전극의 접촉 계면에 용이하게 석출물을 형성시킬 수 있다. 또한, 상기 알루미늄 합금막을 형성하는 방법으로서 증착법이나 스퍼터링법 등을 들 수 있지만, 이들 중에서도 특히 바람직한 것은 스퍼터링법이다.

그리고, 상기 알루미늄 합금막 상에 절연막을 적층 형성하고, 이 절연막에 접촉 홀 에칭을 실시한 뒤, 계속해서 알루미늄 합금막을 그 표면으로부터 1 내지 200nm, 보다 바람직하게는 3 내지 100nm 라이트 에칭하고, 이 알루미늄 합금막 중에 비평형 상태로 고용한 합금 성분의 일부 또는 전부의 석출물을 부분적으로 노출시키면, 그 위에 형성되는 화소 전극과의 접촉 저항을 보다 한층 저감시킬 수 있기 때문에 바람직하다.

상기 라이트 에칭은 상기 알루미늄 합금막을 에칭할 수 있는 가스를 이용한 드라이 에칭, 또는 알루미늄 합금막을 에칭할 수 있는 약액을 이용한 웨트 에칭에 의해 실시할 수 있고, 이 라이트 에칭 공정에서 사용하는 약액으로서, 패터닝에 사용하는 포토레지스트의 박리액을 사용하는 것이 좋다.

이렇게 해서 획득되는 TFT 어레이 기관을 사용하여, 상기 도 1에 도시한 바와 같은 평면 표시 디바이스로서의 액정 표시 장치를 완성시킨다.

즉, 상술한 바와 같이 하여 완성한 TFT 어레이 기관(1)의 표면에, 예컨대 폴리이미드를 도포하고, 건조하고 나서 러빙 처리를 실시하여 배향막을 형성한다.

한편, 대향 기관(2)은, 우선 유리 기관에, 예컨대 크롬을 매트릭스형으로 패터닝함으로써 차광막(9)을 형성한다. 그리고 이 차광막(9)의 간극에, 수지로 제조된 적색, 녹색, 청색의 컬러 필터(8)를 형성한다. 이 차광막(9)과 컬러 필터(8) 상에, ITO와 같은 투명한 도전성막을 공통 전극(7)으로서 배치함으로써 대향 전극을 형성한다. 그리고, 이 대향 전극의 최상층에 예컨대 폴리이미드를 도포하고, 건조하고 나서 러빙 처리를 하여 배향막(11)을 형성한다.

그리고, 어레이 기관(1)과 대향 기관(2)의 배향막(11)이 형성되는 면을 각각 대향 배치하고, 수지로 제조된 것 등의 밀봉재(16)에 의해 액정의 밀봉구를 제외하고 2장의 기관을 접착시킨다. 이 때, 2장의 기관간에는 스페이서(15)를 통하는 등 하여 2장의 기관간의 갭을 대략 일정하게 유지한다.

이렇게 하여 획득된 빈 셀을 진공 중에 두고, 밀봉구를 액정에 담근 상태에서 서서히 대기압으로 되돌려 감으로써, 빈 셀에 액정 분자를 포함하는 액정 재료를 주입하여 액정층을 형성하고, 밀봉구를 밀봉한다. 마지막으로, 셀의 외측 양면에 편광판(10)을 붙여서 액정 패널을 완성시킨다.

또한, 도 1에 도시한 바와 같이, 액정 표시 장치를 구동하는 드라이버 회로를 액정 패널에 전기적으로 접속하고, 액정 패널의 측부 또는 이면부에 배치한다. 그리고, 액정 패널의 표시면을 규정하는 개구를 포함하는 프레임과, 면광원을 이루는 백라이트(22)와 도광판(20)과 유지 프레임(23)에 의해 액정 패널을 유지하여, 액정 표시 장치를 완성시킨다.

실시예

다음에, 본 발명에 따른 어레이 기관 상의 화소 전극(5)에 직접 접촉한 경우의, 화소 전극(5)과 알루미늄 합금막 사이의 접촉 저항을 측정된 결과를 표 1에 나타낸다.

상기 측정 실험은 하기와 같이 하였다.

1) 화소 전극의 구성: 산화 인듐에 10 질량%의 산화 주석을 첨가한 산화 인듐 주석(ITO), 또는 산화 인듐에 10 질량%의 산화 아연을 가한 산화 인듐 아연(IZO), 막 두께는 모두 200nm임,

2) 알루미늄 합금막의 구성: 합금 성분 함량은 표 1과 같으며,

3) 열 처리 조건: 두께 300nm의 절연막(SiNx)을 성막한 뒤, 진공 중, 300°C에서 1시간의 열 처리함,

4) 라이트 에칭: 상기 절연막(SiNx)을, 불소계 플라즈마를 이용하여 드라이 에칭한 뒤, 계속해서 각 알루미늄 배선재를 약 10nm 에칭하고, 추가로 박리액(도쿄오우카사 제조의 "박리액 106")을 사용하여, 표층이 오염물층과 함께 약 5 nm이고, 합계로 15nm(막 두께의 5%임)으로 에칭한다.

5) 접촉 저항 측정법:

도 22에 도시한 바와 같은 켈빈 패턴을 제작하여, 4 단자 측정 [ITO(또는 IZO)-A1 합금에 전류를 흘리고, 별도의 단자로 ITO(또는 IZO)-A1 합금간의 전압 강하를 측정하는 방법]을 실시한다. 즉, 도 22의 I_1 - I_2 사이에 전류(I)를 흘리고, V_1 - V_2 간의 전압(V)을 모니터함으로써, 접촉부(C)의 접촉 저항(R)을 $[R=(V_2-V_1)/I_2]$ 으로서 구한다. 또한, 상기 패턴의 제작법은 하기와 같이 하였다.

또한, 상기 알루미늄 합금에 있어서의 첨가 원소의 측정은 ICP 발광 분석(유도 결합 플라즈마 발광 분석)법에 의해 실시하였다.

유리 기판 대신에 표면에 기판과 절연시키기 위해서, 표면에 두께 400nm의 산화막(SiO_2 열 산화막)을 형성한 실리콘 웨이퍼를 사용하여, A1 합금 300nm를 스퍼터링법에 의해 성막하고, 패터닝한 후에, CVD법에 의해 두께 300nm의 절연막(SiNx)을 성막한다. 그 후, 그대로 진공의 성막 챔버내에서 1 시간 열 처리를 실시하고 나서 꺼낸다. 그 후, 포토리소그래피에 의해 $80\mu m \square$ 의 접촉 홀을 패터닝하고, 불소계 플라즈마에 의해 에칭함으로써 접촉 홀을 형성한다. 이 때, 절연막의 에칭 시간에 추가하여, 시간 환산으로 10%의 오버 에칭을 실시한다. 이 처리로 알루미늄 합금막의 표층은 두께 약 10nm(막 두께의 3.3%) 제거된다.

그 후, 산소 플라즈마 에칭 및 박리액에 의한 레지스트 박리를 실시한다. 또한, 박리액으로서는 도쿄 오우카사 제조의 "박리액 106"을 사용하여, 100°C에서 10분간 세정한다. 이 때, 알루미늄 합금의 표층에 형성된 불화물이나 산화물, 카본 등의 오염물 층이 제거된다(두께로 약 수nm임). 그리고, ITO(또는 IZO)를 스퍼터링에 의해 200nm 성막하여, 패터닝을 실시한다.

다음에 접촉 저항의 측정에는 4 단자의 매뉴얼 프로버와 반도체 파라미터 애널리저 "HP4156A"(휴렛 팩커드사 제조)를 사용하였다. 이 측정에서는 $R(\text{접촉 저항})=[I_2/(V_2-V_1)]$ 로 표시되고, 배선 저항의 영향을 제외한, ITO(또는 IZO)/A1 합금 접합 부분의 순수한 저항치를 측정할 수 있다.

또한, 각 시료에 대하여 주사선 전자 현미경 관찰과 오제 분광법에 의한 조성의 2차 맵핑화에 의해, 접촉 홀의 ITO(또는 IZO)/A1 합금 접합부에 존재하는 석출물의 크기와 개수를 조사한 결과, Al-Ag의 경우, 크기가 약 $0.3\mu m$ 정도인 석출물이 $1\text{개}/100\mu m^2$ 이상의 밀도로 존재하는 것이 확인되었다. 마찬가지로, Al-Zn의 경우, 접촉 홀의 ITO(또는 IZO)/A1 합금 접합부에 존재하는 석출물의 크기와 개수를 조사한 결과, 모두 크기가 약 $0.3\mu m$ 정도의 석출물이 $3\text{개}/100\mu m^2$ 이상의 밀도로 존재하고 있는 것이 확인되었다.

또한, 상기 알루미늄 합금에 Nd, Y, Fe, Co를 첨가한 것에서는 조직의 결정 입경이 미세해지기 때문에, 대개 석출물의 크기는 작아진다. 예컨대, ITO/A1 합금 접합부에 존재하는 석출물의 크기는 ITO/A1 합금 접합부 계면의 TEM 관찰이 어렵기 때문에, 알루미늄 합금의 박막층의 조직을 평면 TEM에 의해 관찰한 결과, Al-Ni에서는 긴 직경 $0.05\mu m$ 인 석출물이 관찰되고, Al-Ni-Nd에서는 긴 직경 0.02 내지 $0.04\mu m$ 인 석출물이 관찰되고, Al-Ni-Y에서는 긴 직경 0.01 내지 $0.03\mu m$ 인 석출물이 관찰되었다. 계면의 석출물의 크기도 이것과 같다고 생각된다.

[표 1]

금속 전극막	합금 성분 함량 (원자%)	화소 전극	
		ITO	IZO
Mo	-	$7.4 \times 10^1 \Omega$	$8.1 \times 10^0 \Omega$
순수한 Al	-	$1.5 \times 10^5 \Omega$	-
Al-Nd	0.6	$8.4 \times 10^4 \Omega$	$1.4 \times 10^6 \Omega$
Al-Au	3.4	$7.6 \times 10^1 \Omega$	$1.2 \times 10^1 \Omega$
Al-Ag	3.8	$5.7 \times 10^1 \Omega$	$9.4 \times 10^0 \Omega$
Al-Zn	2.4	$9.3 \times 10^1 \Omega$	$9.9 \times 10^0 \Omega$
Al-Sr	1.1	$2.3 \times 10^1 \Omega$	$1.4 \times 10^1 \Omega$
Al-Bi	0.9	$9.2 \times 10^1 \Omega$	$2.3 \times 10^1 \Omega$
Al-Ni	1.4	$1.7 \times 10^1 \Omega$	$9.9 \times 10^0 \Omega$
Al-Sm	0.5	$8.6 \times 10^1 \Omega$	$1.1 \times 10^1 \Omega$
Al-Ge	1.1	$2.3 \times 10^1 \Omega$	$1.3 \times 10^1 \Omega$
Al-Cu	4.1	$2.3 \times 10^2 \Omega$	$1.3 \times 10^0 \Omega$

표 1로부터 분명한 바와 같이, ITO막에 직접 순수한 알루미늄 합금막을 접촉시켰을 경우, 접촉 저항은 $1.5 \times 10^5 \Omega$ 이며, 추가로 ITO막에 직접, 대표적인 알루미늄 합금막인 Al-Nd 합금을 접촉시켰을 경우, 접촉 저항은 $8.4 \times 10^4 \Omega$ 이다. 또한, 종래 구조로서, ITO막과 Al-Nd 배선과의 사이에 차단 금속으로서 Mo를 배치시킨 경우의 접촉 저항은 $7.4 \times 10^1 \Omega$ 이었다.

한편, Al-Au 합금의 접촉 저항은 $7.6 \times 10^1 \Omega$ 이고, Al-Ag 합금의 접촉 저항은 $5.7 \times 10^1 \Omega$ 이고, Al-Zn 합금의 접촉 저항은 $9.3 \times 10^1 \Omega$ 이고, Al-Cu 합금의 접촉 저항은 $2.3 \times 10^2 \Omega$ 이고, Al-Ni 합금의 접촉 저항은 $1.7 \times 10^1 \Omega$ 이고, Al-Sr 합금의 접촉 저항은 $2.3 \times 10^1 \Omega$ 이고, Al-Sm 합금의 접촉 저항은 $8.6 \times 10^1 \Omega$ 이고, Al-Ge 합금의 접촉 저항은 $2.3 \times 10^1 \Omega$ 이고, Al-Bi 합금의 접촉 저항은 $9.2 \times 10^1 \Omega$ 이며, 모두 종래 구조인 Mo를 차단금속으로서 사용한 경우와 거의 동등하였다.

또한, 화소 전극에, 이온화 포텐셜이 알루미늄과 동등하게 높고 내환원성이 우수한 Zn을 포함하는 IZO막을 이용한 결과도 모두 표 1에 나타내었다.

IZO막은 In_2O_3 에 ZnO를 10 질량% 정도 첨가한 투명막이며, 이 경우, 접촉 저항은 더욱 저하되어, ITO막에 비해 수분의 일이 되었다. 그 이유로서는, 이하의 2가지 이유를 생각할 수 있다.

우선, IZO의 전기적 포텐셜(일함수)가 ITO보다 높기 때문에, 가령 알루미늄합금 배선과 화소 전극의 계면에 매우 얇은 절연물층이 형성되고, 금속-절연막-화소 전극으로 이루어진 MIM 구조(Metal-Insulator-Metal)이고, 절연막의 두께가 동일하다 하더라도 일함수가 높은 화소 전극은 전위차를 가했을 때에 계면의 절연막의 두께가 겉보기상 얇게 보이며, 터널링 전류 성분이 증가하기 때문이라 생각된다.

또한, IZO 중의 Zn은 ITO 중의 Sn에 비해 이온화 포텐셜이 높고, 알루미늄에서 환원되기 어려운 성질을 가지고 있기 때문에, 알루미늄 합금과 화소 전극의 계면에 절연물이 형성되기 어려워지는 것도 생각할 수 있다.

또한, 상기 측정에서 사용한 화소 전극과 접촉 배선부와의 접촉 영역은 $80 \times 80 \mu m$ 각으로 하였다.

또한 표 3에는 상기 2원계의 합금에 관하여 고용 원소의 첨가량을 변화시켰을 때의 ITO와의 접촉 저항, $300^\circ C \times 1$ 시간의 열 처리 후의 배선 저항, $300^\circ C \times 1$ 시간의 열 처리 후에 합금막의 평면 TEM 관찰을 했을 때의 석출물의 면적률에 관한 데이터를 나타내었다. 이 때에 관찰되는 주요한 도전성 석출물에 대해서도 나타내었다. 접촉 저항은 표 1과 동일하게 하여 평가 소자를 시작하여 평가하였다. 또한, 조성이란 알루미늄 합금 중에 포함되는 고용 원소의 함유량을 말한다. 평면 TEM 관찰에서는 합금 배선 부분을 표면에 평행하게 슬라이스하여, 합금의 내부 조직의 모습을 관찰하였다. 고용 원소의 함유량이 증가함에 따라서 ITO의 접촉 저항은 감소하고 저항은 증가된다. 석출물의 면적률은 조성과의 상관 관계가 있고, 접촉 저항과 석출물의 면적률은 반비례 관계에 있다.

또한, 석출물의 면적률은 평면 TEM 관찰에 의해 배율 50만배에서 $0.3\mu\text{m} \times 0.3\mu\text{m}$ 각의 시야에 나타난 석출물을 EDX에 의해 동정하고, A1상에 대한 비율을 계산에 의해 구한 값이다. 이에 따르면, 어떠한 알루미늄 합금도 면적률 0.5% 부근에서 접촉 저항이 200Ω 가 되고, 0.5%를 초과하면 200Ω 이하가 된다. 이 석출물을 통해서 흐르는 전류 성분이 주요한 전류 성분이라고 하면, 석출물의 전기 저항률에도 의존하지만, 주로 면적률이 접촉 저항을 결정짓는 요인이라고 할 수 있다.

또한, 석출물의 조성은 동일 평면 TEM 관찰 시료를 이용하여 관찰한 복수의 석출물에 대하여 EDX를 이용한 조성 분석에 의해 정량화한 결과와 X선 회절 결과로부터, 관찰된 주된 석출물에 대하여 구하였다.

예컨대, Ni 함유 알루미늄 합금은 도전성 석출물이 Al_3Ni , Al_3Ni_2 , AlNi , AlNi_3 으로 이루어진 군에서 선택되는 1종 이상을 포함하며, Ag 함유 알루미늄 합금은 도전성 석출물이 Ag, Al_2Ag , AlAg 로 이루어진 군에서 선택되는 1종 이상을 포함하며, Zn 함유 알루미늄 합금은 도전성 석출물이 AlZn , Zn, ZnO 에서 선택되는 1종 이상을 포함하며, Cu 함유 알루미늄 합금은 도전성 석출물이 AlCu , Cu, CuO , Cu_2O 에서 선택되는 1종 이상을 포함한다.

한편, 하기 표 4는 Al-Ag 합금의 함유량을 2 원자%로 고정된 경우에, 오버 에칭량을 바꾸어 Al-Ag 합금의 표층으로부터의 에칭 깊이를 0 내지 50mm의 범위로 변화시켰을 경우의, 표면 SEM 관찰로 6만배의 배율에서 접촉 홀 저면, 즉 Al-Ag 합금의 접촉 부분의 최표면을 관찰하고, $1.5\mu\text{m} \times 1.5\mu\text{m}$ 의 시야에 나타난 긴 직경 $0.3\mu\text{m}$ 이상인 석출물의 개수로부터, $10\mu\text{m} \times 10\mu\text{m}$ 의 접촉 홀의 저면에 나타나는 석출물의 개수를 계산에 의해 구한 값과, 그 때의 ITO와의 접촉 저항을 나타내고 있다. 또한, Al-Ag 합금은 대부분의 석출물의 개수를 카운트할 수 있기 때문이다. 이 때, 개수의 카운트는 관찰상과 EDX, 및 오제에 의한 2차 맵핑에 의해 실시하였다.

에칭 깊이가 커지고, 표면 SEM 관찰에 의해 구해지는 석출물의 개수가 증가하면 접촉 저항은 저하되기 때문에, 에칭 깊이가 커짐에 따라서 서서히 Al-Ag 합금 표면에 도전성의 석출물이 머리를 내밀고, 이에 따라 도전성 석출물과 그 후의 공정에서 성막하는 ITO와의 접촉 면적이 증가하여, 접촉 저항이 저하되는 것을 나타낸다고 생각된다. 그리고, 에칭 깊이가 30nm를 초과한 근방부터 표면을 SEM으로 관찰하여 산출한 석출물의 개수는 수속되고, 그와 함께 접촉 저항은 일정한 값으로 수속된다.

다음에, 상기 도 11로서 나타낸 구조로 고용 원소를 Ag, Zn으로 한 경우, 상기 표 1에 나타내는 각 합금의 접촉 저항과, 고용 원소의 석출물 또는 알루미늄을 포함하는 고용 원소의 금속간 화합물의 밀도와의 관계는 표 2에 나타내는 값이 된다. 이 표는 접촉 저항을 200Ω 으로 가정한 경우에 필요한 석출물의 개수를 계산에 의해 개산한 표이다. 한편, 이 표의 값은 접촉 저항의 값이 200Ω 인 계산 결과이지만, 실시예에서는 Al-3.8% Ag의 접촉 저항이 58Ω 로 되어 있고, Al-2.4% Zn의 접촉 저항은 93Ω 로 되어 있다.

석출물이 모두 직경 $0.01\mu\text{m}$ 의 원형이라고 가정했을 경우에는 실시예의 접촉 저항치로부터 석출물의 개수를 계산에 의해 추정하면, 표 5 및 표 6에 도시한 바와 같이, 석출물의 개수는 Al-3.8 원자% Ag가 45개($10\mu\text{m}^2$)가 되고, Al-2.4 원자% Zn이 110개($10\mu\text{m}^2$)가 된다.

또한, Al-Ag 중의 석출물이 실제로 평면 TEM이나 주사형 전자선 현미경으로 관찰된 직경 $0.3\mu\text{m}$ 의 원형이라 가정했을 경우에는, 그 개수가 0.5개($10\mu\text{m}^2$)가 된다. Al-Ag의 경우에는 첨가량은 다르지만, 표 4에 나타낸 실험적으로 센 석출물의 개수와 거의 같은 순서가 되었다. 덧붙여서 말하면, IZO의 경우에는 Zn의 내환원성이 높기 때문에 Al이 접촉 산화하는 것을 방지하는 효과가 있다고 생각되며, 그 때문에 석출물 이외의 부분에서의 고저항층의 형성이 억제되고, 석출물 이외의 부분에서의 전류 증가분이 기여한 것이라 생각된다.

[표 2]

직경 (μm)	Zn		Ag	
	개 / $80\mu\text{m}\square$	개 / $10\mu\text{m}\square$	개 / $80\mu\text{m}\square$	개 / $10\mu\text{m}\square$
1	2.958	0.046	0.750	0.012
0.5	11.833	0.185	2.999	0.046
0.3	32.869	0.514	8.330	0.128
0.1	295.817	4.622	74.972	1.153
0.05	1183.270	18.489	299.886	4.614
0.03	3286.861	51.357	833.017	12.816
0.01	29500.000	462.215	7497.155	115.341
0.001	2950000.000	46221.479	750000.000	11534.085

[표 3]

Al 합금 성분	조성 (원자%)	ITO와의 접촉 저항 (Ω)	300°C 열처리 이후의 배선저항 ($\mu\Omega\cdot\text{cm}$)	평면 TEM에 의한 석출물의 면적율 (%)	도전성의 주요 석출물
Al-Ni	0.1	3080	3.3	0.13	Al ₃ Ni, Al ₃ Ni ₂ , AlNi, AlNi ₃
	0.3	512	3.5	0.39	
	0.5	152	3.5	0.65	
	1	178	3.6	1.3	
	2	128	3.6	2.6	
	5	99	3.9	6.5	
Al-Ag	0.1	417	3.6	0.15	Ag, Al ₂ Ag, AlAg
	0.3	250	4.1	0.44	
	0.5	202	4.1	0.73	
	1	198	4.4	1.5	
	2	31	4.6	2.9	
	5	55	3.8	7.3	
Al-Zn	0.1	6400	4	0.11	AlZn, Zn, ZnO
	0.3	820	3.9	0.33	
	0.5	245	4.1	0.55	
	1	182	4.1	1.1	
	2	158	4.1	2.2	
	5	157	4.3	5.5	
Al-Cu	0.1	2238	3.3	0.12	AlCu, Cu, CuO, Cu ₂ O
	0.3	499	3.7	0.36	
	0.5	228	3.9	0.6	
	1	158	4.1	1.2	
	2	74	4	2.4	
	5	54	4.5	6	
Al-Au	2	76	3.8	3.2	Al ₂ Au, AlAu
Al-Ge	2	123	3.8	0.7	AlGe, Ge
Al-Sr	2	23	4.9	2.5	AlSr
Al-Sm	2	86	4.3	2.4	AlSm
Al-Bi	2	92	-	1.1	Bi
순수한 Al	-	150,000	2.6	-	
순수한 Mo	-	74	5.1	-	
Al-Nd	2	131,000	4.9	2.6	(Al ₃ Nd, Al ₂ Nd: 비전도성)

[표 4]

Al 합금 성분	조성 (원자%)	에칭 깊이 (nm)	긴 직경이 0.1 μm 이상인 석출물 개수 (개 / $10 \times 10\mu\text{m}$)	ITO와의 접촉 저항치 (Ω)
Al-Ag	2	0	6	225
		10	16	78
		20	22	54
		30	30	39
		40	35	33
		50	37	31

[표 5]

접촉 저항을 Al-Ag의 실측치와 동일한 $57\Omega/80\mu\text{m}^2$ 으로 하는 경우에 만족하는 고용 원소의 석출물의 크기와 밀도의 관계

직경(μm)	Ag	
	개/ $80\mu\text{m}^2$	개/ $10\mu\text{m}^2$
1	2.63	0.04
0.5	10.52	0.16
0.3	29.23	0.45
0.1	263.06	4.05
0.05	1052.23	16.19
0.03	2922.87	44.97
0.01	26305.81	404.70
0.001	2631578.95	40470.47

[표 6]

접촉 저항을 Al-Zn의 실측치와 동일한 $93\Omega/80\mu\text{m}^2$ 으로 하는 경우에 만족하는 고용 원소의 석출물의 크기와 밀도의 관계

직경(μm)	Zn	
	개/ $80\mu\text{m}^2$	개/ $10\mu\text{m}^2$
1	6.36	0.10
0.5	25.45	0.40
0.3	70.69	1.10
0.1	636.17	9.94
0.05	2544.67	39.76
0.03	7068.52	110.45
0.01	63440.86	994.01
0.001	6344086.02	99401.03

다음에, 3원계의 실시예를 나타낸다.

2원계의 경우와 동일하게 하여, $80\mu\text{m} \times 80\mu\text{m}$ 의 접촉 홀을 통한 ITO와의 접촉 저항치를 측정하였다. Al-Ag-Nd막의 접촉 저항은 $1.3 \times 10^2\Omega$ 이고, Al-Zn-Nd 막의 접촉 저항은 $4.3 \times 10^2\Omega$ 이고, Al-Ni-Nd막의 접촉 저항은 $1.7 \times 10^2\Omega$ 이어서, 어떠한 접촉 저항치도 종래 구조인 차단 금속으로 Mo를 사용한 경우에 비해 약간 높은 값이기는 하지만, 문제 없는 수준이다. 그 밖의 Au, Ge, Sr, Sm, Bi에 있어서도 거의 동등한 1.0×10^2 내지 $5.0 \times 10^3\Omega$ 의 범위였다.

한편, 알루미늄 합금막의 조성 and 접촉 저항, 전기 전도율, 및 내열성 사이에는 상관 관계가 있다. 예컨대, Al-X-Nd(X는 Ni 임)의 X 함유량을 많게 하면, 접촉 저항은 감소하지만 전기 저항은 증가하고, 내열성은 향상된다[도 24a 및 도 24b 참조]. 또한, Nd 함유량을 많게 하면, 내열성은 향상되지만 전기 저항률과 접촉 저항은 증대한다[도 25a, 및 도 25b 참조]. 이러한 경향은 어느 X에서도 동일하다. 또한, 요구되는 접촉 저항은 표시 디바이스의 구조나 메이커에 따라 다르며, $80\mu\text{m}$ 각의 접촉 홀에서 150Ω 내지 $5\text{k}\Omega$ 로 다양하다. 전기적인 특성과 내열성은 트레이드 오프의 관계에 있기 때문에, 조성을 조정함으로써 요구되는 사양서에 응할 수 있다.

또한, Al-X-Nd 합금에서 X가 Ni인 경우에는, Nd와 마찬가지로 Ni가 Al의 결정 입계에 피닝(peening)하고, 열을 가했을 때에 Al이 이동하는 것을 억제하는 효과가 있다. 예컨대, 도 26에 보이는 바와 같이, " $0.7 \geq 0.5\text{CX}_1 + \text{CNd}$ "[상기 식에서, CX_1 은 알루미늄 합금 중의 Ni의 함유량(원자%)을 나타내고, CNd 는 알루미늄 합금 중의 Nd의 함유량(원자%)을 나타낸다]의 영역에서는, 300°C 의 열 처리에 있어서 내열성이 충분하지 않아 힐록(hillock)이 발생한다. 한편, " $0.5\text{CX}_1 + \text{CNd} \geq 4.5$ "의 영역에서는 배선의 전기저항률이 $8\mu\Omega \cdot \text{cm}$ 를 초과하기 때문에, 실용에 제공할 수 없다. 이 점에서, 최적 범위는 " $0.7 \leq 0.5\text{CX}_1 + \text{CNd} \leq 4.5$ "이 된다.

마찬가지로, 동일한 3A족의 이트륨(Y)을 함유시킨 경우에서도, 도 27에 도시한 바와 같이, Nd의 경우와 거의 동등한 전기적 특성과 내열성이 수득된다.

마찬가지로, Al-Ni-Fe의 조성에서는 도 28에 도시한 바와 같이 " $1 \geq CY1 + CY2$ "[상기 식에서, CY1은 알루미늄 합금 중의 Ni 함유량(원자%)를 나타내고, CY2는 알루미늄 합금 중의 Fe 함유량(원자%)을 나타낸다]의 범위에서는 300°C의 열 처리에 있어서 내열성 부족으로 힐록이 발생하였다. 한편, " $CY1 + CY2 \geq 6$ "의 영역에서는 배선의 전기 저항률이 $8 \mu\Omega \cdot \text{cm}$ 을 초과하기 때문에, 실용에 제공할 수 없다. 이 점에서, 최적 범위는 " $1 \leq CY1 + CY2 \leq 6$ "이 되었다.

덧붙여서 말하면, Co와 Fe는 동일한 전이 금속으로서 효과는 거의 동등하다고 생각할 수 있다. Al-Ni-Co의 경우에도 도 29에 도시한 바와 같이 Al-Ni-Fe와 동일 특성이 수득되었다. 여기에서 내열성이란, 열 처리를 했을 때의 힐록이나 보이드의 발생에 의해 알루미늄 합금 표면의 형태를 악화시키지 않는 최고의 온도를 의미한다. 도면에서는, 300°C의 열 처리를 했을 경우에 발생하는 힐록의 밀도가 $3 \times 10^8 \text{m}^{-2}$ 이하인 것을 인정하는 것으로 합격시켰다.

마찬가지로, Al-X-Nd, Y, Fe, Co 합금에서 X=Ag의 경우를 도 30, 31, 32, 33에 나타내고, 또한, Al-X-Nd, Y, Fe, Co 합금에서 X=Zn인 경우를 도 34, 35, 36, 37에 나타내었다. 또한, Al-X-Nd, Y, Fe, Co 합금으로 X=Cu의 경우를 도 38, 39, 40, 41에 나타내었다. 어느 합금 원소를 첨가한 경우라도 거의 동일한 결과가 얻어지고 있다. 열처리 온도가 보다 낮은 경우, 상기의 적당한 함유량 범위는 변한다. 열처리 온도는 알루미늄 합금막을 성막한 후에 가해지는 처리에 따른 온도(여기에서는 절연막을 성막하는 온도)로 결정된다. 가열함으로써 알루미늄 합금막은 재결정화된다. 열처리 온도를 올려, 막의 응력이 완전히 완화되고 추가로 열을 가하면, 알루미늄의 그레인 이 이상 성장하여 힐록이 발생한다. 내열성을 만족하는 열처리 온도의 하한과 상한은 합금의 조성에 따라 변한다. 말하자면, 적절한 함유량의 하한과 상한은, 열처리온도에 의해서 변화된다. 예컨대, 상기의 CX1, CX2에 관한 함유 성분에서, 가열온도가 150°C인 경우에는 재결정화가 진행되지 않기 때문에, 힐록이 발생하기 어렵게 된다. 이 때문에 알맞은 범위의 하한은 0.2 이하이다. 동일하게, 상기의 CY1, CY2에 관한 함유성분에 있어서, 최적의 범위의 하한이 0.4로 내려간다.

본 발명에 있어서, 고용 원소의 석출물을 통해서 화소 전극과 알루미늄 합금막의 전기적 도통이 달성되는 경우, 즉 각 알루미늄 합금에서 화소 전극과 알루미늄 합금막의 계면에는 고용 원소의 석출 부분을 제외하고 산화되기 쉬운 알루미늄이 화소 전극과 접하여, 그 표면에 고저항의 알루미늄 산화물이 존재하는 경우, 접촉 저항은 저항이 낮은 고용 원소의 석출물의 전기 저항률에 의해 결정된다고 생각된다. 가령 모두가 고용 원소 단일 석출물에 의해 전기적 도통이 달성된다고 하면, 계산에 의해, 원하는 접촉 저항을 만족시키기 위해 필요한 석출물의 표면적과 밀도를 규정할 수 있다.

지금, 접촉 크기가 $80 \times 80 \mu\text{m}$ 각의 경우에 필요한 접촉 저항을 200Ω 이하로 가정한다. 고용 원소가 아연인 경우에는, 아연의 전기 저항률은 $5.92 \mu\Omega \cdot \text{cm}$ 이며, 긴 직경 $0.03 \mu\text{m}$ 의 아연의 단일 석출물이 화소 전극과 알루미늄 합금 계면에 평면적으로 석출된다고 가정하면, 3287개 이상의 석출물이 필요하게 된다. 즉, 밀도로 $51.4 \text{개}/100 \mu\text{m}^2$ 이상이 필요해진다. 또한, 고용 원소가 은인 경우에는 은의 저항률은 $1.5 \mu\Omega \cdot \text{cm}$ 이며, 긴 직경 $0.03 \mu\text{m}$ 의 은의 단일 석출물이 화소 전극과 알루미늄 합금 계면에 평면적으로 석출한다고 가정하면, 833개 이상의 석출물이 필요하게 된다. 즉, 밀도로 $12.9 \text{개}/100 \mu\text{m}^2$ 이상이 필요하게 된다.

또한, 석출물의 긴 직경을 실측치와 같이 $0.3 \mu\text{m}$ 로 하면, 표 7에 도시한 바와 같이, Al-Ag의 경우, $80 \times 80 \mu\text{m}$ 각에서 8.3개 이상의 석출물, Al-Zn의 경우에서 32.9개 이상의 석출물이 필요하게 된다. 즉, 밀도로 $0.13 \text{개}/100 \mu\text{m}^2$, $0.51 \text{개}/100 \mu\text{m}^2$ 이상이 된다.

한편, Al-Ni의 경우, 조직의 긴 직경은 $0.05 \mu\text{m}$ 이지만, 이 경우에는 Ni의 전기 저항률을 $6.84 \mu\Omega \cdot \text{cm}$ 로 하고 석출물의 전기 저항률을 거의 동일하다고 하면, 대강 계산하여 $80 \times 80 \mu\text{m}$ 각에서 긴 직경 $0.05 \mu\text{m}$ 의 경우에는 1345개가 필요하게 된다. 즉, $21 \text{개}/100 \mu\text{m}^2$ 가 된다.

또한, 이 Ni 함유 알루미늄 합금에 Nd, Y, Fe, Co에서 선택되는 1종을 첨가하면, 조직이 촘촘해지고, 예컨대 Al-Ni-Y의 경우에는 조직의 긴 직경이 0.01 내지 $0.03 \mu\text{m}$ 가 된다. 이 경우에는, Ni의 전기 저항률과 석출물의 전기 저항률을 거의 동일하게 하면, 대강 계산하여 $80 \times 80 \mu\text{m}$ 각에서 긴 직경 $0.03 \mu\text{m}$ 의 경우, 3740개가 필요해지게 된다. 즉, $58 \text{개}/100 \mu\text{m}^2$ 가 된다. 또한, 모두 긴 직경 $0.01 \mu\text{m}$ 이 된 경우에는 $526 \text{개}/100 \mu\text{m}^2$ 가 된다.

또는, Al-Ni-Nd의 경우에는 조직의 긴 직경이 0.02 내지 $0.04 \mu\text{m}$ 가 된다. 이 경우에는 대강 계산하여 $80 \times 80 \mu\text{m}^2$ 각에서 긴 직경 $0.04 \mu\text{m}$ 의 경우에는 2104개가 필요하게 되고, 즉, $33 \text{개}/100 \mu\text{m}^2$ 가 된다. 또한, 모두 긴 직경 $0.02 \mu\text{m}$ 가 되었을 경우, $132 \text{개}/100 \mu\text{m}^2$ 가 된다.

[표 7]

각 알루미늄 합금에 있어서의 주요 석출물의 크기와 밀도

	주요 석출물의 긴 직경 (μm)	석출물의 개수 ($100\mu\text{m}^2$ 당)
Al-Ag	0.3	0.13
Al-Zn	0.3	0.51
Al-Ni	0.05	21
Al-Ni-Nd	0.02	132
Al-Ni-Y	0.01	526

이상을 정리하면, 가장 단일체의 전기 저항률이 낮은 Ag를 사용했을 경우에, 요구되는 접촉 저항 200Ω 에서 인정되기 위해서는 긴 직경 $0.3\mu\text{m}$ 의 석출물로서 밀도 $0.13\text{개}/100\mu\text{m}^2$ 이상이 요구된다. 또한, 가장 석출물이 작은 Al-Ni-Y를 사용했을 경우에는 긴 직경 $0.01\mu\text{m}$ 의 석출물로서 밀도 $526\text{개}/100\mu\text{m}^2$ 가 요구된다. 또한, Al-Ag계 합금에서 마찬가지로 석출물이 긴 직경 $0.01\mu\text{m}$ 인 경우에는 석출물의 밀도는 $115\text{개}/100\mu\text{m}^2$ 가 된다.

단, 상기 값은 석출물의 전기 저항률이 첨가 원소 단일체와 동등하다고 가정하고 있다. 그 원소와 알루미늄을 포함한 석출물이 원소 단일체에 비해 전기 저항률이 현저히 크게 변화되는 경우가 있다. 그 경우에는, 석출물의 크기와 개수로부터 산출한 면적률과, 실제의 접촉면에서 TEM 관찰을 하여 도출한 면적률이 다를 가능성이 있다. 이는 접촉 저항 200Ω 을 실현하는 경우에, 그 석출물의 개수가 석출물과 첨가 원소 단일체의 전기 저항률의 비에 따라 증가하기 때문이라 생각된다.

단, 실제로는 석출물을 만드는 합금계의 경우에는 석출물의 형태로, 다소 혼합하여 존재한다고 생각되지만, 아연 및 은을 사용했을 때의 접촉 저항의 계산 결과는 실험 결과와 거의 동일한 오더(order)였다.

이와 같이, ITO막에 대하여 순수한 알루미늄 배선을 직접 접촉시킨 경우에 비해 본 발명에 따른 알루미늄 합금을 사용한 경우에는, 접촉 저항이 약 $1/10^4$ 가 된다.

또한, 투명 전극의 스퍼터의 경우, 기판 온도를 높이면, 접촉 저항은 저하된다. 예컨대, ITO의 경우, 기판 온도가 50°C 이상이 되면 접촉 저항은 반감된다. 더욱 바람직하게는, 100°C 이상의 기판 가열에 의해 ITO의 결정성이 개선되면 접촉 저항은 약 $1/5$ 정도로까지 저감된다.

또한, 기판 온도를 실온으로 하여 성막했을 경우라도, 성막후에 150°C 이상의 열 처리를 30분 정도 가하여 ITO를 다결정화하면, 접촉 저항은 반감된다. 통상, 다결정 ITO의 에칭은 어렵기 때문에, ITO의 성막은 실온에서 수행하고, 패턴 형성하고 나서 에칭한 후에 열 처리를 가하여 다결정화하여, ITO의 전기 저항률을 저저항으로 하는 일이 많다.

이 점에서, 접촉 저항을 저감시키기 위해서는 투명 전극의 성막시의 기판 온도를 50°C 이상, 더욱 바람직하게는 100°C 이상으로 하는 것이 좋고, 또한 실온 성막을 수행하는 경우라도, 투명 전극의 성막 후, 150°C 이상에서 30분 이상의 열 처리를 가하는 것이 바람직하다. 또한, 투명 전극이 IZO인 경우에도 동일한 효과가 있지만, 이 정도의 온도 영역에서는 IZO의 결정화는 진행되지 않기 때문에, 접촉 저항의 저하는 적다.

상술한 바와 같이, 본 발명의 실시예에서 액정 표시 디바이스를 시작한 결과, 제조 수율, 표시 품위 모두 ITO막과 차단 금속을 조합한 경우와 완전히 동등한 수준이었다. 따라서, 이 액정 표시 디바이스에서는 차단 금속을 배치하지 않고 종래의 액정 표시 디바이스와 동등한 성능을 얻는 것이 가능해진다.

따라서, 차단 금속을 생략할 수 있어, 제조 공정을 간략화할 수 있기 때문에 제조 비용을 대폭 저감시킬 수 있다.

즉, 종래의 순수한 알루미늄, 알루미늄 합금, 또는 Mo-W막 대신에, 상술한 같은 특정한 원소를 포함하는 알루미늄 합금을 전극 소재로 사용함으로써, 화소 전극과의 직접 접촉이 가능해져, 제조 공정이 간략화되어, 대폭적인 제조 비용을 저감할 수 있다.

또한, 상기 표 1의 실험법과 동일하게 하여, Al-2 원자% Ag 합금(막 두께: 300nm) 상에 질화 실리콘(SiNx)을 제막한 뒤, 300°C×1시간의 열 처리를 실시하여, 80 μ m 각의 접촉 홀을 포토리소그래피에 의해 패터닝한 뒤, 불소계 플라즈마를 이용하여 드라이 에칭을 실시하였다. 이 때, 질화 실리콘(SiNx)막의 에칭에 이어 오버 에칭할 때의 시간을 조정함으로써, 알루미늄 합금에 대한 에칭 깊이를 변화시켰다. 그 후, 애싱과 "박리액 106"에 의한 세정을 하여 ITO막을 성막하였다. 알루미늄 합금 표면의 에칭 깊이는 주사형 전자 현미경 및 투과형 전자 현미경에 의한 단면 관찰에 의해 측정하였다.

도 23은 알루미늄 합금 표면의 에칭 깊이와 접촉 저항의 관계를 나타낸 것으로, 이 도면에서도 분명한 바와 같이, 약간이라도 알루미늄 합금 표면이 에칭되면, 접촉 저항은 급격히 감소함을 알 수 있다. 이는 에칭에 의해 알루미늄 합금 표면에 고용 원소의 석출물이 노출되어, 화소 전극과 전기적으로 접촉할 수 있기 때문이라고 생각된다.

그리고 실험적으로는, 알루미늄 합금 표면으로부터 5 nm 정도의 에칭 깊이라도, 약 56 Ω 의 접촉 저항을 얻을 수 있음이 확인되었다. 이와 같은 낮은 저항의 접촉을 취하는데 필요한 에칭 깊이는 석출물 조직의 크기나 분포, 알루미늄 합금의 표면 산화물층의 두께 등에 따라 결정된다고 생각된다. 오제 전자 분광법에 따르면, 이 알루미늄 합금 표면에는 Ag를 주성분으로 하는 석출물이 노출되는 것이 확인되었다. 또한, 석출물의 표면에는 산화물층 등의 절연물층은 존재하지 않는다.

관찰한 시료는 이미 알루미늄 합금 표면으로부터 5nm 에칭한 상태이며, 알루미늄 합금 표면에 석출물을 노출시키면, 그대로 화소 전극과의 전기적인 접촉이 가능하다고 생각되지만, 적어도 표층의 오염물층은 에칭할 필요가 있다. 또한, 산화된 알루미늄 합금 표면의 산화물층의 두께는 약 3 내지 5nm 정도인 점에서, 이와 같은 경우에 산화물층을 제거하여 알루미늄 합금 표면을 노출시키기 위해서는, 적어도 3nm 정도 이상의 에칭 깊이가 필요하게 된다.

한편, 에칭 깊이가 너무 깊으면 배선으로서의 막 두께나 회미해지고, 전기 저항이 증가하거나 신뢰성이 저하되는 등의 문제가 발생한다. 예컨대, 본 실시예에서 사용한 소스·드레인 전극의 막 두께는 300nm이며, 알루미늄 합금과 화소 전극의 직접 접촉을 확보하기 위한 에칭 깊이는, 바람직하게는 1 내지 200nm, 보다 바람직하게는 3 내지 100nm의 범위라 판단된다.

알루미늄 합금의 배선 재료에 포함되는 불순물은 극력 적게 하는 것이 바람직하다. 예컨대 산소나 탄소는 막을 백탁(白濁)시키거나 배선의 전기 저항률을 증가시킨다. 이 때문에 배선 재료에 포함되는 이들의 불순물 농도는 전기 저항률을 5 $\mu\Omega\cdot$ cm 수준 이하로 하고 싶은 경우에는 XPS 분석에 의한 조성 분석의 정량치로, 산소량은 7 원자% 이하, 탄소량은 0.4 원자% 이하, 보다 바람직하게는 0.2 원자% 이하로 억제해야 한다.

예컨대 불순물이 탄소인 경우, Al₄C₃나 NiC 등의 탄소 화합물은 화학양론적 조성의 물질은 세라믹스로 원래 전기 절연성이 있고, 첨가량에도 따르지만 배선 자체의 전기 저항률은 증대된다고 생각된다. 또한, 열처리에 의해 Al 입계에 나타나는 석출물은 상기 탄소 화합물을 포함하는 금속간 화합물이 된다. ITO와 배선 재료의 전류 경로가 본 발명의 주요부인 상기 석출물을 경유하는 경우에는, 탄소를 포함하지 않는 석출물과 비교하면 접촉 저항이 높아져 버린다고 생각된다. 이 때문에, ITO와의 접촉 저항은 Al 합금 배선 재료에 탄소를 포함하지 않는 편이 바람직하다.

또한, 탄소를 포함하는 배선 재료를 스퍼터링에 의해 성막할 때에는 스퍼터 장치의 챔버내에 탄화 알루미늄 화합물 등의 탄소 화합물이 부착되어 오염되기 때문에, 빈번한 장치의 유지 보수가 필요하게 되는 문제가 발생한다. 불순물이 산소인 경우도 마찬가지로, 전기 절연성의 알루미늄나(Al₂O₃)가 생성되기 때문에 배선의 전기 저항률은 증대한다. 이러한 것을 방지하기 위해서는, 제조 공정에서의 컨테미네이션의 혼입을 방지하여, 예컨대 스퍼터링시의 장치의 도달 진공압을 5 \times 10⁻⁶ 정도 이하로까지 고진공으로 하는 등의 조치를 강구하는 것이 바람직하다.

발명의 효과

본 발명에 의해, 차단 금속 없이도 알루미늄 합금막을 화소 전극에 대하여 직접 확실히 접촉시킬 수 있고, 전기 저항률이 낮으면서도 접촉 저항을 낮출 수 있는 우수한 전기 특성과 내열성이 양립되고, 표시 디바이스에 있어서 반사 전극이나 TAB(탭) 접속 전극과 재료를 공통화할 수 있는 전자 디바이스가 제공된다.

(57) 청구의 범위

청구항 1.

금속 산화물로 이루어진 제 1 전극; 및

상기 제 1 전극과 직접 접촉하여 전기적으로 접속하는, 알루미늄 합금막으로 이루어진 제 2 전극으로 이루어지며,

여기에서, 상기 알루미늄 합금막은 합금 성분으로서 Au, Ag, Zn, Cu, Ni, Sr, Sm, Ge, Bi로 이루어진 군에서 선택되는 1종 이상을 0.1 내지 6 원자%로 포함하고, 잔부는 Al 및 불가피 불순물로 이루어진 것이고,

상기 제 1 전극과 제 2 전극이 직접 접촉한 접촉 계면에서 상기 알루미늄 합금막을 구성하는 합금 성분의 적어도 일부가 석출물 또는 농화층으로서 존재하는 전자 디바이스.

청구항 2.

삭제

청구항 3.

제 1 항에 있어서,

금속 산화물이 산화 인듐 주석(ITO) 또는 산화 인듐 아연(IZO)인 전자 디바이스.

청구항 4.

제 1 항에 있어서,

합금 성분으로서 적어도 Ni가 포함되어 있는 전자 디바이스.

청구항 5.

삭제

청구항 6.

제 1 항에 있어서,

합금 성분으로서, X1(X1는 Ag, Zn, Cu, Ni 중 1종 이상임)을 0.1 내지 6원자% 포함하고, 또한 X2(X2는 Nd)를 0.1 내지 6원자%를 포함하며, 이들 함유량이 하기 수학적 1의 관계를 만족시키는 전자 디바이스.

수학적 1

$$0.7 \leq 0.5 \times CX1 + CX2 \leq 4.5$$

상기 식에서,

CX1은 알루미늄 합금 중의 Ag, Zn, Cu, Ni의 함유량(원자%)을 나타내고,

CX2는 알루미늄 합금 중의 Nd의 함유량(원자%)을 나타낸다.

청구항 7.

제 1 항에 있어서,

합금 성분으로서, Y1(Y1는 Ag, Zn, Cu, Ni 중 1종 이상임)을 0.1 내지 6원자% 포함하고, 또한 Y2(Y2는 Fe, Co 중 1종 이상임)를 0.1 내지 6원자% 포함하며, 이들의 함유량이 하기 수학적 2의 관계를 만족시키는 전자 디바이스.

수학적 2

$$1 \leq CY1 + CY2 \leq 6$$

상기 식에서,

CY1은 알루미늄 합금 중의 Ag, Zn, Cu, Ni의 함유량(원자%)을 나타내고,

CY2는 알루미늄 합금 중의 Fe, Co의 함유량(원자%)을 나타낸다.

청구항 8.

제 1 항에 있어서,

접촉 계면에서 합금 성분의 일부 또는 전부가 석출물로서 존재하고, 알루미늄 합금막의 전기 저항률이 $8\mu\Omega \cdot \text{cm}$ 이하인 전자 디바이스.

청구항 9.

제 1 항에 있어서,

접촉 계면에 긴 직경이 $0.01\mu\text{m}$ 를 초과하는 크기의 석출물이 $100\mu\text{m}^2$ 당 0.13개를 초과하는 개수로 존재하는 전자 디바이스.

청구항 10.

제 1 항에 있어서,

접촉 계면에 석출물이 면적률 0.5%를 초과하여 존재하는 전자 디바이스.

청구항 11.

제 4 항에 있어서,

알루미늄 합금막의 제 1 전극측 표면으로부터 1 내지 10nm의 두께 영역에서의 Ni 함유량이 알루미늄 합금막 내부의 Ni 함유량+8 원자% 이하인 전자 디바이스.

청구항 12.

제 4 항에 있어서,

접촉 계면에 긴 직경이 $0.05\mu\text{m}$ 를 초과하는 크기의 석출물이 $100\mu\text{m}^2$ 당 21개를 초과하는 개수로 존재하는 전자 디바이스.

청구항 13.

제 4 항에 있어서,

알루미늄 합금막이 추가로 Nd를 포함하고, 접촉 계면에 긴 직경이 0.02 μm 를 초과하는 크기의 석출물이 100 μm^2 당 33개를 초과하는 개수로 존재하는 전자 디바이스.

청구항 14.

삭제

청구항 15.

제 1 항에 있어서,

유리 기판 상에 배치된 박막 트랜지스터를 가지며, 알루미늄 합금막이 상기 박막 트랜지스터와 제 1 전극을 전기적으로 접속하는 전자 디바이스.

청구항 16.

제 1 항에 있어서,

제 1 전극이 화소 전극이며, 전자 디바이스가 표시 디바이스인 전자 디바이스.

청구항 17.

기판상에 형성된 알루미늄 합금막을 150 내지 400 $^{\circ}\text{C}$ 의 온도로 가열함으로써, 상기 알루미늄 합금막 중에 포함된 합금 원소의 일부 또는 전부를 포함하는 석출물을 형성시키는 공정을 포함하는, 제 1 항에 따른 전자 디바이스의 제조 방법.

청구항 18.

제 17 항에 있어서,

알루미늄 합금막을 스퍼터링법에 의해 형성하는 전자 디바이스의 제조 방법.

청구항 19.

기판상에 알루미늄 합금막을 형성하고, 알루미늄 합금막 상에 절연막을 형성하고, 상기 절연막에 접촉 홀 에칭을 실시한 후, 계속해서 알루미늄 합금막의 표면으로부터 1 내지 200nm을 에칭함으로써, 상기 알루미늄 합금막 중에 포함되는 합금 성분의 일부 또는 전부를 포함하는 석출물을 부분적으로 노출시키는, 제 1 항에 따른 전자 디바이스의 제조 방법.

청구항 20.

제 19 항에 있어서,

알루미늄 합금을 에칭할 수 있는 기체를 이용한 드라이 에칭에 의해 에칭을 수행하는 전자 디바이스의 제조 방법.

청구항 21.

제 19 항에 있어서,

알루미늄 합금을 에칭할 수 있는 약액을 이용한 웨트 에칭에 의해 에칭을 수행하는 전자 디바이스의 제조 방법.

청구항 22.

제 21 항에 있어서,

알루미늄 합금을 에칭할 수 있는 약액으로서, 아민 화합물을 5 질량% 이상 70질량% 이하 포함하는 포토레지스트 박리액을 사용하는 전자 디바이스의 제조 방법.

청구항 23.

금속 산화물로 이루어진 제 1 전극; 및

제 1 전극과 직접 접촉하여 전기적으로 접속하는 것으로, Sm을 0.1 내지 6 원자% 포함하는 알루미늄 합금막으로 이루어진 제 2 전극으로 이루어지며,

여기에서, 제 1 전극과 제 2 전극이 직접 접촉한 접촉 계면에서, 알루미늄 합금막에 포함되는 Sm과 제 1 전극의 금속 산화물을 구성하는 원소가 상호 확산된 층을 이루는 전자 디바이스.

청구항 24.

알루미늄 합금으로 이루어진 스퍼터링 타겟에 있어서,

상기 합금 성분으로서, X1(X1는 Ag, Zn, Cu, Ni 중 1종 이상임)을 0.1 내지 6원자% 포함하고, 또한 X2(X2는 Nd)를 0.1 내지 6원자%를 포함하며, 이들 함유량이 하기 수학적 1의 관계를 만족시키는 스퍼터링 타겟.

수학적 1

$$0.7 \leq 0.5 \times CX1 + CX2 \leq 4.5$$

상기 식에서,

CX1은 알루미늄 합금 중의 Ag, Zn, Cu, Ni의 함유량(원자%)을 나타내고,

CX2는 알루미늄 합금 중의 Nd의 함유량(원자%)을 나타낸다.

청구항 25.

금속 산화물로 이루어진 제 1 전극; 및

상기 제 1 전극과 직접 접촉하여 전기적으로 접속하는 것으로, 합금 성분으로서 Au, Ag, Zn, Cu, Ni, Sr, Sm, Ge, Bi로 이루어진 군으로부터 선택된 1종 이상을 0.1 내지 6 원자% 포함하고, 잔부가 Al 및 불가피 불순물로 이루어진 알루미늄 합금막으로 이루어지는 알루미늄 합금막으로 이루어지는 제 2 전극으로 이루어지며,

여기에서 상기 제 2 전극은 형성된 후 150℃ 내지 400℃의 온도로 가열되는 전자 디바이스.

청구항 26.

알루미늄 합금으로 이루어진 스퍼터링 타겟에 있어서,

상기 합금 성분으로서, Y1(Y1는 Ag, Zn, Cu, Ni 중 1종 이상임)을 0.1 내지 6원자% 포함하고, 또한 Y2(Y2는 Fe, Co 중 1종 이상임)를 0.1 내지 6원자% 포함하며, 이들의 함유량이 하기 수학적 2의 관계를 만족시키는 스퍼터링 타겟.

수학적 2

$$1 \leq CY1 + CY2 \leq 6$$

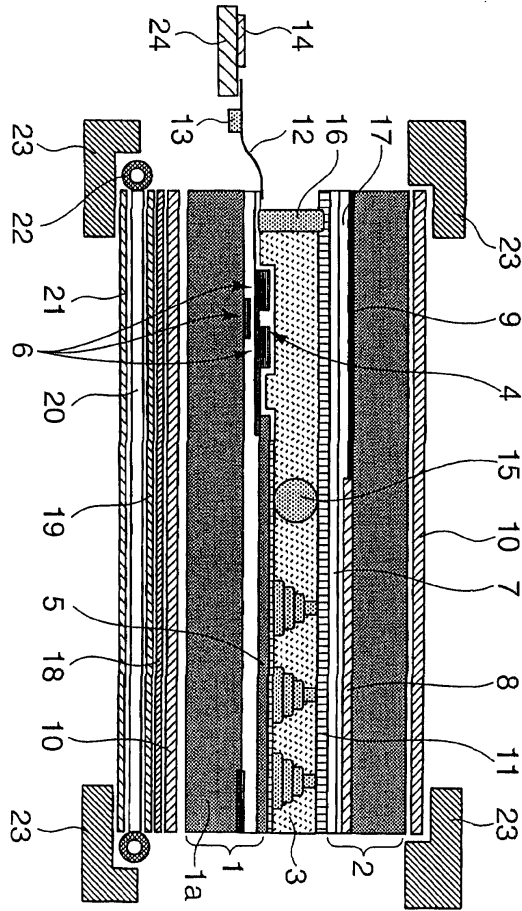
상기 식에서,

CY1은 알루미늄 합금 중의 Ag, Zn, Cu, Ni의 함유량(원자%)을 나타내고,

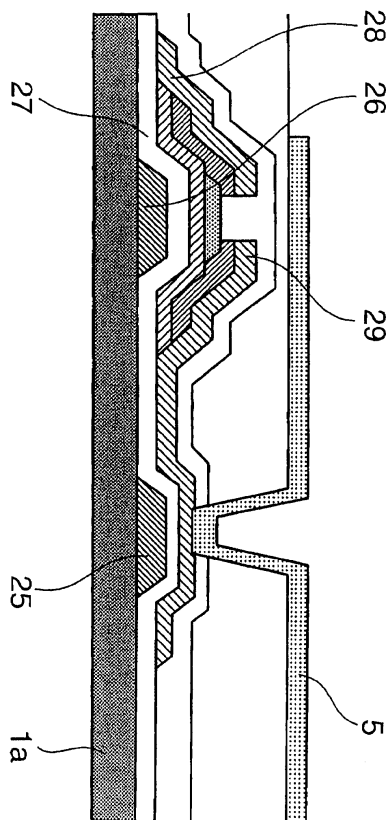
CY2는 알루미늄 합금 중의 Fe, Co의 함유량(원자%)을 나타낸다.

도면

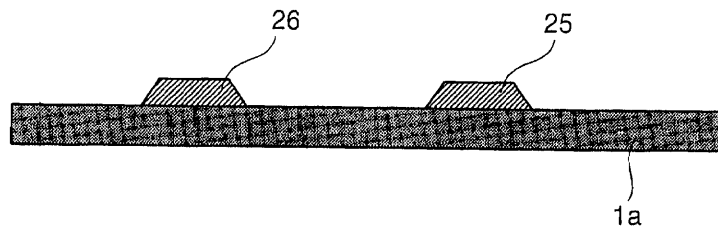
도면1



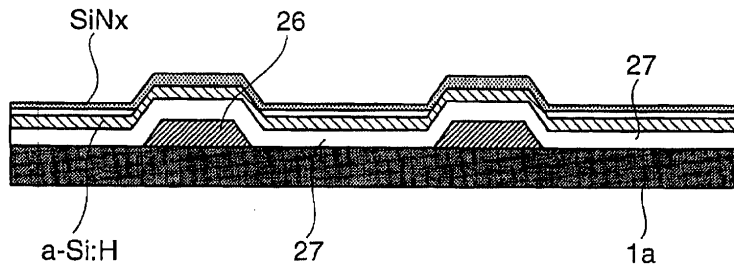
도면2



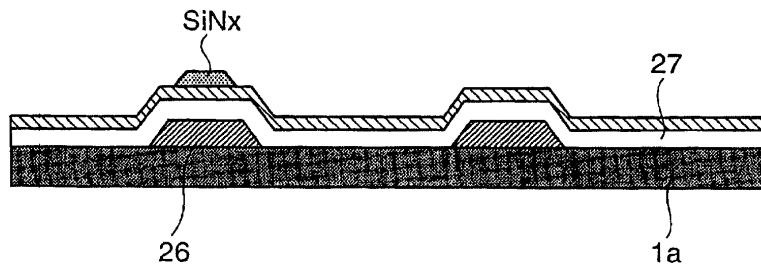
도면3



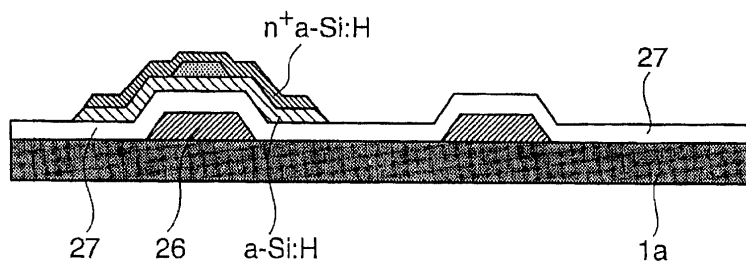
도면4



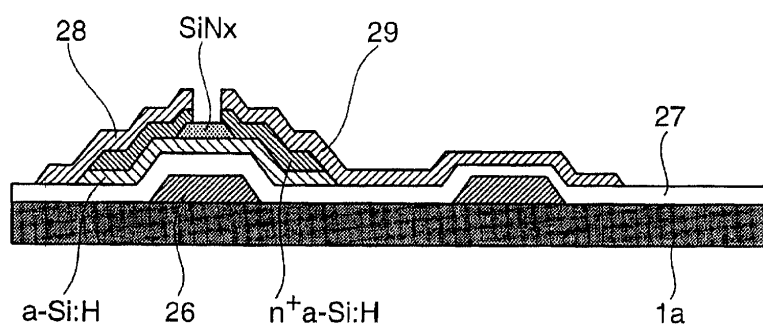
도면5



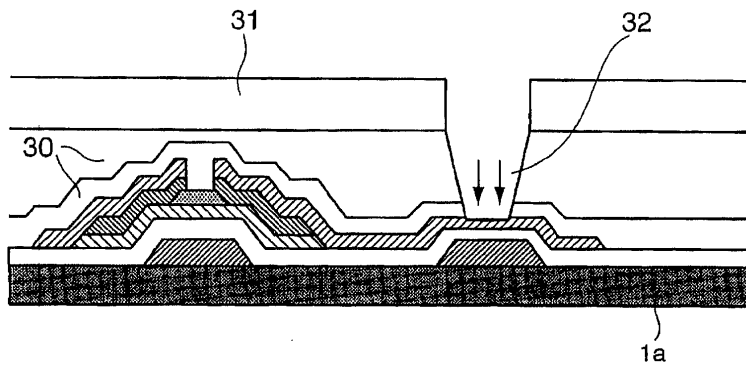
도면6



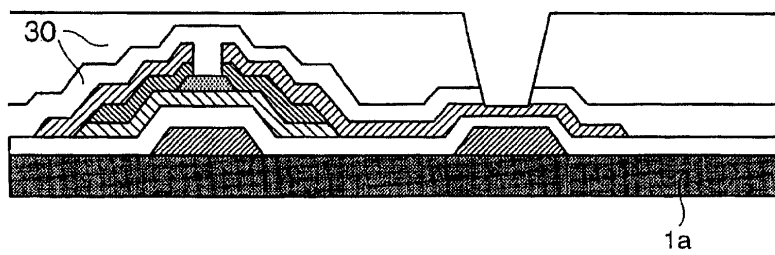
도면7



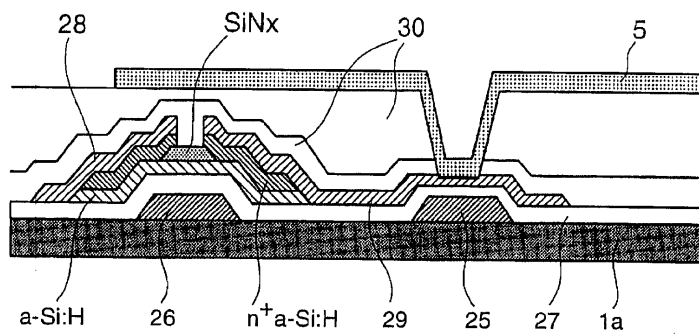
도면8



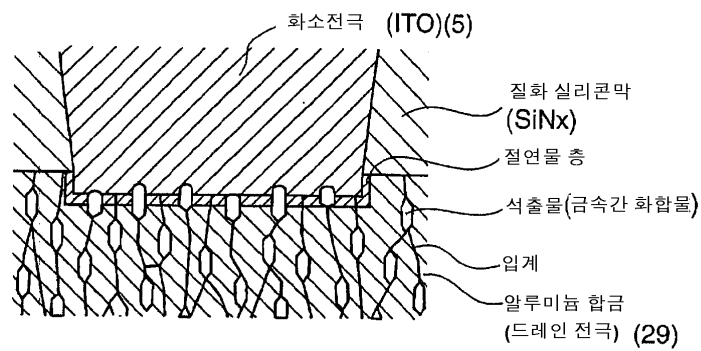
도면9



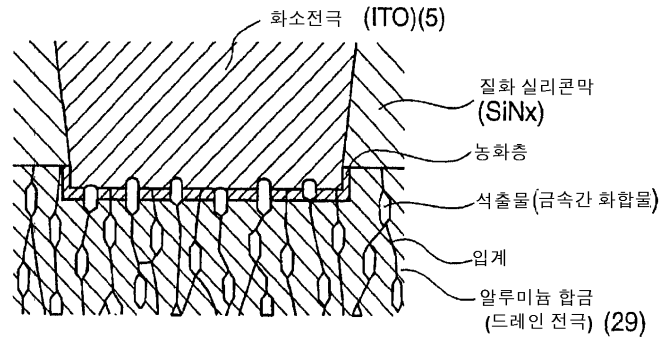
도면10



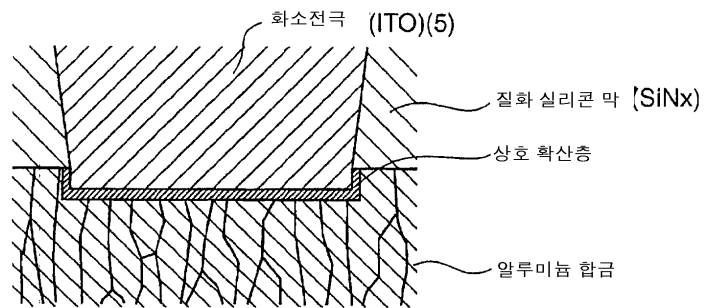
도면11



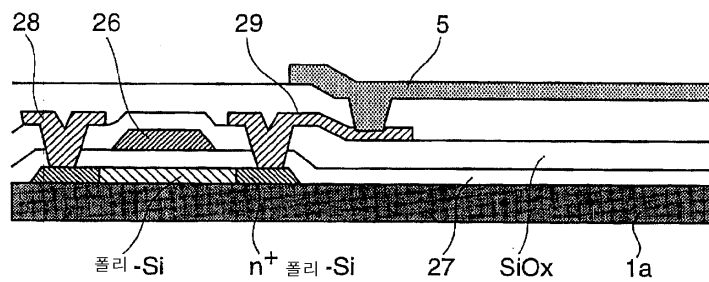
도면12



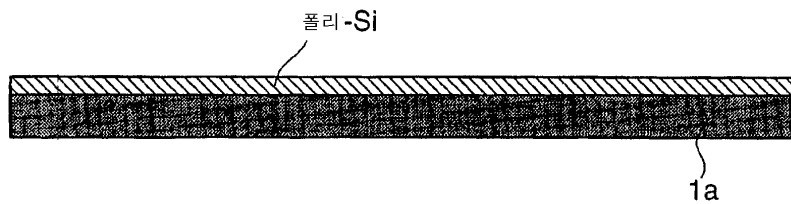
도면13



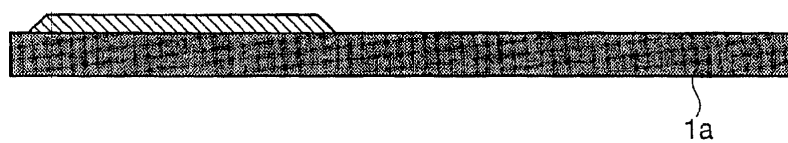
도면14



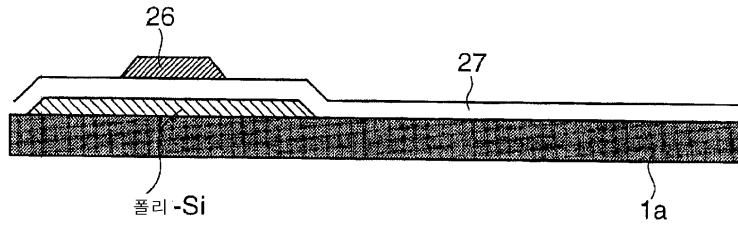
도면15



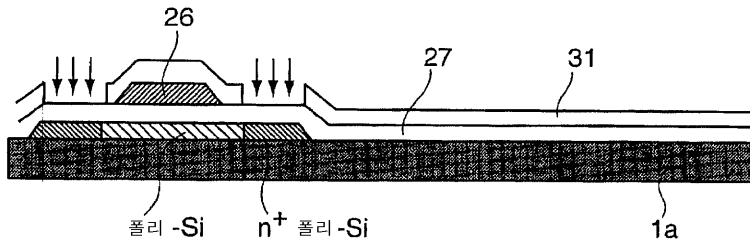
도면16



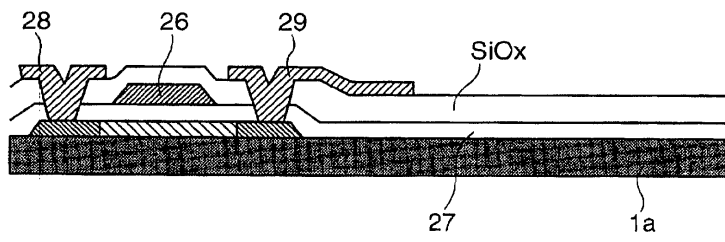
도면17



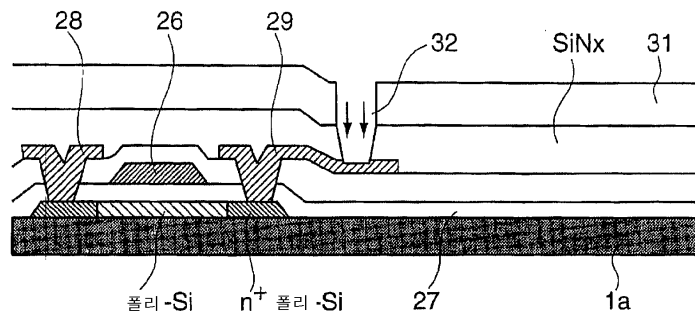
도면18



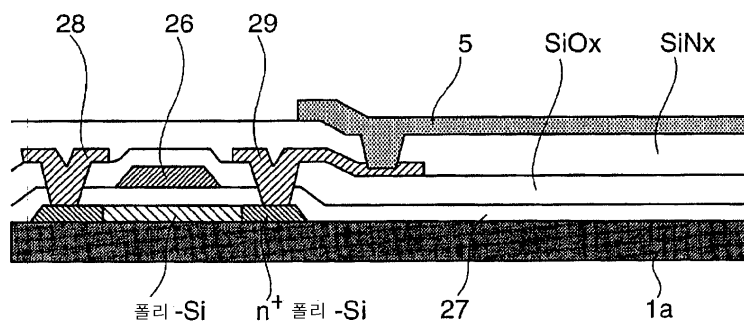
도면19



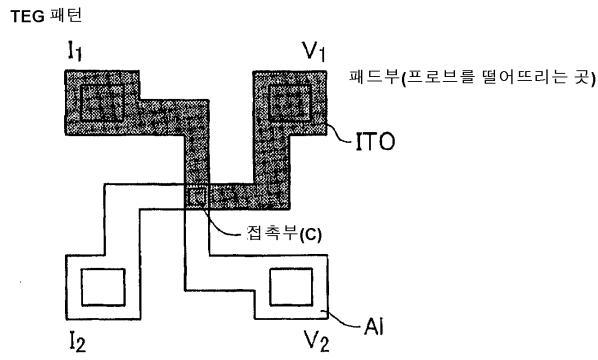
도면20



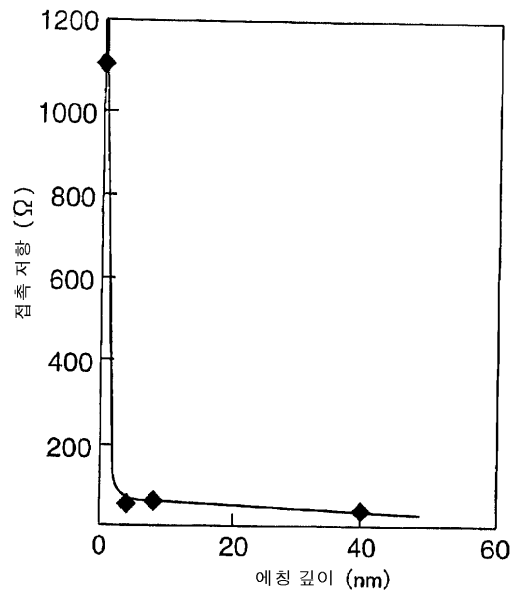
도면21



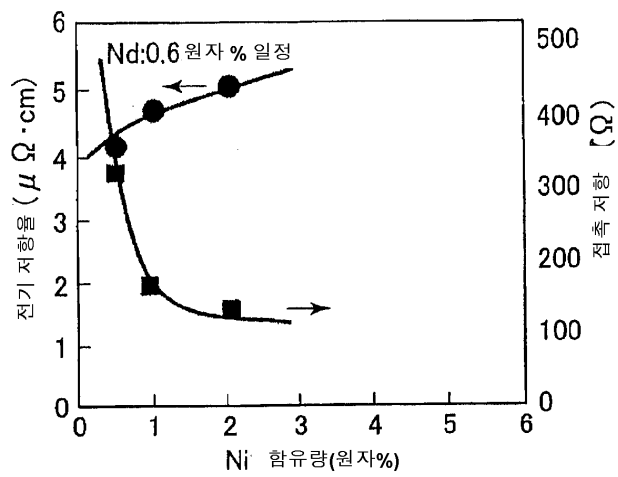
도면22



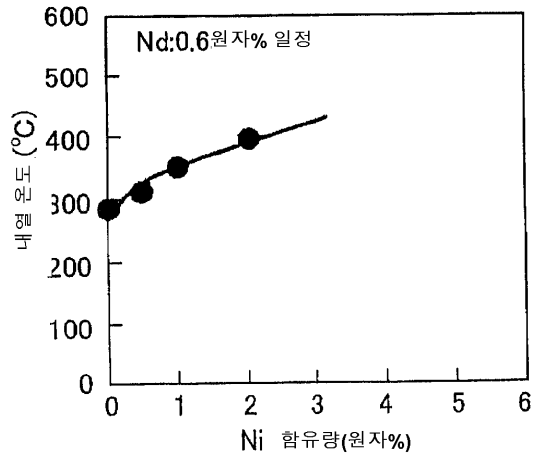
도면23



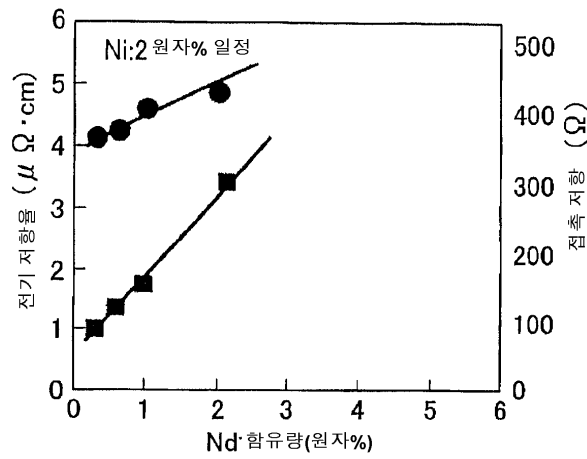
도면24a



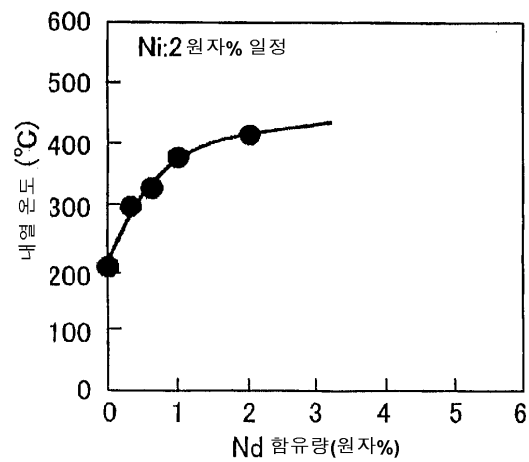
도면24b



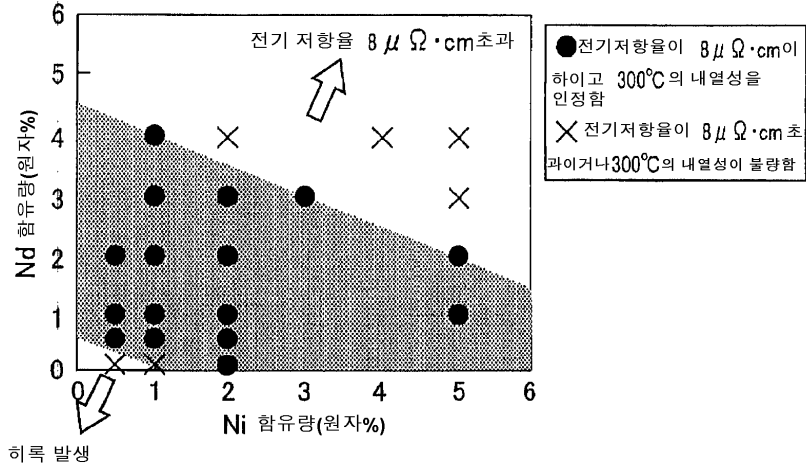
도면25a



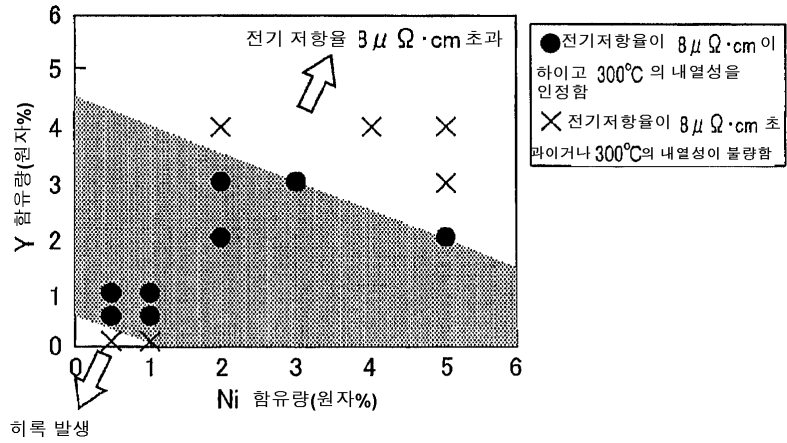
도면25b



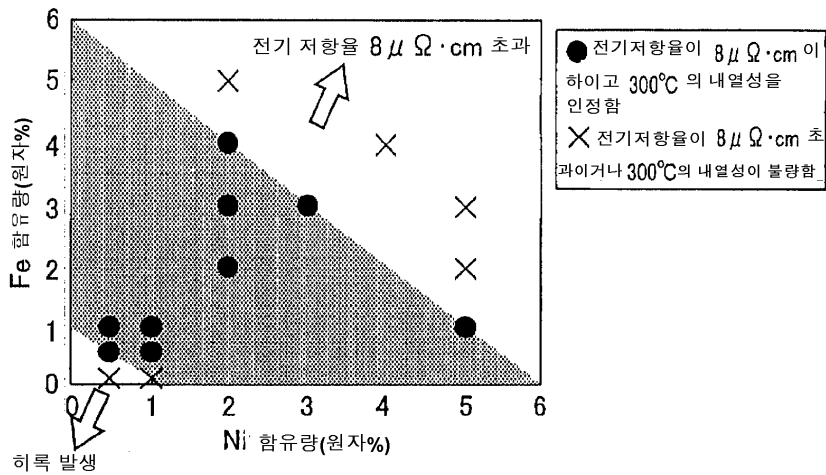
도면26



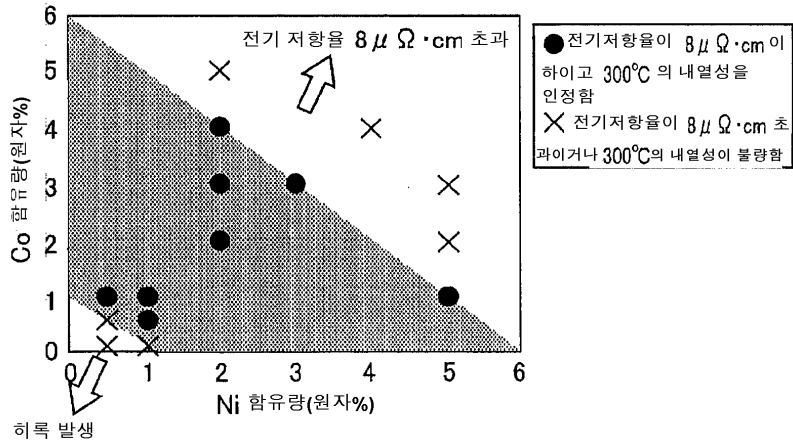
도면27



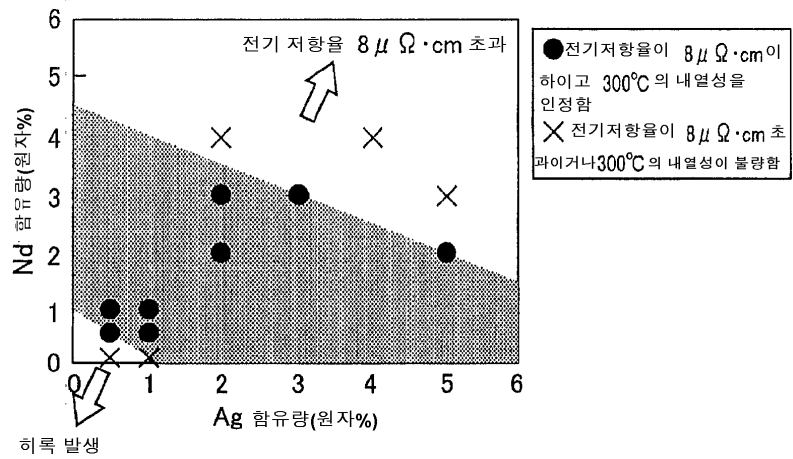
도면28



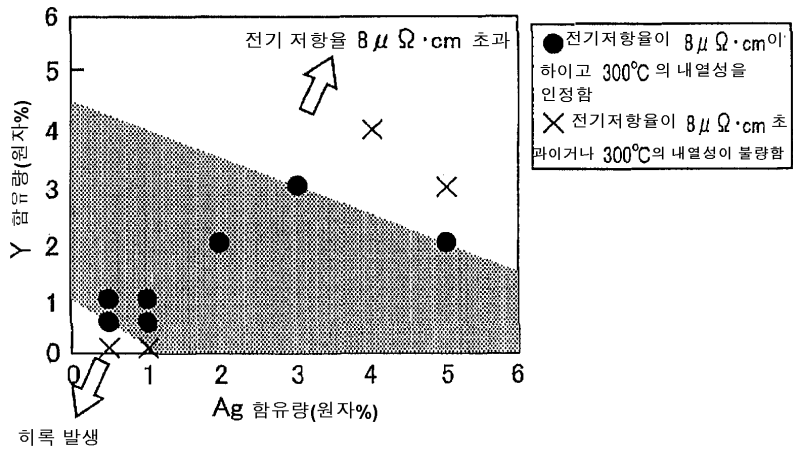
도면29



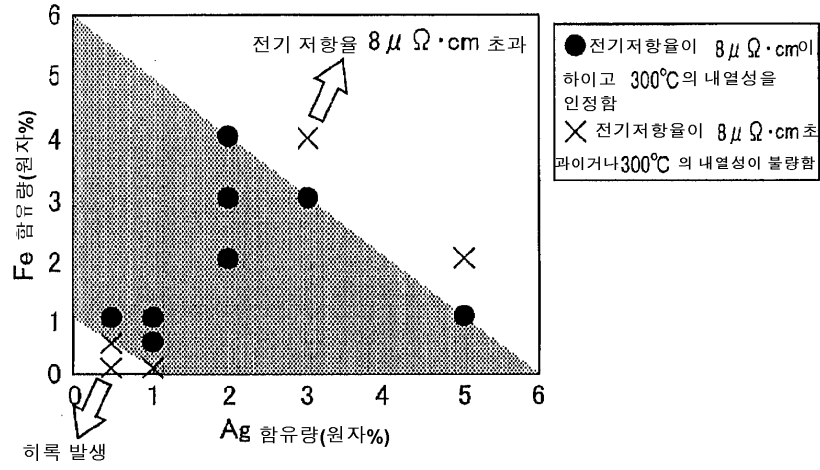
도면30



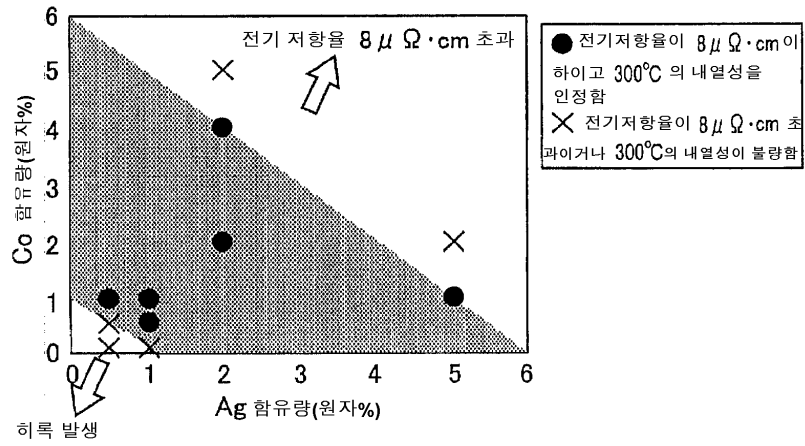
도면31



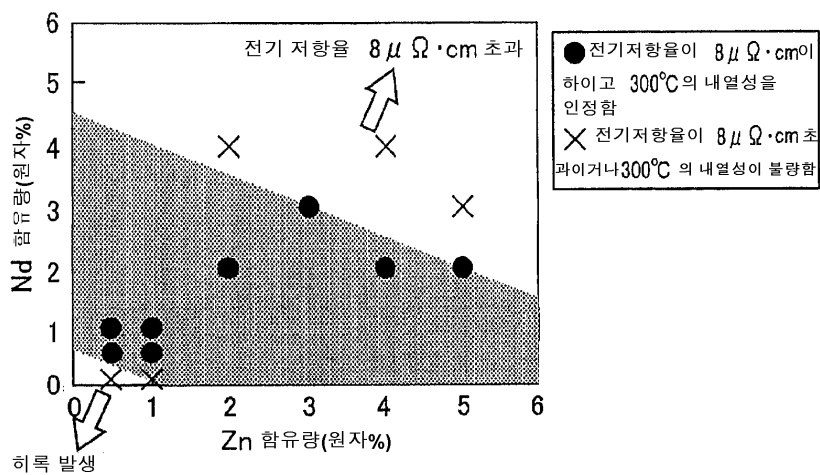
도면32



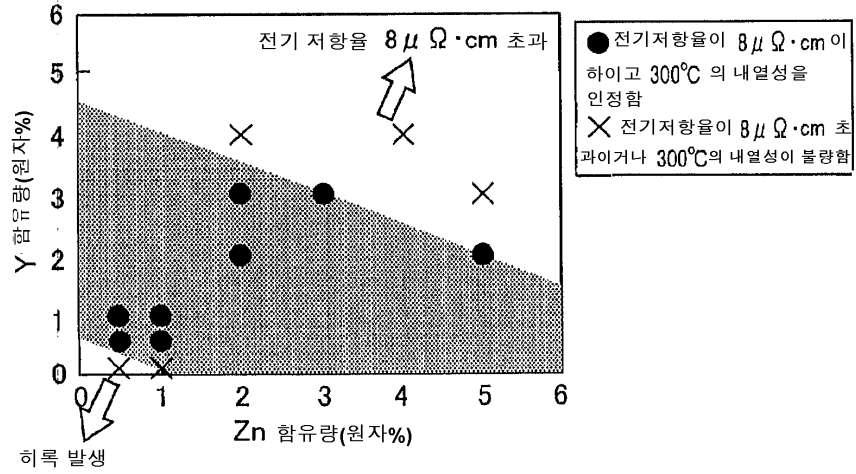
도면33



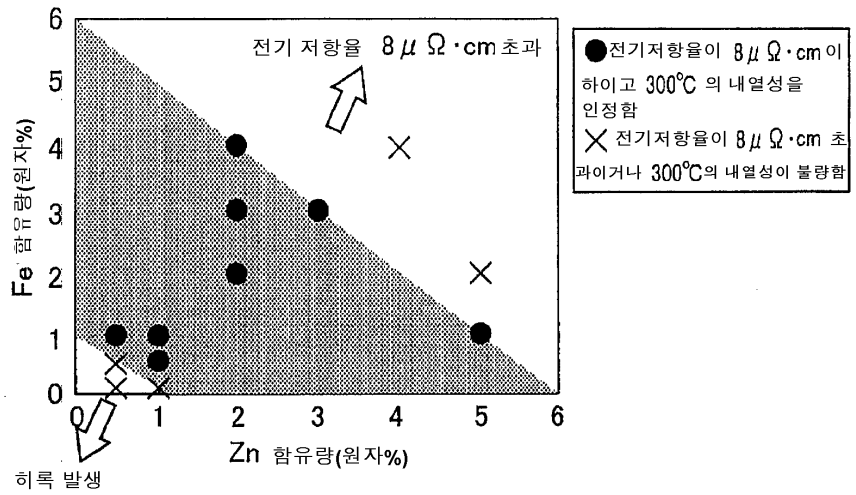
도면34



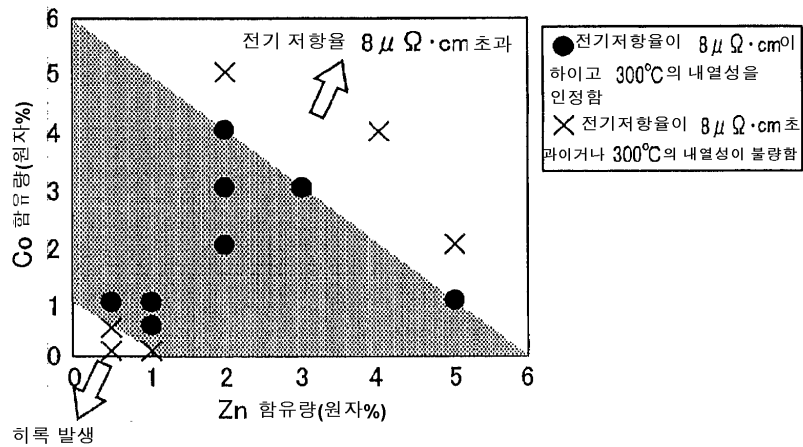
도면35



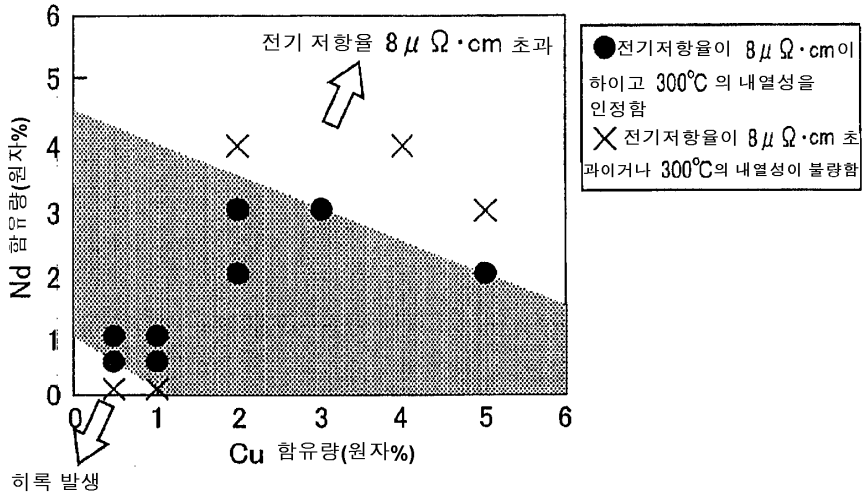
도면36



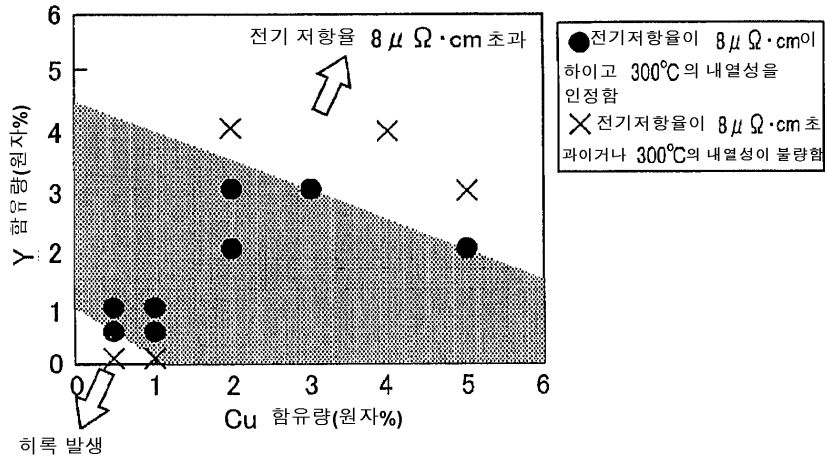
도면37



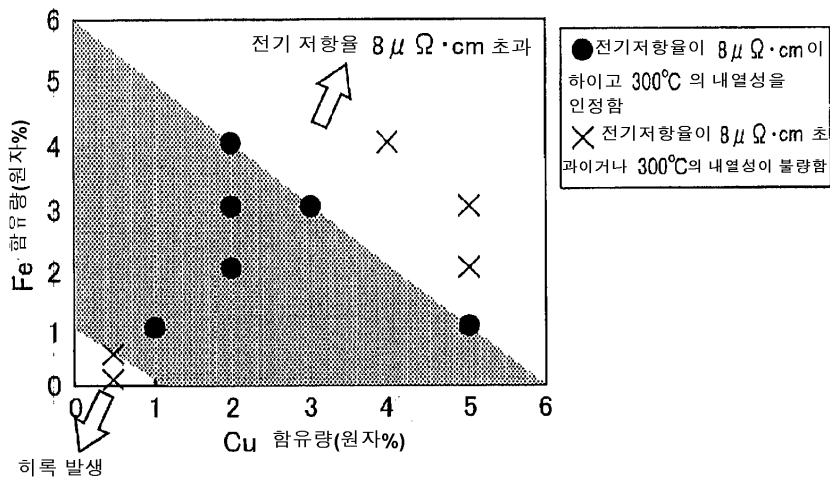
도면38



도면39



도면40



도면41

