



(12) 实用新型专利

(10) 授权公告号 CN 204538970 U

(45) 授权公告日 2015. 08. 05

(21) 申请号 201520057878. 9

(22) 申请日 2015. 01. 28

(30) 优先权数据

61/933, 046 2014. 01. 29 US

14/594, 451 2015. 01. 12 US

(73) 专利权人 半导体元件工业有限责任公司

地址 美国亚利桑那

(72) 发明人 J·弗里泰克

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 申发振

(51) Int. Cl.

H02M 3/156(2006. 01)

H02M 3/158(2006. 01)

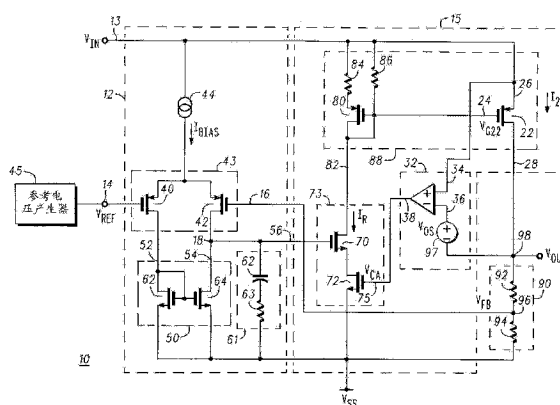
权利要求书2页 说明书11页 附图5页

(54) 实用新型名称

低压降电压调节器

(57) 摘要

本实用新型涉及低压降电压调节器。一个技术问题是解决与现有技术中存在的一个或更多问题相关的问题。根据一个实施例,低压降电压调节器包括:具有多个输入端子和输出端子的误差放大器,误差放大器的多个输入端子中的第一输入端子耦连为用于接收基准电压;和具有多个输入端子和多个输出的输出驱动器,输出驱动器的多个输入端子中的第一输入端子耦连到误差放大器的输出端子,输出驱动器的多个输出中的第一输出耦连到误差放大器的多个输入端子中的第二输入端子,输出驱动器的多个输入端子中的第二输入端子耦连为用于接收输入信号。根据本实用新型的方面的实施例,电压调节器可以具有减小的静态电流。



1. 一种低压降电压调节器,其特征在于:包括:

具有多个输入端子和输出端子的误差放大器,所述误差放大器的所述多个输入端子中的第一输入端子耦连为用于接收基准电压;和

具有多个输入端子和多个输出的输出驱动器,所述输出驱动器的所述多个输入端子中的第一输入端子耦连到所述误差放大器的输出端子,所述输出驱动器的所述多个输出中的第一输出耦连到所述误差放大器的所述多个输入端子中的第二输入端子,所述输出驱动器的所述多个输入端子中的第二输入端子耦连为用于接收输入信号。

2. 如权利要求 1 所述的低压降电压调节器,其特征在于:所述误差放大器包括:

差分地配置的晶体管对,其中所述晶体管对中的第一晶体管具有控制电极以及第一和第二载流电极,其中所述第一晶体管的控制电极作为所述误差放大器的第一输入端子,并且所述晶体管对的第二晶体管具有控制电极以及第一和第二载流电极,所述第二晶体管的控制电极作为所述误差放大器的第二输入端子;和

具有第一和第二端子的第一电流镜,所述第一电流镜的第一端子耦连到所述第一晶体管的第一载流电极,并且所述第一电流镜的第二端子耦连到所述第二晶体管的第一载流电极。

3. 如权利要求 2 所述的低压降电压调节器,其特征在于:所述误差放大器还包括具有第一和第二端子的频率补偿网络,所述频率补偿网络的第一端子耦连到第二晶体管的第一载流电极并且耦连到第一电流镜的第二端子。

4. 如权利要求 3 所述的低压降电压调节器,其特征在于:所述输出驱动器包括:

具有第一输入以及第一和第二输出的第二电流镜;和

具有第一和第二输入以及第一和第二传导端子的电流控制电路,所述电流控制电路的第一输入作为所述输出驱动器的第一输入端子,并且所述第一传导端子耦连到所述第二电流镜的第一输出。

5. 如权利要求 4 所述的低压降电压调节器,其特征在于:所述输出驱动器还包括具有第一和第二端子以及节点的分压器网络,所述分压器网络的第一端子耦连到所述第二电流镜的第二输出,并且所述节点耦连到所述晶体管对的第二晶体管的控制电极。

6. 如权利要求 5 所述的低压降电压调节器,其特征在于:所述第二电流镜包括:

具有控制电极以及第一和第二载流电极的第三晶体管,所述第三晶体管的控制电极耦连到所述电流控制电路的第一传导端子,以便形成所述第二电流镜的第一输出;和

具有控制电极以及第一和第二载流电极的第四晶体管,所述第四晶体管的控制电极耦连到所述第三晶体管的控制电极,并且所述第四晶体管的第一载流电极作为所述第二电流镜的第二输出。

7. 如权利要求 6 所述的低压降电压调节器,其特征在于:第二电流镜还包括:

具有第一和第二端子的第一电阻器,所述第一电阻器的第一端子耦连到所述第三晶体管的第二载流电极;和

具有第一和第二端子的第二电阻器,所述第二电阻器的第一端子耦连到所述第三和第四晶体管的控制电极,所述第二电阻器的第二端子耦连到所述第一电阻器的第二端子并且耦连到所述第四晶体管的第二载流电极,所述第一和第二电阻器的第二端子以及所述第四晶体管的第二载流电极配置为作为所述输出驱动器的第二输入端子。

8. 如权利要求 7 所述的低压降电压调节器,其特征在于:所述输出驱动器还包括具有第一和第二输入和输出的静态电流调节放大器,所述静态电流调节放大器的第一输入耦合到所述第四晶体管的第二载流电极,所述静态调节放大器的第二输入耦合到所述分压器网络的第一端子,并且所述静态电流调节放大器的输出耦合到所述电流控制电路的第二输入。

9. 如权利要求 8 所述的低压降电压调节器,其特征在于:所述静态电流调节放大器还包括用于产生偏移电压的装置。

10. 如权利要求 8 所述的低压降电压调节器,其特征在于:所述静态调节放大器还包括:

具有第一和第二电流传导端子的第三电流镜,所述第一电流传导端子耦合到所述电流控制电路的第二输入;和

具有第一、第二和第三电流传导端子的第四电流镜,所述第四电流镜的第一电流传导端子耦合到所述第三电流镜的第一电流传导端子,所述第四电流镜的第二电流传导端子耦合到所述第三电流镜的第二电流传导端子,并且所述第四电流镜的第三电流传导端子耦合到所述输出驱动器的第二输入端子。

11. 如权利要求 10 所述的低压降电压调节器,其特征在于:所述第三电流镜包括:

具有控制电极以及第一和第二载流电极的第五晶体管,所述第五晶体管的第一载流电极作为所述第三电流镜的第一电流传导端子;和

具有控制电极以及第一和第二载流电极的第六晶体管,所述第六晶体管的第一载流电极作为所述第三电流镜的第二电流传导端子,并且所述第六晶体的控制电极耦合到所述第五晶体的控制电极。

12. 如权利要求 11 所述的低压降电压调节器,其特征在于:所述第五和第六晶体管的宽度与长度比配置为:所述第五晶体管的宽度与长度比大于所述第六晶体管的宽度与长度比,并且所述第五晶体管的漏电流基本上等于所述第六晶体管的漏电流。

低压降电压调节器

技术领域

[0001] 本实用新型一般地涉及电子设备,并且更具体地,涉及低压降电压调节器。

背景技术

[0002] 存在各种已知类型的用于电力管理系统的电压调节器,包括线性调节器和开关模式调节器两者。一种特别有用的调节器类型被称为低压降 (LDO) 电压调节器。即使当输入电压仅仅比经调节的输出电压高大约 0.5 伏时,LDO 电压调节器也可以正确地操作,并且因此 LDO 电压调节器对于高效率电力管理系统(例如以电池操作的设备)特别有用。一种典型的 LDO 电压调节器包括电压基准(诸如带隙电压基准电路),误差放大器,和输出电压分压器。误差放大器改变输出电压以便使得分压的输出电压等于基准电压,并且一般包括输入输出电压端子之间的传输晶体管。

[0003] 因为 LDO 电压调节器在这种大量的便携应用中是有用的,半导体制造商已经寻求减小它们的尺寸,同时保持它们控制大输出电路元件(诸如传输晶体管)的能力的方式。用于减小 LDO 电压调节器的尺寸的技术导致它们的静态电流的大的增加,由于增加的功率消耗,这降低了它们针对便携应用的适用性。

[0004] 相应地,具有一种用于调节输出电压的 LDO 电压调节器和方法是有利的,其中 LDO 电压调节器配置为具有小的形状因子以及减小的静态电流。更加有利的是所述 LDO 电压调节器和方法的实现具有成本效益。

实用新型内容

[0005] 本实用新型的一个技术问题是解决与现有技术中存在的一个或更多个问题相关的问题。

[0006] 根据本实用新型的一个方面,提供一种低压降电压调节器,其包括:具有多个输入端子和输出端子的误差放大器,所述误差放大器的所述多个输入端子中的第一输入端子耦连为用于接收基准电压;和具有多个输入端子和多个输出的输出驱动器,所述输出驱动器的所述多个输入端子中的第一输入端子耦连到所述误差放大器的输出端子,所述输出驱动器的所述多个输出中的第一输出耦连到所述误差放大器的所述多个输入端子中的第二输入端子,所述输出驱动器的所述多个输入端子中的第二输入端子耦连为用于接收输入信号。

[0007] 根据一个实施例,其中所述误差放大器包括:差分地配置的晶体管对,其中所述晶体管对中的第一晶体管具有控制电极以及第一和第二载流电极,其中所述第一晶体管的控制电极作为所述误差放大器的第一输入端子,并且所述晶体管对的第二晶体管具有控制电极以及第一和第二载流电极,所述第二晶体管的控制电极作为所述误差放大器的第二输入端子;和具有第一和第二端子的第一电流镜,所述第一电流镜的第一端子耦连到所述第一晶体管的第一载流电极,并且所述第一电流镜的第二端子耦连到所述第二晶体管的第一载流电极。

[0008] 根据一个实施例,其中所述误差放大器还包括具有第一和第二端子的频率补偿网络,所述频率补偿网络的第一端子耦合到第二晶体管的第一载流电极并且耦合到第一电流镜的第二端子。

[0009] 根据一个实施例,其中所述输出驱动器包括:具有第一输入以及第一和第二输出的第二电流镜;和具有第一和第二输入以及第一和第二传导端子的电流控制电路,所述电流控制电路的第一输入作为所述输出驱动器的第一输入端子,并且所述第一传导端子耦合到所述第二电流镜的第一输出。

[0010] 根据一个实施例,其中所述输出驱动器还包括具有第一和第二端子以及节点的分压器网络,所述分压器网络的第一端子耦合到所述第二电流镜的第二输出,并且所述节点耦合到所述晶体管对的第二晶体管的控制电极。

[0011] 根据一个实施例,其中所述第二电流镜包括:具有控制电极以及第一和第二载流电极的第三晶体管,所述第三晶体管的控制电极耦合到所述电流控制电路的第一传导端子,以便形成所述第二电流镜的第一输出;和具有控制电极以及第一和第二载流电极的第四晶体管,所述第四晶体管的控制电极耦合到所述第三晶体管的控制电极,并且所述第四晶体管的第一载流电极作为所述第二电流镜的第二输出。

[0012] 根据一个实施例,其中第二电流镜还包括:具有第一和第二端子的第一电阻器,所述第一电阻器的第一端子耦合到所述第三晶体管的第二载流电极;和具有第一和第二端子的第二电阻器,所述第二电阻器的第一端子耦合到所述第三和第四晶体管的控制电极,所述第二电阻器的第二端子耦合到所述第一电阻器的第二端子并且耦合到所述第四晶体管的第二载流电极,所述第一和第二电阻器的第二端子以及所述第四晶体管的第二载流电极配置为作为所述输出驱动器的第二输入端子。

[0013] 根据一个实施例,其中所述输出驱动器还包括具有第一和第二输入和输出的静态电流调节放大器,所述静态电流调节放大器的第一输入耦合到所述第四晶体管的第二载流电极,所述静态调节放大器的第二输入耦合到所述分压器网络的第一端子,并且所述静态电流调节放大器的输出耦合到所述电流控制电路的第二输入。

[0014] 根据一个实施例,其中所述静态电流调节放大器还包括用于产生偏移电压的装置。

[0015] 根据一个实施例,其中所述静态调节放大器还包括:具有第一和第二电流传导端子的第三电流镜,所述第一电流传导端子耦合到所述电流控制电路的第二输入;和具有第一、第二和第三电流传导端子的第四电流镜,所述第四电流镜的第一电流传导端子耦合到所述第三电流镜的第一电流传导端子,所述第四电流镜的第二电流传导端子耦合到所述第三电流镜的第二电流传导端子,并且所述第四电流镜的第三电流传导端子耦合到所述输出驱动器的第二输入端子。

[0016] 根据一个实施例,其中所述第三电流镜包括:具有控制电极以及第一和第二载流电极的第五晶体管,所述第五晶体管的第一载流电极作为所述第三电流镜的第一电流传导端子;和具有控制电极以及第一和第二载流电极的第六晶体管,所述第六晶体管的第一载流电极作为所述第三电流镜的第二电流传导端子,并且所述第六晶体管的控制电极耦合到所述第五晶体管的控制电极。

[0017] 根据一个实施例,其中所述第五和第六晶体管的宽度与长度比配置为:所述第五

晶体管的宽度与长度比大于所述第六晶体管的宽度与长度比,并且所述第五晶体管的漏电流基本上等于所述第六晶体管的漏电流。

[0018] 根据本实用新型的另一个方面,提供一种电压调节器,其包括:配置为控制所述电压调节器不在低压降区域内操作的输出电压调节回路;和配置为控制所述电压调节器在所述低压降区域内操作的静态电流调节回路。

[0019] 根据一个实施例,其中配置为控制所述电压调节器不在低压降区域内操作的输出电压调节回路包括:产生反馈电压的第一输出;具有第一输入和第二输入的差分晶体管对,其中所述第一输入耦连为接收所述反馈电压,并且所述第二输入耦连为用于接收第一基准电压;和第二输出,电流响应于对所述反馈电压和所述基准电压进行比较而流到所述第二输出。

[0020] 根据本实用新型的再一个方面,提供一种电压调节器,配置为以第一模式和第二模式操作,所述电压调节器包括:具有第一栅电极、第二栅电极、第一漏电极和第二漏电极的差分晶体管对;具有第一端子和第二端子的第一电流镜,所述第一端子耦连到所述第一漏电极,并且所述第二端子耦连到所述第二漏电极;具有第一输入端子、第二输入端子、第一电极和第二电极的电流控制电路,所述第一输入端子耦连到所述差分晶体管对的第二漏电极;具有第一端子、第二端子和第三端子的第二电流镜,所述第二电流镜的第一端子耦连到所述电流控制电路的第一输入端子;具有第一输入端子,第二输入端子和输出端子的静态电流调节放大器,所述静态电流调节放大器的第一输入端子耦连到所述第二电流镜的第二端子,所述静态电流调节放大器的第二输入端子耦连到所述第二电流镜的第三端子,并且所述静态电流调节放大器的输出端子耦连到所述电流控制电路的第二输入端子,其中在第一模式中,所述差分晶体管对响应于将第一栅电极处的基准电压与第二栅电极处的基准电压进行比较产生第一电流,并且第一电流镜镜像所述第一电流以便产生流向所述电压调节器的输出的镜像电流,来调整所述调节器的输出电压和反馈电压;和在第二模式中,响应于所述镜像电流产生第一电压,其中所述静态电流调节放大器响应于输入电压和出现在所述静态电流放大器的第一和第二输入端子处的第一电压而产生电流调整电压;并且其中响应于所述电流调整电压产生调整后的第一电流,从所述调整后的第一电流产生调整后的镜像电流,作为耦连到所述电压调节器的输出的晶体管的漏极到源极电流。

[0021] 根据一个实施例,其中所述晶体管具有漏极到源极电压,所述漏极到源极电压被所述镜像电流设置为等于与所述静态电流调节放大器相关联的偏移电压。

[0022] 根据一个实施例,其中所述静态调节放大器还包括:具有第一和第二电流传导端子的第三电流镜,所述第一电流传导端子耦连到所述电流控制电路的第二输入;和具有第一、第二和第三电流传导端子的第四电流镜,所述第四电流镜的第一电流传导端子耦连到所述第三电流镜的第一电流传导端子,所述第四电流镜的第二电流传导端子耦连到所述第三电流镜的第二电流传导端子,并且所述第四电流镜的第三电流传导端子耦连到所述电流控制电路的第二输入端子。

[0023] 根据一个实施例,还包括具有第一和第二端子和节点的分压器网络,所述分压器网络的第一端子耦连到所述第二电流镜的第三端子,并且所述节点耦连到所述差分晶体管对的第二输入。

[0024] 根据本实用新型的方面的实施例,可以获得但不限于如下有益技术效果:电压调

节器可以具有减小的静态电流。另外,根据本实用新型的实施例的 LDO 电压调节器占据减小的面积。

附图说明

[0025] 通过结合附图阅读下面的详细说明,将更好地理解本实用新型,其中类似的参考符号指示类似的元件,并且其中:

[0026] 图 1 是根据本实用新型的实施例的 LDO 电压调节器的电路示意图;

[0027] 图 2 是根据本实用新型的实施例,图 1 的 LDO 电压调节器的各种电流和电压与输入电压的图;

[0028] 图 3 是根据本实用新型的实施例,图 1 的 LDO 电压调节器的各种电流和电压与输出电流的图;

[0029] 图 4 是根据本实用新型的实施例,图 1 的 LDO 电压调节器静态电流与输入电压的图;和

[0030] 图 5 是根据本实用新型的另一个实施例的 LDO 电压调节器的电路示意图。

具体实施方式

[0031] 为了说明的为简单和清楚起见,图中的元件不必然按比例绘制,并且不同图中的相同参考符号表示相同元件。附加地,为了描述的简单起见,忽略了公知步骤与元件的描述和细节。如此处使用的,载流电极意指器件的传送电流通过该器件的元件,诸如 MOS 晶体管的源极或者漏极,或双极晶体管的发射体或者集电极,或者二极管的阴极或者阳极,并且控制电极意指器件的控制电流流过该器件的元件,诸如 MOS 晶体管的栅极或者双极晶体管的基极。虽然此处将器件解释为某些 N 沟道或者 P 沟道器件,或者某些 N 型或者 P 型掺杂区域,本领域技术人员可以理解,根据本实用新型的实施例,互补器件也是可行的。本领域技术人员将理解此处使用的单词“期间”、“同时”和“当”不是指在一个发起活动之后立即发生的活动的精确术语,而是可能有某个小的但是合理的延迟,诸如,源自发起活动的反应之间的传播延迟。单词“近似”,“大约”,或者“基本上”的使用意指元件的值具有按照预期非常接近所述值或位置的参数。然而,如本领域所公知的,总会存在阻碍该值或者位置成为精确所述值的小差异。在本领域中公认达大约百分之十(10%)(并且对于半导体掺杂浓度达百分之二十(20%))的差异被认为是相对于精确描述的理想目标的合理差异。

[0032] 应当注意逻辑零电压电平(VL)也被称为逻辑低电压,并且逻辑零电压的电压电平随着电源电压和逻辑系列类型而改变。例如,在互补金属氧化物半导体(CMOS)逻辑系列中,逻辑零电压可以是电源电压电平的百分之三十。在 5 伏晶体管-晶体管逻辑(TTL)系统中,逻辑低电压电平可以是大约 0.8 伏,而对于 5 伏 CMOS 系统,逻辑零电压电平可以是大约 1.5 伏。逻辑 1 电压电平(VH)也被称为逻辑高电压电平,并且类似于逻辑零电压电平,逻辑高电压电平也可以随着电源和逻辑系列类型而改变。例如,在 CMOS 系统中,逻辑 1 电压可以是电源电压电平的大约百分之七十。在 5 伏 TTL 系统中,逻辑 1 电压可以是大约 2.4 伏,而对于 5 伏 CMOS 系统,逻辑 1 电压可以是大约 3.5 伏。

[0033] 一般地,本实用新型提供了一种低压降电压调节器和一种用于调节电压的方法,其中所述低压降电压调节器包括耦连到输出驱动器的误差放大器,其中所述输出驱动器包

括传输晶体管,静态电流调节放大器,和电流控制电路。所述传输晶体管形成电流镜的一部分,并且具有连接到静态电流调节放大器的反相输入端子的漏电极,和连接到静态电流调节放大器的非反相输入端子的源电极。另外,偏移电压与静态电流调节放大器相关联。静态电流调节放大器的输出端子连接到电流控制电路的输入。

[0034] 根据另一个实施例,提供了一种用于调节电压的方法,该方法包括响应于电压调节器配置为不在低压降区域内,在输出电压调节回路的控制下操作电压调节器。响应于电压调节器配置为位于低压降区域内,在静态电流调节回路的控制下操作电压调节器。

[0035] 根据另一个实施例,提供了一种用于调节电压的方法,其中响应于操作于第一模式,对反馈电压和基准电压进行比较,以便产生比较信号。响应于所述比较信号产生第一电流,并且通过对第一电流进行镜像产生镜像电流,其中所述镜像电流流向电压调节器的输出。响应于操作于第二模式,响应于所述镜像电流在输出处产生第一电压。响应于出现在静态电流放大器的第一和第二输入端子处的输入电压和所述第一电压,静态电流放大器产生电流调整电压。响应于电流调整电压产生第一电流,并且对第一电流进行镜像,以便形成镜像电流,作为耦连到电压调节器的输出的晶体管的漏极到源极电流。

[0036] 图1是根据本实用新型的实施例的低压降电压调节器10的电路示意图。图1示出了耦连到输出驱动器15的误差放大器12和耦连到输出驱动器15的分压器网络90。误差放大器12具有耦连为用于从基准电压产生器45接收基准电压 V_{REF} 的输入端子14,耦连为用于接收反馈电压 V_{FB} 的输入端子16,和输出端子18。作为例子,误差放大器12包括配置为差分对43的晶体管40和42,该差分对43连接到电流源44。晶体管40具有连接到(或者可替换地,作为)输入端子14的栅电极,晶体管42具有连接到(或者可替换地,作为)输入端子16的栅电极,并且晶体管40和42具有一起共同连接到用于从电流源44接收偏置电流 I_{BIA} 的端子的源电极。电流源44连接在晶体管40和42的源电极和输入端子13之间。晶体管40的漏电极连接到电流镜50的端子52,并且晶体管42的漏电极连接到电流镜50的端子54。电流镜50可以由一对场效应晶体管62和64组成,场效应晶体管62和64具有共同连接的栅电极和共同连接的源电极,其中晶体管62的栅电极连接到其漏电极以便形成电流镜50的端子52,并且晶体管64的漏电极作为电流镜50的端子54。晶体管62和64的源电极耦连为用于接收工作电势 V_{SS} 的源。作为例子,工作电势 V_{SS} 是地电势。晶体管42和64的漏电极共同连接在一起,以便形成输出端子或者输出节点18。如上面讨论的,所述晶体管40,42,62和64的栅电极可以被称为控制电极,并且晶体管40,42,62和64的漏和源电极可以被称为载流电极。

[0037] 误差放大器12还包括耦连在输出端子18和工作电势 V_{SS} 的源之间的频率补偿网络61。频率补偿网络61可以由串联连接的电容器62和电阻器63组成。应当注意,误差放大器12的电路配置或者拓扑不是对本实用新型的限制。

[0038] 基准电压产生器45可以是,例如,带隙基准电压产生器。然而,基准电压产生器45的拓扑不是对本实用新型的限制。

[0039] 输出驱动器15可以由电流控制电路73,电流镜88和静态电流调节放大器32组成。根据一个实施例,电流镜88包括晶体管22和80,其中晶体管80具有通过电阻器84连接到输入端子13以便接收输入电压 V_{IN} 的源电极,以及共同连接到晶体管80的漏电极并且连接到晶体管22的栅电极的栅电极。共同连接的栅电极和漏电极形成电流镜88的端子

82,其中端子 82 连接到电流控制电路 73 的端子。另外,晶体管 22 和 80 的共同连接的栅电极可以耦连为通过电阻器 86 接收输入电压 V_{IN} 。晶体管 22 可以被称为传输晶体管,并且其可以是功率晶体管或者功率 MOSFET(金属氧化物半导体场效应晶体管)。应当注意,电阻器 84 和 86 是可选的电路元件,并且可以不存在,或者被以适用于稳定电流镜 88 的其它电路元件替换。例如,电阻器 84 可以不存在,并且电阻器 86 可以不存在,或者可以用电流源或者包括与电阻器串联连接的二极管接法的 MOS(金属氧化物半导体)晶体管的网络替换电阻器 86。晶体管 22 和 80 以及电阻器 84 和 86 配置为形成电流镜 88,其中晶体管 22 和 80 具有这样的尺寸,从而使得晶体管 80 的宽度与长度比,即, (W/L) 比与晶体管 22 的 (W/L) 比的比是比例 1 : N,其中 N 是整数。

[0040] 晶体管 22 的源电极连接到输入端子 13 以便接收输入电压 V_{IN} ,并且连接到静态电流调节放大器 32 的非反相输入端子 34,并且晶体管 22 的漏电极耦连到静态电流调节放大器 32 的反相输入 36。应当注意,静态调节放大器 32 被显示为具有非反相输入 34 和反相输入 36 的放大器 33,其中反相输入 36 连接到表示放大器 32 的偏移电压 V_{OS} 的电压源 97。如本领域技术人员将会理解的,放大器一般包括偏移电压,其可被在电路结构中示出或不示出。为了完整起见,在图 1 中示出了偏移电压 V_{OS} 。静态电压调节放大器 32 的输出端子连接到电流控制电路 73 的输入端子 75。作为例子,电流控制电路 73 由晶体管 70 和 72 组成,其中晶体管 70 具有在输入 56 处连接到输出端子 18 的栅电极,连接到电流镜 88 的端子 82 的漏电极,以及连接到晶体管 72 的漏电极的源电极。输入 56 可以被称为节点,输入端子,或者输入节点。晶体管 72 具有作为输入端子 75 并且耦连为接收电流调整电压 V_{CA} 的栅电极,以及用于接收工作电势 V_{SS} 的源的源电极。如上面讨论的,晶体管 22,80,70 和 72 的栅电极可以被称为控制电极,并且晶体管 22,80,70 和 72 的漏和源电极可以被称为载流电极,并且工作电势 V_{SS} 可以是地电势。

[0041] 晶体管 22 的漏电极还连接到分压器网络 90,分压器网络 90 可以由串联连接的电阻器 92 和 94 组成,其中电阻器 92 的一个端子连接到晶体管 22 的漏电极,以便形成作为用于传输输出信号 V_{OUT} 的低压降电压调节器 10 的输出的节点 98,并且电阻器 92 的另一个端子连接到电阻器 94 的端子,以便形成节点 96,节点 96 连接到误差放大器 12 的输入端子 16。电阻器 94 的另一个端子耦连为接收工作电势(诸如例如工作电势 V_{SS})的源。节点 96 可以作为低压降电压调节器 10 的另一个输出,或者作为低压降电压调节器 10 的输入/输出。

[0042] 虽然,静态电流调节放大器 32 的非反相输入 34 被示出为连接到晶体管 22 的源极,并且静态电流调节放大器 32 的反相输入 36 被示出为通过偏移电压 V_{OS} 连接到晶体管 22 的漏极,这不是对本实用新型的限制。输入 34 和 36 可以连接到适用于在输入 75 处产生电压 V_{CA} 的其它电路元件。

[0043] 根据本实用新型的实施例,低压降电压调节器 10 包括两个调节回路:输出电压调节回路和静态电流调节回路。响应于低压降电压调节器 10 在输出电压调节回路的控制下操作,传输晶体管 22 的漏极到源极电压 (V_{DS22}) 大于或者高于偏移电压 V_{OS} ,并且晶体管 72 的栅极处的,(即,输入 75 处的)电压 V_{CA} 被设置为或者被绑定到输入电压 V_{IN} 。应当注意,晶体管 72 的导通电阻足够小,其不影响输出电压调节回路的操作。响应于比较出现在输入端子 14 处的电压 V_{REF} 和出现在输入端子 16 处的电压 V_{FB} ,误差放大器 12 产生基准电流 I_R 。响应于对电流 I_R 的镜像作用,电流镜 88 产生电流 I_{22} 。换言之,电流 I_R 被放大,并且被作

为漏极到源极电流 I_{22} 镜像到传输晶体管 22。

[0044] 当负载耦合到节点 98 时, 电流 I_{22} 的一部分通过负载流动, 并且一部分通过分压器网络 90 流动。应当注意, 电流 I_{22} 的一部分可以是电流 I_{22} 的 100%, 电流 I_{22} 的 0%, 或者 0% 和 100% 之间的百分比。当不存在耦合到节点 98 的负载时, 所有或者基本上所有电流 I_{22} 流过分压器网络 90。误差放大器 12 操作, 以便将反馈电压 V_{FB} 保持在与电压 V_{REF} 基本上相同的电压电平。因为电阻器 92 和 94 串联连接, 由反馈电压 V_{FB} 和电阻器 94 产生的电流还流过电阻器 92。因此, 输出电压 V_{OUT} 是电压 V_{SS} 、电阻器 94 上的电压和电阻器 92 上的电压的和, 即, 电压 V_{FB} 和电阻器 92 上的电压的和。响应于反馈电压 V_{FB} 低于基准电压 V_{REF} , 误差放大器 12 减小出现在传输晶体管 22 的栅极处的电压 V_{G22} , 并且增加电流 I_R , 这增大电流 I_{22} , 并且增大输出电压 V_{OUT} 。响应于反馈电压 V_{FB} 大于基准电压 V_{REF} , 误差放大器 12 增大出现在传输晶体管 22 的栅极处的电压 V_{G22} , 并且减小电流 I_R , 这减小电流 I_{22} 并且减小输出电压 V_{OUT} 。

[0045] 响应于低压降电压调节器 10 操作于压降调节操作模式, 即, 静态电流调节回路在轻负载或者无负载情况下操作, 静态电流调节放大器 32 感测传输晶体管 22 的漏极到源极电压 V_{DS22} , 并且使用晶体管 72 调节电流 I_R 。在轻负载或者无负载情况过程中, 当漏极到源极电压 V_{DS22} 的值接近偏移电压 V_{OS} 的值时, 电流调节放大器 32 调节电流 I_R , 使得传输晶体管 22 的漏极到源极电压 V_{DS22} 变为等于偏移电压 V_{OS} , 从而当轻负载或者无负载耦合到节点 98 时, 减小低压降电压调节器 10 的静态电流。一般地, 对于小电流, 即, 大约 10 毫安的电流, 轻负载是输出电流具有最大负载电流的达大约 10% 到 15% 的值的负载。

[0046] 图 2 是模拟图表 150, 其包括根据本实用新型的实施例, 电压和电流与输入电压在无负载情况下的曲线。模拟图表 150 示出了低压降电压调节器 10 在压降调节区域 152 中的操作, 即, 在静态电流调节回路的控制下的操作, 以及在输出电压调节区域 154 内的操作, 即, 在 输出电压调节回路的控制下的操作。压降调节区域 152 可以被称为压降工作范围, 并且输出电压调节区域 154 可以被称为电压调节区域。在这个示例中, 压降调节区域发生在范围从大约 0.9 伏到等于额定输出电压 V_{OUTNOM} 和压降电压 $V_{DROPOUT}$ 的的和的电压的输入电压 V_{IN} , 并且电压调节区域发生在大于额定输出电压和压降电压的的和的输入电压 V_{IN} 。应当理解, V_{OUTNOM} 是为 LDO 电压调节器 10 设计的额定输出电压, 并且 V_{OUT} 是 LDO 电压调节器根据给定条件 (即, 输入电压电平, 负载等等) 的当前输出电压。在压降区域中, V_{OUT} 小于 V_{OUTNOM} 。曲线 156 示出了传输晶体管 22 的栅极处的电压 V_{G22} 和输入电压 V_{IN} 。当 LDO 调节电路 10 在静态电流调节回路的控制下 (即, 在压降区域中) 操作时, 随着输入电压 V_{IN} 增加, 静态电流调节放大器 32, 偏移电压 V_{OS} 和晶体管 72 协作, 以便提升栅极电压 V_{G22} , 从而保持漏极到源极电压 V_{DS22} 等于偏移电压 V_{OS} , 并且将电流 I_R 保持在不引起静态电流的大的增加的水平。

[0047] 为了比较, 图表 150 包括曲线 158, 其示出了在现有技术的设备中, 在操作于压降区域时, 随着输入电压 V_{IN} 增加, 栅极电压 V_{G22} 基本上保持恒定。因此, 在现有技术的设备中, 电流 I_R 显著地增加, 由于端子 82 基本上被保持在地电势, 导致晶体管 80 的栅极到源极电压的大的增加。这导致静态电流的不希望的增加。应当注意, 当 LDO 调节电路 10 在输出电压调节回路的控制下 (即, 在输出电压调节区域内) 操作时, 随着输入电压 V_{IN} 增加, 栅极电压 V_{G22} 增加。

[0048] 曲线 160 是压降调节区域内和输出电压调节区域内, 输入 75 处的电压 V_{CA} 与输入

电压 V_{IN} 的曲线。在压降调节区域内的操作过程中,静态电流调节放大器 32 配置为将电压 V_{CA} 保持在接近晶体管 72 的阈值电压的电压。在这种状态下,晶体管 72 作为电压受控电流源操作,其将电流 I_R 和栅极电压 V_{G22} 限制为足以保持低压降调节器 10 处于调节的值。因为静态电流调节放大器 32 配置为在输出电压调节区域内的操作过程中,将基本上等于电压 V_{IN} 的电压置于输入 75 处,轨迹线 160 示出了在这个工作区域内,电压 V_{CA} 随着输入电压 V_{IN} 增加。

[0049] 曲线 162 是根据本实用新型的实施例,压降调节区域内和输出电压调节区域内的电流 I_R (微安, μm) 与输入电压 V_{IN} 的曲线。在低压降调节和输出电压调节两者过程中,随着输入电压 V_{IN} 增加,电流 I_R 基本上是平坦的。

[0050] 包括曲线 164,以便示出在操作于压降调节区域中的现有技术的设备内,电流 I_R 开始于高于曲线 162 所示的级别,并且增加到非常高的值,即,接近 1 毫安。在这个示例中,现有技术的 LDO 调节器的电流 I_R 比根据本实用新型的实施例的 LDO 调节器中的电流 I_R 高 100 倍以上。因此,现有技术的 LDO 调节器的静态电流非常大,这在便携应用中是不希望的。

[0051] 曲线 166 示出在压降调节区域中,随着输入电压 V_{IN} 增加,输出电压增加;并且在输出电压调节区域中,随着输入电压 V_{IN} 增加,输出电压保持在额定输出电压 V_{OUTNOM} 。应当注意,曲线 166 表示根据本实用新型的实施例的 LDO 电压调节器和现有技术的 LDO 电压调节器的响应。因为曲线基本上重叠,它们被以单个曲线示出。两个曲线之间的电压差基本上等于压降调节区域内的偏移电压 V_{OS} 。

[0052] 图 3 是一个模拟图表 180,其包括根据本实用新型的实施例的电压和电流与输出电流的曲线。图 3 示出了静态电流调节回路在电流 I_{22} 的范围内是活动的。例如,传输晶体管 22 的漏极到源极电压 V_{DS22} 响应于电流 I_{22} 的增加而增加。当漏极到源极电压 V_{DS22} 比偏移电压 V_{OS} 高时,静态电流调节回路不是活动的。模拟图表 180 示出了低压降电压调节器 10 在压降调节区域内的操作,在压降调节区域中,输入电压 V_{IN} 基本上等于输出电压 V_{OUTNOM} 。曲线 186 示出了传输晶体管 22 的栅极处的电压 V_{G22} 与电流 I_{22} 。在压降调节区域内,静态电流调节放大器 32、偏移电压 V_{OS} 、晶体管 72、晶体管 70 协作,以便随着电流 I_{22} 增加而降低栅极电压 V_{G22} 。为了进行比较,模拟图表 180 包括曲线 188,曲线 188 示出在现有技术的低压降电压调节器中,随着电流 I_{22} 在压降区域内增加,栅极电压 V_{G22} 基本上保持恒定。图 3 描述了静态电流调节回路响应于电流 I_{22} 被扩展到一个值范围上的行为。

[0053] 曲线 190 示出了压降调节区域内的输入 75 处的电压 V_{CA} 与电流 I_{22} 。如参考曲线 160 讨论的,在压降调节区域内的操作过程中,静态电流调节放大器 32 配置为将电压 V_{CA} 保持在接近晶体管 72 的阈值电压的电压。在这种状态下,晶体管 72 作为电压受控电流源操作,其将电流 I_R 和栅极电压 V_{G22} 限制为足以保持低压降调节器 10 处于调节的值。

[0054] 曲线 192 示出了对于根据本实用新型的实施例的 LDO 电压调节器,压降调节区域内的电流 I_R (微安) 与电流 I_{22} (毫安)。曲线 192 示出只要传输晶体管 22 的压降电压低于偏移电压 V_{OS} ,电流 I_R 与电流 I_{22} 成正比例。此处静态电流调节放大器 32 主动地调节电流 I_R 。传输晶体管 22 的压降电压等于电阻 R_{ds} 与电流 I_{22} 的乘积。曲线 194 示出了对于现有技术的 LDO 电压调节器,压降调节区域内的电流 I_R 与电流 I_{22} 。因为根据本实用新型的实施例配置的 LDO 电压调节器的电流 I_R 小于现有技术的 LDO 电压调节器,对于 LDO 电压调节器 (诸如,例如, LDO 电压调节器 10), LDO 电压调节器的静态电流被减小,并且因此功耗较少,

这在便携电子应用中是希望的。

[0055] 曲线 196 示出对于根据本实用新型的实施例配置的 LDO 电压调节器,对于小的电流,当静态电流调节回路是活动的时,在压降调节区域内,输出电压 V_{OUT} 基本上以等于输入电压减去偏移电压 ($V_{IN}-V_{OS}$) 的值保持恒定。当静态电流调节回路停止调节时,则对于根据本实用新型的实施例配置的 LDO 电压调节器和现有技术的 LDO 电压调节器,输出电压是相同的。曲线 198 示出对于现有技术的 LDO 电压调节器,在压降调节区域内,输出电压 V_{OUT} 随着电流 I_{22} 增加而减小。

[0056] 图 4 是对于 2.8 伏的额定输出电压 V_{OUTNOM} , 在三个温度下的静态电流 I_Q 与输入电压 V_{IN} 的数据图 200。曲线 202 示出了 -40 摄氏温度 ($^{\circ}C$) 的静态电流 I_Q 与输入电压 V_{IN} ; 曲线 204 示出了 25 $^{\circ}C$ 的静态电流 I_Q 与输入电压 V_{IN} ; 并且曲线 206 示出了 125 $^{\circ}C$ 的静态电流 I_Q 与输入电压 V_{IN} 。特别地,曲线 202-206 示出了,对于操作于压降调节区域和操作于输出电压调节区域内的 LDO 电压调节器 10,响应于输入电压 V_{IN} ,根据本实用新型的实施例配置的 LDO 电压调节器在温度上表现为基本上平坦的静态电流。

[0057] 图 5 是根据本实用新型的另一个实施例的低压降电压调节器 210 的电路示意图。图 5 示出了耦合到输出驱动器 15A 的误差放大器 12 和耦合到输出驱动器 15A 的分压器网络 90。已经参考图 1 描述了误差放大器 12。另外,已经参考图 1 描述了输出驱动器 15A 和分压器电路 90 的电流镜 88,传输晶体管 22 和电流控制电路 73。输出驱动器 15A 还包括静态电流调节放大器 212。因为静态电流调节放大器 212 的拓扑可以不同于图 1 的静态电流调节放大器 32,给参考符号“15”添加了参考符号“A”以便区分这些拓扑。

[0058] 静态电流调节放大器 212 包括电流源 214 和被配置为电流镜 222 的晶体管 216、218 和 220,以及被配置为电流镜 228 的晶体管 224 和 226。电流镜 228 配置为产生包括偏移电压 (诸如参考图 1 描述的偏移电压 V_{OS}) 的输入差分信号。晶体管 216、218 和 220 具有被连接在一起并且连接到晶体管 216 的漏电极的栅极或栅电极。晶体管 216、218 和 220 的栅电极连接到晶体管 216 的漏电极,并且连接到电流源 214 的一个端子。电流源 214 还具有连接到端子 13 以便接收输入电压 V_{IN} 的端子。另外,晶体管 216、218 和 220 具有连接在一起、并且耦合为接收工作电势 (诸如工作电势 V_{SS}) 的源的源电极。作为例子,工作电势 V_{SS} 是地电势。晶体管 226 和 224 具有连接在一起、并且连接到晶体管 224 的漏电极的栅电极。晶体管 224 的漏电极连接到晶体管 220 的漏电极,并且晶体管 226 的漏电极连接到晶体管 218 的漏电极,并且在输入 75 处连接到晶体管 72 的栅电极。晶体管 224 的源电极在节点 98 处连接到传输晶体管 22 的漏电极 28,并且晶体管 226 的源电极连接到传输晶体管 22 的源电极。晶体管 224 和 226 的源电极可以分别作为静态电流调节放大器 212 的输入端子 236 和 234。频率补偿电容器 221 连接在输入 75 和工作电势 V_{SS} 的源之间。应当注意,提供频率补偿的结构不限于是电容器。例如,可以使用参考图 1 描述的频率补偿网络 61 或者其它适合的频率补偿结构完成频率补偿。

[0059] 晶体管 224 和 226 配置为晶体管 224 的宽度与长度 $(W/L)_{224}$ 比大于晶体管 226 的宽度与长度比 $(W/L)_{226}$, 并且漏电流 I_{224} 基本上等于漏电流 I_{226} 。通过将晶体管 224 和 226 制造为分别具有不同的宽度与长度比 $(W/L)_{224}$ 和 $(W/L)_{226}$, 它们在电压调节过程中具有不同的栅极到源极电压。晶体管 224 和 226 分别的栅极到源极电压 V_{GS224} 和 V_{GS226} 的差,即, $(V_{GS226}-V_{GS224})$ 基本上等于静态电流调节电路 212 的输入 236 和 234 处的偏移电压 V_{OS} 。以如

下的等式 1 (EQT. 1) 给出偏移电压 V_{OS} :

$$[0060] \quad V_{OS} = V_{GS226} - V_{GS224} = (2 * (I_d / K_p))^{1/2} * (L_{226} / W_{226})^{1/2} (L_{224} / W_{224})^{1/2}$$

[0061] 等式 1

[0062] 其中:

[0063] V_{GS226} 是晶体管 226 的栅极到源极电压;

[0064] V_{GS224} 是晶体管 224 的栅极到源极电压;

[0065] I_d 是晶体管 224 和 226 的漏电流;

[0066] K_p 是晶体管 224 和 226 的处理跨导参数。

[0067] L_{226} / W_{226} 是晶体管 226 的宽度与长度比的倒数; 和

[0068] L_{224} / W_{224} 是晶体管 224 的宽度与长度比的倒数。

[0069] 应当注意, 晶体管 224 设置晶体管 226 的直流操作点, 并且晶体管 218 作为感测晶体管 226 的有源负载。

[0070] 类似于低压降电压调节器 10, 低压降电压调节器 210 包括两个调节回路: 输出电压调节回路和静态电流调节回路。响应于低压降电压调节器 210 在输出电压调节回路的控制下操作, 传输晶体管 22 的漏极到源极电压 (V_{DS22}) 大于或者高于偏移电压 V_{OS} , 并且晶体管 72 的栅极处的电压 V_{CA} 被设置为或者被绑定到输入电压 V_{IN} 。晶体管 72 的导通电阻足够小, 其不影响输出电压调节回路的操作。响应于比较出现在输入端子 14 处的电压 V_{REF} 和出现在输入端子 16 处的电压 V_{FB} , 误差放大器 12 产生基准电流 I_R 。响应于对电流 I_R 的镜像作用, 电流镜 88 产生电流 I_{22} 。换言之, 电流 I_R 被放大, 并且被作为漏极到源极电流 I_{22} 镜像到传输晶体管 22。

[0071] 如上面讨论的, 当负载被耦连到节点 98 时, 电流 I_{22} 的一部分 通过该负载, 并且一部分流过分压器网络 90。当不存在耦连到节点 98 的负载时, 所有或者基本上所有电流 I_{22} 流过分压器网络 90。误差放大器 12 操作, 以便将反馈电压 V_{FB} 保持在与电压 V_{REF} 基本上相同的电压电平。因为电阻器 92 和 94 串联连接, 由反馈电压 V_{FB} 和电阻器 94 产生的电流还流过电阻器 92。因此, 输出电压 V_{OUT} 是电压 V_{SS} 、电阻器 94 上的电压和电阻器 92 上的电压的和, 即, 电压 V_{FB} 和电阻器 92 上的电压的和。响应于反馈电压 V_{FB} 低于基准电压 V_{REF} , 误差放大器 12 减小出现在传输晶体管 22 的栅极处的电压 V_{G22} , 并且增加电流 I_R , 这增加电流 I_{22} , 并且增加输出电压 V_{OUT} 。响应于反馈电压 V_{FB} 大于基准电压 V_{REF} , 误差放大器 12 增大出现在传输晶体管 22 的栅极处的电压 V_{G22} , 并且减小电流 I_R , 这减小电流 I_{22} 并且减小输出电压 V_{OUT} 。

[0072] 响应于低压降电压调节器 210 操作于压降调节操作模式, 即, 当静态电流调节回路在轻负载或者无负载情况下操作时, 静态电流调节放大器 212 感测传输晶体管 22 的漏极到源极电压 V_{DS22} , 并且使用晶体管 72 调节电流 I_R 。当在轻负载或者无负载情况过程中漏极到源极电压 V_{DS22} 的值接近偏移电压 V_{OS} 的值时, 静态电流调节放大器 212 调节电流 I_R , 从而传输晶体管 22 的漏极到源极电压 V_{DS22} 变为等于偏移电压 V_{OS} , 当轻负载或者无负载耦连到节点 98 时, 减小低压降电压调节器 10 的静态电流。一般地, 轻负载是对于小的电流 (即, 大约 10 毫安的电流), 输出电流具有最大负载电流的达大约 10% 到 15% 的值的负载。

[0073] 应当理解, 可以使用电流镜 88、静态电流调节放大器 32 和 212 以及电流控制电路 72 的其它电路配置实现误差输出驱动器 15, 而不脱离本实用新型的范围。

[0074] 至此,应当理解,已经提供了一种压降电压调节器和用于调节输出电压的方法。根据本实用新型的实施例,静态电流调节放大器(32 或者 212) 感测传输晶体管 22 的漏极到源极电压 V_{DS} 。响应于传输晶体管 22 的漏极到源极电压 V_{DS} 高于偏移电压 V_{OS} ,由输出电压调节回路 控制低压降电压调节器(10 或者 210),其中晶体管 72 的输入处的电压被设置为输入电压 V_{IN} 。因此,静态电流调节放大器(32 或者 212) 不影响输出电压调节回路,或者输出缓冲器(15 或者 15A) 的电流消耗。

[0075] 响应于轻负载,压降电压区域内的操作,和控制低压降电压调节器(10 或者 210) 的输出电压调节回路,该输出电压调节回路失衡,并且传输晶体管 22 的漏极到源极电压 V_{DS} 趋向低值。在这种情况下,静态电流调节放大器(32 或者 212) 通过晶体管 72 将传输晶体管 22 的漏极到源极电压 V_{DS} 调节为偏移电压 V_{OS} 的值。因此, LDO 的压降不小于偏移电压 V_{OS} ,并且由电流 I_{22} 和由晶体管 22 和 80 确定的电流镜比 N 的比给出电流 I_R 。

[0076] 应当注意,输出电压调节回路包括包含电压 V_{FB} ,误差放大器 12 的输入 16,输入 56 处的响应于比较反馈电压 V_{FB} 和基准电压 V_{REF} 而产生的电压,电流控制电路 73,电流镜 88,输出 98 和输出 96 的路径,其中反馈电压 V_{FB} 出现在输出 96 处,输出 96 完成该回路。静态电流调节回路包括包含晶体管 22 的漏极端子 26,输出 98,静态电流调节放大器 32,产生电流 I_R 的电流控制电路 73,电流镜 88 和晶体管 22 的漏极到源极的路径,其中晶体管 22 的漏极连接到输出 98,输出 98 完成该回路。

[0077] 另外,根据本实用新型的实施例的 LDO 电压调节器占据减小的面积。

[0078] 虽然此处公开了特定的实施例,本实用新型不旨在被局限于公开的实施例。本领域技术人员将认识到,可以做出修改和变化而不脱离本实用新型的精神。例如,场效应晶体管 40,42,62,64,70,72,80,216,218,220,226,224 和 22 可被以双极晶体管替换,或者可以使用双极和场效应晶体管的组合实现 LDO 电压调节器。本实用新型旨在包括落在所附权利要求的范围内的这些修改和变化。

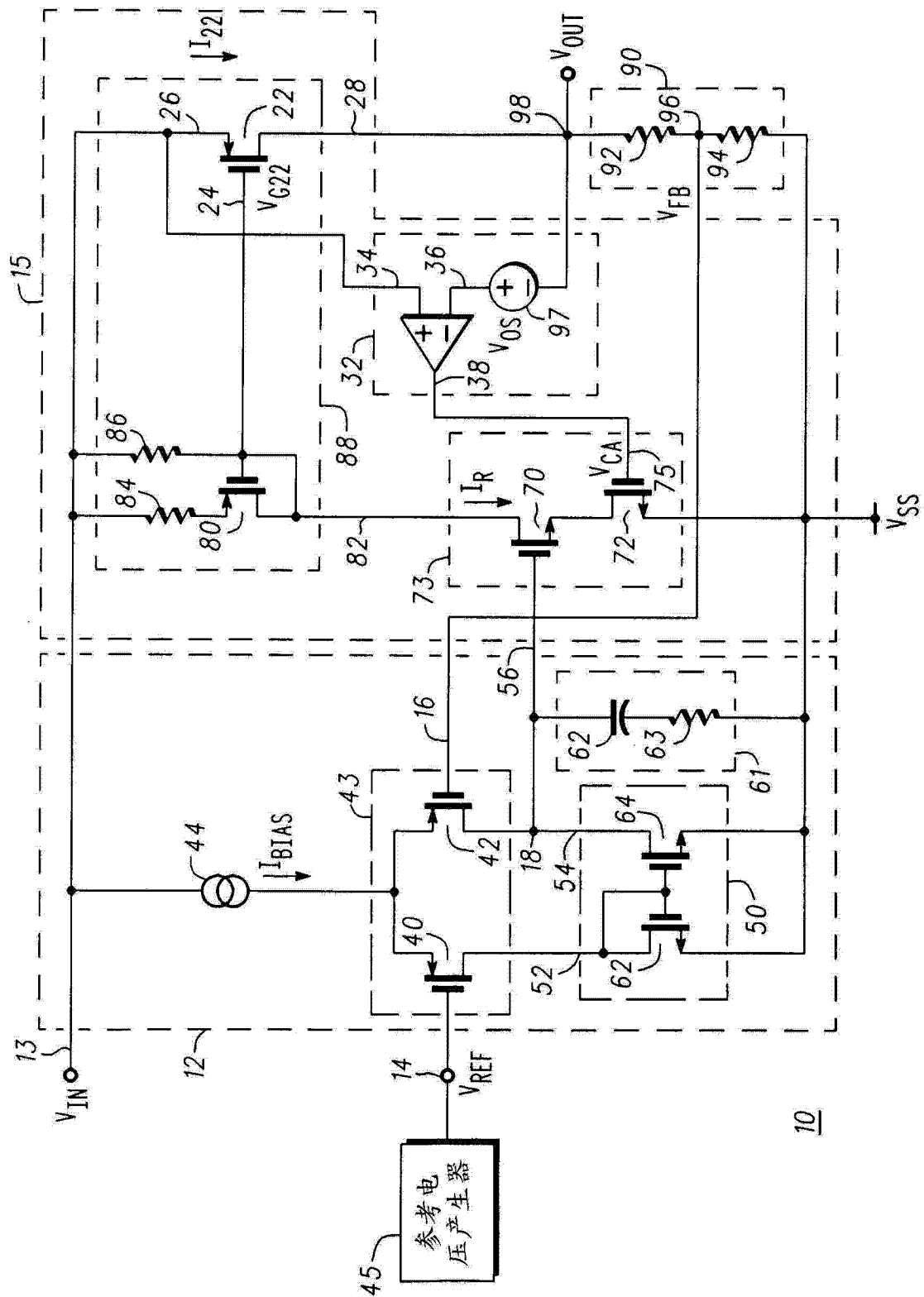


图 1

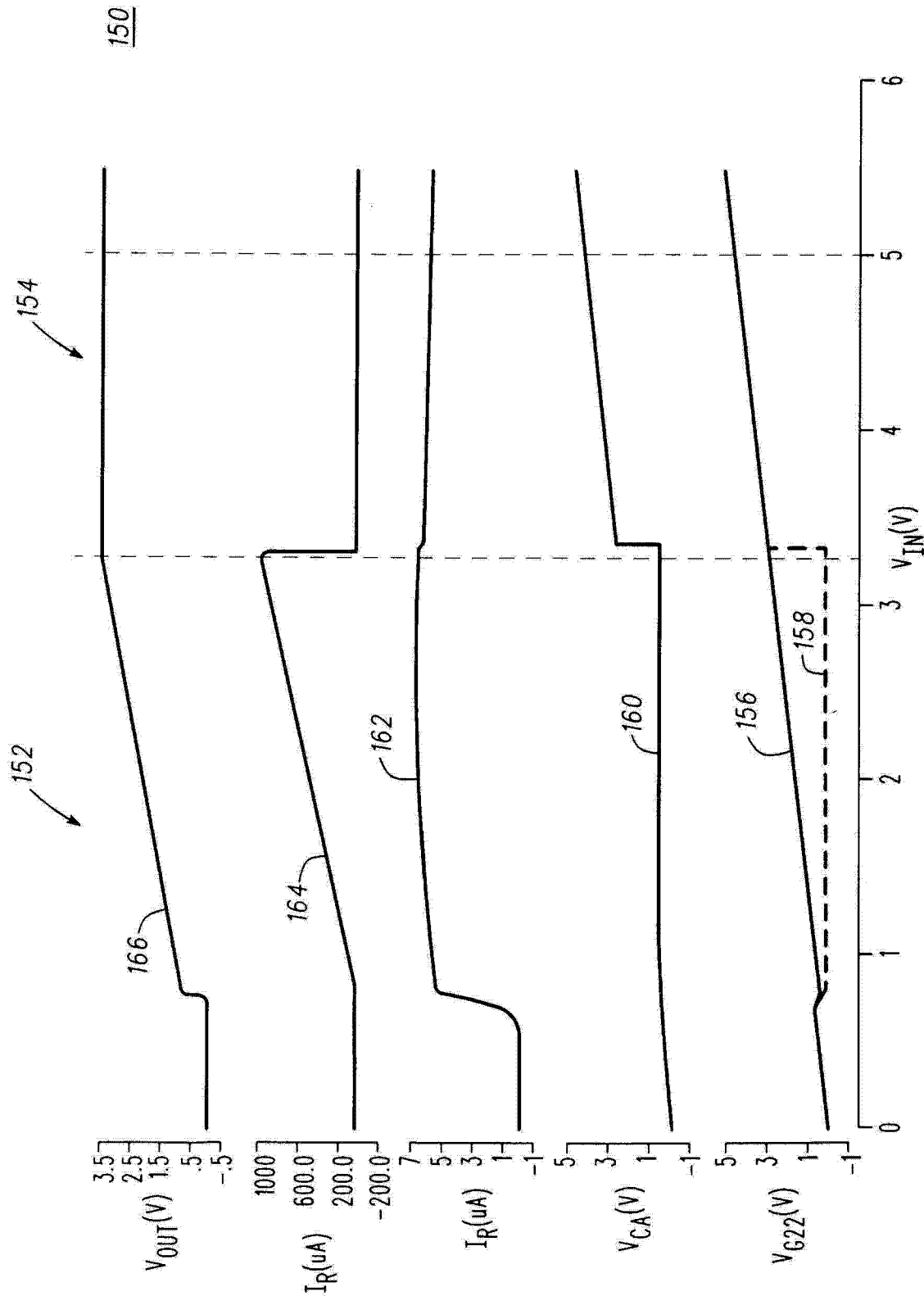


图 2

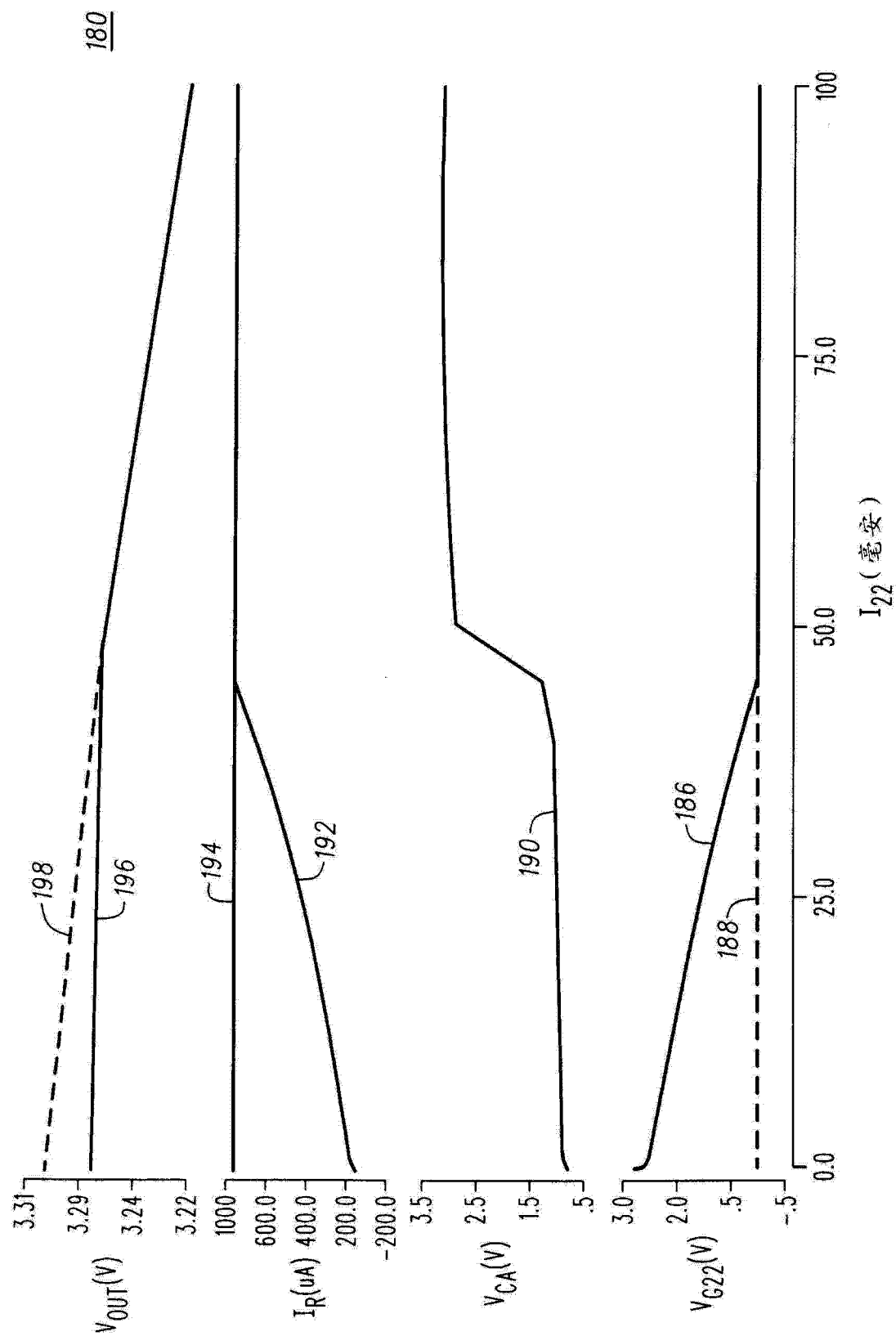


图 3

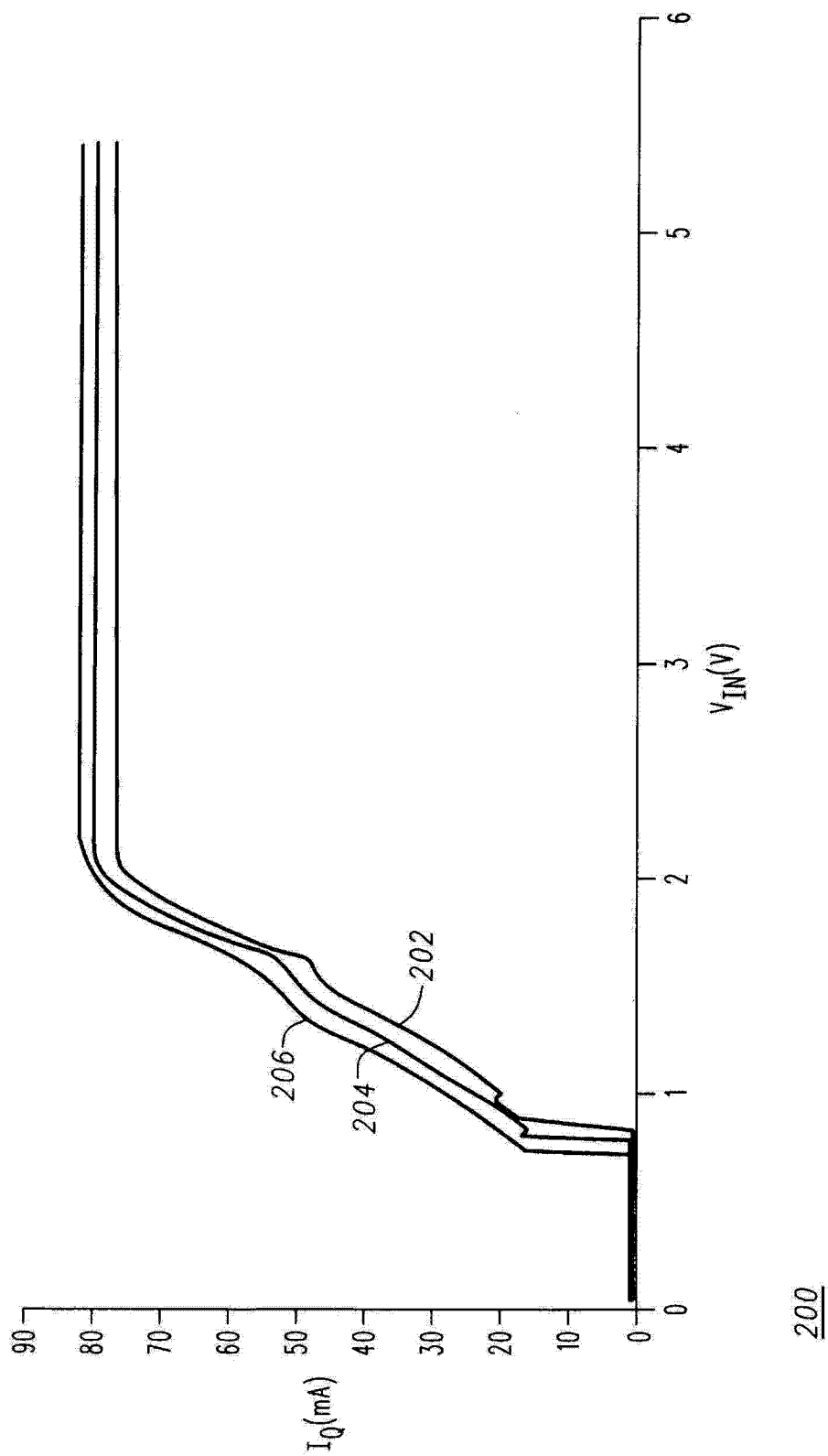


图 4

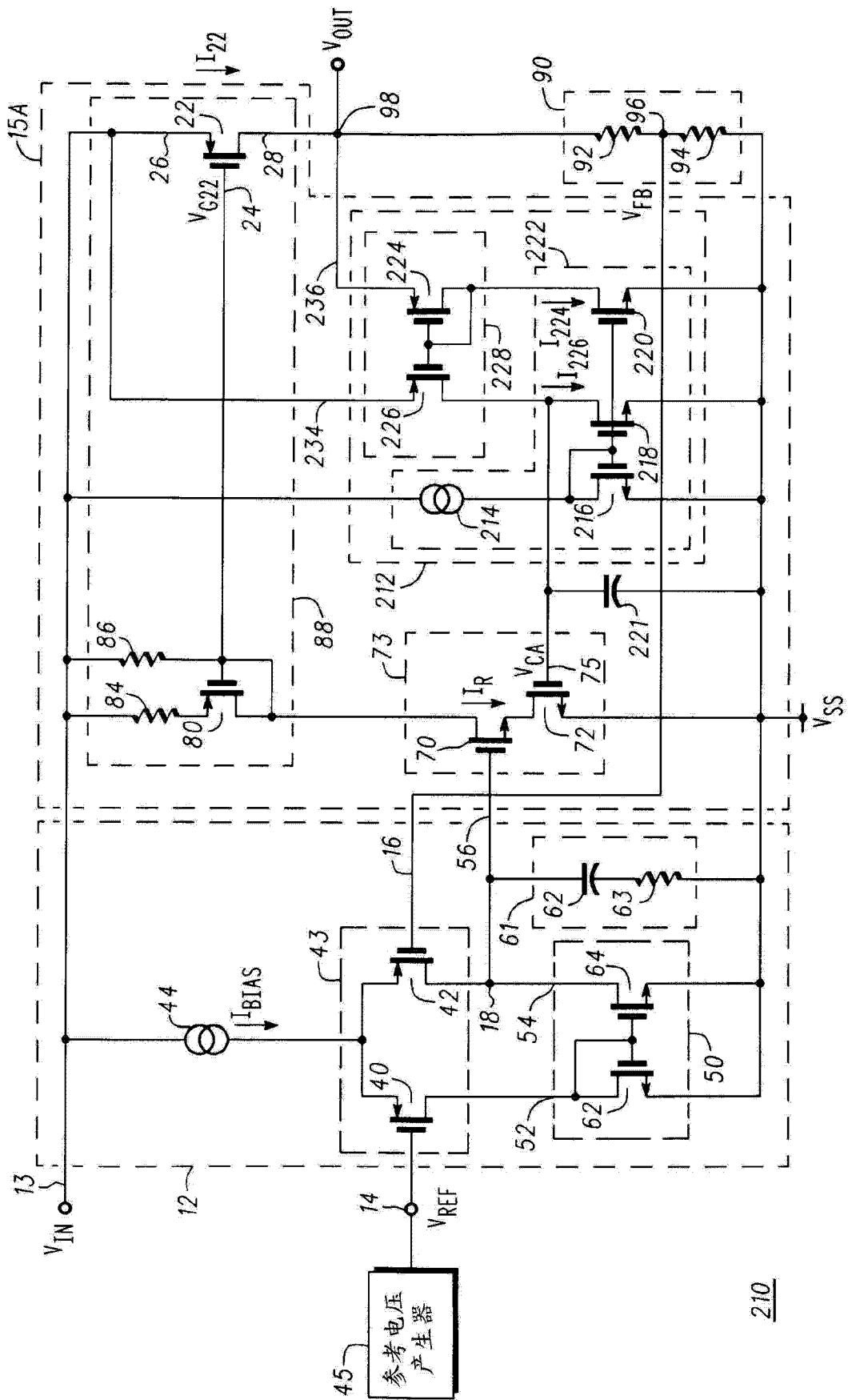


图 5