

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4380457号
(P4380457)

(45) 発行日 平成21年12月9日(2009.12.9)

(24) 登録日 平成21年10月2日(2009.10.2)

(51) Int.Cl.

F I

H O 1 L 23/28 (2006.01)

H O 1 L 23/28

F

H O 1 L 21/56 (2006.01)

H O 1 L 23/28

A

H O 1 L 41/09 (2006.01)

H O 1 L 21/56

H

H O 1 L 41/22 (2006.01)

H O 1 L 21/56

T

H O 1 L 41/18 (2006.01)

H O 1 L 41/08

U

請求項の数 8 (全 12 頁) 最終頁に続く

(21) 出願番号 特願2004-227855 (P2004-227855)
 (22) 出願日 平成16年8月4日(2004.8.4)
 (65) 公開番号 特開2006-49547 (P2006-49547A)
 (43) 公開日 平成18年2月16日(2006.2.16)
 審査請求日 平成19年8月3日(2007.8.3)

(73) 特許権者 000002369
 セイコーエプソン株式会社
 東京都新宿区西新宿2丁目4番1号
 (74) 代理人 100096806
 弁理士 岡▲崎▼ 信太郎
 (74) 代理人 100098796
 弁理士 新井 全
 (72) 発明者 下平 和彦
 長野県諏訪市大和3丁目3番5号 セイコ
 ーエプソン株式会社内

審査官 宮崎 園子

(56) 参考文献 特開2004-119863 (JP, A
)

最終頁に続く

(54) 【発明の名称】 圧電発振器および圧電発振器の製造方法

(57) 【特許請求の範囲】

【請求項1】

半導体素子と、前記半導体素子と電氣的に接続された中継リード部を有するリードフレームと、

前記半導体素子および前記リードフレームを覆う封止樹脂でなる樹脂部と、

前記樹脂部の少なくとも表面に形成された電極パターンと

を備えており、

前記中継リード部と、前記電極パターンとの間には、前記樹脂部を貫通して延びるスルーホールが形成され、

前記スルーホールには、導電材料が充填されることにより、前記中継リード部を介して
 前記半導体素子と前記樹脂部表面の前記電極パターンとが電氣的に接続されていて、

前記樹脂部表面に対して、圧電振動片を所定の収容容器に収容した圧電振動子を実装さ
 れている

ことを特徴とする圧電発振器。

【請求項2】

前記中継リード部が前記樹脂部裏面に露出されることにより実装端子部とされているこ
 とを特徴とする請求項1に記載の圧電発振器。

【請求項3】

前記中継リード部の前記スルーホールに対応した箇所に設けたパンプにより、前記中継
 リード部と前記電極パターンとが電氣的に接続されていることを特徴とする請求項1に記

10

20

載の圧電発振器。

【請求項 4】

前記半導体素子が中継リード部に対してフリップチップボンディングにより接続されていることを特徴とする請求項 1 ないし 3 のいずれかに記載の圧電発振器。

【請求項 5】

前記圧電振動片の前記収容容器が、前記半導体素子を覆う前記樹脂部と同じ樹脂で一体に形成されており、かつ圧電振動片が前記樹脂部表面の前記電極パターンに対して直接接合されていることを特徴とする請求項 1 ないし 4 のいずれかに記載の圧電発振器。

【請求項 6】

リードフレームを用いて半導体素子を固定し、樹脂封止したパッケージに対して圧電振動子を実装することにより圧電発振器を製造する方法であって、

中継リード部を有するリードフレームを用意し、

前記リードフレームに対して半導体素子を固定するとともに、この半導体素子と前記中継リード部とを電氣的に接続する接続工程と、

次いで、キャビティ内方に突出する突出部を備えた型内に前記半導体素子が固定された前記リードフレームを収容して、前記突出部を前記中継リード部に当接させた状態で型を合わせて、前記キャビティ内に封止樹脂を射出する成形工程と、

離型後に前記成形により得た樹脂パッケージ表面および裏面と、前記突出部の抜去後に前記樹脂パッケージに形成されたスルーホール内とに導電金属をメッキするメッキ工程と、

前記メッキによる導電被膜をパターンニングして必要な電極パターンを得る電極形成工程と、

個々の製品単位とした前記樹脂パッケージの表面の前記電極パターンに対して、圧電振動片を所定の収容容器に収容した圧電振動子を実装する実装工程と

を含んでいることを特徴とする圧電発振器の製造方法。

【請求項 7】

前記接続工程において、前記半導体素子が前記中継リード部に対して、フリップチップボンディングにより接続されることを特徴とする請求項 6 に記載の圧電発振器の製造方法。

【請求項 8】

前記成形工程において、前記中継リード部に予めバンプを形成し、前記突出部を前記バンプに当接させることを特徴とする請求項 6 または 7 に記載の圧電発振器の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、圧電発振器および圧電発振器の製造方法の改良に関する。

【背景技術】

【0002】

従来の圧電発振器としては、セラミックス製の箱状のパッケージ内に、比較的大きなキャビティを形成し、半導体素子をパッケージの内側底面に実装するとともに、同じパッケージに設けた段部に圧電振動片を収容した構成のもの等がある（例えば、特許文献 1、図 5 参照）。

【0003】

【特許文献 1】特開 2002 - 198739

【発明の開示】

【発明が解決しようとする課題】

【0004】

ところで、従来のように、圧電振動片と半導体素子を一体に収容する比較的大きなキャビティを有するパッケージは製造コストの上昇を招くとともに、全体が大型化しやすいという問題があった。

10

20

30

40

50

このため、本出願人は、先に、特願 2 0 0 3 - 3 3 4 6 1 6 として、図 1 1 に示すような圧電発振器を提案している。

図 1 1 において、圧電発振器 2 0 0 は、第 1 のパッケージ 2 1 0 と第 2 のパッケージ 2 2 0 とを備え、第 1 のパッケージ 2 1 0 は圧電振動片 2 1 2 を収容し、この圧電振動片 2 1 2 と電氣的に接続された外部端子部 2 1 4 を有している。また、第 2 のパッケージ 2 2 0 は、IC 2 2 2 を収容し、この IC 2 2 2 とボンディングワイヤ 2 2 4 により、それぞれ電氣的に接続された接続端子部 2 2 6 と実装端子部 2 2 8 とを有している。

【 0 0 0 5 】

ここで、第 2 のパッケージ 2 2 0 は、概ね次のように形成することで、接続端子部 2 2 6 と実装端子部 2 2 8 とが平面的に見て重なるように配置している。

すなわち、第 1 のリードフレーム 2 3 4 と第 2 のリードフレーム 2 3 5 の 2 枚のリードフレームを用意し、第 1 のリードフレーム 2 3 4 の端部を外部端子部 2 1 4 と対向するように配置して接続端子部 2 2 6 を形成し、また、第 2 のリードフレーム 2 3 5 の端部を接続端子部 2 2 6 と平面的に見て重なるように配置して実装端子部 2 2 8 を形成する。

そして、接続端子部 2 2 6 の上に半田 2 3 2 を配置し、この半田 2 3 2 上に外部端子部 2 1 4 を載せるようにして、第 2 のパッケージ 2 2 0 の上に第 1 のパッケージ 2 1 0 を重ねる。次いで、リフロー炉等で半田 2 3 2 を溶融させて、接続端子部 2 2 6 と外部端子部 2 1 4 とを接続し、その後、実装端子部 2 2 8 の実装面を残すようにして、全体を樹脂等の絶縁部材 2 3 0 で封止しつつ、この絶縁部材 2 3 0 で第 1 のパッケージ 2 1 0 と第 2 のパッケージ 2 2 0 とを接合固定している。

【 0 0 0 6 】

このように、圧電発振器 2 0 0 は、上側の接続端子部 2 2 6 , 2 2 6 や実装端子部 2 2 8 , 2 2 8 を形成するために、2 枚のリードフレームを複雑に曲折している。

このために、特に第 2 のパッケージ 2 2 0 の上面に露出する接続端子部 2 2 6 , 2 2 6 などは、任意の位置や形状とすることができず、上に重ねる第 1 のパッケージ 2 1 0 の構造に対応したものをつくることしかできない。しかも、第 1 のパッケージ 2 1 0 以外の他の電子部品を追加的に実装する必要がある場合においても、これに対応して、複雑なあるいは微細な端子もしくは電極形状とすることができないという欠点がある。

【 0 0 0 7 】

本発明は、上述の課題を解決するためのものであり、半導体素子を収容する樹脂パッケージに電極もしくは端子を設ける上で、位置や形状を自由に形成できるようにして、組み合わせるべき電子部品の自由度が向上するようにした、圧電発振器および圧電発振器の製造方法を提供することを目的とする。

【課題を解決するための手段】

【 0 0 0 9 】

上述の目的は、第 1 の発明にあつては、半導体素子と、前記半導体素子と電氣的に接続された中継リード部を有するリードフレームと、前記半導体素子および前記リードフレームを覆う封止樹脂でなる樹脂部と、前記樹脂部の少なくとも表面に形成された電極パターンとを備えており、前記中継リード部と、前記電極パターンとの間には、前記樹脂部を貫通して延びるスルーホールが形成され、前記スルーホールには、導電材料が充填されることにより、前記中継リード部を介して前記半導体素子と前記樹脂部表面の前記電極パターンとが電氣的に接続されていて、前記樹脂部表面に対して、圧電振動片を所定の収容容器に収容した圧電振動子が実装されている圧電発振器により、達成される。

第 1 の発明の構成によれば、前記樹脂部について、その表面側の電極もしくは端子は、リードフレームを用いて形成するのではなく、樹脂部表面に形成した電極パターンにより形成される。すなわち、前記半導体素子と接続された中継用リードから樹脂部を貫通して延びるスルーホールにより、樹脂部表面が接続されるので、この樹脂部表面に任意に形成した電極パターンが樹脂部内部の半導体素子と接続される。このため、当該樹脂部の表面では、電極または端子に関して、任意の位置に任意の形状のものを設けることができるから、圧電発振器を構成するために圧電振動子と組み合わせるための半導体素子およびその

10

20

30

40

50

他の電子部品の選択の自由度が向上する。

【 0 0 1 0 】

第2の発明は、第1の発明の構成において、前記中継リード部が前記樹脂部裏面に露出されることにより実装端子部とされていることを特徴とする。

第2の発明の構成によれば、半導体素子と実装端子部とを接続するための中継リード部がそのまま実装端子部として利用されるので、樹脂部裏面に電極パターンを設けて実装端子部とし、これの中継リード部に対して接続するという手間がなく、また樹脂部の厚み方向の寸法を小型化できる。

【 0 0 1 1 】

第3の発明は、第1の発明の構成において、前記中継リード部の前記スルーホールに対応した箇所に設けたバンプにより、前記中継リード部と前記電極パターンとが電氣的に接続されていることを特徴とする。

第3の発明の構成によれば、前記中継リード部と前記スルーホールの前記導電材料との電氣的接続を確実にすることが良好にすることができる。

【 0 0 1 2 】

第4の発明は、第1ないし第3のいずれかの発明の構成において、前記半導体素子が中継リード部に対してフリップチップボンディングにより接続されていることを特徴とする。

第4の発明の構成によれば、前記半導体素子と中継リード部とを、ワイヤボンディングで接続する場合に比べて、樹脂表面からボンディングワイヤが突出することを防ぐため、樹脂部の厚みを大きくする必要がなく、厚み方向の大きさを小型化できる。また、中継リード部にボンディング領域を形成する必要がないので、中継リード部のサイズを小さくでき、その分全体の小型化をはかることができる。

【 0 0 1 3 】

第5の発明は、第1ないし第4の発明のいずれかの構成において、前記圧電振動片の前記収容容器が、前記半導体素子を覆う前記樹脂部と同じ樹脂で一体に形成されており、かつ圧電振動片が前記樹脂部表面の前記電極パターンに対して直接接合されていることを特徴とする。

第5の発明の構成によれば、圧電振動片の収容容器を樹脂部と別体に形成する場合と比べて、半導体素子を内蔵する樹脂部と圧電振動片の収容容器との間にセラミックスなどの底部を設ける必要がないため、厚み方向の大きさが小さくでき、小型低背化を図ることができる。しかも圧電振動片と、半導体素子との接続のための距離を短くでき、接続パターンの線路長を短縮することで、不要な容量が増えることを防止できる。

【 0 0 1 4 】

また、上述の目的は、第6の発明にあっては、リードフレームを用いて半導体素子を固定し、樹脂封止したパッケージに対して圧電振動子を実装することにより圧電発振器を製造する方法であって、中継リード部を有するリードフレームを用意し、前記リードフレームに対して半導体素子を固定するとともに、この半導体素子と前記中継リード部とを電氣的に接続する接続工程と、次いで、キャビティ内方に突出する突出部を備えた型内に前記半導体素子が固定された前記リードフレームを収容して、前記突出部を前記中継リード部に当接させた状態で型を合わせて、前記キャビティ内に封止樹脂を射出する成形工程と、離型後に前記成形により得た樹脂パッケージ表面および裏面と、前記突出部の抜去後に前記樹脂パッケージに形成されたスルーホール内とに導電金属をメッキするメッキ工程と、前記メッキによる導電被膜をパターンニングして必要な電極パターンを得る電極形成工程と、個々の製品単位とした前記樹脂パッケージの表面の前記電極パターンに対して、圧電振動片を所定の収容容器に収容した圧電振動子を実装する実装工程とを含んでいる圧電発振器の製造方法により、達成される。

第6の発明の構成によれば、樹脂部表面に実装する電子部品について、その接続端子がいかなる位置、形状であっても、これに適合させることができるから、組み合わせるべき半導体素子などの電子部品の選択の自由度を向上させた圧電発振器を好適に製造すること

10

20

30

40

50

ができる。

【 0 0 1 5 】

第 7 の発明は、第 6 の発明の構成において、前記接続工程において、前記半導体素子が前記中継リード部に対して、フリップチップボンディングにより接続されることを特徴とする。

第 7 の発明の構成によれば、第 5 の発明の構成で説明したのと同じ理由により、圧電発振器の厚み方向の大きさが小さくでき、小型低背化を図ることができる。しかも圧電振動片と、半導体素子との接続のための距離を短くでき、接続パターンの線路長を短縮することで、不要な容量が増えることを防止できる。

【 0 0 1 6 】

10

第 8 の発明は、第 6 または 7 の発明のいずれかの構成において、前記成形工程において、前記中継リード部に予めバンパを形成し、前記突出部を前記バンパに当接させることを特徴とする。

第 8 の発明の構成によれば、前記成形工程において、前記中継リード部と前記スルーホールとの導電部分との電氣的接続を、簡単かつ確実に行うことができる。

【発明を実施するための最良の形態】

【 0 0 1 7 】

図 1 及び図 2 は、本発明の圧電発振器の第 1 の実施の形態を示しており、図 1 はその概略断面図、図 2 は図 1 の圧電発振器の概略底面図である。

図において、圧電発振器 3 0 は、内部に圧電振動片 3 2 を收容した收容容器である第 1 のパッケージ 3 5 と、この第 1 のパッケージ 3 5 に重ねて固定され、発振回路素子（以下、「IC」という。）を收容した第 2 のパッケージ 6 0 とを備えている。

20

【 0 0 1 8 】

第 1 のパッケージ 3 5 は、図 1 に示すように、例えば絶縁材料からなる複数の基板 3 5 a , 3 5 b を積層して、その内側に所定の内部空間 S 2 を有するように上端が開口された箱状に形成されている。この内部空間 S 2 が、例えば、水晶等の圧電材料をエッチングして形成した AT カット振動片や、コンベックスタイプの振動片、あるいは音叉型振動片等の圧電振動片 3 2 を收容する空間である。

また、第 1 のパッケージ 3 5 は、内部空間 S 2 に露出するように、例えばタングステンメタライズ上にニッケルメッキ及び金メッキでなる電極部 3 1 を有している。電極部 3 1 は、紙面奥行き方向に一对形成されており、後述する第 2 のパッケージ 6 0 と電氣的に接続されて、圧電振動片 3 2 に駆動電圧を供給するものである。この電極部 3 1 の上には、例えば接合力を発揮する接着剤成分としての合成樹脂剤に、銀製の細粒等を含有させた導電性接着剤 3 3 が塗布され、その上に圧電振動片 3 2 が載置されて、導電性接着剤 3 3 が硬化されることで接合されている。

30

【 0 0 1 9 】

また、電極部 3 1 は、導電スルーホールなど（図示せず）を形成して、第 1 のパッケージ 3 5 の底面に引き回されて形成された外部端子部 3 7 と電氣的に接続されている。

第 1 のパッケージ 3 5 の上端開口は、図 1 に示すように、例えば口ウ材 3 8 を用いて、蓋体 3 9 が接合されることにより、封止されている。

40

【 0 0 2 0 】

第 2 のパッケージ 6 0 は、図 1 に示すように、半導体素子（以下、「IC」という）IC チップ 6 1 を收容した樹脂製のパッケージである。第 2 のパッケージ 6 0 は、図 3 に示すように、リードフレーム 4 0 を利用して樹脂成形されることにより形成されている。すなわち、図 3 は第 2 のパッケージ 6 0 を複数個同時に形成する様子を示す概略平面図であり、複数個のパッケージに関して連続する受容体のリードフレーム 4 0 を利用して複数個が同時に成形され、後で製品単位にカットされる。

IC チップ 6 1 は、一つまたは複数の集積回路またはコンデンサ等の電子部品が使用され、少なくとも圧電振動片 3 2 を励振させるための所定の回路構造を含んでおり、好ましくは、温度検出手段としてのサーモセンサ（図示せず）を備え、図 3 に示すように、中央

50

付近に配置されたリードフレーム 40 の一部となる素子搭載部 45 にダイボンディング等で固定されている。

【0021】

また、ICチップ 61 は、図 1 に示すように、Au 線等の導通線 62 によるボンディングワイヤによりワイヤボンディングで、中継リード部 46, 46 に接続されている。このワイヤボンディング後に、図 2 で示すように、ボンディングワイヤ 62 を内部に収容する最低の厚みで、封止樹脂により樹脂成形されている。これにより、樹脂部 50 が形成されることにより、第 2 のパッケージ 60 が形成される。

この成形時には、後述するように、ひとつの中継リード部 46 から樹脂部 50 を貫通して表面側（図 1 では上面側）に抜けるスルーホール 51 が形成され、他の中継リード部 46 から樹脂部 50 を貫通して、第 2 のパッケージ 60 の底面側（図 1 では下面側）に抜けるスルーホール 52 が形成されている。

そして、各スルーホール 51, 52 に対応した樹脂部 50 の表面側と底面側には電極パターンが形成されることにより、表面電極部 53 と、底面電極部 54 とが形成されている。底面電極部 54 は、後述するように実装端子部となる電極部である。各スルーホール 51, 52 には、金属ペーストなどの導電材料を充填したり、孔内周にメッキを施すことにより、中継リード部 46, 46 と表面電極部 53 および底面電極部 54 とを電氣的に接続している。また、底面電極部 54 は、図 3 に示すキャストレーションなどの表面に導電材料を引き回すことにより、表面側と導通させることができる。

【0022】

ここで、第 2 のパッケージ 60 は、ICチップ 61 を樹脂部 50 で封止して表裏面に電極パターンを形成した樹脂封止型半導体装置として使用することができる。

この実施形態では、第 2 のパッケージ 60 の表面電極部 53 に、第 1 のパッケージ 35 の外部端子部 37 を導電性接着剤などにより接合することによって、機械的および電氣的に接続している。これにより、圧電振動片 32 は、ICチップ 61 と接続されるので、圧電発振器 30 を形成することができる。図 2 に示すように、圧電発振器 30 の底面には各底面電極部 54 が露出することで、実装端子部を形成している。

【0023】

第 1 の実施形態の圧電発振器 30 によれば、ICチップ 61 を覆う樹脂部 50 について、その表面電極部 53 は、リードフレーム 40 の一部を曲折したりして形成するのではなく、樹脂部 50 表面に形成した電極パターンにより形成される。すなわち、ICチップ 61 と接続された中継用リード部 46 から樹脂部 50 を貫通して延びるスルーホール 51 により、樹脂部表面が接続されるので、この樹脂部表面に任意に形成した電極パターンが樹脂部内部の ICチップ 61 と接続される。このため、樹脂部 50 の表面では、電極または端子に関して、任意の位置に任意の形状のものを後述するパターンニング工程を利用して設けることができる。

したがって、樹脂部 50 表面に実装する圧電振動子のパッケージである第 1 のパッケージ 35 のような電子部品について、その接続端子がいかなる位置、形状であっても、これに適合させることができる。このため、ICチップ 61 と組み合わせる圧電振動子としては汎用のものを自由に組み合わせることができるので、製造コストを低減できるし、その他の電子部品をさらに取り付けることができ、組み合わせるべき電子部品の選択の自由度が向上する。

【0024】

次に、圧電発振器 30 の製造方法の実施形態について説明する。

図 4 および図 5 は、圧電発振器 30 の製造工程を順次に示す概略図である。

図 4 (a) に示すように、まず、リードフレーム 40 を用意する。リードフレーム 40 は、パッケージ素子を製造する場合に普通に使用されるものが利用でき、例えば、42 アロイ等の Fe 合金、あるいは Cu - Sn, Cu - Fe, Cu - Zn, Cu - Ni 等の Cu 合金、あるいはこれらに第三の元素を添加した三元合金等により形成されたものが使用される。

ここでは、ＩＣチップ６１を固定するための固定用リード部としての素子搭載部４５と、固定用リード部と分離された中継リード部４６，４６を有するリードフレームを用意する。

そして、図示されているように、素子搭載部４５にＩＣチップ６１を固定する。

【００２５】

次に図４（ｂ）に示すように、ＩＣチップ６１と中継リード部４６，４６をボンディングワイヤ６２，６２を用いてワイヤボンディングにより、電氣的に接続する（接続工程）。

ここで、好ましくは中継リード部４６，４６に、パンプ６５，６５を形成しておく。パンプ６５は、例えば、金パンプを用いることができ、後述する型の突出部が突き当てられる位置に対応して予め設けられる。

【００２６】

次に図４（ｃ）に示すように、樹脂成形用の型６６，６７内にリードフレームごとＩＣチップ６１をインサートして成形を行う（成形工程）。

この場合、型６６，６７は、それぞれキャビティ内方に突出する棒状の突出部６６ａ，６７ａを有している。

また、各中継リード部４６，４６には、図４（ｄ）の左の図に示すように、型６６，６７を合わせた時に各突出部６６ａ，６７ａが突き当てられる箇所にパンプ６５，６５を形成しておく。

【００２７】

次いで、図４（ｄ）の左の図に示すように型６６，６７を合わせて、成形樹脂として、例えばエポキシ樹脂などのモールド用樹脂を注入する。

この時、上述したように、各突出部６６ａ，６７ａは、中継リード部の各パンプ６５，６５に当接しており、突出部がある箇所には樹脂は回らない状態で、樹脂部５０が形成される。この工程では、図４（ｄ）の右の図に示すように、複数の第２のパッケージ６０が縦横に連続した状態で複数個同時に成形される。そして、各第２のパッケージ６０の隣接している交叉部分には、キャストレーション７２が形成される。

【００２８】

次いで、図５（ｅ）の左図および平面図である右図に示すように、離型した第２のパッケージ６０には、上述した突出部６６ａ，６７ａのために樹脂が入り込まなかった箇所にスルーホール５２，５１が形成されている。この状態において、樹脂部５０の表面と底面に導電金属の金属膜７１をメッキにより被覆する（メッキ工程）。この時、各スルーホール５２，５１やキャストレーション７２にも導電材料としての導電金属が充填される。

続いて、図５（ｆ）の左図および平面図である右図に示されているように、フォトリソグラフィの手法により、任意の電極パターンを形成し、外部端子部３７や実装端子部（底面電極部）５４を形成する（電極形成工程）。

次に、図５（ｇ）に示されているように、切断線Ｃ，Ｃの位置で、個々の製品の大きさに切断することにより、図１で説明した第２のパッケージ６０としての樹脂封止型半導体装置が完成する。

【００２９】

ここで、上記メッキ工程は、無電解メッキ法によっても行うことができる。すなわち、例えば、図４（ｄ）から離型後に、樹脂部５０の表面および底面の電極パターンを形成する領域以外について、マスクを施した状態で、樹脂部５０を酸化剤を含有した溶液に浸漬して、電極パターンを形成しようとする領域の表面を粗面化する。その後、還元作用のあるメッキ液に浸漬して、所謂無電解メッキ法により、例えば、先ずＣｕを被覆して下地とし、その上に、Ｎｉ、Ａｕを順次メッキで付けることにより、所望の電極パターンを得ることができる。

最後に、第２のパッケージ６０に、図１で説明したように、第１のパッケージ３５を実装することにより、圧電発振器３０を形成することができる。

【００３０】

本実施形態の製造方法によれば、樹脂部 50 の表面や裏面に自由に電極パターンを形成することができるので、樹脂部 50 の表面に実装する圧電振動子の接続端子がいかなる位置、形状であっても、これに適合させることができるから、組み合わせるべき圧電振動子などの電子部品の選択の自由度を向上させた圧電発振器を好適に製造することができる。

【0031】

図 6 は、圧電発振器の第 2 の実施形態を示す概略断面図である。図 6 において、第 1 の実施形態と共通する符号を付した箇所は同一の構成であるから、重複する説明は省略し、以下、相違点を中心に説明する。

【0032】

この圧電発振器 80 では、第 2 のパッケージ 60 - 1 の形状が第 1 の実施形態と異なっている。第 2 のパッケージ 60 - 1 を構成する樹脂部 50 - 1 は、その上面に凹部 81 を備えている。この凹部 81 は、第 1 のパッケージ 35 の外形より僅かに大きく形成されており、圧電振動子を構成する第 1 のパッケージ 35 を実装する場合に、正しく位置決めすることが容易となるようにされている。

10

また、凹部 81 を形成するためにできた凸部 83 の箇所には、例えばその表面に電極を図示のように引き回し、コンデンサなどの電子部品 82 を実装するようにしてもよい。

第 2 の実施形態は以上のように構成されており、上述の点を除き、第 1 の実施形態と同じ作用効果を発揮することができる。

【0033】

図 7 は、圧電発振器の第 3 の実施形態を示す概略断面図であり、図 8 はその概略平面図である。図 7 および図 8 において、第 1 の実施形態と共通する符号を付した箇所は同一の構成であるから、重複する説明は省略し、以下、相違点を中心に説明する。

20

この圧電発振器 85 では、第 2 のパッケージ 60 - 2 は、圧電振動子の第 1 のパッケージを兼ねる構成である。つまり、その樹脂部 50 - 2 は、IC チップ 61 の収容部だけでなく、圧電振動片 32 の収容容器についても同じ樹脂で一体に形成されており、蓋体 39 - 1 も同じ樹脂で形成され、ロウ材 38 - 1 で接合封止されている。そして、好ましくは、内部空間 S2 を囲む内面はガラスなどによりコーティングされて、気密性を高められている。

【0034】

このため、樹脂部 50 - 2 の表面（上面）は、圧電振動片 32 の収容容器の底面を兼ねており、その表面電極 53 - 1 は、図 1 における第 1 のパッケージ内の電極部 31 を兼ねている。このため、圧電振動片 32 は、樹脂部 50 - 2 の表面電極 53 - 1 に直接実装されている。この点において、第 1 の実施形態の第 1 のパッケージ 35 と比べると、少なくとも底部を構成する基板 35 a の分だけ全体の厚み方向の寸法が小型化される。

30

また、同様の理由により、IC チップ 61 と圧電振動片 32 の距離が近くなることから、これらをつなぐ電極パターンの配線長さが短くなるので、その分不要な容量が減る利点がある。その他の作用効果は第 1 の実施形態と同じである。

【0035】

図 9 は、第 2 のパッケージの変形例 1 を示している。

図において、第 1 の実施形態の第 2 のパッケージ 60 と共通する符号を付した箇所は同一の構成であるから、重複する説明は省略し、以下、相違点を中心に説明する。

40

この変形例 1 では、中継リード部 46 と IC チップ 61 とが bumps 91 を用いて flip chip bonding により接続されている。

【0036】

これにより、IC チップ 61 と中継リード部 46 とを、ワイヤボンディングで接続する場合に比べて、樹脂部 50 - 3 表面からボンディングワイヤが突出することを防ぐため、樹脂部 50 - 3 の厚みを大きくする必要がないことから、厚み方向の大きさを小型化できる。また、中継リード部 46 にボンディング領域を形成する必要がないので、中継リード部 46 のサイズを小さくでき、その分全体の小型低背化をはかることができる。

【0037】

50

図 10 は、第 2 のパッケージの変形例 2 を示している。

図において、第 1 の実施形態の第 2 のパッケージ 60 と共通する符号を付した箇所は同一の構成であるから、重複する説明は省略し、以下、相違点を中心に説明する。

この第 2 のパッケージ 60 - 4 は、図 9 の変形例 1 をさらに発展させたもので、樹脂部 50 - 4 の底面（下面）に中継リード部 46 , 46 を露出させることで、これら中継リード部 46 , 46 が実装端子部 54 , 54 を兼ねるように構成したものである。

したがって、図 9 と比較して、中継リード部 46 から下方に向かうスルーホール 52 の無い分だけ厚み方向の寸法が一層小さくなり、小型化に有利である。

【0038】

本発明は上述の実施形態に限定されない。各実施形態や各変形例の各構成はこれらを適宜組み合わせたり、省略し、図示しない他の構成と組み合わせることができる。

10

【図面の簡単な説明】

【0039】

【図 1】本発明の第 1 の実施形態に係る圧電発振器の概略断面図。

【図 2】図 1 の圧電発振器の概略底面図。

【図 3】図 1 の圧電発振器の第 2 のパッケージを製造する様子を示す説明図。

【図 4】図 1 の圧電発振器の製造方法の実施形態に係る工程図。

【図 5】図 1 の圧電発振器の製造方法の実施形態に係る工程図。

【図 6】本発明の第 2 の実施形態に係る圧電発振器の概略断面図。

【図 7】本発明の第 3 の実施形態に係る圧電発振器の概略断面図。

20

【図 8】図 7 の圧電発振器の概略平面図。

【図 9】本発明の実施形態の圧電発振器の第 2 のパッケージの変形例 1 を示す概略断面図。

【図 10】本発明の実施形態の圧電発振器の第 2 のパッケージの変形例 2 を示す概略断面図。

【図 11】本発明に先行する新規な圧電発振器の概略断面図。

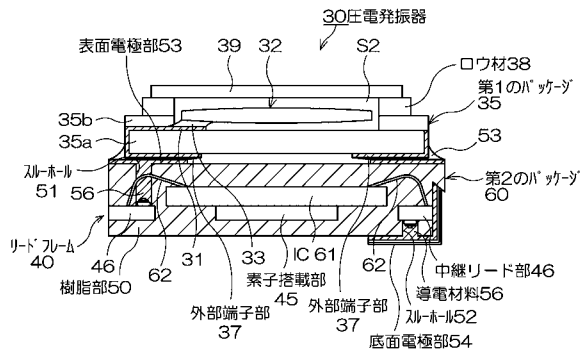
【符号の説明】

【0040】

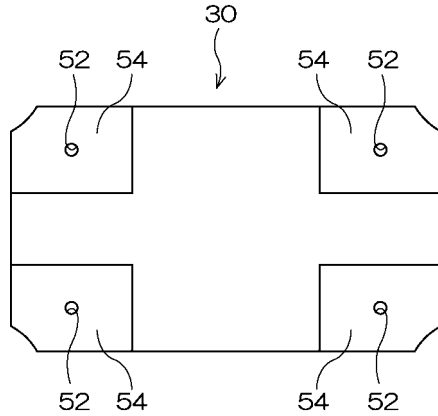
30 , 80 , 85 . . . 圧電発振器、32 . . . 圧電振動片、35 . . . 第 1 のパッケージ、37 . . . 外部端子部、40 . . . リードフレーム、51 , 52 . . . スルーホール、53 . . . 表面電極部、60 . . . 第 2 のパッケージ、61 . . . IC チップ。

30

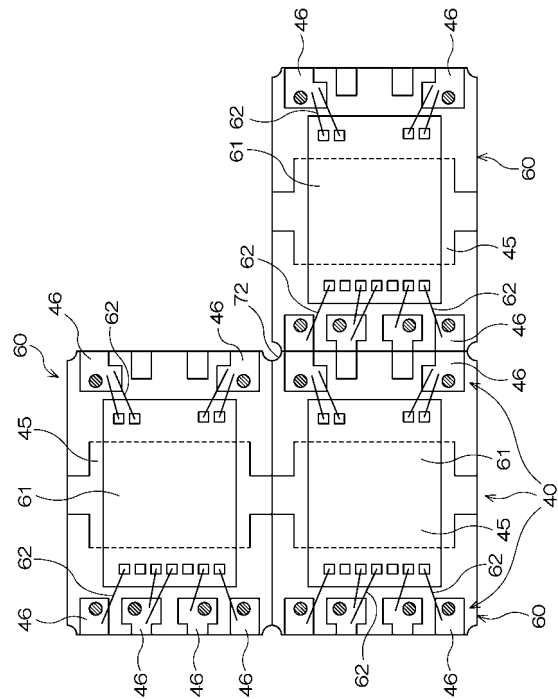
【図 1】



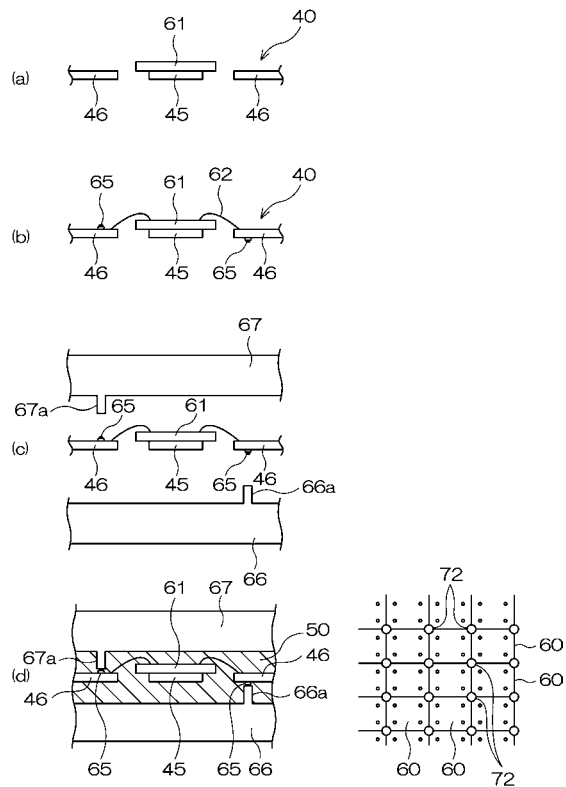
【図 2】



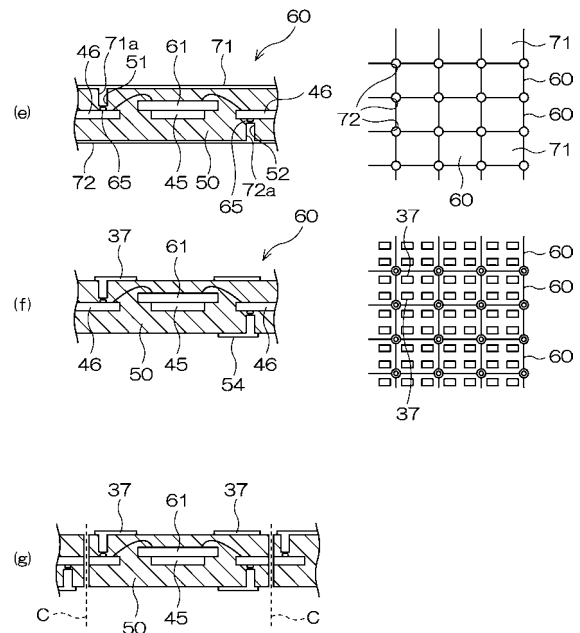
【図 3】



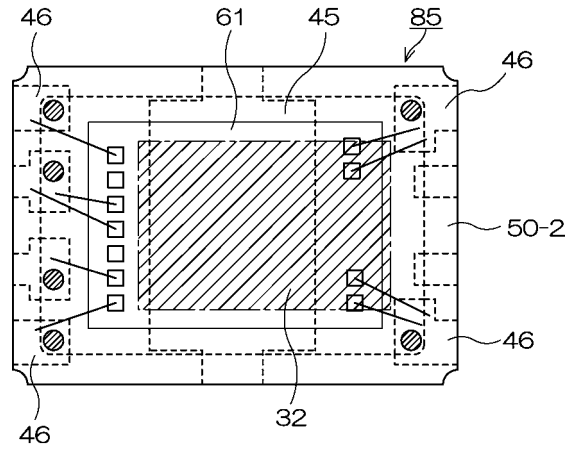
【図 4】



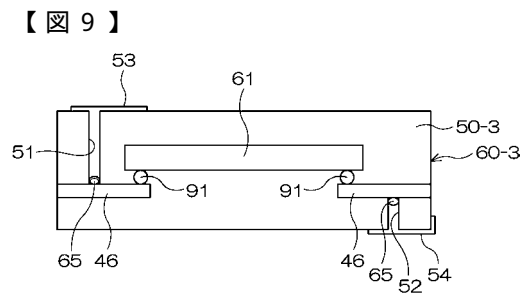
【図 5】



【 図 8 】



【 図 9 】



フロントページの続き

(51)Int.Cl.

H 0 3 B 5/32 (2006.01)

F I

H 0 1 L	41/08	C
H 0 1 L	41/22	Z
H 0 1 L	41/18	1 0 1 A
H 0 3 B	5/32	H

(58)調査した分野(Int.Cl. , D B 名)

H 0 1 L	2 3 / 2 8
H 0 1 L	2 1 / 5 6
H 0 1 L	4 1 / 0 9
H 0 1 L	4 1 / 1 8
H 0 1 L	4 1 / 2 2
H 0 3 B	5 / 3 2