

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2012 年 4 月 26 日(26.04.2012)

PCT

(10) 国際公開番号
WO 2012/053473 A1

- (51) 国際特許分類:
G02F 1/13 (2006.01) *G02F 1/1368* (2006.01)
- (21) 国際出願番号: PCT/JP2011/073811
- (22) 国際出願日: 2011 年 10 月 17 日(17.10.2011)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2010-237615 2010 年 10 月 22 日(22.10.2010) JP
- (71) 出願人 (米国を除く全ての指定国について):
シャープ株式会社(SHARP KABUSHIKI KAISHA)
[JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町
2 2 番 2 2 号 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 田中 義規
(TANAKA, Yoshinori).
- (74) 代理人: 特許業務法人深見特許事務所(Fukami
Patent Office, p.c.); 〒5300005 大阪府大阪市北区
中之島二丁目 2 番 7 号 中之島セントラルタ
ワー Osaka (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーロ
シア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨー
ロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

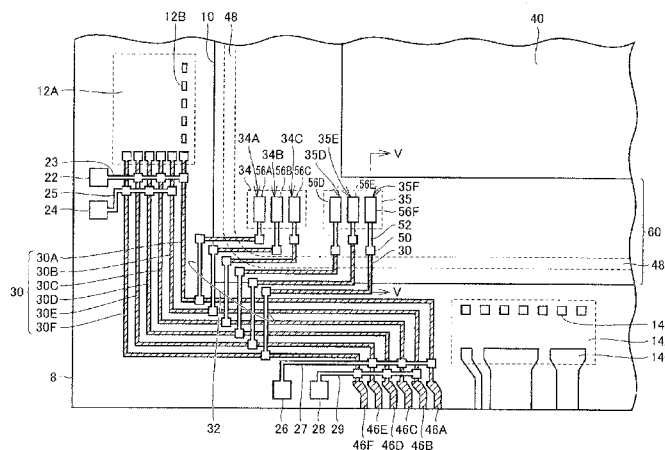
添付公開書類:

- 国際調査報告 (条約第 21 条(3))

(54) Title: LIQUID CRYSTAL DISPLAY DEVICE

(54) 発明の名称: 液晶表示装置

【図4】



(57) Abstract: Disclosed is a liquid crystal display device which is provided with: a first substrate (10); a second substrate (8), which overlaps the first substrate (10) with a liquid crystal layer therebetween; a plurality of wiring lines (30) formed on the second substrate (8); a plurality of pseudo pixels (34A-34C, 35D-35F), which are electrically connected to the wiring lines (30), respectively, and are provided on a frame section (black matrix) (60) that surrounds a display region; and a plurality of color filter sections (56) which are respectively disposed in a plurality of openings provided in the frame section (60) corresponding to the pseudo pixels (35F). The color filter sections (56) are disposed by having colors selected such that the colors are different corresponding to the kinds of a plurality of failures generated in the wiring lines (30). The liquid crystal display device wherein failure areas can be specified by means of a simple method is provided.

(57) 要約:

[続葉有]



WO 2012/053473 A1

液晶表示装置は、第 1 の基板（10）と、第 1 の基板（10）に対して液晶層を介して重なり合う第 2 の基板（8）と、第 2 の基板（8）上に形成される複数の配線（30）と、複数の配線（30）にそれぞれ電氣的に接続され、表示領域の周囲を囲む額縁部（ブラックマトリクス 60）に設けられた複数の擬似画素（34 A～34 C、35 D～35 F）と、複数の擬似画素（35 F）に対応して額縁部（60）に設けられた複数の開口にそれぞれ配置される複数の色フィルタ部（56）とを備える。複数の色フィルタ部（56）は、複数の配線（30）に生じる複数の不良の種類に対応して異なる発色となるように色が選択され配置される。簡便な方法で不良箇所の特定が可能な液晶表示装置を提供することができる。

明 細 書

発明の名称：液晶表示装置

技術分野

[0001] この発明は、液晶表示装置に関し、特に、製造不良箇所の発見が容易に構成された液晶表示装置に関する。

背景技術

[0002] 液晶表示装置の液晶パネルは、画素毎にスイッチング素子を有するアクティブマトリクス型液晶表示装置用基板（TFT基板）と、それに対向して配置される対向基板（カラーフィルタ基板）とを貼り合わせ、両基板間に液晶を封入して形成されている。アクティブマトリクス型液晶表示装置用基板上には、複数のゲートバスラインと、ゲートバスラインにほぼ直交する複数のソースバスラインとが形成され、両バスラインで画定された画素領域毎にスイッチング素子として薄膜トランジスタ（TFT；Thin Film Transistor）が形成されている。

[0003] これらのTFTや各バスライン等は、フォトリソグラフィ工程で形成され、「成膜→レジスト塗布→露光→現像→エッチング→レジスト剥離」という一連の半導体プロセスを繰返して形成される。

[0004] 特開2003-043521号公報（特許文献1）は、アクティブマトリクス型液晶表示装置用基板及びそれを備えた液晶表示装置を開示する。製造工程でソースバスラインに断線不良が発生したときは、リペア配線を用いて断線のリペア（修復）が行なわれる。この液晶表示装置では、リペア配線は、あらかじめ表示エリアを迂回するように形成されている。断線したソースバスラインとリペア配線とを置換するために、レーザを使用して配線の切断および接続が行なわれる。この修復作業が成功したか否かを容易に判断できるように、欠陥位置検出用画素領域が設けられている。

先行技術文献

特許文献

[0005] 特許文献1：特開2003-043521号公報

発明の概要

発明が解決しようとする課題

[0006] 特開2003-043521号公報に開示された技術では、断線の修復が成功したか否かを容易に判断するために欠陥位置検出用画素領域が設けられていた。しかしながら、表示エリア中の部分以外でも、配線欠陥が生じると液晶パネルは不良品となってしまふ。

[0007] このような不良品は、製造工程が最後まで進む前に、なるべく早期に発見して取り除いたり修復したりすることが望ましい。また、複雑な検査装置などが不要な簡便な方法で不良箇所が特定できることも望ましい。

[0008] この発明の目的は、簡便な方法で不良箇所の特定が可能な液晶表示装置を提供することである。

課題を解決するための手段

[0009] この発明は、要約すると、液晶表示装置であって、第1の基板と、第1の基板に対して液晶層を介して重なり合う第2の基板と、第2の基板上に形成される複数の配線と、複数の配線にそれぞれ電氣的に接続され、表示領域の周囲を囲む額縁部に設けられた複数の擬似画素と、複数の擬似画素に対応して額縁部に設けられた複数の開口にそれぞれ配置される複数の色フィルタ部とを備える。複数の色フィルタ部は、複数の配線に生じる複数の不良の種類に対応して異なる発色となるように色が選択され配置される。

[0010] 好ましくは、複数の色フィルタ部は、種類の色を含んで集合配置され1つの擬似画素部を形成する。

[0011] 好ましくは、液晶表示装置は、複数の配線に電気信号を直接与えるための複数の電圧印加パッドをさらに備える。複数の配線のうち第1の配線には、一端の近傍に第1の電圧印加パッドが接続され、他端の近傍には第2の電圧印加パッドが接続され、複数の配線のうちの第1の配線と並走する第2の配線には、一端の近傍に第3の電圧印加パッドが接続され、他端の近傍には第4の電圧印加パッドが接続される。

- [0012] 好ましくは、液晶表示装置は、複数の配線のうち第 1 の配線を含む奇数番目の配線群を電氣的に第 1 の電圧印加パッドに接続するための第 3 の配線と、複数の配線のうち第 2 の配線を含む偶数番目の配線群を電氣的に第 3 の電圧印加パッドに接続するための第 4 の配線とをさらに備える。
- [0013] 好ましくは、複数の配線は、第 2 の基板上にマウントされる液晶ドライバ素子と液晶表示装置の信号入出力端子とを接続する配線である。
- [0014] 好ましくは、液晶表示装置は、額縁部の外縁部に第 1 の基板と第 2 の基板とに挟まれた状態で配置され表示領域および複数の擬似画素にある液晶層をシールするシール部材をさらに備える。複数の擬似画素の各々は、色フィルタ部を覆うように配置された第 1 の透明電極と、第 1 の透明電極と色フィルタ部において液晶層を挟んで対向するように配置され複数の配線のひとつと電氣的に接続された第 2 の透明電極とを含む。

発明の効果

- [0015] 本発明によれば、通常の画素部の点灯検査と同時にパネル内配線部の不良を検出でき、工程短縮ならびに後工程への不良流出を防止することが可能となる。

図面の簡単な説明

- [0016] [図1]本実施の形態の液晶表示装置の全体構成を示す図である。
- [図2]液晶パネルの製造工程の例を示したフロー図である。
- [図3]図 2 のパネル点灯検査工程 S 5 について説明するための図である。
- [図4]液晶パネルのコーナー部分をより詳細に示した図である。
- [図5]図 4 の V-V における断面図である。
- [図6]検査電圧印加用のパッド 22, 24, 26, 28 への印加信号を説明するための模式図である。
- [図7]検査電圧印加用のパッドへの印加信号を説明するための波形図である。
- [図8]パネル点灯検査の詳細を示すフローチャートである。
- [図9]パネル点灯検査の説明をするための左下コーナー部の拡大図である。
- [図10]選択信号を用いる例を説明するための図である。

[図11]逆相の信号を与えた場合の擬似画素部の表示を示した図である。

[図12]不良が特定できない例を説明するための図である。

[図13]隣接配線に与える検査波形の極性を変えた場合の擬似画素部の表示を説明するための図である。

[図14]擬似画素部の形状の第1の変形例を示した図である。

[図15]擬似画素部の形状の第2の変形例を示した図である。

[図16]擬似画素部の形状の第3の変形例を示した図である。

発明を実施するための形態

[0017] 以下において、本発明の実施の形態について図面を参照して詳しく説明する。なお、図中同一符号は同一または相当部分を示す。

[0018] [全体構成の説明]

図1は、本実施の形態の液晶表示装置の全体構成を示す図である。

[0019] 図1に示した例はCOG (Chip On Glass) 実装パネルにおいてゲートチップに信号を供給する配線をソース側の駆動用プリント板から供給する例を示している。図1を参照して、液晶表示装置1は、駆動用プリント基板2と、FPC (Flexible Printed Circuit) 4、6と、TFT (Thin Film Transistor) 基板8とを含む。

[0020] 液晶表示装置1は、さらに、TFT基板8上に搭載されるCF (Color Filter) 基板10と、COGチップ12、14、16と、パネル内配線30と、検査電圧印加用のパッド22、24、26、28と、引出し配線32と、擬似画素部34、35とを含む。

[0021] CF基板10は、中央部に表示エリア40を含む。TFT基板の表示エリア40に対向する部分にはTFTのマトリクスが形成されている。

[0022] 本実施の形態の特徴的な構成は、パネル内配線30において、層間絶縁膜を介した異なるレイヤーで形成される引出し配線32と、これにつながる透明電極で形成される擬似画素部34、35を有することである。そして、液晶パネルの点灯検査時に検査電圧印加用のパッド22、24、26、28か

ら特定の信号を印加することでパネル内配線 30 の欠陥（断線、短絡）を検出する。

[0023] ここで、液晶パネルの点灯検査について理解を容易とするために、液晶パネルの製造工程を説明する。

[0024] 図 2 は、液晶パネルの製造工程の例を示したフロー図である。

図 2 を参照して、T F T 基板工程 S 1 と C F 基板工程 S 2 がそれぞれ完了すると、T F T 基板および C F 基板を貼り合わせる液晶前工程 S 3 が実行される。液晶前工程 S 3 が完了すると、液晶後工程 S 4 において、パネル間の分断、T F T 基板と C F 基板の間への液晶注入、液晶の封止が行なわれる。その後、パネル点灯検査工程 S 5 によって、ここまでの製造不良品の選別が行なわれる。

[0025] その後、パネル点灯検査工程 S 5 で選別された良品に対してのみ、レーザーカット工程 S 6、偏光板貼り合わせ工程 S 7、C O G チップおよび F P C 搭載工程 S 8、駆動用プリント配線板搭載工程 S 9、バックライト取り付け工程 S 10 が順次実行される。そして、最後にモジュール点灯検査工程 S 11 が行なわれる。

[0026] 通常、パネル製造過程では、T F T 基板と C F 基板とを貼り合わせ、液晶を注入した液晶セルの工程完了時点で信号を印加して点灯検査を行なう。

[0027] 図 3 は、図 2 のパネル点灯検査工程 S 5 について説明するための図である。

パネル点灯検査時点では、パネルには図 3 に示す F P C 4, 6 や駆動用プリント基板 2、C O G チップ 1 2 や T A B は搭載されていない。図 3 で示すように、各ソース配線 4 3 は検査用ショートリング 4 4 に接続されており、さらに検査用信号印加パッド 4 2 に接続されている。点灯検査時にはこのパッド 4 2 より信号を印加することで液晶パネルの不良（配線の短絡・断線、点欠陥、ムラ等）を検出する。

[0028] 図 3 ではソース配線側を例に記載しているが、ゲート配線側も同様にショートリングにより一斉に選択することができる。

- [0029] 一方、パネル内配線 30 は元々はゲートドライバに必要な入力信号をソース側の FPC 配線 6 から供給するためのものであり、ゲート端子側の TFT 基板の周囲部に FPC や駆動用プリント基板を配置しなくても液晶パネルを駆動ができるというようなメリットがある。
- [0030] このパネル内配線 30 は FPC や COG チップや駆動用プリント基板を搭載後の点灯検査（モジュール点灯検査工程 S11）にて使用するため、パネル点灯検査工程 S5 では通常使用しない。
- [0031] 本実施の形態で実行するパネル点灯検査工程 S5 では、製造途中のパネル検査時に、このパネル内配線 30 の欠陥も同時に検査を行なう。
- [0032] 本実施の形態を行なわない場合、液晶パネルの COG チップ 12, 16 または TAB 間をつなぐ信号配線（パネル内配線 30）の断線／短絡不良が発生した場合、検査用ショートリングを使用するパネル点灯検査ではパネル内配線 30 は利用しないので、該当箇所に不良が存在しても検出されず、後工程（モジュール実装工程）に不良流出してしまう。
- [0033] また、配線 30 の不良を電氣的な抵抗検査にて検出しようとした場合、抵抗検査用の新たな検出回路が必要となるばかりでなく、短絡モードの検出には配線部の設計が複雑な構造が必要となる。
- [0034] 図 4 は、液晶パネルのコーナー部分をより詳細に示した図である。
- 図 4 を参照して、パネル内配線 30 は、COG チップ搭載領域 12A に形成される接続端子と、FPC に接続するための端子 46A～46F を接続する。FPC に接続するための端子 46A～46F には、TFT 基板 8 の外部から COG チップへの入力信号が与えられる。COG チップ搭載領域 12A にはさらに、COG チップの出力信号を TFT 基板 8 に入力するためのバンプ 12B が形成される。
- [0035] また、COG チップ搭載領域 14A には、TFT 基板 8 の外部から COG チップへの入力信号が伝達されるバンプ 14C が形成される。COG チップ搭載領域 14A にはさらに、COG チップの出力信号を TFT 基板 8 に入力するためのバンプ 14B が形成される。

[0036] 検査電圧印加用のパッド22, 26は、図4の右から数えて奇数本目のパネル内配線30に接続されている。検査電圧印加用のパッド24, 28は、図4の右から数えて偶数本目のパネル内配線30に接続されている。

[0037] 検査電圧印加用のパッド22, 24から電圧印加した場合には、検査電圧印加用のパッド22, 24から引出し配線32の分岐点までの断線が検出できる。また、検査電圧印加用のパッド26, 28から電圧印加した場合には、検査電圧印加用のパッド26, 28から引出し配線32の分岐点までの断線が検出できる。断線の検出は、擬似画素部34, 35の表示により判断ができる。

[0038] 擬似画素部34は、擬似画素34A～34Cを含む。擬似画素部35は、擬似画素35D～35Eを含む。

[0039] 検査電圧印加用のパッド22, 24, 26, 28への電圧印加は、表示エリア40の画素と同様に交流信号を印加する。例えば液晶パネルがノーマリーホワイトモード（電圧無印加時に透過）であれば、電圧印加パッドに黒電圧を印加して擬似画素部が黒表示になっていれば断線モードはないと判断される。

[0040] 図5は、図4のV-Vにおける断面図である。

図4、図5を参照して、擬似画素35Fは透明電極52で形成され、シール部材48の内側に配置される。擬似画素35Fの対向側基板10には共通の対向透明電極54が形成され、液晶を挟持する。擬似画素35Fによって検査電圧印加用のパッド22, 24, 26, 28からの信号を光学的に識別可能に変換することで、目視判断が可能となる。なお対向基板（CF基板）側のBM（ブラックマトリクス）遮光部60には開口部58を設ける必要がある。なお、他の擬似画素34A～34C, 35D, 35Eについても同様な構成である。

[0041] 図6は、検査電圧印加用のパッド22, 24, 26, 28への印加信号を説明するための模式図である。図6において、パッドLA～LFは、パネル内配線30の一本ずつ別々に入力パッドを設けた例を示したが、図4に示す

ようにすればパッド数を減らしてもよい。

[0042] 図 7 は、検査電圧印加用のパッドへの印加信号を説明するための波形図である。

図 6、図 7 を参照して、検査電圧印加用のパッド L A～L F への電圧印加は、表示エリアの画素と同様に交流信号を印加する。例えば液晶パネルがノーマリーホワイトモード（電圧無印加時に透過）であれば、電圧印加パッドに黒電圧を印加して擬似画素部が黒表示になっていれば断線モードはないと判断される。

[0043] 信号 S P をパッド L A，L C，L E に与える。そして信号 S P と逆相の信号 S N をパッド L B，L D，L F に与える。

[0044] 隣接する配線（例えばパッド L A と L B の接続される配線）が短絡した場合、信号が逆位相のため、上記の信号の振幅が小さくなり、擬似画素 3 4 A，3 4 B に電圧が印加されなくなる（＝色が透過してくる）。通常のパネル検査に使う信号と同じで、パッド L A と L B に振幅 3～6 V 程度の正弦波信号を印加することによって、液晶分子を制御する。

[0045] 図 8 は、パネル点灯検査の詳細を示すフローチャートである。

図 9 は、パネル点灯検査の説明をするための左下コーナー部の拡大図である。

[0046] ソース側チップ搭載領域 1 4 A の C O G チップ付近からゲート側チップ搭載領域 1 2 A の C O G チップへ延伸するパネル内配線 3 0 において、電圧印加用のパッド 2 2，2 4，2 6，2 8 と擬似画素部 3 4，3 5 を配置する。パネル内配線 3 0 は電圧印加用のパッドから延伸する配線にて奇数番目同士、偶数番目同士を電氣的に接続する。

[0047] パネル配線の断線は電圧印加用のパッド 2 6，2 8 側、もしくはパッド 2 2，2 4 側のいずれかに供給することで不良検出が可能である。また、配線間の短絡は奇数番／偶数番の配線に位相の異なる交流信号を与えることで検出が可能である。このため、偶数番配線をパッド 2 2 または 2 6 につながる配線（図 4 の配線 2 3，2 5）で束ね、奇数番配線をパッド 2 4 または 2 8

につながる配線（図４の配線２７，２９）で束ねている。なお、奇数番配線を束ねる配線、偶数番配線を束ねる配線は、検査終了時にショートリングのカットと同様な方法で切断する。また、選択信号とトランジスタを用いれば配線の切断をしなくても良い。

[0048] 図１０は、選択信号を用いる例を説明するための図である。図１０を参照して、配線群３０は配線３０Ａ～３０Ｄを含む。配線群３０と交差するように配線２３，２５が設けられ、配線２３，２５の間には選択信号線ＬＳＥＬが設けられる。配線２３，２５はそれぞれパッド２２，２４に接続され、選択信号線ＬＳＥＬはパッドＰＳＥＬに接続される。ＴＦＴトランジスタＴＲＡ～ＴＲＤが設けられる。選択信号線ＬＳＥＬがハイレベルに活性化されると、ＴＦＴトランジスタＴＲＡ，ＴＲＣが導通してそれぞれ配線３０Ａ，３０Ｃを配線２３に電氣的に接続する。同様に選択信号線ＬＳＥＬがハイレベルに活性化されると、ＴＦＴトランジスタＴＲＢ，ＴＲＤが導通してそれぞれ配線３０Ｂ，３０Ｄを配線２５に電氣的に接続する。なお、パッドＰＳＥＬにハイレベルの信号を印加することをやめると、図示しないプルダウン抵抗などによって選択信号線ＬＳＥＬはロウレベルになり、配線２３，２５は、配線３０Ａ～３０Ｄから電氣的に分離される。このような構成とすれば検査後に配線をカットすることが不要となり工数を削減することができる。

[0049] 電圧印加用のパッド２２，２４（または電圧印加用のパッド２６，２８）より液晶を駆動できる交流信号を印加すると、この電圧が擬似画素にかかる。検査電圧の印加の有無を擬似画素部の光学状態で判断することができる。

[0050] パネル内配線が複数ある場合、擬似画素部３４，３５に配置した対向側カラーフィルタの色配置を配線によって異なるように配置することで、どの配線が異常となっているかを判断できる。

[0051] 再び、図８、図９を参照して、まず、工程Ｓ２１において、電圧印加用のパッド２６，２８に互いに逆相極性の信号を印加する。これにより、位置ＤＢのような断線不良が検出できる。また、位置ＤＣに示すような短絡不良も検出できる。

[0052] 次に、工程 S 2 2 において、電圧印加用のパッド 2 6、2 8 に互いに同相極性の信号を印加する。これにより、工程 S 2 1 で検出した不良が、短絡不良か断線不良かを判別することができる。

[0053] さらに、工程 S 2 3 において、電圧印加用のパッド 2 2、2 4 に互いに逆相極性の信号を印加する。これにより、位置 D A のような断線不良が検出できる。また、位置 D C に示すような短絡不良も検出できる。

[0054] 次に、工程 S 2 4 において、電圧印加用のパッド 2 2、2 4 に互いに同相極性の信号を印加する。これにより、工程 S 2 3 で検出した不良が、短絡不良か断線不良かを判別することができる。

[0055] 図 1 1 は、逆相の信号を与えた場合の擬似画素部の表示を示した図である。

図 1 1 に示す結果は、図 6 に示したような 6 本のパネル内配線があった場合に図 7 で説明したような信号を入力した場合に生じる結果である。

[0056] 図 6、図 1 1 を参照して、ノーマリーホワイトモードの液晶パネルの場合、全ラインが正常である場合には、擬似画素部 3 4、3 5 とともに擬似画素 3 4 A ~ 3 4 C、3 5 D ~ 3 5 F は黒となる。

[0057] 配線 L A (パッド L A が接続されている配線) が断線していた場合には、擬似画素 3 4 A が赤に点灯する一方で、擬似画素 3 4 B、3 4 C は黒となり、擬似画素部 3 4 は全体として赤に見える。このとき、擬似画素部 3 5 は全体として黒に見える。

[0058] 配線 L B (パッド L B が接続されている配線) が断線していた場合には、擬似画素 3 4 B が緑に点灯する一方で、擬似画素 3 4 A、3 4 C は黒となり、擬似画素部 3 4 は全体として緑に見える。このとき、擬似画素部 3 5 は全体として黒に見える。

[0059] 配線 L C (パッド L C が接続されている配線) が断線していた場合には、擬似画素 3 4 C が青に点灯する一方で、擬似画素 3 4 A、3 4 B は黒となり、擬似画素部 3 4 は全体として青に見える。このとき、擬似画素部 3 5 は全体として黒に見える。

- [0060] 配線LD（パッドLDが接続されている配線）が断線していた場合には、擬似画素35Dが赤に点灯する一方で、擬似画素35E、35Fは黒となり、擬似画素部35は全体として赤に見える。このとき、擬似画素部34は全体として黒に見える。
- [0061] 配線LE（パッドLEが接続されている配線）が断線していた場合には、擬似画素35Eが緑に点灯する一方で、擬似画素35D、35Fは黒となり、擬似画素部35は全体として緑に見える。このとき、擬似画素部34は全体として黒に見える。
- [0062] 配線LF（パッドLFが接続されている配線）が断線していた場合には、擬似画素35Fが青に点灯する一方で、擬似画素35D、35Eは黒となり、擬似画素部35は全体として青に見える。このとき、擬似画素部34は全体として黒に見える。
- [0063] 隣接する配線LAと配線LBとが短絡していた場合には、擬似画素34Aが赤に点灯し、擬似画素34Bが緑に点灯する。このとき擬似画素34Cは黒となる。その結果、擬似画素部34は全体として黄色に見える。このとき、擬似画素部35は全体として黒に見える。
- [0064] 隣接する配線LBと配線LCとが短絡していた場合には、擬似画素34Bが緑に点灯し、擬似画素34Cが青に点灯する。このとき擬似画素34Aは黒となる。その結果、擬似画素部34は全体として水色に見える。このとき、擬似画素部35は全体として黒に見える。
- [0065] 隣接する配線LCと配線LDとが短絡していた場合には、擬似画素34Cが青に点灯し、擬似画素34A、34Bは黒となる。その結果、擬似画素部34は全体として青色に見える。このときさらに、擬似画素35Dは赤に点灯し、擬似画素35E、35Fは黒となる。その結果、擬似画素部35は全体として赤に見える。
- [0066] 隣接する配線LDと配線LEとが短絡していた場合には、擬似画素35Dが赤に点灯し、擬似画素35Eが緑に点灯する。このとき擬似画素35Fは黒となる。その結果、擬似画素部35は全体として黄色に見える。このとき

、擬似画素部 3 4 は全体として黒に見える。

[0067] 隣接する配線 L E と配線 L F とが短絡していた場合には、擬似画素 3 5 E が緑に点灯し、擬似画素 3 5 F が青に点灯する。このとき擬似画素 3 5 D は黒となる。その結果、擬似画素部 3 5 は全体として水色に見える。このとき、擬似画素部 3 4 は全体として黒に見える。

[0068] このように、擬似画素部 3 4, 3 5 の各々に複数色の擬似画素を配置しこれにパネル内配線を接続しておく。すると、擬似画素部の色をチェックすることにより、どのような不良が発生したのかを直ちに知ることができるようになる。

[0069] 図 1 2 は、不良が特定できない例を説明するための図である。

図 1 2 を参照して、配線 L A と配線 L B が共に断線した場合と、配線 L A と配線 L B とが短絡した場合は、いずれも擬似画素 3 4 A が赤に点灯し、擬似画素 3 4 B が緑に点灯する。このとき擬似画素 3 4 C は黒となる。その結果、擬似画素部 3 4 は全体として黄色に見える。このとき、擬似画素部 3 5 は全体として黒に見える。

[0070] これでは、擬似画素部 3 4, 3 5 を見ただけでは、どちらの場合の不良であるか判別できない。このような場合には、隣接する配線に同相極性の信号を与える。

[0071] 図 1 3 は、隣接配線に与える検査波形の極性を変えた場合の擬似画素部の表示を説明するための図である。

[0072] 図 1 3 を参照して、隣接する配線 L A, L B に逆相極性の信号を与えた場合には、図 1 2 で説明したように、配線 L A と配線 L B が共に断線した場合と、配線 L A と配線 L B とが短絡した場合は同じ結果を示す。いずれの場合も、擬似画素 3 4 A が赤に点灯し、擬似画素 3 4 B が緑に点灯する。このとき擬似画素 3 4 C は黒となる。その結果、擬似画素部 3 4 は全体として黄色に見える。このとき、擬似画素部 3 5 は全体として黒に見える。

[0073] この場合、隣接する配線 L A, L B に同相極性の信号を与える。すると、配線 L A と配線 L B が共に断線した場合、擬似画素 3 4 A が赤に点灯し、擬

似画素 3 4 B が緑に点灯する。このとき擬似画素 3 4 C は黒となる。その結果、擬似画素部 3 4 は全体として黄色に見える。このとき、擬似画素部 3 5 は全体として黒に見える。しかし、配線 L A と配線 L B が短絡していた場合は、これとは異なる結果となる。

[0074] すなわち、擬似画素 3 4 A ～ 3 4 C、3 5 D ～ 3 5 F は全て黒となる。

擬似画素部 3 4、3 5 の色を見ることによって、短絡故障と断線故障を見分けることができるようになる。つまり、互いに隣接するパネル内配線の偶数番目と奇数番目に異なる信号（逆相信号）与える場合と、同じ信号（同相信号）を与える場合とにおいて、擬似画素部 3 4、3 5 を目視チェックすれば、断線なのか短絡なのか不良原因と不良箇所を早期に発見することができる。

[0075] 以上説明したように、本実施の形態では、パネル内配線部から表示部近傍に延伸する配線および透明電極パッドを設け、これに液晶を介在させた擬似画素部を設ける。パネル内配線部に所定の信号を印加させ、擬似画素部の表示を確認することで該配線部の欠陥（断線モード／短絡モード）の検出が可能となる。

[0076] また、擬似画素部のカラーフィルタパターンの組合せにより、目視検査にてどのパネル内配線が欠陥を有しているか容易に判断できる。

[0077] 配線部は構造的に大きく変更する必要がなく、通常の画素部の点灯検査と同時にパネル内配線部の不良を検出できることで、工程短縮ならびに後工程への不良流出を防止することが可能となる。

[0078] [擬似画素部の変形例]

擬似画素部 3 4、3 5 の形状には種々の変形例が考えられる。いくつかの変形例を示しておく。

[0079] 図 1 4 は、擬似画素部の形状の第 1 の変形例を示した図である。

図 1 4 では、擬似画素部 1 3 4 の各擬似画素を正方形とし、擬似画素部 1 3 5 の各擬似画素を三角形としている。

[0080] 図 1 5 は、擬似画素部の形状の第 2 の変形例を示した図である。

図 1 5 では、擬似画素部 2 3 4 の各擬似画素を縦長長方形とし、擬似画素部 2 3 5 の各擬似画素を横長長方形としている。

[0081] 図 1 6 は、擬似画素部の形状の第 3 の変形例を示した図である。

図 1 6 では、擬似画素部 3 3 4 の各擬似画素に「1」という記号を表記し、擬似画素部 3 3 5 の各擬似画素に「2」という記号を表記している。この記号は、たとえば T F T 基板側の透明電極パターンをくりぬき文字にする。なお、記号は数字でなくてもよく、擬似画素部 3 3 4 と擬似画素部 3 3 5 の区別が付けばどのようなものであってもよい。

[0082] 図 1 4 ～図 1 6 に示したように、一見して 2 箇所の擬似画素部の区別が付くようにしておけば、図 1 1 で同じ色に見える場合も製造現場で容易に見分けが付く。すなわち、配線 L A が断線した場合は擬似画素部 3 4 が赤に見える、配線 L D が断線した場合は擬似画素部 3 5 が赤に見えるが、紛らわしい。図 1 4 に示した場合ならば、四角の赤は配線 L A の断線、三角の赤は配線 L D の断線であるというように、覚えやすくなる。同様に図 1 5、図 1 6 に示した場合も覚えやすい。

[0083] 最後に、再び図を参照して、本実施の形態について総括する。主として図 4 に示されるように、本実施の形態の液晶表示装置は、第 1 の基板 1 0 と、第 1 の基板 1 0 に対して液晶層を介して重なり合う第 2 の基板 8 と、第 2 の基板 8 上に形成される複数の配線 3 0 と、複数の配線 3 0 にそれぞれ電氣的に接続され、表示エリアの周囲を囲む額縁部（ブラックマトリクス 6 0）に設けられた複数の擬似画素 3 4 A ～ 3 4 C、3 5 D ～ 3 5 F と、複数の擬似画素 3 5 F に対応して額縁部 6 0 に設けられた複数の開口にそれぞれ配置される複数の色フィルタ部 5 6 とを備える。複数の色フィルタ部 5 6 は、複数の配線 3 0 に生じる複数の不良の種類に対応して異なる発色となるように色が選択され配置される。

[0084] 好ましくは、複数の色フィルタ部 5 6 A ～ 5 6 F は、複数種類の色を含んで集合配置され擬似画素部 3 4、3 5 を形成する。

[0085] より好ましくは、液晶表示装置は、複数の配線 3 0 に電気信号を直接与え

るための複数の電圧印加用のパッド 22, 24, 26, 28 をさらに備える。複数の配線 30 のうち第 1 の配線 30A には、一端の近傍に第 1 の電圧印加用のパッド 22 が接続され、他端の近傍には第 2 の電圧印加用のパッド 26 が接続される。複数の配線のうちの第 1 の配線 30A と並走する第 2 の配線 30B には、一端の近傍に第 3 の電圧印加用のパッド 24 が接続され、他端の近傍には第 4 の電圧印加用のパッド 28 が接続される。

[0086] 好ましくは、液晶表示装置は、複数の配線 30 のうち第 1 の配線を含む奇数番目の配線 30A, 30C, 30E を束ねて第 1 の電圧印加用のパッド 22 に接続するための第 3 の配線 23 と、複数の配線 30 のうち第 2 の配線を含む偶数番目の配線 30B, 30D, 30F を束ねて第 3 の電圧印加用のパッド 24 に接続するための第 4 の配線 25 とをさらに備える。第 3 の配線 23 および第 4 の配線 25 は、第 1 の配線 30A および第 2 の配線 30B が形成される配線層よりも上層の配線層で形成される。これにより、後工程で配線 23, 25 を切断することが容易となる。

[0087] 好ましくは、複数の配線 30 は、第 2 の基板 8 上にマウントされる液晶ドライバ素子と液晶表示装置の信号入出力用の端子 46A~46F とを接続する配線である。

[0088] 図 4、図 5 に示すように、好ましくは、液晶表示装置は、額縁部 60 の外縁部に第 1 の基板 10 と第 2 の基板 8 とに挟まれた状態で配置され表示エリア 40 および複数の擬似画素 34A~34C, 35D~35F にある液晶層をシールするシール部材 48 をさらに備える。複数の擬似画素 34A~34C, 35D~35F の各々は、色フィルタ部 56A~56F を覆うように配置された第 1 の透明電極 54 と、第 1 の透明電極 54 と色フィルタ部において液晶層を挟んで対向するように配置され複数の配線 30 のひとつと電氣的に接続された第 2 の透明電極 52 とを含む。

[0089] 今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての

変更が含まれることが意図される。

符号の説明

[0090] 1 液晶表示装置、2 駆動用プリント基板、6, 23, 25, 30A, 30C, 30E, 30B, 30D, 30F, LA, LB 配線、8, 10 基板、12, 14, 16 チップ、12A, 14A チップ搭載領域、12B, 14B, 14C バンプ、22, 26, 24, 28, 42 パッド、30 パネル内配線、32 引出し配線、34, 35, 134, 135, 234, 235, 334, 335 擬似画素部、34A~34C, 35D~35F 擬似画素、40 表示エリア、43 ソース配線、44 検査用ショートリング、46A~46F 端子、48 シール部材、52, 54 透明電極、56, 56A~56F 色フィルタ部、58 開口部、60 ブラックマトリクス。

請求の範囲

- [請求項1] 第1の基板（10）と、
 前記第1の基板（10）に対して液晶層を介して重なり合う第2の基板（8）と、
 前記第2の基板（8）上に形成される複数の配線（30）と、
 前記複数の配線（30）にそれぞれ電氣的に接続され、表示領域の周囲を囲む額縁部（60）に設けられた複数の擬似画素（34A～34C，35D～35F）と、
 前記複数の擬似画素（34A～34C，35D～35F）に対応して前記額縁部（60）に設けられた複数の開口にそれぞれ配置される複数の色フィルタ部（56）とを備え、
 前記複数の色フィルタ部（56）は、前記複数の配線（30）に生じる複数の不良の種類に対応して異なる発色となるように色が選択され配置される、液晶表示装置。
- [請求項2] 前記複数の色フィルタ部（56A～56F）は、複数種類の色を含んで集合配置され1つの擬似画素部（34，35）を形成する、請求項1に記載の液晶表示装置。
- [請求項3] 前記複数の配線（30）に電気信号を直接与えるための複数の電圧印加パッド（22，24，26，28）をさらに備え、
 前記複数の配線（30）のうち第1の配線（30A）には、一端の近傍に第1の電圧印加パッド（22）が接続され、他端の近傍には第2の電圧印加パッド（26）が接続され、
 前記複数の配線のうちの前記第1の配線（30A）と並走する第2の配線（30B）には、一端の近傍に第3の電圧印加パッド（24）が接続され、他端の近傍には第4の電圧印加パッド（28）が接続される、請求項2に記載の液晶表示装置。
- [請求項4] 前記複数の配線（30）のうち前記第1の配線を含む奇数番目の配線群（30A，30C，30E）を電氣的に前記第1の電圧印加パッド

ド（２２）に接続するための第３の配線（２３）と、

前記複数の配線（３０）のうち前記第２の配線を含む偶数番目の配線群（３０Ｂ，３０Ｄ，３０Ｆ）を電氣的に前記第３の電圧印加パッド（２４）に接続するための第４の配線（２５）とをさらに備える、請求項３に記載の液晶表示装置。

[請求項５] 前記複数の配線（３０）は、前記第２の基板（８）上にマウントされる液晶ドライバ素子と前記液晶表示装置の信号入出力端子（４６Ａ～４６Ｆ）とを接続する配線である、請求項１に記載の液晶表示装置。

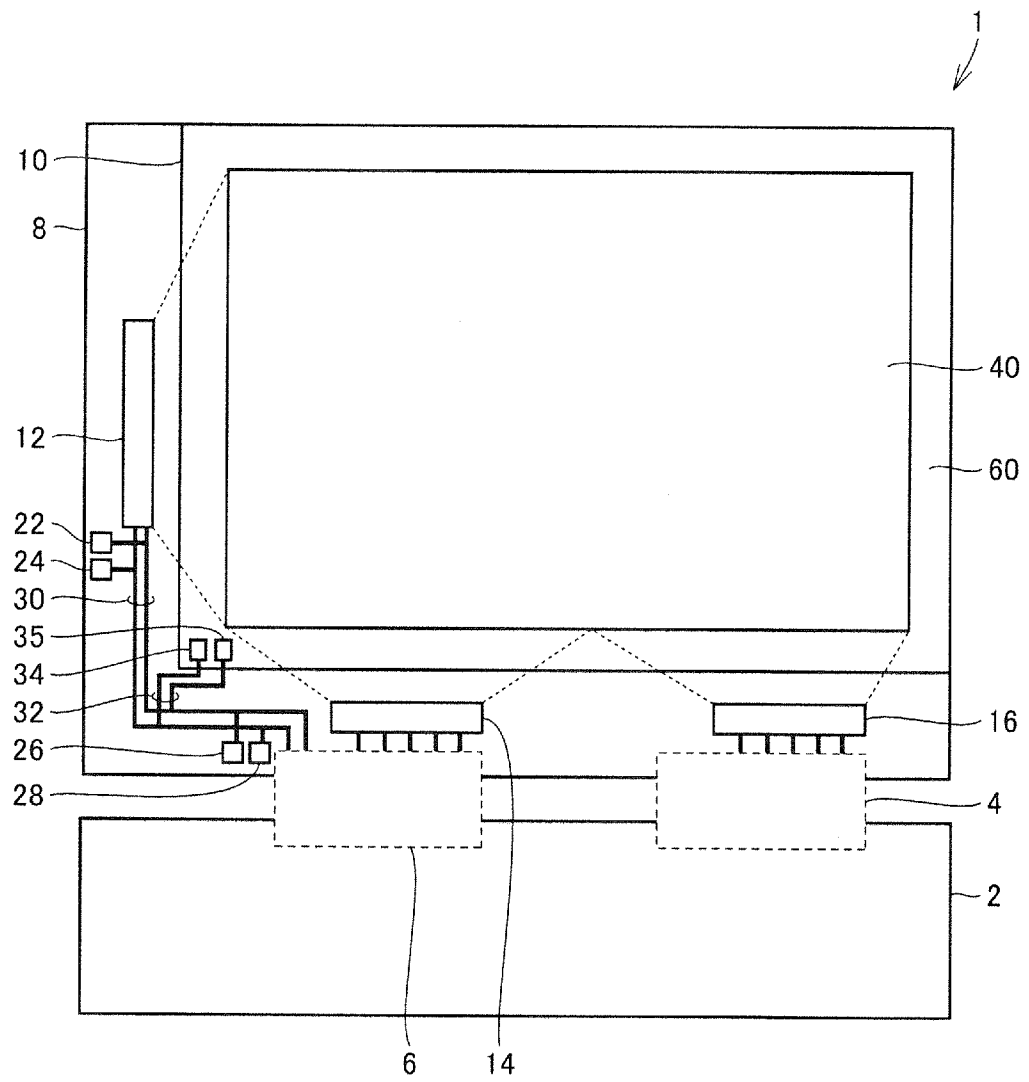
[請求項６] 前記額縁部（６０）の外縁部に前記第１の基板（１０）と前記第２の基板（８）とに挟まれた状態で配置され前記表示領域（４０）および前記複数の擬似画素（３４Ａ～３４Ｃ，３５Ｄ～３５Ｆ）にある前記液晶層をシールするシール部材（４８）をさらに備え、

前記複数の擬似画素（３４Ａ～３４Ｃ，３５Ｄ～３５Ｆ）の各々は、

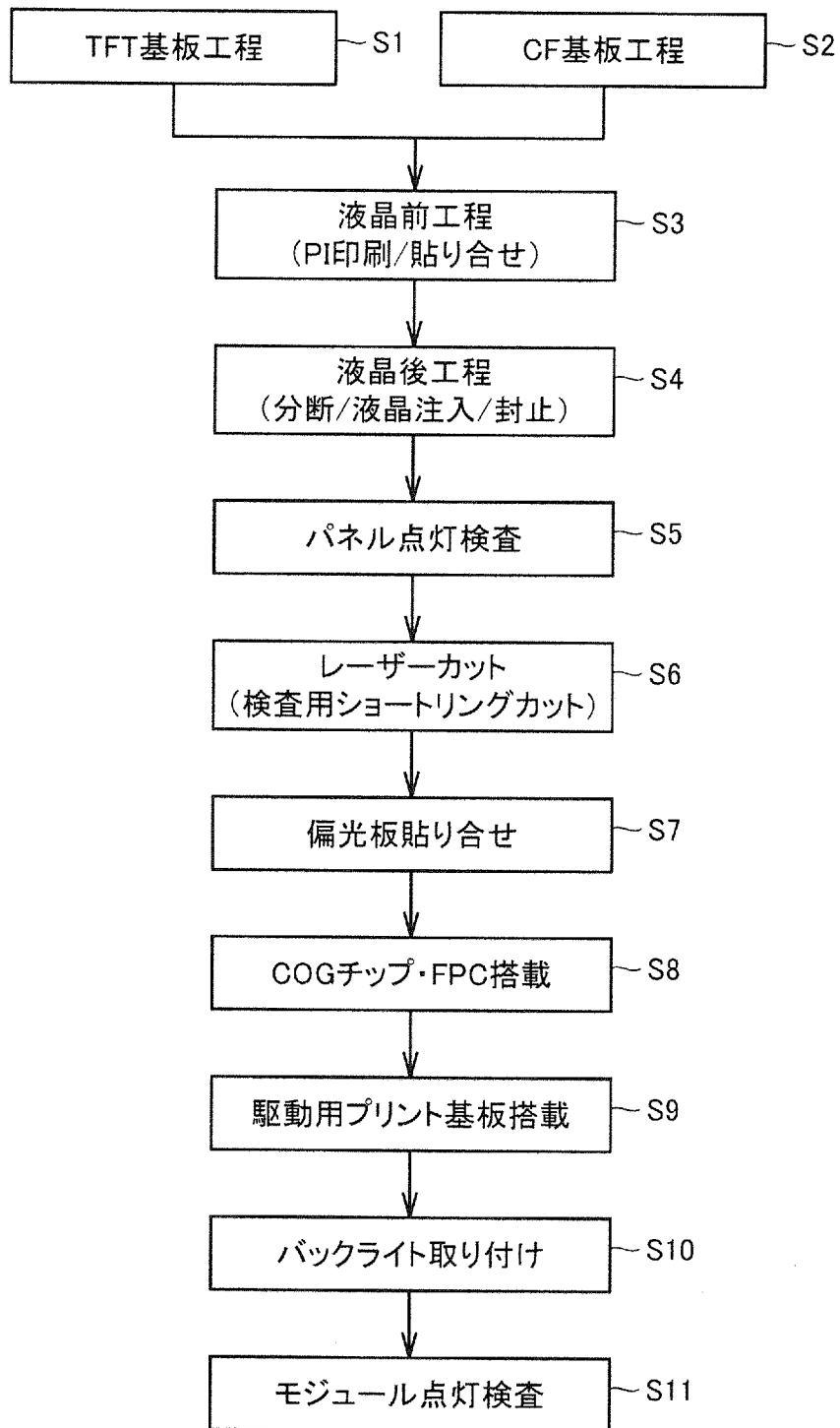
前記色フィルタ部（５６Ａ～５６Ｆ）を覆うように配置された第１の透明電極（５４）と、

前記第１の透明電極（５４）と前記色フィルタ部において前記液晶層を挟んで対向するように配置され前記複数の配線（３０）のひとつと電氣的に接続された第２の透明電極（５２）とを含む、請求項１に記載の液晶表示装置。

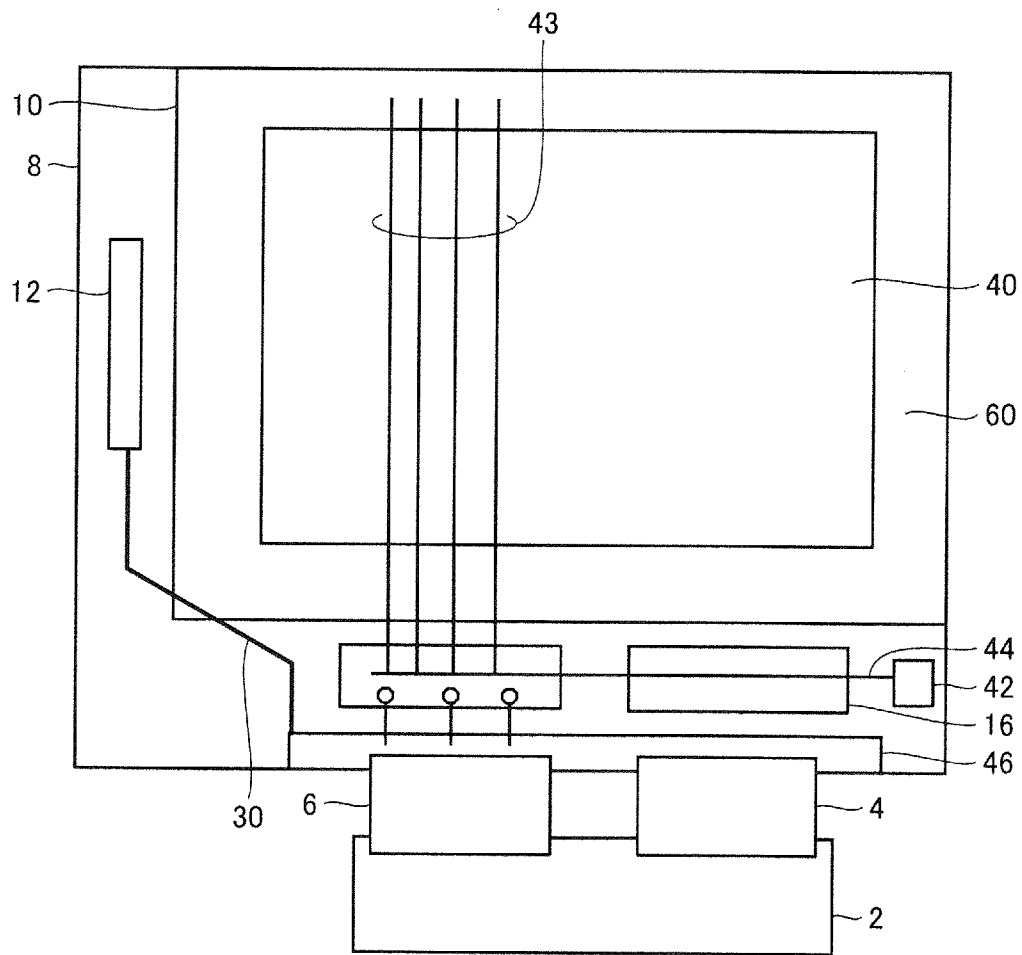
[図1]



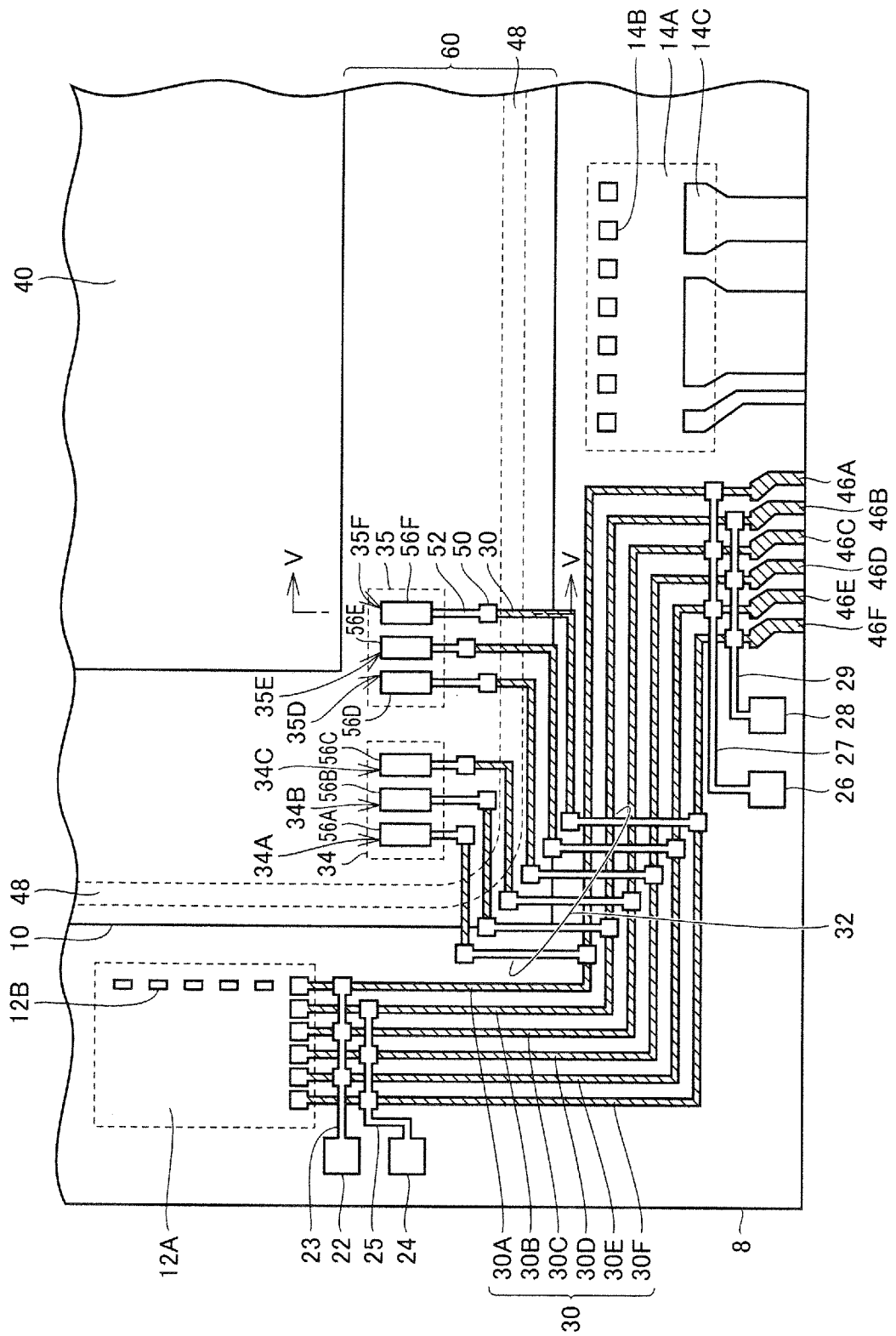
[図2]



[図3]

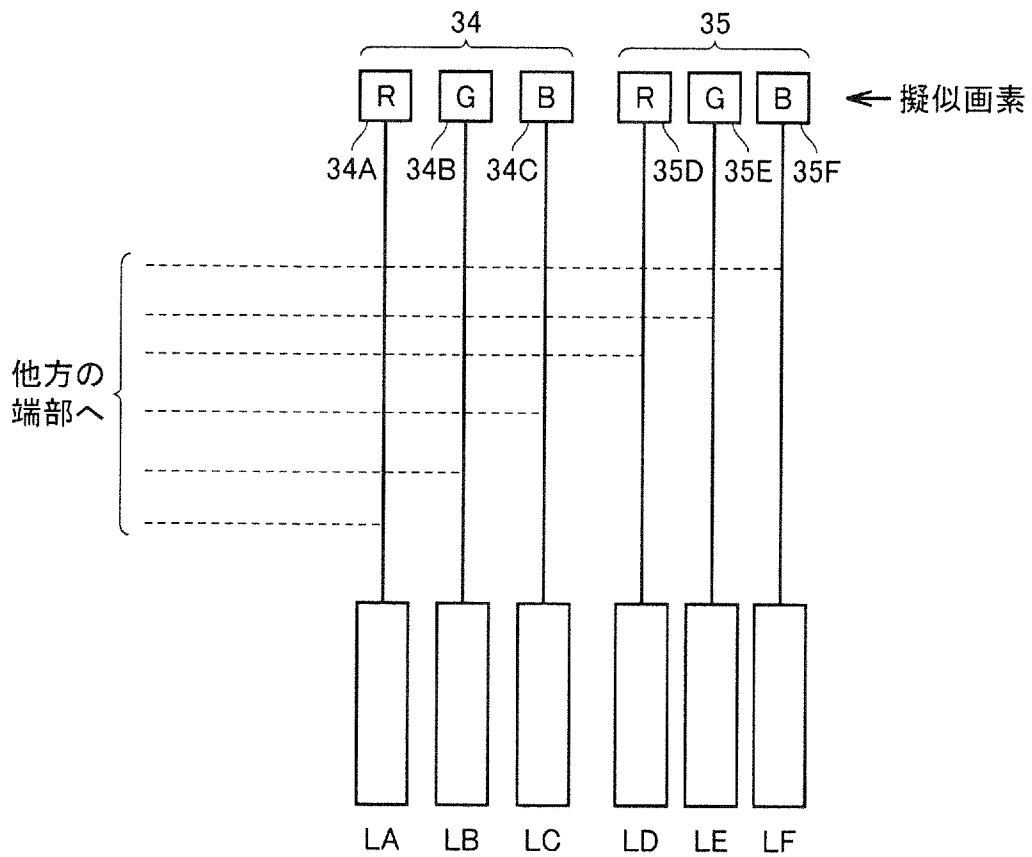


[図4]

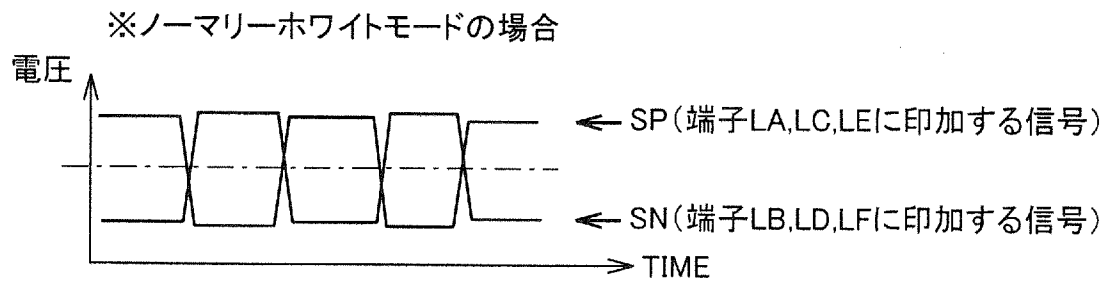


[illegible]

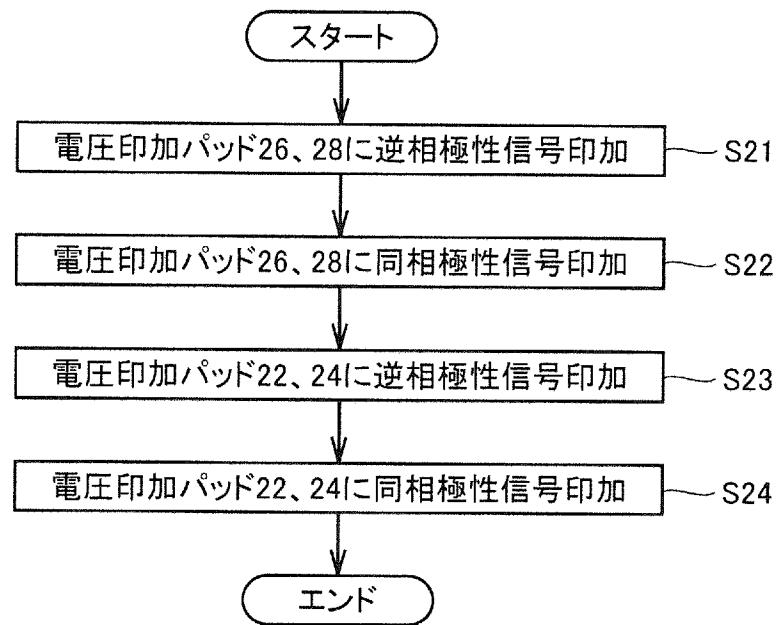
[図6]



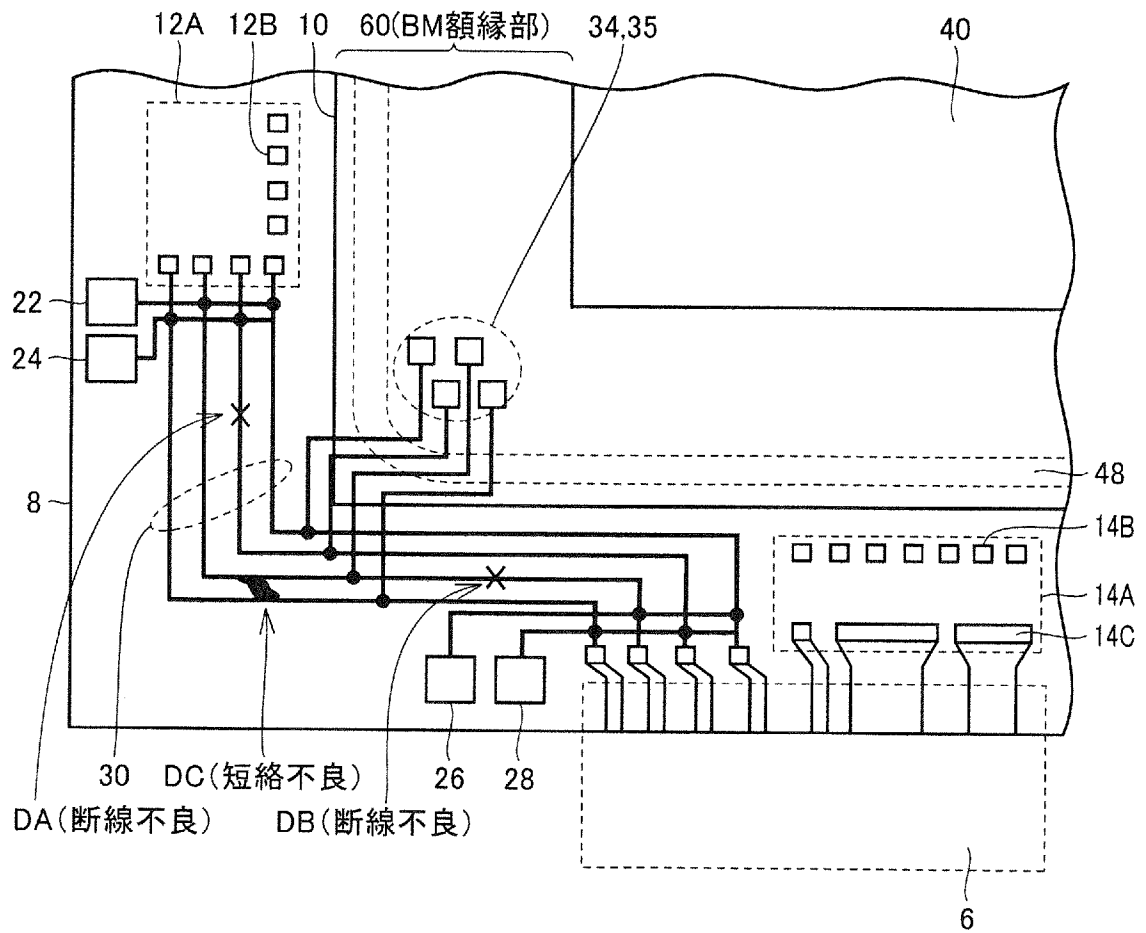
[図7]



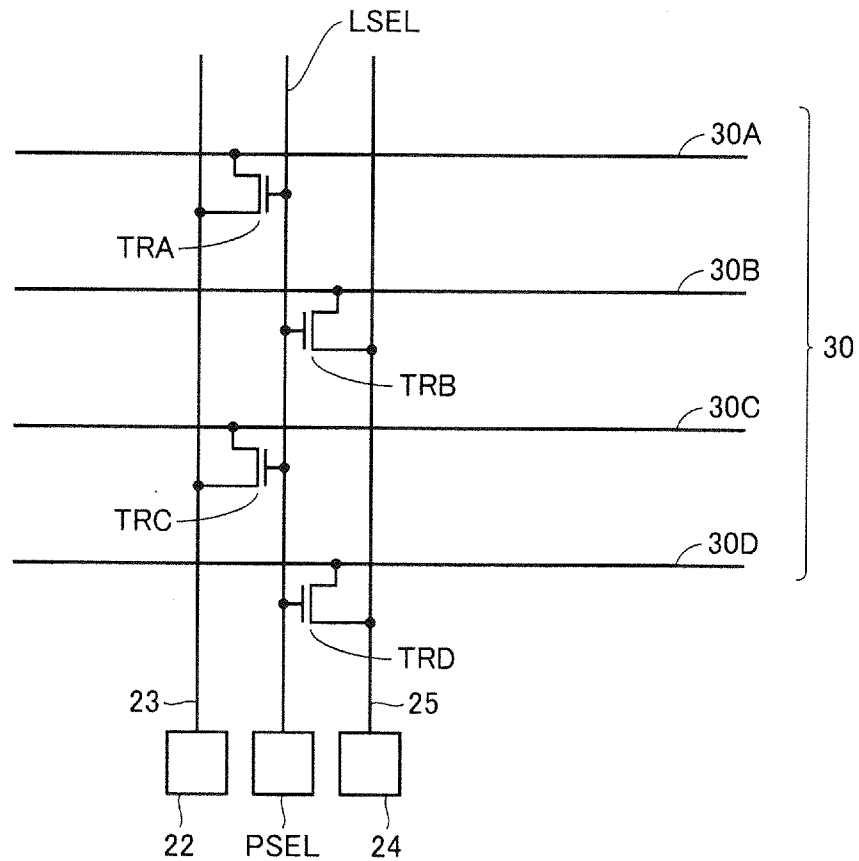
[図8]



[図9]



[図10]



[図11]

不良モード	エリア1(34)	エリア2(35)
全ライン正常	黒 ■■■■	黒 ■■■■
配線LAが断線	赤 [R] ■■■	黒 ■■■■
配線LBが断線	緑 ■■ [G] ■	黒 ■■■■
配線LCが断線	青 ■■■ [B]	黒 ■■■■
配線LDが断線	黒 ■■■■	赤 [R] ■■■
配線LEが断線	黒 ■■■■	緑 ■■ [G] ■
配線LFが断線	黒 ■■■■	青 ■■■ [B]
配線LA-LBが短絡	黄 [R] [G] ■	黒 ■■■■
配線LB-LCが短絡	水 ■■ [G] [B]	黒 ■■■■
配線LC-LDが短絡	青 ■■■ [B]	赤 [R] ■■■
配線LD-LEが短絡	黒 ■■■■	黄 [R] [G] ■
配線LE-LFが短絡	黒 ■■■■	水 ■■ [G] [B]

[図12]

不良モード	エリア1(34)	エリア2(35)
全ライン正常	黒 ■■■■	黒 ■■■■
配線LAとLBが断線	黄 R G ■■	黒 ■■■■
配線LA-LBが短絡	黄 R G ■■	黒 ■■■■

色が同じに見えるので、
どちらの不良か区別つかない

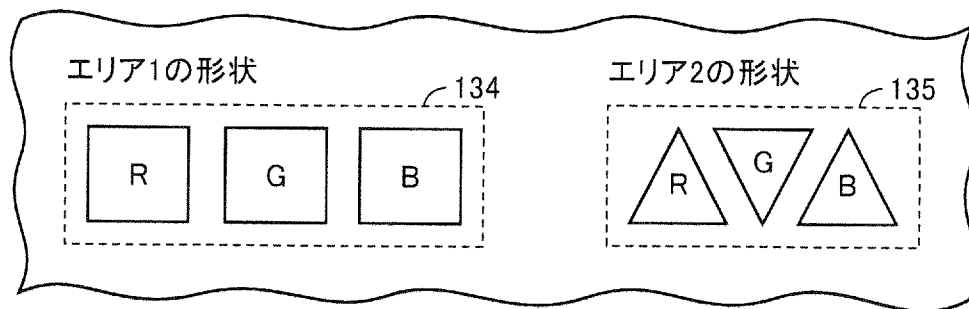
[図13]

不良モード	波形の極性	エリア1(34)	エリア2(35)
全ライン正常	逆相極性	黒 ■■■■	黒 ■■■■
配線LAとLBが断線	逆相極性	黄 R G ■■	黒 ■■■■
配線LA-LBが短絡	逆相極性	黄 R G ■■	黒 ■■■■
配線LAとLBが断線	正相極性	黄 R G ■■	黒 ■■■■
配線LA-LBが短絡	正相極性	黒 ■■■■	黒 ■■■■

極性を変える
ことで
不良モードの
区別が可能

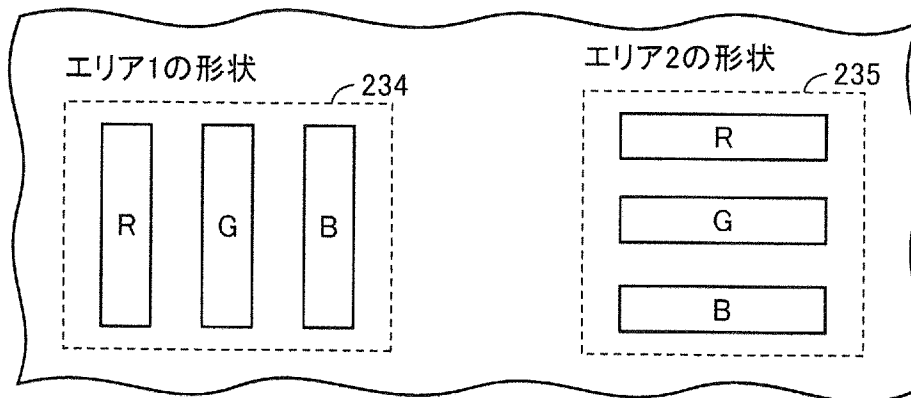
[図14]

擬似画素の形状変更



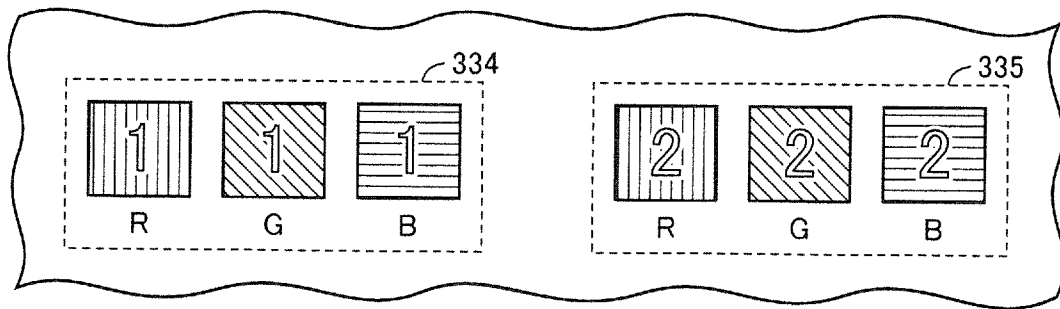
[図15]

擬似画素の配列変更



[図16]

擬似画素を記号化



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/073811

A. CLASSIFICATION OF SUBJECT MATTER

G02F1/13(2006.01) i, G02F1/1368(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F1/13, G02F1/1368

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2011
Kokai Jitsuyo Shinan Koho	1971-2011	Toroku Jitsuyo Shinan Koho	1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2003-43521 A (Fujitsu Ltd.), 13 February 2003 (13.02.2003), paragraphs [0014] to [0034]; fig. 1 to 10 (Family: none)	1-2, 6 3-5
A	JP 2003-215523 A (Sony Corp.), 30 July 2003 (30.07.2003), paragraphs [0034] to [0059]; fig. 1 to 3 (Family: none)	1-6
A	JP 2001-265248 A (International Business Machines Corp.), 28 September 2001 (28.09.2001), entire text; all drawings & US 2001/0030635 A1 & TW 535134 B & KR 10-2001-0091922 A	1-6

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
14 November, 2011 (14.11.11)

Date of mailing of the international search report
22 November, 2011 (22.11.11)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C））
Int.Cl. G02F1/13(2006.01)i, G02F1/1368(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. G02F1/13, G02F1/1368

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 1 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 1 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 1 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X A	JP 2003-43521 A（富士通株式会社）2003.02.13, 段落【0014】 －【0034】、図1－10（ファミリーなし）	1－2, 6 3－5
A	JP 2003-215523 A（ソニー株式会社）2003.07.30, 段落【0034】 －【0059】、図1－3（ファミリーなし）	1－6
A	JP 2001-265248 A（インターナショナル・ビジネス・マシーンズ・ コーポレーション）2001.09.28, 全文、全図 & US 2001/0030635 A1 & TW 535134 B & KR 10-2001-0091922 A	1－6

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

1 4 . 1 1 . 2 0 1 1

国際調査報告の発送日

2 2 . 1 1 . 2 0 1 1

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

佐藤 洋允

電話番号 03-3581-1101 内線 3255

2 L

3 4 1 3