

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-169162

(P2009-169162A)

(43) 公開日 平成21年7月30日(2009.7.30)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1339 (2006.01)	G02F 1/1339 500	2H089
G02F 1/1368 (2006.01)	G02F 1/1368	2H092

審査請求 未請求 請求項の数 7 O L (全 17 頁)

(21) 出願番号 特願2008-8125 (P2008-8125)
 (22) 出願日 平成20年1月17日 (2008.1.17)

(71) 出願人 304053854
 エプソンイメージングデバイス株式会社
 長野県安曇野市豊科田沢6925
 (74) 代理人 110000187
 特許業務法人ウィンテック
 (72) 発明者 森山 雄一郎
 長野県安曇野市豊科田沢6925 エプソ
 ンイメージングデバイス株式会社内
 (72) 発明者 堀口 正寛
 長野県安曇野市豊科田沢6925 エプソ
 ンイメージングデバイス株式会社内
 Fターム(参考) 2H089 LA09 LA16 MA04X NA14 QA14
 QA16 RA04 TA02 TA09 TA12
 TA13

最終頁に続く

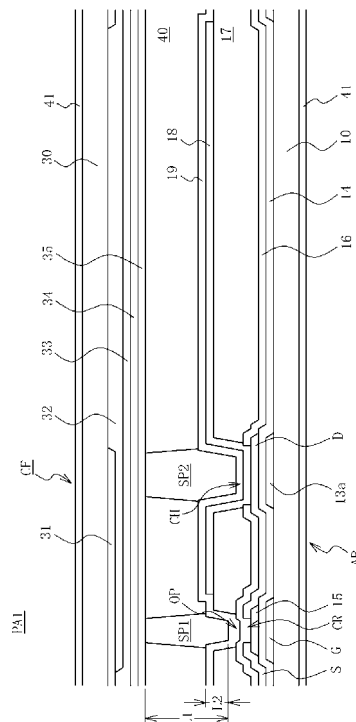
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】高い開口度を得ることができるとともに、外力からの耐性にも優れた液晶表示装置を提供すること。

【解決手段】本発明は、アレイ基板ARとカラーフィルタ基板CFの間に液晶層40を挟持してシール材2で貼り合わせてなる液晶表示装置1であって、アレイ基板ARは、複数本の走査線11及び信号線12と、TFTからなるスイッチング素子と、スイッチング素子を含む基板全体を覆う層間膜17と、層間膜17上に形成された少なくとも1つの電極と、を有し、カラーフィルタ基板CFは、所定色のカラーフィルタ層32を有し、アレイ基板ARのスイッチング素子のチャンネル部CRを覆う層間膜17に開口部OPが設けられているとともに、開口部OPに一部が埋め込まれるように第1柱状スペーサSP1が立設配置されている。

【選択図】 図3



【特許請求の範囲】**【請求項 1】**

一対の基板間に液晶層を挟持する前記一対の基板のうち、一方のアレイ基板は、表示領域に絶縁膜を介してマトリクス状に形成された複数の走査線及び信号線と、前記走査線及び信号線の交差部近傍に形成されたスイッチング素子と、前記スイッチング素子、前記走査線及び信号線が設けられた基板全体を覆うように形成される層間膜と、前記層間膜上の前記走査線及び信号線で囲まれた領域毎に形成された少なくとも1つの電極を有し、他方の基板は、所定色のカラーフィルタ層を有する液晶表示装置において、

アレイ基板側には、前記スイッチング素子のチャンネル部を覆う前記層間膜に開口部が設けられているとともに、前記開口部に埋め込まれるように第1柱状スペーサが立設配置されていることを特徴とする液晶表示装置。

10

【請求項 2】

前記少なくとも1つの電極は、前記層間膜に形成されたコンタクトホールを経て前記スイッチング素子の電極に電氣的に接続されており、前記コンタクトホールに一部が埋め込まれるように第2柱状スペーサが立設配置されていることを特徴とする請求項1に記載の液晶表示装置。

【請求項 3】

前記第1柱状スペーサあるいは第2柱状スペーサの前記開口部あるいは前記コンタクトホールに埋め込まれる部分の長さは、前記第1柱状スペーサあるいは第2柱状スペーサの全長の1/4以上の長さであることを特徴とする請求項1または請求項2に記載の液晶表示装置。

20

【請求項 4】

前記少なくとも1つの電極は、前記層間膜上に形成されると共に前記層間膜に形成されたコンタクトホールを経て前記スイッチング素子の電極に電氣的に接続された第1電極と、前記アレイ基板の前記表示領域の周縁部に沿って形成されたコモン配線に電氣的に接続された第2電極と、からなり、前記第1及び第2電極には複数のスリットが形成されるとともに、くし歯状に互いに噛み合うように一定間隔を隔てて配置されていることを特徴とする請求項1～3のいずれかに記載の液晶表示装置。

【請求項 5】

前記少なくとも1つの電極は、前記層間膜上に形成されると共に前記層間膜に形成されたコンタクトホールを経て前記スイッチング素子の電極に電氣的に接続された第1電極と、前記アレイ基板の前記表示領域の周縁部に沿って形成されたコモン配線に電氣的に接続された第2電極と、からなり、前記第2電極には複数のスリットが形成されるとともに、無機透明絶縁材料からなる電極間絶縁膜を介して前記第1電極の前記液晶層側に対向配置されていることを特徴とする請求項1～3のいずれかに記載の液晶表示装置。

30

【請求項 6】

前記層間膜は前記スイッチング素子の電極を直接被覆しており、前記電極間絶縁膜は前記開口部を介して前記チャンネル部を直接被覆していることを特徴とする請求項5に記載の液晶表示装置。

【請求項 7】

前記少なくとも1つの電極は、前記層間膜上に形成されると共に前記層間膜に形成されたコンタクトホールを経て前記スイッチング素子の電極に電氣的に接続された第1電極からなり、さらに、前記他方の基板には第2電極が形成されており、前記アレイ基板は前記スイッチング素子を直接被覆する無機絶縁層を備えていることを特徴とする請求項1～3のいずれかに記載の液晶表示装置。

40

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は液晶表示装置に関し、特に、一対の基板間に配設される柱状スペーサの配設位置を工夫することにより、高開口度及び外力からの高い耐性を実現した液晶表示装置に関

50

するものである。

【背景技術】

【0002】

近年の携帯電話機等に代表される携帯型の機器に多く使用される液晶表示装置は、スイッチング素子等が設けられたアレイ基板とカラーフィルタ等が設けられたカラーフィルタ基板とからなる一对の基板を互いに対向させて貼り合せ、間に液晶を封入することで形成している。そして、これら一对の基板間距離、すなわち液晶のセルギャップを一定とするため、スペーサが使用されている。このスペーサとしては球状スペーサや柱状スペーサが知られている。このうち、柱状スペーサを使用すると、この柱状スペーサは、一方の基板側に一体化して形成でき、しかも高さを一定にできると共に表示領域を避けて配置することができるので、表示品質が良好となる利点を有している。

10

【0003】

このような柱状スペーサを用いた液晶表示装置としては、例えば下記特許文献1～4に開示されたものが知られている。これら下記特許文献1～4に開示された発明は、いずれも柱状スペーサをスイッチング素子としての薄膜トランジスタ（以下、「TFT」という）のチャンネル部に合わせて配設するとともに、このTFTが形成された位置が遮光層に覆われる構造を採用している。

【0004】

更に詳しく述べれば、例えば下記特許文献1には、柱状スペーサを一方の基板、詳しくはカラーフィルタ基板に形成されるTFT遮光用の遮光層と同時に形成して、TFT上に載置した液晶表示装置の発明が開示されている。

20

【0005】

また、下記特許文献2には、柱状スペーサの頂部を粗面加工することにより一对の基板間に反り、撓み等が発生した際の柱状スペーサに加わる応力に起因する基板ずれを防止した液晶表示装置の発明が開示されている。

【特許文献1】特開平7-5475号公報

【特許文献2】特開2005-31414号公報

【特許文献3】特開2001-27762号公報

【特許文献4】特開2005-316375号公報

【発明の開示】

30

【発明が解決しようとする課題】

【0006】

上記特許文献1～4に開示された発明によれば、柱状スペーサをカラーフィルタ基板状の遮光層により遮光されたTFT上に配設することでこの柱状スペーサに起因して生じる配向ずれ等は視認できなくなり、表示品質の高い液晶表示装置が得られる。

【0007】

しかしながら、上記特許文献1～4に開示された発明では、いずれも柱状スペーサをカラーフィルタ基板側に設けた後、アレイ基板と貼り合わせて形成されている。したがって、柱状スペーサをTFT上に配設する場合には、TFTと柱状スペーサとの位置合わせ時の位置ズレを許容するために、TFT上に位置する遮光層は位置ズレが許容できる程度に大きく形成する必要がある。また、これに伴って柱状スペーサの形成位置も同様に位置ズレが生じる恐れがあるので、この柱状スペーサ形成時の位置ズレをも許容するため遮光層の面積は更に大きくなる必要がある。そうすると、遮光層の面積が大きくなったことで開口度が低下してしまうという課題が生じる。

40

【0008】

さらに、上記特許文献1～4に開示された液晶表示装置のように柱状スペーサをカラーフィルタ基板に形成する場合には、通常は透明樹脂材料からなるカラーフィルタ層の保護膜上、あるいは配向膜上に柱状スペーサが立設形成される。しかしながら、保護膜あるいは配向膜は平坦面で形成されているためにこれらの膜上に形成された柱状スペーサは接着性が低いので横方向からの外力等に耐えられず、膜から剥離してしまう、あるいは変形し

50

てしまう恐れがある。したがって、上述した特許文献 1 ~ 4 に開示された発明においては、外力に対する十分な耐性を得ることが難しいという問題点がある。

【 0 0 0 9 】

本発明は、上述した種々の課題を解決するためのものであって、本発明の目的は、高い開口度を得ることができるとともに、外力からの耐性にも優れた液晶表示装置を提供することである。

【課題を解決するための手段】

【 0 0 1 0 】

上記目的を達成するために、本願の液晶表示装置の発明は、一对の基板間に液晶層を挟持する前記一对の基板のうち、一方のアレイ基板は、表示領域に絶縁膜を介してマトリクス状に形成された複数の走査線及び信号線と、前記走査線及び信号線の交差部近傍に形成されたスイッチング素子と、前記スイッチング素子、前記走査線及び信号線が設けられた基板全体を覆うように形成される層間膜と、前記層間膜上の前記走査線及び信号線で囲まれた領域毎に形成された少なくとも1つの電極を有し、他方の基板は、所定色のカラーフィルタ層を有する液晶表示装置において、

アレイ基板側には、前記スイッチング素子のチャンネル部を覆う前記層間膜に開口部が設けられているとともに、前記開口部に埋め込まれるように第1柱状スペーサが立設配置されていることを特徴とする。

【 0 0 1 1 】

上記発明によれば、一方のアレイ基板のスイッチング素子のチャンネル部を覆う層間膜に開口部が形成されるとともに、この開口部に一部が埋め込まれた第1柱状スペーサが形成された構成を備えている。つまり、第1柱状スペーサは開口部に予め埋没した状態で形成されることになる。したがって、この第1柱状スペーサは従来に比して基板に広い面積で接触することになるので接着力が向上し、以って横方向あるいは縦方向の応力に対しても剥離あるいは変形等を生じ難くなる。よって外力からの耐性に優れた液晶表示装置を得ることができる。また、この第1柱状スペーサは本来他方の基板に形成された遮光層で遮光されて非表示領域となるスイッチング素子上に形成するので、この柱状スペーサにより画素領域内の開口面積が小さくなることなく、開口度を低下させない構造とすることができる。すなわち、層間膜に形成された開口部にフォトリソプロセスにて直接第1柱状スペーサを形成するので、例えば第1柱状スペーサを他方の基板側に形成したのちアレイ基板と貼り合わせる場合のように第1柱状スペーサとチャンネル部との位置ズレを考慮する必要がない。したがって開口部の径を最小限に抑えることができ、この開口部を覆う遮光層の面積も小さくすることができるので、開口度の低下を抑制することができる。

【 0 0 1 2 】

また、上記発明において、前記少なくとも1つの電極は、前記層間膜に形成されたコンタクトホールを経て前記スイッチング素子の電極に電氣的に接続されており、前記コンタクトホールに埋め込まれるように第2柱状スペーサが立設配置されていると好ましい。

【 0 0 1 3 】

上記好ましい態様によれば、コンタクトホールが形成される箇所は上述した開口部と同様に、スイッチング素子の電極が通常遮光性金属材料で形成されることから非表示領域となるため、この位置に第2柱状スペーサを配設しても開口度を低下させることがない。また、走査線及び信号線で囲まれた領域（1画素領域）に対して柱状スペーサを2つ配設することが可能となるのでセルギャップの均一性も十分に維持することができる。さらに、このコンタクトホールに第2柱状スペーサの下部が埋め込まれるので、この第2柱状スペーサも剥離あるいは変形しにくいいため、液晶表示装置の外力からの耐性をさらに高くすることができる。

【 0 0 1 4 】

また、上記発明において、前記第1柱状スペーサあるいは第2柱状スペーサの前記開口部あるいは前記コンタクトホールに埋め込まれる部分の長さは、前記第1柱状スペーサあるいは第2柱状スペーサの全長の1/4以上の長さであると好ましい。

【 0 0 1 5 】

上記好ましい態様によれば、第1あるいは第2柱状スペーサの開口部あるいはコンタクトホール内への埋め込み長さを第1あるいは第2柱状スペーサの全長の1/4以上とすれば、外力からの耐性が極めて向上するので好ましい。なお、第1柱状スペーサの全長から開口部内への埋め込み長さを引いた長さ、あるいは第2柱状スペーサの全長からコンタクトホール内への埋め込み長さを引いた長さはセルギャップとほぼ同一となるので、セルギャップの調整と合わせて第1あるいは第2柱状スペーサの長さを調節すれば簡単に上述の関係にすることが可能となる。

【 0 0 1 6 】

また、上記発明において、前記少なくとも1つの電極は、前記層間膜上に形成されると共に前記層間膜に形成されたコンタクトホールを経て前記スイッチング素子の電極に電氣的に接続された第1電極と、前記一方の基板の前記表示領域の周縁部に沿って形成された共通配線に電氣的に接続された第2電極と、からなり、前記第1及び第2電極には複数のスリットが形成されるとともに、くし歯状に互いに噛み合うように一定間隔を隔てて配置されていると好ましい

10

【 0 0 1 7 】

上記好ましい態様によれば、一方の基板に第1、第2電極を形成しているので、いわゆる横電界方式の液晶表示装置のうち、特にIPSモードの液晶表示装置においても上述の効果が得られるようになる。

【 0 0 1 8 】

また、上記発明において、前記少なくとも1つの電極は、前記層間膜上に形成されると共に前記層間膜に形成されたコンタクトホールを経て前記スイッチング素子の電極に電氣的に接続された第1電極と、前記一方の基板の前記表示領域の周縁部に沿って形成された共通配線に電氣的に接続された第2電極と、からなり、前記第2電極には複数のスリットが形成されるとともに、無機透明絶縁材料からなる電極間絶縁膜を介して前記第1電極の前記液晶層側に対向配置されていると好ましい。

20

【 0 0 1 9 】

上記好ましい態様によれば、一方の基板に第1、第2電極を形成しているので、いわゆる横電界方式の液晶表示装置のうち、特にFFSモードの液晶表示装置においても上述の効果が得られるようになる。

30

【 0 0 2 0 】

また、上記発明において、前記層間膜は前記スイッチング素子の電極を直接被覆しており、前記電極間絶縁膜は前記開口部を介して前記チャンネル部を直接被覆していると好ましい。

【 0 0 2 1 】

上記好ましい態様によれば、FFSモードの液晶表示装置においては、電極間絶縁膜が開口部を介して直接チャンネル部を被覆する構成を採用することにより、従来スイッチング素子の絶縁性及び耐湿性を補償するために成膜される無機絶縁層、いわゆるパッシベーション膜を形成する必要がなくなる。よって製造工数を少なくすることができる。

【 0 0 2 2 】

また、上記発明において、前記少なくとも1つの電極は、前記層間膜上に形成されると共に前記層間膜に形成されたコンタクトホールを経て前記スイッチング素子の電極に電氣的に接続された第1電極からなり、さらに、前記他方の基板には第2電極が形成されており、前記一方の基板は前記スイッチング素子を直接被覆する無機絶縁層を備えていると好ましい。

40

【 0 0 2 3 】

上記好ましい態様によれば、一对の基板のそれぞれに第1、第2電極を形成しているので、TNモード、VAモードあるいはMVAモードに代表されるいわゆる縦電界方式の液晶表示装置において上述した効果を得ることができるようになる。

【発明を実施するための最良の形態】

50

【 0 0 2 4 】

以下、図面を参照して本発明の最良の実施形態を説明する。但し、以下に示す実施形態は、本発明の技術思想を具体化するための液晶表示装置を例示するものであって、本発明をこの液晶表示装置に特定することを意図するものではなく、特許請求の範囲に含まれるその他の実施形態のものも等しく適応し得るものである。

【 0 0 2 5 】

図 1 は本発明の実施例 1 に係る液晶表示装置を示す平面図である。図 2 は図 1 に示す液晶表示装置のアレイ基板表面の 1 画素部分を拡大して示す要部拡大図である。図 3 は図 2 の III - III 線で切断した断面図である。図 4 は本発明の実施例 2 に係る液晶表示装置を示す平面図である。図 5 は図 4 の液晶表示装置のカラーフィルタ基板を透視して示す 3 画素分の拡大平面図である。図 6 は図 5 の VI - VI 線で切断した断面図である。図 7 は実施例 2 の液晶表示装置の変形例を示す図 6 に対応する断面図である。図 8 は本発明の実施例 3 に係る液晶表示装置の図 6 に対応する断面図である。

【 0 0 2 6 】

なお、ここで述べるアレイ基板及びカラーフィルタ基板の「表面」とは各種配線が形成された面ないしは液晶と対向する側の面を示すものとする。また、この明細書における説明のために用いられた各図面においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならせて表示しており、必ずしも実際の寸法に比例して表示されているものではない。

【 実施例 1 】

【 0 0 2 7 】

本実施例 1 に係る液晶表示装置 1 は、TN (Twisted Nematic) モード、VA (Vertical Alignment) モードあるいは MVA (Multi-domain Vertical Alignment) モードで駆動するいわゆる縦電界方式の液晶表示装置である。また、この液晶表示装置 1 は、図 1 に示すように、アレイ基板 AR 及びカラーフィルタ基板 CF と、両基板 AR、CF を貼り合わせるシール材 2 と、アレイ基板 AR、カラーフィルタ基板 CF 及びシール材 2 により囲まれた領域に封入された液晶層 40 (図 3 参照) と、から構成されたいわゆる COG (Chip On Glass) 型の液晶表示装置である。この液晶表示装置 1 においては、シール材 2 により囲まれた領域が表示領域 DA を形成しており、この表示領域 DA の外側が額縁部分となっている。なお、図 1 には表示領域 DA に当たる領域に格子状のハッチングが施されている。

【 0 0 2 8 】

アレイ基板 AR は、図 1 ~ 図 3 に示すように、矩形状のガラス基板からなる透明基板 10 の表面に液晶駆動用の各種配線等が形成されたものである。このアレイ基板 AR はカラーフィルタ基板 CF よりもその長手方向の長さが長く、両基板 AR、CF を貼り合わせた際に外部に延在する延在部 10a が形成されるようになっている。この延在部 10a には駆動信号を出力する IC チップあるいは LSI 等からなるドライバ Dr が設けられている。

【 0 0 2 9 】

アレイ基板 10 の表示領域 DA 内には、図 2 に示すように、マトリクス状に複数本の走査線 11 及び信号線 12 が形成されており、この複数本の走査線 11 及び信号線 12 は、表示領域 DA 外まで延出されて引回されてドライバ Dr に接続されている。

【 0 0 3 0 】

更に、アレイ基板 AR の表示領域 DA 内には、図 3 に示すように、複数本の走査線 11 及び信号線 12 に加えて、複数本の走査線 11 間に設けられこの走査線 11 と平行な複数本の補助容量線 13 と、ソース電極 S、ゲート電極 G、ドレイン電極 D、及び半導体層 154 からなるスイッチング素子としての TFT (Thin Film Transistor) と、走査線 11 と信号線 12 とで囲まれた領域を覆う画素電極 18 と、が設けられている。なお、TFT の半導体層 15 としてはポリシリコン (p-Si)、アモルファスシリコン (a-Si) あるいは LTPS (Low Temperature Poly Silicon) が通常用いられる。また、複数本の

10

20

30

40

50

走査線 1 1 及び信号線 1 2 により囲まれた領域が 1 画素領域 (サブピクセル) P A 1 を形成している。

【 0 0 3 1 】

次に、主に図 2 及び図 3 を参照して、アレイ基板 A R の表面に形成された各種配線等の製造工程について簡単に説明する。

まず、透明基板 1 0 上に所定厚のアルミニウム、モリブデン、クロム、チタンあるいはこれらの合金からなる導電物質を成膜する。なお、前述した材料以外の材料でも可能である。そして、周知のフォトリソグラフィ法を用いてパターンニングすることによりその一部をエッチング除去して、横方向に伸びる複数本の走査線 1 1 と、これら複数本の走査線 1 1 間に位置する補助容量線 1 3 と、走査線 1 1 から延在するゲート電極 G と、補助容量線 1 3 の一部を拡幅して形成される補助容量電極 1 3 a と、を形成する。

10

【 0 0 3 2 】

次に、前記工程によって走査線 1 1 や補助容量線 1 3 等が形成された透明基板 1 0 上を覆うように公知のプラズマ C V D 法あるいはスパッタリング法を用いて所定厚のゲート絶縁膜 1 4 が成膜される。このゲート絶縁膜 1 4 としては窒化シリコン (S i N _x)、酸化シリコン (S i O ₂) 等からなる透明な無機絶縁材料が用いられる。

【 0 0 3 3 】

次に、ゲート絶縁膜 1 4 上に半導体材料、例えば a - S i を成膜する。そして、ゲート電極 G を覆う部分を残して a - S i 層をエッチング除去し、 T F T の一部となる半導体層 1 5 を形成する。そして同様の手法により、上述の工程で複数の層が形成された透明基板 1 0 上に更に導電性物質を成膜し、走査線 1 1 に交差する方向に伸びる複数本の信号線 1 2、この信号線 1 2 から延設され半導体層 1 5 に接続されるソース電極 S、補助容量電極 1 3 a 上を覆うとともに一端が半導体層 1 5 に接続されるドレイン電極 D をパターンニングする。これにより、透明基板 1 0 の走査線 1 1 と信号線 1 2 との交差点近傍に T F T が形成される。

20

【 0 0 3 4 】

さらにまた、これらの各種配線を覆うように表面の安定化のための透明な無機絶縁材料、例えば S i N _x あるいは S i O ₂ からなるパッシベーション膜 1 6 を成膜し、続いて、アレイ基板 A R の表面を平坦化するための透明な感光性樹脂材料、例えばフォトレジストからなる層間膜 1 7 が成膜される。そして、この層間膜 1 7 の T F T のチャンネル部 C R を覆う位置には開口部 O P が形成されている。加えて、層間膜 1 7 及びパッシベーション膜 1 6 の補助容量電極 1 3 a 上に位置する部分には、後述する画素電極 1 8 とドレイン電極 D とを電気的に接続するためのコンタクトホール C H が設けられている。

30

【 0 0 3 5 】

層間膜 1 7 の成膜工程について詳述すると、まず T F T が形成された透明基板 1 0 の表面にフォトレジスト等の感光性樹脂材料からなる膜を形成し、プリベークした後、公知の露光装置を用いて露光すると共に現像処理して、表示領域 D A に層間膜 1 7 を形成した後、光反応処理及びベーク処理を行なう。このうち、光反応処理は、感光性樹脂膜の透明性を向上させる目的で U V 光を照射して感光性官能基を光反応させる処理である。また、ベーク処理は、加熱処理を行うことにより、パターン形成された感光性樹脂を焼成し、樹脂内の化学反応 (主には架橋反応) によって化学的、物理的に安定な絶縁膜として基板上に形成する処理である。なお、ここで形成された層間膜 1 4 の厚さは、例えば 1 . 5 ~ 3 . 0 μ m とすることが好ましい。層間膜 1 4 の厚さが 1 . 5 μ m 未満であると、 T F T 等の存在箇所段差が生じるようになるので、以降の工程で形成される下電極 1 7 や上電極 2 1 にも段差が生じるようになり、セルギャップが不均一となるので好ましくない。また、層間膜 1 4 の厚さが 3 . 0 μ m を超えると、層間膜 1 4 による光吸収率が大きくなって表示領域 D A の明るさが低下するので好ましくない。

40

【 0 0 3 6 】

開口部 O P は露光形成される層間膜 1 7 の成膜プロセス時に同時に形成されるものであり、開口部 O P の底部には T F T のチャンネル部 C R を覆うパッシベーション膜 1 6 が露出

50

している。また、コンタクトホールCHは露光形成される層間膜17の成膜プロセス時に層間膜17に形成された穴の底部に露出したパッシベーション膜16をエッチング除去することにより形成される。なお、このコンタクトホールCHは、補助容量電極13aが所定の容量を得られる程度にその面積が大きく取られているため、開口部OPに比して大きな径を備えるものである。

【0037】

そして、走査線11及び信号線12によって囲まれた1画素領域PA1ごとに例えばITO (Indium Tin Oxide) またはIZO (Indium Zinc Oxide) からなる画素電極18を形成する。このとき好ましくはその外縁部が走査線11及び信号線12上に位置し、かつ隣接する画素電極19同士が非接続状態となるように設ける。また、上述の工程を経て複数層が形成された基板上に配向膜19を成膜し、配向膜19の表面をラビングローラ等を用いてラビング処理する。なお、開口部OP及びコンタクトホールCHは、上述のように画素電極18及び配向膜19が形成された後も窪み状に維持されている。

10

【0038】

次いで、配向膜19が形成された基板の表面に、第1、第2柱状スペーサSP1、SP2を形成する。詳しくは、配向膜19の表面に紫外線硬化樹脂、例えばアクリル樹脂等を所定厚で塗布し、公知のフォトリソグラフィ法を用いて、チャネル部CR上に形成された開口部OP形成位置、及び、ドレイン電極Dと画素電極18とを接続するためのコンタクトホールCH形成位置の2箇所に第1、第2柱状スペーサSP1、SP2を形成する。第1柱状スペーサSP1は、その下方が窪み状に維持された開口部OP内に埋没している。同様に、第2柱状スペーサSP2は、その下方が窪み状に維持されたコンタクトホールCH内に埋没している。以上の工程により、本実施例1に係る液晶表示装置1のアレイ基板ARが製造される。なお、第2柱状スペーサSP2は、コンタクトホールCHが開口部OPに比して大きく設けられているので、その径を大きく取ることができ、セルギャップの均一性及び外力からの耐性を飛躍的に向上させることができるようになるため、好ましい。

20

【0039】

カラーフィルタ基板CFは、図1及び図3に示すように、矩形状のガラス基板からなる透明基板30の表面に液晶駆動用の各種配線等が形成されたものである。詳しくは、アレイ基板ARに形成された走査線11及び信号線12に合わせて格子状に形成されるとともにアレイ基板ARに形成されたTF T上を覆うように形成された遮光層31と、各画素領域PA1にそれぞれ形成された複数色、例えば赤色(R)、緑色(G)、青色(B)の各色からなるカラーフィルタ層32と、遮光層31及びカラーフィルタ層32とを覆う保護膜33とを備えている。なお、遮光層31の形状は、上記のような格子状に必ずしも限定されるものではなく、例えばストライプ状やTF T上を覆うだけの形状であってもよい。加えて、アレイ基板ARの第2柱状スペーサSP2が形成された位置には補助容量電極13aが形成されており、この補助容量電極13aは通常遮光性材料から形成されるため、非表示領域となる。したがって、この位置にも遮光層31を延設させておけば、この位置に生じる配向ずれに起因する光漏れ等を抑制することができる。

30

【0040】

さらに加えて、この保護膜33の表面には、アレイ基板ARに設けられた画素電極18との間で電界を形成し液晶層40を駆動するためのITOまたはIZOからなる共通電極34と、この共通電極34の表面を覆う配向膜35と、が形成されている。共通電極34は、カラーフィルタ基板CFの額縁部分に形成されたトランスファ電極T(図1参照)を介してアレイ基板AR側に引回されており、ドライバDrに接続されている。

40

【0041】

次に、主に図3を参照して、カラーフィルタ基板CFの表面に形成された各種配線等の製造工程について簡単に説明する。

先ず、透明基板30表面に金属クロム又は金属クロムと酸化クロムを塗布し、公知のスパッタリング法で走査線11、信号線12及びTF T上を遮光する遮光層31を成膜する

50

。次いで、複数色のカラーフィルタ層 3 2 を例えばストライプ状あるいはモザイク状等の所定の配置でそれぞれの色毎に順次成膜を行う。次に、遮光層 3 1 及びカラーフィルタ層 3 2 を保護するとともにこれらの部材と後述する共通電極 3 4 との密着性を向上させるためのシリカ等からなる保護膜 3 3 を成膜する。

【 0 0 4 2 】

そして、上に示した工程を経て得られた基板の表面全体に亘って I T O 又は I Z O 等からなる共通電極 3 4 を成膜する。また、この共通電極 3 4 の表面には配向膜 3 5 が成膜され、この配向膜 3 5 の表面はラビングローラ等によりラビングされる。以上の工程によりカラーフィルタ基板 C F が製造される。なお、このように製造されるアレイ基板 A R 及びカラーフィルタ基板 C F の外面には偏光板 4 1 が設けられている。

10

【 0 0 4 3 】

以上のように形成されたアレイ基板 A R 及びカラーフィルタ基板 C F の貼り合わせは、先ず、カラーフィルタ基板 C F 側の表示領域 D A を覆うように額縁状に、例えばディスプレイ等を用いて紫外線硬化樹脂からなるシール材 2 を塗布する。なお、このシール材 2 は後に液晶が封入される液晶封入口 2 a (図 1 参照) を一部に形成するように塗布される。次いで、アレイ基板 A R とカラーフィルタ基板 C F の表面同士を互いに対向させて重ね合わせる。この際、アレイ基板 A R 側に形成された第 1、第 2 柱状スペーサ S P 1、S P 2 がカラーフィルタ基板 C F 側に形成された遮光層 3 1 により遮光されるように位置合わせを行う。上述のように両基板 A R、C F を重ね合わせた後、シール材 2 に紫外線を照射することによりシール材 2 が硬化されて、一对の基板 A R、C F からなる空セルが形成される。そして、この空セルの液晶注入口 2 a から液晶を注入し、その後液晶注入口 2 a を封止剤で封止することにより液晶表示装置 1 が製造される。なお、この貼り合わせ時においては、第 1、第 2 柱状スペーサ S P 1、S P 2 がアレイ基板 A R 上に直接形成されているので、カラーフィルタ基板 C F に形成される遮光層 3 1 の成膜時に第 1、第 2 柱状スペーサ形成時のチャンネル部 C R に対する位置ズレ誤差を勘案する必要がなくなる。したがって、この T F T のチャンネル部 C R を覆う遮光層 3 1 の面積を小さくでき、高い開口度が得られるようになる。

20

【 0 0 4 4 】

このようにして製造された液晶表示装置 1 は、図 3 に示すように、第 1、第 2 柱状スペーサ S P 1、S P 2 の下部が開口部 O P 及びコンタクトホール C H 内に埋没しているので、第 1、第 2 柱状スペーサ S P 1、S P 2 のアレイ基板 A R との接触面積が大きく、以って接着強度が高いためこの第 1、第 2 柱状スペーサ S P 1、S P 2 の脱落等を抑制することが可能となる。

30

【 0 0 4 5 】

また、例えば一方の基板に縦方向の外力が生じた場合にも、第 1、第 2 柱状スペーサ S P 1、S P 2 がアレイ基板 A R に強固に接着しているため、この第 1、第 2 柱状スペーサ S P 1、S P 2 が外力により横方向に変形することなく、緩衝材として基板を強固に支持することができる。

【 実施例 2 】

【 0 0 4 6 】

次に、図 4 ~ 図 6 を参照して、他の態様に係る液晶表示装置 1 A について説明を行う。なお、本実施例 2 において上記実施例 1 の液晶表示装置 1 と同様の構成からなる部分については同一の符号を付してその詳細な説明は省略し、異なる構成についてのみ詳述する。

40

【 0 0 4 7 】

本実施例 2 に係る液晶表示装置 1 A は、いわゆる横電界方式の液晶表示装置に関するものであって、ここでは、特に F F S (Fringe Field Switching) モードの液晶表示装置 1 A について説明を行う。この液晶表示装置 1 A は、図 4 に示すように、アレイ基板 A R 1 及びカラーフィルタ基板 C F 1 と、両基板 A R 1、C F 1 を貼り合わせるシール材 2 と、アレイ基板 A R 1、カラーフィルタ基板 C F 1 及びシール材 2 により囲まれた領域に封入された液晶層 4 0 (図 6 参照) と、から構成されたいわゆる C O G 型の液晶表示装置であ

50

る。この液晶表示装置 1 A においては、シール材 2 により囲まれた領域が表示領域 D A を形成しており、この表示領域 D A の外側は額縁領域となっている。また、シール材 2 の一部には液晶を注入するための液晶注入口 2 a が形成されている。なお、図 4 には表示領域 D A に当たる領域に格子状のハッチングが施されている。

【 0 0 4 8 】

アレイ基板 A R 1 は、透明基板 1 0 上に各種配線が設けられたものからなり、カラーフィルタ基板 C F 1 よりもその長手方向の長さが長く、両基板 A R 1、C F 1 を貼り合わせた際に外部に延在する延在部 1 0 a が形成されるようになっており、この延在部 1 0 a にはドライバ D r が設けられている。そして、このアレイ基板 A R 1 の額縁領域には、ドライバ D r からの各種信号を後述する走査線 1 1 及び信号線 1 2 に送るために各種引回し線（図示省略）が形成されており、更には、後述する下電極 2 1 に接続されるコモン配線 C o m も形成されている。なお、本実施例 2 の液晶表示装置 1 A にはトランスファ電極 T は形成されていない。

10

【 0 0 4 9 】

次に各基板の構成について、図 5 及び図 6 を参照して説明を行う。まず、アレイ基板 A R 1 には、図 5 及び図 6 に示すように、透明基板 1 0 の表面に例えば M o / A l の 2 層配線からなる複数の走査線 1 1 が互いに平行になるように形成されている。また、この走査線 1 1 が形成された透明基板 1 0 の表面全体に亘って S i N _x ないしは S i O ₂ 等の無機透明絶縁材料からなるゲート絶縁膜 1 4 が被覆されている。更に、このゲート絶縁膜 1 4 の表面のスイッチング素子（例えば T F T ）が形成される領域には a - S i 等からなる半

20

【 0 0 5 0 】

また、ゲート絶縁膜 1 4 の表面には、例えば M o / A l / M o の 3 層構造の導電性層からなるソース電極 S を含む信号線 1 2 及びドレイン電極 D が形成されている。この信号線 1 2 のソース電極 S 部分及びドレイン電極 D は、いずれも半導体層 1 5 の表面に部分的に重なっている。更に、このアレイ基板 A R 1 の表面全体に透明な無機絶縁材料からなるパッシベーション膜 1 6 が形成されている。そして、このパッシベーション膜 1 6 の表面全体に感光性材料からなる層間膜 1 7 が被覆されており、加えて、この層間膜 1 7 のチャンネル部 C R に対応する位置には開口部 O P が形成され、ドレイン電極 D に対応する位置には

30

【 0 0 5 1 】

そして、図 2 に示したパターンとなるように、走査線 1 1 及び信号線 1 2 で囲まれた領域の層間膜 1 7 上に透明導電性材料、例えば I T O ないし I Z O からなる第 1 電極としての下電極（画素電極）1 8 が形成されている。この下電極 1 8 はコンタクトホール C H を介してドレイン電極 D と電氣的に接続されている。更に、この下電極 1 8 上には電極間絶縁膜 2 2 が形成されている。この電極間絶縁膜 1 8 には、例えば S i N _x 等の無機透明絶縁材料が使用される。そして、この電極間絶縁膜 1 8 上には走査線 1 1 及び信号線 1 2 で囲まれた領域に複数のスリット 2 0 を有する透明導電性材料、例えば I T O ないし I Z O からなる第 2 電極としての上電極（共通電極）2 1 が形成されている。なお、この上電極 2 1 は、各画素領域に形成されているとともに、それぞれが連結部 2 1 B で互いに連結され、液晶表示装置 1 A の額縁領域に配線されたコモン配線 C o m に電氣的に接続されている。なお、このコモン配線 C o m と上電極 2 1 とは例えば図 4 の X 部分で接続され、コモン配線 C o m の他端部はドライバ D r に接続されている。このように上電極 2 1 を額縁領域に配線されたコモン配線 C o m に接続する構成とすると、画素領域 P A 2 内に補助容量線 1 3 等を形成する必要がないので開口度を向上させることができる。そして、この基板の表面全体に亘り所定の配向膜 1 9 が形成されている。

40

【 0 0 5 2 】

スリット 2 0 を有する上電極 2 1 は、走査線 1 1 及び信号線 1 2 で囲まれた領域毎に平面視で例えばくし歯状となるよう、スリット 2 0 の信号線 1 2 側の一端の幅が大きい開放

50

端 20 a となっているとともに他端が閉鎖端 20 b となっている。これにより、開放端 20 a 側の開口度が向上し、より明るい表示を行うことができるようになっている。

【0053】

次に、配向膜 19 が形成された基板の表面には、図 6 に示すように、第 1、第 2 柱状スペーサ SP 1、SP 2 が形成されている。この第 1、第 2 柱状スペーサ SP 1、SP 2 は、配向膜 19 の表面に所定厚で塗布されたアクリル樹脂等を、公知のフォトリソグラフィ法を用いてエッチング処理等を行うことにより形成したものであり、チャンネル部 CR 上に形成された開口部 OP 形成位置、及び、ドレイン電極 D と画素電極 18 とを接続するためのコンタクトホール CH 形成位置にそれぞれ設けられている。第 1 柱状スペーサ SP 1 は、その下方が窪み状に維持された開口部 OP 内に埋没している。同様に、第 2 柱状スペーサ SP 2 は、その下方が窪み状に維持されたコンタクトホール CH 内に埋没している。

10

【0054】

カラーフィルタ基板 CF 1 は、図 6 に示すように、透明基板 30 の表面に走査線 11、信号線 12 及び TFT に対応する位置を被覆するように遮光層 31 が形成されている。更に、遮光層 31 で囲まれた透明基板 30 の表面には、複数色、例えば R、G、B の 3 色からなるカラーフィルタ層 32 が形成され、更に遮光層 31 及びカラーフィルタ層 32 の表面を被覆するように保護膜 33 が形成されている。そして、この基板の表面全体に亘り所定の配向膜 35 が形成されている。

【0055】

以上の構成を有するアレイ基板 AR 1 及びカラーフィルタ基板 CF 1 の貼り合わせは、先ず、カラーフィルタ基板 CF 1 側の表示領域 DA を覆うように額縁状に、例えばディスプレイ等を用いて紫外線硬化樹脂からなるシール材 2 を塗布する。なお、このシール材 2 は後に液晶が封入される液晶封入口 2 a (図 4 参照) を一部に形成するように塗布される。次いで、アレイ基板 AR 1 とカラーフィルタ基板 CF 1 の表面同士を互いに対向させて重ね合わせる。この際、アレイ基板 AR 1 側に形成された第 1、第 2 柱状スペーサ SP 1、SP 2 がカラーフィルタ基板 CF 1 側に形成された遮光層 31 により遮光されるように位置合わせを行う。上述のように両基板 AR 1、CF 1 を重ね合わせた後、シール材 2 に紫外線を照射することによりシール材 2 が硬化されて、一对の基板 AR 1、CF 1 からなる空セルが形成される。そして、この空セルの液晶注入口 2 a から液晶を注入し、その後液晶注入口 2 a を封止剤で封止することにより液晶表示装置 1 A が製造される。

20

30

【0056】

このようにして製造された液晶表示装置 1 A は、図 6 に示すように、第 1、第 2 柱状スペーサ SP 1、SP 2 の下部が開口部 OP 及びコンタクトホール CH 内に埋没しているので、第 1、第 2 柱状スペーサ SP 1、SP 2 のアレイ基板 AR との接触面積が大きく、よって接着強度が高いためこの第 1、第 2 柱状スペーサ SP 1、SP 2 の脱落等を抑制することが可能となる。

【0057】

また、例えば一方の基板に縦方向の外力が生じた場合にも、第 1、第 2 柱状スペーサ SP 1、SP 2 がアレイ基板 AR に強固に接着しているので、この第 1、第 2 柱状スペーサ SP 1、SP 2 が外力により横方向に変形することなく、緩衝材として基板を強固に支持することができる。

40

【0058】

なお、本実施例 2 においては、FFS モードの液晶表示装置 1 A について説明したが、他の横電界方式、詳しくは IPS (In-Plane Switching) モードの液晶表示装置においても同様の構成を採用できる。なお、この IPS モードの液晶表示装置は、FFS モードの液晶表示装置 1 A に比して、画素電極及び共通電極のそれぞれにスリットが形成され、これらの電極が互にくし歯状に噛み合うように同一層に配設される点のみ異なり、その他の構成についてはほぼ同一である。

【0059】

また、本実施例 2 においては、コンタクトホール CH に対向する位置に第 2 柱状スペー

50

サSP2を形成したものを説明したが、図7に示す変形例としての画素領域PA2'のように、この第2柱状スペーサSP2を設けることなく、第1柱状スペーサSP1のみでセルギャップを保持する構造とすることももちろん可能である。

【実施例3】

【0060】

次に、本発明の実施例3として、上記実施例2に示した横電界方式の液晶表示装置1Aを改良したのについて、図8を参照して説明を行う。なお、図8は上記実施例2の図6と対応するように図示したものであり、実施例2の液晶表示装置1Aと同様の構成である部分には同一の符号を付してその説明を省略する。

【0061】

本実施例3に係る液晶表示装置は、上記実施例2の液晶表示装置1Aに比して、アレイ基板AR2の成膜構造が異なるのみであり、カラーフィルタ基板CF2の構成、及びアレイ基板AR2とカラーフィルタ基板CF2との貼り合わせ作業等は液晶表示装置1Aのものと同じである。したがって、以下には本実施例3に係る液晶表示装置のアレイ基板AR2の成膜構造についてのみ説明する。

【0062】

アレイ基板AR2は、透明基板10上に各種配線が設けられたものからなり、カラーフィルタ基板CF2よりもその長手方向の長さが長く、両基板AR2、CF2を貼り合わせた際に外部に延在する延在部10aが形成されるようになっており、この延在部10aにはドライバDrが設けられている。そして、このアレイ基板AR1の額縁領域には、ドライバDrからの各種信号を後述する走査線11及び信号線12に送るために各種引回し線（図示省略）が形成されており、更には、後述する下電極21に接続されるコモン配線Comも形成されている。なお、本実施例2の液晶表示装置1Aにはトランスファ電極Tは形成されていない。

【0063】

このアレイ基板AR1には、図8に示すように、透明基板10の表面に例えばMo/Alの2層配線からなる複数の走査線11が互いに平行になるように形成されている。また、この走査線11が形成された透明基板10の表面全体に亘ってゲート絶縁膜14が被覆されている。更に、このゲート絶縁膜14の表面のTFTが形成される領域にはa-Si等からなる半導体層15が形成されている。この半導体層15が形成されている位置の走査線11の領域がTFTのゲート電極Gを形成する。また、ゲート絶縁膜14の表面には、例えばMo/Al/Moの3層構造の導電性層からなるソース電極Sを含む信号線12及びドレイン電極Dが形成されている。この信号線12のソース電極S部分及びドレイン電極Dは、いずれも半導体層15の表面に部分的に重なっている。

【0064】

そして、上記実施例2においては、ソース電極Sを含む信号線12及びドレイン電極Dが形成された後、このアレイ基板AR1の表面全体に透明な無機絶縁材料からなるパッシベーション膜16が形成されている。しかしながら、本実施例3においては、このパッシベーション膜16は形成せずに、直ちに層間膜17を形成する。すなわち、TFTが形成された透明基板10の表面にフォトレジスト等の感光性材料からなる膜を形成し、プリベークした後、公知の露光装置を用いて露光すると共に現像処理して、表示領域DAに層間膜17を形成した後、光反応処理及びベーク処理を行なう。従って、層間膜17はTFTのチャンネル部CR、ソース電極S及びドレイン電極Dの表面を直接被覆するように形成される。加えて、この層間膜17のチャンネル部CRに対応する位置には開口部OPが形成され、ドレイン電極Dに対応する位置にはコンタクトホールCHが形成されている。

【0065】

以降は、上記実施例2に示したものと同様に、下電極（画素電極）18、電極間絶縁膜22、複数のスリット20を有する上電極（共通電極）21及び配向膜19が順次形成される。なお、電極間絶縁膜22は開口部OP内にまで延在するように成膜されている。また、上電極21は液晶表示装置の額縁領域に配線されたコモン配線Comに電氣的に接続

10

20

30

40

50

されている。そして、配向膜 19 が形成された基板の表面のチャネル部 CR 上に形成された開口部 OP 形成位置、及び、ドレイン電極 D と画素電極 18 とを接続するためのコンタクトホール CH 形成位置には、第 1、第 2 柱状スペーサ SP 1、SP 2 がそれぞれ設けられている。第 1 柱状スペーサ SP 1 は、その下方が窪み状に維持された開口部 OP 内に埋没し、同様に、第 2 柱状スペーサ SP 2 は、その下方が窪み状に維持されたコンタクトホール CH 内に埋没している。

【0066】

このように、本実施例 3 に係る液晶表示装置においては、アレイ基板 AR 2 にパッシベーション膜 16 が形成されていないので、実施例 2 に示すアレイ基板 AR 1 に対して、パッシベーション膜 16 の成膜プロセスと、下電極 18 とドレイン電極 D とを電氣的に接続するための、ドレイン電極 D 上に成膜されたパッシベーション膜 16 のエッチングプロセスとが不要となる。したがって製造工程数を削減することが可能となる。また、開口部 OP の底部は透明な無機絶縁材料からなる電極間絶縁膜 22 により覆われているので、チャネル部 CR の絶縁性及び耐湿性が低下する恐れもない。そして、本実施例 3 の液晶表示装置においても上記実施例 2 に示した液晶表示装置 1A と同様の効果が得られることは明らかである。

【0067】

また、上記実施例 3 に係る液晶表示装置においては、下電極（第 1 電極）18 はコンタクトホール CH を介してドレイン電極 D にそれぞれ接続することで画素電極とし、複数のスリット 20 を有する上電極（第 2 電極）21 はコモン配線 Com に接続することで共通電極とした構成について説明した。しかし、この下電極 18 を共通電極とし、上電極 21 を画素電極としてそれぞれ機能させることも可能である。

【0068】

このような構成とした場合の液晶表示装置について具体的に説明すると、先ず、層間膜 17 の成膜プロセスまでは上述の実施例 3 と同様の工程でアレイ基板 AR 2 の製造を行う。そして、下電極 18 を層間膜 17 に形成された開口部 OP 及びコンタクトホール CH が形成された領域を除く表示領域 DA 全体に成膜するとともに、額縁領域に配設されたコモン配線 Com に電氣的に接続させる。次いで、電極間絶縁膜 22 をコンタクトホール CH が形成された部分を除く基板表面全体に成膜する。このように電極間絶縁膜 18 を成膜することにより、チャネル部 CR 上に形成された開口部 OP 内にも電極間絶縁膜 22 が入り込んでこのチャネル部 CR を直接覆うことになる。さらに、走査線 12 及び信号線 16 で区画された画素領域のそれぞれに複数のスリット 20 を有する上電極 21 を成膜する。なお、この上電極 21 はコンタクトホール CH を介してドレイン電極 D に電氣的に接続されるとともに、開口部 OP が形成された部分には形成されていない。以降は上述した実施例 3 に係る液晶表示装置と同様に、配向膜 19 の成膜、第 1、第 2 柱状スペーサ SP 1、SP 2 の形成及びカラーフィルタ基板 CF との貼り合わせ等を経て液晶表示装置が得られる。

【0069】

以上のように下電極 18 を共通電極とし、上電極 21 を画素電極としてそれぞれ機能させる液晶表示装置においても、上記実施例 3 に係る液晶表示装置と同様の優れた効果が得られることは明らかである。

【0070】

なお、上記各実施例において、好ましくは第 1 柱状スペーサ SP 1 あるいは第 2 柱状スペーサ SP 2 の全長 L1 と、この第 1 柱状スペーサ SP 1 あるいは第 2 柱状スペーサ SP 2 の頂部が開口部 OP あるいはコンタクトホール CH 内に埋め込まれる長さ L2 の関係を以下の式 (1) に示す関係となるように設定すれば、外力に対する耐性が十分に得られるようになる。なお、図面中では第 1 柱状スペーサ SP 1 の全長を L1 とし、この第 1 柱状スペーサ SP 1 が開口部 OP に埋め込まれる長さを L2 として示している。

$$L2 \quad (1/4) L1 \quad \dots (1)$$

【図面の簡単な説明】

10

20

30

40

50

【 0 0 7 1 】

【 図 1 】 本 発 明 の 実 施 例 1 に 係 る 液 晶 表 示 装 置 を 示 す 平 面 図 で あ る 。

【 図 2 】 図 1 に 示 す 液 晶 表 示 装 置 の ア レ イ 基 板 表 面 の 1 画 素 部 分 を 拡 大 し て 示 す 要 部 拡 大 図 で あ る 。

【 図 3 】 図 2 の III - III 線 で 切 断 し た 断 面 図 で あ る 。

【 図 4 】 本 発 明 の 実 施 例 2 に 係 る 液 晶 表 示 装 置 を 示 す 平 面 図 で あ る 。

【 図 5 】 図 4 の 液 晶 表 示 装 置 の カ ラ ー フ ィ ル タ 基 板 を 透 視 し て 示 す 3 画 素 分 の 拡 大 平 面 図 で あ る 。

【 図 6 】 図 5 の VI - VI 線 で 切 断 し た 断 面 図 で あ る 。

【 図 7 】 実 施 例 2 の 液 晶 表 示 装 置 の 変 形 例 を 示 す 図 6 に 対 応 す る 断 面 図 で あ る 。

10

【 図 8 】 本 発 明 の 実 施 例 3 に 係 る 液 晶 表 示 装 置 の 図 6 に 対 応 す る 断 面 図 で あ る 。

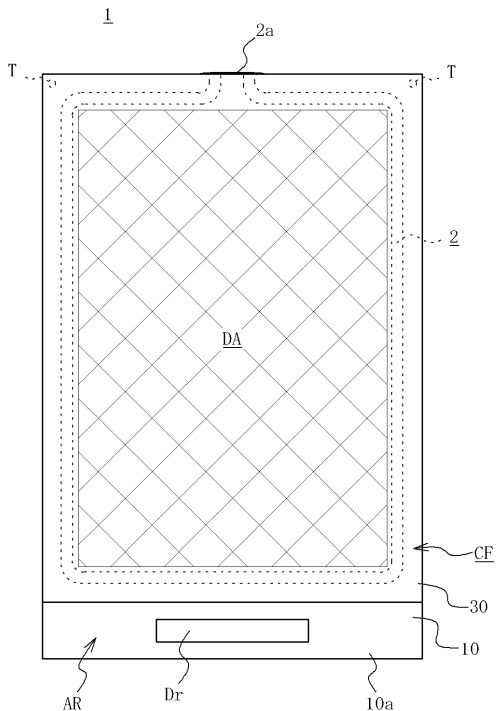
【 符 号 の 説 明 】

【 0 0 7 2 】

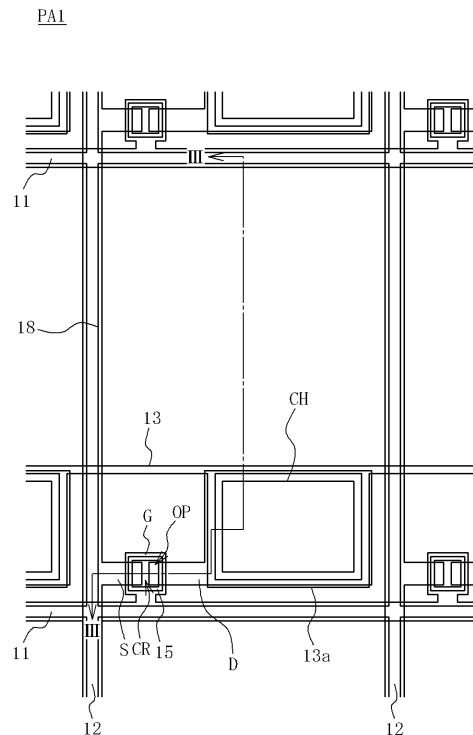
1、1A：液晶表示装置 2：シール材 10、30：透明基板 11：走査線 12：
 信号線 13：補助容量線 13a：補助容量電極 14：ゲート絶縁膜 15：半導体
 層 16：パッシベーション膜 17：層間膜 18：画素電極 19、35：配向膜
 20：スリット 21、34：共通電極 31：遮光膜 32：カラーフィルタ層 33
 ：保護膜 AR、AR1、AR2：アレイ基板 CF、CF1、CF2：カラーフィルタ
 基板 OP：開口部 CH：コンタクトホール SP1、SP2：第1、第2柱状スペ
 ーサ CR：チャンネル部 S：ソース電極 D：ドレイン電極 G：ゲート電極 DA：表
 示領域 PA1、PA2、PA2'、PA3：画素領域 Dr：ドライバ T：トランス
 ファ電極 Com：コモン配線

20

【 図 1 】



【 図 2 】



フロントページの続き

Fターム(参考) 2H092 GA14 HA04 JA46 JB54 JB57 JB58 JB64 JB69 KA12 KB22
KB25 MA13 NA25 PA03 PA08 PA09 QA06