



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201919452 A

(43)公開日：中華民國 108 (2019) 年 05 月 16 日

(21)申請案號：107125034

(22)申請日：中華民國 107 (2018) 年 07 月 19 日

(51)Int. Cl. : *H05K3/02 (2006.01)* *H05K3/10 (2006.01)*

(30)優先權：2017/10/12 中國大陸 201710949319.2

(71)申請人：大陸商宏啟勝精密電子（秦皇島）有限公司（中國大陸）HONGQISHENG
PRECISION ELECTRONICS (QINHUANGDAO) CO., LTD. (CN)

中國大陸

大陸商鵬鼎控股（深圳）股份有限公司（中國大陸）AVARY HOLDING
(SHENZHEN) CO., LIMITED (CN)

中國大陸

(72)發明人：胡先欽 HU, XIAN-QIN (CN)；李成佳 LI, CHENG-JIA (CN)

(74)代理人：張淑貞

申請實體審查：有 申請專利範圍項數：10 項 圖式數：14 共 19 頁

(54)名稱

電路板及其製作方法

CIRCUIT BOARD AND METHOD FOR MANUFACTURING THE SAME

(57)摘要

一種電路板，其包括一基底層及一導電線路，所述基底層上開設有至少一貫穿所述基底層兩相對表面的連通孔，所述導電線路包括形成於所述基底層的所述兩相對表面上的兩導電線路層，以及形成於所述連通孔內並電連接所述兩導電線路層的導電柱，所述導電柱的直徑小於所述連通孔的直徑。

A circuit board includes a base layer and a conductive line. The base layer defines at least one communication hole penetrating through opposite surfaces of the base layer. The conductive line includes two conductive circuit layers formed on opposite two surfaces of the base layer, and at least one conductive pillar formed in the at least one communication hole and electrically connecting the two conductive circuit layers. A diameter of the conductive pillar is smaller than a diameter of the communication hole.

指定代表圖：

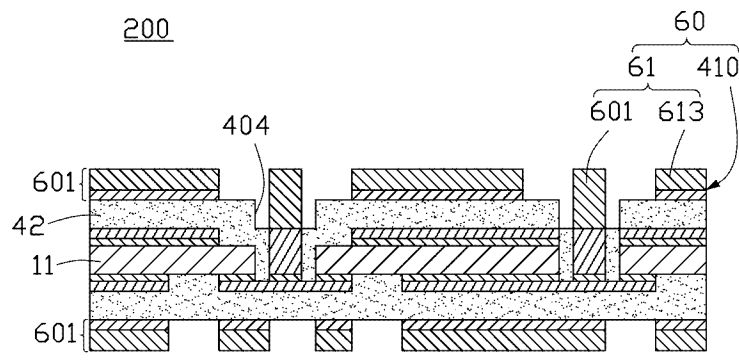


圖 14

符號簡單說明：

- 200 . . . 電路板
- 11 . . . 基底層
- 42 . . . 膠黏層
- 404 . . . 貫穿孔
- 61 . . . 外層導電圖形層
- 613 . . . 圖形線路
- 410 . . . 第三導電圖形層
- 601 . . . 外層導電線路層
- 60 . . . 外層導電線路

【發明說明書】

【中文發明名稱】 電路板及其製作方法

【英文發明名稱】 CIRCUIT BOARD AND METHOD FOR MANUFACTURING
THE SAME

【技術領域】

【0001】 本發明涉及一種電路板及其製作方法。

【先前技術】

【0002】 目前，許多柔性電路板會有高複雜度，高精度，高密集度的佈線要求。但是，在線路製作時，柔性電路板上的孔需要增加孔環以增強其連通功能，這就減少了柔性電路板排版的利用率，不利於高密度線路製作。

【發明內容】

【0003】 有鑑於此，本發明提供一種避免孔環結構存在的電路板的製作方法。

【0004】 還提供一種避免孔環結構存在的電路板。

【0005】 一種電路板的製作方法，包括步驟：提供一基板，所述基板包括基底層、第一底銅層及第二底銅層，所述第一底銅層及第二底銅層形成於所述基底層的相對兩側；在所述基板上開設至少一連接孔，每一連接孔貫穿所述第一底銅層與第二底銅層中的任意一層及所述基底層；在所述基板上鍍銅形成導電圖案層，所述導電圖案層包括穿設於所述連接孔的導電柱，以及一形成於所述第一底銅層遠離所述基底層的表面與所述第二底銅層遠離所述基底層的表面的圖案線路，所述導電柱電連接所述第一底銅層與第二底銅層，且所述導電柱的直徑小於所述連接孔的直徑；以及快速蝕刻所述基板以去除所述第一底銅層與

第二底銅層未被所述導電圖案層覆蓋的區域，以將所述第一底銅層蝕刻成第一導電圖形層，將所述第二底銅層蝕刻成第二導電圖形層。

【0006】進一步地,所述電路板的製作方法中形成導電圖案層的步驟如下：在上述開設有連接孔的基板的相對兩側上分別壓覆第一感光膜及第二感光膜，使得所述第一感光膜覆蓋所述第一底銅層,所述第二感光膜覆蓋所述第二底銅層，且所述第一感光膜及/或第二感光膜填滿所述連接孔；對所述第一感光膜及第二感光膜進行曝光顯影，以在所述第一感光膜及第二感光膜上形成圖案，所述圖案包括對應每一連接孔開設的導通孔，以露出所述第一底銅層及/或第二底銅層，且所述導通孔的直徑小於所述連接孔的直徑，所述圖案還包括形成於所述第一感光膜及/或所述第二感光膜除所述導通孔外的其他位置的線路圖案；對應所述圖案進行鍍銅以形成所述導電圖案層；以及剝離上述第一感光膜及第二感光膜。

【0007】進一步地,所述導通孔的軸心線與所述連接孔的軸心線重合。

【0008】進一步地,所述製作方法還包括在開設通孔前對所述基板進行減薄銅工藝處理，使所述第一底銅層及第二底銅層厚度均勻減薄。

【0009】進一步地,所述電路板的製作方法在步驟“快速蝕刻所述基板以去除所述第一底銅層與第二底銅層未被所述導電圖案層覆蓋的區域”還包括：在圖案線路遠離所述基底層的至少一側疊加一單面板，每一單面板包括一外銅層及一結合於所述外銅層與所述圖案線路之間的膠黏層；在至少一單面板上開設至少一通孔以露出所述導電圖案層；在所述單面板上鍍銅形成外層導電圖形層，所述外層導電圖形層包括填充於所述通孔內的導接柱，以及一形成於所述外銅層遠離所述膠黏層的表面的圖形線路；快速蝕刻所述單面板以去除所述外銅層未被所述導電圖案層覆蓋的區域。

【0010】進一步地,所述電路板的製作方法中形成外層導電圖形層的步驟如下：在所述單面板上壓覆第三感光膜，且所述通孔被所述第三感光膜填滿；對所述第三感光膜進行曝光顯影，以在所述第三感光膜上形成圖形，所述圖形對

應每一通孔開設的導接孔，以露出所述導電圖案層，且所述導接孔的直徑小於所述通孔的直徑，所述圖形還包括形成於所述第三感光膜除所述導接孔外的其他位置的線路圖形；對應所述圖形進行鍍銅以形成所述外層導電圖形層；以及剝離上述第三感光膜。

【0011】進一步地,所述導接柱與所述導電柱對應設置。

【0012】一種電路板，其包括一基底層及一導電線路，所述基底層上開設有至少一貫穿所述基底層兩相對表面的連通孔，所述導電線路包括形成於所述基底層的所述兩相對表面上的兩導電線路層，以及形成於所述連通孔內並電連接所述兩導電線路層的導電柱，所述導電柱的直徑小於所述連通孔的直徑。

【0013】進一步地,所述電路板還包括一個或兩個膠黏層及一外層導電線路，每一膠黏層覆蓋所述導電線路的一側及同側未被所述導電線路覆蓋的基底層，至少一所述膠黏層上開設有至少一貫穿孔以暴露所述導電線路，所述外層導電線路包括形成於所述膠黏層遠離所述基底層的表面的外層導電線路層，以及形成於所述貫穿孔內並電連接所述外層導電線路層與所述導電線路的導接柱，所述導接柱的直徑小於所述貫穿孔的直徑。

【0014】進一步地,所述導接柱與所述導電柱對應並連接。

【0015】本發明的電路板的製作方法，其在形成導電線路層的同時在連通各導電線路層的孔內形成至少一導電柱或導接柱連接各導電線路層，避免了因孔環而佔用柔性電路板的利用面積，從而增加了柔性電路板的排版利用率，滿足了高密度線路製作需求。

【圖式簡單說明】

【0016】圖 1 是本發明第一實施例提供的基板的剖視圖。

【0017】圖 2 是在圖 1 中的基板上開設連接孔的剖視圖。

【0018】圖 3 是在圖 2 的基板上壓覆第一感光膜及第二感光膜的剖視圖。

【0019】圖 4 是將圖 3 的第一感光膜及第二感光膜曝光顯影後的剖視圖。

【0020】圖 5 是在圖 4 的基板上形成導電線路層的剖視圖。

【0021】圖 6 是將圖 5 中曝光顯影後的第一感光膜及第二感光膜剝離後的剖視圖。

【0022】圖 7 是對圖 6 的基板進行快速蝕刻後的剖視圖。

【0023】圖 8 是在圖 7 的兩導電線路層上分別疊加一單面板後的剖視圖。

【0024】圖 9 是在圖 8 中的單面板上開設連接孔的剖視圖。

【0025】圖 10 是在圖 9 的單面板上壓覆第三感光膜的剖視圖。

【0026】圖 11 是將圖 10 的第三感光膜曝光顯影後的剖視圖。

【0027】圖 12 是在圖 11 的單面板上形成外層導電圖形層的剖視圖。

【0028】圖 13 是將圖 12 中曝光顯影後的第三感光膜剝離後的剖視圖。

【0029】圖 14 是對圖 13 的單面板進行快速蝕刻後的剖視圖。

【實施方式】

【0030】下面將結合附圖 1~圖 14 及實施例，對本技術方案提供的電路板 100 及其製作方法進一步的詳細說明。

【0031】請參閱圖 1 至圖 7，本發明第一實施例提供一種電路板 100 的製作方法，包括如下步驟：

【0032】第一步，請參閱圖 1，提供一基板 10。

【0033】所述基板 10 為雙面板，所述基板 10 包括一基底層 11、形成於所述基底層 11 相對兩側的第一底銅層 12 與第二底銅層 13。

【0034】本實施例中，所述基底層 11 為柔性樹脂層，如聚醯亞胺（PI）、聚對苯二甲酸乙二醇酯（PET）或聚萘二甲酸乙二醇酯（PEN）。

【0035】第二步，請參閱圖 2，在所述基板 10 上開設至少一連接孔 102。

【0036】本實施例中，所述連接孔 102 的數量為兩個，所述連接孔 102 僅貫穿所述第一底銅層 12 及所述基底層 11。其中，所述連接孔 102 包括貫穿所述基底層 11 的連通孔 104。所述連接孔 102 通過鐳射鐳射加工形成。在其他實施例

中，所述連接孔 102 也可貫穿所述第二底銅層 13 及所述基底層 11，所述連接孔 102 可通過其他加工方式形成，例如機械切割。

【0037】第三步，請參閱圖 3，在所述開設有連接孔 102 的基板 10 相對兩側上分別壓覆第一感光膜 21 及第二感光膜 23，使得所述第一感光膜 21 覆蓋所述第一底銅層 12 並填滿所述連接孔 102，所述第二感光膜 23 覆蓋所述第二底銅層 13。

【0038】第四步，請參閱圖 4，對所述第一感光膜 21 及第二感光膜 23 進行曝光顯影以在所述第一感光膜 21 及第二感光膜 23 上形成圖案 210。其中，所述圖案 210 包括對應每一連接孔 102 形成一直徑小於所述連接孔 102 的直徑的導通孔 211，以露出所述第二底銅層 13。

【0039】本實施方式中，所述導通孔 211 的軸心線與所述連接孔 102 的軸心線重合。

【0040】所述圖案 210 除所述導通孔 211 外，還包括形成於所述第一感光膜 21 的其他位置及所述第二感光膜 23 上的線路圖案 213。

【0041】第五步，請參閱圖 5，對應所述圖案 210 進行鍍銅以形成導電圖案層 31。所述導電圖案層 31 包括填充於所述導通孔 211 內的導電柱 311。所述導電圖案層 31 還包括一形成於所述第一底銅層 12 遠離所述基底層 11 的表面及所述第二底銅層 13 遠離所述基底層 11 的表面的圖案線路 313。本實施例中，所述圖案線路 313 與所述線路圖案 213 對應。

【0042】第六步，請參閱圖 6，將所述曝光顯影後的第一感光膜 21 及第二感光膜 23 剝離，以使所述第一底銅層 12 及第二底銅層 13 未覆蓋導電圖案層 31 的區域裸露。

【0043】第七步，請參閱圖 7，對基板 10 進行快速蝕刻處理以去除所述第一底銅層 12 與第二底銅層 13 未覆蓋導電圖案層 31 而裸露的區域，從而將所述第一底銅層 12 及所述第二底銅層 13 分別製成與所述導電圖案層 31 對應的第一導電圖形層 120 及第二導電圖形層 130，以制得所述電路板 100。其中，所述第一

導電圖形層 120、第二導電圖形層 130 及導電圖案層 31 構成一導電線路 30，即所述導電線路 30 包括位於所述基底層 11 相對兩側的兩導電線路層 301 及所述導電柱 311，所述導電柱 311 用以電連接兩導電線路層 301。每一導電線路層 301 由第一導電圖形層 120 及覆蓋所述第一導電圖形層 120 的圖案線路 313 構成，或者由第二導電圖形層 130 及覆蓋所述第二導電圖形層 130 的圖案線路 313 構成。

【0044】所述快速蝕刻處理是指僅沿銅層的層疊方向進行蝕刻。

【0045】上述電路板 100 的製作方法中，還可根據需要對未開設連接孔 102 的基板 10 進行減薄銅工藝處理。

【0046】上述電路板 100 的製作方法中，還可包括形成一覆蓋所述導電線路 30 及基底層 11 的覆蓋膜（圖未示），且所述覆蓋膜填滿所述連通孔 104。

【0047】請參閱圖 7，上述實施例的製作方法製備的電路板 100，包括基底層 11 及一導電線路 30。所述基底層 11 上開設有至少一貫穿所述基底層 11 兩相對表面的連通孔 104。所述導電線路 30 包括形成於所述基底層 11 的所述兩相對表面上的兩導電線路層 301 及形成於所述連通孔 104 內並電連接所述兩導電線路層 301 的導電柱 311。所述導電柱 311 的直徑小於所述連通孔 104 的直徑。

【0048】請參閱圖 7~圖 14，本發明第二實施例提供一種電路板 200 的製作方法，其相較於所述第一實施例的電路板 100 的製作方法的區別在於，所述第二實施例的電路板 200 的製作方法還包括如下步驟：

【0049】第八步，請參閱圖 8，在至少一導電線路層 301 遠離所述基底層 11 的表面疊加一單面板 40。

【0050】本實施例中，分別在兩導電線路層 301 遠離所述基底層 11 的表面疊加一單面板 40。每一單面板 40 包括一外銅層 41 及結合於所述外銅層 41 與對應導電線路層 301 之間的膠黏層 42。所述膠黏層 42 覆蓋所述導電線路 30 及基底層 11，並填滿所述連通孔 104。

【0051】第九步，請參閱圖 9，在至少一單面板 40 上開設至少一通孔 402 以露出所述導電線路 30。所述通孔 402 包括貫穿所述膠黏層 42 的貫穿孔 404。

【0052】本實施例中，在靠近所述第一導電圖形層 120 的單面板 40 上對應所述導電柱 311 開設通孔 402 以露出所述導電柱 311，且所述通孔 402 通過鐳射鐳射加工形成。

【0053】在其他實施例中，所述通孔 402 可對應所述導電線路 30 除所述導電柱 311 外的區域開設，且所述通孔 402 還可通過其他加工方式形成，例如機械切割。

【0054】第十步，請參閱圖 10，在所述單面板 40 遠離所述基板 10 的一側壓覆第三感光膜 51，且所述通孔 402 被所述第三感光膜 51 填滿。

【0055】第十一步，請參閱圖 11，對所述第三感光膜 51 進行曝光顯影以在所述第三感光膜 51 上形成圖形 510。其中，所述圖形 510 包括對應每一通孔 402 形成一直徑小於所述通孔 402 的直徑的導接孔 512，以露出所述導電線路 30。

【0056】所述圖形 510 除所述導接孔 512 外，還包括形成於所述第三感光膜 51 的其他位置的線路圖形 513。

【0057】第十二步，請參閱圖 12，對應所述圖形 510 進行鍍銅以形成外層導電圖形層 61。所述外層導電圖形層 61 包括填充於所述導接孔 512 內的導接柱 611。所述外層導電圖形層 61 還包括一形成於所述外銅層 41 遠離所述膠黏層 42 的表面的圖形線路 613。本實施例中，所述圖形線路 613 與所述線路圖形 513 對應。

【0058】第十三步，請參閱圖 13，將所述曝光顯影後的第三感光膜 51 剝離，以使所述外銅層 41 未被覆蓋所述外層導電圖形層 61 的區域裸露。

【0059】第十四步，請參閱圖 14，對所述外銅層 41 未覆蓋所述外層導電圖形層 61 的區域進行快速蝕刻處理以去除，從而將所述外銅層 41 製成與所述外層導電圖形層 61 對應的第三導電圖形層 410，以制得所述電路板 200。其中，所述第三導電圖形層 410 及所述圖形線路 613 構成外層導電線路層 601。所述外層導電線路層 601 與所述導接柱 611 構成外層導電線路 60。

【0060】上述電路板 200 的製作方法中，還可包括形成一覆蓋所述外層導電線路 60 及膠黏層 42 的覆蓋膜（圖未示），且所述覆蓋膜填滿所述貫穿孔 404。

【0061】可以理解，在其他實施方式中，還可重複第八步至第十四步，以獲得更多層的電路板。

【0062】請參閱圖 14，上述第二實施例的製作方法製備的電路板 200，其與所述電路板 100 的區別在於：所述電路板 200 還包括一個或兩個膠黏層 42 及一外層導電線路 60。每一膠黏層 42 覆蓋所述導電線路 30 的一側及同側未被所述導電線路 30 覆蓋的基底層 11。至少一膠黏層 42 上開設有至少一貫穿所述膠黏層 42 的貫穿孔 404 以暴露所述導電線路 30。所述外層導電線路 60 包括形成於所述膠黏層 42 遠離所述基底層 11 的表面的外層導電線路層 601，以及形成於所述貫穿孔 404 內並電連接所述外層導電線路層 601 與所述導電線路 30 的導接柱 611。所述導接柱 611 的直徑小於所述貫穿孔 404 的直徑。

【0063】本發明的電路板的製作方法，其在形成導電線路層的同時在連通各導電線路層的孔內形成至少一導電柱或導接柱連接各導電線路層，避免了因孔環而佔用柔性電路板的利用面積，從而增加了柔性電路板的排版利用率，滿足了高密度線路製作需求。另外，所述導電柱或導接柱為直柱體，在信號傳輸時降低了信號損失。

【0064】對本領域的技術人員來說，可以根據本發明的發明方案和發明構思結合生產的實際需要做出其他相應的改變或調整，而這些改變和調整都應屬於本發明所公開的範圍。

【符號說明】

【0065】

電路板	100、200
基板	10
基底層	11
第一底銅層	12

第二底銅層	13
連接孔	102
連通孔	104
第一感光膜	21
第二感光膜	23
圖案	210
導通孔	211
線路圖案	213
導電圖案層	31
導電柱	311
圖案線路	313
第一導電圖形層	120
第二導電圖形層	130
導電線路	30
導電線路層	301
單面板	40
外銅層	41
膠黏層	42
通孔	402
貫穿孔	404
第三感光膜	51
圖形	510
導接孔	512
線路圖形	513
外層導電圖形層	61

導接柱	611
圖形線路	613
第三導電圖形層	410
外層導電線路層	601
外層導電線路	60

【生物材料寄存】

【0066】 無



201919452

【發明摘要】

【中文發明名稱】 電路板及其製作方法

【英文發明名稱】 CIRCUIT BOARD AND METHOD FOR MANUFACTURING THE SAME

【中文】

一種電路板，其包括一基底層及一導電線路，所述基底層上開設有至少一貫穿所述基底層兩相對表面的連通孔，所述導電線路包括形成於所述基底層的所述兩相對表面上的兩導電線路層，以及形成於所述連通孔內並電連接所述兩導電線路層的導電柱，所述導電柱的直徑小於所述連通孔的直徑。

【英文】

A circuit board includes a base layer and a conductive line. The base layer defines at least one communication hole penetrating through opposite surfaces of the base layer. The conductive line includes two conductive circuit layers formed on opposite two surfaces of the base layer, and at least one conductive pillar formed in the at least one communication hole and electrically connecting the two conductive circuit layers. A diameter of the conductive pillar is smaller than a diameter of the communication hole.

【指定代表圖】 第（ 14 ）圖

【代表圖之符號簡單說明】

電路板	200
-----	-----

基底層	11
膠黏層	42
貫穿孔	404
外層導電圖形層	61
圖形線路	613
第三導電圖形層	410
外層導電線路層	601
外層導電線路	60

【特徵化學式】

無

【發明申請專利範圍】

【第 1 項】一種电路板的製作方法，包括步驟：

提供一基板，所述基板包括基底層、第一底銅層及第二底銅層，所述第一底銅層及第二底銅層形成於所述基底層的相對兩側；

在所述基板上開設至少一連接孔，每一連接孔貫穿所述第一底銅層與第二底銅層中的任意一層及所述基底層；

在所述基板上鍍銅形成導電圖案層，所述導電圖案層包括穿設於所述連接孔的導電柱，以及一形成於所述第一底銅層遠離所述基底層的表面與所述第二底銅層遠離所述基底層的表面的圖案線路，所述導電柱電連接所述第一底銅層與第二底銅層，且所述導電柱的直徑小於所述連接孔的直徑；以及

快速蝕刻所述基板以去除所述第一底銅層與第二底銅層未被所述導電圖案層覆蓋的區域，以將所述第一底銅層蝕刻成第一導電圖形層，將所述第二底銅層蝕刻成第二導電圖形層。

【第 2 項】如申請專利範圍第 1 項所述之电路板的製作方法，其中，所述电路板的製作方法中形成導電圖案層的步驟如下：

在上述開設有連接孔的基板的相對兩側上分別壓覆第一感光膜及第二感光膜，使得所述第一感光膜覆蓋所述第一底銅層，所述第二感光膜覆蓋所述第二底銅層，且所述第一感光膜及/或第二感光膜填滿所述連接孔；

對所述第一感光膜及第二感光膜進行曝光顯影，以在所述第一感光膜及第二感光膜上形成圖案，所述圖案包括對應每一連接孔開設的導通孔，以露出所述第一底銅層及/或第二底銅層，且所述導通孔的直徑小於所述連接孔的直徑，所述圖案還包括形成於所述第一感光膜及/或所述第二感光膜除所述導通孔外的其他位置的線路圖案；

對應所述圖案進行鍍銅以形成所述導電圖案層；以及
剝離上述第一感光膜及第二感光膜。

【第 3 項】如申請專利範圍第 2 項所述之电路板的製作方法，其中，所述導通孔的軸心線與所述連接孔的軸心線重合。

【第 4 項】如申請專利範圍第 1 項所述之电路板的製作方法，其中，所述製作方法還包括在開設通孔前對所述基板進行減薄銅工藝處理，使所述第一底銅層及第二底銅層厚度均勻減薄。

【第 5 項】如申請專利範圍第 1 項所述之电路板的製作方法，其中，所述电路板的製作方法在步驟“快速蝕刻所述基板以去除所述第一底銅層與第二底銅層未被所述導電圖案層覆蓋的區域”還包括：

在圖案線路遠離所述基底層的至少一側疊加一單面板，每一單面板包括一外銅層及一結合於所述外銅層與所述圖案線路之間的膠黏層；

在至少一單面板上開設至少一通孔以露出所述導電圖案層；

在所述單面板上鍍銅形成外層導電圖形層，所述外層導電圖形層包括填充於所述通孔內的導接柱，以及一形成於所述外銅層遠離所述膠黏層的表面的圖形線路；

快速蝕刻所述單面板以去除所述外銅層未被所述導電圖案層覆蓋的區域。

【第 6 項】如申請專利範圍第 5 項所述之电路板的製作方法，其中，所述电路板的製作方法中形成外層導電圖形層的步驟如下：

在所述單面板上壓覆第三感光膜，且所述通孔被所述第三感光膜填滿；

對所述第三感光膜進行曝光顯影，以在所述第三感光膜上形成圖形，所述圖形對應每一通孔開設的導接孔，以露出所述導電圖案層，且所述導接孔的直徑小於所述通孔的直徑，所述圖形還包括形成於所述第三感光膜除所述導接孔外的其他位置的線路圖形；

對應所述圖形進行鍍銅以形成所述外層導電圖形層；以及

剝離上述第三感光膜。

【第 7 項】如申請專利範圍第 5 項所述之电路板的製作方法，其中，所述導接柱與所述導電柱對應設置。

【第 8 項】一種電路板，其包括一基底層及一導電線路，所述基底層上開設有至少一貫穿所述基底層兩相對表面的連通孔，所述導電線路包括形成於所述基底層的所述兩相對表面上的兩導電線路層，以及形成於所述連通孔內並電連接所述兩導電線路層的導電柱，所述導電柱的直徑小於所述連通孔的直徑。

【第 9 項】如申請專利範圍第 8 項所述之電路板，其中，還包括一個或兩個膠黏層及一外層導電線路，每一膠黏層覆蓋所述導電線路的一側及同側未被所述導電線路覆蓋的基底層，至少一所述膠黏層上開設有至少一貫穿孔以暴露所述導電線路，所述外層導電線路包括形成於所述膠黏層遠離所述基底層的表面的外層導電線路層，以及形成於所述貫穿孔內並電連接所述外層導電線路層與所述導電線路的導接柱，所述導接柱的直徑小於所述貫穿孔的直徑。

【第 10 項】如申請專利範圍第 8 項所述之電路板，其中，所述導接柱與所述導電柱對應並連接。

