

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-294434

(P2005-294434A)

(43) 公開日 平成17年10月20日(2005.10.20)

(51) Int. Cl.<sup>7</sup>

H01L 23/14  
H01L 23/12  
H05K 3/28  
H05K 3/46

F I

H01L 23/14 R  
H05K 3/28 C  
H05K 3/46 N  
H05K 3/46 Q  
H05K 3/46 T

テーマコード(参考)

5E314  
5E346

審査請求 未請求 請求項の数 6 O L (全 19 頁) 最終頁に続く

(21) 出願番号

特願2004-105583 (P2004-105583)

(22) 出願日

平成16年3月31日(2004.3.31)

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(74) 代理人 100105924

弁理士 森下 賢樹

(72) 発明者 白井 良輔

大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

(72) 発明者 児島 則章

大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

(72) 発明者 渡辺 裕之

大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

最終頁に続く

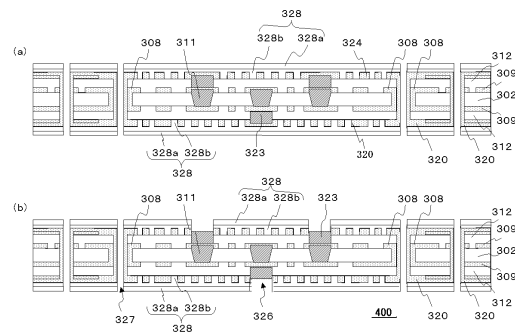
(54) 【発明の名称】 素子搭載基板およびそれを用いた半導体装置

(57) 【要約】

【課題】 信頼性の高い素子搭載基板を提供する

【解決手段】 カルド型ポリマー含有樹脂膜は後述するように優れた耐湿性および密着性を有する。さらに、フォトソルダーレジスト層328の表層を構成する樹脂層328aと樹脂層328bには同じ系列の樹脂が用いられているため、樹脂層328aと樹脂層328bとの間の層間密着性は安定している。このため、樹脂層328aを構成する材料として、カルド型ポリマー含有樹脂膜を用いることにより、素子搭載基板400の表面に搭載される素子や他の層との密着性を向上させることができる。したがって、素子搭載基板400の信頼性を向上させることができる。

【選択図】 図10



## 【特許請求の範囲】

## 【請求項 1】

素子を搭載するための素子搭載基板であって、  
基材と、該基材上に設けられた絶縁膜と、該絶縁膜上に設けられた複数の層からなるソルダレジスト層とを含み、

前記ソルダレジスト層のうち少なくとも一つの層は、カルド型ポリマーを含むことを特徴とする素子搭載基板。

## 【請求項 2】

請求項 1 に記載の素子搭載基板において、

前記ソルダレジスト層の最表層は、カルド型ポリマーを含むことを特徴とする素子搭載基板。

## 【請求項 3】

請求項 1 または 2 に記載の素子搭載基板において、

前記ソルダレジスト層に前記素子を接続する配線が設けられていることを特徴とする素子搭載基板。

## 【請求項 4】

請求項 1 乃至 3 いずれかに記載の素子搭載基板において、

前記カルド型ポリマーを含むソルダレジスト層のガラス転移温度が 180 以上 220 以下であり、

前記カルド型ポリマーを含むソルダレジスト層の周波数 1 MHz の交流電界を印加した場合の誘電正接が 0.001 以上 0.04 以下であることを特徴とする素子搭載基板。

## 【請求項 5】

請求項 4 に記載の素子搭載基板において、

前記カルド型ポリマーを含むソルダレジスト層のガラス転移温度以下の領域における線膨張係数が 50 ppm / 以上 80 ppm / 以下であることを特徴とする素子搭載基板。

## 【請求項 6】

請求項 1 乃至 5 いずれかに記載の素子搭載基板と、

該素子搭載基板に搭載されている半導体素子と、  
を備えることを特徴とする半導体装置。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、素子搭載基板およびそれを用いた半導体装置に関するものである。

## 【背景技術】

## 【0002】

携帯電話、PDA、DVC、DSC といったポータブルエレクトロニクス機器の高機能化が加速するなか、こうした製品が市場で受け入れられるためには小型・軽量化が必須となっており、その実現のために高集積のシステム LSI が求められている。一方、これらのエレクトロニクス機器に対しては、より使い易く便利なものが求められており、機器に使用される LSI に対し、高機能化、高性能化が要求されている。このため、LSI チップの高集積化にともないその I/O 数が増大する一方でパッケージ自体の小型化要求も強く、これらを両立させるために、半導体部品の高密度な基板実装に適合した半導体パッケージの開発が強く求められている。こうした要求に対応するため、CSP (Chip Size Package) と呼ばれるパッケージ技術が種々開発されている。

## 【0003】

こうしたパッケージの例として、BGA (Ball Grid Array) が知られている。BGA は、パッケージ用基板の上に半導体チップを実装し、それを樹脂モールドイングした後、反対側の面に外部端子としてハンダボールをエリア状に形成したものである。BGA では、実装エリアが面で達成されるので、パッケージを比較的容易に小型化することができる

10

20

30

40

50

。また、回路基板側でも狭ピッチ対応とする必要がなく、高精度な実装技術も不要となるので、BGAを用いると、パッケージコストが多少高い場合でもトータルな実装コストとしては低減することが可能となる。

【0004】

図12は、一般的なBGAの概略構成を示す図である。BGA100は、ガラスエポキシ基板106上に、接着層108を介してLSIチップ102が搭載された構造を有する。LSIチップ102は封止樹脂110によってモールドされている。LSIチップ102とガラスエポキシ基板106とは、金属線104により電氣的に接続されている。ガラスエポキシ基板106の裏面には、半田ボール112がアレイ状に配列されている。この半田ボール112を介して、BGA100がプリント配線基板に実装される。

10

【0005】

特許文献1には、他のCSPの例が記載されている。同公報記載には、高周波用LSIを搭載するシステム・イン・パッケージが開示されている。このパッケージは、ベース基板上に、多層配線構造が形成され、その上に高周波用LSIをはじめとする半導体素子が形成されている。多層配線構造は、コア基板や絶縁樹脂層付銅箔などが積層された構造となっている。

【0006】

【特許文献1】特開2002-94247号公報

【発明の開示】

【発明が解決しようとする課題】

20

【0007】

上記公報記載の技術をはじめ、システム・イン・パッケージに用いられるソルダーレジスト層は、ソルダーレジスト層内に埋設される配線パターンの配線間絶縁膜としての役割を果たし、最上層に形成されるソルダーレジスト層の表面にはベアチップなどの半導体素子が直接搭載されるため、機械的剛性や、耐熱性だけでなく、寄生容量、吸湿特性や密着性についても高い性能が要求される。

【0008】

本発明は上記事情に鑑みなされたものであって、その目的とするところは、信頼性の高い素子搭載基板を提供することにある。

【課題を解決するための手段】

30

【0009】

本発明によれば、素子を搭載するための素子搭載基板であって、基材と、該基材上に設けられた絶縁膜と、該絶縁膜上に設けられた複数の層からなるソルダーレジスト層とを含み、ソルダーレジスト層のうち少なくとも一つの層は、カルド型ポリマーを含むことを特徴とする素子搭載基板が提供される。

【0010】

本発明によれば、ソルダーレジスト層のうち少なくとも一つの層は、カルド型ポリマーを含み、密着性、吸湿特性などの諸特性に優れた材料を用いることにより、信頼性の高い素子搭載基板を提供することができる。

【0011】

また、ソルダーレジスト層の最表層は、カルド型ポリマーを含んでいてもよい。

40

【0012】

また、ソルダーレジスト層に素子を接続する配線が設けられていてもよい。

【0013】

また、カルド型ポリマーを含むソルダーレジスト層のガラス転移温度が180以上220以下であり、カルド型ポリマーを含むソルダーレジスト層の周波数1MHzの交流電界を印加した場合の誘電正接が0.001以上0.04以下であってもよい。

【0014】

また、カルド型ポリマーを含むソルダーレジスト層のガラス転移温度以下の領域における線膨張係数が50ppm/以上80ppm/以下であってもよい。

50

## 【0015】

本発明によれば、上記いずれかの素子搭載基板と、該素子搭載基板に搭載されている半導体素子とを備えることを特徴とする半導体装置が提供される。

## 【0016】

本発明によれば、信頼性の高い素子搭載基板を備えることにより、信頼性の高い半導体装置を提供することができる。

## 【0017】

なお、絶縁膜は、単層絶縁膜でも多層絶縁膜でもよいものとする。

## 【0018】

なお、本発明において、素子搭載基板とは、LSIチップやICチップなどの半導体素子を搭載するための基板を意味する。たとえば、後述するISB（登録商標）構造におけるインターポザ基板などが挙げられる。また、素子搭載基板は、シリコン基板などの剛性を有するコア基板を備えてもよいが、コア基板を有さず、絶縁樹脂膜からなる多層絶縁膜を備えるコアレス構造であってもよい。

10

## 【発明の効果】

## 【0019】

本発明によれば、信頼性の高い素子搭載基板を提供することができる。

## 【発明を実施するための最良の形態】

## 【0020】

以下、本発明の実施の形態について説明するが、その前に、実施の形態で採用するISB構造について説明する。ISB（Integrated System in Board；登録商標）は、本出願人により開発された独自のパッケージである。ISBは、半導体ベアチップを中心とする電子回路のパッケージングにおいて、銅による配線パターンを持ちながら回路部品を支持するためのコア（基材）を使用しない独自のコアレスシステム・イン・パッケージである。

20

## 【0021】

図1はISBの一例を示す概略構成図である。ここではISBの全体構造をわかりやすくするため、単一の配線層のみ示しているが、実際には、複数の配線層が積層した構造となっている。このISBでは、LSIベアチップ201、Trベアチップ202およびチップCR203が銅パターン205からなる配線により結線された構造となっている。LSIベアチップ201は、裏面に半田ボール208が設けられた引き出し電極や配線に対し、金線ボンディング204により導通されている。LSIベアチップ201の直下には、導電性ペースト206が設けられ、これを介してISBがプリント配線基板に実装される。ISB全体はエポキシ樹脂などからなる樹脂パッケージ207により封止された構造となっている。

30

## 【0022】

このパッケージによれば、以下の利点が得られる。

(i) コアレスで実装できるため、トランジスタ、IC、LSIの小型・薄型化を実現できる。

(ii) トランジスタからシステムLSI、さらにチップタイプのコンデンサや抵抗を回路形成し、パッケージングすることができるため、高度なSIP (System in Package)を実現できる。

40

(iii) 現有の半導体素子を組合せできるため、システムLSIを短期間に開発できる。

(iv) 半導体ベアチップが直下の銅材に直接マウントされており、良好な放熱性を得ることができる。

(v) 回路配線が銅材でありコア材がないため、低誘電率の回路配線となり、高速データ転送や高周波回路で優れた特性を発揮する。

(vi) 電極がパッケージの内部に埋め込まれる構造のため、電極材料のパーティクルコンタミの発生を抑制できる。

(vii) パッケージサイズはフリーであり、1個あたりの廃材を64ピンのSQFPパッケージと比較すると、約1/10の量となるため、環境負荷を低減できる。

50

(viii)部品を載せるプリント回路基板から、機能の入った回路基板へと、新しい概念のシステム構成を実現できる。

(ix) I S B のパターン設計は、プリント回路基板のパターン設計と同じように容易であり、セットメーカーのエンジニアが自ら設計できる。

#### 【 0 0 2 3 】

次に I S B の製造プロセス上のメリットについて説明する。図 2 は、従来の C S P および本発明に係る I S B の製造プロセスの対比図である。図 2 ( B ) は、従来の C S P の製造プロセスを示す。はじめにベース基板の上にフレームを形成し、各フレームに区画された素子形成領域にチップが実装される。その後、各素子について熱硬化性樹脂によりパッケージが設けられ、その後、素子毎に金型を利用して打ち抜きを行う。最終工程の打ち抜きでは、モールド樹脂およびベース基板が同時に切断されるようになっており、切断面における表面荒れなどが問題になる。また打ち抜きを終わった後の廃材が多量に生じるため、環境負荷の点で課題を有していた。

10

#### 【 0 0 2 4 】

一方、図 2 ( A ) は、I S B の製造プロセスを示す図である。はじめに、金属箔の上にフレームを設け、各モジュール形成領域に、配線パターンを形成し、その上に L S I などの回路素子を搭載する。続いて各モジュール毎にパッケージを施し、スクライプ領域に沿ってダイシングを行い、製品を得る。パッケージ終了後、スクライプ工程の前に、下地となる金属箔を除去するので、スクライプ工程におけるダイシングでは、樹脂層のみの切断となる。このため、切断面の荒れを抑制し、ダイシングの正確性を向上させることが可能となる。

20

#### 【 0 0 2 5 】

##### 第一の実施の形態

図 1 0 ( b ) は、本実施形態に係る 4 層 I S B 構造を備える素子搭載基板 4 0 0 を示す断面図である。

#### 【 0 0 2 6 】

本実施形態に係る素子搭載基板 4 0 0 は、基材 3 0 2 の上面に、絶縁樹脂膜 3 1 2、フォトソルダーレジスト層 3 2 8 を順に積層してなる構造を有する。また、基材 3 0 2 の下面に、絶縁樹脂膜 3 1 2、フォトソルダーレジスト層 3 2 8 を順に積層してなる構造を有する。さらにまた、フォトソルダーレジスト層 3 2 8 は、絶縁樹脂膜 3 1 2 に近い側から樹脂層 3 2 8 b、樹脂層 3 2 8 a の順に積層してなる構造を有する。

30

#### 【 0 0 2 7 】

ここで、4 層 I S B 構造とは、内部に配線層を 4 層有する構造のことであり、その配線層は絶縁膜 3 1 2 内およびフォトソルダーレジスト層 3 2 8 内に埋設されている。また、フォトソルダーレジスト層 3 2 8 は、その層内にビアホールを形成するプロセスの都合上、感光性を有することが求められる。

#### 【 0 0 2 8 】

また、4 層 I S B 構造において、基材 3 0 2 を挟んで、上面の絶縁樹脂膜 3 1 2 と下面の絶縁樹脂膜 3 1 2 とを構成する材料として同じ材料を用いることができ、また、上面のフォトソルダーレジスト層 3 2 8 と下面のフォトソルダーレジスト層 3 2 8 とを構成する材料として同じ材料を用いることができるので、製造工程を簡略化することができるというプロセス上の利点がある。

40

#### 【 0 0 2 9 】

また、これらの基材 3 0 2、絶縁樹脂膜 3 1 2、フォトソルダーレジスト層 3 2 8 を貫通する貫通孔 3 2 7 が設けられている。

#### 【 0 0 3 0 】

また、基材 3 0 2 には、銅膜 3 0 8 からなる配線の一部、銅膜 3 2 0 からなる配線の一部、ビア 3 1 1 の一部などが埋め込まれている。絶縁樹脂膜 3 1 2 には、銅膜 3 0 8 からなる配線の一部、銅膜 3 2 0 からなる配線の一部、配線 3 0 9、ビア 3 1 1 の一部、ビア 3 2 3 の一部などが埋め込まれている。樹脂層 3 2 8 a および樹脂層 3 2 8 b により構成

50

されるフォトソルダーレジスト層 3 2 8 には、銅膜 3 2 0 からなる配線の一部、ビア 3 2 3 の一部などが埋め込まれている。また、フォトソルダーレジスト層 3 2 8 には、開口部 3 2 6 が設けられている。

#### 【0031】

ここで、基材 3 0 2 に用いる材料としては、特にガラスエポキシ基板に限定されず、適度な剛性を有する材料であれば使用可能である。例えば、基材 3 0 2 として、樹脂基板やセラミック基板などを用いることができる。より具体的には、低誘電率であるため高周波特性に優れた基材を用いることができる。すなわち、ポリフェニールエチレン ( P P E )、ビスマレイドトリアジン ( B T - r e s i n )、ポリテトラフルオロエチレン ( テフロン ( 登録商標 ) )、ポリイミド、液晶ポリマー ( L C P )、ポリノルボルネン ( P N B )、エポキシ系樹脂、アクリル系樹脂、セラミックあるいはセラミックと有機基材の混合体などを用いることができる。ここで、基材 3 0 2 の厚さは、たとえば、60 μ m 程度とする。

10

#### 【0032】

絶縁樹脂膜 3 1 2 に用いる材料としては、加熱により軟化する樹脂材料であり、絶縁樹脂膜 3 1 2 をある程度薄膜化させることができる樹脂材料が用いられる。特に、低誘電率であり、高周波特性に優れた樹脂材料を好適に用い得る。ここで、絶縁樹脂膜の厚さは、たとえば、40 μ m 程度とする。

#### 【0033】

ここで、絶縁樹脂膜 3 1 2 には、フィラーまたは繊維等の充填材を含めることができる。フィラーとしては、たとえば粒子状または繊維状の S i O<sub>2</sub> や S i N を用いることができる。

20

#### 【0034】

また、フォトソルダーレジスト層 3 2 8 を構成する樹脂層 3 2 8 a を構成する材料としては、後述する、カルド型ポリマー含有樹脂膜が用いられる。また、樹脂層 3 2 8 b を構成する樹脂材料としては、ポリイミド、エポキシ等の感光性を有する樹脂などが好ましく用いられ、より好ましくは、樹脂層 3 2 8 a を構成する樹脂材料と同じ樹脂系列のエポキシ等の熱硬化性・感光性樹脂などが用いられる。ここで、樹脂層 3 2 8 b の厚さは、たとえば、35 μ m 程度であり、樹脂層 3 2 8 a の厚さは、たとえば、25 μ m 程度である。

#### 【0035】

ここで、カルド型ポリマーは、嵩高い置換基が主鎖の運動を阻害することにより、優れた機械的強度、耐熱性および低い線膨張率を有する。よって、樹脂層 3 2 8 a にカルド型ポリマー含有樹脂膜を用いることにより、ヒートサイクルにおいて、樹脂層 3 2 8 a とその周囲の層との密着性の低下または層間剥離などが抑制される。このため、本実施形態に係る素子搭載基板 4 0 0 の信頼性および耐熱性が良好となる。

30

#### 【0036】

また、上記の銅膜 3 0 8 からなる配線、銅膜 3 2 0 からなる配線、配線 3 0 9、ビア 3 1 1、ビア 3 2 3 などからなる多層配線構造としては、例えば銅配線などに限定されず、アルミニウム配線、アルミニウム合金配線、銅合金配線、ワイヤーボンディングされた金配線、金合金配線、またはこれらの混合配線などを用いることもできる。

40

#### 【0037】

また、上記の 4 層 I S B 構造の表面または内部には、トランジスタやダイオードなどの能動素子、キャパシタや抵抗などの受動素子が設けられていてもよい。これらの能動素子または受動素子は、4 層 I S B 中の多層配線構造に接続し、ビア 3 2 3 などを通じて外部の導電部材と接続可能としてもよい。

#### 【0038】

図 3 から図 1 0 は、本実施形態に係る 4 層 I S B 構造を備える素子搭載基板 4 0 0 の工程断面図である。

#### 【0039】

図 3 ( a ) に示すように、ドリルで直径 1 5 0 n m 程度の孔を開口した銅箔 3 0 4 が圧

50

着された基材 302 を用意する。ここで、基材 302 の厚さは、たとえば、60  $\mu\text{m}$  程度とし、銅箔 304 の厚さは、たとえば、10  $\mu\text{m}$  から 15  $\mu\text{m}$  程度とする。

【0040】

ここで、基材 302 に用いる材料としては、たとえば、エポキシ樹脂、BTレジン、液晶ポリマー等の樹脂材料が好ましく用いられる。

【0041】

図 3 (b) に示すように、銅箔 304 の上面に、フォトリソレジスト層 306 をラミネートする。

【0042】

ついで、ガラスをマスクとして露光することでフォトリソレジスト層 306 をパターンニングする。その後、図 4 (a) および (b) に示すように、フォトリソレジスト層 306 をマスクとして、たとえば、直径 100 nm 程度のビアホール 307 を形成する。ビアホール 307 を形成する方法として、たとえば、薬液による化学エッチング加工などを用いることもできる。その後、ビアホール 307 内をウェット処理により粗化および洗浄する。つづいて、図 4 (c) に示すように、高アスペクト比対応の無電解めっき、次いで電解めっきにより、ビアホール 307 内を導電性材料で埋め込み、ビア 311 を形成した後に、全面に銅膜 308 を形成する。

10

【0043】

ビア 311 は、たとえば以下のようにして形成することができる。まず、無電解銅めっきにより全面に 0.5 ~ 1  $\mu\text{m}$  程度の薄膜を形成した後、電解めっきにより約 20  $\mu\text{m}$  程度の膜を形成する。無電解めっき用触媒は、通常パラジウムを用いることが多く、可とう性の絶縁樹脂に無電解めっき用触媒を付着させるには、パラジウムを錯体の状態で水溶液に含ませ、可とう性の絶縁基材を浸漬して表面にパラジウム錯体を付着させ、そのまま、還元剤を用いて、金属パラジウムに還元することによって可とう性の絶縁基材表面にめっきを開始するための核を形成することができる。

20

【0044】

図 5 (a) に示すように、銅膜 308 の上下の表面にフォトリソレジスト層 310 をラミネートする。つづいて、図 5 (b) に示すように、ガラスをマスクとして露光することでパターンニングした後、フォトリソレジスト層 310 をマスクとして銅膜 308 をエッチングすることにより、銅からなる配線 309 を形成する。たとえば、レジストから露出した箇所に、化学エッチング液をスプレー噴霧して不要な銅めっきをエッチング除去し、配線パターンを形成することができる。

30

【0045】

図 6 (a) に示すように、銅箔 314 付きの絶縁樹脂膜 312 を、配線 309 の上下から圧着する。ここで、絶縁樹脂膜の厚さは、たとえば、40  $\mu\text{m}$  程度とし、銅箔 314 の厚さは、たとえば、10  $\mu\text{m}$  ~ 15  $\mu\text{m}$  程度とする。

【0046】

絶縁樹脂膜 312 に用いる材料としては、たとえば、BTレジン等のメラミン誘導体、液晶ポリマー、エポキシ樹脂、PPE樹脂、ポリイミド樹脂、フッ素樹脂、フェノール樹脂、ポリアミドビスマレイミド等の熱硬化性樹脂が用いられる。このうち、高周波特性に優れる液晶ポリマー、エポキシ樹脂、BTレジン等のメラミン誘導体が好適に用いられる。これらの樹脂とともに、適宜、フィラーや添加剤を添加してもよい。フィラーとしては、たとえば粒子状または繊維状の  $\text{SiO}_2$  や  $\text{SiN}$  を用いることができる。

40

【0047】

圧着の方法としては、銅箔付き絶縁樹脂膜 312 を基材 302 および配線 309 に当接し、絶縁樹脂膜 312 内に基材 302 および配線 309 を嵌入する。次に、図 6 (b) に示すように、絶縁樹脂膜 312 を真空下または減圧下で加熱して基材 302 および配線 309 に圧着する。つづいて、図 6 (c) に示すように、銅箔 314 に X 線を照射することで、銅箔 314、絶縁樹脂膜 312、配線 309、基材 302 を貫通する孔 315 を開口する。

50

## 【0048】

図7(a)に示すように、銅箔314の上下の表面にフォトリソレジスト層316をラミネートする。つづいて、図7(b)に示すように、ガラスをマスクとして露光することでパターンニングした後、フォトリソレジスト層316をマスクとして、銅箔314をエッチングすることにより、銅からなる配線319を形成する。たとえば、レジストから露出した箇所に、化学エッチング液をスプレー噴霧して不要な銅箔をエッチング除去し、配線パターンを形成することができる。

## 【0049】

図8(a)に示すように、配線319の上下の表面にフォトリソレジスト層317をラミネートする。つづいて、図8(b)に示すように、ガラスをマスクとして露光することでパターンニングした後、フォトリソレジスト層317をマスクとして、たとえば、直径100nm程度のビアホール322を形成する。ビアホール322を形成する方法として、本実施形態では薬液による化学エッチング加工によったが、そのほか、機械加工、プラズマを用いたドライエッチング法、レーザ加工などを用いることもできる。その後、ビアホール322内をウェット処理により粗化および洗浄する。つづいて、図8(c)に示すように、高アスペクト比対応の無電解めっき、次いで電解めっきにより、ビアホール322内を導電性材料で埋め込み、ビア323を形成した後に、全面に銅膜320を形成する。

10

## 【0050】

ビア323は、たとえば以下のようにして形成することができる。まず、無電解銅めっきにより全面に0.5~1μm程度の薄膜を形成した後、電解めっきにより約20μm程度の膜を形成する。無電解めっき用触媒は、通常パラジウムを用いることが多く、可とう性の絶縁樹脂に無電解めっき用触媒を付着させるには、パラジウムを錯体の状態で水溶液に含ませ、可とう性の絶縁基材を浸漬して表面にパラジウム錯体を付着させ、そのまま、還元剤を用いて、金属パラジウムに還元することによって可とう性の絶縁基材表面にめっきを開始するための核を形成することができる。

20

## 【0051】

図9(a)に示すように、銅膜320の上下の表面に、フォトリソレジスト層316をラミネートする。つづいて、図9(b)に示すように、ガラスをマスクとして露光することでパターンニングした後、フォトリソレジスト層316をマスクとして、銅膜320をエッチングすることにより、銅からなる配線324を形成する。たとえば、レジストから露出した箇所に、化学エッチング液をスプレー噴霧して不要な銅箔をエッチング除去し、配線パターンを形成することができる。

30

## 【0052】

図10(a)に示すように、配線324の上下の表面に、あらかじめ、樹脂層328aと樹脂層328bとが積層されたフォトルソルダーレジスト層328をラミネートする。ラミネートの条件としては、たとえば、温度110、時間1~2分、2気圧などが用いられる。その後、アフターバーク工程により樹脂層328aを一部硬化させる。

## 【0053】

樹脂層328bの厚さは、たとえば、35μm程度であり、樹脂層328aの厚さは、たとえば、25μm程度である。ここで、樹脂層328aには、後述する、カルド型ポリマー含有樹脂膜が用いられる。樹脂層328bを構成する樹脂材料としては、たとえば、ポリアミド、エポキシ等の感光性を有する樹脂などが好ましく用いられ、より好ましくは樹脂層328aを構成する樹脂材料と同じ樹脂系列の、エポキシ等の熱硬化性・感光性樹脂などが用いられる。

40

## 【0054】

つづいて、図10(b)に示すように、ガラスをマスクとして露光することでパターンニングした後、フォトルソルダーレジスト層328をマスクとして、ビアホール322に形成されたビア323を露出するように、たとえば、直径100nm程度のビアホール326を形成する。ビアホール326を形成する方法として、本実施形態では、たとえば、薬液

50

による化学エッチング加工などを用いる。その後、露出されたビア 3 2 3 に金メッキを施す（不図示）。

【0055】

以下、本実施形態において、カルド型ポリマー含有樹脂膜を、フォトソルダーレジスト層を構成する樹脂層 3 2 8 a に用いることの効果について説明する。

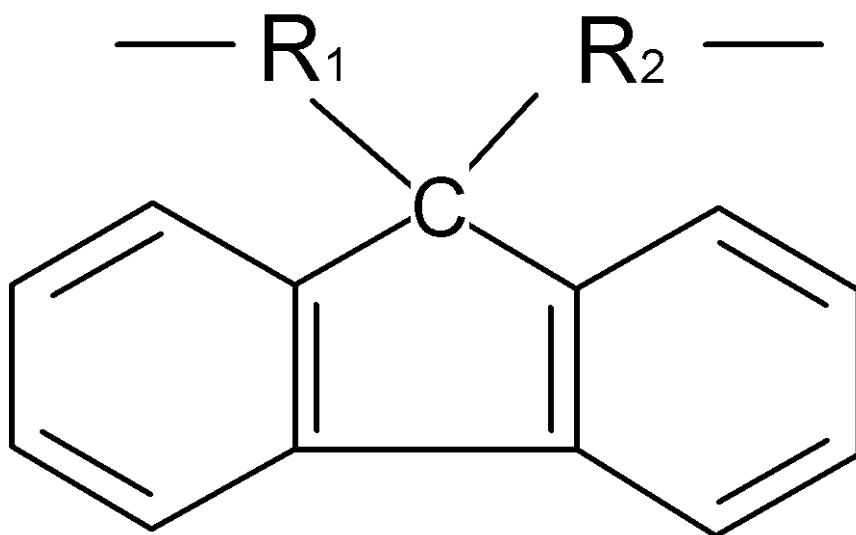
【0056】

ここで、カルド型ポリマーとは、式(1)に示すように、環状の基がポリマー主鎖に直接結合した構造を有するポリマーの総称である。なお、式(1)において、 $R_1$ 、 $R_2$ はアルキレン基や芳香環を含む2価の基などの2価の基を表す。

【0057】

10

【化1】



20

(式 I)

30

【0058】

すなわち、このカルド型ポリマーとは、四級炭素を有する嵩高い置換基が、主鎖に対して、ほぼ直角に存在する構造を有しているポリマーのことである。

【0059】

ここで、環状部は、飽和結合でも不飽和結合を含んでいてもよく、炭素の他、窒素原子、酸素原子、硫黄原子、リン原子等の原子を含んでいてもよい。また、環状部は多環であってもよく、縮合環であってもよい。また、環状部は、他の炭素鎖と結合していても、更には、架橋していてもよい。

【0060】

40

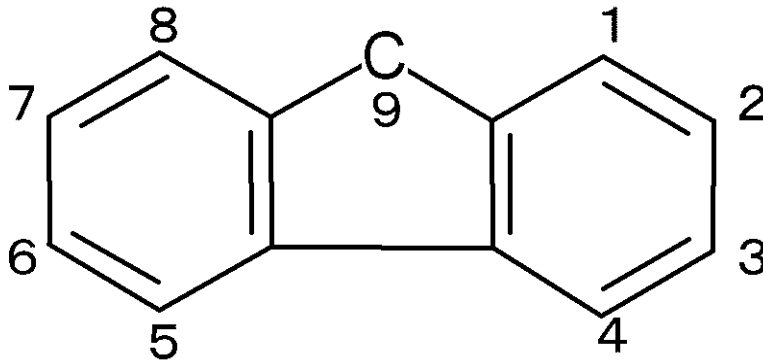
なお、嵩高い置換基としては、たとえば、式(1)に示すように、五員環の両側に六員環が結合し、五員環の残り一つの炭素原子が主鎖と結合した構造を有する縮合環を有するフルオレニル基などの環状の基が挙げられる。

【0061】

フルオレニル基とは、式(11)に示すように、フルオレンの9位の炭素原子が脱水素化された基であり、カルド型ポリマーにおいては、式(1)に示すように、脱水素化された炭素原子の位置で、主鎖であるアルキル基の炭素原子と結合している。

【0062】

【化 2】



(式II)

【0063】

カルド型ポリマーは、上記構造を有するポリマーであるため、

- (1) ポリマー主鎖の回転拘束
  - (2) 主鎖及び側鎖のコンフォメーション規制
  - (3) 分子間パッキングの阻害
  - (4) 側鎖の芳香族置換基導入等による芳香族性の増加
- といった効果を奏する。

【0064】

したがって、カルド型ポリマーは、高い機械的強度、高耐熱性、溶剤溶解性、高透明性、高屈折率、低複屈折率、更には、より高い気体透過性といった特徴を有する。

【0065】

また、カルド型ポリマー含有樹脂膜は、後述するように優れた耐湿性および密着性を有する。さらに、フォトソルダーレジスト層328の表層を構成する樹脂層328aと樹脂層328bには同じ系列の樹脂が用いられているため、樹脂層328aと樹脂層328bとの間の層間密着性は安定している。このため、樹脂層328aに、カルド型ポリマー含有樹脂膜を用いることにより、素子搭載基板400の表面に搭載される素子や他の層との密着性を向上させることができる。したがって、素子搭載基板400の信頼性を向上させることができる。

【0066】

また、樹脂層328aと樹脂層328bとを合わせたフォトソルダーレジスト層328の層厚は60 $\mu$ m程度であり、通常用いられているフォトソルダーレジスト層の層厚である35 $\mu$ m程度と比較すると、約1.7倍の層厚である。ゆえに、通常の膜厚のフォトソルダーレジスト層を用いた素子搭載基板の合計厚さと比較して、本実施形態における素子搭載基板400の合計厚さは厚くなる。ここで、本実施形態の素子搭載基板400においては、樹脂層328aに、後述する解像度および剛性に優れるカルドポリマーを用いるために、解像度を低下させずに、フォトソルダーレジスト層328を厚くすることが可能になり、フォトソルダーレジスト層328は優れた剛性を有する。したがって、素子搭載基板400の反り量を抑制することができる。この結果、素子搭載基板400の信頼性を向上させることができる。

【0067】

また、カルド型ポリマー含有樹脂膜は後述するように、優れた解像度を有する。また、本実施形態において樹脂層328aに用いられるカルド型ポリマー含有樹脂膜の厚さは、樹脂層に通常用いられている厚さの約2/3であるから、カルド型ポリマー含有樹脂膜を用いた樹脂層328aは、より優れた解像度を有する。このため、ビアホール326を形

10

20

30

40

50

成する際の寸法精度を向上させることができる。したがって、素子搭載基板 400 の信頼性を向上させることができる。

【0068】

また、カルド型ポリマー含有樹脂膜は、後述するように、高い機械的強度および耐熱性を有する。そのため、素子搭載基板 400 の信頼性を向上させることができる。

【0069】

また、樹脂層 328b に、樹脂層 328a と同じ樹脂系列の樹脂材料を用いることにより、樹脂層 328a と樹脂層 328b との線膨張係数を比較的近い値とすることができる。そのため、樹脂層 328a と樹脂層 328b との層間密着性を向上させることができる。したがって、素子搭載基板 400 の信頼性を向上させることができる。

10

【0070】

なお、上記カルド型ポリマーは、カルボン酸基とアクリレート基とを同一分子鎖内に有するポリマーが架橋してなるポリマーであってもよい。従来一般的な感光性ワニスとしては、現像性を持つカルボン酸オリゴマーと多官能アクリルとのブレンドが用いられているが、解像度の面でさらなる改善の余地があった。一般的な感光ワニスの代わりに、カルボン酸基とアクリレート基とを同一分子鎖内に有するポリマーが架橋してなるカルド型ポリマーを用いると、現像性を持つカルボン酸と架橋基であるアクリレート基とを同一分子鎖中に有し、主鎖に嵩高い置換基を持ちラジカル拡散し難いため、カルド型ポリマー含有樹脂膜の解像度が向上する利点がある。

【0071】

また、カルド型ポリマー含有樹脂膜は、以下に示す諸物性値を満たすことが望ましい。なお、以下の諸物性値は、フィラーなどを含まない樹脂部分についての値であり、フィラーなどを添加することにより、適宜調整可能である。

20

【0072】

ここで、上記カルド型ポリマー含有樹脂膜のガラス転移温度 ( $T_g$ ) は、例えば 180 以上とすることができ、特に好ましくは 190 以上である。ガラス転移温度がこの範囲にあると、カルド型ポリマー含有樹脂膜の耐熱性が向上する。

【0073】

また、上記カルド型ポリマー含有樹脂膜のガラス転移温度 ( $T_g$ ) は、例えば 220 以下とすることができ、特に好ましくは 210 以下である。ガラス転移温度がこの範囲のカルド型ポリマー含有樹脂膜であれば、通常の製法により安定的に製造可能である。ガラス転移温度は、例えばバルク試料の動的粘弾性測定 (DMA) により測定可能である。

30

【0074】

また、上記カルド型ポリマー含有樹脂膜の  $T_g$  以下の領域における線膨張係数 (CTE) は、例えば 80 ppm / 以下とすることができ、特に好ましくは 75 ppm / 以下である。線膨張係数がこの範囲にあると、カルド型ポリマー含有樹脂膜と、他の部材などとの密着性が向上する。

【0075】

また、上記カルド型ポリマー含有樹脂膜の  $T_g$  以下の領域における線膨張係数 (CTE) は、例えば 50 ppm / 以上とすることができ、特に好ましくは 55 ppm / 以上である。また、上記ポリマーにフィラーを配合することにより、CTE を 20 ppm / 以下の樹脂組成物を得ることもできる。線膨張係数がこの範囲のカルド型ポリマー含有樹脂膜であれば、通常の製法により安定的に製造可能である。線膨張係数は、例えば熱機械分析装置 (TMA) による熱膨張測定により測定可能である。

40

【0076】

また、上記カルド型ポリマー含有樹脂膜の熱伝導率は、例えば  $0.50 \text{ W / cm}^2 \cdot \text{sec}$  以下とすることができ、特に好ましくは  $0.35 \text{ W / cm}^2 \cdot \text{sec}$  以下である。熱伝導率がこの範囲にあると、カルド型ポリマー含有樹脂膜の耐熱性が向上する。

【0077】

また、上記カルド型ポリマー含有樹脂膜の熱伝導率は、例えば  $0.10 \text{ W / cm}^2 \cdot \text{sec}$

50

e c 以上とすることができ、特に好ましくは  $0.25 \text{ W/cm}^2 \cdot \text{sec}$  以上である。熱伝導率がこの範囲のカルド型ポリマー含有樹脂膜であれば、通常の製法により安定的に製造可能である。熱伝導率は、例えば円板熱流計法 (ASTM E 1530) により測定可能である。

【0078】

また、上記カルド型ポリマー含有樹脂膜の  $10 \sim 100 \mu\text{m}$  直径のビアにおけるビアアスペクト比は、例えば  $0.5$  以上とすることができ、特に好ましくは  $1$  以上である。ビアアスペクト比がこの範囲にあると、カルド型ポリマー含有樹脂膜の解像度が向上する。

【0079】

また、上記カルド型ポリマー含有樹脂膜の  $10 \sim 100 \mu\text{m}$  直径のビアにおけるビアアスペクト比は、例えば  $5$  以下とすることができ、特に好ましくは  $2$  以下である。ビアアスペクト比がこの範囲のカルド型ポリマー含有樹脂膜であれば、通常の製法により安定的に製造可能である。

【0080】

また、上記カルド型ポリマー含有樹脂膜の周波数  $1 \text{ MHz}$  の交流電界を印加した場合の誘電率は、例えば  $4$  以下とすることができ、特に好ましくは  $3$  以下である。誘電率がこの範囲にあると、カルド型ポリマー含有樹脂膜の高周波特性をはじめとする誘電特性が向上する。

【0081】

また、上記カルド型ポリマー含有樹脂膜の周波数  $1 \text{ MHz}$  の交流電界を印加した場合の誘電率は、例えば  $0.1$  以上とすることができ、特に好ましくは  $2.7$  以上である。誘電率がこの範囲のカルド型ポリマー含有樹脂膜であれば、通常の製法により安定的に製造可能である。

【0082】

また、上記カルド型ポリマー含有樹脂膜の周波数  $1 \text{ MHz}$  の交流電界を印加した場合の誘電正接は、例えば  $0.04$  以下とすることができ、特に好ましくは  $0.029$  以下である。誘電正接がこの範囲にあると、カルド型ポリマー含有樹脂膜の高周波特性をはじめとする誘電特性が向上する。

【0083】

また、上記カルド型ポリマー含有樹脂膜の周波数  $1 \text{ MHz}$  の交流電界を印加した場合の誘電正接は、例えば  $0.001$  以上とすることができ、特に好ましくは  $0.027$  以上である。誘電正接がこの範囲のカルド型ポリマー含有樹脂膜であれば、通常の製法により安定的に製造可能である。

【0084】

また、上記カルド型ポリマー含有樹脂膜の  $24$  時間吸水率 ( $\text{wt}\%$ ) は、例えば  $3 \text{ wt}\%$  以下とすることができ、特に好ましくは  $1.5 \text{ wt}\%$  以下である。  $24$  時間吸水率 ( $\text{wt}\%$ ) がこの範囲にあると、カルド型ポリマー含有樹脂膜の耐湿性を向上することができる。

【0085】

また、上記カルド型ポリマー含有樹脂膜の  $24$  時間吸水率 ( $\text{wt}\%$ ) は、例えば  $0.5 \text{ wt}\%$  以上とすることができ、特に好ましくは  $1.3 \text{ wt}\%$  以上である。  $24$  時間吸水率 ( $\text{wt}\%$ ) がこの範囲のカルド型ポリマー含有樹脂膜であれば、通常の製法により安定的に製造可能である。

【0086】

これら上記の複数の特性をカルド型ポリマー含有樹脂膜が満たす場合には、カルド型ポリマー含有樹脂膜を用いる樹脂層 328a に要求される、機械的強度、耐熱性、他の部材との密着性、解像度、誘電特性、耐湿性などの諸特性がバランス良く実現される。

【0087】

第二の実施の形態

図 11 は、本実施の形態における 4 層 ISB 構造を備える素子搭載基板 400 への半導

10

20

30

40

50

体素子の各種搭載方法を模式的に示した断面図である。

【0088】

本実施形態において、カルド型ポリマー含有樹脂膜とは、第一の実施形態で記載したカルド型ポリマー含有樹脂膜と同じである。

【0089】

第一の実施形態で説明した素子搭載基板400に半導体素子を搭載してなる半導体装置には、多くの形式がある。例えば、フリップチップ接続やワイヤーボンディングにより接続して搭載する形式がある。また、素子搭載基板400に半導体素子をフェイスアップ構造やフェイスダウン構造により搭載する形式がある。また、素子搭載基板400の片面や両面に半導体素子を搭載する形式がある。さらには、これらの各種形式を組み合わせる形式もある。

10

【0090】

具体的には、例えば図11(a)に示すように、第一の実施形態の素子搭載基板400の上部にLSIなどの半導体素子500をフリップチップ形式で搭載し得る。このとき、素子搭載基板400上面の電極パッド402a、402bと、半導体素子500の電極パッド502a、502bとがそれぞれ互いに直接接続する。

【0091】

また、図11(b)に示すように、素子搭載基板400の上部にLSIなどの半導体素子500をフェイスアップ構造で搭載し得る。このとき、素子搭載基板400上面の電極パッド402a、402bは、半導体素子500上面の電極パッド502a、502bと

20

【0092】

また、図11(c)に示すように、素子搭載基板400の上部にLSIなどの半導体素子500をフリップチップ形式で搭載し、素子搭載基板400の下部にICなどの半導体素子600をフリップチップ形式で搭載し得る。このとき、素子搭載基板400上面の電極パッド402a、402bは、半導体素子500の電極パッド502a、502bとそれぞれ互いに直接接続する。また、素子搭載基板400下面の電極パッド404a、404bは、半導体素子600の電極パッド602a、602bとそれぞれ互いに直接接続する。

【0093】

また、図11(d)に示すように、素子搭載基板400の上部にLSIなどの半導体素子500をフェイスアップ構造で搭載し、素子搭載基板400を、プリント基板700の上部に搭載し得る。このとき、素子搭載基板400上面の電極パッド402a、402bは、半導体素子500上面の電極パッド502a、502bと、それぞれ金線504a、504bによりワイヤーボンディング接続される。また、素子搭載基板400下面の電極パッド404a、404bは、プリント基板700上面の電極パッド702a、702bとそれぞれ互いに直接接続する。

30

【0094】

上記いずれの構造からなる半導体装置においても、第一の実施形態で説明したように、樹脂層328aに、カルド型ポリマー含有樹脂膜を用いている。ここで、カルド型ポリマー含有樹脂膜は、上述するように、耐湿性、層間密着性、誘電特性、解像度などの諸特性に優れている。そのため、素子搭載基板400上に搭載される素子との密着性に優れ、樹脂層328a上にビアホールなどを形成する際の寸法精度を向上させることができ、かつ、寄生容量を低減することができる。また、樹脂層328aに、カルド型ポリマー含有樹脂膜であり、機械的強度の高いフィルムを用いており、フォトソルダーレジスト層328は厚膜となっている。そのため、素子搭載基板400における基板全体の反りを抑制することができる。したがって、素子搭載基板400上に素子を搭載する際の精度を向上させることができる。この結果、素子搭載基板400上に素子を搭載することで、信頼性が高い半導体装置を提供することができる。

40

【0095】

50

以上、発明の好適な実施の形態を説明した。しかし、本発明は上述の実施の形態に限定されず、当業者が本発明の範囲内で上述の実施の形態を変形可能なことはもちろんである。

【0096】

たとえば、樹脂層328bに、カルド型ポリマー含有樹脂膜を用いてもよい。

【0097】

カルド型ポリマー含有樹脂膜は、上述したような特徴を有するので、樹脂層328bには、密着性、耐熱性、誘電特性などの諸特性に優れた材料が用いられている。そのため、樹脂層328bに、カルド型ポリマー含有樹脂膜を用いることにより、樹脂層328bと、その周囲の層との間の層間密着性を向上させ、かつ、配線間寄生容量を低減させることができる。したがって、カルド型ポリマー含有樹脂膜を、樹脂層328bに用いることにより、本実施形態における素子搭載基板400の信頼性を向上させることができる。また、上記素子搭載基板400上に半導体素子を搭載することにより、信頼性が高い半導体装置を提供することができる。

10

【0098】

また、樹脂層328aに加えて、樹脂層328bを構成する材料として、カルド型ポリマー含有樹脂膜を用いてもよい。こうすることにより、樹脂層328aおよび樹脂層328bは、カルド型ポリマー含有樹脂膜が有する優れた諸特性を備える。この結果、本実施形態における素子搭載基板400の信頼性をさらに向上させることができる。また、上記素子搭載基板400上に半導体素子を搭載することにより、信頼性がより向上された半導体装置を提供することができる。

20

【0099】

また、樹脂層328aに加えて、基材302または絶縁樹脂膜312を構成する材料として、カルド型ポリマー含有樹脂膜を用いてもよい。

【0100】

樹脂層328aに加えて、基材302を構成する材料として、カルド型ポリマー含有樹脂膜を用いることにより、以下の効果を得ることができる。

【0101】

カルド型ポリマー含有樹脂膜は上述するように優れた密着性および耐熱性を有する。したがって、カルド型ポリマー含有樹脂膜を、樹脂層328aに加えて、基材302にも用いることにより、本実施形態における素子搭載基板400の信頼性をより向上させることができる。また、上記素子搭載基板400上に半導体素子を搭載することにより、信頼性がより向上された半導体装置を提供することができる。

30

【0102】

絶縁樹脂膜312に、カルド型ポリマー含有樹脂膜を用いることにより、以下の効果を得ることができる。

【0103】

カルド型ポリマー含有樹脂膜は上述するように優れた密着性、耐熱性および誘電特性などを有するので、絶縁樹脂膜312の層間密着性が向上され、配線間寄生容量が低減される。このため、素子搭載基板400の信頼性を向上させることができる。したがって、カルド型ポリマー含有樹脂膜を、樹脂層328aに加えて、絶縁樹脂膜312にも用いることにより、本実施形態における素子搭載基板400の信頼性をより向上させることができる。また、上記素子搭載基板400上に半導体素子を搭載することにより、信頼性と製造安定性が顕著に向上された半導体装置を提供することができる。

40

【0104】

また、基材302、樹脂層328aおよび樹脂層328bに、カルド型ポリマー含有樹脂膜を用いてもよい。

【0105】

ここで、カルド型ポリマー含有樹脂膜は、耐熱性、機械的強度、密着性、耐湿性、誘電特性、解像度特性などの諸特性に優れるため、素子搭載基板400を構成する材料は、剛

50

性、耐熱性、層間密着性、寄生容量、素子搭載時の寸法精度、平坦性などの諸特性に優れている。このため、樹脂層 3 2 8 a に加えて、基材 3 0 2 および樹脂層 3 2 8 b に、カルド型ポリマー含有樹脂膜を用いることにより、素子搭載基板 4 0 0 の信頼性と製造安定性をより顕著に向上させることができる。また、上記素子搭載基板 4 0 0 上に半導体素子を搭載することにより、信頼性と製造安定性がより顕著に向上された半導体装置を提供することができる。

【0106】

また、絶縁樹脂膜 3 1 2、樹脂層 3 2 8 a および樹脂層 3 2 8 b に、カルド型ポリマー含有樹脂膜を用いてもよい。

【0107】

ここで、カルド型ポリマー含有樹脂膜は、耐熱性、機械的強度、密着性、耐湿性、誘電特性、解像度特性などの諸特性に優れるため、素子搭載基板 4 0 0 を構成する材料は、剛性、耐熱性、層間密着性、寄生容量、素子搭載時の寸法精度、平坦性などの諸特性に優れている。このため、樹脂層 3 2 8 a に加えて、絶縁樹脂膜 3 1 2 および樹脂層 3 2 8 b に、カルド型ポリマー含有樹脂膜を用いることにより、素子搭載基板 4 0 0 の信頼性と製造安定性をより顕著に向上させることができる。また、上記素子搭載基板 4 0 0 上に半導体素子を搭載することにより、信頼性と製造安定性がより顕著に向上された半導体装置を提供することができる。

【0108】

また、基材 3 0 2、絶縁樹脂膜 3 1 2 および樹脂層 3 2 8 a に、カルド型ポリマー含有樹脂膜を用いてもよい。

【0109】

ここで、カルド型ポリマー含有樹脂膜は耐熱性、機械的強度、密着性、耐湿性、誘電特性、解像度特性などの諸特性に優れるため、素子搭載基板 4 0 0 を構成する材料は、剛性、耐熱性、層間密着性、寄生容量、素子搭載時の寸法精度、平坦性などの諸特性に優れている。このため、樹脂層 3 2 8 a に加えて、基材 3 0 2 および絶縁樹脂膜 3 1 2 に、カルド型ポリマー含有樹脂膜を用いることにより、素子搭載基板 4 0 0 の信頼性と製造安定性をより顕著に向上させることができる。また、上記素子搭載基板 4 0 0 上に半導体素子を搭載することにより、信頼性と製造安定性がより顕著に向上された半導体装置を提供することができる。

【0110】

また、基材 3 0 2、絶縁樹脂膜 3 1 2、樹脂層 3 2 8 a および樹脂層 3 2 8 b に、カルド型ポリマー含有樹脂膜を用いてもよい。

【0111】

ここで、カルド型ポリマー含有樹脂膜は、耐熱性、機械的強度、密着性、耐湿性、誘電特性、解像度特性などの諸特性に優れるため、素子搭載基板 4 0 0 を構成する材料は、剛性、耐熱性、層間密着性、寄生容量、素子搭載時の寸法精度、平坦性などの諸特性に優れている。このため、樹脂層 3 2 8 a に加えて、基材 3 0 2、絶縁樹脂膜 3 1 2 および樹脂層 3 2 8 b に、カルド型ポリマー含有樹脂膜を用いることにより、素子搭載基板 4 0 0 の信頼性と製造安定性をより顕著に向上させることができる。また、上記素子搭載基板 4 0 0 上に半導体素子を搭載することにより、信頼性と製造安定性がより顕著に向上された半導体装置を提供することができる。

【0112】

また、4層 I S B 構造以外の構造を有する素子搭載基板の基板、たとえば、配線層を4層以上、たとえば6層の配線層を有する I S B 構造を備える素子搭載基板などのフォトソルダーレジスト層を構成する樹脂層にカルド型ポリマー含有樹脂膜を用いてもよいし、他の半導体パッケージの基板のフォトソルダーレジスト層の表層部の樹脂層にカルド型ポリマー含有樹脂膜を用いてもよい。

【0113】

また、上記実施形態においては、樹脂層 3 2 8 a と樹脂層 3 2 8 b があらかじめ積層さ

10

20

30

40

50

れたフォトソルダーレジスト層 3 2 8 を用いた構成について説明したが、樹脂層 3 2 8 b を絶縁樹脂膜 3 1 2 上に形成した後、樹脂層 3 2 8 b 上に樹脂層 3 2 8 a を形成してもよい。

【0 1 1 4】

また、上記実施形態においては、樹脂層 3 2 8 a と樹脂層 3 2 8 b との 2 層の樹脂層が積層され、どちらかの樹脂層にカルド型ポリマー含有樹脂膜を用いたフォトソルダーレジスト層 3 2 8 を用いた構成について説明したが、樹脂層を 3 層以上積層したフォトソルダーレジスト層を用いて、その樹脂層のうち少なくとも 1 層にカルド型ポリマー含有樹脂膜を用いてもよい。こうすることにより、カルド型ポリマー含有樹脂膜は、耐熱性、機械的強度、密着性、耐湿性、誘電特性、解像度特性などの諸特性に優れるため、素子搭載基板を構成するカルド型ポリマー含有樹脂膜を用いた樹脂層は、剛性、耐熱性、層間密着性、寄生容量、素子搭載時の寸法精度、平坦性などの諸特性に優れている。したがって、素子搭載基板 4 0 0 の信頼性と製造安定性を向上させることができる。また、上記素子搭載基板上に半導体素子を搭載することにより、信頼性と製造安定性が向上された半導体装置を提供することができる。

10

【図面の簡単な説明】

【0 1 1 5】

【図 1】 I S B (登録商標) の構造を説明するための図である。

【図 2】 B G A および I S B (登録商標) の製造プロセスを説明するための図である。

【図 3】 本発明の実施の形態における素子搭載基板の製造手順を説明するための工程断面図である。

20

【図 4】 本発明の実施の形態における素子搭載基板の製造手順を説明するための工程断面図である。

【図 5】 本発明の実施の形態における素子搭載基板の製造手順を説明するための工程断面図である。

【図 6】 本発明の実施の形態における素子搭載基板の製造手順を説明するための工程断面図である。

【図 7】 本発明の実施の形態における素子搭載基板の製造手順を説明するための工程断面図である。

【図 8】 本発明の実施の形態における素子搭載基板の製造手順を説明するための工程断面図である。

30

【図 9】 本発明の実施の形態における素子搭載基板の製造手順を説明するための工程断面図である。

【図 10】 本発明の実施の形態における素子搭載基板の製造手順を説明するための工程断面図である。

【図 11】 本発明の実施の形態における半導体装置の構造を説明するための断面図である

【図 12】 従来一般的な B G A の概略構成を説明するための図である。

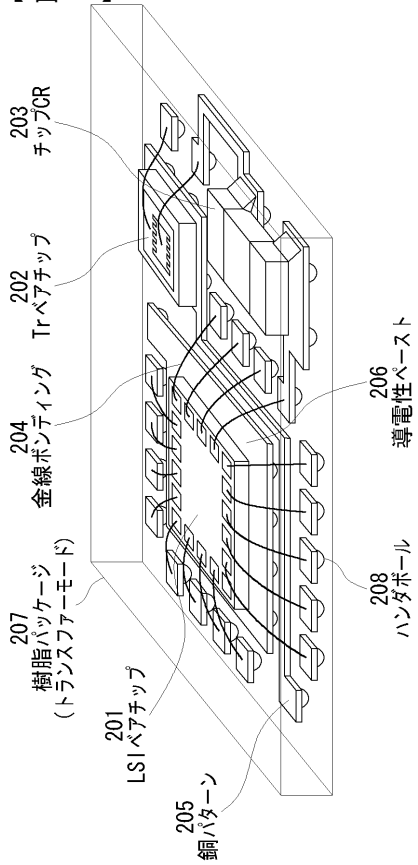
【符号の説明】

【0 1 1 6】

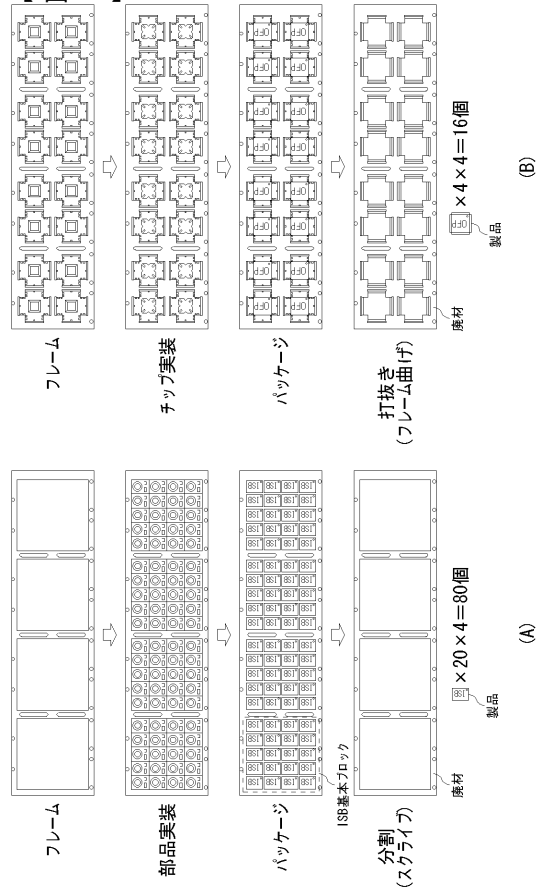
3 0 2 基材、3 0 4 銅箔、3 0 6 フォトエッチングレジスト層、3 0 7 ピアホール、3 0 8 銅膜、3 0 9 配線、3 1 0 フォトエッチングレジスト層、3 1 1 ビア、3 1 2 絶縁樹脂膜、3 1 4 銅箔、3 1 5 孔、3 1 6 フォトエッチングレジスト層、3 1 7 フォトエッチングレジスト層、3 1 8 フォトエッチングレジスト層、3 1 9 配線、3 2 0 銅膜、3 2 2 ピアホール、3 2 3 ビア、3 2 4 配線、3 2 6 ビアホール、3 2 8 フォトソルダーレジスト層、3 2 8 a 樹脂層、3 2 8 b 樹脂層、4 0 0 素子搭載基板、4 0 2 電極パッド、4 0 4 電極パッド、5 0 0 半導体素子、5 0 2 電極パッド、5 0 4 金線、6 0 0 半導体素子、6 0 2 電極パッド、7 0 0 プリント基板、7 0 2 電極パッド。

40

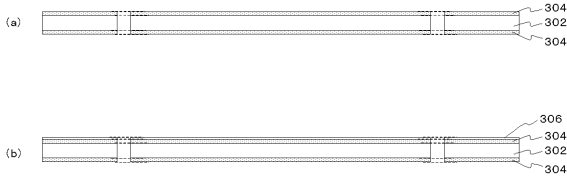
【図1】



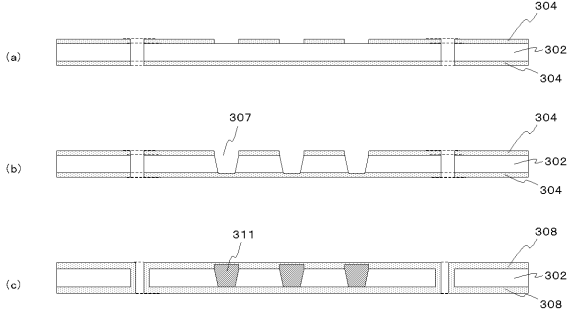
【図2】



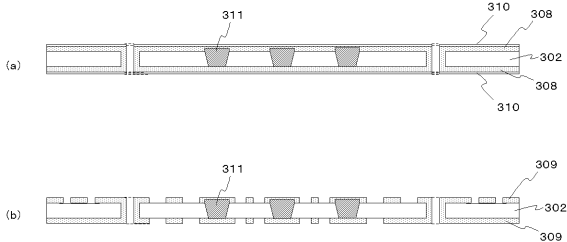
【図3】



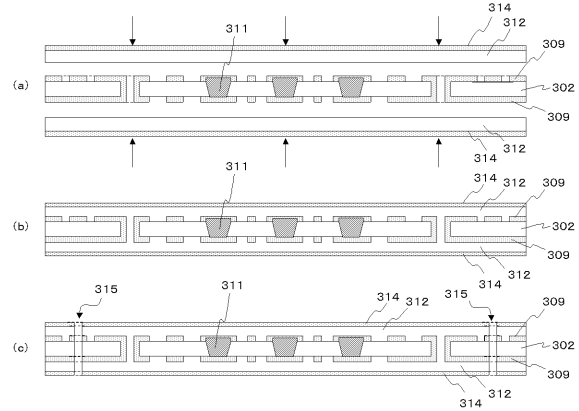
【図4】



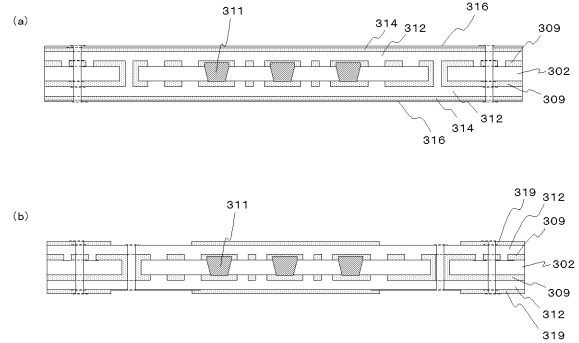
【図5】



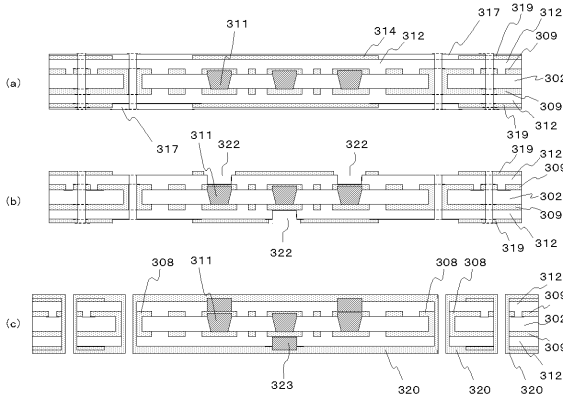
【図6】



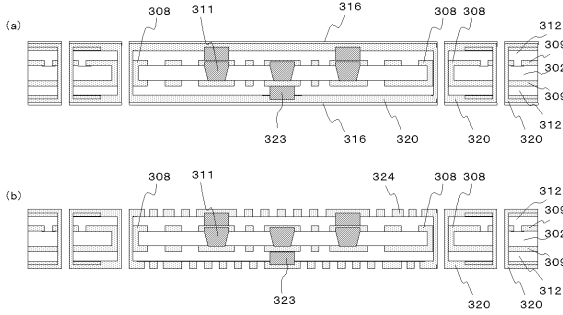
【図7】



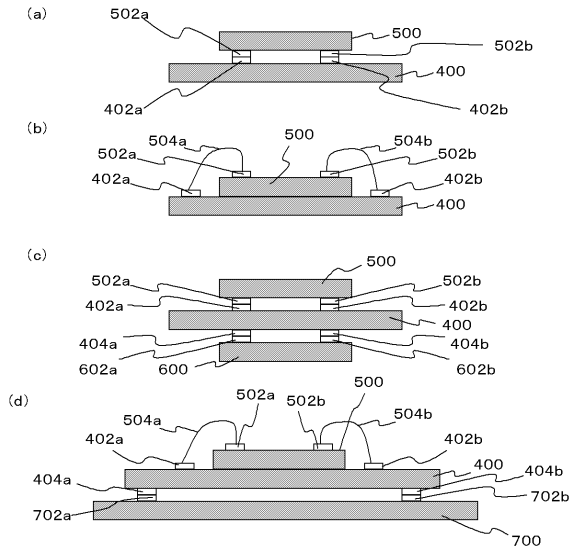
【 図 8 】



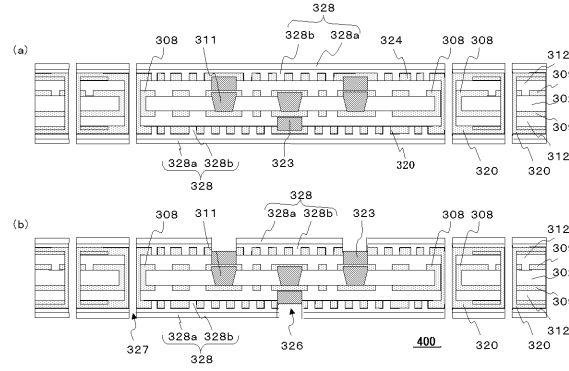
【 図 9 】



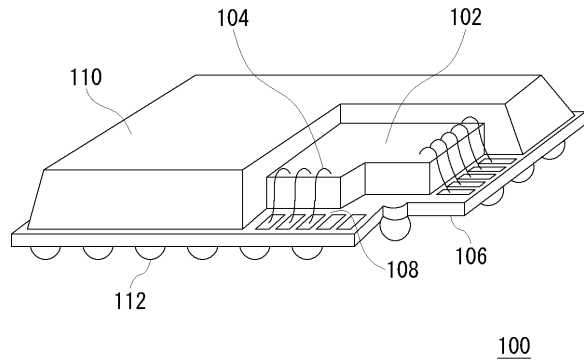
【 図 1 1 】



【 図 1 0 】



【 図 1 2 】



---

フロントページの続き

(51)Int.Cl.<sup>7</sup>

F I

テーマコード(参考)

H 0 1 L 23/12

N

Fターム(参考) 5E314 AA32 AA36 BB07 CC15 FF02 FF05 GG04 GG12 GG14  
5E346 AA12 AA38 AA43 CC04 CC09 CC10 CC16 DD02 DD22 EE39  
FF45 GG07 GG15 GG17 HH07 HH08 HH11 HH18