



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2012년02월27일  
(11) 등록번호 10-1120882  
(24) 등록일자 2012년01월30일

(51) Int. Cl.

B41J 2/05 (2006.01) B41J 2/175 (2006.01)

B41J 2/01 (2006.01)

(21) 출원번호 10-2009-0040155

(22) 출원일자 2009년05월08일

심사청구일자 2009년05월08일

(65) 공개번호 10-2009-0117653

(43) 공개일자 2009년11월12일

(30) 우선권주장

JP-P-2008-122772 2008년05월08일 일본(JP)

(56) 선행기술조사문현

KR1020070039518 A

KR1020070078933 A

전체 청구항 수 : 총 8 항

(73) 특허권자

캐논 가부시끼가이샤

일본 도쿄도 오오따꾸 시모마루코 3조메 30방 2고

(72) 발명자

야마구찌 다카아끼

일본 도쿄도 오오따꾸 시모마루코 3조메 30-2 캐  
논 가부시끼가이샤 내

이마나까 요시유끼

일본 도쿄도 오오따꾸 시모마루코 3조메 30-2 캐  
논 가부시끼가이샤 내

(뒷면에 계속)

(74) 대리인

장수길, 박충범

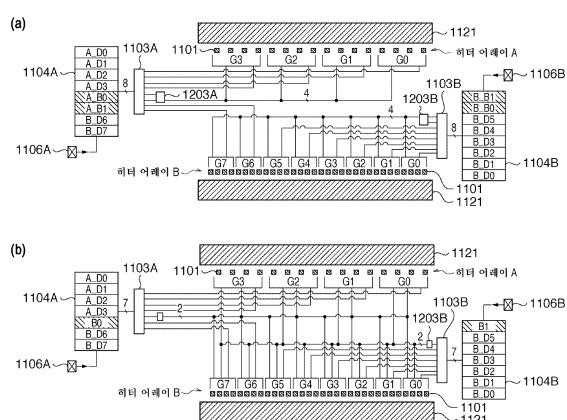
심사관 : 양정록

(54) 기록 소자 기판, 기록 헤드, 및 기록 장치

### (57) 요약

본 발명은 서로 다른 수의 히터들이 배치되어 있는 복수의 히터 어레이를 포함하는 소자 기판에 있어서 각 기록 소자(히터)에 데이터를 효율적으로 전송하고 회로들을 효율적으로 레이아웃하는 것을 가능하게 한다. 이러한 기판은 상대적으로 다수의 히터를 갖는 제1 어레이; 및 제1 어레이와 동일한 길이를 가지며 상대적으로 소수의 히터를 갖는 제2 어레이를 포함한다. 이들 어레이들은 병치되어 있다. 기판은 그 기판의 히터 어레이들의 수와 동일한 복수의 시프트 레지스터를 더 포함한다. 시프트 레지스터는 제1 히터 어레이의 히터들을 구동하기 위한 일부 데이터, 및 제2 히터 어레이의 히터들을 구동하기 위한 데이터를 포함한다. 시프트 레지스터는 제1 히터 어레이의 히터들을 구동하기 위한 일부 데이터 이외의 데이터를 유지하는 시프트 레지스터를 더 포함한다.

### 대 표 도



(72) 발명자

오마따 고이찌

일본 도쿄도 오오따꾸 시모마루꼬 3조메 30-2 캐논  
가부시끼가이샤 내

다케우찌 소우파

일본 도쿄도 오오따꾸 시모마루꼬 3조메 30-2 캐논  
가부시끼가이샤 내

---

구보 고우스끼

일본 도쿄도 오오따꾸 시모마루꼬 3조메 30-2 캐논  
가부시끼가이샤 내

## 특허청구의 범위

### 청구항 1

기록 소자 기판으로서,

복수의 기록 소자를 각각 구비하는 제1 기록 소자열 및 제2 기록 소자열;

상기 제1 기록 소자열에 포함되는 복수의 기록 소자를 미리 정해진 수의 그룹으로 분할하고, 각 그룹에 속하는 기록 소자들을 시분할 구동하는 제1 구동 회로;

상기 제2 기록 소자열에 포함되는 복수의 기록 소자를 상기 미리 정해진 수의 그룹보다 많은 수의 그룹으로 분할하고, 각 그룹에 속하는 기록 소자들을 시분할 구동하는 제2 구동 회로;

상기 제1 기록 소자열에 속하는 기록 소자들을 구동하기 위한 데이터, 및 상기 제2 기록 소자열에 속하는 기록 소자들의 일부를 구동하기 위한 데이터를 유지하는 제1 시프트 레지스터 회로; 및

상기 제2 기록 소자열에 속하는 기록 소자들의 나머지 일부를 구동하기 위한 데이터를 유지하는 제2 시프트 레지스터 회로

를 포함하는 기록 소자 기판.

### 청구항 2

제1항에 있어서,

상기 제1 시프트 레지스터 회로에 유지되는 데이터 및 상기 제2 시프트 레지스터 회로에 유지되는 데이터는 각각, 상기 제1 기록 소자열 및 상기 제2 기록 소자열을 각각 형성하는 그룹들에 속하는 기록 소자들로부터 구동될 기록 소자를 선택하기 위한 정보를 포함하는 기록 소자 기판.

### 청구항 3

제1항에 있어서,

상기 제1 시프트 레지스터 회로 및 상기 제2 시프트 레지스터 회로는 외부 입력 신호 라인들에 각각 접속되는 기록 소자 기판.

### 청구항 4

제1항에 있어서,

상기 제1 시프트 레지스터 회로에 유지되는 데이터 중 미리 정해진 비트 범위의 데이터를 상기 제1 구동 회로에 출력하고, 상기 미리 정해진 비트 범위의 데이터 외의 데이터를 상기 제2 구동 회로에 출력하는 래치 회로를 더 포함하는 기록 소자 기판.

### 청구항 5

제1항에 있어서,

상기 제1 구동 회로에 의해 실행되는 시분할 수가 상기 제2 구동 회로에 의해 실행되는 시분할 수와 동일한 기록 소자 기판.

### 청구항 6

제1항에 따른 기록 소자 기판을 갖는 기록 헤드.

### 청구항 7

제6항에 따른 기록 헤드를 탑재하는 캐리지를 구비한 기록 장치.

### 청구항 8

제7항에 있어서,

제1 시프트 레지스터 회로 및 제2 시프트 레지스터 회로에 유지되는 데이터를 생성하는 생성 회로를 더 포함하는 기록 장치.

## 명세서

### 발명의 상세한 설명

#### 기술 분야

[0001] 본 발명은 서로 다른 수의 기록 소자가 배열된 복수의 기록 소자열(print element array)을 포함하는 기록 기판, 기록 헤드, 및 기록 장치에 관한 것이다.

#### 배경기술

[0002] 열 잉크젯 방식(thermal inkjet method)에 따라 잉크를 토출하여(discharge) 기록 매체에 기록을 행하는 기록 헤드는, 배열 저항 소자(heat generation element)로 이루어지는 히터를 기록 헤드에서의 기록 소자의 구성 요소로서 포함한다. 히터를 구동하기 위한 드라이버 및 그 드라이버를 기록 데이터에 따라 선택적으로 구동하기 위한 로직 회로가 그 기록 헤드의 단일 소자 기판 상에 형성되어 있다.

[0003] 열 잉크젯 방식의 컬러 잉크젯 기록 장치의 해상도는 해마다 높아지고 있다. 이와 더불어, 기록 헤드의 토출구(orifice)의 배치 밀도는 해상도 600dpi 내지 해상도 900dpi 및 1200dpi 범위에서 잉크를 토출하도록 설정되어 있다. 이러한 고밀도의 토출구를 구비한 기록 헤드가 알려져 있다.

[0004] 그레이(gray) 화상 및 컬러 포토 화상에 있어서 하프톤부 또는 하이라이트부에서의 입상성(graininess)을 경감하는 것이 요구되고 있다. 이러한 요구를 만족시키기 위해, 화상을 형성하기 위해 토출되는 잉크 방울(액적)의 크기는, 컬러 잉크를 토출시키는 기록 헤드에서는, 수 년 전까지 약 15 pl 이었지만, 최근에는 5 pl 그 후 2p1로 해마다 작아지는 경향이 있다.

[0005] 이러한 소량의 잉크 액적을 토출하는 토출구가 고밀도로 배치된 고해상도의 기록 헤드는, 고품위의 컬러 그래픽 화상 또는 포토 화상을 기록할 때의 고화질의 기록을 위한 사용자의 요구를 만족시킨다. 그러나, 예컨대, 스프레드시트에서의 컬러 그래프를 기록할 때와 같이, 고해상도 기록이 아닌 고속 기록이 요구되는 경우, 소량의 잉크 액적에 의한 기록은 기록 주사 동작의 수를 증대시키기 때문에, 전술한 기록 헤드는 고속의 기록에 대한 요구를 충족시키지 않을 수 있다.

[0006] 고속 기록을 달성하기 위해, 고화질의 기록을 행하기 위한 소량의 잉크 액적 및 고속의 기록을 행하기 위한 대량의 잉크 액적을 토출하는 기록 헤드가 제안되어 있다. 또한, 1개의 토출구에 대하여 복수의 히터가 배치되어 이를 복수의 히터에 의해 토출량을 변경하는 기록 헤드, 및 1개의 소자 기판 내에 서로 다른 토출량을 갖는 복수의 토출구가 배치되는 기록 헤드가 알려져 있다.

[0007] 상이한 양의 잉크를 토출하는 복수의 토출구를 구비하는 소자 기판은, 소량의 잉크 액적을 토출하는 토출구들의 토출구열(소액적 토출구열)과, 대량의 잉크 액적을 토출하는 토출구들의 토출구열(대액적 토출구열)을 병렬로 구비한 소자 기판을 포함한다. 이러한 소자 기판에 의해, 고속으로 고화질의 기록을 달성하기 위해, 소액적 토출구열의 토출구의 배치 밀도가 대액적 토출구열의 토출구의 배치 밀도보다 높은 소자 기판이 제안되어 있다. 이러한 소자 기판의 일례는, 인치 당 600개의 토출구가 배치되어 있는(배치 밀도 600dpi) 대액적의 토출구열과, 인치 당 2배인 1200개의 토출구가 배치되어 있는(배치 밀도 1200dpi) 소액적의 토출구열을 구비한 소자 기판이 있다. 이러한 소자 기판의 예들은, 미국특허 제6,409,315호, 제6,474,790호, 제5,754,201호, 및 제6,137,502호와 일본특허공개공보 제2002-374163호에 개시된 구성들이다.

[0008] 최근의 잉크젯 기록 장치들은 고화질의 화상을 기록하기 위해 소량의 잉크 액적을 토출한다. 동시에, 이들 잉크젯 기록 장치들은 기록 속도를 증가시킬 필요가 있다. 단순히 동일한 화상을 형성하는 것은 동일한 잉크량을 필요로 한다. 따라서, 토출된 잉크의 액적이 그 사이즈가 감소되어 토출되는 잉크량이 1/2까지 감소되면, 기록 속도는 단순하게는 1/2이 된다.

[0009] 기록 속도의 저하를 방지하기 위해 동일한 시간으로 동일한 잉크량을 토출하는 위해서는, 히터 수를 2배로 할 필요가 있다. 히터의 배치 밀도를 변경하지 않고 히터 수를 2배로 하면, 히터가 배치되는 소자 기판의 사이즈

가 2배 이상으로 증가한다. 소자 기판의 크기가 증가할 뿐만 아니라, 기록 장치 내에서 고속으로 이동하는 기록 헤드의 사이즈, 기록 장치의 사이즈, 및 진동과 노이즈를 증가시킨다. 이를 방지하기 위해, 히터의 배치 밀도를 증가시킬 필요가 있다.

[0010] 잉크를 안정적으로 토출하기 위해, 히터에 안정된 전압을 인가할 필요가 있다. 모든 히터를 동시에 구동하는 경우, 큰 전류가 흐르고, 배선 저항으로 인해 전압이 크게 강하한다. 이를 해결하기 위해, 소자 기판 상의 복수의 히터를 복수의 블록으로 분할하고, 시분할로 각 블록에 대해 순차적으로 히터를 구동하여 잉크를 안정적으로 토출하는 시분할 구동 방식이 있다.

[0011] 고속으로 기록을 행하기 위해, 소량의 잉크 액적을 토출하는 토출구만을 구비한 기록 헤드보다 대량의 잉크 액적을 토출하는 토출구를 구비한 기록 헤드가 보다 바람직하다. 최근의 잉크젯 기록 장치는 소액적 토출구열과 대액적 토출구열을 별별로 배열한 소자 기판을 구비한 기록 헤드를 이용한다. 이들 잉크젯 기록 장치들은 소량의 잉크 액적을 토출하는 토출구와 대량의 잉크 액적을 토출하는 토출구를 선택적으로 구동시켜 고속 기록과 고화질 기록의 양자 모두를 도모한다. 그러나, 고속 기록과 고화질 기록의 양자를 구현하기 위해, 소자 기판에 실장되는 토출구 및 히터의 수를 증가시킬 필요가 있다.

[0012] 고속으로 기록을 행하기 위해 기록 데이터를 전송하는 클럭의 주파수를 증가시키는 방법도 있다. 통상적으로, 클럭은 기록 장치 본체로부터 기록 헤드에 공급된다. 기록 중에 이동하는 기록 헤드와 기록 장치의 본체는 플렉시블 케이블 등의 비교적 긴 케이블에 의해 접속된다. 이 케이블은 복수의 신호 라인 및 전류 공급 라인을 포함하므로, 케이블 내에의 이들 라인들을 통해 큰 전류가 서로 인접하여 흐른다. 따라서, 케이블을 통해 전송되는 신호에는 노이즈가 중첩하기 쉬워진다. 케이블의 인더던스 성분은 펄스 과정의 상승 및 하강(rise and fall)이 지연된다(파형이 왜곡(distorted)). 이는, 클럭의 주기가 짧아짐에 따라 변동의 비율이 상대적으로 커지기 때문에 무시할 수 없게 된다. 기록 헤드는 신호를 정확하게 수신할 수 없고, 오동작을 야기할 수 있다. 높은 주파수 클럭을 이용하여 신호를 전송하는 경우, 케이블은 안테나로서 기능하여 방사 노이즈가 발생할 수 있다. 이 방사 노이즈는 주변 기기의 오동작을 야기할 수도 있다.

[0013] 배치 밀도 600dpi의 대액적 토출구열과, 2배의 배치 밀도 1200dpi인 2배의 토출구 수를 갖는 소액적 토출구열을 단일 기판 상에 포함하는 소자 기판을 예로 들어 설명한다. 이 소자 기판에서는, 1화소를 1비트로 기록하는 경우, 히터의 수는 기록 데이터의 비트 수와 완전히 동일하다. 배치 밀도 1200dpi의 토출구열에 필요한 데이터량은 배치 밀도 600dpi의 토출구열에 필요한 데이터량의 2배이다. 이 데이터량의 차이는 데이터 전송 속도에 직접 관계된다. 토출구열에 대응하는 각 기록 데이터에 대하여 클럭 신호가 준비된다면 개별의 구동 주파수에서 상이한 어레이의 히터를 구동할 수 있다. 토출구열 간에 시분할 수 및 데이터량이 다른 경우에도 거의 동일한 시간 내에 데이터를 전송할 수 있다. 600dpi 와 1200dpi의 배치 밀도를 갖는 토출구열이 공존하는 경우, 600dpi의 토출구열의 2배의 속도로 1200dpi의 토출구열에 데이터를 전송함으로써, 거의 동일한 시간 내에 데이터를 전송할 수 있다.

## 발명의 내용

### 해결 하고자하는 과제

[0014] 그러나, 토출구열에 대응하는 각 기록 데이터에 대해 클럭 신호를 준비하는 것은, 기록 헤드의 패드 수 및 기록 헤드와 기록 장치 본체 간의 신호 라인의 개수를 증가시킨다. 패드 수 및 신호 라인의 개수가 증가함에 따라, 소자 기판, 기록 헤드, 및 기록 장치 본체를 포함하는 장치가 대형화된다.

[0015] 이를 방지하기 위하여, 배열 밀도가 상이한 복수의 토출구열을 포함하고, 시분할 구동을 행하는 소자 기판은 이하의 구성을 이용한다. 보다 구체적으로, 공통 클럭 신호(CLK)가 이용되고, 데이터 전송 속도는 전송에 사용되는 시프트 레지스터에 유지되는 데이터의 비트 수에 비례하도록 설정되어 있다. 고밀도 토출구열과 저밀도 토출구열에 대해 시프트 레지스터에 유지되는 데이터 비트의 수는 서로 상이하다. 이 비트 수의 차이는 데이터 전송 속도의 차이를 유도하고, 많은 비트 수를 이용하는 고밀도 토출구열에 대한 전송 속도로 기록 속도를 제한한다. 예를 들면, 전송에 사용되는 시프트 레지스터의 비트 수는 600dpi의 토출구열에 대응하는 시프트 레지스터에서는 7비트(기록 데이터에 대해 5비트, 블록 제어 데이터에 대해 2비트)이며, 1200dpi의 토출구열에 대응하는 시프트 레지스터에서는 12비트(기록 데이터에 대해 10비트, 블록 제어 데이터에 대해 2비트)인 것으로 상정한다. 이 조건 하에서, 7비트의 시프트 레지스터의 데이터 전송 속도는 12비트의 시프트 레지스터의 데이터의 전송 속도와 정합한다. 따라서, 7비트의 시프트 레지스터는 본래의 데이터 전송 속도의 7/12로 데이터를 전송

한다.

[0016] 시프트 레지스터의 회로 패턴의 면적은 비트 수에 대응한다. 고밀도 토출구열에 대응하는 시프트 레지스트와 저밀도 토출구열에 대응하는 시프트 레지스터 간에 비트 수가 상이한 경우, 회로 패턴의 면적도 이를 간에 상이하여, 회로 레이아웃의 효율을 저하시킨다. 기록 헤드도 소형화되는 경향이기 때문에, 회로를 보다 효율적으로 레이아웃할 필요가 있다.

[0017] 따라서, 본 발명은 종래 기술의 전술한 문제점을 해결하기 위해 고안되었다.

[0018] 예를 들어, 본 발명에 따라 서로 다른 수의 기록 소자들이 배치되어 있는 복수의 기록 소자열을 포함하는 기록 소자 기판은 회로들을 효율적으로 레이아웃할 수 있으며, 각 기록 소자에 데이터를 효율적으로 전송할 수 있다.

### 과제 해결수단

[0019] 본 발명의 일 양태에 따르면, 바람직하게는, 복수의 기록 소자를 각각 구비하는 제1 기록 소자열 및 제2 기록 소자열; 상기 제1 기록 소자열에 포함되는 복수의 기록 소자를 미리 정해진 수의 그룹으로 분할하고, 각 그룹에 속하는 기록 소자들을 시분할 구동하는 제1 구동 회로; 상기 제2 기록 소자열에 포함되는 복수의 기록 소자를 상기 미리 정해진 수의 그룹보다 많은 수의 그룹으로 분할하고, 각 그룹에 속하는 기록 소자들을 시분할 구동하는 제2 구동 회로; 상기 제1 기록 소자열에 속하는 기록 소자들을 구동하기 위한 데이터, 및 상기 제2 기록 소자열에 속하는 기록 소자들의 일부를 구동하기 위한 데이터를 유지하는 제1 시프트 레지스터 회로; 및 상기 제2 기록 소자열에 속하는 기록 소자들의 일부를 구동하기 위한 데이터를 유지하는 제2 시프트 레지스터 회로를 포함하는 기록 소자 기판이 제공된다.

[0020] 본 발명의 다른 양태에 따르면, 바람직하게는, 전술한 기록 소자 기판을 갖는 기록 헤드가 제공된다.

[0021] 본 발명의 또 다른 양태에 따르면, 바람직하게는, 기록 헤드를 탑재할 수 있는 캐리지를 갖는 기록 장치가 제공된다.

### 효과

[0022] 본 발명은, 서로 다른 수의 기록 소자가 배치되어 있는 복수의 기록 소자열을 포함하는 소자 기판에 있어서 각 기록 소자에 데이터가 효율적으로 전송될 수 있고 회로들이 효율적으로 레이아웃될 수 있으므로 특히 장점을 갖는다.

### 발명의 실시를 위한 구체적인 내용

[0023] 본 발명의 추가적인 특징은 첨부한 도면을 참조한 이하의 예시적인 실시예들의 설명으로부터 명백해질 것이다.

[0024] 이하, 첨부 도면을 참조하여 본 발명의 예시적인 실시예들을 설명한다.

[0025] 본 명세서에서, "기록하는(print)" 및 "기록(printing)"이라는 용어는 문자 및 그래픽 등의 의미있는 정보의 형성만을 포함하는 것이 아니라, 의미가 있는지의 유무 및 인간이 감지할 수 있는 시각성의 유무에 관계없이, 기록 매체 상에 이미지, 그림, 패턴 등의 형성이나 그 매체의 처리를 널리 포함한다.

[0026] 또한, "기록 매체(print medium)"라는 용어는 통상의 기록 장치에 사용되는 용지를 포함할 뿐만 아니라, 잉크를 수용할 수 있는 퍼필, 플라스틱 필름, 금속판, 유리, 세라믹, 나무, 및 가죽 등의 재료들을 널리 포함한다.

[0027] 또한, "잉크"라는 용어(이하, "액체"라고도 한다)는 전술한 "기록"의 정의와 마찬가지로 광범위하게 해석되어야 한다. 즉, "잉크"는 기록 매체 상에 적용되는 경우, 이미지, 그림, 패턴 등을 형성할 수 있으며, 기록 매체를 처리할 수 있으며, 또한 잉크를 처리할 수 있는 액체를 포함한다. 잉크의 처리는, 예를 들어 기록 매체에 적용되는 잉크에 포함된 색재(coloring agent)를 응고시키거나 또는 불용화시키는 것을 포함한다.

[0028] 또한, 본 명세서에서의 소자 기판(기록 헤드용 기판)은 실리콘 반도체로 이루어진 간단한 기판을 포함할 뿐만 아니라, 소자, 배선 등을 갖는 구성을 널리 포함한다.

[0029] "기판 상(on a substrate)"이라는 표현은 "소자 기판 상"을 포함할 뿐만 아니라, "소자 기판의 표면 상" 및 "그 표면 근처의 소자 기판의 내부"를 널리 포함한다. 본 발명에서의 "내장(built-in)"이라는 용어는 "기판 상의 분리된 소자들을 간단히 구성한다"는 것을 포함할 뿐만 아니라, "반도체 회로 제조 공정에 의해 소자 기판 상의 소자들을 집적화하여 형성하고 제조한다"라는 것을 널리 포함한다.

## [0030] &lt;잉크젯 기록 장치&gt;

본 발명에 따른 소자 기판을 포함하는 기록 헤드를 탑재할 수 있는 기록 장치에 대하여 설명한다. 도 9는 본 발명에 따른 기록 헤드를 탑재할 수 있는 잉크젯 기록 장치의 일례를 나타내는 개략도이다.

도 9에 도시된 잉크젯 기록 장치(이하, 간단히 기록 장치라고도 한다)에서, 본 발명에 따른 소자 기판을 포함하는 기록 헤드와 잉크를 저장하는 용기(container)를 조합하여 헤드 카트리지 H1000을 구성한다. 헤드 카트리지 H1000은 캐리지(carriage)(102)에 위치하고 교환 가능하게 탑재되어 있다. 캐리지(102)는, 헤드 카트리지 H1000 상의 외부 신호 입력 단자를 통하여 각 토출부에 구동 신호 등을 전달하기 위한 전기 접속부를 포함한다.

캐리지(102)는, 주주사 방향으로 연장하여, 기록 장치 본체에 제공되는 가이드 샤프트(shaft)(103)를 따라 왕복 이동 가능하게 가이드 및 지지되어 있다. 캐리지 모터(104)는 모터 풀리(pulley)(105), 종동(associate) 풀리(106), 및 타이밍 벨트(107)를 포함하는 구동 기구를 통해 캐리지(102)를 구동한다. 또한, 캐리지 모터(104)는 캐리지(102)의 위치 및 이동을 제어한다.

자동 급지기(auto sheet feeder; ASF)(132)는 급지 모터(135)가 기어를 통해 핀업 롤러(131)를 회전시킴에 따라 기록 매체(108)를 한 장씩 분리하여 공급한다. 반송 롤러(109)가 회전함에 따라, 기록 매체(108)는 헤드 카트리지 H1000의 토출구면과 대향하는 위치(프린트부)를 경유하여 반송(부주사)된다. 반송 롤러(109)는 반송 모터(134)가 회전함에 따라 기어를 통해 회전한다. 기록 매체(108)가 용지단 센서(paper end sensor)를 통과할 때, 용지단 센서(133)는 기록 매체(108)가 공급되었는지의 여부를 판정하고, 용지 공급 시의 개시 위치를 확정한다.

플래튼(platen)(도시하지 않음)은 기록 매체(108)의 하부면을 지지하여 기록부에서의 평탄한 기록면을 형성한다. 이 경우, 캐리지(102)에 탑재된 헤드 카트리지 H1000은, 토출구면이 캐리지(102)로부터 하방으로 연장되고 2개의 반송 롤러 쌍의 사이에서 기록 매체(108)와 평행해지도록 유지되어 있다.

캐리지(102)는 기록 헤드의 토출구의 배열 방향이 캐리지(102)의 주사 방향에 대하여 교차하는 방향과 일치하도록 헤드 카트리지 H1000를 지지한다. 헤드 카트리지 H1000은 토출구열로부터 액체를 토출하여 기록을 행한다.

## [0037] &lt;제어 구성&gt;

전술한 잉크젯 기록 장치의 기록 제어를 실행하기 위한 제어 구성에 대하여 설명한다.

도 10은 잉크젯 기록 장치의 제어 회로의 구성을 나타내는 블록도이다.

도 10을 참조하면, 인터페이스(1700)가 기록 신호를 입력한다. ROM(1702)은 MPU(1701)가 실행하는 제어 프로그램을 저장한다. DRAM(1703)은 각종 데이터(예컨대, 헤드 카트리지 H1000의 기록 헤드(3)에 공급되는 기록 데이터)를 저장한다. 게이트 어레이(G.A.)(1704)는 기록 헤드(3)에 대한 기록 데이터의 공급을 제어한다. 또한, 게이트 어레이(1704)는 인터페이스(1700), MPU(1701), 및 RAM(1703) 사이의 데이터 전송을 제어한다. 캐리지 모터(1710)는 기록 헤드(3)를 구비한 헤드 카트리지 H1000을 반송한다. 반송 모터(134)는 기록 매체를 반송한다. 헤드 드라이버(1705)는 기록 헤드(3)를 구동하고, 모터 드라이버(1706)는 반송 모터(134)를 구동하고, 모터 드라이버(1707)는 캐리지 모터(1710)를 구동한다. 예를 들어, 전기적 접속이 비정상인 경우에, LED(1708)가 터온되어 이를 통지한다.

상기 제어 구성의 동작을 설명한다. 인터페이스(1700)에 기록 신호가 입력되면, 게이트 어레이(1704)와 MPU(1701) 사이에서 프린트용 기록 데이터로 변환된다. 그 후, 모터 드라이버(1706) 및 모터 드라이버(1707)가 구동된다. 동시에, 기록 헤드(3)는 헤드 드라이버(1705)에 보내진 기록 데이터에 따라 구동되어, 기록이 행해진다.

## [0042] &lt;헤드 카트리지&gt;

도 11은, 잉크 탱크(6)와 기록 헤드(3)를 통합하는 헤드 카트리지 H1000의 구성을 나타내는 외관 사시도이다. 도 11을 참조하면, 접선 K는 잉크 탱크(6)와 기록 헤드(3)의 경계선을 나타낸다. 잉크 토출구열(500)은 토출구들의 어레이이다. 잉크 탱크(6)에 수용되는 잉크는 잉크 공급로(도시하지 않음)를 통하여 기록 헤드(3)에 공급된다. 헤드 카트리지 H1000은, 캐리지(102)에 헤드 카트리지 H1000가 탑재된 경우에, 캐리지(102)로부터 공급되는 전기 신호를 수신하기 위한 전극(도시하지 않음)을 구비한다. 이 전기 신호는 기록 헤드(3)를 구동하여 토출구열(500)의 토출구로부터 잉크를 선택적으로 토출한다.

- [0044] <소자 기판>
- [0045] 본 발명에 따른 소자 기판에 대하여 설명한다. 도 6은 소자 기판의 회로 구성의 일례를 나타낸다. 도 6에 도시된 바와 같이, 기록 헤드에서의 기록 소자로서 기능하는 히터와 그 구동 회로는 반도체 공정을 이용하여 단일 기판 상에 형성되어 있다.
- [0046] 도 6을 참조하면, 각 히터(1101)는 열 에너지를 발생시키며, 각 트랜지스터(트랜지스터부)(1102)는 원하는 전류를 히터(1101)에 공급한다. 시프트 레지스터(1104)는 각 히터(1101)에 전류를 공급하고 기록 헤드의 토출구로부터 잉크를 토출할지의 여부를 지정하는 기록 데이터를 일시적으로 저장한다. 시프트 레지스터(1104)는 클럭(CLK) 입력 단자(1107)를 구비한다. 기록 데이터 입력 단자(1106)는 히터(1101)를 ON/OFF하는 기록 데이터(DATA)를 순차적으로 수신한다. 각 히터에 있어서, 대응하는 래치 회로(1103)는 히터의 기록 데이터를 래치한다. 래치 신호 입력 단자(1108)는 래치의 타이밍을 래치 회로(1103)에 지시하는 래치 신호 LT를 입력한다. 각 스위치(1109)는 히터(1101)에 전류를 공급할 타이밍을 결정한다. 전원 라인(1105)은 히터에 소정의 전압을 인가하여 전류를 공급한다. 접지 라인(1110)은 트랜지스터(1102)를 통하여 히터(1101)를 접지한다.
- [0047] 도 7은, 도 6에 도시된 소자 기판에 입력되는 각종 신호의 타이밍 차트이다. 도 7을 참조하여, 도 6에 도시된 소자 기판에서의 히터의 구동 등에 대하여 설명한다.
- [0048] 클럭 입력 단자(1107)는 시프트 레지스터(1104)에 저장되는 기록 데이터의 비트 수만큼 클럭(CLK)을 수신한다. 시프트 레지스터(1104)에는 클럭(CLK)의 선단과 동기하여 데이터가 전송된다. 각 히터(1101)를 ON/OFF 하기 위한 기록 데이터(DATA)는 기록 데이터 입력 단자(1106)로부터 입력된다.
- [0049] 소자 기판에서 시프트 레지스터(1104)에 저장되는 기록 데이터의 비트 수가 히터의 수 및 히터를 구동하는 파워 트랜지스터 수와 동일하다는 점에 대하여 설명한다. 클럭(CLK)의 펄스가 히터(1101)의 수만큼 입력되고, 기록 데이터(DATA)는 시프트 레지스터(1104)에 전송된다. 그 후, 래치 신호 입력 단자(1108)로부터 래치 신호(LT)가 입력되고, 래치 회로(1103)는 각 히터에 대응하는 기록 데이터를 래치한다. 스위치(1109)가 적당한 시간 동안 ON된다. 그 후, 스위치(1109)의 ON 시간에 따라 트랜지스터(1102) 및 히터(1101)를 통해 전류가 흐른다. 전류는 GND 라인(1110)에 유입된다. 이 때, 히터(1101)는 잉크를 토출하는 데 필요한 열을 발생하고, 기록 헤드의 토출구는 기록 데이터에 대응하여 잉크를 토출한다.
- [0050] 비트 수가 히터 수보다 적은 시프트 레지스터를 이용하여 히터를 구동하는 소자 기판에서의 시분할 구동 방식에 대하여 도 5를 참조하여 설명한다. 시분할 구동 방식에 따르면, 단일 히터 어레이의 모든 히터를 동시에 구동하는 대신, 복수의 블록으로 히터를 분할하고, 각 블록에 대하여 시간을 변경하여 히터를 구동한다. 시분할 구동 방식은 동시에 구동되는 히터 수를 감소시킬 수 있다.
- [0051] 예를 들면, 단일의 히터 어레이의 모든 히터를 N개의 블록( $N=2^n$  : n은 양의 정수)으로 분할하고, 이들을 시분할적으로(N 시분할) 구동하는 경우, 단일의 히터 어레이에서 인접하는 N개의 히터마다 1개의 그룹을 구성한다. 이 히터 어레이에는 m개의 그룹(이 히터 어레이의 히터의 총 수는  $N \times m$ )을 포함하는 것으로 상정한다. 시프트 레지스터(1104)에 입력되는 데이터는 블록을 선택하기 위한 블록 제어 데이터 및 블록에 대한 기록 데이터이다. 도 5에서, N=4이며, 4개의 각 히터들은 동시에 구동한다.
- [0052] 디코더(1203)가 블록 제어 데이터를 수신하며, 각 AND 회로(1201)는 블록 제어 데이터에 기초하여 디코더(1203)에 의해 생성되는 블록 선택 신호를 수신한다. AND 회로(1201)는 히터(1101)의 구동 회로를 구성한다. AND 회로(1201)는 히터(1101)에 대응하여 배치되어 있다. N 시분할 구동에 필요한 블록 제어 데이터의 비트 수는 n이다. 따라서, 기록 데이터 입력 단자(1106)로부터는, m 비트의 기록데이터와 n 비트의 블록 제어 데이터가 입력된다. 따라서, 시프트 레지스터(1104) 및 래치 회로(1103)에서의 비트 수는  $(n+m)$  비트이다. 이 소자 기판에서, 히터열의 모든 히터를 한 번 구동하기 위해, 게이트 어레이(1704)는 기록 데이터 및 블록 제어 데이터로 이루어지는  $(n+m)$  비트의 데이터를 N회 입력한다. 기록 데이터에 기초하는 기록 데이터 신호, 블록 제어 데이터에 기초하는 블록 선택 신호, 및 히트 허가 신호 입력 단자(1202)로부터 입력된 히트 허가 신호에 기초하여, 히터와 1 대 1로 대응하는 히터 구동 신호가 생성된다. 생성된 히터 구동 신호는 대응하는 히터를 구동한다.
- [0053] <소자 기판 및 기록 헤드의 제조 방법>
- [0054] 본 발명에 따른 소자 기판 및 그 소자 기판을 포함하는 기록 헤드의 제조 방법에 관하여 본 발명에 관련된 부분을 설명한다.
- [0055] 도 8은 본 발명에 따른 소자 기판의 일례를 도시하는 사시도이다. 소자 기판(1000)의 표면에, 두께 0.5 ~ 1 mm

를 갖는 Si 웨이퍼를 이용한 반도체 프로세스에 의해 히터(1101) 및 그 구동 회로를 형성한다. 잉크를 토출하는 각 토출구(1132)는 소자 기판(1000)의 각 히터(1101)에 대응하는 잉크 유로를 형성하기 위한 잉크 유로벽과 함께, 수지 재료로 이루어진 토출구 형성 부재(1131)를 이용하여 포토리소그래피에 의해 형성된다.

[0056] 잉크를 각 토출구(1132)까지 공급하기 위하여, Si 웨이퍼의 결정 방위를 이용한 이방성 에칭에 의해, 소자 기판의 하면으로부터 상면으로 기울어진 표면을 갖는 긴 홈 형상의 관통구(through hole)인 잉크 공급 포트(1121)가 형성된다.

[0057] 이러한 구조를 갖는 소자 기판은, 잉크 공급 포트(1121)에 잉크를 유도하는 유로 부재(channel member)와 잉크 공급 포트(1121)를 접속하고, 잉크를 수용하는 용기와 이들을 조합함으로써 헤드 카트리지를 구성할 수 있다. 특히, 복수의 색의 잉크를 수용하는 용기와, 각 색에 대한 소자 기판을 조합하여 헤드 카트리지를 구성하는 경우, 이 헤드 카트리지를 이용하여 컬러 기록을 행할 수 있다.

[0058] <소자 기판 내의 구동 회로>

[0059] 본 발명에 따른 소자 기판에서의 히터의 어레이와 시프트 레지스터의 일부 실시예들을 이하 구체적으로 설명한다.

[0060] 이하의 실시예들의 소자 기판들은 잉크젯 기록 헤드용 소자 기판들이다. 이들 소자에서, 복수의 히터를 각각 포함하는 복수의 히터 어레이는 잉크 공급 포트(1121)에 따라 배치된다. 구체적으로, 각 소자 기판은 기록 소자로서 기능하는 상대적으로 다수의 히터로 이루어지는 히터 어레이(제1 기록 소자열), 및 기록 소자로서 상대적으로 소수의 히터로 이루어지는 히터 어레이(제2 기록 소자열)를 포함한다. 이하의 실시예에서는, 본 발명의 특징을 알기 쉽게 하기 위하여, 히터 어레이 간에는 히터 수(기록 소자의 수) 및 히터의 배열 밀도 모두 상이하다. 그러나, 본 발명은 히터의 배열 밀도가 동일하고 단지 히터의 수가 히터 어레이 간에 상이한 경우에도 적용할 수 있다.

[0061] <제1 실시예>

[0062] 제1 실시예에 따른 소자 기판은, 저밀도(600dpi)로 16개의 히터(1101)가 배치된 히터 어레이, 및 고밀도(1200dpi)로 32개의 히터(1101)가 배치된 히터 어레이를 포함한다. 이들 병치된 히터 어레이들은 길이가 동일하다. 저밀도로 히터가 배치된 히터 어레이 및 고밀도로 히터가 배치된 히터 어레이는 동일한 시분할 수로 구동된다. 이 시분할 구동은 소자 기판 내에서 공통 클럭 및 래치 신호를 이용한다.

[0063] 도 12는 제1 실시예의 소자 기판과의 비교를 위한 소자 기판의 개략도이다. 이 소자 기판은 히터 어레이 A 및 B와, 각각의 히터 어레이에 대응하는 2개의 (히터 어레이와 동일한 수의) 시프트 레지스터(1104A, 1104B) 및 2개의 디코더(1203A, 1203B)를 포함한다. 설명을 간단히 하기 위하여, 도 5에 도시한 래치 회로 및 구동 회로(AND 회로 및 트랜지스터)는 설명을 생략한다. 히터 어레이 A는 각각이 인접하는 4개의 히터로 구성되는 4개의 그룹 G0, G1, G2, G3를 포함한다. 또한, 히터 어레이 A는, 각 그룹들로부터 하나씩 선택되고 동시에 구동되는 총 4개의 히터로 각각 구성되는 4개의 블록을 포함한다. 또한, 히터 어레이 B는, 각각이 인접하는 4개의 히터로 구성되는 8개의 그룹을 포함한다. 히터 어레이 B는 히터 어레이 A와 동일한 구성을 갖는다. 히터 어레이들을 따라 잉크 공급 포트(1121)가 형성되어 있다.

[0064] 이 소자 기판에서는, 각 히터 어레이에 기록 데이터 신호 및 블록 선택 신호가 할당된다. 히터 어레이 A에 대하여 설명한다. 구체적으로, 히터 어레이 A에 대응하는 시프트 레지스터는 6비트의 데이터를 유지한다. 6비트의 데이터는 4개의 그룹 G0, G1, G2, G3에 대한 4비트의 기록 데이터 A\_D0, A\_D1, A\_D2, 및 A\_D3와, 4개의 블록으로부터 구동될 하나의 블록을 선택하기 위한 2비트의 블록 제어 데이터 A\_B0 및 A\_B1이다.

[0065] 기록 데이터 A\_D0는 그룹 G0에 대응한다. 마찬가지로, 기록 데이터 A\_D1, A\_D2, 및 A\_D3는 각각 그룹 G1, G2, 및 G3에 대응한다. 게이트 어레이(1704)는 타이밍 신호와 동기하여 6비트의 데이터를 순차적으로 전송한다. 전송된 제어 데이터 및 기록 데이터에 기초하여 히터가 구동된다. 이러한 구성에 의해, 히터들은 시분할로 구동된다.

[0066] 히터 어레이 B에 대하여 설명한다. 히터 어레이 B에 대응하는 시프트 레지스터 및 래치 회로(도시하지 않음)는 10비트의 데이터를 유지한다. 구체적으로, 시프트 레지스터는 8개의 그룹에 대한 8비트의 기록 데이터 B\_D0 ~ B\_D7과 4개의 블록으로부터 구동될 블록을 선택하기 위한 2비트의 블록 제어 데이터 B\_B0 및 B\_B1을 유지한다. 히터의 시분할 구동 제어에 대하여는, 히터 어레이 A의 제어와 히터 어레이 B의 제어는 동일하다.

[0067] 그러나, 이들의 히터 어레이에 대응하는 시프트 레지스터에 유지되는 데이터의 비트 수는 4비트의 차이가 있다.

동일한 종류의 신호를 수신하는 경우, 비트 수의 차이는 그 사이즈가 차이가 된다. 이는, 소자 기판의 회로 레이아웃의 효율을 저하시킨다. 기록 데이터를 입력하는 데 걸리는 시간이 상이하므로, 데이터 전송의 효율도 낮다.

[0068] 도 1a는 제1 실시예에 따른 소자 기판의 개략도이다.

[0069] 도 1a에 도시된 소자 기판의 허터 어레이 A 및 B의 구성은 도 12에 도시된 소자 기판의 구성과 동일하다. 시분할 구동의 동작 원리도 도 12와 동일하다. 도 1a 와 도 12의 소자 기판들 간의 구성 상의 차이를 설명할 것이며, 동일한 부분의 설명은 생략한다.

[0070] 시프트 레지스터(1104A)는, 허터 어레이 A의 구동 회로에 공급되는 기록 데이터 및 허터 어레이 B의 구동 회로의 일부에 공급되는 기록 데이터의 일부를 유지한다. 구체적으로, 시프트 레지스터(1104A)에 순차적으로 전송되는 데이터는 8비트의 데이터이다. 이 8비트의 데이터는 시프트 레지스터의 3개의 영역에 할당되어 있다. 제1 영역의 비트 0 ~ 비트 3은 허터 어레이 A에 사용되는 기록 데이터이다. 제2 영역의 비트 4 및 비트 5는 허터 어레이 A의 블록 구동의 제어 데이터에 할당된다. 제3 영역의 비트 6 및 비트 7은 허터 어레이 B에 사용되는 기록 데이터이다. 도 1a에서, 시프트 레지스터(1104A)의 비트 0 ~ 비트 3이 기록 데이터 A\_D0, A\_D1, A\_D2, 및 A\_D3을 유지하고, 시프트 레지스터(1104A)의 비트 6 및 비트 7이 기록 데이터 B\_D6 및 B\_D7을 유지한다. 이러한 방식으로, 전송되는 데이터의 소정의 비트 위치(범위)에, 다른 허터 어레이에 대응하는 데이터가 할당된다.

[0071] 한편, 허터 어레이 B에 대응하는 시프트 레지스터 회로(1104B)는 허터 어레이 B의 허터에 연관된 데이터만을 유지한다. 구체적으로, 시프트 레지스터 회로(1104B)는 허터 어레이 B에 대응하는 기록 데이터 B\_D0, B\_D1, B\_D2, B\_D3, B\_D4, B\_D5를 유지한다. 이 구성은 2개의 시프트 레지스터에 유지되는 데이터 비트 수를 8비트로 동일하게 설정한다.

[0072] 기록 헤드는 각 시프트 레지스터에 데이터를 입력하기 위한 단자(1106A, 1106B)를 포함하고, 공통 클럭 신호 라인(CLK1107)을 이용한다. 시프트 레지스터는 동일한 구성을 갖는 회로 소자들을, 유지해야 할 데이터 비트의 수만큼 연속하여 배열함으로써 구성된다. 1개의 데이터 신호에 대응하고, 동일한 구성을 갖는 회로 소자들을 연속하여 배열함으로써 구성되는 회로를 시프트 레지스터 회로로서 정의할 것이다. 허터 어레이 A의 시프트 레지스터 회로의 데이터 신호 라인으로부터는, 허터 어레이 A에 관한 데이터와 허터 어레이 B에 관한 데이터 모두가 입력된다.

[0073] 래치 회로(1103A)에 대하여 설명한다. 래치 회로(1103A)는 8비트의 병렬 버스를 이용하여 시프트 레지스터(1104A)에 유지되는 데이터를 래치한다. 래치 회로(1103A)는 A\_D0은 G0에, A\_D1은 G1에, A\_D2은 G2에, A\_D3은 G3에 출력한다. 디코더(1203A)는 래치 회로(1103A)에 의해 래치된 2비트의 블록 제어 데이터를 수신하고, 4비트의 제어 데이터를 생성하고, 이들을 각 그룹에 출력한다. 이 제어 데이터에 따라, 구동될 허터가 각 그룹으로부터 선택된다. 또한, 래치 회로(1103A)는 B\_D6을 허터 어레이 B의 G6에, B\_D7을 허터 어레이 B의 G7에 출력한다. 다음, 래치 회로(1103B)에 대하여 설명한다. 래치 회로(1103B)는 허터 어레이 B의 그룹 G0 ~ G5에 출력한다. 예를 들면, 래치 회로(1103B)는, B\_D0은 G0에, B\_D1은 G1에, B\_D5은 G5에 출력된다. 디코더(1203B)는 디코더(1203A)와 마찬가지로 동작한다.

[0074] 도 16a는 제1 실시예에 따른 잉크젯 기록 장치의 제어 회로의 회로도이다. 도 16a를 참조하여, 기록 데이터 및 블록 제어 데이터의 처리에 대하여 설명한다.

[0075] 전술한 게이트 어레이(1704)는 기록 헤드에 전송될 데이터를 생성하는 데이터 생성부(1800), 및 데이터 생성부(1800)에 의해 생성된 데이터를 전송하는 전송부(1900)를 포함한다. DRAM(1703)은 기록 데이터를 버퍼하는 기록 버퍼(1600)를 포함한다. 데이터 생성부(1800)는 허터 어레이 A에 사용되는 4비트의 기록 데이터 A\_D0 ~ A\_D3, 허터 어레이 B에 사용되는 8비트의 기록 데이터 B\_D0 ~ B\_D7, 허터 어레이 A를 구동하기 위한 블록 제어 데이터 A\_B0 및 A\_B1, 및 허터 어레이 B를 구동하기 위한 블록 제어 데이터 B\_B0 및 B\_B1을 생성한다. 상세한 설명은 생략하지만, 데이터 생성부(1800)는 기록 버퍼에 유지되어 있는 데이터가 래스터 다치 데이터(raster multilevel data)인 경우에 컬럼 형식의 2진 데이터를 생성한다.

[0076] 버퍼(1800A)는 생성된 기록 데이터 A\_D0 ~ A\_D3 및 블록 제어 데이터 A\_B0 및 A\_B1을 버퍼한다. 버퍼(1800B)는 생성된 기록 데이터 B\_D0 ~ B\_D7 및 블록 제어 데이터 B\_B0 및 B\_B1을 버퍼한다. 래치 회로(1802)는 버퍼(1800A)의 데이터를 래치한다. 래치 회로(1803)는 버퍼(1800B)의 데이터 중 기록 데이터 B\_D0 ~ B\_D5 및 블록 제어 데이터 B\_B0 및 B\_B1을 래치한다. 래치 회로(1804)은 버퍼(1800B)의 데이터 중 기록 데이터 B\_D6 및

B\_D7을 래치한다.

[0077] 래치 회로(1802, 1804)로부터의 출력을 결합하는 데이터 결합부(1801)는 기록 데이터 A\_D0 ~ A\_D3, 블록 제어 데이터 A\_B0 및 A\_B1, 및 기록 데이터 B\_D6 ~ B\_D7의 총 8비트를 유지한다. 전송부(1900)는 도 1a의 시프트 레지스터(1104A)에 전송되는 데이터를 베퍼하는 전송 베퍼(1900A), 및 도 1b의 시프트 레지스터(1104B)에 전송되는 데이터를 베퍼하는 전송 베퍼(1900B)를 포함한다. 전송 베퍼(1900A, 1900B)의 각각은 8비트 데이터를 전송한다. 데이터 결합부(1801)는 전송 베퍼(1900A)에 데이터를 출력하는 한편, 래치 회로(1803)는 전송 베퍼(1900B)에 데이터를 출력한다. 이 구성은 기록 헤드에 전송될 데이터를 생성한다.

[0078] 기록 장치의 캐리지(102)는 기록 헤드가 장착된 경우에 단자(1106A), 단자(1106B)에 접속되는 단자들을 갖는다.

[0079] 도 1b는 제1 실시예에 따른 다른 소자 기판의 개략도이다. 도 1a의 경우와 동일한 부분의 설명에 대해서는 설명을 생략하고, 차이점을 설명할 것이다. 도 1b에 나타내는 소자 기판의 히터 어레이 A 및 히터 어레이 B의 구성은 도 12 및 도 1a에 도시된 소자 기판과 동일하다.

[0080] 히터 어레이 A 및 히터 어레이 B의 시분할수는 서로 동일하므로, 히터 어레이 A 및 히터 어레이 B의 구동 회로들에는 공통 블록 선택 신호가 공급될 수 있다. 도 1a에 도시된 소자 기판의 각각의 시프트 레지스터는 블록 선택 신호를 생성하기 위한 2비트(4개의 블록에 대한)의 블록 제어 데이터를 유지한다. 이에 비해, 도 1b에 나타내는 소자 기판에서는, 히터 어레이 A 및 히터 어레이 B의 구동 회로들에 공통 블록 선택 신호가 공급된다. 구체적으로, 히터 어레이 A의 구동 회로에 기록 데이터 신호를 공급하는 시프트 레지스터는 1비트의 블록 제어 데이터 B0을 유지한다. 히터 어레이 B의 구동 회로에만 기록 데이터 신호를 공급하는 시프트 레지스터는 1비트의 블록 제어 데이터 B1을 유지한다. 그 후, 디코더(1203A)와 디코더(1203B)로부터 각각 2비트의 신호가 출력된다. 그 결과, 도 1b에 나타내는 소자 기판은, 도 1a에 나타내는 소자 기판보다도 시프트 레지스터에 유지되는 데이터의 비트 수를 2비트 감소시킬 수 있다. 이를 시프트 레지스터에 유지되는 블록 제어 데이터 B0 및 B1을 교체할 수도 있다.

[0081] 제1 실시예의 히터 어레이 A에서는, 어레이를 구성하는 기록 소자의 수가 히터 어레이 B에 비해 적다. 종래의 구성에서는, 다수의 기록 소자로 구성되는 기록 소자열에 대해 배치되는 시프트 레지스터 회로에 유지되는 데이터 비트의 수는, 소수의 기록 소자로 구성되는 기록 소자열에 대해 배치되는 시프트 레지스터 회로에 유지되는 데이터 비트의 수보다 크다. 이 때문에, 다수의 데이터 비트를 유지하는 시프트 레지스터의 데이터 전송 속도는 감소한다. 본 발명에 따르면, 소수의 기록 소자로 구성되는 기록 소자열에 대응하는 시프트 레지스터 회로의 비트 수는 증가한다. 또한, 다수의 기록 소자로 구성되는 기록 소자열에 대응하는 시프트 레지스터 회로의 비트 수는 감소한다. 이는 시프트 레지스터 회로들의 비트 수를 서로 가깝게 할 수 있어, 2개의 시프트 레지스터 회로 간의 데이터 전송 속도 차이를 감소시킨다.

[0082] 시프트 레지스터 회로들 및 래치 회로들에 유지되는 데이터 비트의 수는 서로 동일할 수도 있다. 이러한 구성은 회로들을 효율적으로 레이아웃시키고, 각 기록 소자에 데이터를 효율적으로 전송할 수 있다.

[0083] <제2 실시예>

[0084] 제2 실시예에 대해 설명한다. 제1 실시예에서와 동일한 내용의 설명에 대해서는 설명을 생략하고, 차이점을 설명할 것이다. 제2 실시예에 따른 소자 기판에서, 저밀도(300dpi)로 히터가 배치된 히터 어레이의 히터 수는 8개이며, 고밀도(1200dpi)로 히터가 배치된 히터 어레이의 히터 수는 32개이다. 이들 히터 어레이들은 동일한 길이를 갖는다. 저밀도로 히터가 배치된 히터 어레이 및 고밀도로 히터가 배치된 히터 어레이들은, 동일한 그룹 수 및 서로 다른 블록 수를 갖는다. 이 시분할 구동은 소자 기판 내에서 공통 클럭 및 래치 신호를 이용한다.

[0085] 도 13은 제2 실시예의 소자 기판과 비교하기 위한 종래의 소자 기판의 개략도이다. 이 소자 기판은 히터 어레이 A 및 히터 어레이 B, 및 각각의 히터 어레이에 대응하는 2개의 시프트 레지스터(1104A, 1104B) 및 디코더(1203A, 1203B)를 포함한다. 히터 어레이 A는 인접하는 2개의 히터로 각각 구성되는 4개의 그룹을 포함한다. 또한, 히터 어레이 A는, 각 그룹으로부터 하나씩 선택되고 동시에 구동되는 각각이 총 4개의 히터로 이루어지는 2개의 블록을 포함한다. 또한, 히터 어레이 B는 인접하는 8개의 히터로 각각 구성되는 4개의 그룹을 포함한다. 히터 어레이 B는, 각 그룹으로부터 하나씩 선택되고 동시에 구동되는 각각 총 4개의 히터로 이루어지는 8개의 블록을 포함한다.

[0086] 이 소자 기판에서, 구동 회로(도시하지 않음)는 각 히터 어레이에 대해 기록 데이터 신호 및 블록 선택 신호를 수신한다. 히터 어레이 A에 대응하는 시프트 레지스터 및 래치 회로(도시하지 않음)는 5비트의 데이터를 유지

한다. 구체적으로, 시프트 레지스터는 4개의 그룹에 대한 4비트의 기록 데이터 A\_D0 ~ A\_D3, 및 2개의 블록으로부터 구동되는 블록을 선택하기 위한 1비트의 블록 제어 데이터 A\_B0을 유지한다. 한편, 히터 어레이 B에 대응하는 시프트 레지스터 및 래치 회로(도시하지 않음)는 7비트의 데이터를 유지한다. 구체적으로, 시프트 레지스터는 4개의 그룹에 대한 4비트의 기록 데이터 B\_D0 ~ B\_D3, 및 8개의 블록으로부터 구동되는 블록을 선택하기 위한 3비트의 블록 제어 데이터 B\_B0 ~ B\_B2을 유지한다. 이러한 방식으로, 시프트 레지스터에 유지되는 데이터의 비트 수는 2비트의 차가 존재한다.

[0087] 도 2는 제2 실시예에 따른 소자 기판의 개략도이다.

[0088] 도 2의 소자 기판의 히터 어레이 A 및 히터 어레이 B의 구성은 도 13의 소자 기판의 구성과 동일하다. 도 2의 소자 기판의 구성은 도 13의 소자 기판의 구성과 이하의 점에서 상이하다.

[0089] 시프트 레지스터(1104A)는 각 블록에 대해 히터 어레이 A의 히터를 구동하기 위한 블록 제어 데이터 A\_B0, 및 각 블록에 대해 히터 어레이 B의 히터를 구동하기 위한 블록 제어 데이터 B\_B2를 유지한다. 시프트 레지스터(1104B)는 히터 어레이 B의 구동 회로에 공급되는 블록 선택 신호를 생성하기 위한 블록 제어 데이터 B\_B0 및 B\_B1을 유지한다. 디코더(1203A)는 래치 회로(1103A)를 통하여 블록 제어 데이터 A\_B0를 수신하고, 이를 히터 어레이 A의 그룹들 G0, G1, G2, G3에 출력한다. 디코더(1203B)는 래치 회로(1103A)를 통하여 블록 제어 데이터 B\_B2를 수신한다. 디코더(1203B)는 래치 회로(1103B)를 통하여 블록 제어 데이터 B\_B0 및 B\_B1을 수신한다. 디코더(1203B)는 3비트의 데이터를 디코딩하여 8비트의 신호를 생성한다. 디코더(1203B)는 8비트의 신호를 히터 어레이 B의 그룹 G0, G1, G2, G3에 출력한다. 이러한 구성은 2개의 시프트 레지스터에 유지되는 데이터의 비트 수를 6비트로 동일하게 설정한다.

[0090] 히터 어레이 A의 시프트 레지스터(1104A)에 입력되는 데이터는 총 3 종류, 즉 히터 어레이 A에 관한 기록 데이터, 히터 어레이 A에 관한 블록 제어 데이터, 히터 어레이 B에 관한 블록 제어 데이터이다. 히터 어레이 B의 시프트 레지스터(1104B)에 입력되는 데이터는 총 2 종류, 즉 히터 어레이 B에 관한 기록 데이터와 히터 어레이 B에 관한 블록 제어 데이터이다.

[0091] 히터 어레이 A에 대한 시프트 레지스터에 입력 및 유지되는 히터 어레이 B에 대한 블록 제어 데이터는 히터 어레이 B의 기록 소자에 작용한다.

[0092] 전술한 바와 같이, 서로 다른 수의 기록 소자를 갖는 각각의 기록 소자열들의 시프트 레지스터 회로들 및 래치 회로들에 유지되는 데이터 비트의 수는 서로 동일하게 된다. 이러한 구성은 회로들을 효율적으로 레이아웃시키고, 각 기록 소자에 데이터를 효율적으로 전송할 수 있다. 본 실시예에 따른 잉크젯 기록 장치는 제1 실시예와 마찬가지로, 데이터 생성부 및 전송부를 포함한다. 제2 실시예의 잉크젯 기록 장치는 제1 실시예와는 단지 데이터를 형성하는 비트의 위치 및 데이터 내용만이 상이하다. 따라서, 그 설명을 생략한다.

[0093] <제3 실시예>

[0094] 제3 실시예에 대해 설명한다. 제1 및 제2 실시예에서 동일한 내용의 설명에 대해서는 설명을 생략하고, 차이점을 설명할 것이다. 제3 실시예에 따른 소자 기판은 3개의 히터 어레이 및 3개의 시프트 레지스터를 포함한다. 저밀도(300dpi)로 히터가 배치된 히터 어레이의 히터 수는 8개이다. 중간 밀도(600dpi)로 히터가 배치된 히터 어레이의 히터 수는 16개이다. 고밀도(1200dpi)로 히터가 배치된 히터 어레이의 히터 수는 32개이다. 이를 히터 어레이는 동일한 길이를 갖는다. 이 시분할 구동은 소자 기판 내에서 공통 클럭 및 래치 신호를 이용한다.

[0095] 도 14는 제3 실시예의 소자 기판과 비교하기 위한 종래의 소자 기판의 개략도이다. 이 소자 기판은 히터 어레이 A, 히터 어레이 B, 히터 어레이 C, 및 각각의 히터 어레이에 대응하는 3개의 시프트 레지스터(1104A, 1104B, 1104C) 및 디코더(1203A, 1203B, 1203C)를 포함한다. 각각의 시프트 레지스터는 하나의 기록 소자열에 배치되는 기록 소자들에만 대응한다. 히터 어레이 A는 인접하는 4개의 히터로 각각 구성되는 2개의 그룹 G0 및 G1을 포함한다. 또한, 히터 어레이 A는, 각 그룹들로부터 하나씩 선택되고 동시에 구동되는 각각이 총 2개의 히터로 이루어지는 4개의 블록을 포함한다. 히터 어레이 B는 인접하는 4개의 히터로 각각 구성되는 4개의 그룹 G0, G1, G2, 및 G3을 포함한다. 히터 어레이 B는, 각 그룹들로부터 하나씩 선택되고 동시에 구동되는 각각 총 4개의 히터로 이루어지는 4개의 블록을 포함한다. 히터 어레이 C는 인접하는 4개의 히터로 각각 구성되는 8개의 그룹 G0, G1, G2, G3, G4, G5, G6, G7을 포함한다. 히터 어레이 C는, 각 그룹들로부터 하나씩 선택되고 동시에 구동되는 각각 총 8개의 히터로 이루어지는 4개의 블록을 포함한다.

[0096] 이 소자 기판에서, 구동 회로(도시하지 않음)는 각 히터 어레이에 대해 기록 데이터 신호 및 블록 선택 신호를

수신한다. 히터 어레이 A에 대응하는 시프트 레지스터 및 래치 회로(도시하지 않음)는 4비트의 데이터를 유지한다. 구체적으로, 시프트 레지스터는 2개의 그룹에 대한 2비트의 기록 데이터 A\_D0 및 A\_D1, 및 4개의 블록으로부터 구동되는 블록을 선택하기 위한 2비트의 블록 제어 데이터 A\_B0 및 A\_B1을 유지한다. 히터 어레이 B에 대응하는 시프트 레지스터 및 래치 회로(도시하지 않음)는 6비트의 데이터를 유지한다. 구체적으로, 시프트 레지스터는 4개의 그룹에 대한 4비트의 기록 데이터 B\_D0 ~ B\_D3, 및 4개의 블록으로부터 구동되는 블록을 선택하기 위한 2비트의 블록 제어 데이터 B\_B0 및 B\_B1을 유지한다. 히터 어레이 C에 대응하는 시프트 레지스터 및 래치 회로(도시하지 않음)는 10비트의 데이터를 유지한다. 구체적으로, 시프트 레지스터는 8개의 그룹에 대한 8비트의 기록 데이터 C\_D0 ~ C\_D7, 및 4개의 블록으로부터 구동되는 블록을 선택하기 위한 2비트의 블록 제어 데이터 C\_B0 및 C\_B1을 유지한다. 시프트 레지스터에 유지되는 데이터의 비트 수는 최대 4비트의 차가 존재한다.

[0097] 도 3a는 제3 실시예에 따른 소자 기판의 개략도이다.

[0098] 도 3a의 소자 기판의 히터 어레이 A 및 히터 어레이 B의 구성은 도 14의 소자 기판의 구성과 동일하다. 도 3a에 도시된 소자 기판의 구성은 도 14의 소자 기판의 구성과 이하의 점에서 상이하다.

[0099] 도 3a의 소자 기판에서, 시프트 레지스터(1104A)는 히터 어레이 C의 구동 회로에 공급되는 기록 데이터 신호를 생성하기 위한 기록 데이터 C\_D5 ~ C\_D7을 유지한다. 또한, 히터 어레이 B에 대응하는 시프트 레지스터(1104B)는 더미(NULL) 비트를 갖는다. 히터 어레이 C에 대응하는 시프트 레지스터(1104C)는 기록 데이터 C\_D0 ~ C\_D4 및 블록 제어 데이터 C\_B0 및 C\_B1을 유지한다. 이러한 구성은 3개의 시프트 레지스터에 유지되는 데이터 비트의 수를 7비트로 동일하게 설정한다.

[0100] 단자(1106A)는 히터 어레이 A의 기록 소자에 관한 기록 데이터 및 블록 제어 데이터, 히터 어레이 C의 기록 소자에 관한 일부의 기록 데이터를 수신한다. 히터 어레이 A의 시프트 레지스터(1104A)는 이들 데이터를 유지한다. 단자(1106B)는 히터 어레이 B의 기록 소자에 관한 기록 데이터 및 블록 제어 데이터를 수신한다. 시프트 레지스터(1104B)는 이들 데이터를 유지한다. 단자(1106C)는 히터 어레이 C의 기록 소자에 관한 잔여 기록 데이터 및 블록 제어 데이터를 수신한다. 시프트 레지스터(1104C)는 이들 데이터를 유지한다.

[0101] 히터 어레이 A의 시프트 레지스터에 유지되어 있는 히터 어레이 C에 관한 기록 데이터의 일부는, 히터 어레이 A의 시프트 레지스터로부터 출력되고 히터 어레이 C의 기록 소자에 작용한다.

[0102] 도 16b는 제3 실시예에 따른 잉크젯 기록 장치의 제어 회로의 회로도이다. 제1 실시예와의 차이점에 대해 설명할 것이며, 동일한 내용의 설명은 생략한다.

[0103] 제3 실시예는 제1 실시예에서는 히터 어레이의 수가 2인 것에 대해, 제3 실시예에서는 히터 어레이의 수가 3이라는 점이 제1 실시예와는 상이하다. 따라서, 제3 실시예에 따른 잉크젯 기록 장치는 히터 어레이 A, B, 및 C에 대응하는 버퍼(1800A, 1800B, 1800C), 및 전송 버퍼(1900A, 1900B, 1900C)를 포함한다. 제1 실시예는 히터 어레이 B에 대응하는 데이터의 일부를 히터 어레이 A에 대응하는 데이터와 합성하는 회로 구성을 채용한다. 한편, 제3 실시예는, 히터 어레이 C에 대응하는 데이터의 일부를 히터 어레이 A에 대응하는 데이터와 합성하는 회로 구성을 채용한다.

[0104] 구체적으로, 데이터 생성부(1800)는 히터 어레이 C에 대응하는 10비트의 데이터를 생성하고, 이들을 버퍼(1800C)에 버퍼한다. 버퍼(1800C)는 10비트 중 7비트를 래치 회로(1804)에 출력하고, 10비트 중 3비트를 래치 회로(1805)에 출력한다. 래치 회로(1805)는 이 3비트를 데이터 결합부(1801)에 출력한다. 데이터 결합부(1801)는 이 3비트의 데이터를, 히터 어레이 A에 대해 래치 회로(1802)로부터 출력된 4비트의 데이터와 결합한다. 데이터 결합부(1801)는 결합된 데이터를 전송 버퍼(1900A)에 출력한다. 제3 실시예에서는, 히터 어레이 B에 대응하는 데이터는 어떠한 프로세스도 없이 기록 헤드에 전송된다.

[0105] 도 3b는, 제3 실시예에 따른 다른 소자 기판의 개략도이다. 도 3b에 도시된 소자 기판의 히터 어레이 A, B, 및 C의 구성은 도 14 및 도 3a에 도시된 소자 기판과 동일하다. 히터 어레이 A, B, 및 C의 시분할 수는 서로 동일하므로, 히터 어레이 A, B, 및 C의 구동 회로에는 공통 블록 선택 신호가 공급된다. 도 3a에 도시된 소자 기판의 각각의 시프트 레지스터는, 블록 선택 신호를 생성하기 위한 2비트의 블록 제어 데이터를 유지한다.

[0106] 한편, 도 3b에 도시된 소자 기판에서는, 히터 어레이 B의 구동 회로에 기록 데이터 신호를 공급하는 시프트 레지스터(1104B)는 총 2비트, 즉 블록 제어 데이터 B0 및 B1을 유지한다. 시프트 레지스터(1104B)에 입력된 블록 제어 데이터 B0 및 B1은 디코더(1203B)를 통해 각 히터 어레이에 출력된다. 히터 어레이 A에 대응하는 시프트 레지스터(1104A) 및 히터 어레이 C에 대응하는 시프트 레지스터(1104C)는 기록 데이터만을 수신한다. 즉, 시프

트 레지스터(1104A) 및 시프트 레지스터(1104C)는 블록 제어 데이터를 유지하지 않는다. 또한, 히터 어레이 A의 구동 회로에 기록 데이터 신호를 공급하는 시프트 레지스터(1104A) 및 히터 어레이 C의 구동 회로에만 기록 데이터 신호를 공급하는 시프트 레지스터(1104C)에 더미(NULL)비트를 설정한다. 이러한 구성은 3개의 시프트 레지스터에 유지되는 데이터의 비트 수를 6비트로 동일하게 설정한다. 따라서, 도 3b에 도시된 소자 기판은, 도 3a에 도시된 소자 기판에 비해, 시프트 레지스터에 유지되는 데이터 비트의 총 수를 감소시킬 수 있다. 또한, 도 3b에 도시된 소자 기판은 디코더의 수를 감소시킬 수 있다.

[0107] 도 3b에 도시된 소자 기판에서, 단자(1106A)는 히터 어레이 A의 기록 소자에 관한 기록 데이터와, 히터 어레이 C의 기록 소자에 관한 기록 데이터의 일부를 수신한다. 시프트 레지스터(1104A)는 이들 데이터를 유지한다. 시프트 레지스터(1104A)에 유지되는 데이터 중 소정의 1비트는 널 데이터이다. 이것은, 후술하는 시프트 레지스터(1104C)에 대해서도 적용된다.

[0108] 단자(1106B)는 히터 어레이에 공통되는 블록 제어 데이터 B0 및 B1을 수신하고, 시프트 레지스터(1104B)는 이들을 유지한다. 또한, 시프트 레지스터(1104B)는 히터 어레이 B의 G0 ~ G3에 대응하는 데이터를 유지한다. 디코더(1203B)는 블록 제어 데이터로부터 제어 데이터를 생성하고, 이를 각 히터 어레이에 출력한다.

[0109] 시프트 레지스터(1104C)는 단자(1106C)으로부터 입력된 데이터를 유지한다. 이 데이터는 히터 어레이 C의 그룹 G0 ~ G4에 대응한다. 시프트 레지스터(1104A)는 히터 어레이 C의 그룹 G5 ~ G7에 대응하는 데이터를 유지한다. 따라서, 히터 어레이 C에 대응하는 구동 회로는 래치 회로(1103A, 1103C)으로부터 데이터를 수신한다.

[0110] 이러한 방식으로, 제3 실시예는 복수의 시프트 레지스터 및 복수의 래치 회로에 유지되는 데이터의 비트 수의 차이를 감소시킨다. 제3 실시예는 회로를 효율적으로 레이아웃시키고, 각 기록 소자에 데이터를 효율적으로 전송한다.

[0111] <제4 실시예>

[0112] 제4 실시예에 대해 설명한다. 제1, 제2, 및 제3 실시예에서와 동일한 내용의 설명에 대해서는 설명을 생략하고, 차이점을 설명할 것이다. 제4 실시예에 따른 소자 기판은 3개의 히터 어레이 및 3개의 시프트 레지스터를 포함한다. 저밀도(300dpi)로 히터가 배치된 히터 어레이의 히터 수는 8개이다. 중간 밀도(600dpi)로 히터가 배치된 히터 어레이의 히터 수는 16개이다. 고밀도(1200dpi)로 히터가 배치된 히터 어레이의 히터 수는 32개이다. 이를 히터 어레이는 동일한 길이를 갖는다. 이 시분할 구동은 소자 기판 내에서 공통 클럭 및 래치 신호를 이용한다.

[0113] 도 15는 제4 실시예의 소자 기판과 비교하기 위한 종래의 소자 기판의 개략도이다. 이 소자 기판은 히터 어레이 A, 히터 어레이 B, 히터 어레이 C, 및 각각의 히터 어레이에 대응하는 3개의 시프트 레지스터(1104A, 1104B, 1104C) 및 디코더(1203A, 1203B, 1203C)를 포함한다. 히터 어레이 A는 인접하는 2개의 히터로 각각 구성되는 4개의 그룹을 포함한다. 또한, 히터 어레이 A는, 각 그룹들로부터 하나씩 선택되고 동시에 구동되는 각각이 총 4개의 히터로 이루어지는 2개의 블록을 포함한다. 히터 어레이 B는 인접하는 4개의 히터로 각각 구성되는 4개의 그룹을 포함한다. 히터 어레이 B는, 각 그룹들로부터 하나씩 선택되고 동시에 구동되는 각각 총 4개의 히터로 이루어지는 4개의 블록을 포함한다. 히터 어레이 C는 인접하는 8개의 히터로 각각 구성되는 4개의 그룹을 포함한다. 히터 어레이 C는, 각 그룹들로부터 하나씩 선택되고 동시에 구동되는 각각 총 4개의 히터로 이루어지는 8개의 블록을 포함한다.

[0114] 이 소자 기판에서, 구동 회로(도시하지 않음)는 각 히터 어레이에 대해 기록 데이터 신호 및 블록 선택 신호를 수신한다. 히터 어레이 A에 대응하는 시프트 레지스터(1104A) 및 래치 회로(도시하지 않음)는 5비트의 데이터를 유지한다. 구체적으로, 시프트 레지스터는 4개의 그룹에 대한 4비트의 기록 데이터 A\_D0 ~ A\_D3, 및 2개의 블록으로부터 구동되는 블록을 선택하기 위한 1비트의 블록 제어 데이터 A\_B0을 유지한다. 히터 어레이 B에 대응하는 시프트 레지스터(1104A) 및 래치 회로(도시하지 않음)는 6비트의 데이터를 유지한다. 구체적으로, 시프트 레지스터는 4개의 그룹에 대한 4비트의 기록 데이터 B\_D0 ~ B\_D3, 및 4개의 블록으로부터 구동되는 블록을 선택하기 위한 2비트의 블록 제어 데이터 B\_B0 및 B\_B1을 유지한다. 히터 어레이 C에 대응하는 시프트 레지스터(1104A) 및 래치 회로(도시하지 않음)는 7비트의 데이터를 유지한다. 구체적으로, 시프트 레지스터는 4개의 그룹에 대한 4비트의 기록 데이터 C\_D0 ~ C\_D3, 및 8개의 블록으로부터 구동되는 블록을 선택하기 위한 3비트의 블록 제어 데이터 C\_B0 ~ C\_B2을 유지한다. 시프트 레지스터에 유지되는 데이터의 비트 수는 최대 2비트의 차가 존재한다.

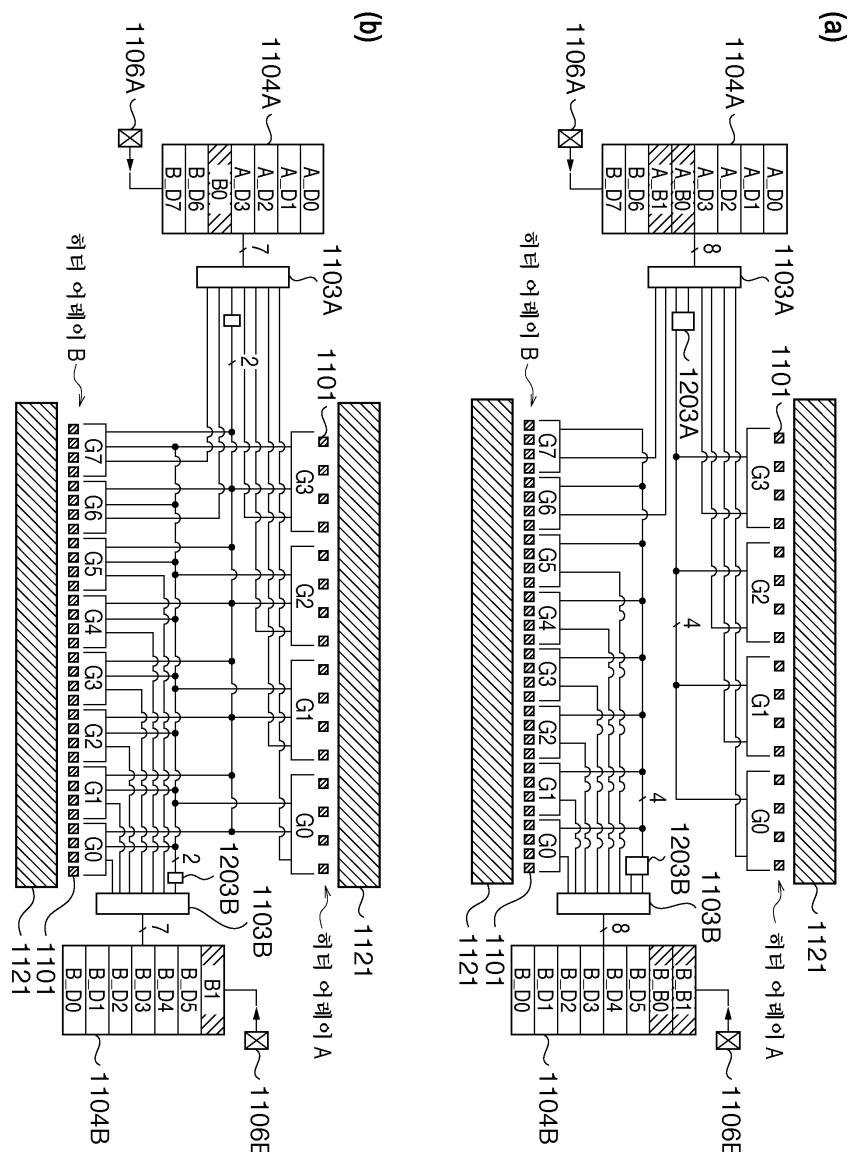
[0115] 도 4는 제4 실시예에 따른 소자 기판의 개략도이다.

- [0116] 도 4의 소자 기판의 허터 어레이 A, B, 및 C의 구성은 도 15의 소자 기판의 구성과 동일하다. 제4 실시예에 따른 소자 기판의 구성은 도 15의 소자 기판의 구성과 이하의 점에서 상이하다.
- [0117] 제4 실시예의 소자 기판에서, 시프트 레지스터(1104A)는 허터 어레이 C의 구동 회로에 공급되는 기록 데이터 신호를 생성하기 위한 기록 데이터 C\_D3을 유지한다. 래치 회로(1103A)는 시프트 레지스터(1104A)로부터 출력된 기록 데이터 C\_D3를 래치하고, 이를 허터 어레이 C의 G3에 출력한다. 이러한 구성은 3개의 시프트 레지스터에 유지되는 데이터 비트의 수를 6비트로 동일하게 설정한다.
- [0118] 시프트 레지스터(1104A)는 도 4의 기록 데이터 C\_D3를 유지하지만, 나머지 기록 데이터 C\_D0 ~ C\_D2 중 어느 하나를 유지할 수도 있다. 예를 들어, 시프트 레지스터(1104A)가 기록 데이터 C\_D0를 유지하는 경우, 기록 데이터 C\_D0를 래치하는 래치 회로(1103A)는 허터 어레이 C의 기록 데이터 C\_D0 ~ G0를 출력하도록 구성하면 된다. 본 실시예에 따른 잉크젯 기록 장치는 제3 실시예와 마찬가지로 데이터 생성부 및 전송부를 포함한다. 제4 실시예의 잉크젯 기록 장치는 제3 실시예와는 단지 데이터를 형성하는 비트의 위치 및 데이터 내용만이 상이하다. 따라서, 그 설명을 생략한다.
- [0119] 전술한 바와 같이, 제4 실시예는 복수의 시프트 레지스터 및 복수의 래치 회로에 유지되는 데이터 비트의 수를 동일하게 한다. 제4 실시예는 회로들을 효율적으로 레이아웃하고, 각 기록 소자에 데이터를 효율적으로 전송할 수 있다.
- [0120] <그 외 실시예>
- [0121] 전술한 실시예들은 비교적 적은 수의 허터를 갖는 소자 기판을 예시하였다. 그러나, 본 발명은 다수의 허터를 갖는 소자 기판에도 적용할 수 있다. 전술한 실시예들은 2개 또는 3개의 허터 어레이를 갖는 소자 기판을 예시하였다. 그러나, 본 발명은 보다 많은 수의 허터 어레이를 갖는 소자 기판에도 적용할 수 있다.
- [0122] 본 발명은 전술한 실시예들에 따른 소자 기판 내의 기록 소자로서 기능하는 허터 대신에 다른 기능적 소자를 갖는 소자 기판에 적용할 수 있다. 예를 들어, 본 발명은 단일 기판 내에 복수의 퓨즈 ROM이 배치되어 있는 소자 기판에 적용할 수 있다. 이 경우, 전술한 실시예의 동일한 개념에 기초하여, 본 소자 기판에 사용되는 시프트 레지스터가 퓨즈 ROM의 배치 및 퓨즈 ROM의 수에 대응하는 시프트 레지스터로서 기능한다. 이러한 방식으로, 본 발명은 퓨즈 ROM의 수 등에 대응하는 소자 기판을 제공할 수 있다.
- [0123] 본 발명은 예시적인 실시예들을 참조하여 설명하였지만, 본 발명은 개시된 예시적인 실시예들에 한정되지 않는다는 것을 이해해야 한다. 이하 특허청구범위는 그러한 변경과 균등의 구조 및 기능들을 모두 포함하도록 최광의로 해석되어야 한다.
- ### 도면의 간단한 설명
- [0124] 도 1a 및 도 1b는 본 발명의 제1 실시예에 따른 소자 기판의 개략도.
- [0125] 도 2는 본 발명의 제2 실시예에 따른 소자 기판의 개략도.
- [0126] 도 3a 및 도 3b는 본 발명의 제3 실시예에 따른 소자 기판의 개략도.
- [0127] 도 4는 본 발명의 제4 실시예에 따른 소자 기판의 개략도.
- [0128] 도 5는 시분할 구동 방식을 이용하는 기록 헤드 소자 기판의 일례를 나타내는 블록도.
- [0129] 도 6은 소자 기판의 회로 구성의 일례를 나타내는 도면.
- [0130] 도 7은 소자 기판의 각종 신호 입력의 예시적인 타이밍 차트.
- [0131] 도 8은 소자 기판의 일례를 나타내는 사시도.
- [0132] 도 9는 본 발명의 예시적인 실시예로서 잉크젯 기록 장치를 나타내는 개략도.
- [0133] 도 10은 도 9에 도시된 잉크젯 기록 장치의 제어 구성을 나타내는 블록도.
- [0134] 도 11은 잉크 탱크 및 기록 헤드를 내장하는 헤드 카트리지의 외관을 나타내는 사시도.
- [0135] 도 12는 제1 실시예의 소자 기판과의 비교를 위한 소자 기판의 개략도.
- [0136] 도 13은 제2 실시예의 소자 기판과의 비교를 위한 소자 기판의 개략도.

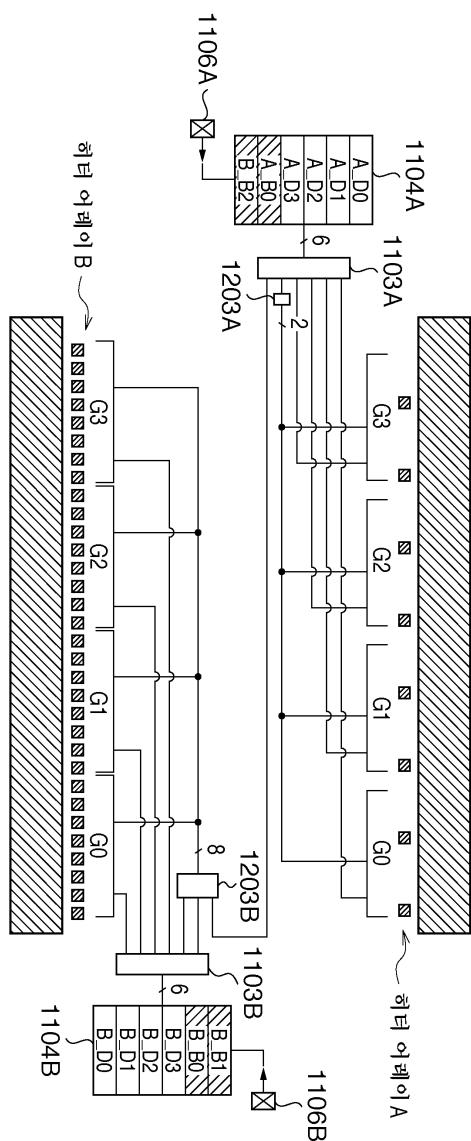
- [0137] 도 14는 제3 실시예의 소자 기판과의 비교를 위한 소자 기판의 개략도.
- [0138] 도 15는 제4 실시예의 소자 기판과의 비교를 위한 소자 기판의 개략도.
- [0139] 도 16a 및 도 16b는 각각 제1 실시예와 제3 실시예에 따른 도 9의 제어 구성을 상세하게 설명하기 위한 회로도.
- [0140] <도면의 주요 부분에 대한 부호의 설명>
- [0141] 3: 기록 헤드
- [0142] 1700: 인터페이스
- [0143] 1701: MPU
- [0144] 1702: ROM
- [0145] 1704: 게이트 어레이
- [0146] 1705: 헤드 드라이버
- [0147] 1710: 캐리지 모터

## 도면

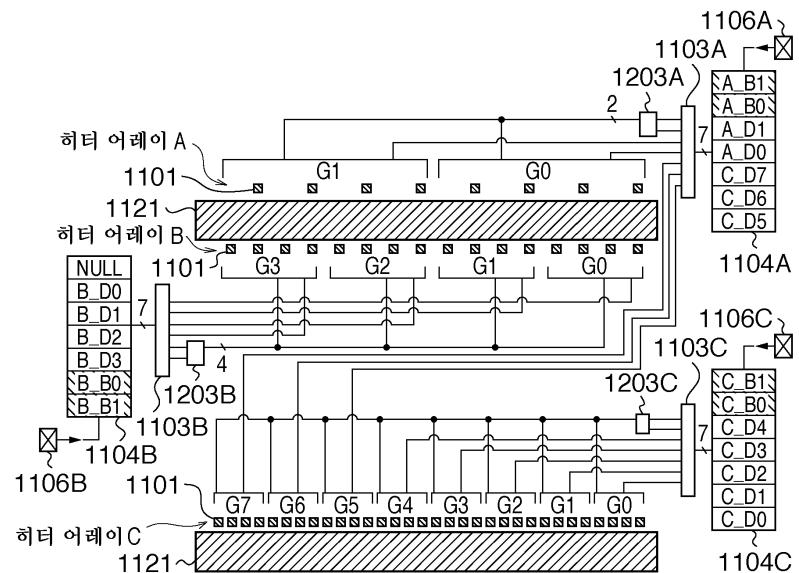
## 도면1



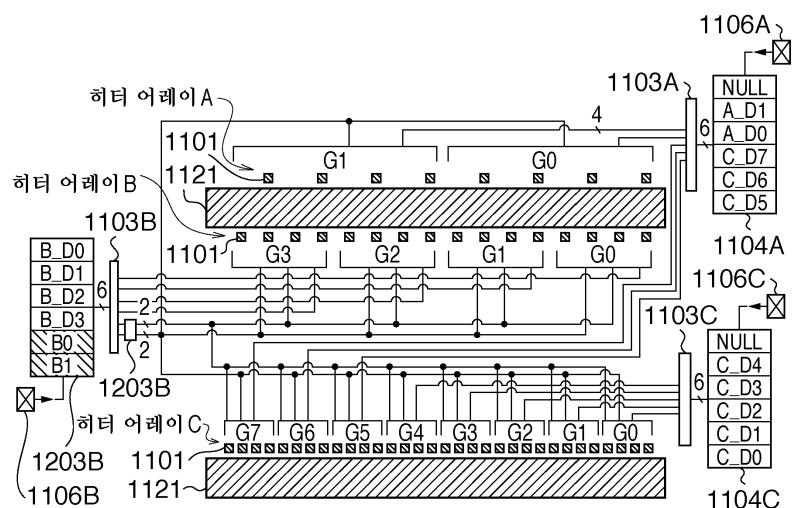
도면2



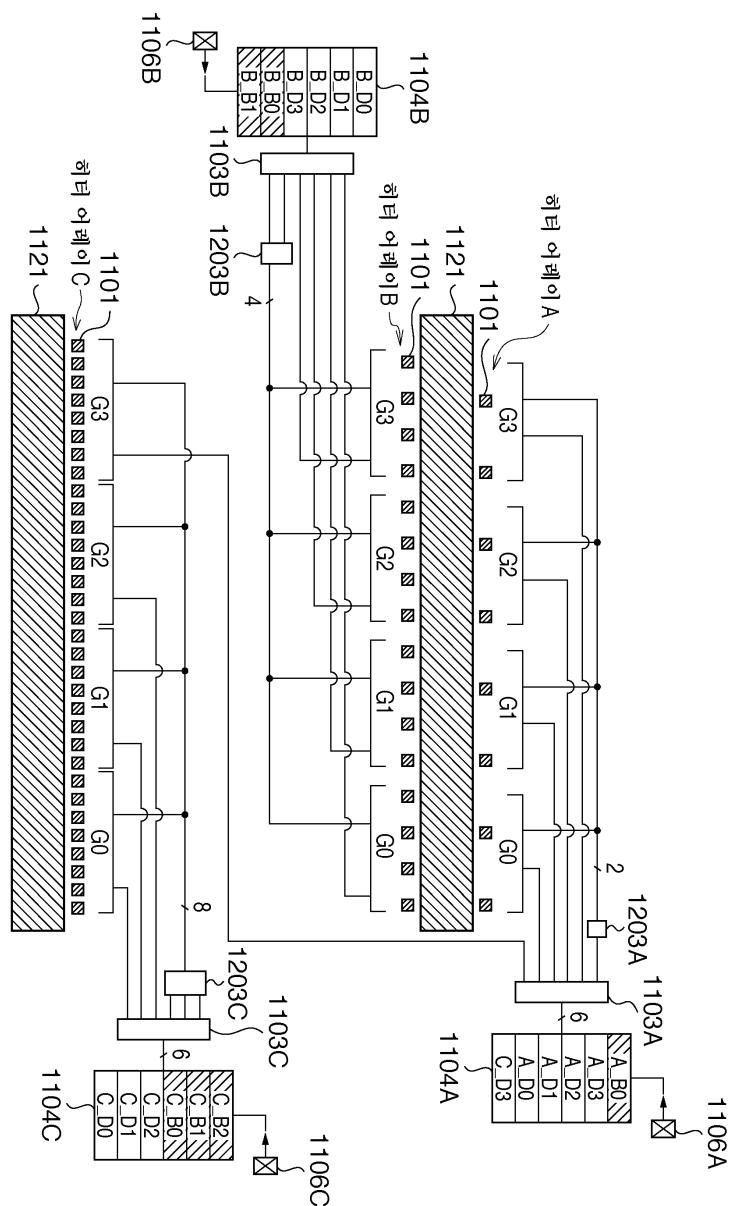
### 도면3a



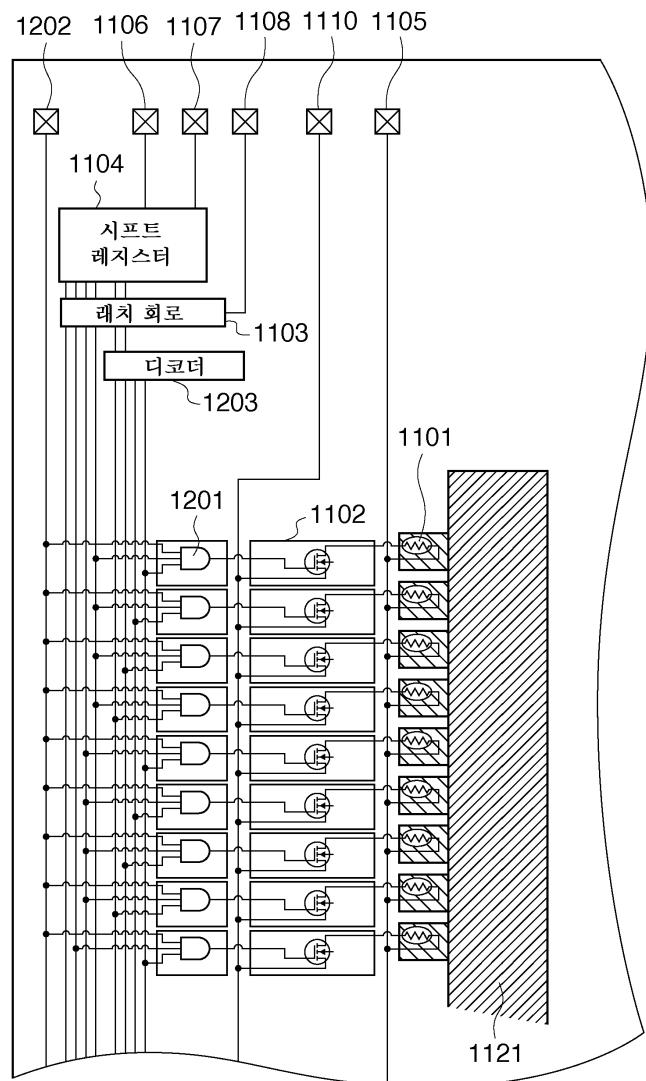
### 도면3b



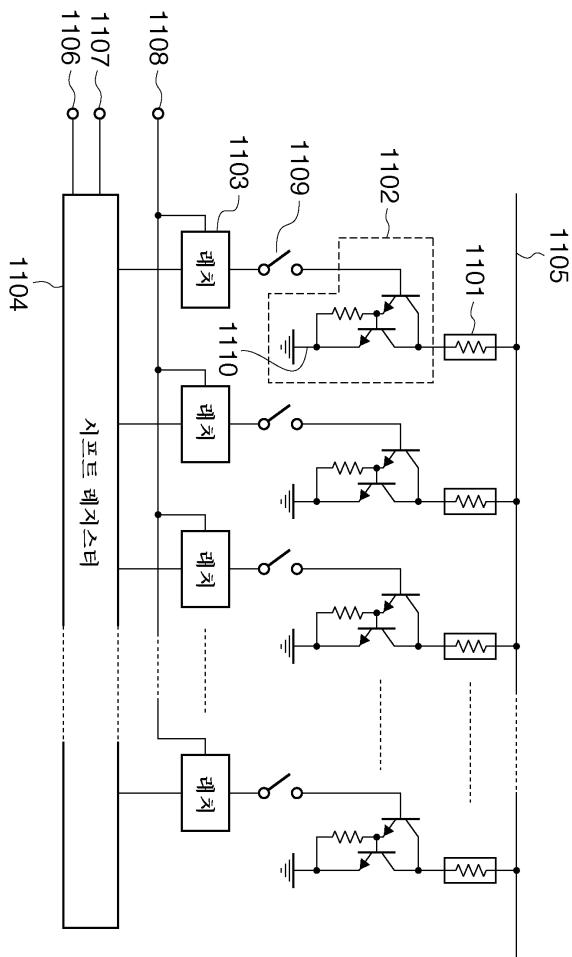
도면4



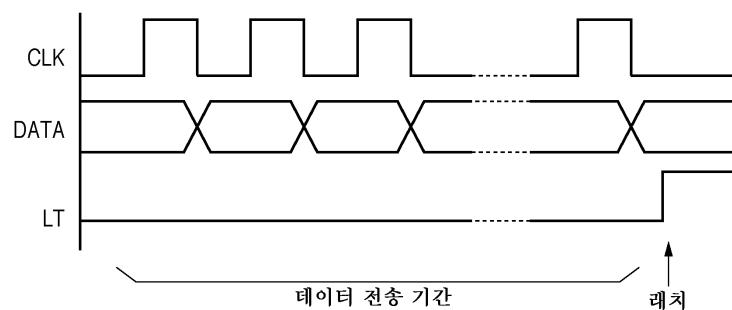
도면5



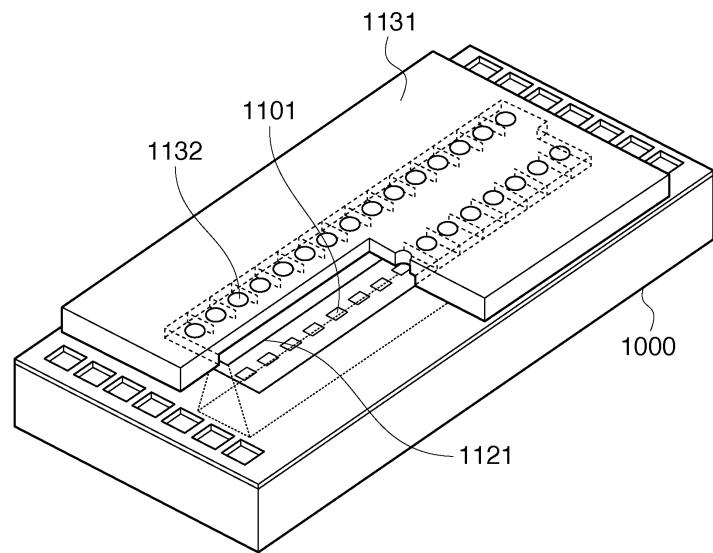
도면6



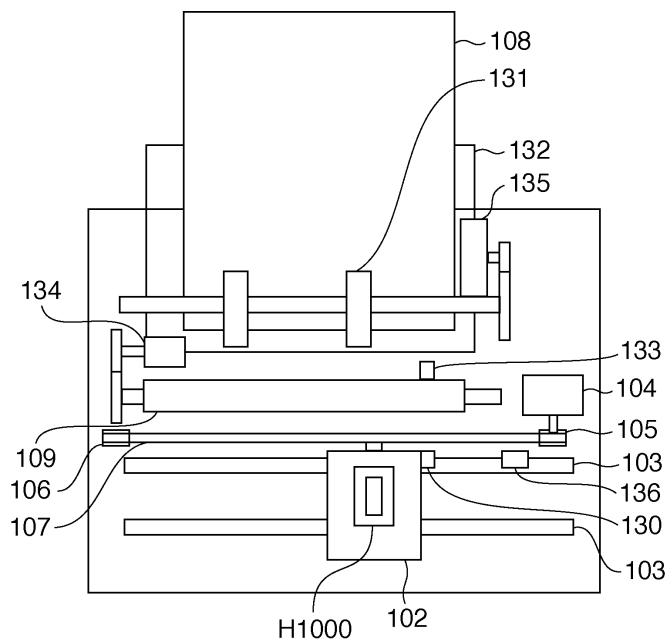
도면7



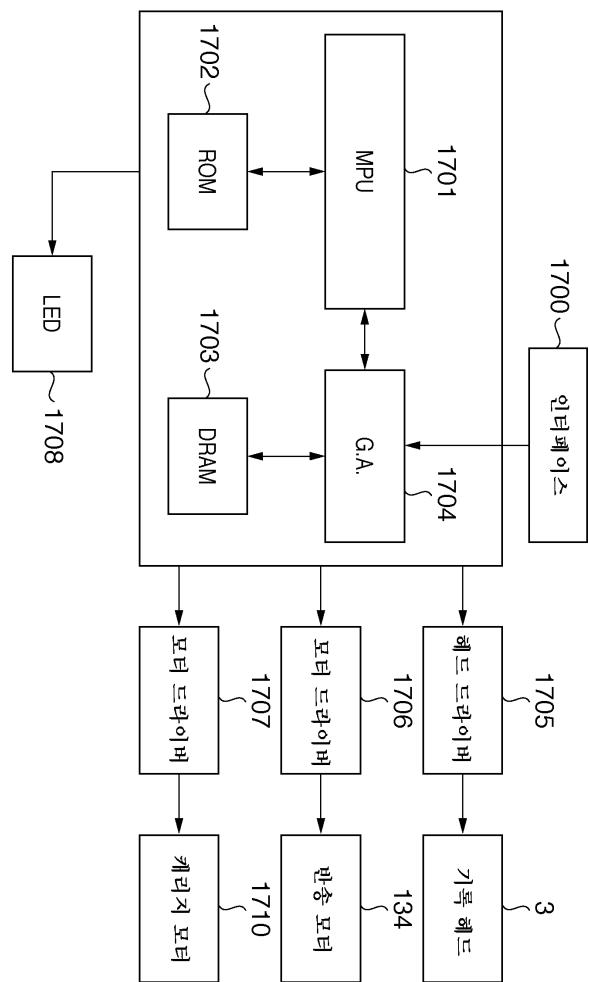
도면8



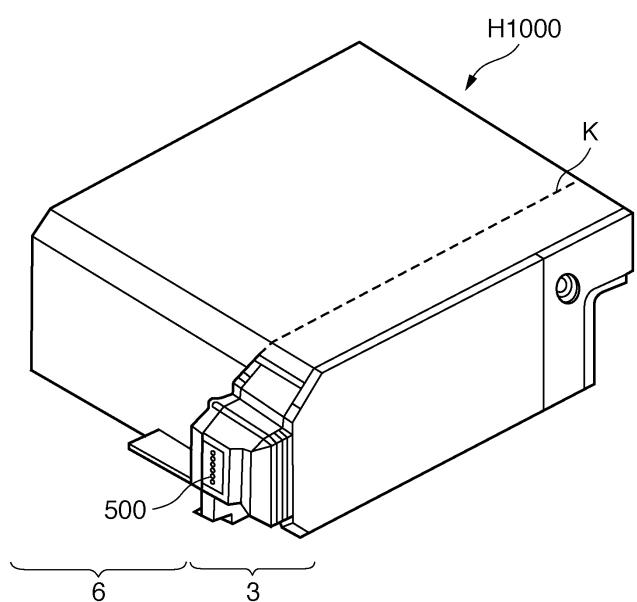
도면9



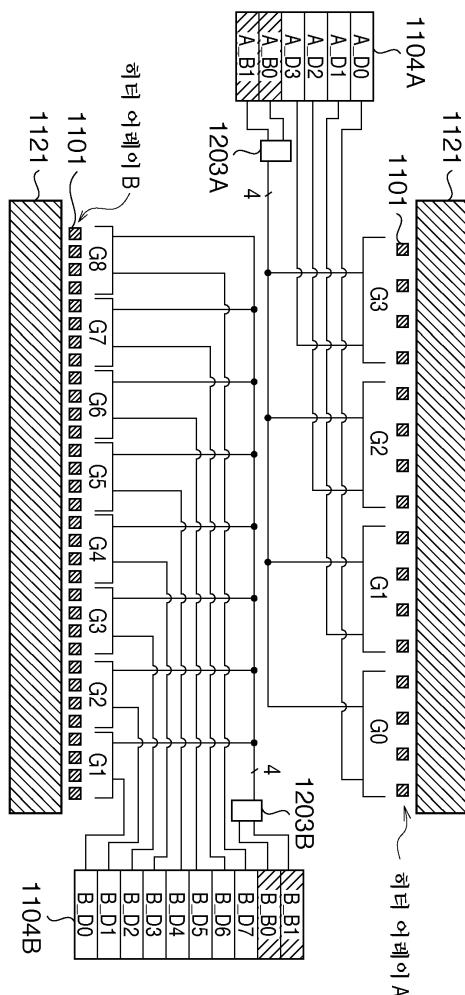
### 도면10



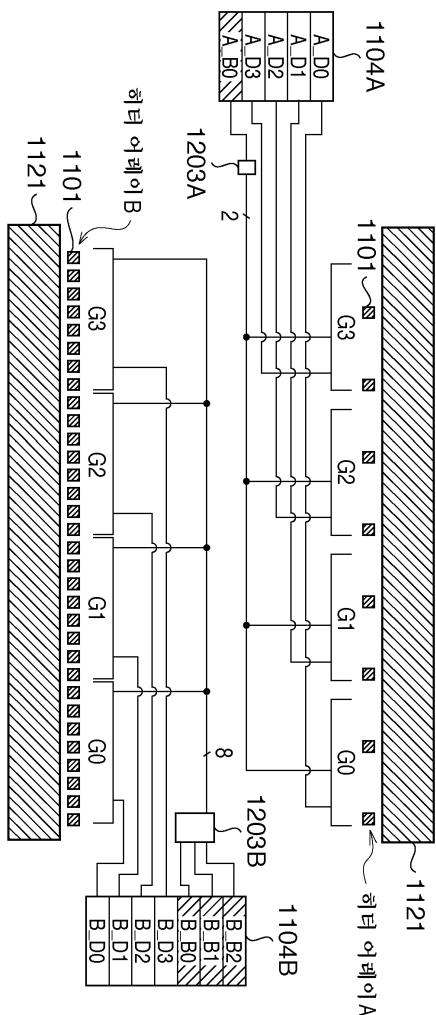
## 도면11



## 도면12

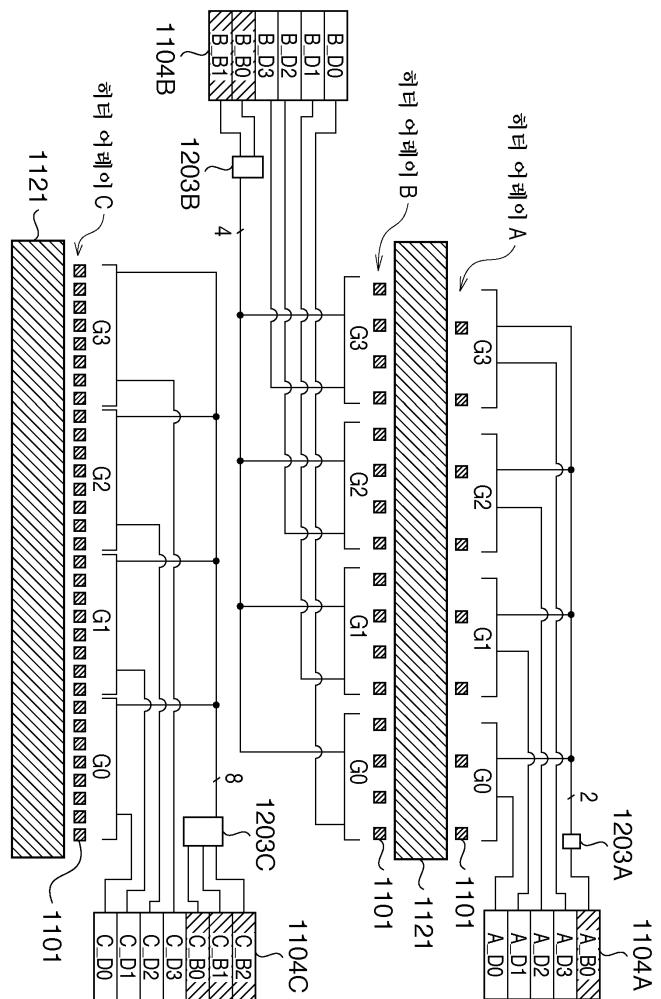


도면13

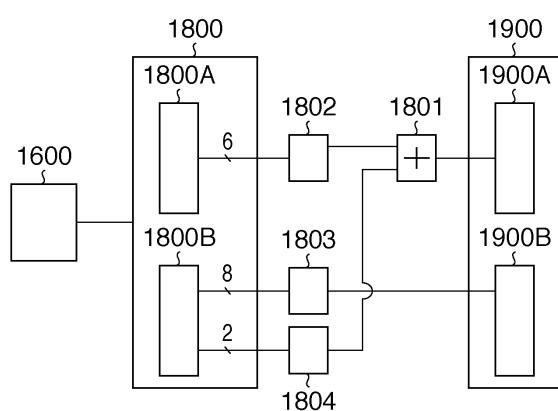




도면15



도면16a



도면16b

