



(12) 发明专利申请

(10) 申请公布号 CN 103475547 A

(43) 申请公布日 2013. 12. 25

(21) 申请号 201310447403. 6

(22) 申请日 2013. 09. 27

(71) 申请人 北京旋极信息技术股份有限公司
地址 100083 北京市海淀区北四环中路 229 号海泰大厦 1006 室

(72) 发明人 付景志 彭时涛 宋钱骞

(74) 专利代理机构 北京安信方达知识产权代理有限公司 11262
代理人 解婷婷 栗若木

(51) Int. Cl.
H04L 12/26 (2006. 01)
H04L 12/40 (2006. 01)

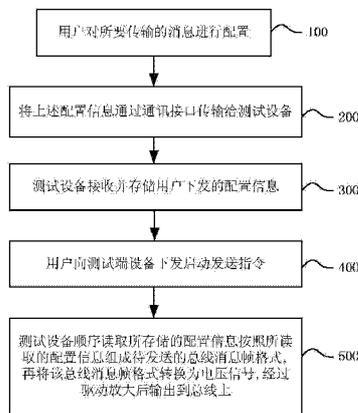
权利要求书1页 说明书5页 附图2页

(54) 发明名称

一种用于 GJB5186 测试的消息传输方法和设备

(57) 摘要

本发明公开了一种用于 GJB5186 测试的消息传输方法和设备, 涉及 GJB5186. 1-2003 标准领域。本发明公开的方法包括: 测试设备接收到启动发送指令时, 顺序读取已存储的消息配置信息; 按照所读取的消息配置信息组成待发送的总线消息帧格式, 输出到总线上; 其中, 所述消息配置信息由多个消息字的配置信息组成。本发明还公开了一种用于 GJB5186 测试的消息传输设备。本申请技术方案实现了对 GJB5186. 1-2003 标准的“5. 2 协议测试”要求的所有类型的消息信号的产生和发送, 并且通过软件配置还可以在 1 条消息中实现多种相同 / 不同类型的错误, 错误消息配置灵活, 实时性好, 可重复实现, 可量化操作。



1. 一种用于 GJB5186 测试的消息传输方法,其特征在于,该方法包括:测试设备接收到启动发送指令时,顺序读取已存储的消息配置信息;

按照所读取的消息配置信息组成待发送的总线消息帧格式,输出到总线上;

其中,所述消息配置信息由多个消息字的配置信息组成。

2. 如权利要求 1 所述的传输方法,其特征在于,每个消息字的配置信息至少包括如下信息中的一种或任意多种的组合:

用于配置是否发送该消息字的发送允许信息;

用于配置该消息字发送到双余度数据总线中的哪条的发送总线选择信息;

用于配置该消息字的同步头编码的同步头编码信息;

有效信息段内容;

字长配置;

延迟时间配置信息;

双向编码错误配置信息。

3. 如权利要求 2 所述的传输方法,其特征在于,当所述消息字的配置信息包括有所述延迟时间配置信息时,所述延迟时间配置信息至少包括延迟时间以及延迟时间单位。

4. 如权利要求 3 所述的传输方法,其特征在于,所述延迟时间值配置为 0 ~ 1023。

5. 如权利要求 3 所述的传输方法,其特征在于,所述延迟时间单位配置为 1ns、10ns、100ns、1 μ s、10 μ s、100 μ s、1ms、10ms、100ms 或 1s。

6. 如权利要求 2 所述的传输方法,其特征在于,当所述消息字的配置信息包括有所述双向编码错误配置信息时,所述双向编码错误配置信息至少包括双向编码错误类型的指示信息,用于配置对应的有效信息段内容的各个 bits 是否产生双向编码错误的双向编码位置指示信息,以及用于配置校验位是否产生双向编码错误的指示信息。

7. 如权利要求 1 至 6 任一项所述的方法,其特征在于,所述消息配置信息中包括用户对消息内容进行的配置操作生成的配置信息,配置操作生成的配置信息包括消息类型、数据字个数和每个数据字的内容。

8. 一种用于 GJB5186 测试的消息传输设备,其特征在于,该设备包括:

存储单元,存储用于 GJB5186 测试的消息配置信息,其中,所述消息配置信息由多个消息字的配置信息组成;

发送单元,在接收到启动发送指令时,顺序读取所述存储单元中的消息配置信息,按照所读取的消息配置信息组成待发送的总线消息帧格式,输出到总线上。

一种用于 GJB5186 测试的消息传输方法和设备

技术领域

[0001] 本发明涉及数字式时分制指令 / 响应型多路传输数据总线接口、GJB5186. 1-2003 标准、数据通信和 FPGA 逻辑操作领域, 由软件程序进行配置和启动, 由 FPGA 逻辑程序控制外部电路, 实现对 1553B 总线系统的消息信号的传输。

背景技术

[0002] GJB5185. 1-2003 协议全称为“数字式时分制指令 / 响应型多路传输数据总线测试方法第 1 部分远程终端有效性测试方法”。该标准规定了数字式时分制指令 / 响应型多路传输数据总线远程终端设备的有效性测试要求。

[0003] 通常对 GJB5186. 1-2003 标准的实现方法是按照标准要求分项进行的。如对于非法指令测试采用通过仿真板卡手动配置发送数据的方式进行测试。对于无效指令和错误指令的产生和发送, 一些具有 GJB5186. 1-2003 功能的板卡采用固定配置的方式实现, 一般只能实现部分测试功能, 实现过程比较复杂, 对于部分复杂测试过程, 需要用户参与, 逐条测试和记录。

发明内容

[0004] 本发明要解决的技术问题是提供一种用于 GJB5186 测试的消息传输方法和设备, 可实现 GJB5186. 1-2003 标准的“5. 2 协议测试”要求的消息信号的产生和传输。

[0005] 为了解决上述问题, 本发明公开了一种用于 GJB5186 测试的消息传输方法, 该方法包括:

[0006] 测试设备接收到启动发送指令时, 顺序读取已存储的消息配置信息;

[0007] 按照所读取的消息配置信息组成待发送的总线消息帧格式, 输出到总线上;

[0008] 其中, 所述消息配置信息由多个消息字的配置信息组成。

[0009] 可选地, 上述传输方法中, 每个消息字的配置信息至少包括如下信息中的一种或任意多种的组合:

[0010] 用于配置是否发送该消息字的发送允许信息;

[0011] 用于配置该消息字发送到双余度数据总线中的哪条的发送总线选择信息;

[0012] 用于配置该消息字的同步头编码的同步头编码信息;

[0013] 有效信息段内容;

[0014] 字长配置;

[0015] 延迟时间配置信息;

[0016] 双向编码错误配置信息。

[0017] 可选地, 上述传输方法中, 如果消息字的配置信息包括有所述延迟时间配置信息, 所述延迟时间配置信息至少包括延迟时间以及延迟时间单位。

[0018] 可选地, 上述传输方法中, 所述延迟时间值配置为 0 ~ 1023。

[0019] 可选地, 所述延迟时间单位配置为 1ns、10ns、100ns、1us、10us、100us、1ms、10ms、

100ms 或 1s。

[0020] 可选地,上述传输方法中,如果消息字的配置信息包括有所述双向编码错误配置信息,所述双向编码错误配置信息至少包括双向编码错误类型的指示信息,用于配置对应的有效信息段内容的各个 bits 是否产生双向编码错误的双向编码位置指示信息,以及用于配置校验位是否产生双向编码错误的指示信息。

[0021] 可选地,上述传输方法中,所述消息配置信息中包括用户对消息内容进行的配置操作生成的配置信息,配置操作生成的配置信息包括消息类型、数据字个数、每个数据字的内容。

[0022] 本发明还公开了一种用于 GJB5186 测试的消息传输设备,该设备包括:

[0023] 存储单元,存储用于 GJB5186 测试的消息配置信息,其中,所述消息配置信息由多个消息字的配置信息组成;

[0024] 发送单元,在接收到启动发送指令时,顺序读取所述存储单元中的消息配置信息,按照所读取的消息配置信息组成待发送的总线消息帧格式,输出到总线上。

[0025] 本申请技术方案用于实现对 GJB5186. 1-2003 标准的“5. 2 协议测试”要求的消息的产生和发送。不仅能够实现 GJB5186. 1-2003 标准要求的所有类型的消息信号的产生和发送,并且通过软件配置还可以在 1 条消息中实现多种相同/不同类型的错误,错误消息配置灵活,实时性好,可重复实现,可量化操作。

附图说明

[0026] 图 1 为本实施例中用于 GJB5186 测试的消息信号的传输流程图;

[0027] 图 2 为本实施例中对消息序列的发送流程图;

[0028] 图 3 为本实施例中用于 GJB5186 测试的设备结构示意图。

具体实施方式

[0029] 为使本发明的目的、技术方案和优点更加清楚明白,下文中将结合附图对本发明的实施例进行详细说明。需要说明的是,在不冲突的情况下,本申请中的实施例及实施例中的特征可以相互任意组合。

[0030] 实施例 1

[0031] 本实施例,提供一种用于 GJB5186 测试的消息信号的传输方法,如图 1 所示,该方法包括如下步骤 100 至 500 的操作:

[0032] 步骤 100,用户对所要传输的消息进行配置;

[0033] 该步骤中,用户可以在操作界面上手动配置所要传输的消息。具体地配置过程如下:

[0034] 首先进行消息内容的配置操作,此配置操作生成的配置信息包括消息类型、数据字个数、每个数据字的内容。需要说明的是,用户通过此配置信息可以确定产生正常指令、非法指令和无效指令。

[0035] 再对消息整体进行配置,此配置操作生成的配置信息包括消息长度错误、数据不连续错误等;

[0036] 最后对消息中的每个字的每位进行参数配置操作,此配置操作生成的配置信息包

括字长错误、双向编码错误、同步头编码错误等。

[0037] 步骤 200,将上述配置信息通过通讯接口传输给测试设备。

[0038] 步骤 300,测试设备接收并存储用户下发的配置信息。

[0039] 步骤 400,用户向测试端设备下发启动发送指令。

[0040] 该步骤中,用户可通过操作界面启动发送指令。

[0041] 步骤 500,测试设备顺序读取所存储的配置信息,按照所读取的配置信息组成待发送的总线消息帧格式,再将该总线消息帧格式转换为电压信号,经过驱动放大后输出到总线上。上述流程中,测试设备对配置信息进行存储时,可以存储在存储器中,具体的存储器类型没有限制,只要求对存储器的访问能够跟上消息发送的速度即可。

[0042] 而每个消息字的配置信息至少包括如下信息:

[0043] 用于配置是否发送该消息字的发送允许信息;

[0044] 用于配置该消息字发送到双余度数据总线中的哪条的发送总线选择信息;

[0045] 用于配置该消息字的同步头编码的同步头编码信息;

[0046] 有效信息段内容;

[0047] 字长配置;

[0048] 延迟时间配置信息;

[0049] 双向编码错误配置信息。

[0050] 当上述延迟时间配置信息至少包括延迟时间以及延迟时间单位。其中,延迟时间值配置为 0 ~ 1023。延迟时间单位优选配置 1ns、10ns、100ns、1us、10us、100us、1ms、10ms、100ms 或 1s。

[0051] 双向编码错误配置信息至少包括双向编码错误类型的指示信息,用于配置对应的有效信息段内容的各个 bits 是否产生双向编码错误的双向编码位置指示信息,以及用于配置校验位是否产生双向编码错误的指示信息。

[0052] 消息配置信息中包括用户对消息内容进行的配置操作生成的配置信息,配置操作生成的配置信息包括消息类型、数据字个数、每个数据字的内容。

[0053] 基于上述配置信息的描述,本实施例在具体应用中,提出每个消息字的配置信息可以包括如下 64bits。

[0054] 1bits 的发送允许位,用于配置是否发送该字;

[0055] 1bits 的发送总线选择位,用于配置该字发送到双余度数据总线中的哪条;

[0056] 6bits 的同步头编码,用于配置该字的同步头编码;

[0057] 16bits 的有效信息段内容;

[0058] 4bits 的增加的信息段内容;

[0059] 3bits 的字长配置,可配置的发送字长为 17 ~ 24bits(正常字长为 20bits);

[0060] 1bits 的校验位配置,用于配置该字采用奇校验还是偶校验;

[0061] 10bits 的延迟时间配置,延迟时间数值可以配置为 0 ~ 1023;

[0062] 4bits 的延迟时间单位配置,延迟时间单位可以配置 1ns、10ns、100ns、1us、10us、100us、1ms、10ms、100ms、1s 等;

[0063] 每个消息字配置都对应 1 种固定的延迟时间,当某消息字被允许时,该字需要延迟相应时间后发送;

- [0064] 1bits 的双向编码错误类型配置,选择采用常 0 错误或者常 1 错误;
- [0065] 16bits 的双向编码位置指示配置,用于配置对应的有效信息段内容的各个 bits 是否产生双向编码错误;
- [0066] 1bits 的校验位双向编码错误配置,用于配置校验位是否产生双向编码错误。
- [0067] 测试设备根据预发送消息字的数量,可以配置 2 个发送消息序列,每个消息序列中可以包含 0 ~ 1023 个消息字。
- [0068] 当消息的配置信息下发完成后,用户向测试设备下发启动发送指令。
- [0069] 测试设备接收到启动发送指令后,开始消息信号的发送操作。
- [0070] 测试设备可以同时处理 2 个发送消息序列,对 2 个发送消息序列的处理方式完全相同,采用 2 个发送消息序列是用于实现同时在主总线和余度总线上进行发送的功能,若不需要在同时在主总线和余度总线上进行发送,则采用 1 个消息序列即可。
- [0071] 下面以对 1 个消息序列的处理来说明测试设备的消息发送的实现过程,该过程如图 2 所示,包括如下 S1 至 S7 的操作。
- [0072] S1 :测试设备接收到用户下发的启动发送指令,开始进行消息发送。
- [0073] 测试设备从存储器中读取序列中第一个消息字的配置信息,若该字配置为允许发送,则进行 S2 操作,否则停止消息发送。
- [0074] S2 :进行延迟操作。
- [0075] 根据“延迟时间配置”和“延迟时间单位配置”,进行延迟操作,若“延迟时间配置”值为 0,则不进行延迟操作。延迟操作完成后,进入 S3。
- [0076] S3 :选择消息字要发送的总线。
- [0077] 根据“发送总线选择位”的配置,确定该字应发送到的总线。
- [0078] S4 :发送消息字的同步头。
- [0079] 根据“同步头编码”的配置,将同步头编码发送到总线上。发送完成后,进入 S5。
- [0080] S5 :发送消息字的信息段。
- [0081] 根据“有效信息段内容”、“增加的信息段内容”、“字长配置”、“双向编码错误类型配置”、“双向编码位置指示配置”的参数进行“信息段内容”的发送,信息段的内容为 13 ~ 21bits,其中的“有效信息段内容”在进行发送的同时进行“双向编码错误”操作。
- [0082] S 骤 6 :发送消息字的校验位。
- [0083] 根据“校验位配置”、“双向编码错误类型配置”、“校验位双向编码错误配置”的参数进行校验位的发送操作。
- [0084] S7 :读取存储器中下一个消息字的配置信息,并判断该消息字是是否需要发送(即该字配置为允许发送,还是不允许发送),如果需要发送,则进入 S2,如果不需要发送,则停止消息发送。
- [0085] 实施例 2
- [0086] 本实施例提供一种用于 GJB5186 测试的设备,可实现上述实施例 1 的方案,该设备如图 3 所示,至少包括存储单元和发送单元。
- [0087] 存储单元,存储用于 GJB5186 测试的消息配置信息,其中,所述消息配置信息由多个消息字的配置信息组成;
- [0088] 具体地,每个消息字的配置信息至少包括信息:

- [0089] 用于配置是否发送该消息字的发送允许信息；
- [0090] 用于配置该消息字发送到双余度数据总线中的哪条的发送总线选择信息；
- [0091] 用于配置该消息字的同步头编码的同步头编码信息；
- [0092] 有效信息段内容；
- [0093] 字长配置；
- [0094] 延迟时间配置信息；
- [0095] 双向编码错误配置信息。
- [0096] 本实施例中，延迟时间配置信息至少包括延迟时间以及延迟时间单位。延迟时间值配置为 0 ~ 1023。延迟时间单位优选配置 1ns、10ns、100ns、1us、10us、100us、1ms、10ms、100ms 或 1s。
- [0097] 双向编码错误配置信息至少包括双向编码错误类型的指示信息，用于配置对应的有效信息段内容的各个 bits 是否产生双向编码错误的双向编码位置指示信息，以及用于配置校验位是否产生双向编码错误的指示信息。
- [0098] 消息配置信息中包括用户对消息内容进行的配置操作生成的配置信息，配置操作生成的配置信息包括消息类型、数据字个数、每个数据字的内容。
- [0099] 发送单元，在接收到启动发送指令时，顺序读取所述存储单元中的消息配置信息，按照所读取的消息配置信息组成待发送的总线消息帧格式，输出到总线上。
- [0100] 从上述实施例可以看出，本申请技术方案可以发送协议要求的有效合法指令，也可以发送协议要求的包含各种故障消息的指令。本申请技术方案支持多种错误指令类型，如：非法指令、无效指令、奇校验错误指令、字长错误指令、双向编码错误指令、同步头编码错误指令、消息长度错误指令、数据不连续错误指令等。另外，本申请技术方案产生的消息信号，可以单独 / 同时在主总线和余度总线上进行发送，主总线和余度总线上的发送的消息可以分别配置，可以对消息中的每个字单独配置，可以任意配置 1 条消息的各个字是在主总线还是在余度总线上发送。
- [0101] 本领域普通技术人员可以理解上述方法中的全部或部分步骤可通过程序来指令相关硬件完成，所述程序可以存储于计算机可读存储介质中，如只读存储器、磁盘或光盘等。可选地，上述实施例的全部或部分步骤也可以使用一个或多个集成电路来实现。相应地，上述实施例中的各模块 / 单元可以采用硬件的形式实现，也可以采用软件功能模块的形式实现。本发明不限制于任何特定形式的硬件和软件的结合。
- [0102] 当然，本发明还可有其他多种实施例，在不背离本发明精神及其实质的情况下，熟悉本领域的技术人员可根据本发明作出各种相应的改变和变形，但这些相应的改变和变形都应属于本发明所附的权利要求的保护范围。

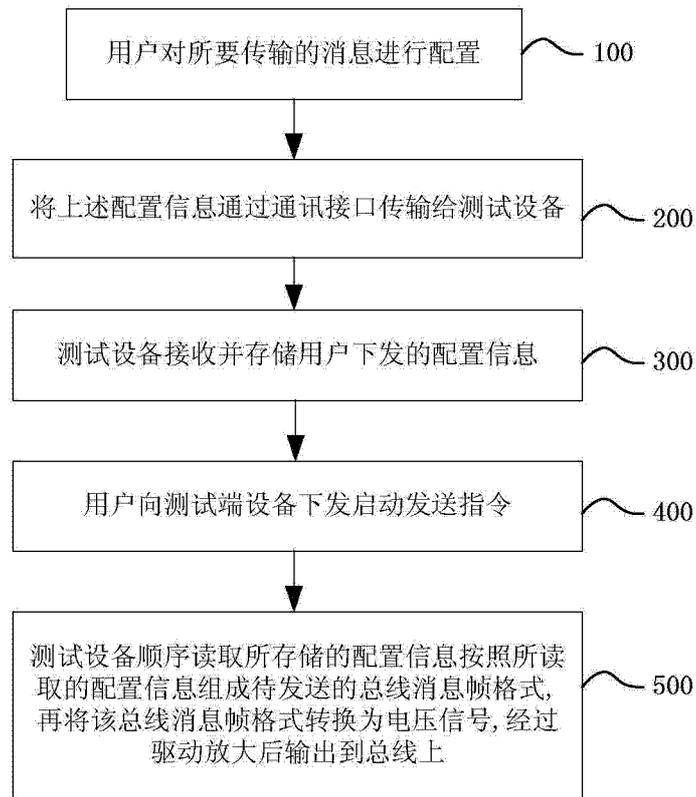


图 1

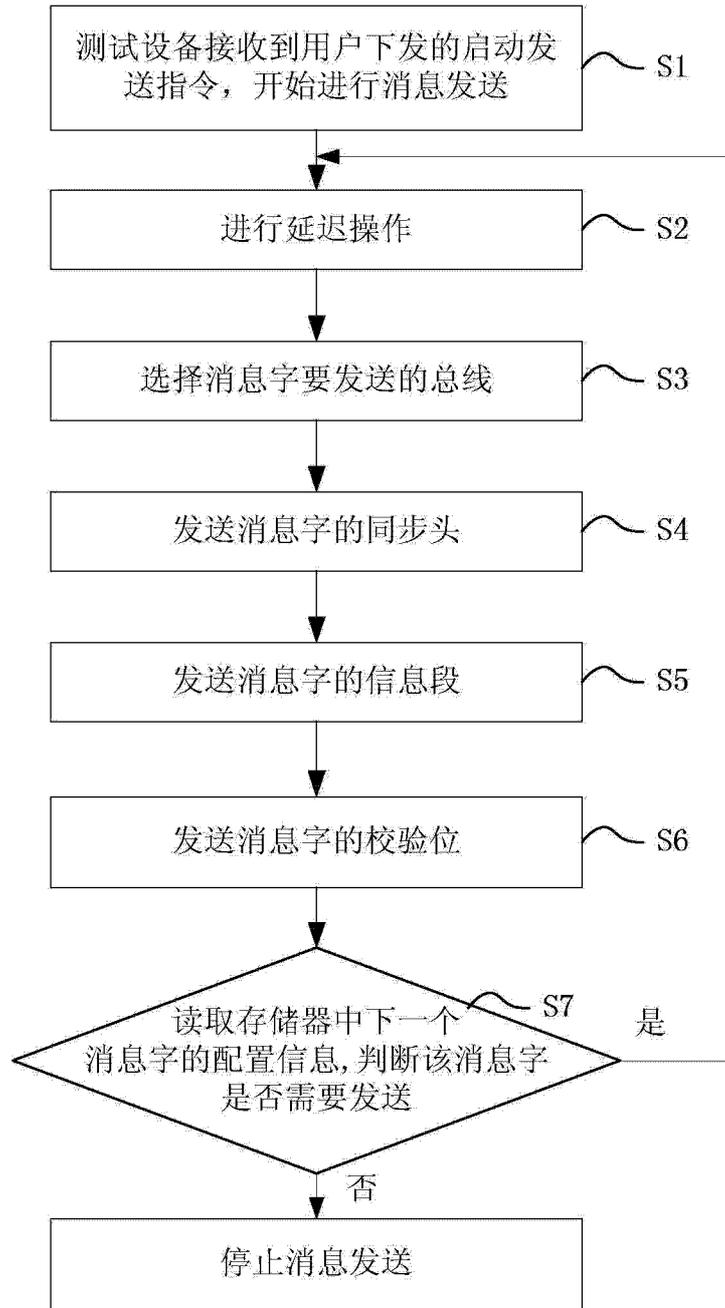


图 2

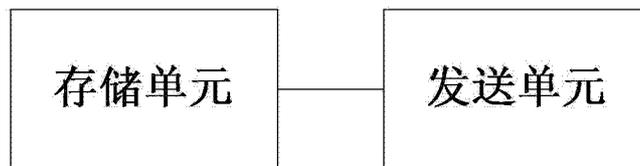


图 3