(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl. [6]
G02F 1/136
G02F 1/1343

(45) 공고일자 2001년10월27일
(11) 등록번호 10-0299532
(24) 등록일자 2001년06월09일

(21) 출원번호 10-1998-0037853
(22) 출원일자 1998년09월14일

(65) 공개번호 특2000-0019655
(43) 공개일자 2000년04월15일

(73) 특허권자 엘지.필립스 엘시디 주식회사
구본준, 론 위라하디락사
서울 영등포구 여의도동 20번지

(72) 발명자 이재균
경기도 안양시 동안구 호계동 941-4

(74) 대리인 김영호

심사관 : 조경화

(54) 액정표시장치의정전기차단방법

요약

본 발명은 외부로부터 유입되는 정전기를 차단하기위한 액정표시장치의 정전기 차단방법에 관한 것이다.

본 발명에 따른 액정표시장치의 정전기 차단방법은 측면 상에 전극의 일부가 노출된 액정패널을 식각액에 침전시키는 단계와, 식각액을 이용하여 액정패널의 노출된 전극을 소정 시간 식각하여 노출된 전극을 제거하는 단계를 포함한다.

본 발명에 따른 액정표시장치의 정전기 차단방법에 의하면, 정전기의 외부유입경로를 차단하게 되므로 액정표시장치의 제조수율을 향상하게 된다.

대표도

도 3

명세서

도면의 간단한 설명

도 1은 종래의 액정표시장치를 도시한 도면.

도 2는 도 1의 A-A'선 및 B-B'선을 따라 절단하여 도시한 도면.

도 3은 본 발명에 따른 액정표시장치의 정전기 차단방법을 설명하기 위해 도시한 도면.

도 4는 도 3의 과정에 의해 에칭된 테스트전극을 도시한 도면.

＜도면의 주요 부분에 대한 부호의 설명 ＞

10,36 : 하부유리 10a : 게이트 패드부

10b : 데이터 패드부 12,32 : 상부유리

14,34 : 액정층 16 : 게이트라인 테스트전극

18 : 데이터라인 테스트전극 20 : TFT매트릭스

22 : 게이트라인 쇼팅바 24 : 데이터라인 쇼팅바

26 : 노출전극 38 : 테스트전극

40 : 전해조 42 : 에칭액

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치에 관한 것으로, 특히 외부로부터 유입되는 정전기를 차단하기위한 액정표시장치의 정전기 차단방법에 관한 것이다.

통상적으로 정전기(Static Electricity)는 부도체 상에 두어진 전하와 같이 거의 이동하지 않는 전하로써, 마찰 또는 정전유도 등에 의해서 발생되어 진다. 이러한 정전기는 액정표시장치(Liquid Crystal Display; 이하 "LCD"라 함)의 제조공정상 제품에 악영향을 미쳐 제품의 수율을 저하시키는 원인이 된다.

실제로, 도 1에 도시된 바와같이 종래의 LCD는 하부유리(10)에 형성된 TFT(Thin Film Transistor; 이하 "TFT"라 함)매트릭스(20)와, 상기 TFT매트릭스(20)의 게이트라인을 테스트하기위해 형성된 게이트라인 쇼팅바(Shorting Bar;22)와, 상기 TFT매트릭스(20)의 데이터라인을 테스트하기 위해 형성된 데이터라인 쇼팅바(Shorting Bar;24)와, 상기 TFT매트릭스(20)의 게이트라인과 게이트라인 쇼팅바(22)를 접속하는 게이트라인 테스트전극(16)과 TFT매트릭스(20)의 데이터라인과 데이터라인 쇼팅바(24)를 접속하는 데이터라인 테스트전극(18)을 구비한다. 하부유리(10)의 상단에는 게이트 구동 집적회로(Drive Integrated Circuit; 이하 "D-IC"라 함)를 실장하기 위해 게이트 패드(10A)영역이 형성되어지며, 하부유리(10)의 좌단에는 데이터 D-IC를 실장하기 위해 데이터 패드(10B)영역이 형성되어진다. 또한, 하부유리(10)의 중앙부에는 상기 게이트 및 데이터 D-IC의 제어신호 및 비디오 신호에 의해 절환되는 TFT소자가 매트릭스 형태로 배열된 TFT매트릭스(20)가 형성되어 있다.

상기 쇼팅바(22,24)들은 TFT소자의 특성을 테스트 하기 위해 TFT매트릭스에 접속되어 있다. 상기 쇼팅바(22,24)들은 게이트라인 테스터 전극들(16)과 데이터라인 테스트 전극들(18)에 각각 접속되어 있으며, 게이트라인 테스터 전극들(16)과 데이터라인 테스트 전극들(18)은 TFT매트릭스의 게이트라인과 데이터라인에 접속됨으로써, 쇼팅바(22,24)와 TFT매트릭스는 전기적인 경로를 형성하게 된다. 또한, 상기 쇼팅바들(22,24)에 테스트신호가 인가하여 TFT매

트릭스(20)를 테스트 하게된다. TFT소자의 특성 테스트는 하부유리(10)에 TFT매트릭스(20)를 형성시킨후, 액정모듈을 실장하기 전에 수행되어 진다. 또한, LCD의 구조적인 특성으로 인해 게이트패드(10A) 및 데이터패드(10B) 영역에는 쇼팅바(22,24)를 형성하지 못하므로, 게이트패드(10A) 및 데이터패드(10B) 영역의 반대편에 쇼팅바(22,24)를 형성하게 된다. 상기와 같은 구조적인 특성은 COG(Chip On Glass: 이하 "COG"라 함)형 또는 저온 폴리공정을 사용한 TFT 제조공정시에도 적용되어진다.

상기와 같이 TFT매트릭스(20)를 테스트 한후, 정상으로 판단되면, 도 1에 도시된 A-A'와 B-B'절단선을 따라 하부유리(10)를 절단하고 하부유리(10)에 액정모듈(14)과 상부유리(12)를 순차적으로 적층시키게 된다. 이러한 과정을 수행하여, 도 2에 도시된바와같이 하부유리(10), 액정모듈(14) 및 상부유리(12)가 순차적으로 적층된 구조를 갖는 액정표시장치를 형성하게 된다.

그러나, 도 2에 도시된바와같이 순차적으로 적층된 구조를 갖는 액정표시장치의 하부유리(10) 에지면(측면)에는 절단된 게이트라인 테스터 전극들과 데이터라인 테스트 전극들이 노출되어지며, 상기 노출전극(26)들은 외부 정전기의 유입경로를 형성하여 TFT매트릭스(20)의 게이트라인과 데이터라인을 손상(Damage)하게 되어 라인성 줄무늬 불량이 발생하게 되므로 액정표시장치의 수율을 저하시킨다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 외부로부터 유입되는 정전기를 차단하기위한 액정표시장치의 정전기 차단방법을 제공 하는데 있다.

발명의 구성 및 작용

상기 목적을 달성하기 위하여 본 발명에 따른 액정표시장치의 정전기차단방법은 측면상에 전극의 일부가 노출된 액정패널을 식각액에 침전시키는 단계와, 식각액을 이용하여 액정패널의 노출된 전극을 소정 시간 식각하여 노출된 전극을 제거하는 단계를 포함한다.

상기 목적외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

도 3 내지 도 4를 참조하여 본 발명의 바람직한 실시예에 대하여 설명 하기로 한다.

도 3을 참조하면, 본 발명에 따른 액정표시장치의 정전기 차단방법은 테스트를 종료한 액정패널을 소정시간 식각액(Etchant)에 디핑(Dipping)하여 식각시키는 단계를 포함한다. 노출전극을 갖는(즉, 테스트를 종료한) 액정표패널은 도 2에 도시된 바와같이 하부유리(10), 액정모듈(14) 및 상부유리(12)가 적층된 구조로 형성되어 있으며, 이를 전해조(40)에 담겨진 전해액(42) 속에 소정시간 디핑(Dipping)하여 노출전극(26)을 식각시키게 된다. 이 경우, 도 4에 도시된 바와같이 하부유리(36)와 액정모듈(34) 사이에 형성된 테스트전극(38)의 노출부위가 식각됨과 아울러, 테스트 전극(38)의 내부 소정길이까지 식각이 일어남을 알 수 있다. 이때, 전해액(42)으로는 ITO(Indium Tin Oxide)식각액이 사용된다. 이와같이, 전해액(42)에 디핑(Dipping)하여 노출전극을 제거하는 과정은 게이트라인 테스터 전극들과 데이터라인 테스트 전극들 모두에 적용되어 진다. 이로인해, 본 발명에 따른 액정표시장치의 정전기 차단방법은 상기 테스트전극들을 식각액(42)에 소정시간 디핑함에 의해 노출전극을 식각시켜 정전기의 외부 유입경로를 차단하게 되어 정전기를 차단하게 되므로 액정표시장치의 제조수율을 향상시키게 된다.

발명의 효과

상술한 바와같이, 본 발명에 따른 액정표시장치의 정전기 차단방법은 액정패널의 측면에 노출된 데스트전극들을 식각액에 소정시간 디핑함에 의해 정전기의 외부 유입경로를 차단하게 되므로 액정표시장치의 제조수율을 향상 할수 있는 장점이 있다.

이상 설명한 내용을 통해 당업자 라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여 져야만 할 것이다.

(57) 청구의 범위

청구항 1.

측면 상에 전극의 일부가 노출된 액정패널을 식각액에 침전시키는 단계와,

상기 식각액을 이용하여 상기 액저애널의 노출된 전극을 소정 시간 식각하여 상기 노출된 전극을 제거하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 정전기 차단방법.

청구항 2.

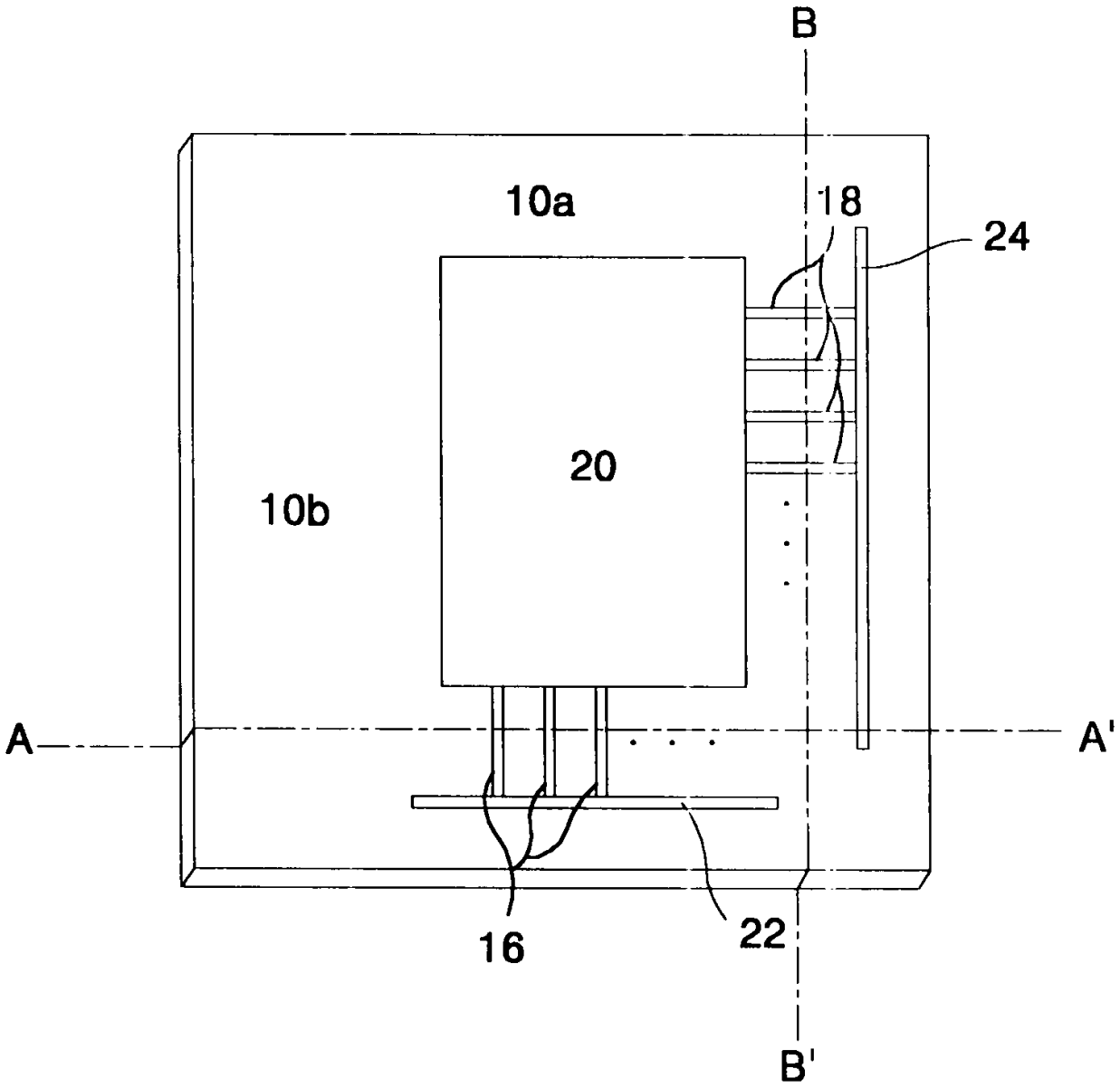
제 1 항에 있어서,

상기 노출된 전극을 제거하는 단계는 상기 식각액을 이용하여 상기 액정패널의 게이트라인에 접속된 테스트전극의 노출부위를 제거하는 단계와,

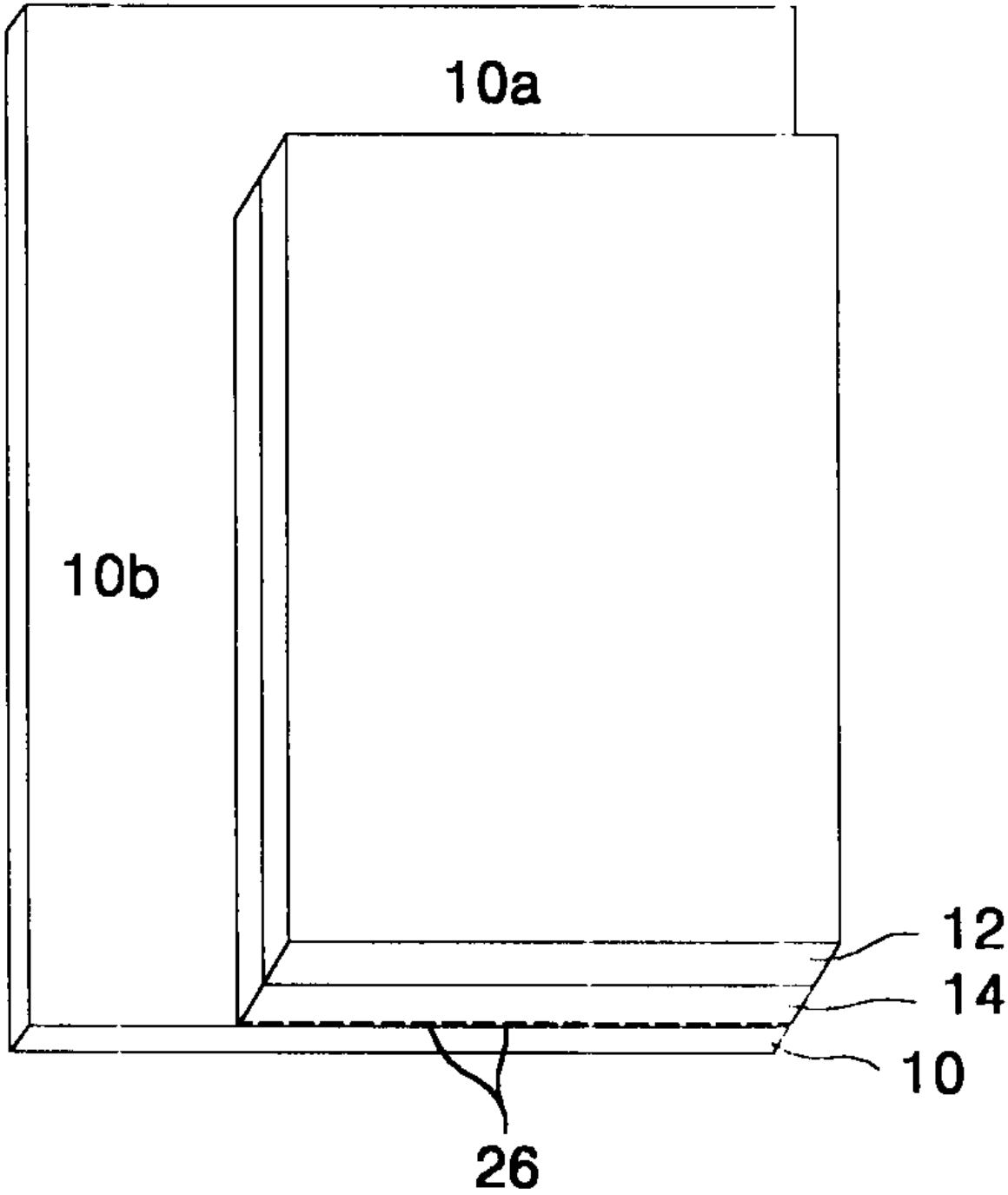
상기 식각액을 이용하여 상기 액정패널의 데이터라인에 접속된 테스트전극의 노출부위를 제거하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 정전기 차단방법.

도면

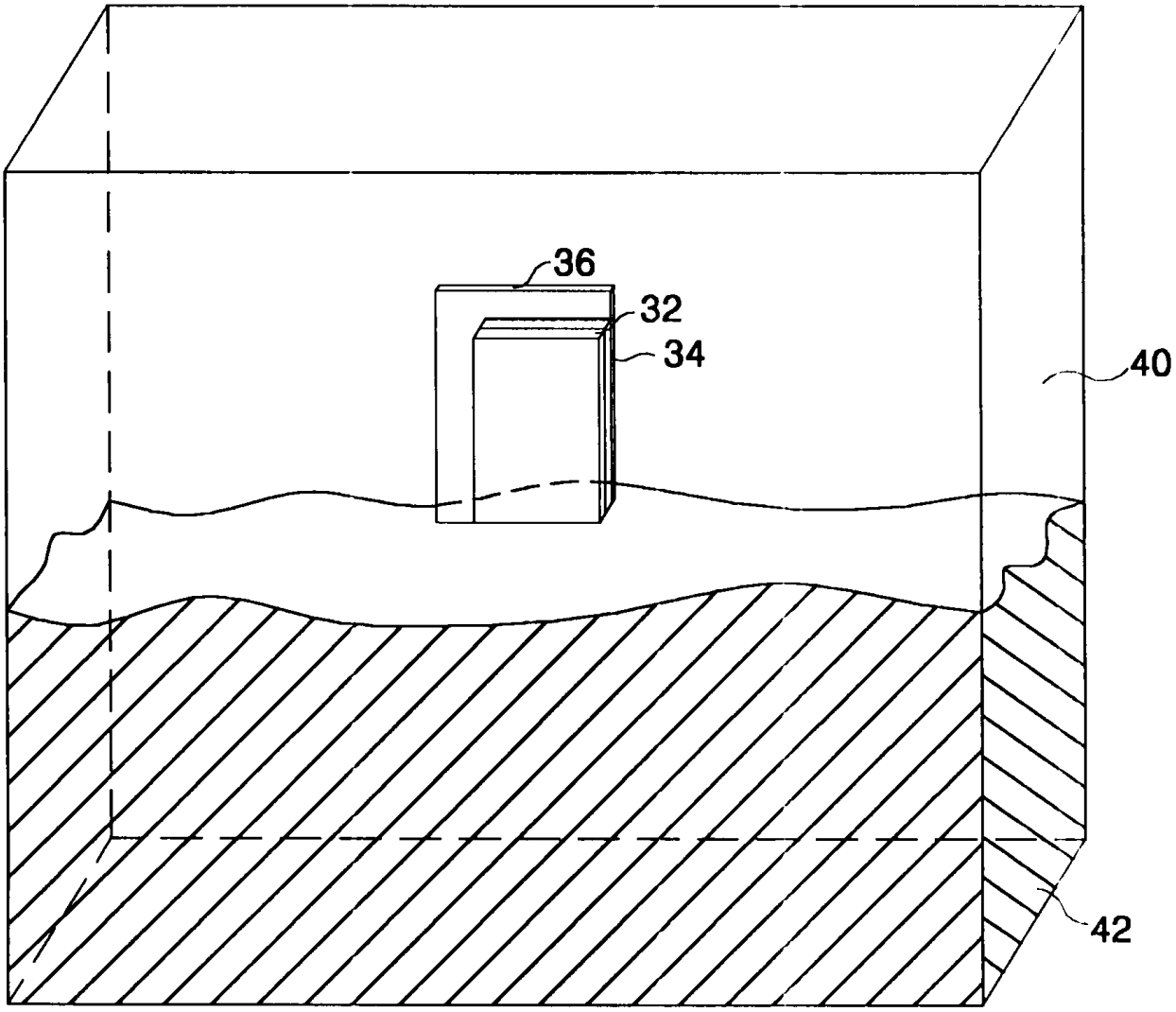
도면 1



도면 2



도면 3



도면 4

