

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7614592号
(P7614592)

(45)発行日 令和7年1月16日(2025.1.16)

(24)登録日 令和7年1月7日(2025.1.7)

(51)国際特許分類		F I		
G 0 1 T	1/17 (2006.01)	G 0 1 T	1/17	G
G 0 1 T	1/24 (2006.01)	G 0 1 T	1/24	
G 0 1 T	1/20 (2006.01)	G 0 1 T	1/20	F

請求項の数 5 (全15頁)

(21)出願番号	特願2022-555002(P2022-555002)	(73)特許権者	304023318 国立大学法人静岡大学 静岡県静岡市駿河区大谷836
(86)(22)出願日	令和2年10月6日(2020.10.6)	(73)特許権者	516088329 株式会社ANSeeN 静岡県浜松市中区和地山3-1-7
(86)国際出願番号	PCT/JP2020/037867	(74)代理人	100088155 弁理士 長谷川 芳樹
(87)国際公開番号	WO2022/074733	(74)代理人	100124800 弁理士 諏澤 勇司
(87)国際公開日	令和4年4月14日(2022.4.14)	(74)代理人	100170818 弁理士 小松 秀輝
審査請求日	令和5年4月5日(2023.4.5)	(72)発明者	青木 徹 静岡県浜松市中区城北3丁目5-1 国立大学法人静岡大学内
特許法第30条第2項適用 発行日 2019年10月8日 刊行物(刊行物名、巻数、号数、該当ページ、発行所/発行元等) IEEE International Conference on 3D System Integration, 3DIC 論文集、公開先: https://ieeexplore.ieee.org/document/9058894/metrics#metrics 発行元: IEEE [刊行物等] 開催日 2019年10月8日~10月10日(発表日: 2019		最終頁に続く	
最終頁に続く			

(54)【発明の名称】 放射線撮像装置

(57)【特許請求の範囲】

【請求項1】

入射した放射線のエネルギー又は粒子の数に対応する電荷を生成する電荷生成部及び前記電荷に基づくデジタル値を出力する読出部を有する放射線検出器と、

複数の前記放射線検出器が二次元状に配置された回路基板と、を備え、

前記読出部は、

前記デジタル値を出力する複数の信号処理部が二次元状に配置されたリードアウト基板と、

前記電荷生成部と前記リードアウト基板との間に配置され、前記電荷生成部に対面する第1の主面及び前記リードアウト基板に対面する第2の主面を含む複数の中間基板と、を有し、

前記第1の主面には、前記電荷生成部に電氣的に接続される複数の第1の電極が配置され、

前記第2の主面には、前記リードアウト基板の前記信号処理部及び前記第1の電極のそれぞれに電氣的に接続される複数の第2の電極が配置され、

複数の前記第2の電極の配置間隔は、複数の前記第1の電極の配置間隔より狭く、

前記リードアウト基板は、

前記中間基板の前記第2の電極と電氣的に接続される第3の電極を含むと共に前記中間基板が配置される入力部と、

前記回路基板に電氣的に接続される第4の電極を含み、前記入力部に隣接するように設け

られた出力部と、を含み、

前記中間基板を平面視した場合の外形は、前記電荷生成部を平面視した場合の外形よりも小さく、

前記第4の電極は、前記入力部が形成された前記リードアウト基板の主面から前記出力部が形成された前記リードアウト基板の裏面に至る貫通電極であり、

前記第2の主面には、複数の前記第2の電極を含む画素ブロックが複数形成され、互いに隣接する前記画素ブロックの間隔は、前記第2の電極の配置間隔よりも広い、放射線撮像装置。

【請求項2】

前記リードアウト基板を平面視した場合の外形は、前記電荷生成部を平面視した場合の外形よりも小さい、請求項1に記載の放射線撮像装置。

10

【請求項3】

前記リードアウト基板を平面視した場合の外形は、前記電荷生成部を平面視した場合の外形よりも大きい、請求項1に記載の放射線撮像装置。

【請求項4】

前記第1の電極は、第1の配置間隔と、前記第1の配置間隔とは異なる第2の配置間隔とに従って配置されている、請求項1～3のいずれか一項に記載の放射線撮像装置。

【請求項5】

前記第2の電極は、第3の配置間隔と、前記第3の配置間隔とは異なる第4の配置間隔とに従って配置されている、請求項1～4のいずれか一項に記載の放射線撮像装置。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、放射線撮像装置に関する。

【背景技術】

【0002】

放射線を検出する技術が開発されている。放射線検出技術は、医療分野、工業分野、セキュリティ分野などへの応用が期待されている。放射線を検出する装置として、放射線画像を得る放射線撮像装置がある。例えば、特許文献1が開示する放射線撮像装置は、放射線検出素子と、集積回路素子と、を備えている。放射線検出素子は、集積回路素子とは別の部品である。放射線検出素子は、集積回路素子の上に配置されている。そして、放射線検出素子の裏面と集積回路素子の主面とが複数の電極によって電気的に接続されている。検出素子と回路素子とが積層された構造を採用したセンサは、例えば、特許文献2にも開示されている。

30

【先行技術文献】

【特許文献】

【0003】

【文献】特開2007-155562号公報

【文献】特開2012-9607号公報

【発明の概要】

40

【発明が解決しようとする課題】

【0004】

放射線撮像装置の技術分野では、有効画素領域の大面积化が望まれている。しかしながら、放射線撮像装置を構成する放射線検出器は、1個あたりの大面积化が難しい。そこで、複数の放射線検出器を回路基板に配置することにより、有効画素領域を拡大する構造が検討されている。

【0005】

また、放射線検出器は、放射線を電荷に変換する第1の基板と、電荷を所定の信号情報に変換する第2の基板と、を備えている。この構成によれば、第1の基板を第2の基板に電気的に接続する電極構造が必要であり、さらに、第2の基板を複数の放射線検出器が配

50

置される回路基板に電氣的に接続する電極構造が必要である。これらの電極構造は、互いに干渉しない位置に配置する必要がある。

【0006】

上記の条件を満たすように電極構造などを配置した結果、放射線検出器の画素から、隣接する別の放射線検出器の画素までの間には、隙間が生じる。この隙間には画素が配置されないため、隙間は有効画素領域ではない。つまり、複数の放射線検出器を配置する構造によれば、画素数を増やすことは達成できる。しかし、有効画素領域を良好に拡大するという視点からすれば、改善の余地があった。

【0007】

本発明は、有効画素領域を拡大可能な放射線撮像装置を提供することを目的とする。

10

【課題を解決するための手段】

【0008】

本発明の一形態である放射線撮像装置は、入射した放射線のエネルギー又は粒子の数に対応する電荷を生成する電荷生成部及び電荷に基づくデジタル値を出力する読出部を有する放射線検出器と、複数の放射線検出器が二次元状に配置された回路基板と、を備える。読出部は、デジタル値を出力する複数の信号処理部が二次元状に配置されたリードアウト基板と、電荷生成部とリードアウト基板との間に配置され、電荷生成部に対面する第1の主面及びリードアウト基板に対面する第2の主面を含む中間基板と、を有する。第1の主面には、電荷生成部に電氣的に接続される複数の第1の電極が配置される。第2の主面には、リードアウト基板の信号処理部及び第1の電極のそれぞれに電氣的に接続される複数の第2の電極が配置される。複数の第2の電極の配置間隔は、複数の第1の電極の配置間隔と異なる。

20

【0009】

放射線撮像装置では、放射線検出器が放射線を受けて電荷を発生させる。この電荷は、第1の電極を介して中間基板に移動する。そして、電荷は、第2の電極を介して中間基板からリードアウト基板の信号処理部に移動する。ここで、複数の第2の電極の配置間隔は、複数の第1の電極の配置間隔と異なっている。そして、第1の電極の配置は、放射線検出器における画素の配置に対応する。また、第2の電極の配置は、リードアウト基板の信号処理部の配置に対応する。つまり、リードアウト基板の信号処理部の配置は、放射線検出器における画素の配置と異なっている。従って、中間基板によれば、リードアウト基板の信号処理部の配置によって、放射線検出器における画素の配置が拘束されない。その結果、放射線検出器における画素の配置の自由度が高まるので、有効画素領域を良好に拡大できる。

30

【0010】

一形態において、複数の第2の電極の配置間隔は、複数の第1の電極の配置間隔より狭くてもよい。この構成によれば、リードアウト基板が有する信号処理部の配置に対応するように、第2の電極を配置することができる。

【0011】

一形態において、電荷生成部とリードアウト基板との間には、複数の中間基板が配置されてもよい。この構成によれば、第1の電極を第2の電極に対して電氣的に接続する配線の長さを揃えることができる。

40

【0012】

一形態において、リードアウト基板は、中間基板の第2の電極と電氣的に接続される第3の電極を含むと共に中間基板が配置される入力部と、回路基板に電氣的に接続される第4の電極を含み、入力部に隣接するように設けられた出力部と、を含んでもよい。この構成によれば、リードアウト基板は、中間基板から良好に電荷を受け取ることが可能であると共に、回路基板にデジタル値を出力することができる。

【0013】

一形態において、中間基板を平面視した場合の外形は、電荷生成部を平面視した場合の外形よりも小さくてもよい。また、リードアウト基板を平面視した場合の外形は、電荷生

50

成部を平面視した場合の外形よりも小さくてもよい。

【0014】

一形態において、中間基板を平面視した場合の外形は、電荷生成部を平面視した場合の外形よりも大きくてもよい。また、リードアウト基板を平面視した場合の外形は、電荷生成部を平面視した場合の外形よりも大きくてもよい。

【0015】

一形態において、第1の電極は、第1の配置間隔と、第1の配置間隔とは異なる第2の配置間隔とに従って配置されていてもよい。また、第2の電極は、第3の配置間隔と、第3の配置間隔とは異なる第4の配置間隔とに従って配置されていてもよい。

【発明の効果】

10

【0016】

本発明によれば、有効画素領域を拡大可能な放射線撮像装置が提供される。

【図面の簡単な説明】

【0017】

【図1】図1は、実施形態に係る放射線撮像装置の構成を示す斜視図である。

【図2】図2は、図1に示す放射線撮像装置を分解すると共に第1の視点から見た斜視図である。

【図3】図3は、図1に示す放射線撮像装置を分解すると共に第2の視点から見た斜視図である。

【図4】図4は、図1の放射線撮像装置が備える放射線検出器を拡大して示す図である。

20

【図5】図5は、図4に示す放射線撮像装置が備える信号処理部の構成を示すブロック図である。

【図6】図6(a)は、比較例の放射線撮像装置における有効画素領域を説明するための図である。図6(b)は、実施形態の放射線撮像装置における有効画素領域を説明するための図である。

【図7】図7(a)は変形例1の放射線撮像装置が有する画素ブロックを示す図である。

図7(b)は変形例2の放射線撮像装置が有する画素ブロックを示す図である。

【図8】図8は変形例3の放射線撮像装置が有する画素ブロックを示す図である。

【発明を実施するための形態】

【0018】

30

図1に示す放射線撮像装置1は、検査対象から到達する放射線に基づく二次元画像を得る。放射線とは、例えば、ガンマ線、X線、アルファ線、ベータ線などである。放射線撮像装置1は、複数の放射線検出器2と、回路基板3と、を有する。放射線検出器2は、回路基板3の回路主面3aに取り付けられている。放射線検出器2は、入射した放射線に応じた画素信号を出力する。放射線検出器2は、複数の画素構造G(図4参照)を含んでおり、画素構造Gごとに画素信号を出力する。画素信号は、画像生成部4において放射線画像の生成に用いられる。回路基板3は、放射線検出器2から出力された画素信号を受ける。回路基板3は、制御信号を制御部5から放射線検出器2に提供するための信号線を有する。また、回路基板3は、画素信号を画像生成部4に出力するための信号線を有する。また、回路基板3は、放射線検出器2同士を電氣的に接続する信号線を有してもよい。

40

【0019】

図2及び図3に示すように、放射線検出器2は、電荷生成部10と、読出部20と、を有する。電荷生成部10及び読出部20の形状は、板状である。放射線検出器2は、積層構造を有する。電荷生成部10は、読出部20の上に配置されている。電荷生成部10は、読出部20に対して電氣的に接続されている。電荷生成部10は、入射した放射線に応じた電荷を生成する。電荷生成部10は、電荷を読出部20に出力する。読出部20は、電荷生成部10が生成した電荷を利用して画素信号を生成する。

【0020】

電荷生成部10は、半導体検出部11と、制御電極部12と、電荷出力電極13と、を有する。

50

【 0 0 2 1 】

半導体検出部 1 1 は、受けた X 線によって電子正孔対（電荷対）を生成する。つまり、半導体検出部 1 1 は、受けた放射線をそのエネルギーに対応した電流信号（電荷信号）に変換する。半導体検出部 1 1 の平面形状は、矩形である。半導体検出部 1 1 の大きさは、例えば、9 . 6 mm x 9 . 6 mm 程度である。半導体検出部 1 1 は、X 線などの放射線を受ける半導体入射面 1 1 a と、電荷を出力する半導体出力面 1 1 b と、を有する。電荷に基づく信号は、半導体出力面 1 1 b から読出部 2 0 に提供される。半導体検出部 1 1 としては、例えば、C d (Z n) T e 電荷生成器、S i 電荷生成器、G e 電荷生成器、G a A s 電荷生成器、G a N 電荷生成器、T l B r 電荷生成器等を利用してよい。また、半導体検出部 1 1 として、シンチレータと光検出器とを備えた装置を用いてもよい。シンチレータは、X 線を光に変換する。光検出器は、シンチレータが生成した光を電荷に変換する。

10

【 0 0 2 2 】

制御電極部 1 2 は、半導体入射面 1 1 a に設けられている。制御電極部 1 2 は、半導体入射面 1 1 a の全面を覆う。平面視すると、制御電極部 1 2 の平面形状は、半導体入射面 1 1 a の平面形状と一致する。制御電極部 1 2 は、半導体検出部 1 1 が配置される領域に、電界を形成する。電界は、半導体検出部 1 1 に発生した電荷が移動する方向を決める。制御電極部 1 2 は、半導体検出部 1 1 の内部において電荷が半導体出力面 1 1 b に向かって移動するように電界を発生させる。

【 0 0 2 3 】

複数の電荷出力電極 1 3 は、半導体出力面 1 1 b に設けられている。電荷出力電極 1 3 は、バンプであってもよい。1 個の電荷出力電極 1 3 は、1 個の画素に対応する。従って、電荷出力電極 1 3 が配置されている領域は、画素領域である。例えば、第 1 の辺に n 個の電荷出力電極 1 3 が配置され、第 2 の辺に m 個の電荷出力電極 1 3 が配置されている場合には、電荷出力電極 1 3 の総数は k 個（ $k = n \times m$ ）である。この場合には、1 個の放射線検出器 2 の画素数は、k であるといえる。そして、放射線撮像装置 1 が p 個の放射線検出器 2 を有する場合には、放射線撮像装置 1 の画素数は、 r （ $r = k \times p$ ）であるといえる。

20

【 0 0 2 4 】

1 個の放射線検出器 2 の画素数は、例えば、9 6 である。従って、電荷出力電極 1 3 の数も 9 6 である。前述したように半導体検出部 1 1 の大きさが 9 . 6 mm x 9 . 6 mm 程度の正方形であるとすれば、電荷出力電極 1 3 の間隔は、1 0 0 μ m である。なお、図 2 などでは、図示の都合上、電荷出力電極 1 3 の数は 9 6 より少ない数として図示している。

30

【 0 0 2 5 】

読出部 2 0 は、半導体検出部 1 1 が発生した電荷に基づく画素信号を生成する。画素信号は、デジタル値である。読出部 2 0 は、画素信号を回路基板 3 に出力する。読出部 2 0 は、中間基板 3 0 と、リードアウト基板 4 0 と、を有する。

【 0 0 2 6 】

中間基板 3 0 は、半導体検出部 1 1 が発生した電荷をリードアウト基板 4 0 に導く。詳細は後述するが、電荷出力電極 1 3 の配置は、第 1 リードアウト電極 4 1 の配置と異なっている。そこで、中間基板 3 0 は、互いに異なる位置に配置された電極同士を接続する機能を奏する。この機能をピッチ変換と称する。従って、中間基板 3 0 は、ピッチ変換基板である。中間基板 3 0 は、半導体検出部 1 1 が有する電荷出力電極 1 3 のピッチを、リードアウト基板 4 0 の第 1 リードアウト電極 4 1 のピッチに変換する。

40

【 0 0 2 7 】

中間基板 3 0 は、中間入力面 3 0 a（第 1 の主面）と、中間出力面 3 0 b（第 2 の主面）と、を有する。中間入力面 3 0 a は、電荷生成部 1 0 に対面する。中間出力面 3 0 b は、リードアウト基板 4 0 に対面する。

【 0 0 2 8 】

中間入力面 3 0 a は、半導体検出部 1 1 の半導体出力面 1 1 b に対面する。中間入力面 3 0 a には、平面視して矩形の中間入力領域 3 0 S が設定されている。中間入力領域 3 0

50

Sは、中間入力面30aのほぼ全面に亘って設定されている。例えば、中間入力領域30Sは、中間入力面30aの全面としてもよい。中間入力領域30Sには、複数の第1中間電極31（第1の電極）が二次元状に等間隔に配置されている。第1中間電極31には、半導体検出部11の電荷出力電極13が電氣的に接続される。従って、互いに隣り合う第1中間電極31のピッチ（間隔）は、電荷出力電極13のピッチと同じである。例えば、電荷出力電極13のピッチが100μmであるとすれば、第1中間電極31のピッチも100μmである。中間入力面30aにおいて中間入力領域30Sは、画素領域に対応する。

【0029】

中間出力面30bには、平面視して矩形の中間出力領域30Rが設定されている。平面視すると、中間出力領域30Rの全体は、中間入力領域30Sと重複する。つまり、中間出力領域30Rの面積は、中間入力領域30Sの面積よりも小さい。中間出力領域30Rには、複数の第2中間電極32（第2の電極）が二次元状に配置されている。

10

【0030】

第1中間電極31（図2参照）は、中間基板30の側面の近傍にまで配置される。一方、第2中間電極32（図3参照）は、中間基板30の側面の近傍には配置されない。最外周に配置される第2中間電極32は、中間基板30の側面から離間する。第2中間電極32から中間基板30の側面までの距離は、第1中間電極31から中間基板30の側面までの距離よりも大きい。例えば、第2中間電極32から中間基板30の側面までの距離は、第2中間電極32の数個分の長さよりも大きい。この距離は、後述するリードアウト出力部40Rの幅に対応する。リードアウト出力部40Rの幅が200μmであるとすれば、第2中間電極32から中間基板30の側面までの距離もおおむね200μmである。

20

【0031】

図4に示すように、1個の第1中間電極31は、1個の第2中間電極32に電氣的に接続されている。従って、中間基板30は、第1中間電極31を第2中間電極32に接続する配線33を有する。配線の構成は特に制限はない。例えば、配線は、中間基板30の厚み方向に伸びる配線部（垂直ビア）と、中間基板30の表面の方向に伸びる配線部（斜め配線層）との組み合わせであってもよい。また、配線は、第1中間電極31から第2中間電極32へ向かって直線状に伸びる構成（斜めビア）であってもよい。斜めビアは、斜め方向に伸びる。斜めビアによれば、第1中間電極31から第2中間電極32までの配線の距離であるピッチ変換距離を短くできる。その結果、浮遊容量の影響を低減することができる。

30

【0032】

第1中間電極31の数は、第2中間電極32の数と同じである。互いに隣接する第2中間電極32のピッチP32は、互いに隣接する第1中間電極31のピッチP31よりも小さい。第1中間電極31のピッチP31が100μmであるとすれば、第2中間電極32のピッチP32として80μmが例示できる。なお、本実施形態では、複数の第2中間電極32は、等間隔に配置されているが、第2中間電極32のピッチP32は等間隔に限定されない。第2中間電極32の配置例は、変形例の欄においていくつか例示する。

【0033】

再び図2及び図3を参照する。リードアウト基板40は、電荷を受けて、受けた電荷に対応する画素信号を生成する。リードアウト基板40は、リードアウト入力面40aと、リードアウト出力面40bと、を有する。リードアウト入力面40aは、中間出力面30bに対面する。リードアウト出力面40bは、回路基板3に対面する。また、リードアウト基板40は、リードアウト入力部40S（入力部）と、リードアウト出力部40R（出力部）と、複数の信号処理部45と、を有する。

40

【0034】

リードアウト入力部40Sは、リードアウト入力面40aに形成されている。リードアウト入力部40Sは、複数の第1リードアウト電極41（第3の電極）を含む。第1リードアウト電極41の配置は、第2中間電極32の配置に対応している。つまり、第1リードアウト電極41は、第2中間電極32に対面する。その結果、1個の第1リードアウト

50

電極 4 1 は、1 個の第 2 中間電極 3 2 に電氣的に接続される。そして、第 1 リードアウト電極 4 1 は、第 2 中間電極 3 2 から電荷を受ける。

【 0 0 3 5 】

リードアウト出力部 4 0 R は、放射線検出器 2 と別の構成要素（制御部 5 及び画像生成部 4）との間における信号の入出力部として機能する。例えば、リードアウト出力部 4 0 R は、制御部 5 から放射線検出器 2 を動作させるための制御信号を受ける。また、リードアウト出力部 4 0 R は、画像生成部 4 に対して、デジタル値を出力する。リードアウト出力部 4 0 R は、リードアウト入力部 4 0 S を囲むように形成されている。例えば、リードアウト出力部 4 0 R の幅は、200 μm である。平面視するとリードアウト出力部 4 0 R は、枠形状を有する。

10

【 0 0 3 6 】

リードアウト出力部 4 0 R は、複数の第 2 リードアウト電極 4 2（第 4 の電極）を含む。例えば、枠状のリードアウト出力部 4 0 R において、1 つの辺には、50 個の第 2 リードアウト電極 4 2 が配置されている。従って、リードアウト出力部 4 0 R を構成する 4 つの辺において、200 個の第 2 リードアウト電極 4 2 が配置されている。1 個の第 2 リードアウト電極 4 2 は、1 個の信号処理部 4 5 に接続されている。第 2 リードアウト電極 4 2 は、リードアウト入力部 4 0 S を囲む。換言すると、リードアウト入力面 4 0 a において、複数の第 2 リードアウト電極 4 2 は、複数の第 1 リードアウト電極 4 1 を囲むように配置されている。第 2 リードアウト電極 4 2 は、貫通電極である。つまり、第 2 リードアウト電極 4 2 は、リードアウト入力面 4 0 a からリードアウト出力面 4 0 b に至る。第 2

20

【 0 0 3 7 】

信号処理部 4 5 は、電荷をデジタル値である画素信号に変換する。1 個の信号処理部 4 5 は、1 個の第 1 リードアウト電極 4 1 に接続されている。信号処理部 4 5 は、リードアウト入力部 4 0 S から電荷を受ける。信号処理部 4 5 は、リードアウト出力部 4 0 R からデジタル値を出力する。より詳細には、信号処理部 4 5 は、電荷生成部 1 0 が出力する電荷を画素信号であるエネルギー積分信号に変換する。エネルギー積分信号は、少なくとも入射した放射線が有していたエネルギーの情報を含む。

【 0 0 3 8 】

図 5 に示すように、読出部 2 0 は、信号変換部 4 6 と、メモリ 4 7 と、を有する。信号変換部 4 6 及びメモリ 4 7 は、信号処理部 4 5 を構成する。つまり、電荷生成部 1 0 の 1 つの画素に対して、1 個の信号変換部 4 6、及び 1 個のメモリ 4 7 が接続されている。

30

【 0 0 3 9 】

1 個の信号変換部 4 6 は、中間基板 3 0 の配線 3 3 を介して電荷生成部 1 0 の 1 個の電荷出力電極 1 3 に接続されている。信号変換部 4 6 は、電荷生成部 1 0 から電荷 1 を受ける。信号変換部 4 6 は、電荷 1 に基づくアナログ信号を離散化する。アナログ信号は、電圧として表現される。電圧は、電荷生成部 1 0 の対応する画素に入射した放射線のエネルギー又は粒子の数に対応する。従って、信号変換部 4 6 は、デジタル信号を出力する A/D 変換器である。例えば、信号変換部 4 6 の分解能は、10 ビットであるとしてよい。

40

【 0 0 4 0 】

メモリ 4 7 は、信号変換部 4 6 に接続される。メモリ 4 7 は、信号変換部 4 6 からデジタル信号 2 を受ける。そして、メモリ 4 7 は、デジタル信号 2 が入力されるたびに、デジタル信号 2 を保存する。メモリ 4 7 は、デジタル信号 2 を所定のメモリ空間に逐次保存する。そして、メモリ 4 7 は、制御部 5 から提供される制御信号 1 に応じて、デジタル信号 2 を画像生成部 4 に出力する。

【 0 0 4 1 】

放射線の検出器として、シンチレーション検出器と半導体検出部とが挙げられる。シンチレーション検出器と半導体検出部とを比較した場合に、半導体検出部は X 線のイメージング技術において高感度及び高解像を容易に実現することができる。半導体検出部を備え

50

た放射線撮像装置 1 は、より細かな X 線画像をより短時間で撮像することができる。その結果、半導体検出部を備えた放射線撮像装置 1 は、医療、工業、非破壊検査、セキュリティ及び産業・社会インフラ検査などで利用されている。

【 0 0 4 2 】

しかし、半導体検出部は、単一の素子で大きな検出面積を実現することが難しい。単一の半導体検出部における検出面積は、一例として 2 0 m m × 2 0 m m 程度である。上述した放射線撮像装置 1 が利用される分野では、例えば 4 0 0 m m × 4 0 0 m m といった検出面積が要求される。そこで、単一の半導体検出部では実現できない大きな検出面積を、複数の半導体検出部によって実現する手法が検討されている。

【 0 0 4 3 】

放射線の入射によって半導体検出部が出力する信号は、半導体検出部だけでは読み出すことができない。つまり、放射線撮像装置 1 は、半導体検出部に加えて、半導体検出部が出力する信号を処理する読出回路を備えている。半導体検出部と読出回路は積層されている。このように、半導体検出部と読出回路とを備えたものを、検出器モジュールと呼ぶ。そして、半導体検出部の画素ごとに出力される信号は、読出回路における信号処理によってデジタル値に変換される。

【 0 0 4 4 】

さらなる信号処理によって、デジタル値を用いて放射線画像を生成する。従って、放射線画像を生成するような処理を行う処理装置に読出回路からデジタル値を伝送する必要がある。つまり、処理装置と読出回路とを電気的に接続する必要がある。

【 0 0 4 5 】

このような接続構成として、回路基板と読出回路とをボンディングワイヤによって接続する構成が挙げられる。しかし、ボンディングワイヤによる接続構成では、回路基板に対してボンディングパッドを配置する必要がある。その結果、互いに隣り合う半導体検出部の間に大きな隙間が生じてしまう。半導体検出部の間の隙間は、放射線の検出領域として機能しない。その結果、イメージング装置として不利である。

【 0 0 4 6 】

別の接続構成として、ある検出器モジュールの一部に、隣り合う別の検出器モジュールの一部を重ねるといった構成も検討されている。このような配置によると検出器モジュールのそれぞれは、高さ方向に斜めに配置される。つまり、隣の検出器モジュールの下に読み出し用の電極を配置することによって、検出器モジュール間の隙間が生じないようにしている。しかし、このような配置によれば、放射線の線源に対して検出器モジュールの入射面が傾く。その結果、放射線の線源から検出器モジュールまでの距離が画素によって異なってしまう。また、そもそも検出器モジュールを傾けて実装することが難しい。

【 0 0 4 7 】

そこで発明者らは、検出器モジュールを斜めに実装することなく、複数の検出器モジュールを回路基板に配置する技術を提案するに至った。その結果、大きな検出面積を実現するとともに、検出器間の隙間を最小とすることが可能な放射線撮像装置を提供することができた。

【 0 0 4 8 】

本実施形態の放射線撮像装置 1 では、放射線検出器 2 が放射線を受けて電荷を発生させる。この電荷は、第 1 中間電極 3 1 を介して中間基板 3 0 に移動する。そして、電荷は、第 2 中間電極 3 2 を介して中間基板 3 0 からリードアウト基板 4 0 の信号処理部 4 5 に移動する。ここで、複数の第 2 中間電極 3 2 の配置間隔は、複数の第 1 中間電極 3 1 の配置間隔と異なっている。具体的には、複数の第 2 中間電極 3 2 の配置間隔は、複数の第 1 中間電極 3 1 の配置間隔より小さい。

【 0 0 4 9 】

そして、第 1 中間電極 3 1 の配置は、放射線検出器 2 における画素の配置に対応する。また、第 2 中間電極 3 2 の配置は、リードアウト基板 4 0 の信号処理部 4 5 の配置に対応する。つまり、リードアウト基板 4 0 の信号処理部 4 5 の配置は、放射線検出器 2 にお

10

20

30

40

50

る画素の配置と異なっている。従って、中間基板 30 によれば、リードアウト基板 40 の信号処理部 45 の配置によって、放射線検出器 2 における画素の配置が拘束されない。その結果、放射線検出器 2 における画素の配置の自由度が高まるので、複数の放射線検出器 2 の間における有効画素領域を良好に拡大できる。

【0050】

具体例を参照して、さらに詳細に説明する。図 6 (a) は、比較例の放射線撮像装置 100 が備える 2 個の放射線検出器 102 において、電荷生成部 110 の電極 113 とリードアウト基板 140 の電極 141 とを重複させて図示する。電極 113 は、リードアウト基板 140 の電極 141 に対して直接に接続される。放射線検出器 102 は、電荷生成部 110 と、リードアウト基板 140 と、を備えている。つまり、放射線検出器 102 は、
10

【0051】

リードアウト基板 140 は、複数の入出力電極が配置されるリードアウト出力部 140 R を備えている。リードアウト出力部 140 R と重複する領域には、電荷生成部 110 と接続される電極 141 を配置できない。つまり、リードアウト基板 140 の電極 141 は、リードアウト出力部 140 R に囲まれた領域に配置される。前述したように、リードアウト基板 140 の電極 141 の配置は、電荷生成部 110 の電極 113 の配置に一致する。
20

従って、平面視すると電荷生成部 110 の電極 113 もリードアウト出力部 140 R に囲まれた領域に配置される。その結果、電荷生成部 110 の電極 113 と、隣の電荷生成部 110 の電極 113 との間には、間隔が形成されてしまう。電荷生成部 110 の電極 113 の配置は、画素の配置に相当する。従って、放射線検出器 102 が形成する画素と、隣の放射線検出器 102 の画素との間に、間隔 P100 が形成される。この間隔 P100 には、画素が存在しないので、放射線を検出することができない。その結果、画素数は増加するが、有効画素領域が良好に拡大できるとは言えなかった。

【0052】

図 6 (b) は、実施形態の放射線撮像装置 1 が備える 2 個の放射線検出器 2 における第 1 中間電極 31 を示す。実施形態の放射線撮像装置 1 は、中間基板 30 を備えている。中間基板 30 によれば、電荷生成部 10 の電荷出力電極 13 の配置は、中間基板 30 の第 1
30

中間電極 31 の配置に一致していればよく、第 1 リードアウト電極 41 の配置に一致させる必要がない。従って、電荷生成部 10 の電荷出力電極 13 は、電荷生成部 10 の基板の側面に近づけて配置することができる。このような配置によれば、放射線検出器 2 の電荷出力電極 13 と隣の放射線検出器 2 の電荷出力電極 13 との間の間隔 P a が縮まる。つまり、有効画素領域ではない領域が縮小されるので、広い有効画素領域を確保することができる。その結果、画素数が増加させることが可能であり、さらには有効画素領域も良好に拡大できる。

【0053】

有効画素領域は、半導体検出部 11 の面積である。従って、半導体検出部 11 の下部に配置される中間基板 30 及びリードアウト基板 40 は、構造が損なわれない範囲で、半導体検出部 11 より大きくてもよい。換言すると、中間基板 30 及びリードアウト基板 40
40

により構成される L S I である読出部 20 は、電荷生成部 10 よりも大きくてもよい。逆に、中間基板 30 及びリードアウト基板 40 は、半導体検出部 11 より小さくてもよい。つまり、中間基板 30 及びリードアウト基板 40 の大きさは、半導体検出部 11 の大きさと必ずしも一致しなくてもよい。

【0054】

例えば、中間基板 30 と半導体検出部 11 との大きさの差異は、画素構造 G のピッチの 1 / 2 程度を最大としてもよい。これは、中間基板 30 が半導体検出部 11 より大きい場合にも採用できるし、中間基板 30 が半導体検出部 11 より小さい場合にも採用できる。また、リードアウト基板 40 と半導体検出部 11 の大きさの差異も、同様の構成を採用し
50

てよい。リードアウト基板 40 と半導体検出部 11 との大きさの差異は、画素構造 G のピッチの 1 / 2 程度を最大としてもよい。

【0055】

放射線検出器 2 を回路基板 3 に配置したとき、半導体検出部 11 (放射線検出器 2) の側面から当該半導体検出部 11 に隣接する別の半導体検出部 11 (放射線検出器 2) の側面までの距離は、完全に 0 にはならない。この距離を、間隔 P b と称する。図 6 (b) に示すように、間隔 P b は、間隔 P a の内側に存在する。そのため隣り合うリードアウト出力部 40 R との最縁部の第 1 リードアウト電極 41 の画素ピッチが、単独のリードアウト出力部 40 R に配置内の画素ピッチ (例えば上述した 100 μm) と等しくなるように半導体検出部 11 の外形サイズを小さくする。この構成によれば、最縁部の有感面積を小さくすることにより、複数の半導体検出部 11 をまたいで画素ピッチが保たれた実装を行うことができる。

10

【0056】

この技術を用いても間隔 P b がリードアウト出力部 40 R の画素ピッチに比べて影響があるほど大きくしなければならぬ場合、間隔 P b に画素ピッチに相当する余白を追加する。この場合において、隣り合うリードアウト出力部 40 R の最縁部間のピッチを画素ピッチ × N (N は 1 より大きい整数) とする。その結果、リードアウト出力部 40 R 間で画素ピッチを保つような実装を行うことができる。

【0057】

別の視点から本実施形態の放射線撮像装置 1 の作用効果を説明する。実施形態の放射線撮像装置 1 は、半導体検出部 11 のフットプリントから読出電極である第 2 リードアウト電極 42 がはみ出ない回路構造を採用する。つまり、第 2 リードアウト電極 42 は、回路基板 3 の主面に対して垂直方向へ延びる形状を有する。さらに、実施形態の放射線撮像装置 1 は、モジュールをタイリングする基板に多層構造を採用する。つまり、基板の内側に配置されたモジュールが出力する信号は、内層及び裏面に設けられた配線を介して外部に出力される。

20

【0058】

放射線撮像装置 1 は、モジュールの外形と検出面積が等しい。換言すると、放射線撮像装置 1 では、電極が水平方向にはみ出すことがない。その結果、複数の放射線検出器 2 を回路基板 3 に配置する場合に、電極を配置するための隙間を設ける必要がない。さらに、隙間を縮小する配置とするために、放射線撮像装置 1 は、放射線検出器 2 を斜めに実装する必要もない。つまり、複数の放射線検出器 2 は、回路基板 3 に対して水平に実装することができる。

30

【0059】

複数の第 2 中間電極 32 の配置間隔は、複数の第 1 中間電極 31 の配置間隔より狭い。この構成によれば、リードアウト基板 40 が有する信号処理部 45 の配置に対応するように、第 2 中間電極 32 を配置することができる。

【0060】

リードアウト基板 40 は、中間基板 30 の第 2 中間電極 32 と電氣的に接続される第 1 リードアウト電極 41 を含むと共に中間基板 30 が配置されるリードアウト入力部 40 S と、回路基板 3 に電氣的に接続される第 2 リードアウト電極 42 を含み、リードアウト入力部 40 S を囲むように設けられたリードアウト出力部 40 R と、を含む。この構成によれば、リードアウト基板 40 は、中間基板 30 から良好に電荷を受けることが可能であると共に、回路基板 3 にデジタル値を出力することができる。

40

【0061】

本発明の放射線撮像装置 1 は、上記の実施形態に限定されない。例えば、中間基板 30 の構成には、様々な変形例が採用できる。上記の実施形態では、中間基板 30 が有する第 2 中間電極 32 の配置は、一様であった。換言すると、第 2 中間電極 32 のピッチは、すべて同じであった。しかし、第 2 中間電極 32 のピッチは、すべて同じである必要はない。

【0062】

50

例えば、図7(a)に示すように、中間基板30Aは、4個の画素ブロックPB1を有していてもよい。画素ブロックPB1には、それぞれ複数の第2中間電極32が均等に配置される。互いに隣接する画素ブロックPB1の間隔は、画素ブロックPB1に含まれる第2中間電極32の間隔よりも、広い。このような配置によれば、第1中間電極31を第2中間電極32に接続する配線の長さの相違を小さくすることができる。より詳細には、第2中間電極32を中間出力面3bの全面に対して一様に配置した場合には、基板の中央付近に配置された第1中間電極31と第2中間電極32との位置のずれは、小さい。つまり、配線の長さ(ピッチ変換距離)は短い。これに対して、基板の周辺に配置された第1中間電極31と第2中間電極32との位置のずれは、大きい。つまり、配線の長さは長い。配線の長さは、配線を通過する信号に影響を与える可能性がある。例えば、配線の構成は、浮遊容量を発生させる要因になり得る。つまり、第1中間電極31と第2中間電極32との接続構成ごとに、浮遊容量の相違を考慮するというノイズへの対策が望まれる。従って、中間基板30において配線の長さの最大値と最小値との相違は、小さいほうが好ましい。

10

【0063】

図7(a)に示す第2中間電極32の配置によれば、中間基板30において配線の長さの最大値と最小値との相違を小さくすることができる。従って、信号が受ける影響の相違も小さくなるので、良好な放射線画像を得ることができる。

【0064】

なお、図7(a)に示す第2中間電極32の配置を採用する場合には、第1リードアウト電極41の配置も、図7(a)に示す第2中間電極32の配置と一致する。この場合には、リードアウト基板40には、第1リードアウト電極41が設けられない領域が形成される。この領域には、所望の機能を持たせた電極や制御回路などを付加的に形成してよい。その一方で、電荷生成部10の電荷出力電極13の配置は、図7(a)に示す第2中間電極32の配置に拘束されない、つまり、実施形態と同様の配置を採用することができる。なお、図7(a)に示す第2中間電極32の配置は、1個の中間基板30Aによって実現される場合に限定されない。複数の中間基板によって実現されてもよい。

20

【0065】

図7(b)は、中間基板30Bが備える第2中間電極32の別の配置の例示である。図7(a)に示すように、画素ブロックPB1の数は、実施形態のように1個である場合及び変形例1のように4個である場合に限定されない。図7(b)に示すように、中間基板30Bは、16個の画素ブロックPB2を形成していてもよい。また、図8に示す第2中間電極32の配置は、複数の中間基板によって実現されてもよい。

30

【0066】

図8は、中間基板30Cが備える第2中間電極32のさらに別の配置の例示である。図8に示すように、画素ブロックPB3の形状は、正方形に限定されない。換言すると、画素ブロックPB3に配置される第2中間電極32の配置において、縦に並ぶ第2中間電極32の数と、横に並ぶ第2中間電極32の数と、は互いに一致する必要はない。換言すると、縦に並ぶ第2中間電極32の数は、横に並ぶ第2中間電極32の数と異なってもよい。図8に示すように、縦に並ぶ第2中間電極32の数を4個とすると共に、横に並ぶ第2中間電極32の数を8個としてもよい。また、変形例3でも例示したように、図8に示す第2中間電極32の配置は、1個の中間基板30によって実現されてもよいし、複数個の中間基板30によって実現されてもよい。

40

【符号の説明】

【0067】

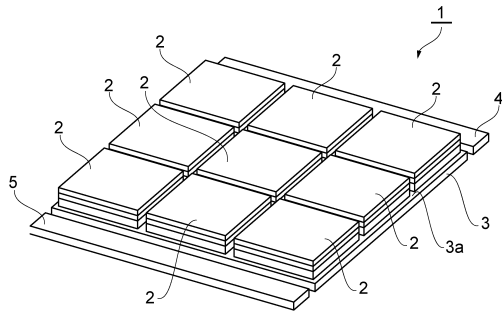
1...放射線撮像装置、2...放射線検出器、3...回路基板、4...画像生成部、5...制御部、10...電荷生成部、20...読出部、11...半導体検出部、12...制御電極部、13...電荷出力電極、11a...半導体入射面、11b...半導体出力面、30...中間基板、40...リードアウト基板、30a...中間入力面(第1の主面)、30b...中間出力面(第2の主面)、30S...中間入力領域、31...第1中間電極(第1の電極)、30R...中間出力領域、

50

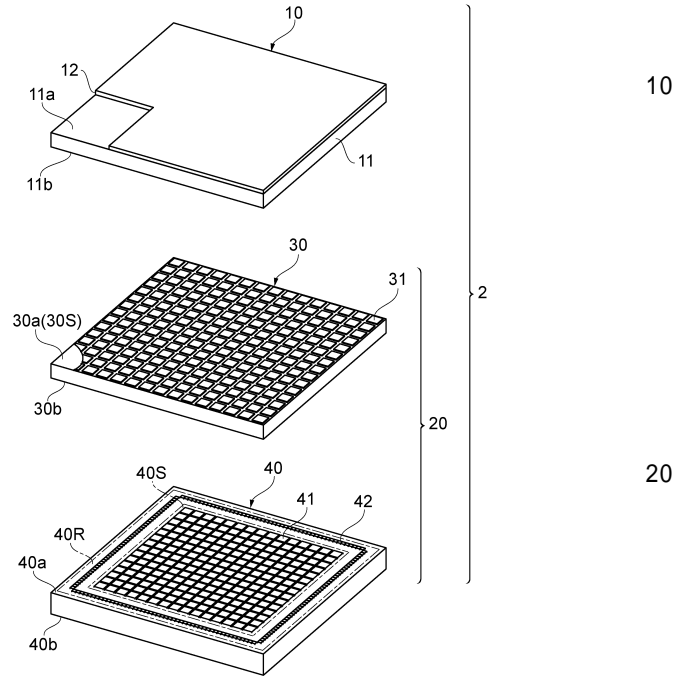
3 2 ... 第 2 中間電極 (第 2 の 電 極)、 4 0 a ... リードアウト入力面、 4 0 b ... リードアウト出力面、 4 5 ... 信号処理部、 4 1 ... 第 1 リードアウト電極 (第 3 の 電 極)、 4 2 ... 第 2 リードアウト電極 (第 4 の 電 極)、 4 6 ... 信号変換部、 4 7 ... メモリ。

【 図 面 】

【 図 1 】



【 図 2 】



10

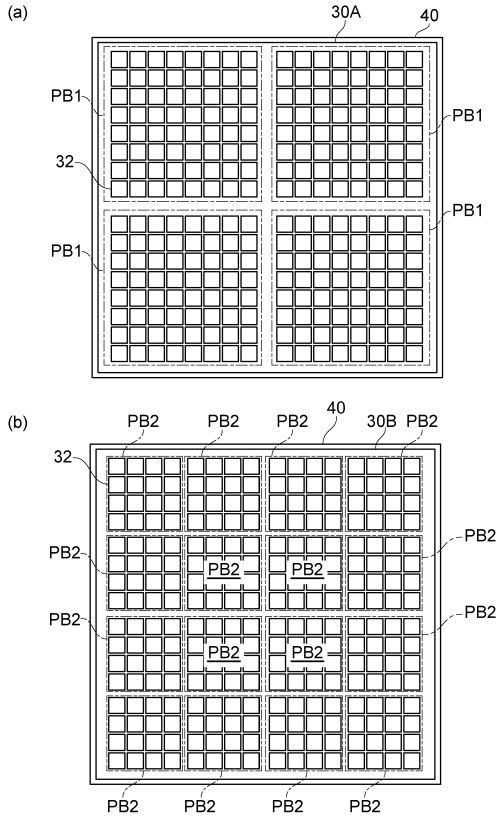
20

30

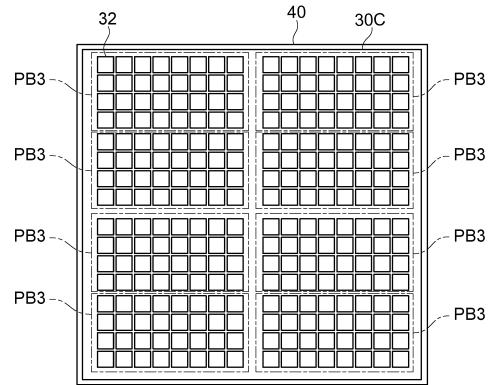
40

50

【 図 7 】



【 図 8 】



10

20

30

40

50

フロントページの続き

年10月9日) 集会名、開催場所 IEEE 2019 INTERNATIONAL 3D SYSTEMS INTEGRATION CONFERENCE 宮城野区文化センター パトナシアター 〒983-0842 宮城県仙台市宮城野区五輪2-12-70 [刊行物等] 開催日 2019年10月13日~10月17日(発表日:2019年10月16日) 集会名、開催場所 236th ECS Meeting Hilton Atlanta 255 Courtland Street NE, Atlanta, Georgia, 30303, USA [刊行物等] 開催日 2019年10月26日~11月2日(発表日:2019年10月30日) 集会名、開催場所 2019 IEEE NSS-MIC Manchester Central Convention Complex Windmill Street, Petersfield, Manchester, Greater Manchester M2 3GX, England [刊行物等] 開催日 2020年9月25~9月26日(発表日:2020年9月25日) 集会名、開催場所 21st International Young Scientists Conference Optics and High Technology Material Science-SPO 2020 ONLINE オンライン開催

(72)発明者 都木 克之

静岡県浜松市中区城北3丁目5-1 国立大学法人静岡大学内

(72)発明者 小池 昭史

静岡県浜松市中区和地山三丁目1番7号 株式会社ANS e e N内

(72)発明者 飯田 哲也

静岡県浜松市中区大工町125番地 株式会社ブルックマンテクノロジー内

(72)発明者 小杉 智彦

静岡県浜松市中区大工町125番地 株式会社ブルックマンテクノロジー内

審査官 山口 敦司

(56)参考文献 特開2003-264280(JP,A)

特開2003-282849(JP,A)

特開2012-009607(JP,A)

(58)調査した分野 (Int.Cl., DB名)

G01T 1/17

G01T 1/24

G01T 1/20