



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201030998 A1

(43)公開日：中華民國 99 (2010) 年 08 月 16 日

(21)申請案號：098136003

(22)申請日：中華民國 98 (2009) 年 10 月 23 日

(51)Int. Cl.:

H01L31/042 (2006.01)

H01L31/052 (2006.01)

(30)優先權：2008/10/23

美國

61/107,954

(71)申請人：奧塔裝置公司 (美國) ALTA DEVICES, INC. (US)

美國

(72)發明人：奇吉爾亞里伊西克 C KIZILYALLI, ISIK C. (US)；艾契爾美利莎 ARCHER, MELISSA (US)；艾華特哈利 ATWATER, HARRY (US)；吉密特湯瑪士 J GMITTER, THOMAS J. (US)；何甘 HE, GANG (US)；海吉杜斯安德瑞斯 HEGEDUS, ANDREAS (US)；東克雷格 HIGASHI, GREGG (US)

(74)代理人：蔡坤財；李世章

申請實體審查：無 申請專利範圍項數：25 項 圖式數：17 共 48 頁

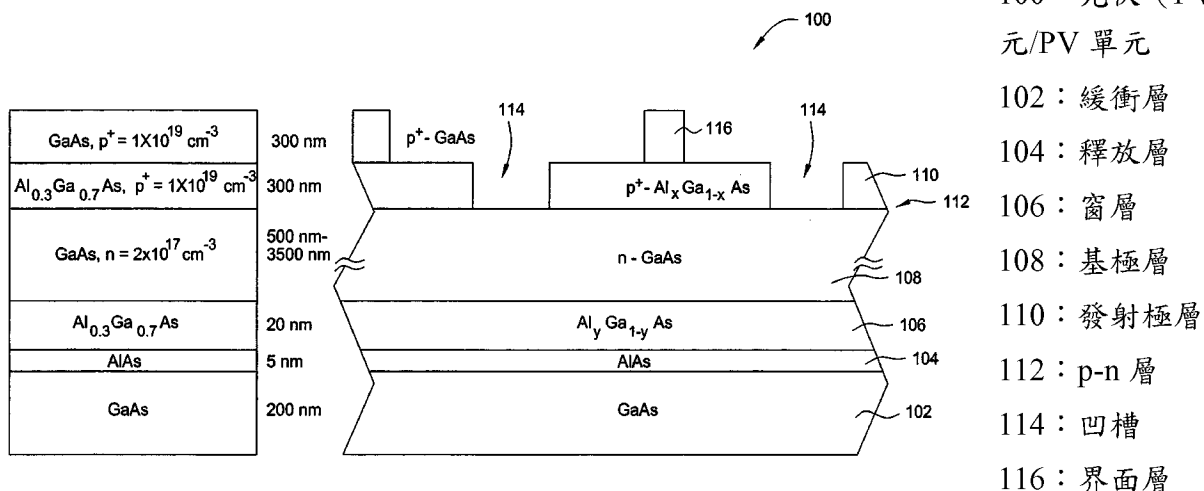
(54)名稱

光伏元件

PHOTOVOLTAIC DEVICE

(57)摘要

本發明提供將電磁輻射（諸如太陽能）轉化為電能之方法及裝置，當與習知太陽能電池相比時，該電能具有增大之效率。根據本發明之實施例，一光伏（PV）單元可具有由磊晶移植（ELO）產生之一極薄的吸收層、安置於該 PV 元件背面上以避免陰影之所有電接點，及/或正面光截留與背面光捕集，其使用一漫射體及一反射體以增加對碰撞於該 PV 單元正面之光子的吸收。若干 PV 單元可組合成 PV 組，且 PV 組之一陣列可由在低溫下施用之金屬或導電聚合物之薄條帶來連接以形成一 PV 模組。當與習知太陽能電池相比時，該等革新可允許 PV 元件之效率及可撓性更大。





(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201030998 A1

(43)公開日：中華民國 99 (2010) 年 08 月 16 日

(21)申請案號：098136003

(22)申請日：中華民國 98 (2009) 年 10 月 23 日

(51)Int. Cl.:

H01L31/042 (2006.01)

H01L31/052 (2006.01)

(30)優先權：2008/10/23

美國

61/107,954

(71)申請人：奧塔裝置公司 (美國) ALTA DEVICES, INC. (US)

美國

(72)發明人：奇吉爾亞里伊西克 C KIZILYALLI, ISIK C. (US)；艾契爾美利莎 ARCHER,

MELISSA (US)；艾華特哈利 ATWATER, HARRY (US)；吉密特湯瑪士 J

GMITTER, THOMAS J. (US)；何甘 HE, GANG (US)；海吉杜斯安德瑞斯

HEGEDUS, ANDREAS (US)；東克雷格 HIGASHI, GREGG (US)

(74)代理人：蔡坤財；李世章

申請實體審查：無 申請專利範圍項數：25 項 圖式數：17 共 48 頁

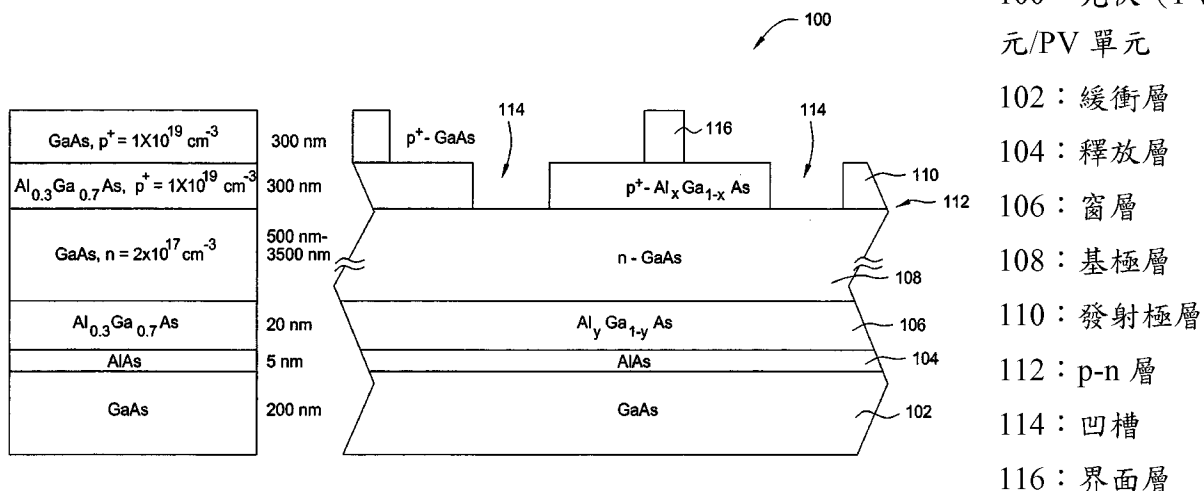
(54)名稱

光伏元件

PHOTOVOLTAIC DEVICE

(57)摘要

本發明提供將電磁輻射（諸如太陽能）轉化為電能之方法及裝置，當與習知太陽能電池相比時，該電能具有增大之效率。根據本發明之實施例，一光伏（PV）單元可具有由磊晶移植（ELO）產生之一極薄的吸收層、安置於該 PV 元件背面上以避免陰影之所有電接點，及/或正面光截留與背面光捕集，其使用一漫射體及一反射體以增加對碰撞於該 PV 單元正面之光子的吸收。若干 PV 單元可組合成 PV 組，且 PV 組之一陣列可由在低溫下施用之金屬或導電聚合物之薄條帶來連接以形成一 PV 模組。當與習知太陽能電池相比時，該等革新可允許 PV 元件之效率及可撓性更大。



六、發明說明：

【發明所屬之技術領域】

本發明之實施例一般而言係關於效率增大且可撓性較大之光伏（PV）元件（諸如太陽能電池）及用以製造其之方法。

【先前技術】

因為化石燃料正以不斷增加之速率耗盡，所以對替代能源的需要變得愈來愈顯而易見。源自風、源自太陽及源自流水之能量提供對化石燃料（諸如煤、油及天然氣）之再生性、環境友善之替代物。因為太陽能易可在地球上幾乎任何地方得到，所以其可能有朝一日成為可行之替代物。

為利用來自太陽之能量，太陽能電池之接面吸收光子以生產電子電洞對，該等電子電洞對經由接面之內部電場分離以產生電壓，進而將光能轉化為電能。所產生之電壓可藉由串聯連接太陽能電池而增加，且電流可藉由並聯連接太陽能電池而增加。太陽能電池可於太陽電池板上組合在一起。反相器可耦接至若干太陽電池板以將直流電源轉換為交流電源。

然而，生產太陽能電池之當前高成本與相對而言當代元件之低效率水平阻止太陽能電池成為主流能源，且限制可適用太陽能電池之應用。因此，需要適於大量應用

之更有效的光伏元件。

【發明內容】

本發明之實施例一般而言係關於用以將電磁輻射（諸如太陽能）轉化為電能之方法及裝置，當與習知太陽能電池相比時，該電能具有增大之效率。

本發明之一實施例提供一種光伏（PV）元件。該 PV 元件通常包括 p^+ 型摻雜層；n 型摻雜層，其安置於 p^+ 型摻雜層上以形成 p-n 層，以使得當光由 p-n 層所吸收時產生電能；窗層，其安置於 n 型摻雜層上；抗反射塗層，其安置於窗層上；及漫射體，其安置於 p^+ 型摻雜層下。

【實施方式】

本發明之實施例提供用以將電磁輻射（諸如太陽能）轉化為電能之技術及裝置，當與習知太陽能電池相比時，該電能具有增大之效率。

示範性薄吸收層

第 1 圖圖示在製造期間光伏（PV）單元 100 之各種磊晶層之橫截面。可使用用於半導體生長之任何適合方法在基板（未圖示）上形成各種層，該等方法諸如分子束磊晶法（MBE）或金屬有機化學汽相沈積法（MOCVD）。

為形成 PV 單元 100，可於基板上形成一或多個緩衝層。緩衝層之目的在於提供介於基板與最終 PV 單元之

半導體層之間的中間層，當形成各種磊晶層時，該中間層可容納各種磊晶層之不同結晶結構。舉例而言，具有大約 200 nm 之厚度的緩衝層 102 可視最終 PV 單元之所要組合物而定，而包含第 III-V 族化合物半導體，諸如砷化鎵 (GaAs)。對一些實施例而言，當產生 GaAs 緩衝層時，基板可 (例如) 包含 GaAs。

對一些實施例而言，釋放層 104 可形成於緩衝層 102 之上。舉例而言，釋放層 104 可包含砷化鋁 (AlAs)，且其厚度在約 5 至 10 nm 之範圍內。薄釋放層 104 之目的更詳細地描述於下文。

在釋放層 104 之上，可形成窗層 106。窗層 106 可包含砷化鋁鎵 (AlGaAs)，諸如 $\text{Al}_{0.3}\text{Ga}_{0.7}\text{As}$ 。窗層 106 之厚度可在約 5 nm 至 30 nm 之範圍內 (例如，如所示之 20 nm)，且其為未摻雜的。窗層 106 可為透明的以允許光子通過在 PV 單元正面上之窗層至其他下伏層。

基極層 108 可形成於窗層 106 之上。基極層 108 可包含任何適合的第 III-V 族化合物半導體，諸如砷化鎵。基極層 108 可為單晶。基極層 108 可經 n 型摻雜，且對一些實施例而言，n 型摻雜基極層 108 之摻雜濃度可在約 $1 \times 10^{16} \text{ cm}^{-3}$ 至 $1 \times 10^{19} \text{ cm}^{-3}$ 之範圍內 (例如，如所示之 $2 \times 10^{17} \text{ cm}^{-3}$)。基極層 108 之厚度可在約 300 nm 至 3500 nm 之範圍內。

如第 1 圖中所圖示，發射極層 110 可形成於基極層 108 之上。發射極層 110 可包含用以與基極層 108 形成異質

接面之任何適合的第 III-V 族化合物半導體。舉例而言，若基極層 108 包含 GaAs，則發射極層 110 可包含諸如 AlGaAs 之不同半導體材料。若發射極層 110 及窗層 106 皆包含 AlGaAs，則發射極層 110 之 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 組合物可與窗層 106 之 $\text{Al}_y\text{Ga}_{1-y}\text{As}$ 組合物相同或不同。發射極層 110 可為單晶。發射極層 110 可為 p 型重度摻雜（亦即， p^+ 型摻雜），且對一些實施例而言， p^+ 型摻雜發射極層之摻雜濃度可為約 $1 \times 10^{17} \text{ cm}^{-3}$ 至 $1 \times 10^{20} \text{ cm}^{-3}$ 之範圍內（例如，如所示之 $1 \times 10^{19} \text{ cm}^{-3}$ ）。舉例而言，發射極層 110 之厚度可為約 300 nm。基極層 108 及發射極層 110 之組合可形成用以吸收光子之吸收層。對一些實施例而言，吸收層之厚度可小於 800 nm，或甚至小於 500 nm。

n 型摻雜基極層與 p^+ 型摻雜發射極層之接觸產生 p-n 層 112。當光在 p-n 層 112 附近經吸收以產生電子電洞對時，內建電場可迫使電洞至 p^+ 型摻雜面且迫使電子至 n 型摻雜面。自由電荷之該位移造成兩個層 108、110 之間的電壓差，以使得電子流可在橫跨耦接至該等層之端子連接負載時流動。

不同於如上所述之 n 型摻雜基極層 108 及 p^+ 型摻雜發射極層 110，習知光伏半導體元件通常具有 p 型摻雜基極層及 n^+ 型摻雜發射極層。在習知元件中，基極層通常為 p 型摻雜，其歸因於載子之擴散長度。製造根據本發明之實施例之較薄基極層允許改變 n 型摻雜基極層。與 p 型摻雜層內之電洞的遷移率相比，n 型摻雜層內之電子

較高遷移率導致本發明之實施例之 n 型摻雜基極層 108 的較低摻雜密度。

一旦已形成發射極層 110，可在發射極層內形成空腔或凹槽 114，該等空腔或凹槽 114 足夠深以到達下伏基極層 108。舉例而言，藉由使用光微影將遮罩施用於發射極層 110，且使用任何適合之技術（諸如濕式或乾式蝕刻）移除未由遮罩覆蓋之發射極層 110 內之半導體材料，可形成該等凹槽 114。以此方式，可經由 PV 單元 100 之背面存取基極層 108。

對一些實施例而言，可於發射極層 110 之上形成界面層 116。界面層 116 可包含任何適合的第 III-V 族化合物半導體，諸如 GaAs。界面層 116 可為 p^+ 型摻雜，且對一些實施例而言， p^+ 型摻雜界面層 116 之摻雜濃度可為 $1 \times 10^{19} \text{ cm}^{-3}$ 。舉例而言，界面層 116 之厚度可為約 300 nm。

一旦已於釋放層 104 之上形成剩餘磊晶層，薄釋放層 104 可經由用（例如）含水 HF 之蝕刻而犧牲。以此方式，在磊晶移植（ELO）製程期間，PV 單元 100 之功能層（例如，窗層 106，基極層 108 及發射極層 110）可與緩衝層 102 及基板分離。

與習知太陽能單元相比，以此方式產生之 PV 單元具有相當薄之吸收層（例如， $<500 \text{ nm}$ ），而習知太陽能單元可為數微米厚。吸收層之厚度與 PV 單元內之暗電流位準成比例（亦即，吸收層愈薄，暗電流愈低）。暗電流為即使當沒有光子進入元件時，也流過 PV 單元或其他

類似感光性元件（例如，光電二極體）之小電流。該背景電流可由於熱離子發射或其他效應而存在。因為當暗電流在感光性半導體元件內減小時，開路電壓（ V_{oc} ）增加，所以對給定光強度而言，較薄吸收層最可能產生較大之 V_{oc} ，且因此增大效率。只要吸收層能夠捕集光，當吸收層之厚度減小時，效率增加。

吸收層之薄度可能不僅僅受薄膜技術能力及 ELO 之能力的限制。舉例而言，效率隨著吸收層之薄度增加而增加，但吸收層應足夠厚以承載電流。然而，較高摻雜程度可允許電流流動，甚至在極薄之吸收層內流動。因此，可利用增加之摻雜來製造極薄之吸收層，並具有甚至更大之效率。習知 PV 元件可遭受體積重組效應，因此該等習知元件並不在吸收層內使用高摻雜。當確定適當厚度時，亦可考慮吸收層之薄層電阻。

不僅薄吸收層產生增大之效率，而且具有該薄吸收層之 PV 單元可比具有若干微米厚度之習知太陽能電池更具可撓性。因此，根據本發明之實施例之 PV 單元可比習知太陽能電池適於更大量之應用。

第 2A 圖至第 2D 圖圖示根據本發明之實施例之 PV 單元的基極層 108 及發射極層 110 之各種層堆疊輪廓 200_{a-d}。第 2A 圖中之層堆疊輪廓 200_a 圖示了如第 1 圖所圖示之基極層 108 及發射極層 110。對一些實施例而言，可於基極層 108 之上形成中間層 202，且可於中間層之上形成發射極層 110。中間層 202 可提供介於基極層 108

與發射極層 110 之間的更平緩過渡。

中間層 202 可為 n 型摻雜，n 型重度摻雜（亦即， n^+ 型摻雜）或 p^+ 型摻雜。舉例而言，第 2B 圖圖示包含 n 型 AlGaAs 之中間層 202_b。作為另一實例，第 2C 圖描繪包含 n^+ 型 AlGaAs 之中間層 202_c。作為另一實例，第 2D 圖描繪包含 p^+ 型 GaAs 之中間層 202_d。

在第 1 圖中，在基極層 108 與發射極層 110 之間的 p-n 層 112 為平坦的且未暴露於凹槽 114 內。換言之，第 1 圖之 p-n 層 112 可視為僅具有二維幾何形狀之平面。如第 3A 圖及第 3B 圖所示，對一些實施例而言，可形成 PV 單元之半導體層以在基極層 108 與發射極層 110 之間產生偏移層 312。換言之，偏移 p-n 層 312 可視為具有三維幾何形狀。偏移 p-n 層 312 可暴露於凹槽 114 內。

如第 3A 圖中所圖示，當如上所述形成凹槽 114 時，藉由自發射極層 110 完全移除半導體材料且部分移入基極層 108 內，可產生偏移 p-n 層 312_a。如第 3B 圖中所圖示，用以形成偏移 p-n 層 312_b 之另一方法可包含在形成發射極層 110 之前，將遮罩施用於基極層 108。經由任何適合的技術（諸如蝕刻），可自欲保留發射極層之基極層 108 的一部分（亦即，除凹槽 114 之所要位置外的其他位置）移除半導體材料。一旦在發射極層內形成發射極層 110 及凹槽 114，所得偏移 p-n 層 312_b 就比平坦 p-n 層 112 之表面面積具有更大的表面面積。

對一些實施例而言，在製造期間，可在 PV 單元之層

內將摻雜程度精細調整。舉例而言，第 4 圖圖示具有發射極層 110 之 PV 單元 400，該發射極層 110 具有精細調整之摻雜輪廓，以使得摻雜濃度在 Z 方向自 p-n 層 112 至發射極層 110 之頂部增加。

對一些實施例而言，發射極層 110 可包含多個層，且多個層可包含不同的組合物。舉例而言，第 5 圖圖示根據本發明之一實施例之 PV 單元 500 的半導體層，該等半導體層具有多個 p^+ 型 AlGaAs 發射極層，該等發射極層具有遞進 (graded) 之鋁 (Al) 含量 (亦即，百分比)。在該實例實施例中，可於基極層 108 之上形成包含 p^+ 型 GaAs 而無任何鋁之第一發射極層 510₁。可於第一個發射極層 510₁ 之上，形成包含 p^+ 型 Al_{0.1}Ga_{0.9}As 的第二發射極層 510₂。然後，又可於第二發射極層 510₂ 之上形成包含 p^+ 型 Al_{0.2}Ga_{0.8}As 的第三發射極層 510₃ 及包含 p^+ 型 Al_{0.3}Ga_{0.7}As 的第四發射極層 510₄。具有該等遞進之 Al 含量可避免接面障壁。

示範性電接點

電接點可用以將 PV 單元 100 之半導體層耦接至導線，以便連接至其他 PV 單元且外部連接至負載。習知太陽能電池通常於電池的正面及背面上皆具有接點。正面接點，尤其較厚之正面接點，產生陰影，在陰影處光無法到達下伏吸收層以轉化為電能。因此，無法獲得太陽能電池之效率潛力。因此，需要用以接觸 PV 單元之半導體層而無需引入陰影之技術及裝置。

第 6 圖圖示根據本發明之一實施例之正處於 PV 單元 100 背面上的半導體層之所有電接點。舉例而言，可於凹槽 114 內形成 n 型接點 602，以提供 n 型摻雜基極層 108 界面；且可於界面層 116 之上形成 p 型接點 604，以耦接至 p⁺型摻雜發射極層 110。p⁺型摻雜界面層 116 內之重度摻雜可有助於製成歐姆接觸。以此方式，無需藉由在 PV 單元之正面上具有用以阻擋光且產生太陽能陰影之電接點而犧牲效率。

對接點 602、604 而言，發射極層 110 內之凹槽 114 及界面層 116 之剩餘部分之圖案可基於所要的薄層電阻。接點 602、604 之尺寸（例如，面積）與單個 PV 單元 100 之尺寸（例如，面積）相比，可能極小。此外，接點 602、604 之圖案可提供與局部缺陷及陰影相抵之內建容差（built-in tolerance）。

接點 602、604 可包含諸如金屬或金屬合金之適合的導電材料。較佳地，接點之材料不應在製造期間衝穿半導體層。包含金（Au）之傳統接點通常具有該釘形問題。此外，背面接點之材料可較佳能夠在相對低的金屬化製程溫度（諸如在 150 至 200℃ 之間）下應用。舉例而言，接點 602、604 可包含鈀/鍺（Pd/Ge）以符合該等設計目標。鈀不與 GaAs 反應。

無論選擇何種材料，接點 602、604 皆可由任何適合之方法製造於 PV 單元 100 上，該等方法諸如經由光阻劑、光微影、絲網印刷之真空蒸發，或僅僅在已部分地用蠟

或另一保護材料覆蓋的 PV 單元之暴露部分上沈積。該等方法全部涉及一種系統，其中不需要接點之 PV 單元之部分得以保護，而 PV 單元之其餘部分則暴露於金屬。在該等方法中，絲網印刷可能最具成本效益，其有助於降低所得 PV 元件之成本。

儘管所有接點 602、604 處於 PV 單元 100 之背面上以減少太陽能陰影，但是當設計有效 PV 單元時，暗電流及其隨時間與溫度的穩定性可仍受關注。暴露的 p-n 層 112 可能為暗電流之來源，且較大凹槽 114 可為造成暗電流增加之原因。因此，可能需要較小凹槽 114。然而，在減小凹槽 114 之尺寸以減小暗電流以及於凹槽 114 內製造 n 型接點 602 而不接觸側壁之可能性之間，需做出取捨。

因此，對一些實施例而言，作為減小 PV 單元內之暗電流之另一方式，可鈍化凹槽 114 之側壁。第 7 圖圖示根據本發明之一實施例，發射極層 110 內的凹槽 114 側壁（亦即，側表面）上之鈍化物 702。藉由使用任何適合的鈍化方法，諸如化學汽相沈積法（CVD）或電漿增強 CVD（PECVD），可在形成 n 型接點 602 前或可能在形成 n 型接點 602 後將側壁鈍化。鈍化物 702 可包含任何適合之不導電材料，諸如氮化矽（SiN）、 SiO_x 、 TiO_x 、 TaO_x 、硫化鋅（ZnS）或其任何組合。

示範性光捕集

為達成效率，理想光伏（PV）元件之吸收層將吸收所

有碰撞於 PV 元件面向光源的正面上之光子，因為開路電壓 (V_{oc}) 或短路電流 (I_{sc}) 與光強度成比例。然而，若干損耗機制通常干擾 PV 元件之吸收層，該吸收層察見 (seeing) 或吸收所有到達元件正面之光。舉例而言，PV 元件之半導體層可有光澤 (尤其當其由純矽製成時)，且因此可反射碰撞光子之實質部分，阻止該等光子到達吸收層。若兩個半導體層 (例如，窗層及基極層) 具有不同的折射率，則到達該等層之間的界面之一些光子 (若該等光子入射角度過高) 可能根據司乃耳定律 (Snell's Law) 得以反射，再次阻止使該等光子到達吸收層。此外，吸收層可不吸收所有碰撞光子；一些光子可流經吸收層而不影響任何電子電洞對。

因此，需要一種技術及裝置，其用以捕捉碰撞於 PV 元件正面之光，以使得盡可能多的光子可由吸收層吸收且轉化為電能。以此方式，可增加該 PV 元件之效率。

用以在 PV 元件之半導體層內捕集光之裝置可分為兩個類別：正面光捕集及背面光捕集。藉由在 PV 元件內使用兩種類型之光捕集，構想基於：幾乎所有碰撞於 PV 元件正面上的光子都可被捕捉到且在半導體層內「四處彈跳」直至光子由吸收層所吸收且轉化為電能。

示範性正面光捕集

第 8 圖圖示根據本發明之一實施例之抗反射 (AR) 塗層 802，其經安置與 PV 單元 100 正面上之窗層 106 鄰接。根據其目的，AR 塗層 802 可包含允許光流過同時阻止光

自其表面反射之任何適合材料。舉例而言，AR 塗層 802 可包含氟化鎂 (MgF_2)、硫化鋅 (ZnS)、氮化矽 (SiN)、二氧化鈦 (TiO_2)、二氧化矽 (SiO_2) 或其任何組合。AR 塗層 802 可由任何適合之技術 (諸如，濺鍍) 塗覆於窗層 106。

對一些實施例而言，在塗覆抗反射塗層 802 之前，窗層 106 可經粗糙化或紋理化。第 9 圖圖示經粗糙化之窗層 106。舉例而言，窗層 106 之粗糙化可由濕式蝕刻或乾式蝕刻來完成。紋理化可藉由在塗覆 AR 塗層 802 之前，將小粒子 (諸如，聚苯乙烯球體) 塗覆至窗層 106 之表面來達成。藉由將窗層 106 粗糙化或紋理化，可在 AR 塗層 802 與窗層 (該等層可具有不同之折射率) 之間的界面處提供不同的角度。以此方式，因為根據司乃耳定律一些光子的入射角度過高，所以可使更多入射光子透射至窗層 106 中，而非由 AR 塗層 802 與窗層之間的界面反來射。因此，將窗層 106 粗糙化或紋理化可提供更多的光捕集。

亦對一些實施例而言，窗層 106 可包含多個窗層。如第 10 圖中所圖示，對該等實施例而言，在塗覆抗反射塗層 802 之前，可如上所述將最外窗層 (亦即，最靠近 PV 單元 100 正面之窗層) 粗糙化或紋理化。在第 10 圖中，窗層 106 包含經安置與基極層 108 鄰接之第一窗層 1002 及插入第一窗層 1002 與抗反射塗層 802 之間的第二窗層 1004。第一窗層 1002 及第二窗層 1004 可包含如上所述

之適於窗層 106 之任何材料，諸如 AlGaAs，但通常使用不同組合物。舉例而言，第一窗層 1002 可包含 $\text{Al}_{0.3}\text{Ga}_{0.7}\text{As}$ ，且第二窗層 1004 可包含 $\text{Al}_{0.1}\text{Ga}_{0.9}\text{As}$ 。此外，對一些實施例而言，多個窗層中的一些可為摻雜的，而其他可為未經摻雜的。舉例而言，第一窗層 1002 可為摻雜的，且第二窗層 1004 可為未經摻雜的。

示範性背面光捕集

對一些實施例而言，可如上文就該前面所述將 PV 單元 100 背面上之發射極層 110 粗糙化或紋理化，以便增加光捕集。第 11 圖圖示該經粗糙化之發射極層 110。

第 12 圖圖示在 PV 單元 100 背面上之漫射體 1202，目的為增加由吸收層捕捉之光的量。漫射體 1202 之目的為漫射或散射通過吸收層而不被吸收之光子，而非類似於鏡子（其反射角度與入射角度相等）來反射光子。對一些實施例而言，漫射體 1202 可由反射層 1204 覆蓋。以此方式，漫射體 1202 可對入射光子提供新的角度，其中一些入射光子可再導向回 PV 單元內部。對導向至 PV 單元背面之其他光子而言，反射層 1204 可將該等光子再導向回並穿過漫射體 1202 且朝向 PV 單元內部。儘管當光子經散射且再導向於內部時，一些光可由漫射體 1202 所吸收，但是大部分光係再導向至吸收層以便吸收且轉化為電能，進而增加效率。無漫射體及反射層之習知 PV 元件，可能不能再捕捉到達元件背面而最初未由吸收層所吸收之光子。

如第 13 圖中所圖示，對一些實施例而言，漫射體 1202 可包含介電粒子 1302。介電粒子可包含電絕緣且不吸收光之任何適合材料。介電粒子 1302 之直徑可在約 0.2 至 2.0 μm 之範圍內。介電粒子 1302 可由白色塗料 1304 覆蓋，該白色塗料反射光且可擔當用於將光子再導向回 PV 單元 100 內部之反射層。舉例而言，白色塗料 1304 可包含 TiO_2 。

如第 14 圖中所圖示，對一些實施例而言，漫射體 1202 可包含金屬粒子 1402。金屬粒子 1402 可反射未被吸收層所吸收之光子，且由於具有大量金屬粒子 1402，光子可於再導向至 PV 單元 100 內部之前，在不同方向上散射若干次。金屬粒子 1402 之直徑可為約 150 至 200 nm，其充當相對緊密散射體。因為漫射體 1202 內之較薄粒子，所以可保持 PV 單元 100 之厚度較小，進而維持 PV 單元 100 之所要可撓性。

因為金屬粒子 1402 導電，所以可鈍化界面層 116 之側表面以阻止金屬粒子 1402 與元件操作相干擾。界面層 116 可使用任何適合之鈍化方法，諸如化學汽相沈積法 (CVD) 或電漿增強 CVD 法 (PECVD) 而鈍化。鈍化物 1404 可包含任何適合之不導電材料，諸如氮化矽 (SiN)、 SiO_x 、 TiO_x 、 TaO_x 、硫化鋅 (ZnS) 或其任何組合。此外，如在第 14 圖中所描繪，對一些實施例而言，可於金屬粒子 1402 之上形成介電層 1406，以便避免使接點 602、604 形成分路。介電層 1406 可包含任何適合的電絕緣材料，

諸如 SiO_2 、 SiN 或玻璃。

示範性整合

第 15A 圖圖示 PV 單元 100 之背面，其中所有接點 602、604 皆安置於背面上。如上所述，n 型接點 602 可位於發射極層 110 內之凹槽 114 內。PV 單元 100 之寬度 w 可為約 2 至 3 cm，且長度 l 可為約 10 cm。

第 15B 圖圖示第 15A 圖之 PV 單元 100 之等效電路 1500。吾人可將 PV 單元 100 視為在各 n 型接點 602 與各 p 型接點 604 之間具有有效微型太陽能電池 1502。在 PV 單元 100 內，將所有 n 型接點 602 耦接至相同基極層 108，且將所有 p 型接點 604 耦接至相同發射極層 110。因此，等效電路 1500 之開路電壓 (V_{oc}) 可作為橫跨串聯微型太陽能電池 1502 之開路電壓之總和來建立模型，且短路電流 (I_{sc}) 可作為橫跨並聯微型太陽能電池 1502 之短路電流之總和來建立模型。本質上，PV 單元 100 之等效電路 1500 可視為單個太陽能電池，其與構成該單個太陽能電池之彼等微型太陽能電池 1502 相比，具有較大 V_{oc} 及較大 I_{sc} 。

第 16 圖圖示根據本發明之一實施例，p 型接點 604 及 n 型接點在多個 PV 單元 100 之間用以形成 PV 組 1600 之互連。對一些實施例而言，PV 組 1600 可包含一具有約 10 個並聯配置之 PV 單元 100 之行。以此方式，PV 組 1600 之短路電流 (I_{sc}) 可大於單個 PV 單元 100 之短路電流約十倍。

根據一特定圖案，經由在 PV 單元 100 之間置放薄條帶 1602、1604 來完成互連。舉例而言，條帶 1604 可將第一 PV 單元 100₁ 之 p 型接點 604 連接至第二 PV 單元 100₂ 之 p 型接點 604。如第 16 圖中所圖示，對 n 型接點而言，條帶 1602 可將第二 PV 單元 100₂ 之 n 型接點 602 連接至第三 PV 單元 100₃ 之 n 型接點 602，而非將第一 PV 單元 100₁ 連接至第二 PV 單元 100₂。在 PV 組 1600 內，可選擇該互連圖案以提供可觀可撓性。

條帶 1602、1604 可包含諸如金屬或金屬合金之任何適合的導電材料。舉例而言，條帶 1602、1604 可包含鍍錫銅。對一些實施例而言，與用於 p 型接點 604 之條帶 1604 相比，用於 n 型接點之條帶 1602 可包含不同的材料。舉例而言，為形成由金屬或金屬合金製成的條帶，可經由絲網印刷，橫跨接點 602、604 之「點幾何形狀」將條帶施用於 PV 單元 100 之背面。

對金屬或金屬合金進行絲網印刷必須在高製程溫度操作。因此，對一些實施例而言，條帶 1602、1604 可能包含導電聚合物以替代金屬或金屬合金。可在比絲網印製金屬所建議之彼溫度低的溫度下，經由絲網印刷形成導電聚合物條帶。

在 PV 組 1600 上，鄰接 PV 單元 100 之間的時間隔可為約 1 至 2 mm。該相對緊密之間隔亦可允許在 PV 組 1600 內的較大可撓性，尤其當其與選用於此目的之互連圖案（諸如，如上所述之互連圖案）組合時如此。

第 17 圖圖示根據本發明之一實施例，配置呈陣列之多個 PV 組 1600 形成 PV 模組 1700 之互連。呈列之鄰接 PV 組 1600 可由耦接體 1702 連接在一起。耦接體 1702 可將一 PV 組之 n 型接點 602 連接至在該列內之一鄰接 PV 組之 p 型接點 604，以使得列中之 PV 組 1600（及等效電路）串聯連接，進而組合 PV 組 1600 之開路電壓（ V_{oc} ）能力。耦接體 1702 可包含金屬、金屬合金或導電聚合物之絲線或條帶，其類似於 PV 組 1600 內之條帶 1602、1604。

耦接體 1702 亦可將在 PV 組 1600 各列上之 p 型接點 604 連接至 PV 模組 1700 一側之 p 側匯流排桿 1704，且將 PV 組 1600 各列上之 n 型接點 602 連接至 PV 模組 1700 另一側之 n 側匯流排桿 1706。以此方式，可並聯連接串接式 PV 組 1600 之列，進而組合 PV 組 1600 之短路電流（ I_{sc} ）能力。匯流排桿 1704、1706 可為相對厚的以便將 PV 組 1600 產生之實質電流載運至負載（未圖示）。對一些實施例而言，可將模組 1700 之 DC 輸出電壓（ V_{oc} ）耦接至反相器以便產生 AC 電壓。

可封裝所完成之 PV 模組 1700。PV 模組 1700 之正面可由包含（例如）玻璃或塑膠的透明薄片覆蓋。模組之長度 L 可約為 1 m，如第 16 圖中所圖示，其具有 PV 組 1600 之 4×4 陣列。

藉由使用條帶 1602、1604 連接 PV 單元 100 以形成 PV 組 1600 且藉由使 PV 組 1600 與耦接體 1702 整合以促成

PV 模組 1700, PV 模組 1700 可具有與局部缺陷相抵之內建容差。換言之，定位於 PV 單元 100 之缺陷（例如，在 n 型接點 602 與 p 型接點 604 之間的分路）不需導致模組 1700 失效。此外，可添加巨觀及/或微觀級別之保護裝置。換言之，可將諸如保險絲之保護添加至一或多個 PV 組 1600 及/或添增加至 PV 模組 1700。對一些實施例而言，保護電路可以晶圓級建於 PV 單元 100 內。

儘管上文針對本發明之實施例，但是在不脫離其基本範疇之情況下，可設計本發明之其他及另外實施例，且其範疇由隨後之申請專利範圍確定。

【圖式簡單說明】

因此，可詳細理解本發明之上述特徵結構之方式，即上文簡要概述之本發明之更特定描述可參照實施例進行，一些實施例圖示於附加圖式中。然而，應注意，附加圖式僅圖示本發明之典型實施例，且因此不欲視為其範疇之限制，因為本發明可允許其他同等有效之實施例。

第 1 圖圖示根據本發明之一實施例之光伏（PV）單元的多個磊晶層的橫截面，圖中標有半導體層之實例厚度、組合物及摻雜。

第 2A 圖至第 2D 圖圖示根據本發明之實施例之 PV 單元的基極層及發射極層之各種層堆疊輪廓。

第 3A 圖及第 3B 圖圖示根據本發明之實施例之 PV 單

元的半導體層，該等半導體層具有在基極層與發射極層之間的偏移 p-n 接面。

第 4 圖圖示根據本發明之一實施例之 PV 單元的半導體層，該等半導體層具有發射極層，該發射極層具有精細調整之摻雜輪廓以使得摻雜程度自 p-n 層至發射極層之頂部增加。

第 5 圖圖示根據本發明之一實施例之 PV 單元的半導體層，該等半導體層具有多個 AlGaAs 發射極層，該等發射極層具有遞進之鋁 (Al) 含量。

第 6 圖圖示根據本發明之一實施例之正處於 PV 單元背面上的半導體層之接點。

第 7 圖圖示根據本發明之一實施例之發射極層內的凹槽邊緣上之鈍化物。

第 8 圖圖示根據本發明之一實施例之添加至 PV 單元正面上之半導體層的抗反射塗層。

第 9 圖圖示根據本發明之一實施例，在塗覆抗反射塗層之前將窗層粗糙化。

第 10 圖圖示根據本發明之一實施例之多個窗層，其中最外窗層在塗覆抗反射塗層之前得以粗糙化。

第 11 圖圖示根據本發明之一實施例之在 PV 單元背面上之經粗糙化的發射極層。

第 12 圖圖示根據本發明之一實施例之在 PV 單元背面上之漫射體。

第 13 圖圖示根據本發明之一實施例之充當第 12 圖之

漫射體的介電粒子及白色塗料。

第 14 圖圖示根據本發明之一實施例之充當第 12 圖之漫射體的金屬粒子。

第 15A 圖圖示根據本發明之一實施例之 PV 單元的背面。

第 15B 圖圖示根據本發明之一實施例之第 15A 圖的 PV 單元之等效電路。

第 16 圖圖示根據本發明之一實施例，p 型接點及 n 型接點在多個 PV 單元之間用以形成 PV 組之互連。

第 17 圖圖示根據本發明之一實施例，多個 PV 組形成 PV 模組之互連。

【主要元件符號說明】

100	光伏 (PV) 單元 / PV 單元
102	緩衝層
104	釋放層
106	窗層
108	基極層
110	發射極層
112	p-n 層
114	凹槽
116	界面層
200	層之堆疊輪廓

202 中間層

312 偏移 p-n 層

400 PV 單元

500 PV 單元

510 發射極層

602 n 型接點

604 p 型接點

702 鈍化物

802 抗反射 (AR) 塗層 / AR 塗層

1002 第一窗層

1004 第二窗層

1202 漫射體

1204 反射層

1302 介電粒子

1304 白色塗料

1402 金屬粒子

1404 鈍化物

1406 介電層

1500 等效電路

1502 微型太陽能電池

1600 PV 組

1602 薄條帶

1604	薄條帶
1700	PV 模組
1702	耦接體
1704	p 型側匯流排桿
1706	n 型側匯流排桿

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫；惟已有申請案號者請填寫)

※ 申請案號：98136003

※ 申請日期：2009 年 10 月 23 日

※IPC 分類：

H01L 31/042 (2006.01)

一、發明名稱：(中文/英文)

H01L 31/052 (2006.01)

光伏元件

PHOTOVOLTAIC DEVICE

二、中文發明摘要：

本發明提供將電磁輻射（諸如太陽能）轉化為電能之方法及裝置，當與習知太陽能電池相比時，該電能具有增大之效率。根據本發明之實施例，一光伏（PV）單元可具有由磊晶移植（ELO）產生之一極薄的吸收層、安置於該 PV 元件背面上以避免陰影之所有電接點，及/或正面光截留與背面光捕集，其使用一漫射體及一反射體以增加對碰撞於該 PV 單元正面之光子的吸收。若干 PV 單元可組合成 PV 組，且 PV 組之一陣列可由在低溫下施用之金屬或導電聚合物之薄條帶來連接以形成一 PV 模組。當與習知太陽能電池相比時，該等革新可允許 PV 元件之效率及可撓性更大。

三、英文發明摘要：

Methods and apparatus are provided for converting electromagnetic radiation, such as solar energy, into electric energy with increased efficiency when compared to conventional solar cells. A photovoltaic (PV) unit, according to embodiments of the invention, may have a very thin absorber layer produced by epitaxial lift-off (ELO), all electrical contacts positioned on the back side of the PV

device to avoid shadowing, and/or front side and back side light trapping employing a diffuser and a reflector to increase absorption of the photons impinging on the front side of the PV unit. Several PV units may be combined into PV banks, and an array of PV banks may be connected to form a PV module with thin strips of metal or conductive polymer applied at low temperature. Such innovations may allow for greater efficiency and flexibility in PV devices when compared to conventional solar cells.

七、申請專利範圍：

1. 一種光伏 (PV) 元件，其包含：

— p^+ 型摻雜層；

— n 型摻雜層，其安置於該 p^+ 型摻雜層之上以形成一 p - n 層，以使得當光由該 p - n 層所吸收時產生電能；

— 窗層，其安置於該 n 型摻雜層之上；

— 抗反射塗層，其安置於該窗層之上；且

— 漫射體，其安置於該 p^+ 型摻雜層之下。

2. 如申請專利範圍第 1 項之 PV 元件，其中該漫射體包含複數個介電粒子。

3. 如申請專利範圍第 2 項之 PV 元件，其中該等複數個介電粒子由白色塗料覆蓋。

4. 如申請專利範圍第 3 項之 PV 元件，其中該白色塗料包含 TiO_2 。

5. 如申請專利範圍第 2 項之 PV 元件，其中該等介電粒子之直徑為約 0.2 至 2.0 μm 。

6. 如申請專利範圍第 1 項之 PV 元件，其中該漫射體包含複數個金屬粒子。

7. 如申請專利範圍第 6 項之 PV 元件，其中該等金屬粒子之直徑為約 150 至 200 nm。

8. 如申請專利範圍第 6 項之 PV 元件，其進一步包含一安置於該等金屬粒子之下之介電層。

9. 如申請專利範圍第 1 項之 PV 元件，其進一步包含一安置於該漫射體之下之反射層。

10. 如申請專利範圍第 1 項之 PV 元件，其中與該抗反射塗層鄰接之該窗層之一表面已經粗糙化，用以為增加之光捕集提供不同角度。

11. 如申請專利範圍第 1 項之 PV 元件，其進一步包含插入該窗層與該抗反射塗層之間的粒子，該等粒子為增加之光捕集提供不同角度。

12. 如申請專利範圍第 11 項之 PV 元件，其中該等粒子包含聚苯乙烯球體。

13. 如申請專利範圍第 1 項之 PV 元件，其中該窗層包含：
一第一窗層，其安置於該 n 型摻雜層之上；及
一第二窗層，其安置於該第一窗層之上。

14. 如申請專利範圍第 13 項之 PV 元件，其中該第一窗層及該第二窗層包含 AlGaAs，但具有不同組合物。

15. 如申請專利範圍第 13 項之 PV 元件，其中該第一窗層經摻雜且第二窗層未經摻雜。

16. 如申請專利範圍第 13 項之 PV 元件，其中與該抗反射塗層鄰接之該第二窗層之一表面已由粒子粗糙化或紋理化，用以為增加之光捕集提供不同角度。

17. 如申請專利範圍第 1 項之 PV 元件，其中該 p⁺型摻雜層之一底部表面已由粒子粗糙化或紋理化處理，用以為增加之光捕集提供不同角度。

18. 如申請專利範圍第 17 項之 PV 元件，其中該等粒子包含聚苯乙烯球體。

19. 如申請專利範圍第 1 項之 PV 元件，其進一步包含用

於外部連接之複數個接點，該等接點耦接至該 n 型摻雜層及該 p^+ 型摻雜層，以使得該等用於外部連接之接點安置於該 p-n 層之下，且不會阻擋光穿過該抗反射塗層及該窗層而到達該 p-n 層。

20. 如申請專利範圍第 19 項之 PV 元件，其中該複數個接點包含：

複數個 n 型接點，其耦接至該 n 型摻雜層；及

複數個 p 型接點，其耦接至該 p^+ 型摻雜層。

21. 如申請專利範圍第 20 項之 PV 元件，其中該複數個 n 型接點安置於該 p^+ 型摻雜層中之凹槽內，該複數個 p 型接點安置於該 p^+ 型摻雜層之下，且該 p^+ 型摻雜層中之該等凹槽之側表面係經鈍化的。

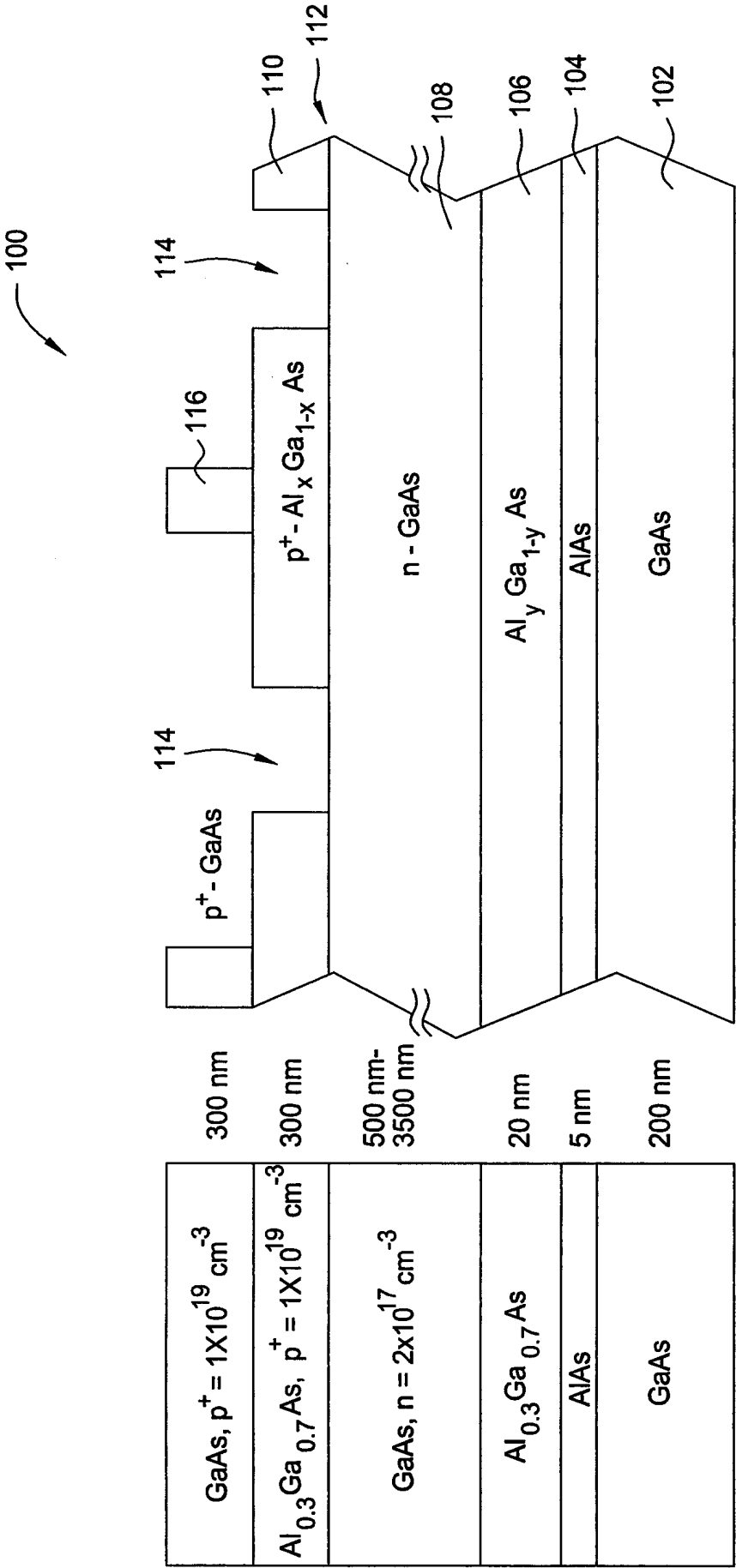
22. 如申請專利範圍第 20 項之 PV 元件，其進一步包含插入該 p^+ 型摻雜層與該複數個 p 型接點之間且包含 p^+ 型 GaAs 的一界面層。

23. 如申請專利範圍第 19 項之 PV 元件，其中該複數個接點包含 Pd-Ge。

24. 如申請專利範圍第 1 項之 PV 元件，其進一步包含插入該 n 型摻雜層與該 p^+ 型摻雜層之間的一中間層。

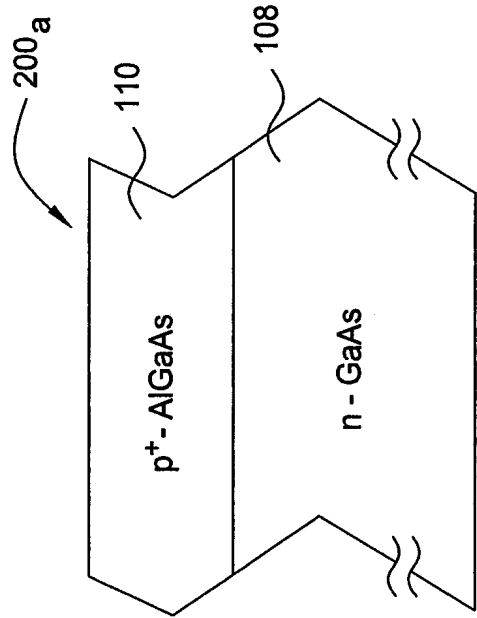
25. 如申請專利範圍第 1 項之 PV 元件，其中該 n 型摻雜層包含 n 型 GaAs，該 p^+ 型摻雜層包含 p^+ 型 AlGaAs，該窗層包含 AlGaAs，且該抗反射塗層包含 MgF_2 、ZnS、SiN、 TiO_2 、 SiO_2 或其任何組合。

┐

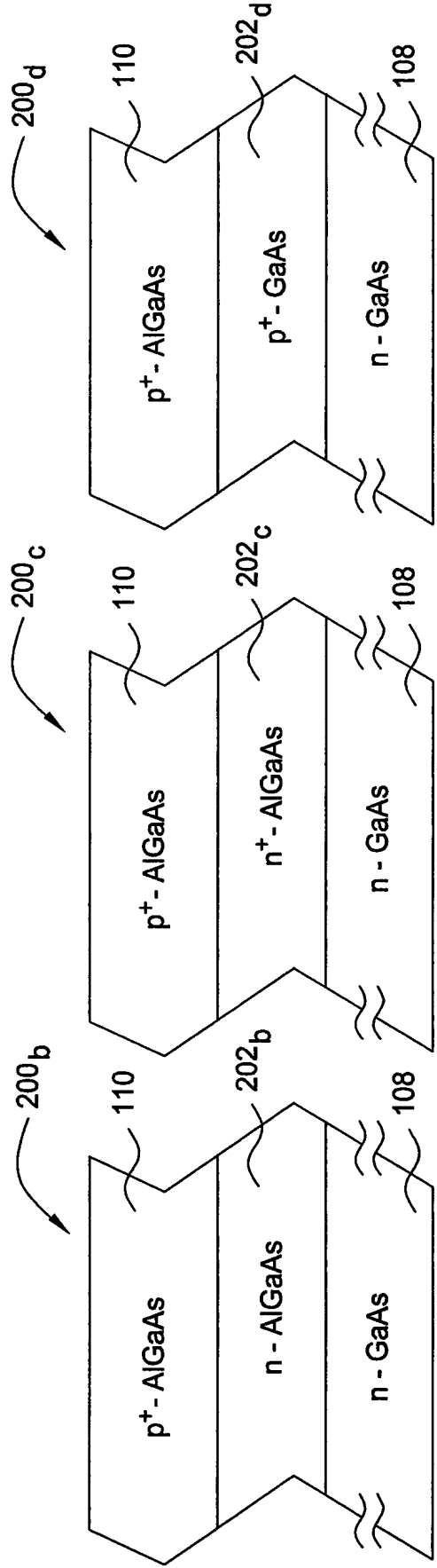


第1圖

┐



第2A圖

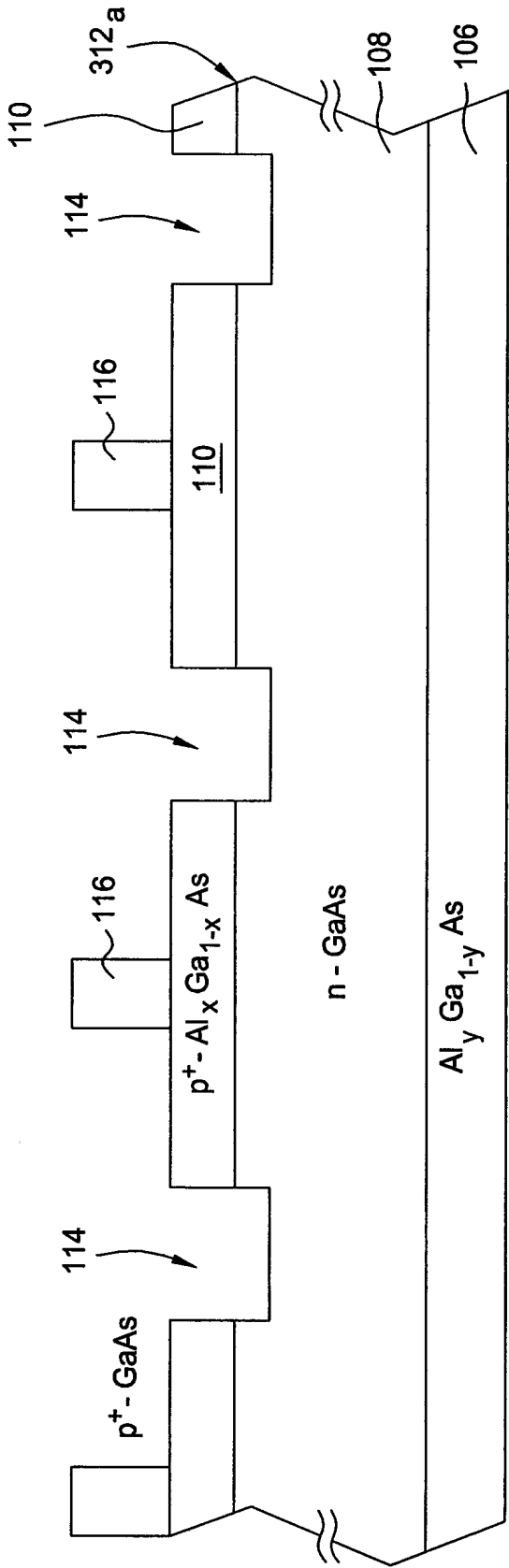


第2B圖

第2C圖

第2D圖

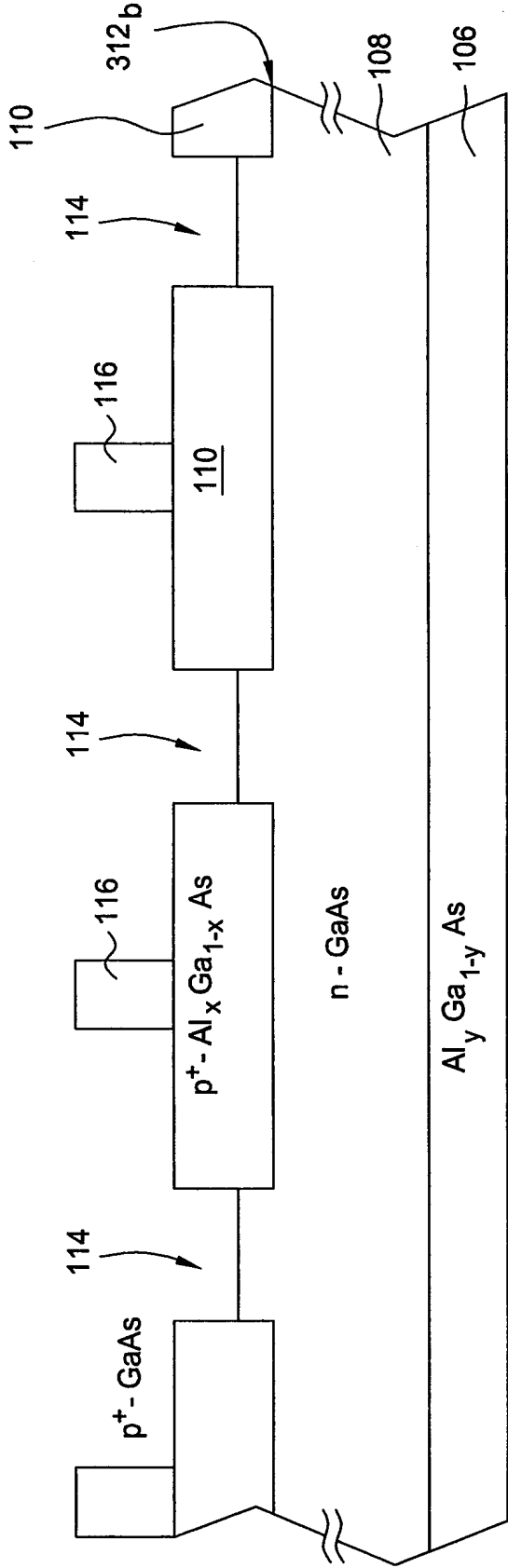
┐



第3A圖

┐

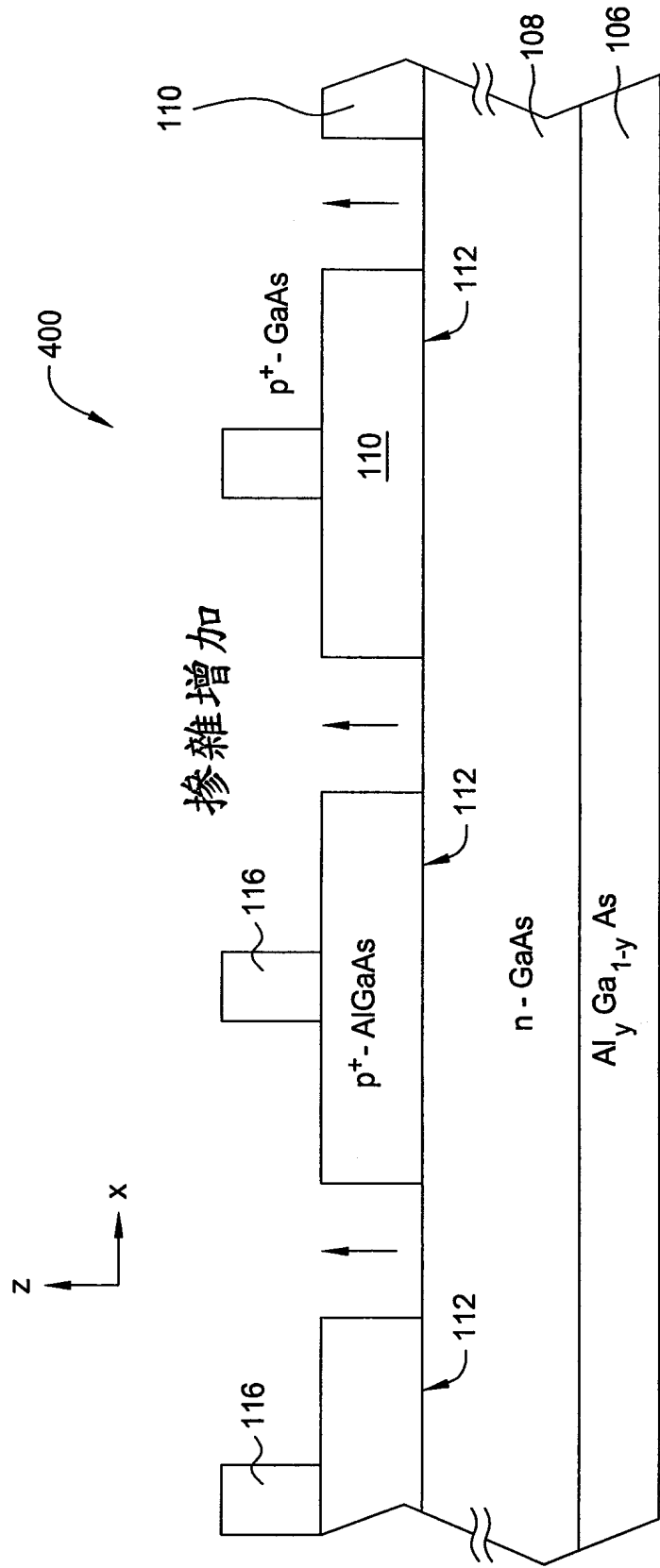
┐



第3B圖

┐

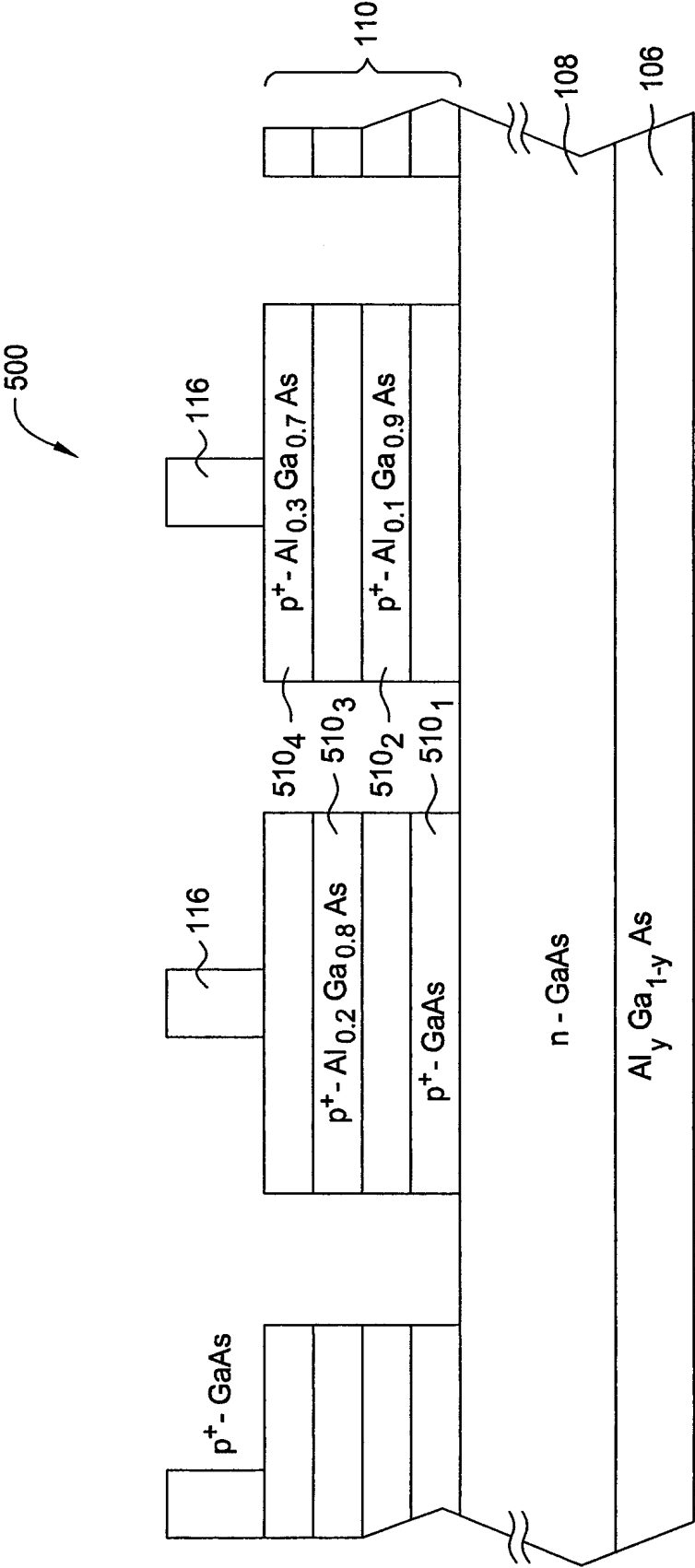
「



第4圖

「

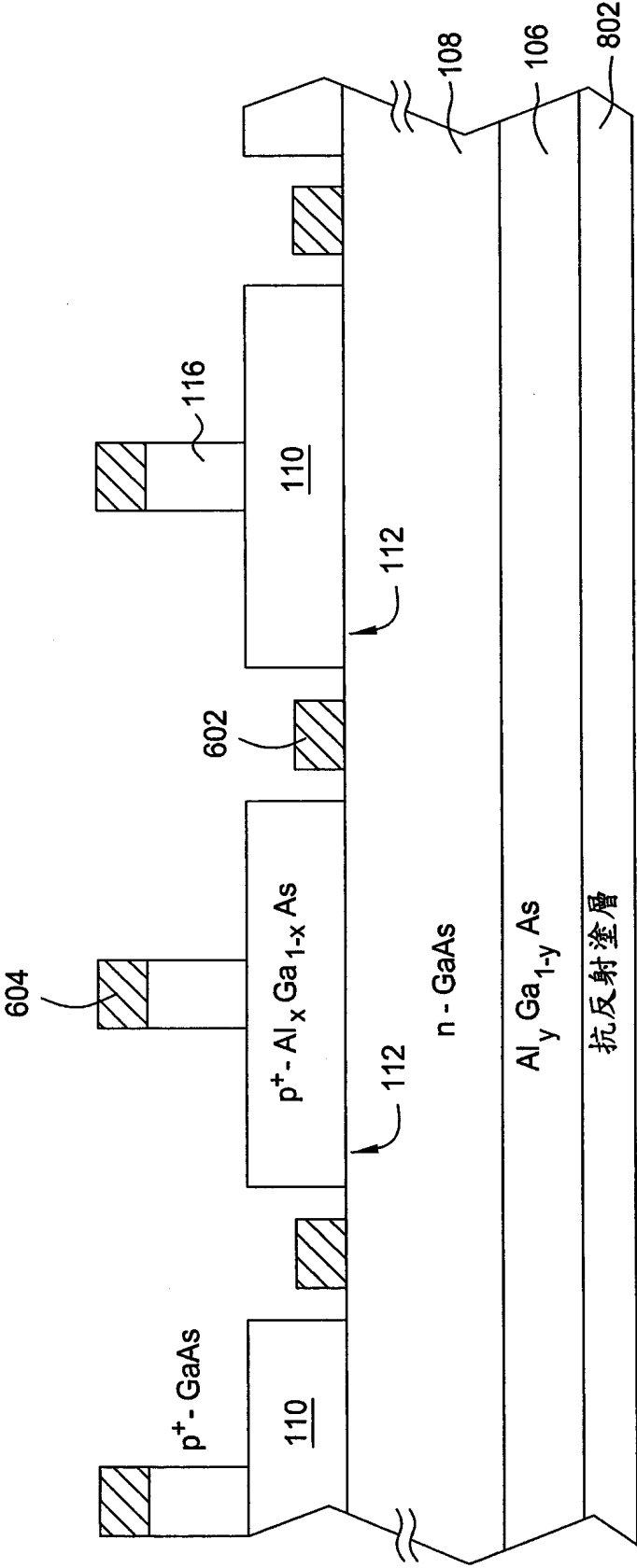
「



第5圖

「

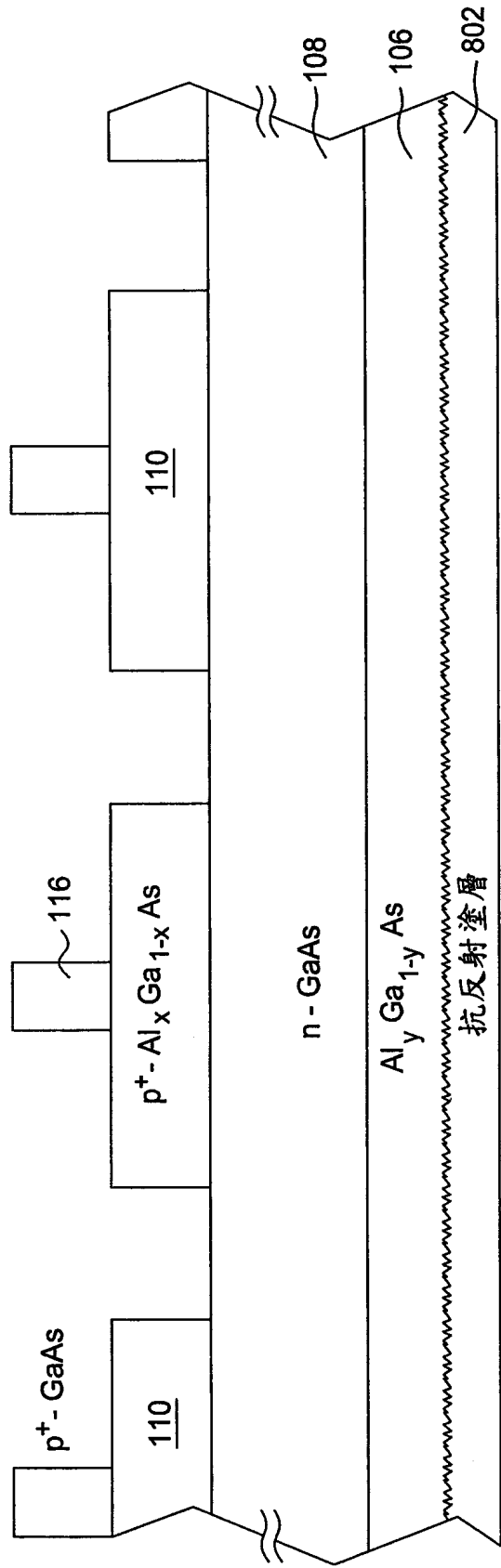
┐



第8圖

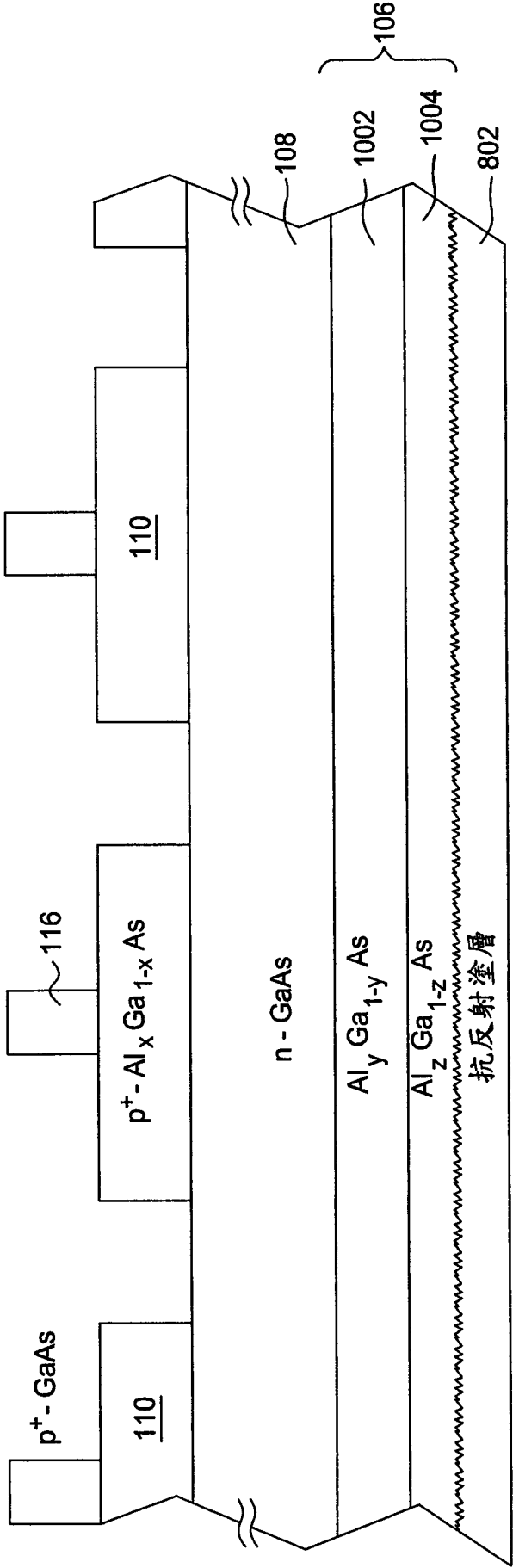
┐

「



第9圖

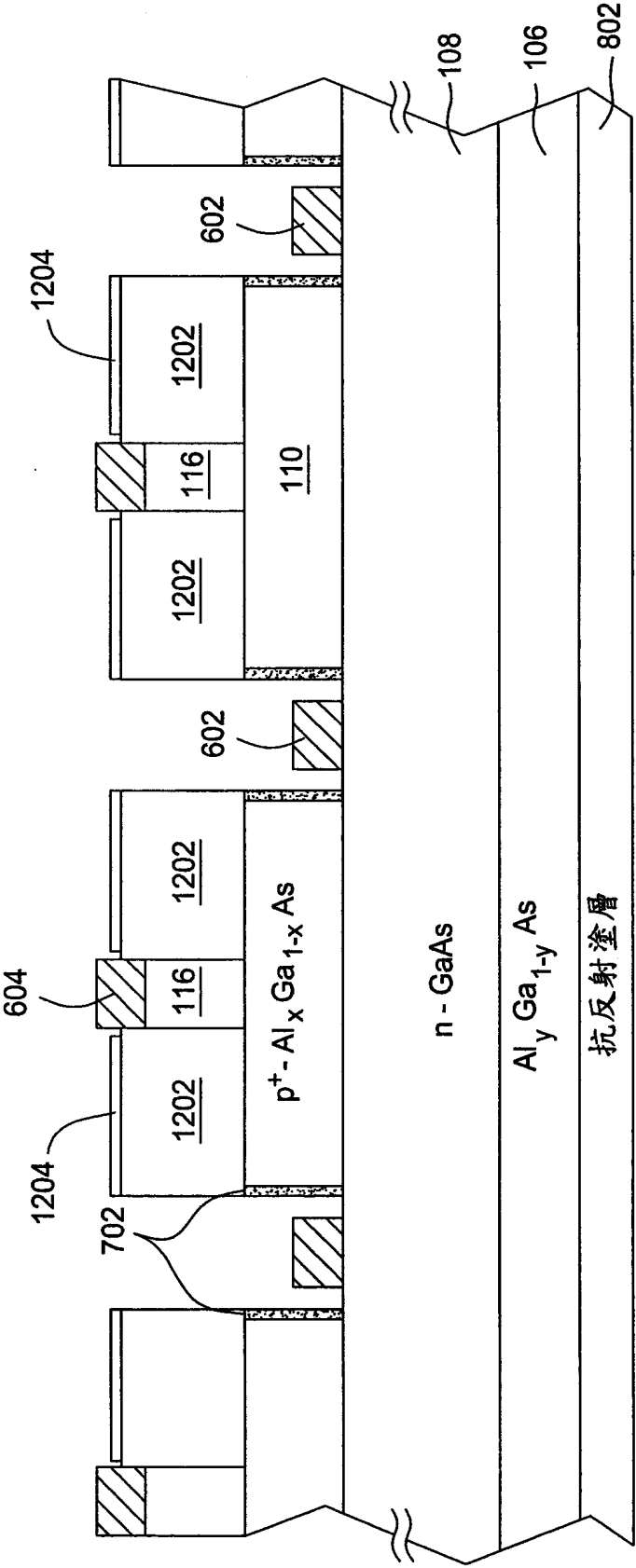
「



第10圖

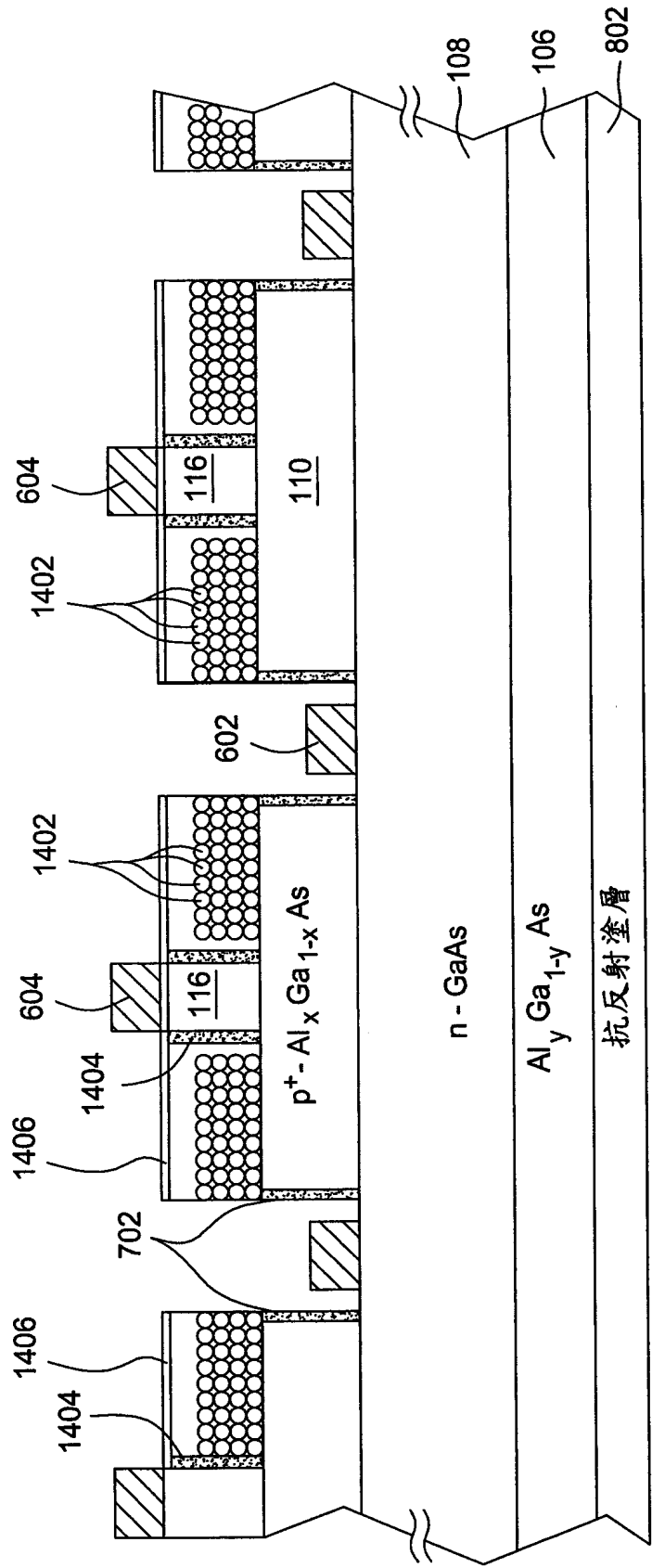
」

「



第12圖

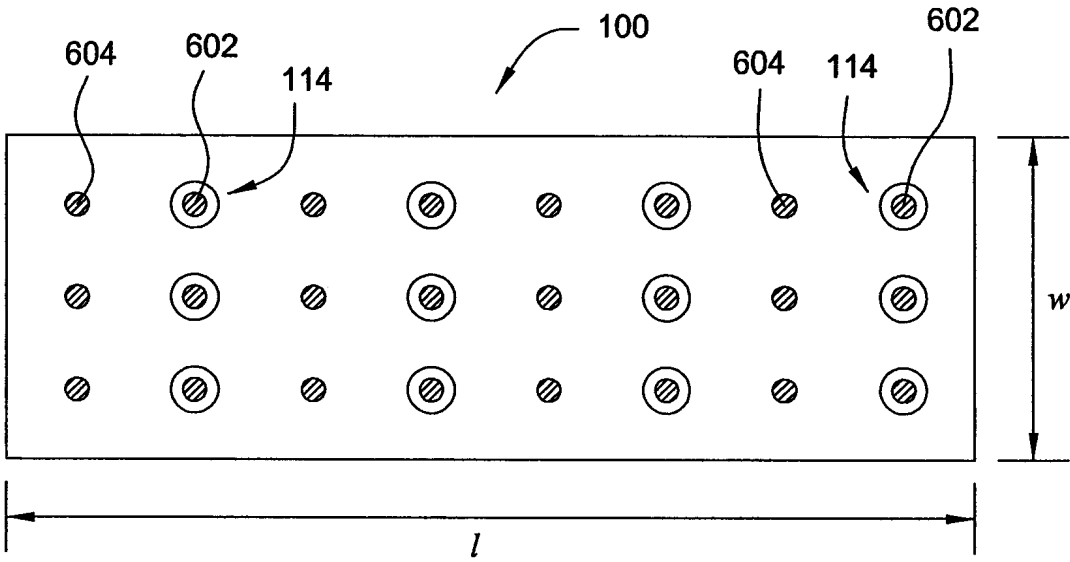
「



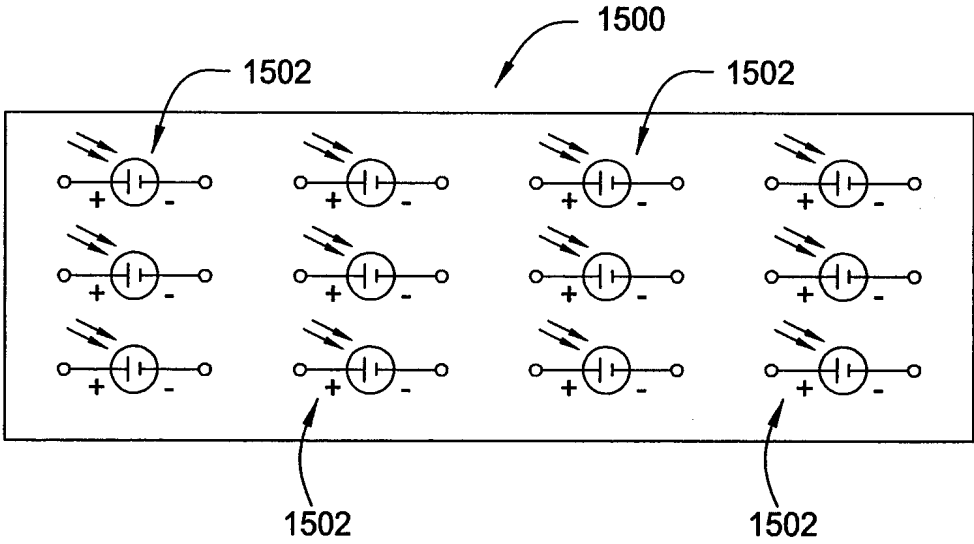
第14圖

」

┌



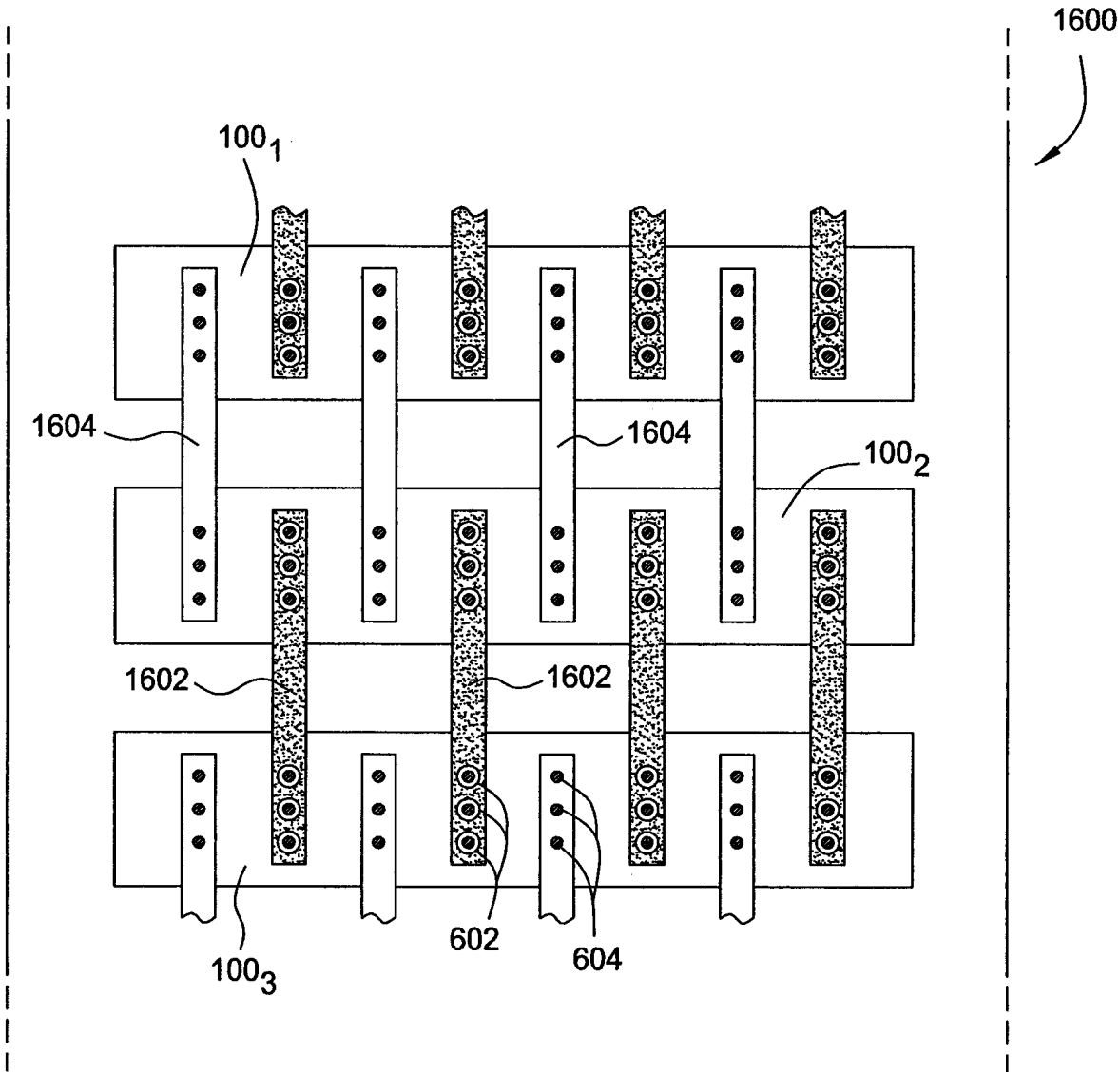
第15A圖



第15B圖

└

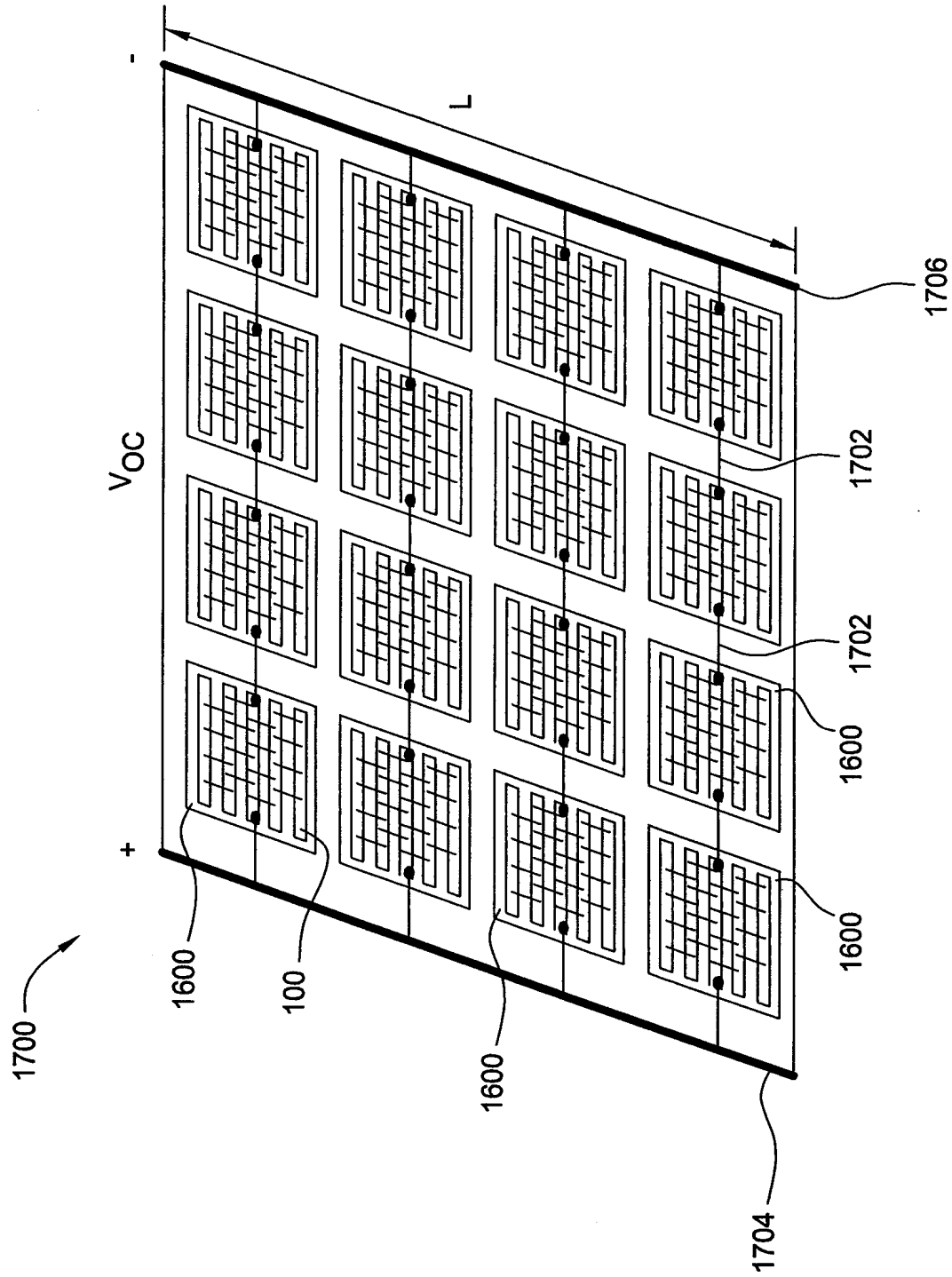
┌



第16圖

└

「



第17圖

L

四、指定代表圖：

(一)本案指定代表圖為：第 (1) 圖。

(二)本代表圖之元件符號簡單說明：

100 光 伏 (PV) 單 元 /PV 單 元

102 緩 衝 層

104 釋 放 層

106 窗 層

108 基 極 層

110 發 射 極 層

112 p-n 層

114 凹 槽

116 界 面 層

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無