

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015 年 8 月 13 日(13.08.2015)



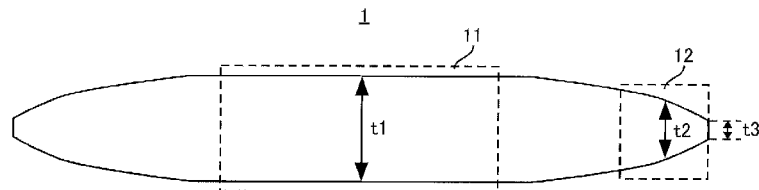
(10) 国際公開番号

WO 2015/118935 A1

- (51) 国際特許分類:
H01L 31/0352 (2006.01) H01L 31/0236 (2006.01)
- (21) 国際出願番号: PCT/JP2015/051322
- (22) 国際出願日: 2015 年 1 月 20 日(20.01.2015)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2014-023731 2014 年 2 月 10 日(10.02.2014) JP
- (71) 出願人: シャープ株式会社(SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 Osaka (JP).
- (72) 発明者: 原田 真臣(HARADA Masatomi). 神川剛(KAMIKAWA Takeshi). 辻埜 和也(TSUJINO Kazuya). 小出 直城(KOIDE Naoki). 浅野 直城(ASANO Naoki). 松本 雄太(MATSUMOTO Yuta).
- (74) 代理人: 川上 桂子, 外(KAWAKAMI Keiko et al.); 〒5300004 大阪府大阪市北区堂島浜 2 丁目 2 番 2 8 号堂島アクシスビル インテリクス特許法律事務所 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))

(54) Title: PHOTOELECTRIC CONVERSION ELEMENT AND SOLAR CELL MODULE PROVIDED WITH SAME

(54) 発明の名称: 光電変換素子およびそれを備えた太陽電池モジュール



(57) Abstract: A photoelectric conversion element that is provided with an n-type single-crystal silicon substrate (1). The n-type single-crystal silicon substrate (1) includes a center region (11) and an end region (12). The center region (11) has a center point that is the same as the center point of the n-type single-crystal silicon substrate (1), and is a region that is enclosed by a circle that has a diameter that is 40% of the length of the shortest side of the four sides of the n-type single-crystal silicon substrate (1). The center region (11) has a thickness t1. The end region (12) is a region that is within 5 mm of an end of the n-type single-crystal silicon substrate (1). The end region (12) is arranged further to the outside than the center region (11) in the in-plane direction of the n-type single-crystal silicon substrate (1), and has a thickness t2 that is thinner than the thickness t1. In addition, the average surface roughness of the end region (12) is smaller than the average surface roughness of the center region (11).

(57) 要約: 光電変換素子は、n型単結晶シリコン基板(1)を備える。n型単結晶シリコン基板(1)は、中心領域(11)と、端部領域(12)とを含む。中心領域(11)は、n型単結晶シリコン基板(1)の中心点と同じ中心点を持ち、かつ、n型単結晶シリコン基板(1)の四辺のうち最も短い辺の長さの40%の長さを直径とする円で囲まれる領域である。そして、中心領域(11)は、厚みt1を有する。端部領域(12)は、n型単結晶シリコン基板(1)の端から5mm以内の領域である。そして、端部領域(12)は、n型単結晶シリコン基板(1)の面内方向において中心領域(11)よりも外側に配置され、厚みt1よりも薄い厚みt2を有する。また、端部領域(12)は、中心領域(11)の平均面粗さよりも小さい平均面粗さを有する。

WO 2015/118935 A1

明 細 書

発明の名称：

光電変換素子およびそれを備えた太陽電池モジュール

技術分野

[0001] この発明は、光電変換素子およびそれを備えた太陽電池モジュールに関するものである。

背景技術

[0002] 近年、単結晶シリコン基板を用いた太陽電池の開発が盛んに進められている。

[0003] 従来、単結晶シリコン基板を用いた太陽電池の受光面は、(100)面を有するシリコン基板の表面を異方性エッチングすることにより、(111)面に起因したピラミッド状の凹凸形状を形成した光閉じ込め構造を用いることが知られている。このような光閉じ込め構造は、ピラミッド状の凹凸形状により、シリコン基板の表面の反射率が低減されるので、短絡電流を増加させることができる。

[0004] 上記の表面に凹凸構造を有する太陽電池は、シリコン基板内に導電性の不純物を拡散した拡散タイプのp n接合、またはシリコン基板の表面にアモルファスシリコン層を形成したヘテロ接合タイプのp n接合を有する。また、電極形状は、シリコン基板の表面および裏面に電極が配置されるタイプ、またはシリコン基板の裏面のみに電極が配置されるタイプである。

特許文献1：特開2012-195453号公報

発明の開示

[0005] 結晶シリコン太陽電池の基板は、所定の形状または大きさに切断され、所望の太陽電池モジュールが作製されている。そして、基板の切断手段としては、特許文献1に記載のように、ダイサーまたはレーザー光を用いるものが挙げられる。

[0006] しかし、ダイサーを用いた場合、切削工具の熱または応力によって、ダメ

ージが基板端面に入り、キャリアの生成再結合中心が形成される。これによって、 $p-n$ 接合の部分に電氣的なリークが発生することがある。また、レーザー光を用いた場合も、レーザー熱によるダメージが基板端面に入って、キャリアの生成再結合中心が形成される。これによって、太陽光によって光励起されたキャリアのライフタイムが低下し、基板端部の領域における太陽電池の性能の低下に繋がる可能性がある。

[0007] 図35に太陽電池セルの模式図を示す。図35は、 n 型シリコン基板801を用いた太陽電池の断面図である。シリコン基板801は、受光面802と非受光面803と端面804とから構成される。端面804は、上記のダイサーまたはレーザー光による切断手段によって熱または応力のダメージを受け、粗な形状となる。このため、シリコンのダングリングボンド（未結合手）が多くなり、キャリアのライフタイムが非常に低くなる。

[0008] 太陽電池基板で発生した電流は、基板上に配置されるフィンガー電極を通じてバスバーに集められる。仮想的に、一枚の太陽電池基板を微小なセルに分割した等価回路で考えると、一枚の太陽電池の特性は、各仮想微小セルの並列回路で表されると考えられる。並列回路においては、合成電圧は、最も低い電圧が出力されるため、一枚の太陽電池の特性は、各仮想微小セルの最も低い開放電圧 V_{oc} と、各仮想微小セルの合計短絡電流 J_{sc} とを有する。

[0009] 従って、基板端面にキャリアの多数の生成再結合中心を持つ太陽電池の開放電圧 V_{oc} は、基板端面の領域の特性に引っ張られて低下するという問題がある。

[0010] そこで、この発明の実施の形態によれば、開放電圧の面内特性を高め、変換効率を向上可能な光電変換素子を提供する。

[0011] また、この発明の実施の形態によれば、開放電圧の面内特性を高め、変換効率を向上可能な光電変換素子を備える太陽電池モジュールを提供する。

この発明の実施の形態によれば、光電変換素子は、シリコン基板を備える光電変換素子であって、シリコン基板は、中心領域と、端部領域とを含む。

端部領域は、シリコン基板の面内方向において中心領域よりも外側に配置される。端部領域の厚みは、中心領域の厚みよりも薄く、端部領域の平均面粗さは、中心領域の平均面粗さよりも小さい。

[0012] 光電変換素子の開放電圧は、シリコン基板の厚みが薄くなるに従って大きくなるとともに、平均面粗さが小さくなるとともに大きくなる。その結果、端部領域の厚みが中心領域の厚みよりも薄く、端部領域の平均面粗さが中心領域の平均面粗さよりも小さいシリコン基板を備えていれば、開放電圧の面内分布のばらつきを小さくでき、光電変換素子の変換効率を向上できる。

[0013] 好ましくは、光電変換素子は、第1の非晶質半導体層と、第2の非晶質半導体層と、第3の非晶質半導体層と、第4の非晶質半導体層とを更に備える。第1の非晶質半導体層は、シリコン基板の一方の表面に接して配置され、実質的に*i*型の導電型を有する。第2の非晶質半導体層は、第1の非晶質半導体層に接して配置され、第1の導電型を有する。第3の非晶質半導体層は、シリコン基板の一方の表面と反対側の表面に接して配置され、実質的に*i*型の導電型を有する。第4の非晶質半導体層は、第3の非晶質半導体層に接して配置され、第1の導電型と反対の第2の導電型を有する。

[0014] シリコン基板の受光面および裏面の両方が実質的に*i*型の導電型を有する非晶質半導体層によって挟まれるので、シリコン基板の受光面および裏面におけるキャリアのライフタイムを向上できる。また、光電変換素子を製造するときにシリコン基板に与える熱歪を低減でき、シリコン基板のバルク領域におけるキャリアのライフタイムの低下を抑制できる。

[0015] 好ましくは、光電変換素子は、第1の非晶質半導体層と、第2の非晶質半導体層と、第3の非晶質半導体層と、第4の非晶質半導体層と、第5の非晶質半導体層とを更に備える。第1の非晶質半導体層は、シリコン基板の受光面に接して配置される。第2の非晶質半導体層は、シリコン基板の受光面と反対側の表面に接して配置され、実質的に*i*型の導電型を有する。第3の非晶質半導体層は、シリコン基板の受光面と反対側の表面に接して配置されるとともにシリコン基板の面内方向において第2の非晶質半導体層に隣接して

配置され、実質的に i 型の導電型を有する。第 4 の非晶質半導体層は、第 2 の非晶質半導体層に接して配置され、シリコン基板の導電型と反対の導電型を有する。第 5 の非晶質半導体層は、第 3 の非晶質半導体層に接して配置され、シリコン基板の導電型と同じ導電型を有する。

[0016] シリコン基板の裏面が実質的に i 型の導電型を有する非晶質半導体層によって覆われるので、シリコン基板の裏面におけるキャリアのライフタイムを向上できる。その結果、ヘテロ接合を有する裏面接合型の光電変換素子において開放電圧の面内分布のばらつきを小さくでき、変換効率を向上できる。

[0017] 好ましくは、第 1 の非晶質半導体層は、第 6 の非晶質半導体層と、第 7 の非晶質半導体層とを含む。第 6 の非晶質半導体層は、シリコン基板の受光面に接して配置され、実質的に i 型の導電型を有する。第 7 の非晶質半導体層は、第 6 の非晶質半導体層に接して配置され、シリコン基板の導電型と同じ導電型を有する第 7 の非晶質半導体層とを含む。

[0018] 裏面接合型の光電変換素子において、シリコン基板の受光面を実質的に i 型の導電型を有する非晶質半導体層によってパッシベートできる。その結果、シリコン基板の受光面におけるキャリアライフタイムを向上でき、変換効率を向上できる。

[0019] 好ましくは、光電変換素子は、反射防止膜を更に備える。反射防止膜は、シリコン基板の受光面に接して配置される。シリコン基板は、第 1 の拡散層と、第 2 の拡散層とを含む。第 1 の拡散層は、受光面と反対側の表面に接して配置され、シリコン基板の導電型と反対の導電型を有する。第 2 の拡散層は、受光面と反対側の表面に接して配置されるとともにシリコン基板の面内方向において第 1 の拡散層に隣接して配置され、シリコン基板の導電型と同じ導電型を有する。

[0020] ホモ接合を有する裏面接合型の光電変換素子において、開放電圧の面内分布のばらつきを小さくでき、変換効率を向上できる。

[0021] 好ましくは、光電変換素子は、反射防止膜を更に備える。反射防止膜は、シリコン基板の受光面に接して配置される。シリコン基板は、第 1 の拡散層

と、第2の拡散層とを含む。第1の拡散層は、シリコン基板の受光面に接して配置され、シリコン基板の導電型と同じ導電型を有する。第2の拡散層は、シリコン基板の受光面と反対側の表面に接して配置され、シリコン基板の導電型と反対の導電型を有する。

[0022] ホモ接合を有する両面電極型の光電変換素子において、開放電圧の面内分布のばらつきを小さくでき、変換効率を向上できる。

[0023] また、この発明の実施の形態によれば、太陽電池モジュールは、バックシートと、第1および第2の光電変換素子と、インターコネクと、スペーサとを備える。第1および第2の光電変換素子は、バックシート上に配置され、バックシートの面内方向において隣接する。インターコネクは、第1および第2の光電変換素子を電氣的に直列に接続する。スペーサは、バックシートと第1および第2の光電変換素子との間に配置される。そして、第1および第2の光電変換素子の各々は、請求項2または請求項6に記載の光電変換素子からなる。インターコネクは、第1の接続部と、第2の接続部と、第3の接続部とを含む。第1の接続部は、第1の光電変換素子の受光面と反対側に設けられた電極に接してバックシートと第1の光電変換素子との間に配置され、第1の光電変換素子のシリコン基板の中心領域から端部領域へ向かうに従って厚みが厚くなる。第2の接続部は、第2の光電変換素子の受光面側に設けられた電極に接して配置される。第3の接続部は、バックシートの面内方向において第1の光電変換素子と第2の光電変換素子との間に配置され、第1の接続部と第2の接続部とを接続する。スペーサは、第1および第2の光電変換素子の各々とバックシートとの間の領域において、インターコネクの第1の接続部が配置された領域以外の領域に配置され、シリコン基板の中心領域から端部領域へ向かうに従って厚くなる厚みを有する。

[0024] インターコネクおよびスペーサは、受光面および裏面の両方に電極が配置された光電変換素子のシリコン基板の断面形状に沿うような厚みを有する。

[0025] 従って、受光面および裏面の両方に電極が配置された光電変換素子を水平

に配置できる。また、開放電圧の面内分布のばらつきを小さくでき、太陽電池モジュールの変換効率を向上できる。

[0026] 更に、この発明の実施の形態によれば、太陽電池モジュールは、バックシートと、第1および第2の光電変換素子と、第1の配線シートと、第2の配線シートと、第3の配線シートと、第4の配線シートと、コンタクトタブとを備える。

[0027] 第1および第2の光電変換素子は、バックシート上に配置され、バックシートの面内方向において隣接する。第1の配線シートは、バックシートと第1の光電変換素子との間に配置され、第1の光電変換素子の正極電極および負極電極のいずれか一方の電極に接して配置される。第2の配線シートは、バックシートと第1の光電変換素子との間に配置され、第1の光電変換素子の正極電極および負極電極のいずれか他方の電極に接して配置される。第3の配線シートは、バックシートと第2の光電変換素子との間に配置され、第2の光電変換素子の正極電極および負極電極のいずれか一方の電極に接して配置される。第4の配線シートは、バックシートと第2の光電変換素子との間に配置され、第2の光電変換素子の正極電極および負極電極のいずれか他方の電極に接して配置される。コンタクトタブは、バックシートの面内方向において第1の光電変換素子の端部領域から第2の光電変換素子の端部領域までの領域において第1および第3の配線シートとバックシートとの間に配置され、第1および第3の配線シートに接して配置される。第1および第2の光電変換素子の各々は、請求項3から請求項5のいずれか1項に記載の光電変換素子からなる。コンタクトタブは、第1の光電変換素子と第2の光電変換素子との間で最も厚く、かつ、第1の光電変換素子のシリコン基板の中心領域および第2の光電変換素子のシリコン基板の中心領域に向かうに従って徐々に薄くなる厚みを有する。

[0028] コンタクトタブは、第1および第2の光電変換素子間において、第1および第2の光電変換素子のシリコン基板の断面形状に沿う断面形状を有する。

[0029] 従って、受光面に電極が配置された光電変換素子を水平に配置できる。ま

た、開放電圧の面内分布のばらつきを小さくでき、太陽電池モジュールの変換効率を向上できる。

[0030] 好ましくは、コンタクトタブは、樹脂と、コンタクト電極とを含む。樹脂は、バックシートに接して配置される。コンタクト電極は、樹脂上に第2および第3の配線シートに接して配置される。

[0031] コンタクトタブは、樹脂を含むので、全体的に金属からなる場合に比べ、太陽電池モジュールを軽量化できる。

この発明の実施の形態によれば、開放電圧の面内分布のばらつきを小さくでき、光電変換素子の変換効率を向上できる。

図面の簡単な説明

[0032] [図1]この発明の実施の形態1による光電変換素子の構成を示す断面図である。

[図2]図1に示すn型単結晶シリコン基板1の詳細な断面図である。

[図3]図1に示すn型単結晶シリコン基板1の詳細な断面図である。

[図4]キャリアの側面図である。

[図5]図4に示すV-V線におけるキャリアの断面図である。

[図6]他のキャリアの側面図である。

[図7]シリコン基板の厚みと開放電圧との関係を示す図である。

[図8]平均面粗さと開放電圧との関係を示す図である。

[図9]各基板上の各光電変換素子の開放電圧の変動率を示す図である。

[図10]125mm角のn型単結晶シリコン基板の全体に光電変換素子を作製したときの開放電圧を比較した結果を示す図である。

[図11]図1に示す光電変換素子の製造方法を示す第1の工程図である。

[図12]図1に示す光電変換素子の製造方法を示す第2の工程図である。

[図13]実施の形態2による光電変換素子の構成を示す断面図である。

[図14]実施の形態3による光電変換素子の構成を示す断面図である。

[図15]図14に示す光電変換素子の裏面側の電極の平面図である。

[図16]図14に示す光電変換素子の製造方法を示す第1の工程図である。

[図17]図 1 4 に示す光電変換素子の製造方法を示す第 2 の工程図である。

[図18]図 1 4 に示す光電変換素子の製造方法を示す第 3 の工程図である。

[図19]実施の形態 4 による光電変換素子の構成を示す断面図である。

[図20]図 1 9 に示す光電変換素子の製造方法を示す第 1 の工程図である。

[図21]図 1 9 に示す光電変換素子の製造方法を示す第 2 の工程図である。

[図22]図 1 9 に示す光電変換素子の製造方法を示す第 3 の工程図である。

[図23]実施の形態 5 による光電変換素子の構成を示す断面図である。

[図24]図 2 3 に示す光電変換素子の製造方法を示す第 1 の工程図である。

[図25]図 2 3 に示す光電変換素子の製造方法を示す第 2 の工程図である。

[図26]図 2 3 に示す光電変換素子の製造方法を示す第 3 の工程図である。

[図27]実施の形態 6 による太陽電池モジュールの構成を示す断面図である。

[図28]実施の形態 7 による太陽電池モジュールの構成を示す断面図である。

[図29]太陽電池モジュールのバックシート、コンタクトタブ、p 型配線シートおよび n 型配線シートを上側から見た平面図である。

[図30]コンタクトタブの他の具体例を示す図である。

[図31]この実施の形態による光電変換素子を備える光電変換モジュールの構成を示す概略図である。

[図32]この実施の形態による光電変換素子を備える太陽光発電システムの構成を示す概略図である。

[図33]図 3 2 に示す光電変換モジュールアレイの構成を示す概略図である。

[図34]この実施の形態による光電変換素子を備える太陽光発電システムの構成を示す概略図である。

[図35]n 型シリコン基板を用いた太陽電池の断面図である。

発明を実施するための最良の形態

[0033] 本発明の実施の形態について図面を参照しながら詳細に説明する。なお、図中同一または相当部分には同一符号を付してその説明は繰返さない。

この明細書において、アモルファスシリコンを「a-Si」と表記するが、この表記は、実際には、水素（H）原子が含まれていることを意味する。

アモルファスシリコンカーバイド ($a-SiC$)、アモルファスシリコンオキサイド ($a-SiO$)、アモルファスシリコンナイトライド ($a-SiN$)、アモルファスシリコンオキサイドナイトライド ($a-SiON$)、アモルファスシリコンゲルマニウム ($a-SiGe$) およびアモルファスゲルマニウム ($a-Ge$) についても、同様に、H原子が含まれていることを意味する。更に、非晶質半導体層とは、完全に非晶質な半導体層、および微結晶半導体層を含むものとする。そして、微結晶半導体層とは、非晶質半導体層中に析出している半導体結晶の平均粒子径が $1 \sim 50 \text{ nm}$ である半導体と言う。

[0034] [実施の形態 1]

図 1 は、この発明の実施の形態 1 による光電変換素子の構成を示す断面図である。図 1 を参照して、この発明の実施の形態 1 による光電変換素子 100 は、 n 型単結晶シリコン基板 1 と、 i 型非晶質半導体層 2、4 と、 n 型非晶質半導体層 3 と、 p 型非晶質半導体層 5 と、透明導電膜 6 と、導電層 7 と、電極 8、9 とを備える。

[0035] n 型単結晶シリコン基板 1 は、例えば、 (100) の面方位および $0.1 \sim 30 \Omega \cdot \text{cm}$ の比抵抗を有する。また、 n 型単結晶シリコン基板 1 は、光入射側の表面がテクスチャ化されている。 n 型単結晶シリコン基板 1 の厚みについては、後に詳述する。

[0036] i 型非晶質半導体層 2 は、真性な非晶質半導体からなる。 i 型非晶質半導体層 2 は、 n 型単結晶シリコン基板 1 の受光面（テクスチャ構造が形成された表面を言う。以下、同じ。）に接して n 型単結晶シリコン基板 1 上に配置される。 i 型非晶質半導体層 2 の厚みは、例えば、 $0.5 \text{ nm} \sim 25 \text{ nm}$ である。

[0037] n 型非晶質半導体層 3 は、 n 型の不純物がドーパされた非晶質半導体からなる。 n 型の不純物は、例えば、リン (P) である。 n 型非晶質半導体層 3 は、 i 型非晶質半導体層 2 に接して i 型非晶質半導体層 2 上に配置される。 n 型非晶質半導体層 3 の厚みは、例えば、約 $2 \text{ nm} \sim$ 約 50 nm である。 n

型非晶質半導体層 3 における P 濃度は、例えば、 $1 \times 10^{19} \text{ cm}^{-3} \sim 1 \times 10^{21} \text{ cm}^{-3}$ である。

[0038] i 型非晶質半導体層 4 は、n 型単結晶シリコン基板 1 の受光面と反対側の表面に接して n 型単結晶シリコン基板 1 上に配置される。i 型非晶質半導体層 4 の厚みは、i 型非晶質半導体層 2 の厚みと同じである。

[0039] p 型非晶質半導体層 5 は、p 型の不純物がドーピングされた非晶質半導体からなる。p 型の不純物は、例えば、ボロン (B) である。p 型非晶質半導体層 5 は、i 型非晶質半導体層 4 に接して i 型非晶質半導体層 4 上に配置される。p 型非晶質半導体層 5 の厚みは、例えば、約 2 nm ~ 約 50 nm である。p 型非晶質半導体層 5 における B 濃度は、例えば、 $1 \times 10^{19} \text{ cm}^{-3} \sim 1 \times 10^{21} \text{ cm}^{-3}$ である。

[0040] 透明導電膜 6 は、n 型非晶質半導体層 3 に接して n 型非晶質半導体層 3 上に配置される。透明導電膜 6 は、例えば、ITO (Indium Tin Oxide)、 SnO_2 および ZnO 等からなる。

[0041] 導電層 7 は、p 型非晶質半導体層 5 に接して p 型非晶質半導体層 5 上に配置される。導電層 7 は、透明導電膜、Ag, Cu, Sn, Pt, Au, Pd, Ti, Ta, Ni, Co, Al 等の金属、およびそれらの金属のうちの一つ以上を含む合金、または上記金属のうちの二種類以上の積層膜等の導電性材料からなる。導電層 7 の厚みは、例えば、約 70 nm ~ 約 100 nm である。

[0042] 電極 8 は、透明導電膜 6 の一部に接して透明導電膜 6 上に配置される。電極 8 は、例えば、Ag からなる。

[0043] 電極 9 は、導電層 7 に接して導電層 7 上に配置される。電極 9 は、例えば、Ag からなる。

[0044] 図 2 および図 3 は、図 1 に示す n 型単結晶シリコン基板 1 の詳細な断面図である。図 2 を参照して、n 型単結晶シリコン基板 1 は、中心領域 11 と、端部領域 12 とを含む。

[0045] ここで、n 型単結晶シリコン基板 1 は、一辺の長さが 2.5 cm 以上から

なる四角形の形状を有していると想定する。また、 n 型単結晶シリコン基板 1 の厚みは、平面方向に殆ど対称であることを想定する。

[0046] 中心領域 11 は、 n 型単結晶シリコン基板 1 の中心点と同じ中心点を持ち、かつ、 n 型単結晶シリコン基板 1 の四辺のうち最も短い辺の長さの 40% の長さを直径とする円で囲まれる領域である。

[0047] 端部領域 12 は、 n 型単結晶シリコン基板 1 の端から 5 mm 以内の領域である。そして、端部領域 12 は、 n 型単結晶シリコン基板 1 の面内方向において中心領域 11 よりも外側に配置される。

[0048] 中心領域 11 は、厚み t_1 を有する。端部領域 12 は、厚み t_1 よりも薄い厚み t_2 を有する。中心領域 11 の厚み t_1 とは、中心領域 11 の n 型単結晶シリコン基板 1 の厚みの平均値と定義する。また、端部領域 12 の厚み t_2 とは、端部領域 12 の四辺の n 型単結晶シリコン基板 1 の厚みの平均値と定義する。更に、 n 型単結晶シリコン基板 1 の厚みとは、 n 型単結晶シリコン基板 1 の裏面から n 型単結晶シリコン基板 1 の表面までの厚みと定義する。 n 型単結晶シリコン基板 1 の受光面に凹凸構造が形成されている場合も同様に n 型単結晶シリコン基板 1 の厚みを定義する。

[0049] 厚み t_1 は、例えば、 $80\ \mu\text{m} \sim 200\ \mu\text{m}$ であり、厚み t_2 は、例えば、 $30\ \mu\text{m} \sim 70\ \mu\text{m}$ である。また、 n 型単結晶シリコン基板 1 の端面の厚み t_3 は、 n 型単結晶シリコン基板 1 の割れまたはひびに対する耐久性を考慮すると、例えば、 $20\ \mu\text{m} \sim 50\ \mu\text{m}$ である。

[0050] なお、 n 型単結晶シリコン基板 1 の端面の厚み t_3 は、図 3 に示すように、 $t_3 = 0\ \mu\text{m}$ であってもよい。

[0051] このように、 n 型単結晶シリコン基板 1 は、端部領域 12 の厚み t_2 を中心領域 11 の厚み t_1 よりも薄くした構造からなる。

[0052] 図 4 は、キャリアの側面図である。図 5 は、図 4 に示す V-V 線におけるキャリアの断面図である。

[0053] 図 4 および図 5 を参照して、キャリア 50 は、本体部 51 と、蓋 52 と、ビス 53 とを含む。

- [0054] 本体部51は、n型単結晶シリコン基板1の側部および底部を覆う形状を有する。蓋52は、矢印ARW1の方向に回動可能なように、一方端がビス53によって本体部51に固定される。
- [0055] 本体部51、蓋52およびビス53は、耐酸性の樹脂材料等からなる。n型単結晶シリコン基板1は、蓋52を開けて本体部51内に配置される。そして、n型単結晶シリコン基板1が本体部51内に配置されると、蓋52が閉められる。蓋52が閉められたときに、n型単結晶シリコン基板1と本体部51または蓋52との重なり幅をt5とすると、幅t5は、例えば、10mmに設定される。なお、t5は、適宜調整可能である。
- [0056] n型単結晶シリコン基板1をフッ硝酸で処理する場合、キャリア50にセットされたn型単結晶シリコン基板1は、面内においてフッ硝酸溶液の液循環速度が異なる。領域54は、開口した構造のため、液循環速度が速い。一方、領域55は、溶液が滞留しやすい構造のため、液循環速度が遅い。その結果、領域55では、領域54よりもn型単結晶シリコン基板1のエッチング速度が速い。
- [0057] 従って、キャリア50を用いることによって、端部領域の厚みが中心領域の厚みよりも薄いn型単結晶シリコン基板1を作製できる。
- [0058] 図6は、他のキャリアの側面図である。実施の形態1において使用されるキャリアは、図6に示すキャリア50Aであってもよい。
- [0059] 図6を参照して、キャリア50Aは、n型単結晶シリコン基板1の側部だけが重なり幅t5を持つ。キャリア50Aを用いてシリコン基板をエッチングする場合、n型単結晶シリコン基板の1回目のエッチングを行った後、n型単結晶シリコン基板を90°回転させてキャリア50Aに入れ替え、その後、再度、エッチングを行う。これによって、端部領域の厚みが中心領域の厚みよりも薄いn型単結晶シリコン基板1を作製できる。
- [0060] (実験1：シリコン基板厚と開放電圧との関係)
- シリコンのインゴットからスライスしたn型単結晶シリコン基板をアルカリ溶液で薄膜化した後、ゲッターリング処理を行った。その後、フッ硝酸溶液

でn型単結晶シリコン基板をエッチングして所望の厚みを有するn型単結晶シリコン基板を作製した。本実験では、n型単結晶シリコン基板の厚みを $80\mu\text{m}\sim 170\mu\text{m}$ の範囲とし、n型単結晶シリコン基板のサイズを 125mm 角とした。この作製したn型単結晶シリコン基板を用いて図1に示す構造の光電変換素子を作製した。光電変換素子の大きさは、 2cm 角であり、n型単結晶シリコン基板内に4行×4列に等間隔に光電変換素子を作製した。

[0061] 図7は、シリコン基板の厚みと開放電圧 V_{oc} との関係を示す図である。図7において、縦軸は、開放電圧を表し、横軸は、シリコン基板の厚みを表す。

[0062] なお、開放電圧は、n型単結晶シリコン基板の中心領域に形成された光電変換素子から測定した開放電圧である。また、開放電圧は、シリコン基板の厚みが $170\mu\text{m}$ であるときの開放電圧によって規格化されている。

[0063] 図7を参照して、開放電圧 V_{oc} は、シリコン基板の厚みが薄くなるに従って向上する。

[0064] 開放電圧 V_{oc} は、キャリアライフタイム τ と正の相関があることが一般的に知られている。これを考慮すると、図7に示す実験結果は、次のように考えられる。

[0065] シリコン基板全体のキャリアライフタイムは、大きく分けて、シリコン基板のバルク領域のキャリアライフタイムと、シリコン基板の表面のキャリアライフタイムとからなり、その小さい方のキャリアライフタイムがシリコン基板全体のキャリアライフタイムに大きく影響する。

[0066] シリコン基板の厚みの低減は、シリコン基板全体に対するバルク領域の影響を相対的に低減することになるので、シリコン基板の厚みを薄くすることによって開放電圧 V_{oc} が向上することは、シリコン基板のバルク領域が開放電圧 V_{oc} を決定していると解釈することができる。

[0067] 即ち、実施の形態1で作製した光電変換素子においては、シリコン基板のバルクは、酸素等の不純物析出またはボイド等の欠陥、あるいはドーパント

不純物による欠陥によって、バルク領域のキャリアライフタイムが小さくなっており、一方、シリコン基板表面のダングリングボンド等の未結合手は、水素等によって終端しており、キャリアライフタイムが大きい状態が実現されていると考えられる。

[0068] このように、開放電圧 V_{oc} がシリコン基板の厚みを薄くするに従って向上するという実験結果から、シリコン基板表面のキャリアライフタイムは、シリコン基板のバルク領域のキャリアライフタイムよりも大きいことが解った。

[0069] (実験 2 : 基板の平坦度と開放電圧との関係)

シリコンのインゴットからワイヤーソーでスライスしたシリコン基板の表面には、スライス時にダメージ層が形成されている。そこで、このダメージ層をアルカリ溶液で除去した後、ゲッタリング処理を行った。その後、ゲッタリング処理時に形成される酸化膜および不純物拡散層をフッ酸およびフッ硝酸溶液で除去して所定の厚みを有する n 型単結晶シリコン基板を作製した。

[0070] この n 型単結晶シリコン基板をフッ酸および硝酸の濃度を変えたフッ硝酸溶液に浸すことで、平均面粗さ R_a の異なる n 型単結晶シリコン基板を作製した。平均面粗さ R_a とは、AFM (原子間力顕微鏡) で測定した面の凹凸量を定量化する指標であって、以下の式で定義される。

[0071] [数 1]

$$Ra = \frac{1}{n} \sum_{i=1}^n |Z(i) - Ze| \quad \cdots (1)$$

[0072] 式 (1) において、 Ze は、面の高さの平均値であり、 n は、測定点の数である。

[0073] ここで、フッ硝酸溶液は、以下の 2 種類の溶液を使用した。

[0074] 溶液 (A) $HF : HNO_3 : H_2O = 8.3 \text{ 重量\%} : 50.0 \text{ 重量\%} : 41.7 \text{ 重量\%}$

溶液（Ｂ） $\text{HF} : \text{HNO}_3 : \text{H}_2\text{O} = 4.5 \text{ 重量\%} : 54.5 \text{ 重量\%} : 41.0 \text{ 重量\%}$

これらの溶液に浸す前の平均面粗さ R_a は、 $R_a = 0.75 \text{ nm}$ であったが、溶液（Ａ）によって、平均面粗さ R_a は、 $R_a = 0.26 \text{ nm}$ になり、溶液（Ｂ）によって、平均面粗さ R_a は、 $R_a = 0.34 \text{ nm}$ となった。

[0075] このように、フッ酸濃度が高い溶液（Ａ）で処理する方が平均面粗さ R_a が小さくなった。

[0076] なお、このとき、 n 型単結晶シリコン基板の厚みは、溶液（Ａ），（Ｂ）による処理を行った後の厚みが同じになるように揃えた。

[0077] フッ酸およびフッ硝酸の濃度は、上記に限らず、適宜設定することができる。

[0078] これらの n 型単結晶シリコン基板を用いて図１に示す構造の光電変換素子を作製した。光電変換素子の大きさは、 2 cm 角であり、 n 型単結晶シリコン基板内に４行×４列に等間隔に光電変換素子を作製した。

[0079] 図８は、平均面粗さと開放電圧との関係を示す図である。図８において、縦軸は、開放電圧 V_{oc} を表わし、横軸は、平均面粗さ R_a を表わす。

[0080] なお、開放電圧 V_{oc} は、平均面粗さ R_a が 0.75 nm であるときの開放電圧 V_{oc} を“１”としたときの各平均面粗さ R_a における開放電圧を示す。

[0081] 図８を参照して、開放電圧 V_{oc} は、平均面粗さ R_a が小さくなるに従って大きくなる。

[0082] 光電変換素子１００の構造においては、 pn 接合は、 n 型単結晶シリコン基板１と p 型非晶質半導体層５との間で形成されるため、その界面の形状が開放電圧 V_{oc} に影響を及ぼす。

[0083] この原因として、 n 型単結晶シリコン基板１の表面にランダムに凹凸があると、その上に形成されるアモルファスシリコン膜は、応力を受けて部分的に結晶化した膜になり、またはアモルファスシリコン膜の膜厚がばらつくので、パッシベーション性が面内でばらつくことが考えられる。

[0084] 従って、平均面粗さ R_a が小さく、平坦な界面で形成された $p-n$ 接合ほど、高い開放電圧 V_{oc} が得られる。

[0085] (実験3：基板形状と開放電圧の面内分布との関係)

発明者らは、上記の2つの実験から、シリコン基板の表面でのパッシベーション性がシリコン基板のバルク領域のパッシベーション性よりも優れている場合、(1)シリコン基板を薄板化すること、(2)シリコン基板の表面の平均面粗さ R_a を低減すること、によって開放電圧 V_{oc} を向上できることを見出した。

[0086] 通常、シリコン基板のバルク領域におけるシリコン-シリコン結合のパッシベーション性に比べて、表面に堆積された非晶質半導体膜とシリコン基板との界面のパッシベーション性は、悪いと考えられてきた。このため、基板を薄板化することは、優れたパッシベーションを減少させることになり、光電変換素子の性能劣化に繋がると考えられてきた。

[0087] しかし、(実験1)の結果から結論付けられる上記(1)の知見は、それを覆すものであり、シリコン基板表面でのパッシベーション性がシリコン基板のバルク領域のパッシベーション性よりも優れているという高い技術力を持つ場合にのみ、有効である。

[0088] 上記(2)の知見は、平坦な界面で形成された $p-n$ 接合ほど、高い開放電圧 V_{oc} を持つということである。住宅用太陽電池等では、数 kW 程度の発電量が望まれ、大面積が必要である。生産コストまたは歩留まりの面から簡便なプロセスによって、従来、太陽電池用の結晶シリコン基板は、非ミラー面の基板が使用されてきた。非ミラー面を主体とした太陽電池においては、上記(2)の知見は、新たな知見である。

[0089] これらの2つの知見は、発明者らが鋭意研究を推進した結果、得られたものである。

[0090] 本実験では、シリコン基板の四辺をレーザーカットした後、端部領域に薄板化および平均面粗さ R_a の低減化を行った基板(a)と、シリコン基板の四辺をレーザーカットした基板(b)とを用いて図1に示す構造の光電変換

素子を作製した。

[0091] 基板（a）の製造方法は、次のとおりである。

[0092] シリコンのインゴットからスライスしたシリコン基板をアルカリ溶液で薄板化した後、ゲッタリング処理を行った。その後、キャリア50（図4および図5参照）またはキャリア50A（図6参照）を用いてフッ硝酸溶液でシリコン基板をエッチングし、シリコン基板の中心領域が150 μ m程度の厚みを有するシリコン基板を作製した。

[0093] このように作製した基板（a）の厚みは、中心領域で160 μ mであり、端部領域で30 μ mであった。また、平均面粗さRaは、中心領域で0.68nmであり、端部領域で0.26nmであった。

[0094] 光電変換素子の大きさは、2cm角であり、n型単結晶シリコン基板内に4行×4列に等間隔に光電変換素子を作製した。

[0095] 図9は、各基板上の各光電変換素子の開放電圧の変動率を示す図である。図9は、開放電圧Vocを4行×4列で示しており、基板内の各光電変換素子の位置の情報と共に示す。開放電圧Vocの変動率は、次の式によって定義される。

[0096] 開放電圧の変動率（％）

$$= (\text{各光電変換素子の開放電圧} / (\text{基板上の最低の開放電圧}) - 1) \times 100 (\%)$$

なお、図9の（a）は、基板（a）を用いた場合の開放電圧Vocの変動率を示し、図9の（b）は、基板（b）を用いた場合の開放電圧Vocの変動率を示す。

[0097] 図9を参照して、基板（b）を用いた場合、開放電圧Vocの面内分布が大きく、最大1.2％の変動がある。一方、基板（a）を用いた場合、開放電圧Vocの面内分布は、抑制され、その変動率は、0.4％以内である。

[0098] このように、n型単結晶シリコン基板の端部領域の薄板化および平均面粗さRaの低減化によって、n型単結晶シリコン基板当たりの発電量を向上することが可能となる。

- [0099] 図10は、125mm角のn型単結晶シリコン基板の全体に光電変換素子を作製したときの開放電圧 V_{oc} を比較した結果を示す図である。
- [0100] 図10において、縦軸は、開放電圧 V_{oc} を表わし、横軸は、基板の種類を表わす。なお、開放電圧 V_{oc} は、基板(b)を用いた場合の開放電圧 V_{oc} を“1”として各基板(a), (b)を用いた場合の開放電圧を示す。
- [0101] 図10を参照して、基板(a)を用いた場合の開放電圧 V_{oc} は、基板(b)を用いた場合の開放電圧 V_{oc} よりも大きい。上記の実験結果と同様に、n型単結晶シリコン基板の端部領域の開放電圧 V_{oc} を下げないことが重要である。
- [0102] この実験によって、125mm角のサイズを有する光電変換素子でも、n型単結晶シリコン基板の端部領域の厚みを中心領域の厚みよりも薄くすること、およびn型単結晶シリコン基板の端部領域の平均面粗さ R_a を中心領域の平均面粗さ R_a よりも小さくすることによって、開放電圧 V_{oc} を向上できることが解った。その結果、基板サイズが大きくなっても、同様の効果が得られると考えられる。
- [0103] 図11および図12は、それぞれ、図1に示す光電変換素子100の製造方法を示す第1および第2の工程図である。
- [0104] 光電変換素子100の製造方法について説明する。光電変換素子100は、プラズマ装置を主に用いてプラズマCVD (Chemical Vapour Deposition) 法によって製造される。
- [0105] プラズマ装置は、例えば、13.56MHzのRF電力を整合器を介して平行平板電極に印加する電源を備える。
- [0106] 光電変換素子100の製造が開始されると、シリコンのインゴットからスライスされたシリコン基板をフッ硝酸でエッチングして端部領域の厚みが中心領域の厚みよりも薄いn型単結晶シリコン基板を作製し、その後、n型単結晶シリコン基板を上述した溶液(A)でエッチングして端部領域の平均面粗さ R_a が中心領域の平均面粗さ R_a よりも小さいn型単結晶シリコン基板1を作成する(図11の工程(a)参照)。なお、図11の工程(a)にお

いては、 n 型単結晶シリコン基板1の厚みは、中心領域および端部領域で一定であるように図示されているが、実際には、 n 型単結晶シリコン基板1の厚みは、端部領域では中心領域よりも薄い。

[0107] その後、 n 型単結晶シリコン基板1の一方の表面に100～300nm程度の厚みを有する酸化シリコン(SiO_2)をスパッタリング法によって形成し、1重量%～5重量%の水酸化カリウム(KOH)および1重量%～10重量%のイソプロピルアルコール(IPA)を用いて80℃～90℃の温度で、30分間、 n 型単結晶シリコン基板1の表面を化学的に異方性エッチングし、 n 型単結晶シリコン基板1の他方の表面をテクスチャ化する(図11の工程(b)参照)。この場合、形成されたピラミッドの大きさは、例えば、15 μm 程度であった。

[0108] その後、 n 型単結晶シリコン基板1をフッ酸中に浸漬して n 型単結晶シリコン基板1の表面に形成された自然酸化膜を除去するとともに、 n 型単結晶シリコン基板1の表面を水素で終端する。

[0109] n 型単結晶シリコン基板1の洗浄が終了すると、 n 型単結晶シリコン基板1をプラズマ装置の反応室に入れる。

[0110] そして、200～1000sccmのシラン(SiH_4)ガスと、200～3000sccmの水素(H_2)ガスとを反応室に流し、反応室の圧力を30～500Paに設定し、基板温度を130～220℃に設定する。そうすると、RF電源によって5～40mW/cm²のRFパワーを整合器を介して平行平板電極に印加する。これによって、反応室内でプラズマが発生し、 i 型 $a\text{-Si}$ からなる i 型非晶質半導体層2が n 型単結晶シリコン基板1の受光面(=テクスチャ構造が形成された表面)上に堆積される(図11の工程(c)参照)。

[0111] i 型非晶質半導体層2の膜厚が0.5nm～25nmになると、RFパワーを停止し、水素希釈された30～500sccmのフォスフィン(PH_3)ガスを更に反応室に流す。そして、反応室の圧力を20～100Paに設定し、RF電源によって5～40mW/cm²のRFパワーを整合器を介して平

行平板電極に印加する。これにより、 n 型 $a-Si$ からなる n 型非晶質半導体層3が i 型非晶質半導体層2上に堆積される（図11の工程（d）参照）。なお、水素希釈された PH_3 ガスの濃度は、例えば、1%である。

[0112] その後、 n 型非晶質半導体層3/ i 型非晶質半導体層2/ n 型単結晶シリコン基板1をプラズマ装置から取り出し、 n 型単結晶シリコン基板1の裏面（ n 型非晶質半導体層3/ i 型非晶質半導体層2が形成された面と反対側の表面）上に薄膜が堆積可能なように n 型非晶質半導体層3/ i 型非晶質半導体層2/ n 型単結晶シリコン基板1をプラズマ装置に入れる。

[0113] そして、 i 型非晶質半導体層2の形成条件と同じ形成条件を用いて i 型非晶質半導体層4を n 型単結晶シリコン基板1の裏面に形成する（図11の工程（e）参照）。

[0114] なお、 i 型非晶質半導体層4は、 i 型非晶質半導体層2の形成条件と異なる形成条件を用いて形成されてもよい。

[0115] その後、 $200\sim1000\text{ sccm}$ の SiH_4 ガスと、 $200\sim3000\text{ sccm}$ の H_2 ガスと、水素希釈された $30\sim500\text{ sccm}$ のジボラン（ B_2H_6 ）ガスを反応室に流し、反応室の圧力を $20\sim100\text{ Pa}$ に設定するとともに、RF電源によって $5\sim40\text{ mW/cm}^2$ のRFパワーを整合器を介して平行平板電極に印加する。これによって、 p 型 $a-Si$ からなる p 型非晶質半導体層5が i 型非晶質半導体層4上に堆積される（図12の工程（f）参照）。なお、水素希釈された B_2H_6 ガスの濃度は、例えば、2%である。

[0116] その後、 n 型非晶質半導体層2上に透明導電膜6（= ITO ）を、例えば、スパッタリング法によって形成する（図12の工程（g）参照）。この場合、 SnO_2 粉末が5重量%混入した In_2O_3 粉末の焼結体をターゲットとしてカソードに設置する。そして、 i 型非晶質半導体層2等が形成された n 型単結晶シリコン基板1をカソードに対して平行になるように配置し、チャンバ内を真空排気する。その後、 n 型単結晶シリコン基板1の温度が 180°C になるように n 型単結晶シリコン基板1を加熱し、 $200\sim800\text{ sccm}$ のアルゴン（ Ar ）ガスと、 $0\sim30\text{ sccm}$ の酸素（ O_2 ）ガスとの混合ガ

スを流してチャンバ内の圧力を $0.4 \sim 1.3 \text{ Pa}$ に保ちながら $0.2 \sim 2 \text{ kW}$ の電力を投入して放電させる。これによって、透明導電膜6 (=ITO)が形成される。

[0117] その後、導電層7 (ITO)を透明導電膜6 (=ITO)と同じ形成条件によってp型非晶質半導体層5上に形成する(図12の工程(h)参照)。

[0118] なお、透明導電膜6および導電層7は、スパッタリング法の他に、CVD法および蒸着法等の薄膜形成方法、またはめっき法、またはそれらの組合せによって形成されてもよい。

[0119] そして、エポキシ樹脂にAgの微粉末を練り込んだAgペーストをスクリーン印刷によって、高さを約 $10 \sim 30 \mu\text{m}$ 、幅を $100 \sim 500 \mu\text{m}$ に形成した後、 200°C で80分、焼成硬化することによって楕形の電極8, 9を形成する(図12の工程(i)参照)。これによって、光電変換素子100が完成する。

[0120] 入射光が透明導電膜6側から光電変換素子100に入射すると、n型単結晶シリコン基板1中で電子および正孔は、光励起される。そして、光励起された電子および正孔は、pn接合(n型単結晶シリコン基板1/p型非晶質半導体層5)によって電氣的に分離され、電子は、i型非晶質半導体層2、n型非晶質半導体層3および透明導電膜6を介して電極8に到達する。また、正孔は、i型非晶質半導体層4、p型非晶質半導体層5および導電層7を介して電極9に到達する。

[0121] そして、電極8に到達した電子は、電極8と電極9との間に接続された負荷を介して電極9に到達し、正孔と再結合する。これによって、光電変換素子100によって発電された電力は、負荷に供給される。

[0122] 光電変換素子100は、端部領域の厚みが中心領域の厚みよりも薄く、端部領域の平均面粗さが中心領域の平均面粗さよりも小さいn型単結晶シリコン基板1を備え、開放電圧は、n型単結晶シリコン基板1の厚みが薄くなるほど大きくなるとともに平均面粗さが小さくなるほど大きくなるので、開放電圧の面内ばらつきを小さくでき、変換効率を向上できる。

[0123] また、光電変換素子 100 においては、p 型非晶質半導体層 5 と電極 9 との間に導電層 7 が配置されているため、p 型非晶質半導体層 5 と電極 9 との界面におけるキャリアの再結合を抑制できる。また、導電層 7 が透明導電膜からなり、電極 9 が Ag からなる場合、n 型単結晶シリコン基板 1 を透過した光は、導電層 7（透明導電膜）／電極 9（Ag）界面で反射され、n 型単結晶シリコン基板 1 で吸収される。従って、光電変換素子 100 の短絡電流を増加できる。

[0124] 上記においては、i 型非晶質半導体層 2 は、i 型 a-Si からなると説明したが、実施の形態 1 においては、これに限らず、i 型非晶質半導体層 2 は、i 型 a-SiC, i 型 a-SiN, i 型 a-SiO, i 型 a-SiON, i 型 a-SiGe, i 型 a-Ge のいずれかからなってもよい。また、i 型非晶質半導体層 2 は、濃度が $1 \times 10^{16} \text{ cm}^{-3}$ 以下である P および B 等のドーパントを含んでいてもよい。光電変換素子 100 を 1 つの反応室で製造する場合、反応室の壁に付着した P および B 等が i 型非晶質半導体層 2 に混入することがあるからである。i 型非晶質半導体層 2 は、濃度が $1 \times 10^{16} \text{ cm}^{-3}$ 以下である P および B 等を含んでいても、実質的には、i 型の導電型を有する。従って、i 型非晶質半導体層 2 は、実質的に i 型の導電型を有していればよい。

[0125] i 型非晶質半導体層 4 についても、i 型非晶質半導体層 2 と同様である。

[0126] n 型非晶質半導体層 3 は、n 型 a-Si からなると説明したが、実施の形態 1 においては、これに限らず、n 型非晶質半導体層 3 は、n 型 a-SiC, n 型 a-SiN, n 型 a-SiO, n 型 a-SiON, n 型 a-SiGe, n 型 a-Ge のいずれかからなってもよい。

[0127] p 型非晶質半導体層 5 は、p 型 a-Si からなると説明したが、実施の形態 1 においては、これに限らず、p 型非晶質半導体層 5 は、p 型 a-SiC, p 型 a-SiN, p 型 a-SiO, p 型 a-SiON, p 型 a-SiGe, p 型 a-Ge のいずれかからなってもよい。

[0128] この場合、i 型 a-SiC は、SiH₄ ガス、H₂ ガスおよびメタン (CH₄

）ガスを材料ガスとして、上述したプラズマCVD法によって形成される。

i 型 a-SiN は、SiH₄ ガス、H₂ ガスおよびアンモニア (NH₃) ガスを材料ガスとして、上述したプラズマCVD法によって形成される。i 型 a-SiO は、SiH₄ ガス、H₂ ガスおよびO₂ ガスを材料ガスとして、上述したプラズマCVD法によって形成される。i 型 a-SiON は、SiH₄ ガス、H₂ ガス、O₂ ガスおよびNH₃ ガスを材料ガスとして、上述したプラズマCVD法によって形成される。i 型 a-SiGe は、SiH₄ ガス、H₂ ガスおよびゲルマン (GeH₄) ガスを材料ガスとして、上述したプラズマCVD法によって形成される。i 型 a-Ge は、H₂ ガスおよびGeH₄ ガスを材料ガスとして、上述したプラズマCVD法によって形成される。

[0129] n 型 a-SiC は、SiH₄ ガス、H₂ ガス、CH₄ ガスおよびPH₃ ガスを材料ガスとして、上述したプラズマCVD法によって形成される。n 型 a-SiN は、SiH₄ ガス、H₂ ガス、NH₃ ガスおよびPH₃ ガスを材料ガスとして、上述したプラズマCVD法によって形成される。n 型 a-SiO は、SiH₄ ガス、H₂ ガス、O₂ ガスおよびPH₃ ガスを材料ガスとして、上述したプラズマCVD法によって形成される。n 型 a-SiON は、SiH₄ ガス、H₂ ガス、O₂ ガスを、NH₃ ガスおよびPH₃ ガスを材料ガスとして、上述したプラズマCVD法によって形成される。n 型 a-SiGe は、SiH₄ ガス、H₂ ガス、GeH₄ ガスおよびPH₃ ガスを材料ガスとして、上述したプラズマCVD法によって形成される。n 型 a-Ge は、H₂ ガス、GeH₄ ガスおよびPH₃ ガスを材料ガスとして、上述したプラズマCVD法によって形成される。

[0130] p 型 a-SiC は、SiH₄ ガス、H₂ ガス、CH₄ ガスおよびB₂H₆ ガスを材料ガスとして、上述したプラズマCVD法によって形成される。p 型 a-SiN は、SiH₄ ガス、H₂ ガス、NH₃ ガスおよびB₂H₆ ガスを材料ガスとして、上述したプラズマCVD法によって形成される。p 型 a-SiO は、SiH₄ ガス、H₂ ガス、O₂ ガスおよびB₂H₆ ガスを材料ガスとして、上述したプラズマCVD法によって形成される。p 型 a-SiON は、SiH₄ ガス

、 H_2 ガス、 O_2 ガスを、 NH_3 ガスおよび B_2H_6 ガスを材料ガスとして、上述したプラズマCVD法によって形成される。 p 型 $a-SiGe$ は、 SiH_4 ガス、 H_2 ガス、 GeH_4 ガスおよび B_2H_6 ガスを材料ガスとして、上述したプラズマCVD法によって形成される。 p 型 $a-Ge$ は、 H_2 ガス、 GeH_4 ガスおよび B_2H_6 ガスを材料ガスとして、上述したプラズマCVD法によって形成される。

[0131] また、光電変換素子100は、 n 型単結晶シリコン基板1に代えて、 p 型単結晶シリコン基板、 n 型多結晶シリコン基板および p 型多結晶シリコン基板のいずれかを備えていてもよい。

[0132] この場合、 p 型単結晶シリコン基板、 n 型多結晶シリコン基板および p 型多結晶シリコン基板の各々は、上述した方法によって、端部領域の厚みが中心領域の厚みよりも薄くされ、端部領域の平均面粗さが中心領域の平均面粗さよりも小さくされる。

[0133] また、 p 型単結晶シリコン基板の一方面（＝受光面）には、上述した方法によってテクスチャ構造が形成され、 n 型多結晶シリコン基板または p 型多結晶シリコン基板の一方面（受光面）には、ドライエッチングによってテクスチャ構造が形成される。

[0134] このように、光電変換素子100は、一般的には、シリコン基板を備えていればよい。

[0135] そして、光電変換素子100においては、 pn 接合は、テクスチャ構造が形成される受光面側ではなく、平均面粗さが小さい裏面（受光面と反対側の表面）側に配置される。平均面粗さが小さい方が開放電圧 V_{oc} を大きくできるからである。

[0136] [実施の形態2]

図13は、実施の形態2による光電変換素子の構成を示す断面図である。図13を参照して、実施の形態2による光電変換素子200は、図1に示す光電変換素子100の n 型非晶質半導体層3を p 型非晶質半導体層5Aに代え、 p 型非晶質半導体層5を n 型非晶質半導体層3Aに代えたものであり、

その他は、光電変換素子 100 と同じである。

[0137] 光電変換素子 200 においては、p 型非晶質半導体層 5A は、i 型非晶質半導体層 2 に接して i 型非晶質半導体層 2 上に配置される。p 型非晶質半導体層 5A についてのその他の説明は、p 型非晶質半導体層 5 についての説明と同じである。

[0138] n 型非晶質半導体層 3A は、i 型非晶質半導体層 4 に接して i 型非晶質半導体層 4 上に配置される。n 型非晶質半導体層 3A についてのその他の説明は、n 型非晶質半導体層 3 についての説明と同じである。

[0139] このように、光電変換素子 200 は、p/i 非晶質半導体層 2, 5A を光入射側に配置した光電変換素子である。

[0140] 光電変換素子 200 は、図 11 および図 12 に示す工程 (a) ~ 工程 (i) に従って製造される。この場合、工程 (d) において、p 型非晶質半導体層 5A がプラズマ CVD 法によって形成され、工程 (f) において、n 型非晶質半導体層 3A がプラズマ CVD 法によって形成される。

[0141] 光電変換素子 200 においても、光電変換素子 100 と同様の効果を楽しむことができる。

[0142] 実施の形態 2 におけるその他の説明は、実施の形態 1 における説明と同じである。

[0143] [実施の形態 3]

図 14 は、実施の形態 3 による光電変換素子の構成を示す断面図である。

図 14 を参照して、実施の形態 3 による光電変換素子 300 は、n 型単結晶シリコン基板 1 と、非晶質半導体層 301 と、i 型非晶質半導体層 302, 303 と、p 型非晶質半導体層 304 と、n 型非晶質半導体層 305 と、透明導電膜 306, 307 と、電極 308, 309 と、絶縁層 310 とを備える。

[0144] 非晶質半導体層 301 は、n 型単結晶シリコン基板 1 の受光面に接して n 型単結晶シリコン基板 1 上に配置される。

[0145] i 型非晶質半導体層 302, 303 は、n 型単結晶シリコン基板 1 の裏面

(テクスチャ構造が形成された表面と反対側の表面)に接してn型単結晶シリコン基板1上に配置される。

[0146] p型非晶質半導体層304は、i型非晶質半導体層302に接してi型非晶質半導体層302上に配置される。

[0147] n型非晶質半導体層305は、i型非晶質半導体層303に接してi型非晶質半導体層303上に配置される。

[0148] 透明導電膜306は、p型非晶質半導体層304に接してp型非晶質半導体層304上に配置される。

[0149] 透明導電膜307は、n型非晶質半導体層305に接してn型非晶質半導体層305上に配置される。

[0150] 電極308は、透明導電膜306に接して透明導電膜306上に配置される。

[0151] 電極309は、透明導電膜307に接して透明導電膜307上に配置される。

[0152] 絶縁増310は、非晶質半導体層301に接して非晶質半導体層301上に配置される。

[0153] 非晶質半導体層301は、i型非晶質半導体層／n型非晶質半導体層、またはn型非晶質半導体層からなる。非晶質半導体層301がi型非晶質半導体層／n型非晶質半導体層からなる場合、i型非晶質半導体層がn型単結晶シリコン基板1に接して配置され、n型非晶質半導体層がi型非晶質半導体層に接して配置される。

[0154] i型非晶質半導体層は、i型a-SiC、i型a-SiN、i型a-SiO、i型a-SiON、i型a-Si、i型a-SiGe、i型a-Geのいずれかからなる。そして、i型非晶質半導体層は、実施の形態1におけるi型非晶質半導体層2と同じ厚みを有する。

[0155] n型非晶質半導体層は、n型a-SiC、n型a-SiN、n型a-SiO、n型a-SiON、n型a-Si、n型a-SiGe、n型a-Geのいずれかからなる。そして、n型非晶質半導体層は、実施の形態1における

n型非晶質半導体層3と同じ厚みを有する。

[0156] なお、非晶質半導体層301がn型非晶質半導体層のみからなる場合、n型非晶質半導体層の厚みは、i型非晶質半導体層2の厚みとn型非晶質半導体層3の厚みとの合計になる。

[0157] また、非晶質半導体層301がi型非晶質半導体層のみからなる場合、i型非晶質半導体層の厚みは、i型非晶質半導体層2の厚みとn型非晶質半導体層3の厚みとの合計になる。

[0158] その結果、非晶質半導体層301は、n型単結晶シリコン基板1中で生成された少数キャリア（正孔）が絶縁層310へ到達するのを抑制し、短絡電流を向上できる。

[0159] i型非晶質半導体層302、303の各々は、i型a-SiC、i型a-SiN、i型a-SiO、i型a-SiON、i型a-Si、i型a-SiGe、i型a-Geのいずれかからなる。そして、i型非晶質半導体層302、303の各々は、実施の形態1におけるi型非晶質半導体層4と同じ厚みを有する。また、i型非晶質半導体層302、303の各々は、実施の形態1において説明したi型非晶質半導体層2、4と同様に、実質的にi型の導電性を有していればよい。

[0160] p型非晶質半導体層304は、p型a-SiC、p型a-SiN、p型a-SiO、p型a-SiON、p型a-Si、p型a-SiGe、p型a-Geのいずれかからなる。p型非晶質半導体層304は、p型非晶質半導体層5と同じ厚みを有する。

[0161] n型非晶質半導体層305は、n型a-SiC、n型a-SiN、n型a-SiO、n型a-SiON、n型a-Si、n型a-SiGe、n型a-Geのいずれかからなる。n型非晶質半導体層305は、p型非晶質半導体層304と同じ厚みを有する。

[0162] 透明導電膜306、307の各々は、ITO、SnO₂およびZnO等からなる。

[0163] 電極308、309の各々は、Ag、Cu、Sn、Pt、Au、Pd、T

i, Ta, Ni, Co, Al等の金属、およびそれらの金属のうち的一种以上を含む合金、または上記金属のうちの二種類以上の積層膜等の導電性材料からなる。

[0164] 絶縁層310は、酸化シリコン、窒化シリコンおよび酸窒化シリコンのいずれかからなる。絶縁層310は、反射防止膜および保護膜として機能する。絶縁層310の厚みは、反射防止膜としての機能を考慮すると、例えば、80nm～300nmに設定される。これによって、光電変換素子300の短絡電流を増加させることができる。また、非晶質半導体層301の表面のパッシベーションを考慮すると、絶縁層310を窒化シリコンまたは酸窒化シリコンによって構成することが好ましい。

[0165] 図15は、図14に示す光電変換素子300の裏面側の電極308, 309の平面図である。

[0166] 図15を参照して、電極308, 309の各々は、楕形を有する。そして、電極308の楕形は、電極309の楕形と噛み合うように配置される。

[0167] 図16から図18は、それぞれ、図14に示す光電変換素子300の製造方法を示す第1から第3の工程図である。

[0168] 光電変換素子300の製造が開始されると、図11に示す工程(a)と同じ工程を実行してn型単結晶シリコン基板1を作成する(図16の工程(a)参照)。なお、図16の工程(a)においても、n型単結晶シリコン基板1の厚みは、中心領域および端部領域で一定であるように図示されているが、実際には、n型単結晶シリコン基板1の厚みは、端部領域では中心領域よりも薄い。

[0169] その後、n型単結晶シリコン基板1の一方の表面に300～1300nm程度の厚みを有する酸化シリコン(SiO₂)をスパッタリング法によって形成し、1重量%～5重量%のKOHおよび1重量%～10重量%のIPAを用いて80℃～90℃の温度で、30分間、n型単結晶シリコン基板1の表面を化学的に異方性エッチングし、n型単結晶シリコン基板1の他方の表面をテクスチャ化する(図16の工程(b)参照)。この場合、形成された

ピラミッドのサイズは、 $10 \sim 15 \mu\text{m}$ であり、ピラミッドの傾斜角は、 50 度と 60 度との間の傾斜角である。

[0170] その後、 n 型単結晶シリコン基板 1 をフッ酸中に浸漬して n 型単結晶シリコン基板 1 の表面に形成した酸化シリコンおよび自然酸化膜を除去するとともに、 n 型単結晶シリコン基板 1 の表面を水素で終端する。

[0171] n 型単結晶シリコン基板 1 の洗浄が終了すると、 n 型単結晶シリコン基板 1 をプラズマ装置の反応室に入れる。

[0172] そして、非晶質半導体層 301 を n 型単結晶シリコン基板 1 の受光面（テクスチャ構造が形成された表面）にプラズマ CVD 法によって形成する（図 16 の工程（c）参照）。非晶質半導体層 301 が i 型非晶質半導体層 / n 型非晶質半導体層からなる場合、 i 型非晶質半導体層は、上述した i 型非晶質半導体層 2 と同じ形成条件を用いて形成され、 n 型非晶質半導体層は、上述した n 型非晶質半導体層 3 と同じ形成条件を用いて形成される。また、非晶質半導体層 301 が n 型非晶質半導体層のみからなる場合、 n 型非晶質半導体層は、上述した n 型非晶質半導体層 3 と同じ形成条件を用いて形成される。

[0173] 工程（c）の後、上述した i 型非晶質半導体層 2 と同じ形成条件を用いて、 i 型非晶質半導体層 302、303 をプラズマ CVD 法によって n 型単結晶シリコン基板 1 の裏面（テクスチャ構造が形成された表面と反対側の表面）に形成する（図 16 の工程（d）参照）。

[0174] そして、上述した p 型非晶質半導体層 5 と同じ形成条件と同じ形成条件を用いて p 型非晶質半導体層 320 を i 型非晶質半導体層 302、303 上にプラズマ CVD 法によって形成する（図 16 の工程（e）参照）。

[0175] その後、 p 型非晶質半導体層 320 の全面にレジストを塗布し、その塗布したレジストをフォトリソグラフィによってパターンニングしてレジストパターン 330 を形成する（図 17 の工程（f）参照）。

[0176] そして、レジストパターン 330 をマスクとして p 型非晶質半導体層 320 の一部をエッチングし、 p 型非晶質半導体層 304 を形成する（図 17 の

工程（g）参照）。

[0177] 引き続いて、上述したn型非晶質半導体層3と同じ形成条件を用いてi型非晶質半導体層303およびレジストパターン330上にn型非晶質半導体層340をプラズマCVD法によって形成する（図17の工程（h）参照）。

[0178] そして、アルカリ溶液（KOH，NaOH）を用いてレジストパターン330を除去する。これによって、レジストパターン330上に形成されたn型非晶質半導体層がリフトオフにより除去され、n型非晶質半導体層305が形成される（図17の工程（i）参照）。

[0179] その後、例えば、窒化シリコンからなる絶縁層310を非晶質半導体層301上にスパッタリング法によって形成する（図18の工程（j）参照）。

[0180] そして、p型非晶質半導体層304およびn型非晶質半導体層305の全面に透明導電膜（ITO）をスパッタリング法によって形成し、引き続いて、電子ビーム蒸着法によってAgを形成する。そして、透明導電膜（ITO）およびAgをエッチングし、透明導電膜306，307および電極308，309を形成する（図18の工程（k）参照）。これによって、光電変換素子300が完成する。

[0181] 光電変換素子300は、光電変換素子100と同じn型単結晶シリコン基板1を備え、テクスチャ構造が形成される受光面と反対側の裏面にpn接合（n型単結晶シリコン基板1／p型非晶質半導体層304）が配置されるので、開放電圧 V_{oc} の面内分布のばらつきを小さくでき、光電変換素子300の変換効率を向上できる。

[0182] また、光電変換素子300においては、p型非晶質半導体層304と電極308との間に透明導電膜306が配置され、n型非晶質半導体層305と電極309との間に透明導電膜307が配置されるため、p型非晶質半導体層304と電極308との界面、およびn型非晶質半導体層305と電極309との界面におけるキャリアの再結合を抑制できる。

[0183] 更に、n型単結晶シリコン基板1を透過した光を透明導電膜306と電極

308との界面および透明導電膜307と電極309との界面で反射して短絡電流を増加できる。

[0184] なお、光電変換素子300は、透明導電膜307を備えていなくてもよい。透明導電膜307は、多数キャリア（電子）を収集するn型非晶質半導体層305と電極309との間に配置されるため、キャリアの再結合が問題にならないからである。従って、光電変換素子300においては、少なくとも、少数キャリア（正孔）を収集するp型非晶質半導体層304と電極308との間に透明導電膜が配置されていればよい。

[0185] 更に、光電変換素子300は、i型非晶質半導体層302、303を備えていなくてもよい。i型非晶質半導体層302、303が無くても、n型単結晶シリコン基板1の裏面でpn接合（n型単結晶シリコン基板1／p型非晶質半導体層304）を形成することができるからである。

[0186] 更に、上記においては、p型非晶質半導体層304を形成した後にn型非晶質半導体層305を形成すると説明したが、実施の形態3においては、これに限らず、n型非晶質半導体層305を形成した後にp型非晶質半導体層304を形成するようにしてもよい。このようにしても、光電変換素子300が享受できる効果は、同じである。

[0187] 実施の形態3におけるその他の説明は、実施の形態1における説明と同じである。

[0188] [実施の形態4]

図19は、実施の形態4による光電変換素子の構成を示す断面図である。図19を参照して、実施の形態4による光電変換素子400は、n型単結晶シリコン基板401と、反射防止膜402と、絶縁層404と、電極403、405とを備える。

[0189] n型単結晶シリコン基板401は、n型拡散層4011と、p型拡散層4012とを含む。n型拡散層4011は、n型単結晶シリコン基板401の受光面に接してn型単結晶シリコン基板401中に配置される。n型拡散層4011は、例えば、 $1 \times 10^{18} \text{ cm}^{-3} \sim 1 \times 10^{19} \text{ cm}^{-3}$ のP濃度を有す

る。また、 n 型拡散層4011は、例えば、 $100\sim200\text{ nm}$ の厚みを有する。

[0190] p 型拡散層4012は、 n 型単結晶シリコン基板401の受光面と反対側の表面に接して n 型単結晶シリコン基板401中に配置される。 p 型拡散層4012は、例えば、 $1\times10^{18}\text{ cm}^{-3}\sim1\times10^{19}\text{ cm}^{-3}$ の B 濃度を有する。また、 p 型拡散層4012は、例えば、 $100\sim200\text{ nm}$ の厚みを有する。

[0191] n 型単結晶シリコン基板401についてのその他の説明は、 n 型単結晶シリコン基板1についての説明と同じである。

[0192] 反射防止膜402は、 n 型単結晶シリコン基板401の受光面に接して n 型単結晶シリコン基板401上に配置される。反射防止膜402は、酸化シリコン、窒化シリコンおよび酸窒化シリコンのいずれかからなる。反射防止膜402は、入射光の反射を防止する機能を考慮すると、 $80\sim300\text{ nm}$ の厚みを有する。

[0193] 電極403は、反射防止膜402を貫通して n 型単結晶シリコン基板401の n 型拡散層4011に接して配置される。電極403は、例えば、 Ag からなる。

[0194] 絶縁層404は、 n 型単結晶シリコン基板401の裏面（＝受光面と反対側の表面）に接して n 型単結晶シリコン基板401上に配置される。絶縁層404は、反射防止膜402と同じ材料からなり、 $100\sim200\text{ nm}$ の厚みを有する。

[0195] 電極405は、絶縁膜404を貫通して n 型単結晶シリコン基板401の p 型拡散層4012に接して配置される。電極405は、例えば、 Ag からなる。

[0196] このように、光電変換素子400は、テクスチャ構造が形成される受光面と反対側にお n 接合（ n 型単結晶シリコン基板401のバルク領域／ p 型拡散層4012）を備える。

[0197] 図20から図22は、それぞれ、図19に示す光電変換素子400の製造

方法を示す第1から第3の工程図である。

- [0198] 光電変換素子400の製造が開始されると、図11に示す工程(a)と同じ工程を実行してn型単結晶シリコン基板401を作成する(図20の工程(a)参照)。なお、図20の工程(a)においても、n型単結晶シリコン基板401の厚みは、中心領域および端部領域で一定であるように図示されているが、実際には、n型単結晶シリコン基板401の厚みは、端部領域では中心領域よりも薄い。
- [0199] その後、n型単結晶シリコン基板401の裏面に100~300nm程度の厚みを有する酸化シリコン(SiO_2)をスパッタリング法によって形成し、1重量%~5重量%のKOHおよび1重量%~10重量%のIPAを用いて80℃~90℃の温度で、30分間、n型単結晶シリコン基板401の受光面を化学的に異方性エッチングし、n型単結晶シリコン基板401の受光面をテクスチャ化する(図20の工程(b)参照)。この場合、形成されたピラミッドのサイズは、10~15 μm であり、ピラミッドの傾斜角は、50度と60度との間の傾斜角である。
- [0200] その後、P原子をn型単結晶シリコン基板401の受光面からn型単結晶シリコン基板401中へ気相拡散し、n型拡散層4011を形成する(図20の工程(c)参照)。
- [0201] そして、B原子をn型単結晶シリコン基板401の裏面からn型単結晶シリコン基板401中へ気相拡散し、p型拡散層4012を形成する(図20の工程(d)参照)。
- [0202] 引き続いて、反射防止膜402をスパッタリング法によってn型単結晶シリコン基板401の受光面上に形成する(図20の工程(e)参照)。
- [0203] そして、絶縁層404をスパッタリング法によってn型単結晶シリコン基板401の裏面上に形成する(図21の工程(f)参照)。
- [0204] その後、レジストを反射防止膜402の全面に塗布し、その塗布したレジストをフォトリソグラフィによってパターンニングしてレジストパターン410を形成する(図21の工程(g)参照)。

[0205] そうすると、レジストパターン410をマスクとして反射防止膜402の一部をエッチングする（図21の工程（h）参照）。

[0206] そして、Agペーストをスクリーン印刷によって印刷し、その印刷したAgペーストを焼成して電極403を形成する（図21の工程（i）参照）。

[0207] 引き続いて、レジストを絶縁層404の全面に塗布し、その塗布したレジストをフォトリソグラフィによってパターンニングしてレジストパターン420を形成する（図22の工程（j）参照）。

[0208] そして、レジストパターン420をマスクとして絶縁層404の一部をエッチングする（図22の工程（k）参照）。

[0209] その後、絶縁層404を覆うようにAgを電子ビーム蒸着して電極405を形成する（工程（l）参照）。これによって、光電変換素子400が完成する。

[0210] 光電変換素子400は、光電変換素子100のn型単結晶シリコン基板1と同じように、端部領域の厚みが中心領域の厚みよりも薄く、端部領域の平均面粗さが中心領域の平均面粗さよりも小さいn型単結晶シリコン基板401を備えるので、開放電圧 V_{oc} の面内分布のばらつきを小さくでき、光電変換素子400の変換効率を向上できる。

[0211] 実施の形態4におけるその他の説明は、実施の形態1における説明と同じである。

[0212] [実施の形態5]

図23は、実施の形態5による光電変換素子の構成を示す断面図である。図23を参照して、実施の形態5による光電変換素子500は、n型単結晶シリコン基板501と、反射防止膜502と、第1パッシベーション膜503と、第2パッシベーション膜504と、電極505、506とを備える。

[0213] n型単結晶シリコン基板501は、p型拡散層5011とn型拡散層5012とを受光面と反対側の表面に接して含む。この場合、p型拡散層5011およびn型拡散層5012は、n型単結晶シリコン基板501の面内方向に交互に配置される。p型拡散層5011は、例えば、 $1 \times 10^{18} \text{ cm}^{-3} \sim$

$1 \times 10^{19} \text{ cm}^{-3}$ のB濃度を有する。また、p型拡散層5011は、例えば、 $100 \sim 200 \text{ nm}$ の厚みを有する。n型拡散層5012は、例えば、 $1 \times 10^{18} \text{ cm}^{-3} \sim 1 \times 10^{19} \text{ cm}^{-3}$ のP濃度を有する。また、n型拡散層5012は、例えば、 $100 \sim 200 \text{ nm}$ の厚みを有する。

[0214] n型単結晶シリコン基板501についてのその他の説明は、n型単結晶シリコン基板1についての説明と同じである。

[0215] 反射防止膜502は、n型単結晶シリコン基板501の受光面（テクスチャ構造が形成された表面）に接してn型単結晶シリコン基板501上に配置される。反射防止膜502は、例えば、窒化シリコンからなり、例えば、 $80 \sim 300 \text{ nm}$ の厚みを有する。

[0216] 第1パッシベーション膜503は、n型単結晶シリコン基板501のp型拡散層5011に接して配置される。第1パッシベーション膜503は、例えば、 SiO_2 からなり、例えば、 $100 \sim 200 \text{ nm}$ の厚みを有する。

[0217] 第2パッシベーション膜504は、n型単結晶シリコン基板501のp型拡散層5011以外の部分に接して配置される。第2パッシベーション膜504は、例えば、窒化シリコンからなり、例えば、 $100 \sim 200 \text{ nm}$ の厚みを有する。

[0218] 電極505は、第1パッシベーション膜503を貫通してp型拡散層5011に接して配置される。そして、電極505は、例えば、Agからなる。

[0219] 電極506は、第2パッシベーション膜504を貫通してn型拡散層5012に接して配置される。そして、電極506は、例えば、Agからなる。

[0220] 図24から図26は、それぞれ、図23に示す光電変換素子500の製造方法を示す第1から第3の工程図である。

[0221] 光電変換素子500の製造が開始されると、図11に示す工程(a)と同じ工程を実行してn型単結晶シリコン基板501を作成する（図24の工程(a)参照）。なお、図24の工程(a)においても、n型単結晶シリコン基板501の厚みは、中心領域および端部領域で一定であるように図示されているが、実際には、n型単結晶シリコン基板501の厚みは、端部領域で

は中心領域よりも薄い。

[0222] その後、 n 型単結晶シリコン基板501の裏面に300～1300nm程度の厚みを有する酸化シリコン(SiO_2)をスパッタリング法によって形成し、1重量%～5重量%の KOH および1重量%～10重量%の IPA を用いて80℃～90℃の温度で、30分間、 n 型単結晶シリコン基板501の光入射面を化学的に異方性エッチングし、 n 型単結晶シリコン基板501の光入射面をテクスチャ化する(図24の工程(b)参照)。この場合、形成されたピラミッドのサイズは、10～15 μm であり、ピラミッドの傾斜角は、50度と60度との間の傾斜角である。

[0223] そして、 n 型単結晶シリコン基板501の受光面および裏面の全面に酸化シリコンからなる第1拡散マスク510を形成する。次に、 n 型単結晶シリコン基板501の裏面に形成された第1拡散マスク510に第1エッチングペーストをスクリーン印刷法によって所望のパターンに印刷する。続いて、第1エッチングペーストが印刷された n 型単結晶シリコン基板501を加熱処理する。これにより、 n 型単結晶シリコン基板501の裏面に形成された第1拡散マスク510のうち、第1エッチングペーストが印刷された部分のみがエッチングによって除去される。その後、 n 型単結晶シリコン基板501を水中に浸漬し、超音波を印加して超音波洗浄を行う。これにより、第1エッチングペーストが除去され、 n 型単結晶シリコン基板501の裏面に窓512が形成される(図24の工程(c)参照)。

[0224] そうすると、 p 型不純物である B を窓512を介して n 型単結晶シリコン基板501へ気相拡散させる。そして、第1拡散マスク510と、 B が拡散して n 型単結晶シリコン基板501に形成された BSG (ボロンシリケートガラス)とをフッ化水素水溶液等を用いて除去する。これによって、 p 型拡散層5011が形成される(図24の工程(d)参照)。

[0225] その後、 n 型単結晶シリコン基板501の受光面および裏面の全面に、酸化シリコンからなる第2拡散マスク511を形成する。次に、 n 型単結晶シリコン基板501の裏面に形成された第2拡散マスク511上に第2エッチ

ングペーストをスクリーン印刷法によって所望のパターンに印刷する。続いて、第2エッチングペーストが印刷されたn型単結晶シリコン基板501を加熱処理する。これにより、n型単結晶シリコン基板501の裏面に形成された第2拡散マスク511のうち、第2エッチングペーストが印刷された部分のみがエッチングによって除去される。その後、n型単結晶シリコン基板501を水中に浸漬し、超音波を印加して超音波洗浄を行う。これにより、第2エッチングペーストが除去され、n型単結晶シリコン基板501の裏面に窓514が形成される（図24の工程（e）参照）。

[0226] そうすると、n型不純物であるPを窓514を介してn型単結晶シリコン基板501へ気相拡散させる。そして、第2拡散マスク511と、Pが拡散してn型単結晶シリコン基板501に形成されたPSG（リンシリケートガラス）とをフッ化水素水溶液等を用いて除去する。これによって、n型拡散層5012が形成される（図25の工程（f）参照）。

[0227] 次に、n型単結晶シリコン基板501に対して熱酸化を行う。これにより、n型単結晶シリコン基板501の受光面に酸化シリコン膜513が形成され、n型単結晶シリコン基板501の裏面に酸化シリコンからなるパッシベーション膜515が形成される（図25の工程（g）参照）。

[0228] その後、パッシベーション膜515のうち、p型拡散層5011上に形成された部分以外の部分にエッチングペーストをスクリーン印刷法によって印刷し、n型単結晶シリコン基板501を加熱処理する。これにより、パッシベーション膜515のうち、p型拡散層5011上に形成された部分以外の部分が除去され、p型拡散層5011上に第1パッシベーション膜503が形成される（図25の工程（h）参照）。

[0229] 次に、プラズマCVD法によって窒化シリコンからなる第2パッシベーション膜504をn型単結晶シリコン基板501の裏面に形成する（図25の工程（i）参照）。

[0230] 引き続いて、n型単結晶シリコン基板501の受光面に形成された酸化シリコン膜513をフッ化水素水溶液等を用いて除去し、窒化シリコンからな

る反射防止膜502をn型単結晶シリコン基板501の受光面に形成する（図26の工程（j）参照）。

[0231] そして、第1パッシベーション膜503の一部と、第2パッシベーション膜504のうち、n型拡散層5012上に位置する部分とにエッチングペーストをスクリーン印刷法によって印刷し、n型単結晶シリコン基板501を加熱処理する。これにより、第1パッシベーション膜503の一部と、第2パッシベーション膜504の一部とが除去され、コンタクトホール516，517が形成される（図26の工程（k）参照）。

[0232] その後、コンタクトホール516，517にAgペーストを印刷し、その印刷したAgペーストを焼成する。これにより、電極505，506が形成され、光電変換素子500が完成する（図26の工程（l）参照）。

[0233] 光電変換素子500は、光電変換素子100のn型単結晶シリコン基板1と同じように、端部領域の厚みが中心領域の厚みよりも薄く、端部領域の平均面粗さが中心領域の平均面粗さよりも小さいn型単結晶シリコン基板501を備えるので、開放電圧 V_{oc} の面内分布のばらつきを小さくでき、光電変換素子500の変換効率を向上できる。

[0234] 実施の形態5におけるその他の説明は、実施の形態1における説明と同じである。

[0235] [実施の形態6]

図27は、実施の形態6による太陽電池モジュールの構成を示す断面図である。図27を参照して、実施の形態6による太陽電池モジュール600は、バックシート610と、スペーサ620と、インターコネクト630，640と、光電変換素子650，660，670とを備える。

[0236] 光電変換素子650は、n型単結晶シリコン基板651と、電極652，653とを含む。光電変換素子660は、n型単結晶シリコン基板661と、電極662，663とを含む。光電変換素子670は、n型単結晶シリコン基板671と、電極672，673とを含む。

[0237] 光電変換素子650，660，670の各々は、例えば、光電変換素子1

00と同じ構成からなる。従って、n型単結晶シリコン基板651, 661, 671の各々は、n型単結晶シリコン基板1と同じである。

[0238] そして、光電変換素子650, 660, 670は、バックシート610上に配置される。

[0239] インターコネクト630は、バックシート610と光電変換素子650との間、光電変換素子650, 670間、および光電変換素子670上に配置される。そして、インターコネクト630は、第1の接続部631と、第2の接続部632と、第3の接続部633とを含む。第1の接続部631は、光電変換素子650の受光面と反対側に設けられた電極653に接して光電変換素子650とバックシート610との間に配置され、光電変換素子650のn型単結晶シリコン基板651の中心領域から端部領域へ向かうに従って厚みが厚くなる。第2の接続部632は、光電変換素子670の中心領域から端部領域へ向かうに従って厚みが厚くなっており、光電変換素子670の受光面側に設けられた電極672に接して配置される。第3の接続部633は、バックシート610の面内方向において光電変換素子650と光電変換素子670との間に配置され、第1の接続部631と第2の接続部632とを接続する。そして、インターコネクト630は、第1の接続部631、第2の接続部632および第3の接続部633によって、光電変換素子650の電極653と光電変換素子670の電極672とに接続される。

[0240] インターコネクト640は、インターコネクト630と同じように、第1の接続部641と、第2の接続部642と、第3の接続部643とを含む。第1の接続部641、第2の接続部642および第3の接続部643は、それぞれ、第1の接続部631、第2の接続部632および第3の接続部633と同じである。

[0241] 従って、インターコネクト640は、第1の接続部641、第2の接続部642および第3の接続部643によって、光電変換素子660の電極663と光電変換素子650の電極652とに接続される。

[0242] 太陽電池モジュール600においては、インターコネクト630, 640

の端部と、インターコネクト630、640と光電変換素子650、660の電極653、663との接続部分との厚みの差は、 $10\mu\text{m}\sim 100\mu\text{m}$ である。

[0243] スペーサ620は、光電変換素子650、670の各々とバックシート610との間において、インターコネクト630の第1の接続部631が配置された領域以外の領域に配置され、光電変換素子650、670の中心領域から端部領域に向かって厚みが厚くなる。そして、スペーサ620は、絶縁性の材料からなる。スペーサ620は、軽量化のために樹脂から形成されていることが好ましく、樹脂は、耐熱性のある樹脂からなることが好ましく、放熱特性に優れた材料からなることが更に好ましい。

[0244] このように、太陽電池モジュール600は、光電変換素子650、660、670のn型単結晶シリコン基板651、661、671の断面形状に沿うように、n型単結晶シリコン基板651、661、671の中心領域から端部領域へ向かうに従って厚みが厚くなるスペーサ620およびインターコネクト630、640を備える。

[0245] その結果、光電変換素子650、660、670が中心領域から端部領域へ向かうに従って厚みが薄くなる断面形状を有していても、バックシート610上に光電変換素子650、660、670を水平に配置できるとともに、光電変換素子650、660、670を直列に接続できる。

[0246] また、光電変換素子650、660、670の各々は、端部領域の厚みが中心領域の厚みよりも薄く、端部領域の平均面粗さが中心領域の平均面粗さよりも小さいn型単結晶シリコン基板651、661、671（＝n型単結晶シリコン基板1）を備えるので、開放電圧の面内ばらつきを小さくでき、太陽電池モジュール600の変換効率を向上できる。

[0247] なお、太陽電池モジュール600は、光電変換素子100に代えて光電変換素子200、400のいずれかを備えていてもよく、一般的には、n型単結晶シリコン基板の受光面側および裏面側に電極を備え、中心領域から端部領域に向かうに従って厚みが薄くなる断面形状を有し、端部領域の平均面粗

さが中心領域の平均面粗さよりも小さい光電変換素子を備えていればよい。

[0248] [実施の形態 7]

図 28 は、実施の形態 7 による太陽電池モジュールの構成を示す断面図である。図 28 を参照して、実施の形態 7 による太陽電池モジュール 700 は、バックシート 710 と、コンタクトタブ 720, 730 と、p 型配線シート 741, 745 と、n 型配線シート 742, 744 と、光電変換素子 750, 760, 770 とを備える。

[0249] 光電変換素子 750 は、n 型単結晶シリコン基板 751 と、p 型電極 752 と、n 型電極 753 とを含む。光電変換素子 760 は、n 型単結晶シリコン基板 761 と、n 型電極 762 とを含む。光電変換素子 770 は、n 型単結晶シリコン基板 771 と、p 型電極 773 とを含む。

[0250] 光電変換素子 750, 760, 770 の各々は、例えば、光電変換素子 300 からなる。従って、n 型単結晶シリコン基板 751, 761, 771 の各々は、n 型単結晶シリコン基板 1 と同じ構成からなる。p 型電極 752 および n 型電極 753 は、n 型単結晶シリコン基板 751 の裏面に配置される。n 型電極 762 は、n 型単結晶シリコン基板 761 の裏面に配置される。p 型電極 773 は、n 型単結晶シリコン基板 771 の裏面に配置される。

[0251] コンタクトタブ 720 は、バックシート 710 上に配置され、隣接する 2 つの光電変換素子 750, 760 の間で最も厚く、かつ、一方の光電変換素子 760 の n 型単結晶シリコン基板 761 の中心領域および他方の光電変換素子 750 の n 型単結晶シリコン基板 751 の中心領域に向かうに従って徐々に薄くなる厚みを有する。即ち、コンタクトタブ 720 は、バックシート 710 と反対側へ突出した凸部を有する。

[0252] また、コンタクトタブ 730 も、同様に、バックシート 710 上に配置され、隣接する 2 つの光電変換素子 750, 770 の間で最も厚く、かつ、一方の光電変換素子 750 の n 型単結晶シリコン基板 751 の中心領域および他方の光電変換素子 770 の n 型単結晶シリコン基板 771 の中心領域に向かうに従って徐々に薄くなる厚みを有する。即ち、コンタクトタブ 730 は

、バックシート710と反対側へ突出した凸部を有する。

[0253] そして、コンタクトタブ720, 730の凸部の高さは、例えば、 $10\mu\text{m}$ ～ $100\mu\text{m}$ である。

[0254] p型配線シート741およびn型配線シート744は、バックシート710およびコンタクトタブ720に接して配置される。n型配線シート742およびp型配線シート745は、バックシート710およびコンタクトタブ730に接して配置される。

[0255] コンタクトタブ720, 730、p型配線シート741, 745およびn型配線シート742, 744は、Cu, Ag, Al等からなる。

[0256] 光電変換素子750は、p型電極752がp型配線シート741に接し、n型電極753がn型配線シート742に接するようにバックシート710上に配置される。光電変換素子760は、n型電極762がn型配線シート744に接するようにバックシート710上に配置される。光電変換素子770は、p型電極773がp型配線シート745に接するようにバックシート710上に配置される。

[0257] 光電変換素子760のn型電極762は、n型配線シート744を介してコンタクトタブ720に電氣的に接続され、光電変換素子750のp型電極752は、p型配線シート741を介してコンタクトタブ720に電氣的に接続される。また、光電変換素子750のn型電極753は、n型配線シート742を介してコンタクトタブ730に電氣的に接続され、光電変換素子770のp型電極773は、p型配線シート745を介してコンタクトタブ730に接続される。

[0258] 従って、光電変換素子750, 760, 770は、コンタクトタブ720, 730、p型配線シート741, 745およびn型配線シート742, 744を介して電氣的に直列に接続される。

[0259] 図29は、太陽電池モジュール700のバックシート710、コンタクトタブ720, 730、p型配線シート741, 743, 745およびn型配線シート742, 744, 746を上側から見た平面図である。

- [0260] 図29を参照して、太陽電池モジュール700は、p型配線シート743およびn型配線シート746を更に備える。p型配線シート743およびn型配線シート746は、Cu, Ag, Al等からなる。
- [0261] コンタクトタブ720, 730は、バックシート710上に配置される。p型配線シート741は、一方端がコンタクトタブ720に接し、他方端がコンタクトタブ730に接しない。n型配線シート742は、一方端がコンタクトタブ720に接しなく、他方端がコンタクトタブ730に接する。p型配線シート741およびn型配線シート742は、図29の紙面における上下方向において交互に配置される。
- [0262] p型配線シート743は、一方端がコンタクトタブ720に接しない。n型配線シート744は、一方端がコンタクトタブ720に接する。p型配線シート743およびn型配線シート744は、図29の紙面における上下方向において交互に配置される。
- [0263] p型配線シート745は、一方端がコンタクトタブ730に接する。n型配線シート746は、一方端がコンタクトタブ730に接しない。p型配線シート745およびn型配線シート746は、図29の紙面における上下方向において交互に配置される。
- [0264] p型配線シート741, 743, 745は、図29の紙面における左右方向に直線状に配置される。n型配線シート742, 744, 746は、図29の紙面における左右方向に直線状に配置される。
- [0265] 領域REG1~REG3は、それぞれ、光電変換素子750, 760, 770が配置される領域である。
- [0266] 光電変換素子750において、p型電極752は、実際には、複数のp型電極からなり、n型電極753は、実際には、複数のn型電極からなる。そして、複数のp型電極および複数のn型電極は、n型単結晶シリコン基板751の面内方向において交互に配置される。光電変換素子760, 770のn型電極762およびp型電極773についても同様である。
- [0267] 従って、光電変換素子750の複数のp型電極（p型電極752）が複数

のp型配線シート741に接し、複数のn型電極（n型電極753）が複数のn型配線シート742に接するように、光電変換素子750が領域REG1に配置される。

[0268] 光電変換素子760, 770も、光電変換素子750と同様にして、それぞれ、領域REG2, REG3に配置される。

[0269] 上述したように、太陽電池モジュール700は、バックシート710と反対側に突出した凸部を有するコンタクトタブ720, 730を備え、p型配線シート741, 743, 745およびn型配線シート742, 744, 746は、バックシート710およびコンタクトタブ720, 730に接して配置されるので、光電変換素子750, 760, 770のn型単結晶シリコン基板751, 761, 771の端部領域が中心領域よりも厚みが薄くなっている断面形状を有していても、光電変換素子750, 760, 770を水平に配置して電氣的に直列に接続できる。

[0270] また、光電変換素子750, 760, 770の各々は、端部領域の厚みが中心領域の厚みよりも薄く、端部領域の平均面粗さが中心領域の平均面粗さよりも小さいn型単結晶シリコン基板751, 761, 771（=n型単結晶シリコン基板1）を備えるので、開放電圧の面内ばらつきを小さくでき、太陽電池モジュール700の変換効率を向上できる。

[0271] 図30は、コンタクトタブの他の具体例を示す図である。図30を参照して、コンタクトタブ780は、樹脂781と、コンタクト電極782とを含む。

[0272] 樹脂781は、バックシート710と反対側に突出した凸部を有する形状からなる。そして、樹脂781は、バックシート710上に配置される。樹脂781は、耐熱性を有する材料から構成されていることが好ましく、特に、放熱性に優れた材料から構成されていることが好ましい。

[0273] コンタクト電極782は、樹脂781を覆うようにバックシート710上に配置される。

[0274] その結果、コンタクトタブ780は、上述したコンタクトタブ720, 7

30と同じ断面形状を有する。

[0275] 太陽電池モジュール700は、コンタクトタブ720、730に代えてコンタクトタブ780を備えていてもよい。この場合、p型配線シート741、743、745およびn型配線シート742、744、746は、コンタクト電極782に接するようにバックシート710およびコンタクトタブ780上に配置される。

[0276] コンタクトタブ780を用いることによって、太陽電池モジュール700を軽量化できる。

[0277] なお、太陽電池モジュール700は、光電変換素子300に代えて、光電変換素子500を備えていてもよく、一般的には、光入射面と反対側の裏面にp型電極およびn型電極が配置され、中心領域から端部領域に向かうに従って厚みが薄くなる断面形状を有し、端部領域の平均面粗さが中心領域の平均面粗さよりも小さい光電変換素子を備えていればよい。

[0278] 太陽電池モジュール700は、光電変換素子の裏面側に配置されたp型電極およびn型電極にそれぞれ接して配置されるp型配線シートおよびn型配線シートを備えていればよい。従って、太陽電池モジュール700は、バックシート710と、バックシート710上に配置され、バックシート710の面内方向において隣接する第1および第2の光電変換素子(750、760)と、バックシート710と第1の光電変換素子(750)との間に配置され、第1の光電変換素子(750)の正極電極(752)および負極電極(753)のいずれか一方の電極に接して配置された第1の配線シート(741)と、バックシート710と第1の光電変換素子(750)との間に配置され、第1の光電変換素子(750)の正極電極(752)および負極電極(753)のいずれか他方の電極に接して配置された第2の配線シート(742)と、バックシート710と第2の光電変換素子(760)との間に配置され、第2の光電変換素子(760)の正極電極および負極電極(762)のいずれか一方の電極に接して配置された第3の配線シート(744)と、バックシート710と第2の光電変換素子(760)との間に配置され

、第2の光電変換素子（760）の正極電極および負極電極（762）のいずれか他方の電極に接して配置された第4の配線シート（743）と、バックシート710の面内方向において第1の光電変換素子（750）の端部領域から第2の光電変換素子（760）の端部領域までの領域において第1および第3の配線シート（741, 744）とバックシート710との間に配置され、第1および第3の配線シート（741, 744）に接して配置されたコンタクトタブ720とを備え、第1および第2の光電変換素子（750, 760）の各々は、光電変換素子300または光電変換素子500からなり、コンタクトタブ720は、第1の光電変換素子（750）と第2の光電変換素子（760）との間で最も厚く、かつ、第1の光電変換素子（750）のシリコン基板（751）の中心領域および第2の光電変換素子（760）のシリコン基板（761）の中心領域に向かうに従って徐々に薄くなる厚みを有していればよい。

[0279] [実施の形態8]

図31は、この実施の形態による光電変換素子を備える光電変換モジュールの構成を示す概略図である。図31を参照して、光電変換モジュール1000は、複数の光電変換素子1001と、カバー1002と、出力端子1003, 1004とを備える。

[0280] 複数の光電変換素子1001は、アレイ状に配置され、直列に接続される。なお、複数の光電変換素子1001は、直列に接続される代わりに、並列に接続されてもよく、直列と並列を組み合わせで接続されてもよい。

[0281] そして、複数の光電変換素子1001の各々は、光電変換素子100, 200, 300, 400, 500のいずれかからなる。

[0282] カバー1002は、耐候性のカバーからなり、複数の光電変換素子1001を覆う。

[0283] 出力端子1003は、直列に接続された複数の光電変換素子1001の一方端に配置される光電変換素子1001に接続される。

[0284] 出力端子1004は、直列に接続された複数の光電変換素子1001の他

方端に配置される光電変換素子１００１に接続される。

[0285] 上述したように、光電変換素子１００、２００、３００、４００、５００は、高い変換効率を有する。

[0286] 従って、光電変換モジュール１０００の変換効率を向上できる。

[0287] なお、実施の形態８による光電変換モジュールは、図３１に示す構成に限らず、光電変換素子１００、２００、３００、４００、５００のいずれかを用いる限り、どのような構成であってもよい。

[0288] [実施の形態９]

図３２は、この実施の形態による光電変換素子を備える太陽光発電システムの構成を示す概略図である。

[0289] 図３２を参照して、太陽光発電システム１１００は、光電変換モジュールアレイ１１０１と、接続箱１１０２と、パワーコンディショナー１１０３と、分電盤１１０４と、電力メーター１１０５とを備える。

[0290] 接続箱１１０２は、光電変換モジュールアレイ１１０１に接続される。パワーコンディショナー１１０３は、接続箱１１０２に接続される。分電盤１１０４は、パワーコンディショナー１１０３および電気機器１１１０に接続される。電力メーター１１０５は、分電盤１１０４および系統連携に接続される。

[0291] 光電変換モジュールアレイ１１０１は、太陽光を電気に変換して直流電力を発電し、その発電した直流電力を接続箱１１０２に供給する。

[0292] 接続箱１１０２は、光電変換モジュールアレイ１１０１が発電した直流電力を受け、その受けた直流電力をパワーコンディショナー１１０３へ供給する。

[0293] パワーコンディショナー１１０３は、接続箱１１０２から受けた直流電力を交流電力に変換し、その変換した交流電力を分電盤１１０４に供給する。また、パワーコンディショナー１１０３は、接続箱１１０２から受けた直流電力の一部を交流電力に変換せずに、直流電力のままで分電盤１１０４に供給してもよい。

- [0294] 分電盤 1104 は、パワーコンディショナー 1103 から受けた交流電力および／または電力メーター 1105 を介して受けた商用電力を電気機器 1110 へ供給する。また、分電盤 1104 は、パワーコンディショナー 1103 から受けた交流電力が電気機器 1110 の消費電力よりも多いとき、余った交流電力を電力メーター 1105 を介して系統連携へ供給する。
- [0295] 電力メーター 1105 は、系統連携から分電盤 1104 へ向かう方向の電力を計測するとともに、分電盤 1104 から系統連携へ向かう方向の電力を計測する。
- [0296] 図 33 は、図 32 に示す光電変換モジュールアレイ 1101 の構成を示す概略図である。
- [0297] 図 33 を参照して、光電変換モジュールアレイ 1101 は、複数の光電変換モジュール 1120 と、出力端子 1121, 1122 とを含む。
- [0298] 複数の光電変換モジュール 1120 は、アレイ状に配列され、直列に接続される。なお、複数の光電変換モジュール 1120 は、直列に接続される代わりに、並列に接続されてもよく、直列と並列を組み合わせて接続されてもよい。そして、複数の光電変換モジュール 1120 の各々は、図 31 に示す光電変換モジュール 1000 からなる。
- [0299] 出力端子 1121 は、直列に接続された複数の光電変換モジュール 1120 の一方端に位置する光電変換モジュール 1120 に接続される。
- [0300] 出力端子 1122 は、直列に接続された複数の光電変換モジュール 1120 の他方端に位置する光電変換モジュール 1120 に接続される。
- [0301] 太陽光発電システム 1100 における動作を説明する。光電変換モジュールアレイ 1101 は、太陽光を電気に変換して直流電力を発電し、その発電した直流電力を接続箱 1102 を介してパワーコンディショナー 1103 へ供給する。
- [0302] パワーコンディショナー 1103 は、光電変換モジュールアレイ 1101 から受けた直流電力を交流電力に変換し、その変換した交流電力を分電盤 1104 へ供給する。

[0303] 分電盤 1104 は、パワーコンディショナー 1103 から受けた交流電力が電気機器 1110 の消費電力以上であるとき、パワーコンディショナー 1103 から受けた交流電力を電気機器 1110 に供給する。そして、分電盤 1104 は、余った交流電力を電力メーター 1105 を介して系統連携へ供給する。

[0304] また、分電盤 1104 は、パワーコンディショナー 1103 から受けた交流電力が電気機器 1110 の消費電力よりも少ないとき、系統連携から受けた交流電力およびパワーコンディショナー 1103 から受けた交流電力を電気機器 1110 へ供給する。

[0305] 太陽光発電システム 1100 は、上述したように、高い変換効率を有する光電変換素子 100, 200, 300, 400, 500 のいずれかを備えている。

[0306] 従って、太陽光発電システム 1100 の変換効率を向上できる。

[0307] なお、実施の形態 9 による太陽光発電システムは、図 32, 33 に示す構成に限らず、光電変換素子 100, 200, 300, 400, 500 のいずれかを用いる限り、どのような構成であってもよい。

[0308] [実施の形態 10]

図 34 は、この実施の形態による光電変換素子を備える太陽光発電システムの構成を示す概略図である。

[0309] 図 34 を参照して、太陽光発電システム 1200 は、サブシステム 1201 ~ 120n (n は 2 以上の整数) と、パワーコンディショナー 1211 ~ 121n と、変圧器 1221 とを備える。太陽光発電システム 1200 は、図 32 に示す太陽光発電システム 1100 よりも規模が大きい太陽光発電システムである。

[0310] パワーコンディショナー 1211 ~ 121n は、それぞれ、サブシステム 1201 ~ 120n に接続される。

[0311] 変圧器 1221 は、パワーコンディショナー 1211 ~ 121n および系統連携に接続される。

- [0312] サブシステム1201～120nの各々は、モジュールシステム1231～123j（jは2以上の整数）からなる。
- [0313] モジュールシステム1231～123jの各々は、光電変換モジュールアレイ1301～130i（iは2以上の整数）と、接続箱1311～131iと、集電箱1321とを含む。
- [0314] 光電変換モジュールアレイ1301～130iの各々は、図33に示す光電変換モジュールアレイ1101と同じ構成からなる。
- [0315] 接続箱1311～131iは、それぞれ、光電変換モジュールアレイ1301～130iに接続される。
- [0316] 集電箱1321は、接続箱1311～131iに接続される。また、サブシステム1201のj個の集電箱1321は、パワーコンディショナー1211に接続される。サブシステム1202のj個の集電箱1321は、パワーコンディショナー1212に接続される。以下、同様にして、サブシステム120nのj個の集電箱1321は、パワーコンディショナー121nに接続される。
- [0317] モジュールシステム1231のi個の光電変換モジュールアレイ1301～130iは、太陽光を電気に変換して直流電力を発電し、その発電した直流電力をそれぞれ接続箱1311～131iを介して集電箱1321へ供給する。モジュールシステム1232のi個の光電変換モジュールアレイ1301～130iは、太陽光を電気に変換して直流電力を発電し、その発電した直流電力をそれぞれ接続箱1311～131iを介して集電箱1321へ供給する。以下、同様にして、モジュールシステム123jのi個の光電変換モジュールアレイ1301～130iは、太陽光を電気に変換して直流電力を発電し、その発電した直流電力をそれぞれ接続箱1311～131iを介して集電箱1321へ供給する。
- [0318] そして、サブシステム1201のj個の集電箱1321は、直流電力をパワーコンディショナー1211へ供給する。
- [0319] サブシステム1202のj個の集電箱1321は、同様にして直流電力を

パワーコンディショナー 1212 へ供給する。

[0320] 以下、同様にして、サブシステム 120n の j 個の集電箱 1321 は、直流電力をパワーコンディショナー 121n へ供給する。

[0321] パワーコンディショナー 1211 ~ 121n は、それぞれ、サブシステム 1201 ~ 120n から受けた直流電力を交流電力に変換し、その変換した交流電力を変圧器 1221 へ供給する。

[0322] 変圧器 1221 は、パワーコンディショナー 1211 ~ 121n から交流電力を受け、その受けた交流電力の電圧レベルを変換して系統連携へ供給する。

[0323] 太陽光発電システム 1200 は、上述したように、高い変換効率を有する光電変換素子 100, 200, 300, 400, 500 のいずれかを備えている。

[0324] 従って、太陽光発電システム 1200 の変換効率を向上できる。

[0325] なお、実施の形態 10 による太陽光発電システムは、図 34 に示す構成に限らず、光電変換素子 100, 200, 300, 400, 500 のいずれかを用いる限り、どのような構成であってもよい。

[0326] 上述した実施の形態 1, 2, 4 においては、受光面側および裏面側に電極が配置された光電変換素子について説明した。また、実施の形態 3, 5 においては、受光面と反対側に電極が配置された光電変換素子について説明した。

[0327] 従って、この発明の実施の形態による光電変換素子は、シリコン基板を備える光電変換素子であって、シリコン基板は、中心領域と、シリコン基板の面内方向において中心領域よりも外側に配置された端部領域とを含み、端部領域の厚みは、中心領域の厚みよりも薄く、端部領域の平均面粗さは、中心領域の平均面粗さよりも小さければよい。

[0328] 端部領域の厚みが中心領域の厚みよりも薄く、端部領域の平均面粗さが中心領域の平均面粗さよりも小さいシリコン基板を備えていれば、開放電圧の面内分布のばらつきを小さくでき、光電変換素子の変換効率を向上できるか

らである。

今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は、上記した実施の形態の説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

産業上の利用可能性

[0329] この発明は、光電変換素子およびそれを備えた太陽電池モジュールに適用される。

請求の範囲

- [請求項1] シリコン基板を備える光電変換素子であって、
前記シリコン基板は、中心領域と、前記シリコン基板の面内方向において前記中心領域よりも外側に配置された端部領域とを含み、
前記端部領域の厚みは、前記中心領域の厚みよりも薄く、
前記端部領域の平均面粗さは、前記中心領域の平均面粗さよりも小さい、光電変換素子。
- [請求項2] 前記シリコン基板の一方の表面に接して配置され、実質的に i 型の導電型を有する第 1 の非晶質半導体層と、
前記第 1 の非晶質半導体層に接して配置され、第 1 の導電型を有する第 2 の非晶質半導体層と、
前記シリコン基板の一方の表面と反対側の表面に接して配置され、実質的に i 型の導電型を有する第 3 の非晶質半導体層と、
前記第 3 の非晶質半導体層に接して配置され、前記第 1 の導電型と反対の第 2 の導電型を有する第 4 の非晶質半導体層とを更に備える、請求項 1 に記載の光電変換素子。
- [請求項3] 前記シリコン基板の受光面に接して配置された第 1 の非晶質半導体層と、
前記シリコン基板の受光面と反対側の表面に接して配置され、実質的に i 型の導電型を有する第 2 の非晶質半導体層と、
前記シリコン基板の受光面と反対側の表面に接して配置されるとともに前記シリコン基板の面内方向において前記第 2 の非晶質半導体層に隣接して配置され、実質的に i 型の導電型を有する第 3 の非晶質半導体層と、
前記第 2 の非晶質半導体層に接して配置され、前記シリコン基板の導電型と反対の導電型を有する第 4 の非晶質半導体層と、
前記第 3 の非晶質半導体層に接して配置され、前記シリコン基板の導電型と同じ導電型を有する第 5 の非晶質半導体層とを更に備える、

請求項 1 に記載の光電変換素子。

[請求項4] 前記シリコン基板の受光面に接して配置された反射防止膜を更に備え、

前記シリコン基板は、

前記受光面と反対側の表面に接して配置され、前記シリコン基板の導電型と反対の導電型を有する第 1 の拡散層と、

前記受光面と反対側の表面に接して配置されるとともに前記シリコン基板の面内方向において前記第 1 の拡散層に隣接して配置され、前記シリコン基板の導電型と同じ導電型を有する第 2 の拡散層とを含む、請求項 1 に記載の光電変換素子。

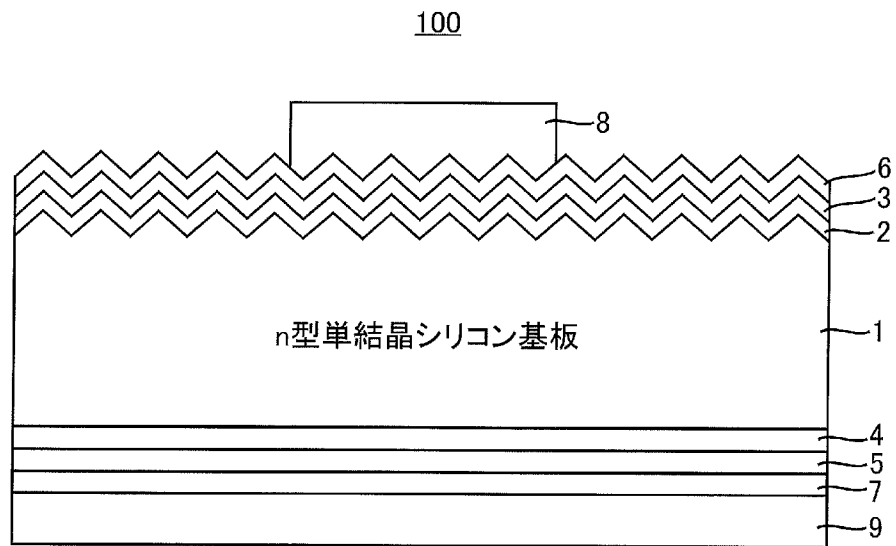
[請求項5] 前記シリコン基板の受光面に接して配置された反射防止膜を更に備え、

前記シリコン基板は、

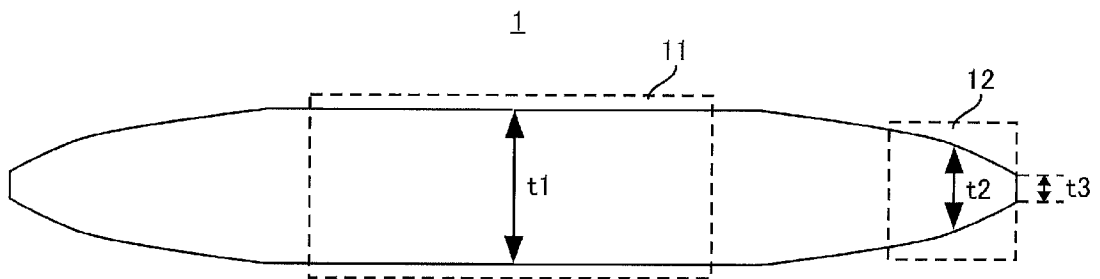
前記シリコン基板の受光面に接して配置され、前記シリコン基板の導電型と同じ導電型を有する第 1 の拡散層と、

前記シリコン基板の受光面と反対側の表面に接して配置され、前記シリコン基板の導電型と反対の導電型を有する第 2 の拡散層とを含む、請求項 1 に記載の光電変換素子。

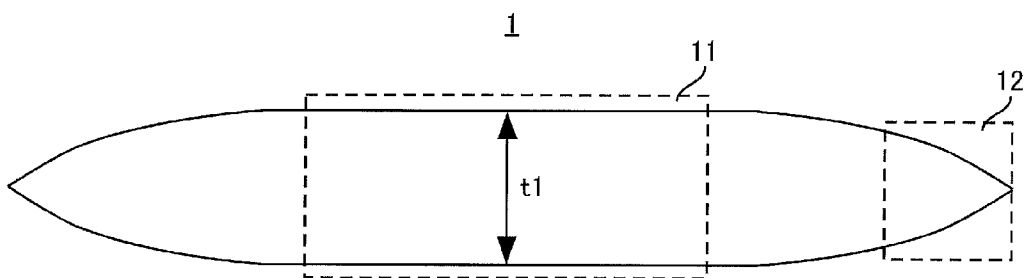
[図1]



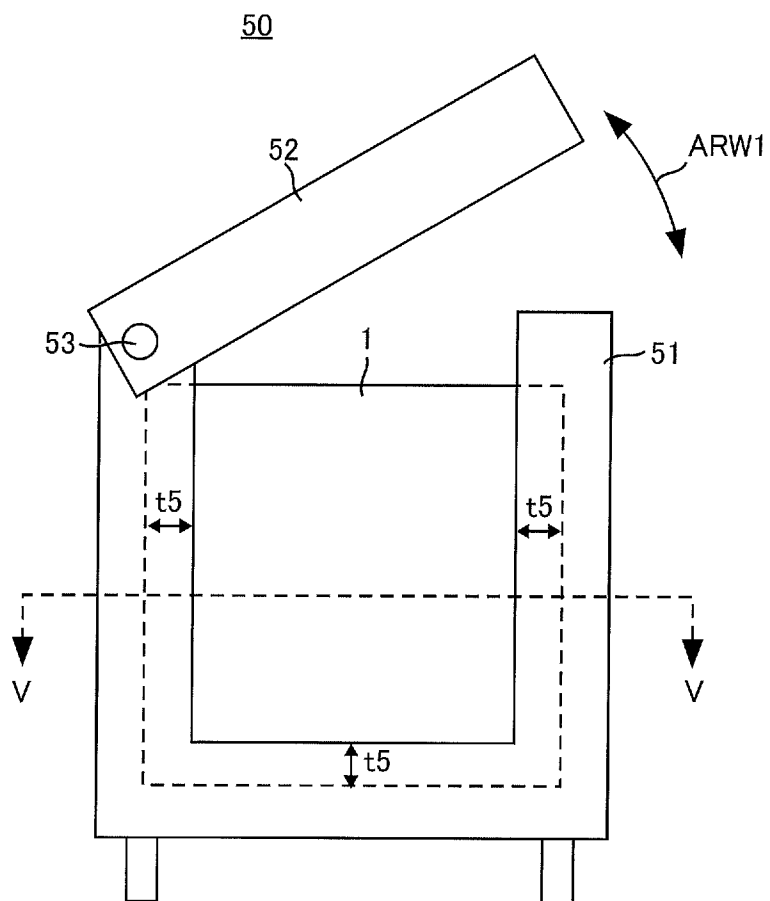
[図2]



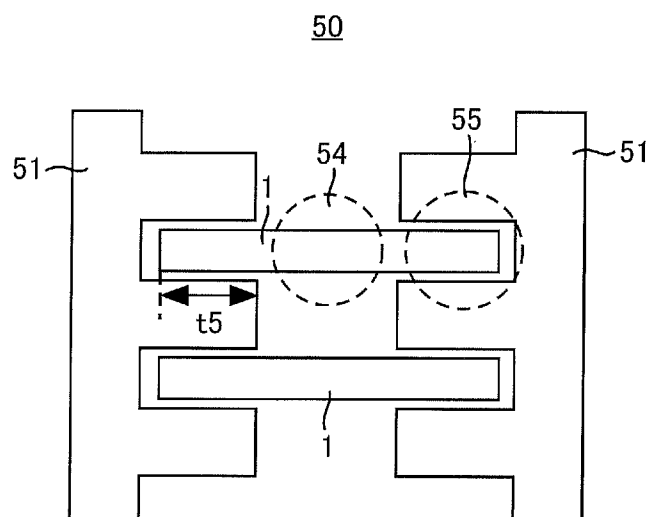
[図3]



[図4]

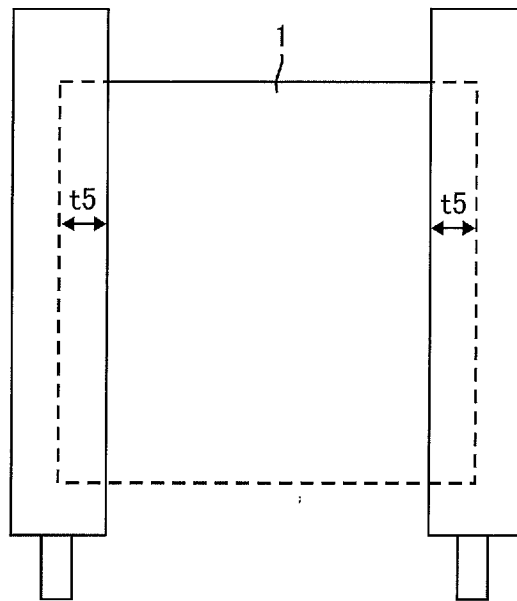


[図5]

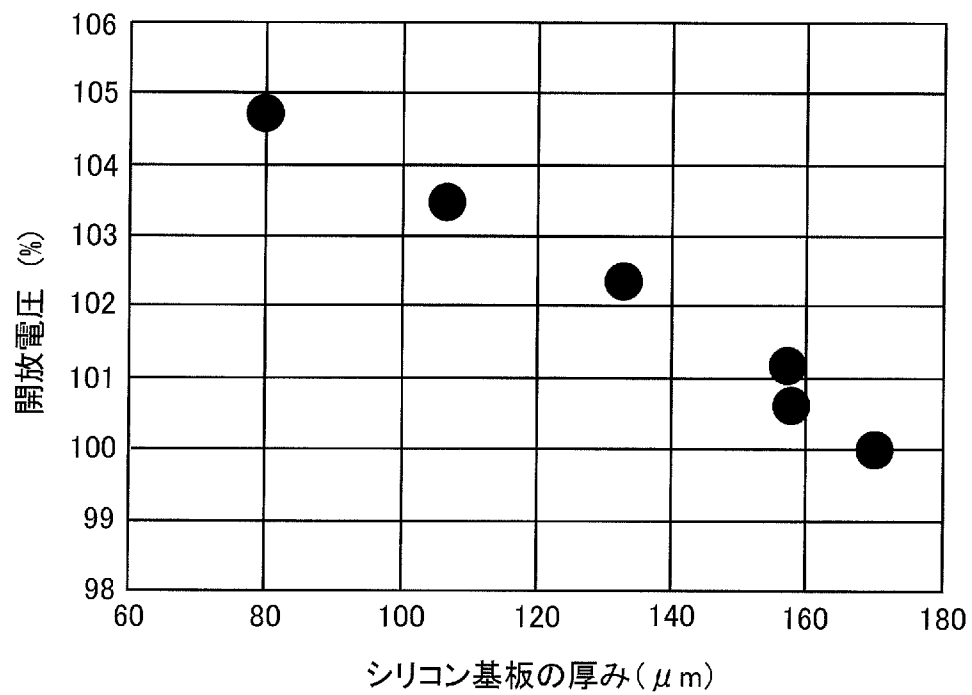


[図6]

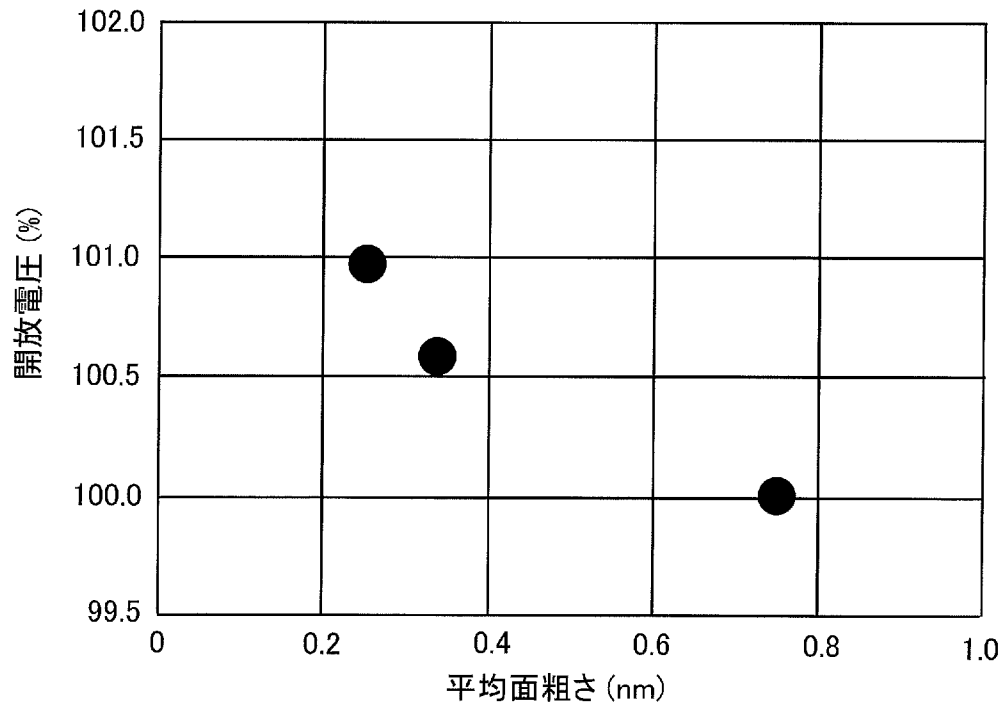
50A



[図7]



[図8]



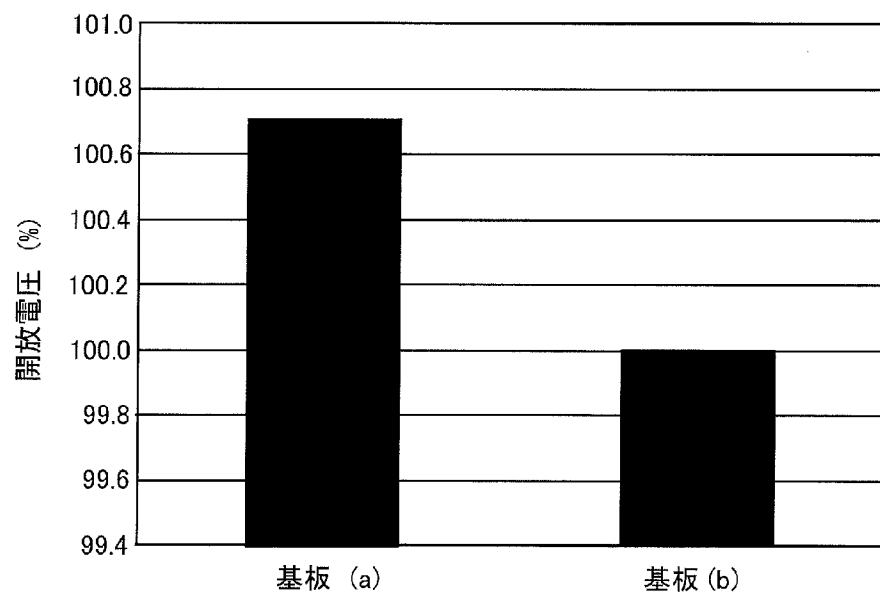
[図9]

0.0%	0.3%	0.1%	0.4%	0.5%	0.7%	0.6%	0.0%
0.3%	0.4%	0.4%	0.3%	0.5%	1.1%	1.2%	0.6%
0.1%	0.3%	0.1%	0.3%	0.3%	0.9%	1.0%	0.5%
0.3%	0.3%	0.0%	0.1%	0.0%	0.2%	0.3%	0.6%

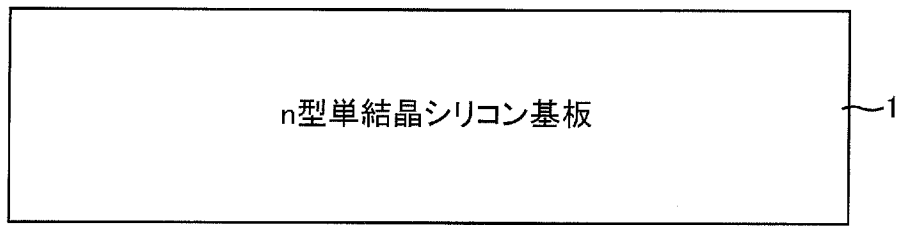
(a)

(b)

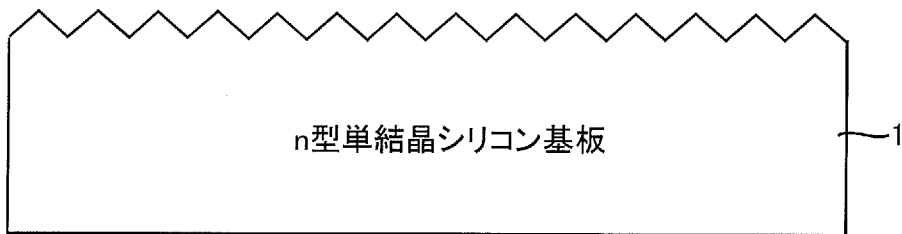
[図10]



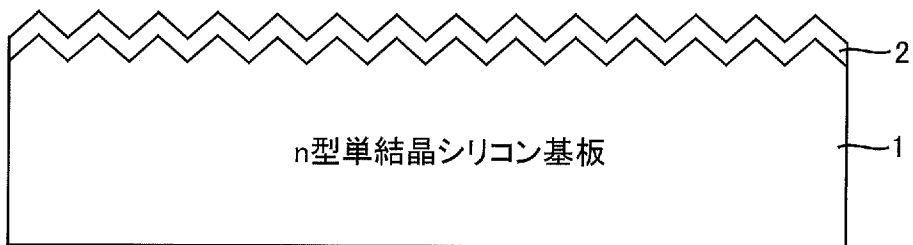
[図11]



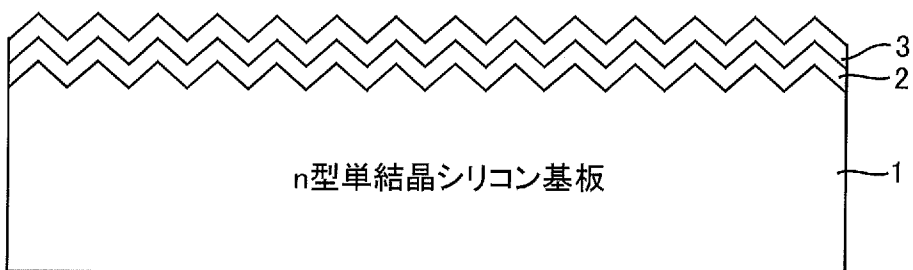
(a)



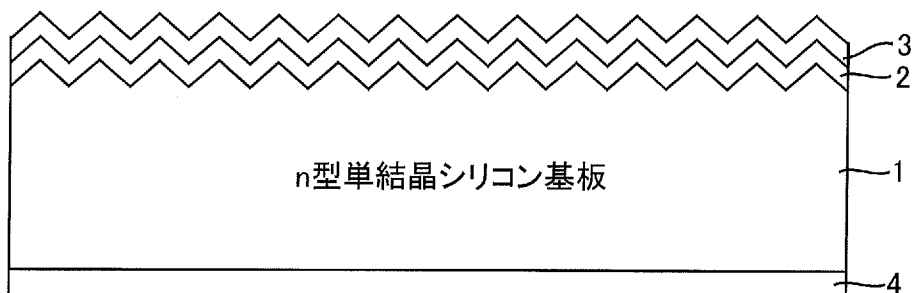
(b)



(c)

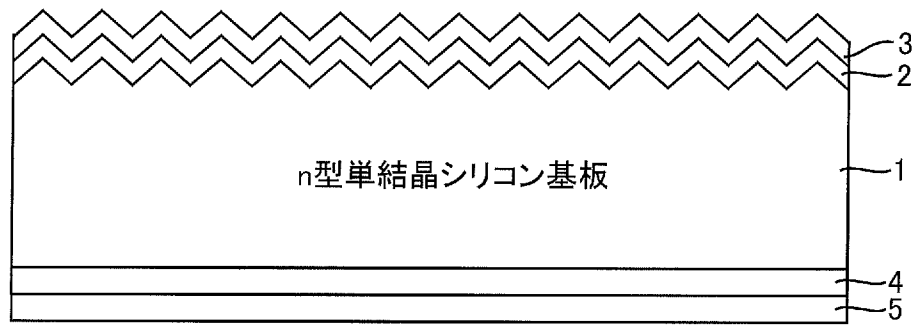


(d)

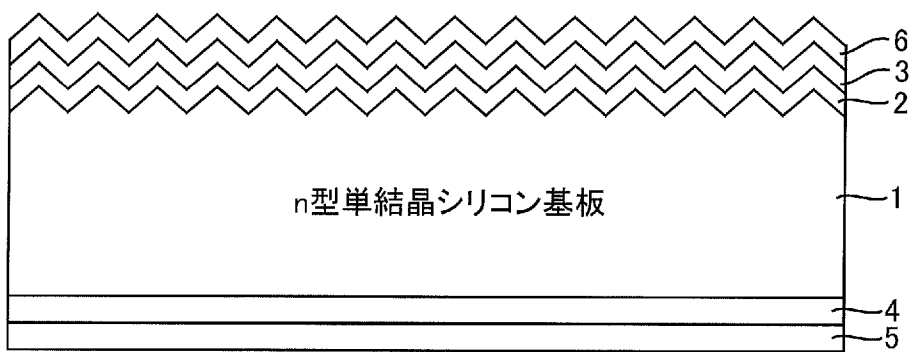


(e)

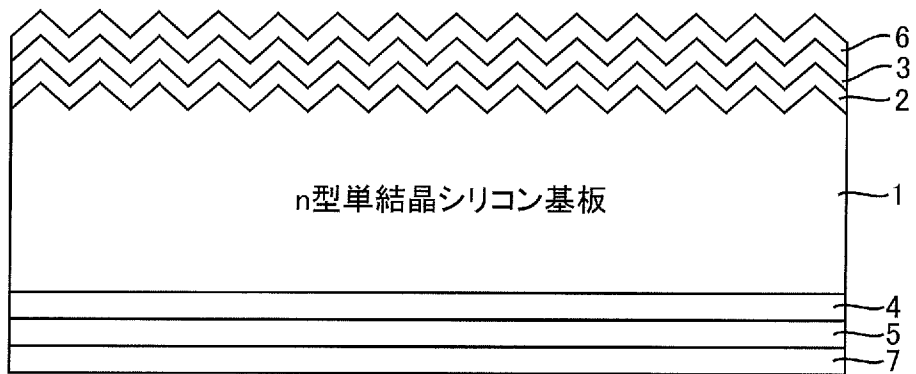
[図12]



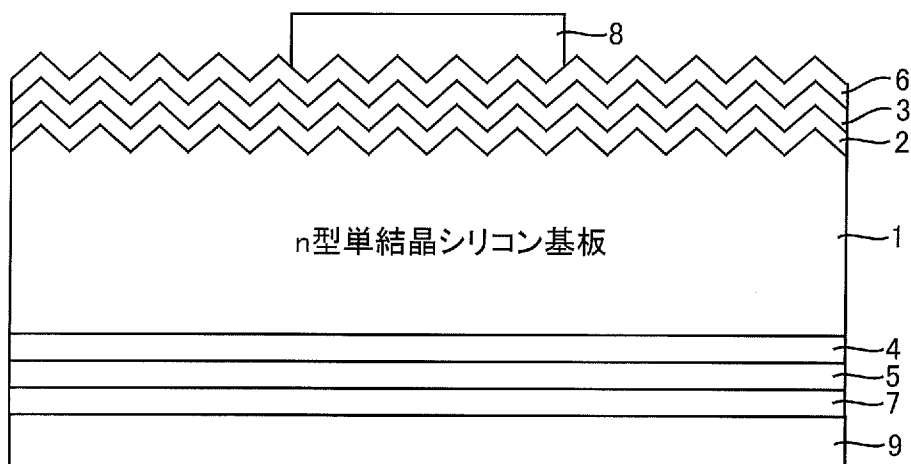
(f)



(g)

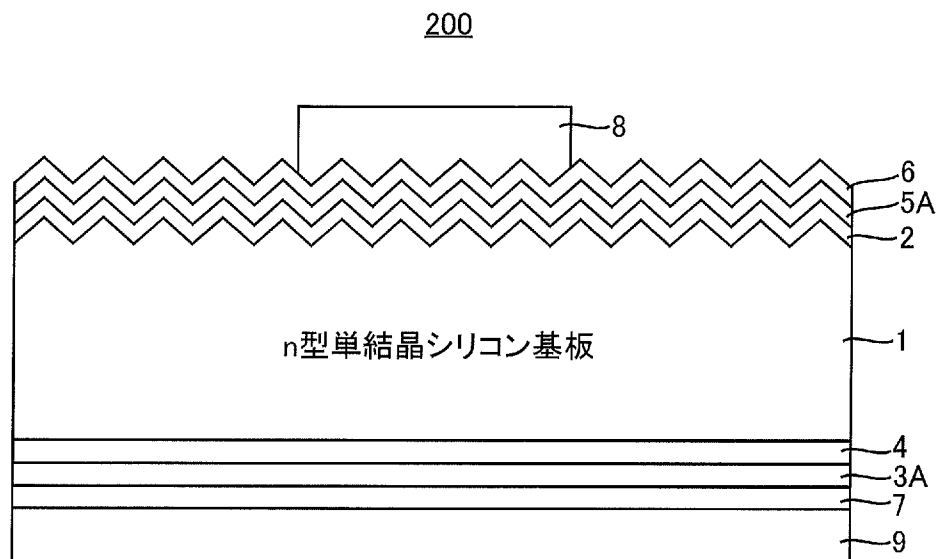


(h)

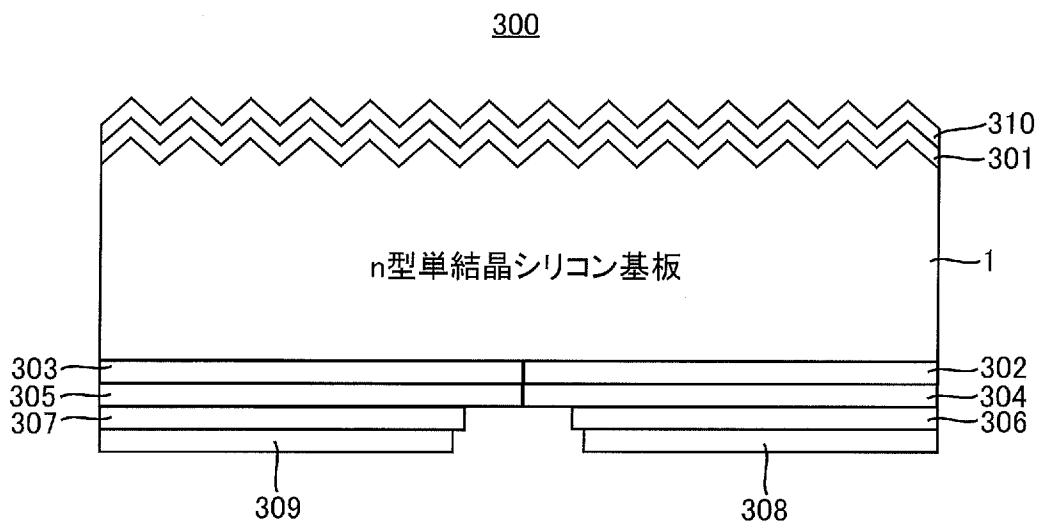


(i)

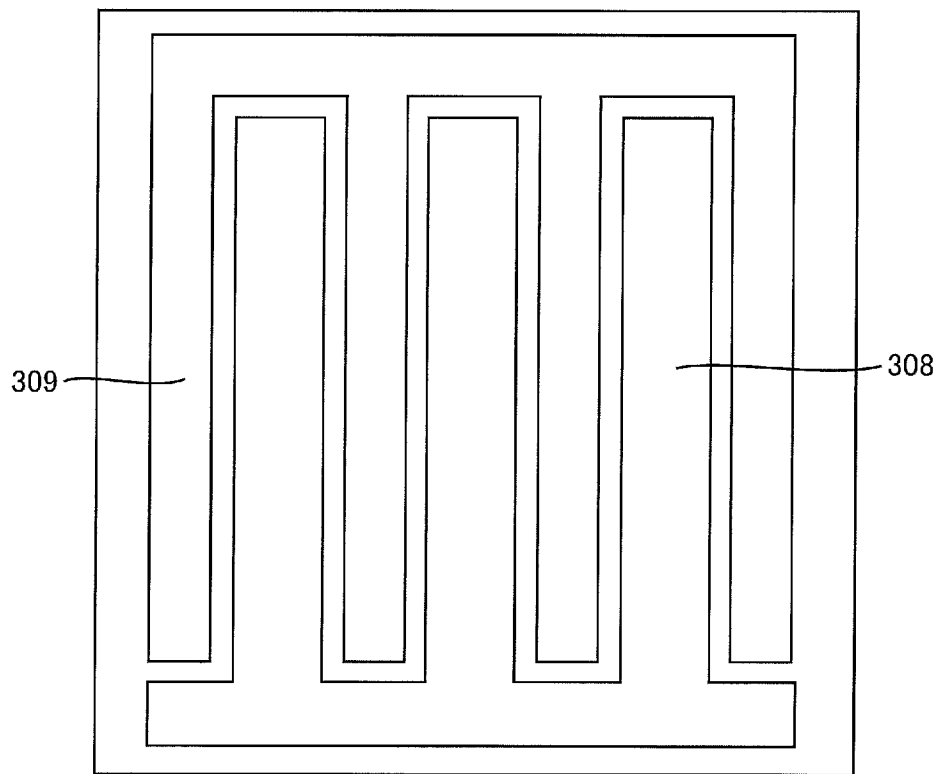
[図13]



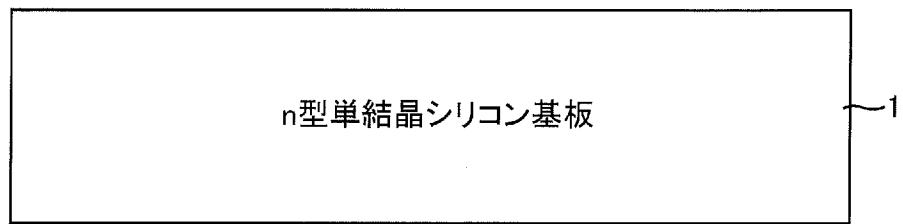
[図14]



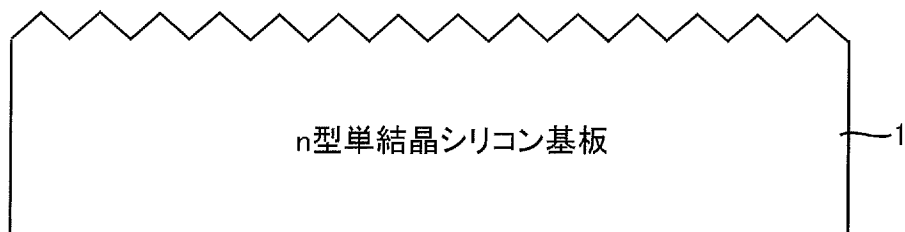
[図15]



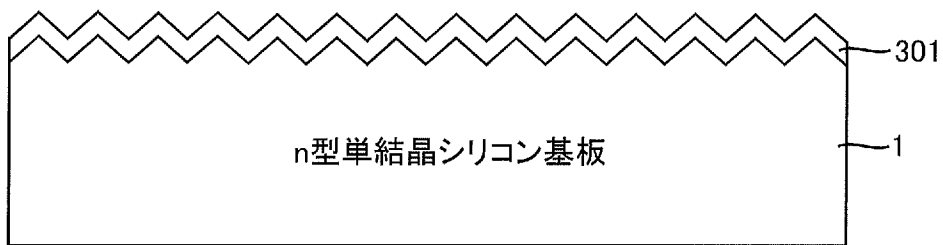
[図16]



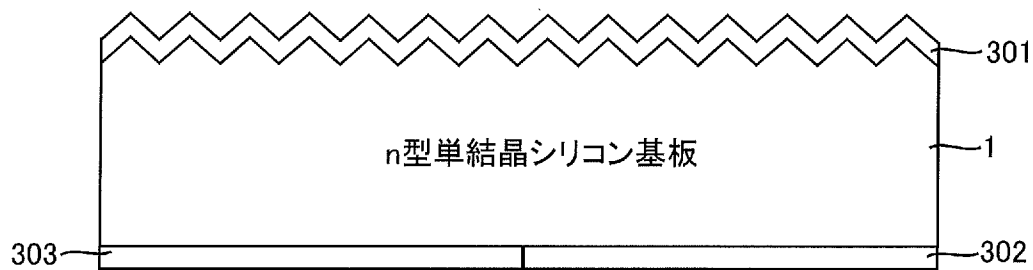
(a)



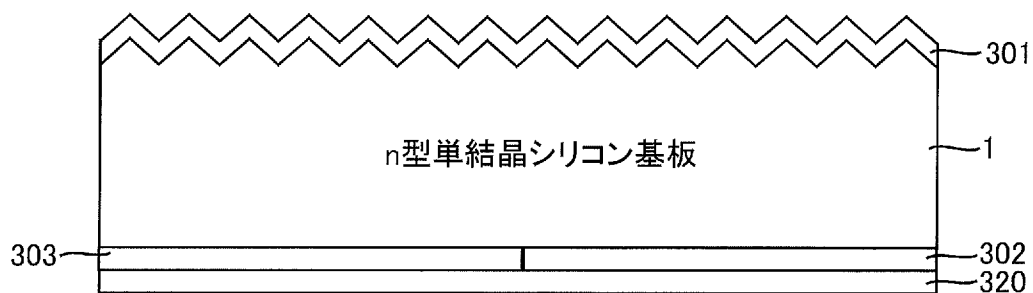
(b)



(c)

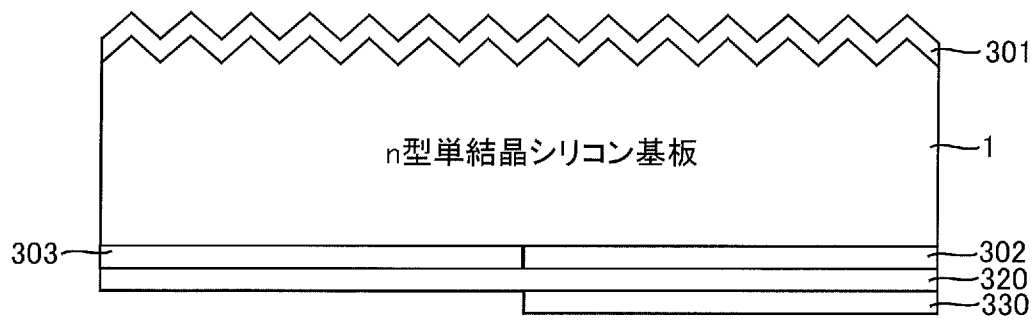


(d)

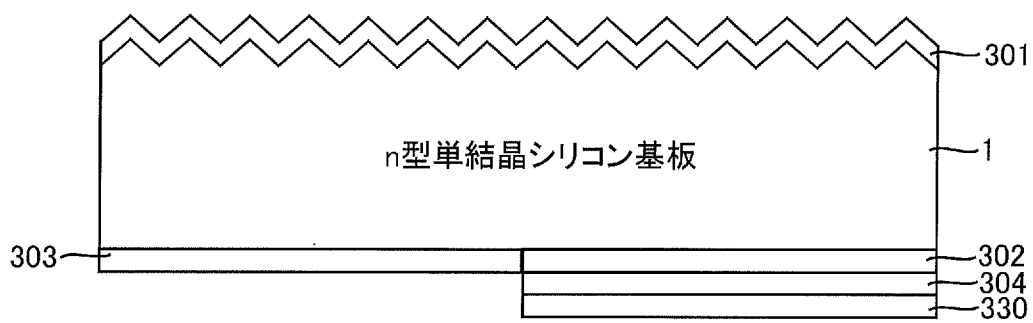


(e)

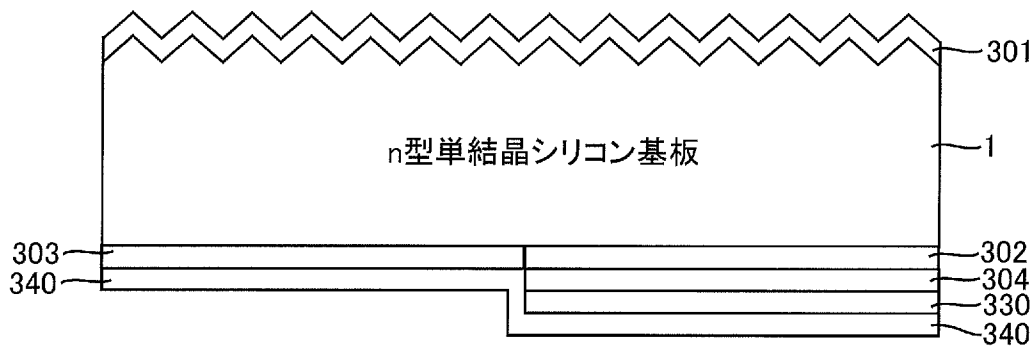
[図17]



(f)



(g)

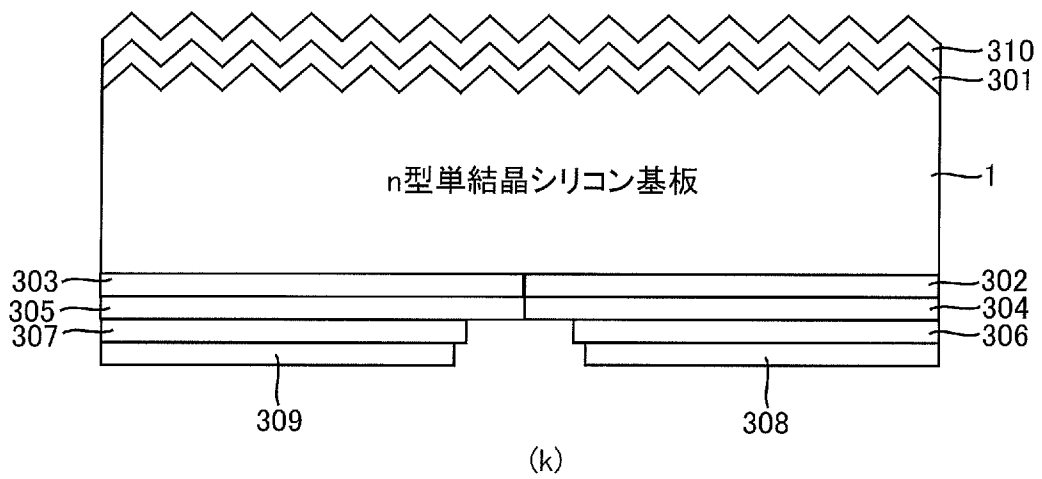
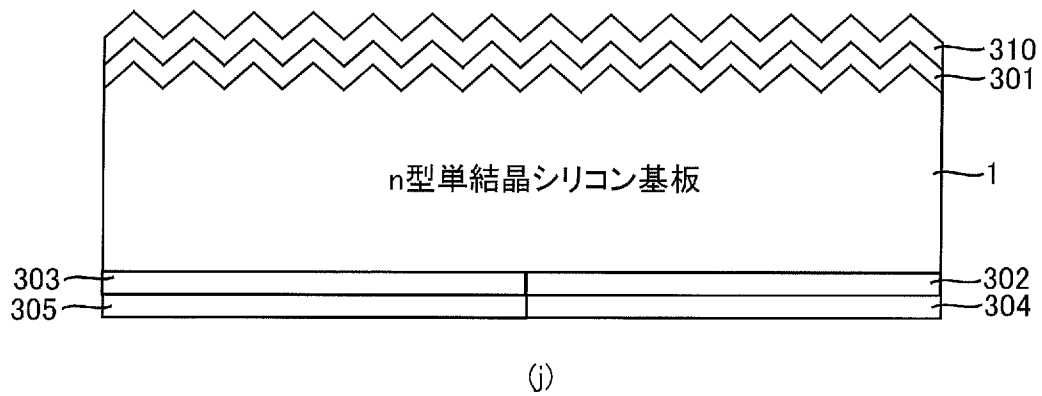


(h)

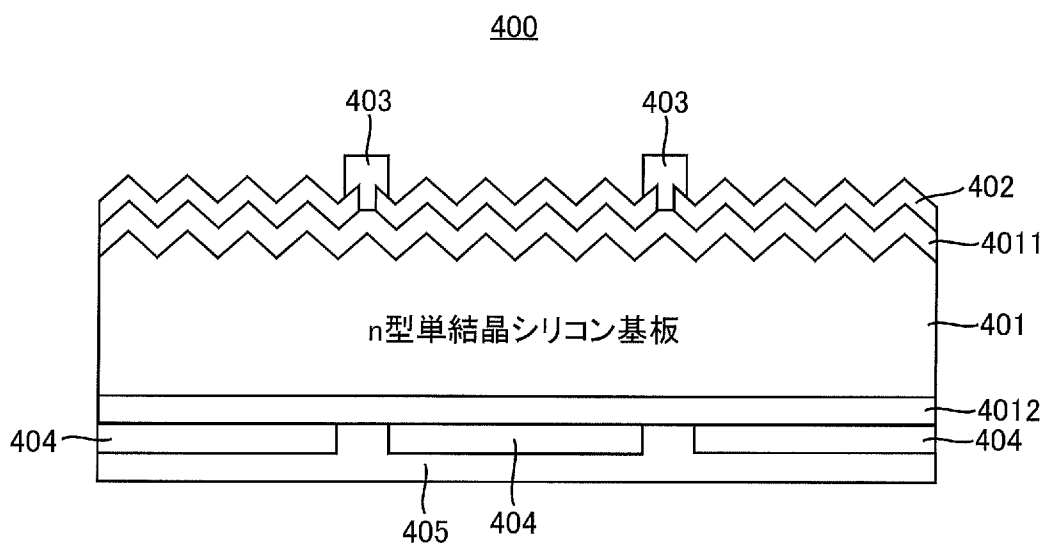


(i)

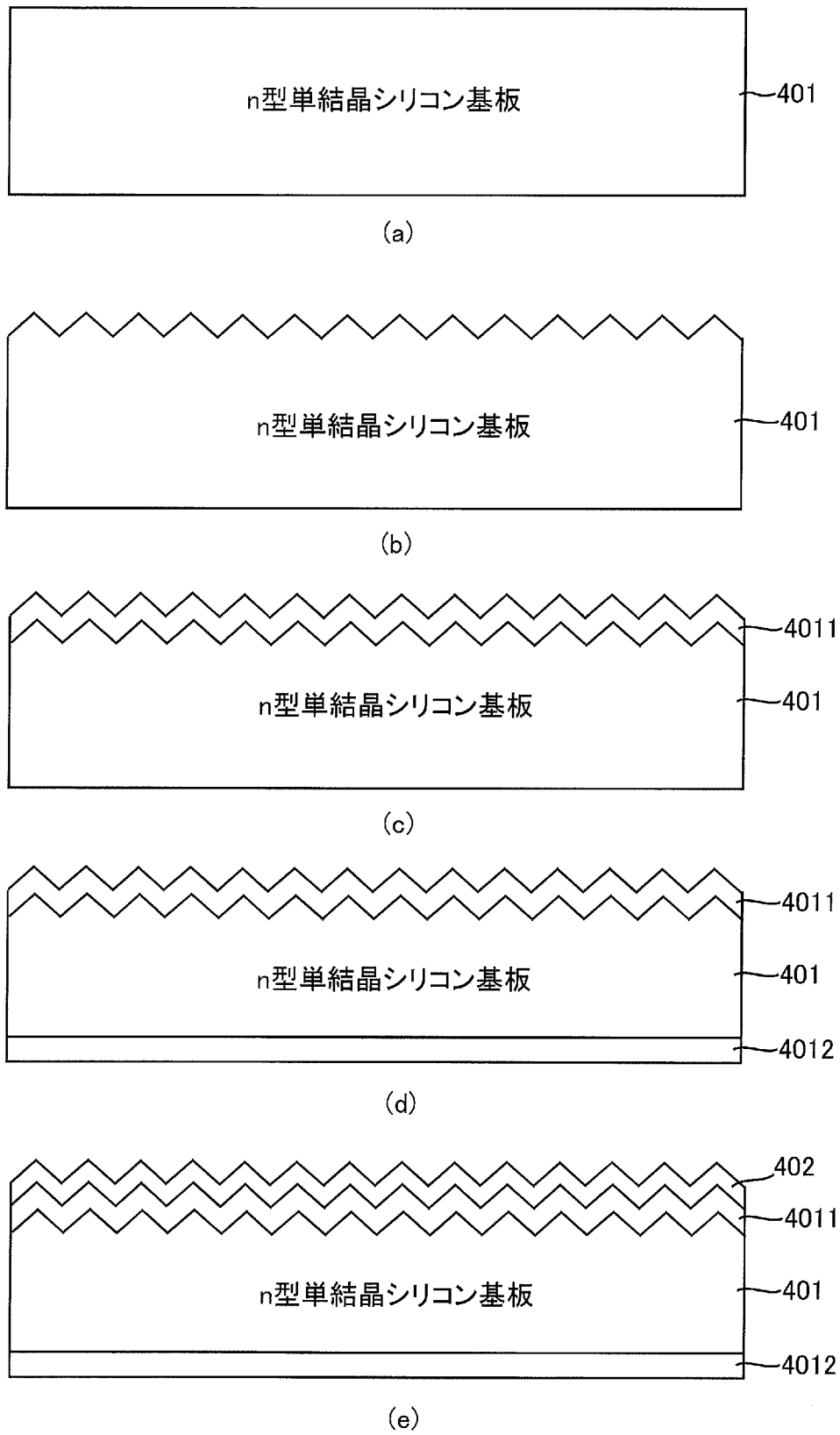
[図18]



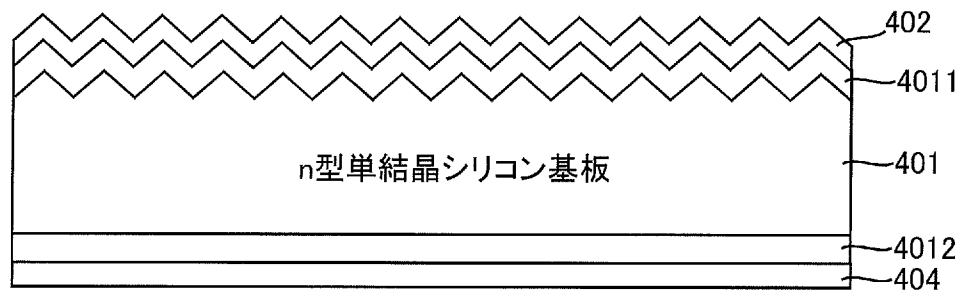
[図19]



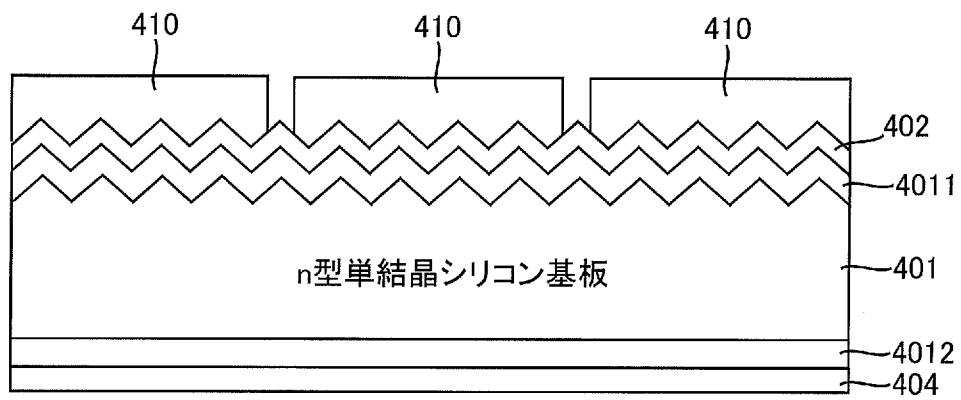
[図20]



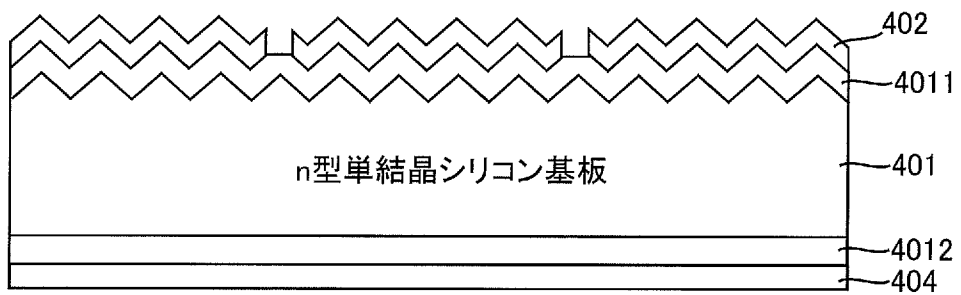
[図21]



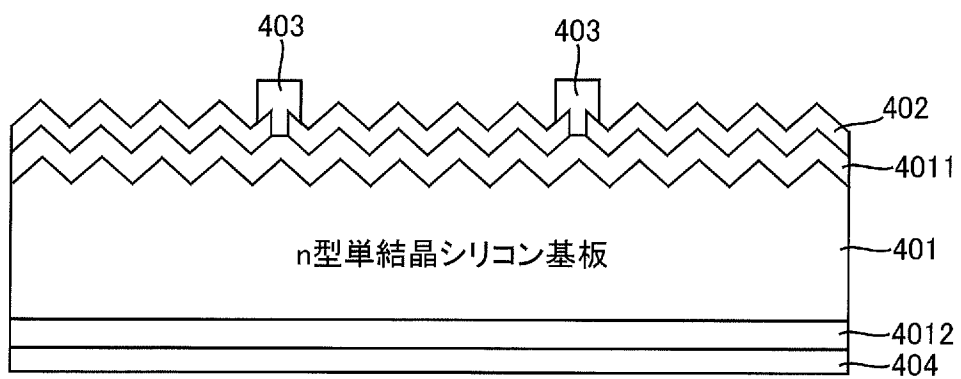
(f)



(g)

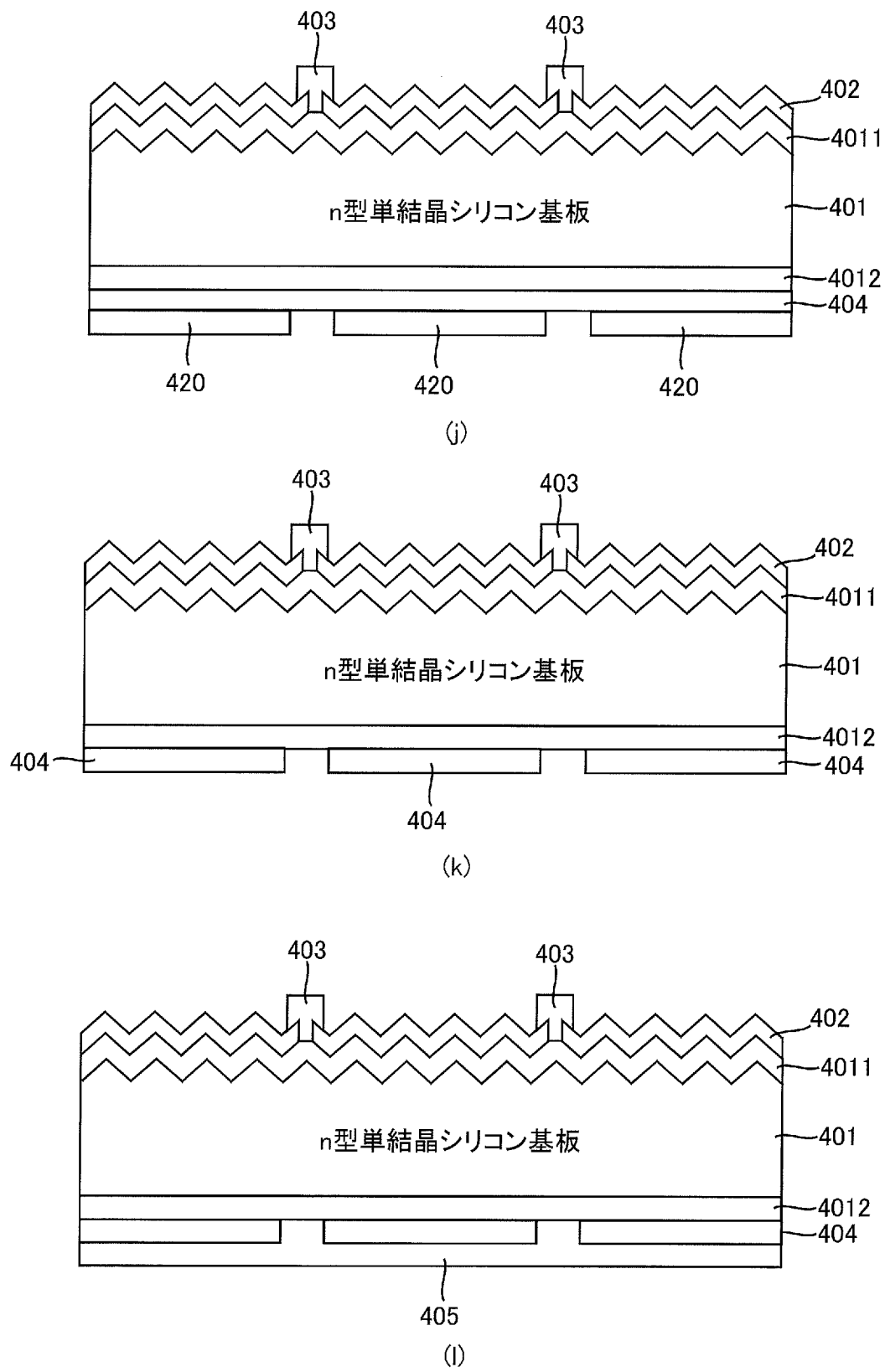


(h)

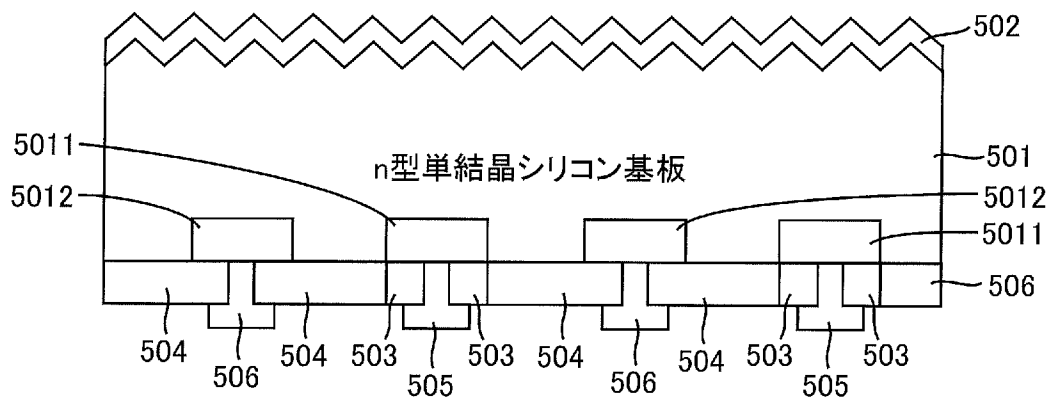


(i)

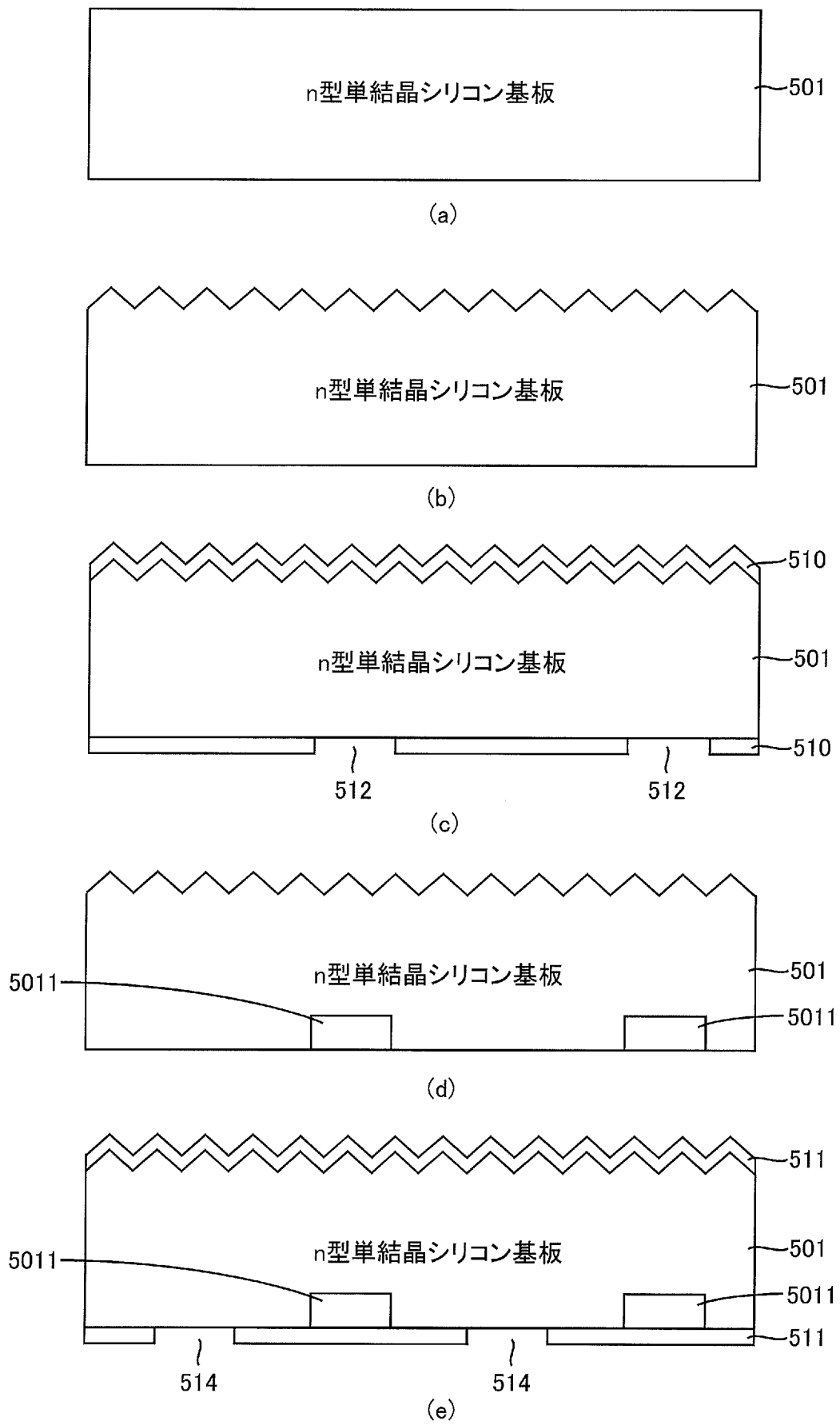
[図22]



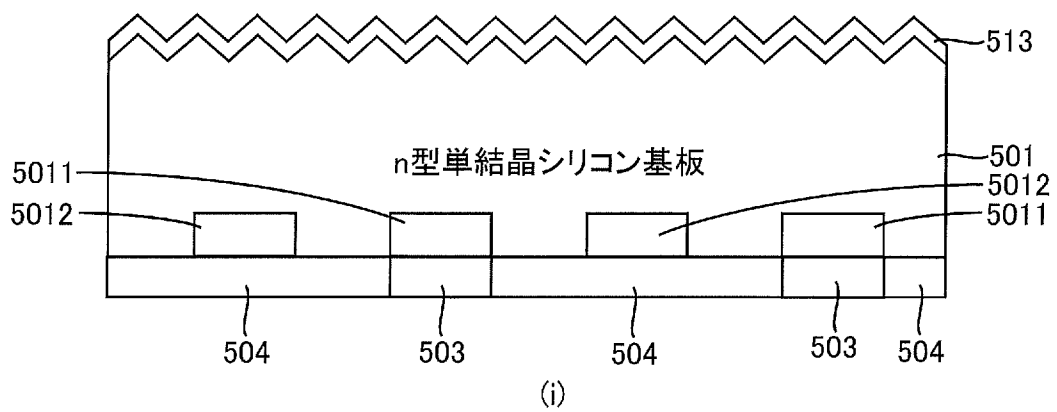
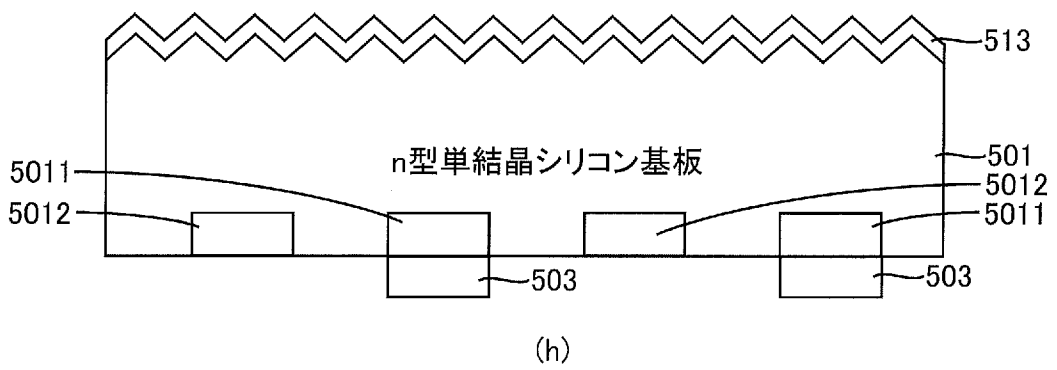
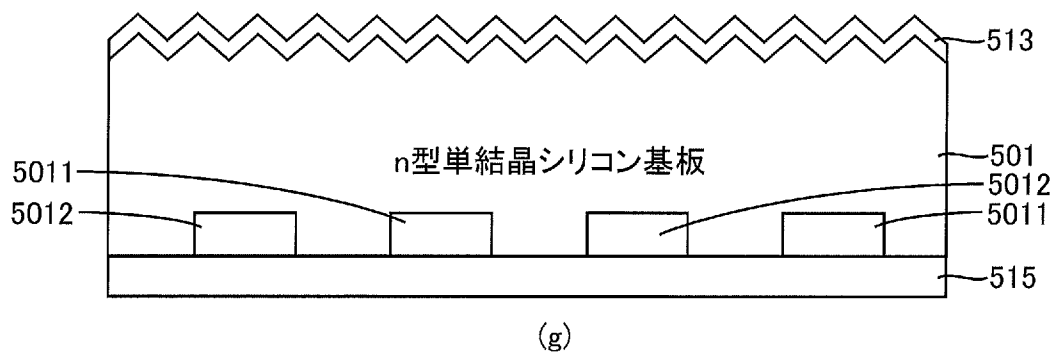
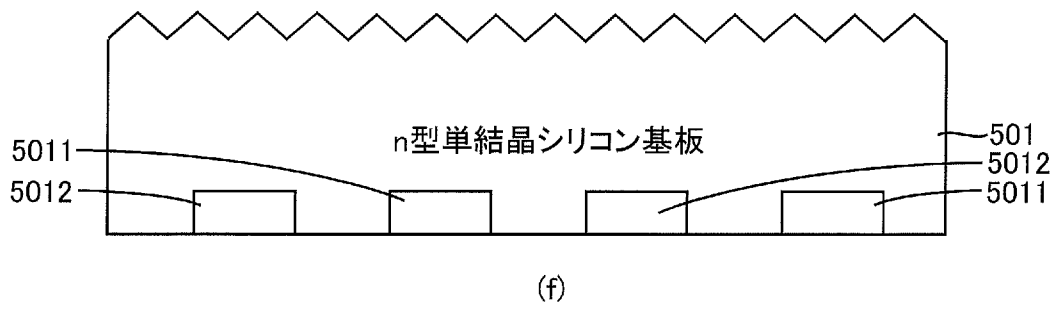
[図23]

500

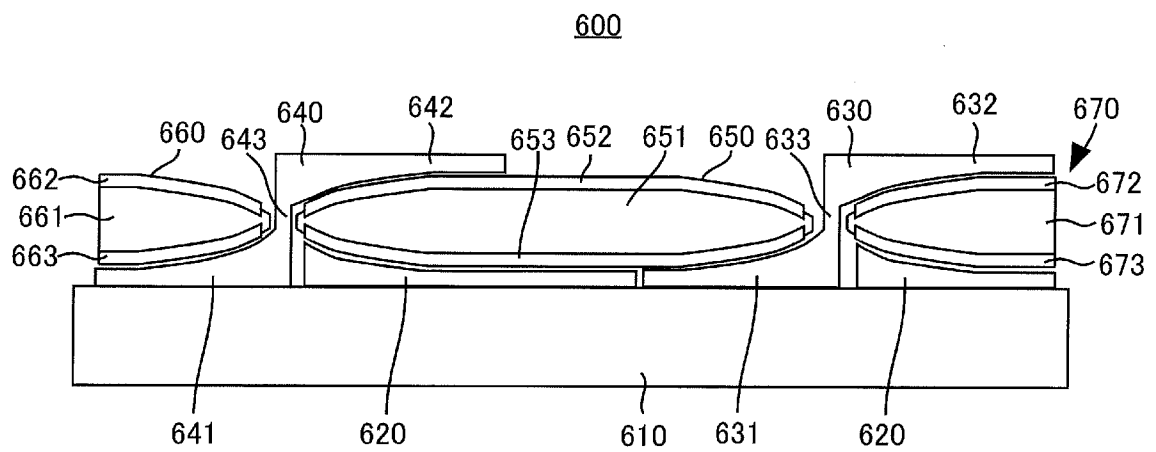
[図24]



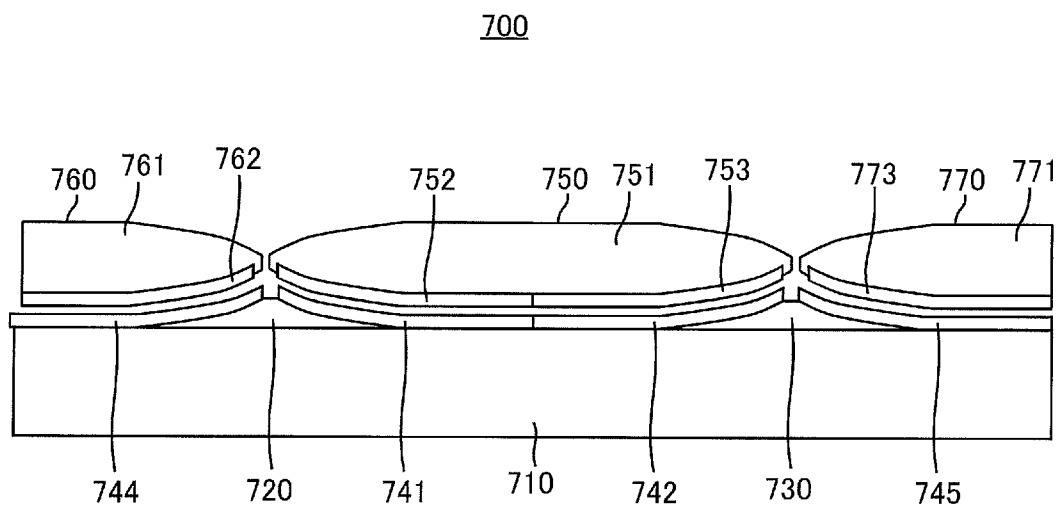
[図25]



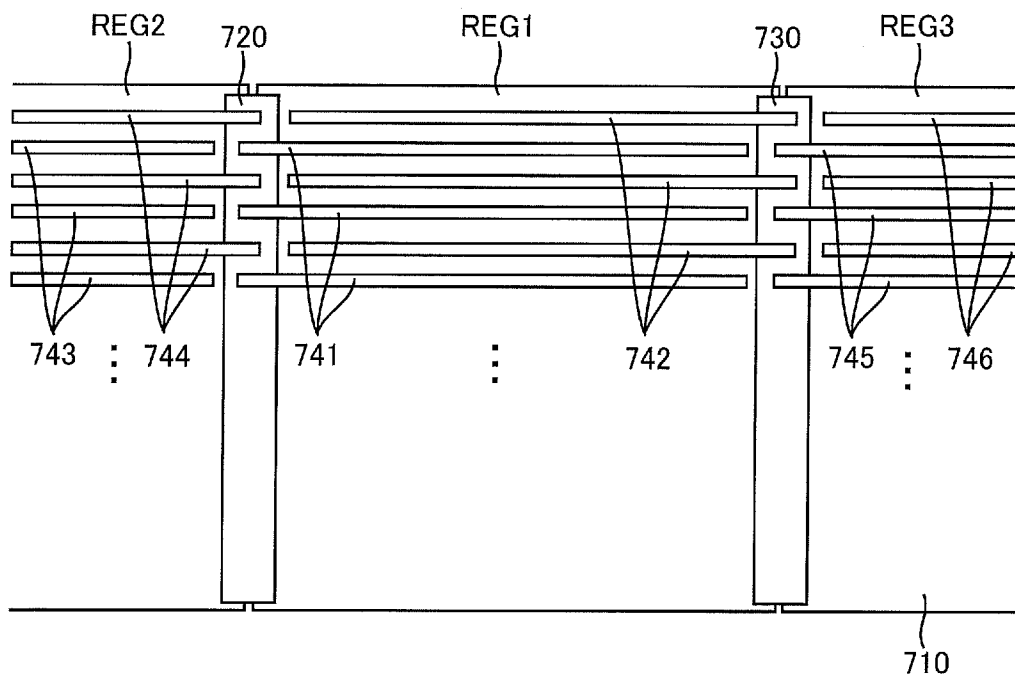
[図27]



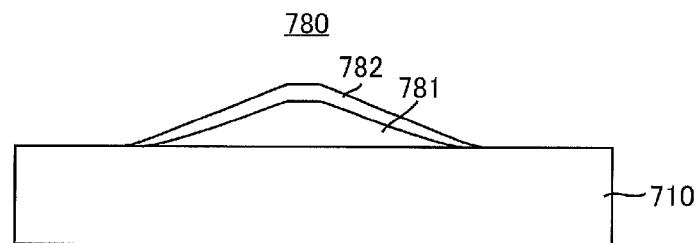
[図28]



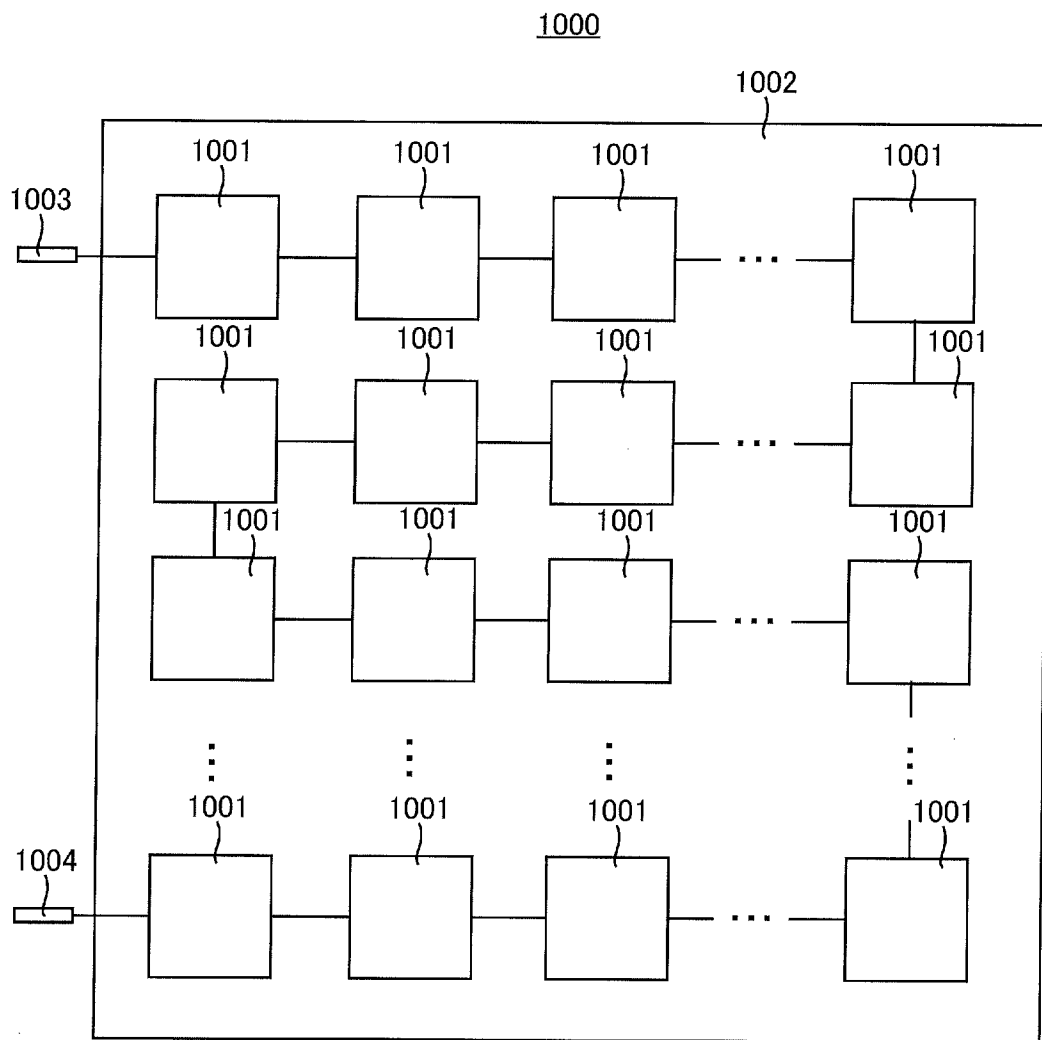
[図29]



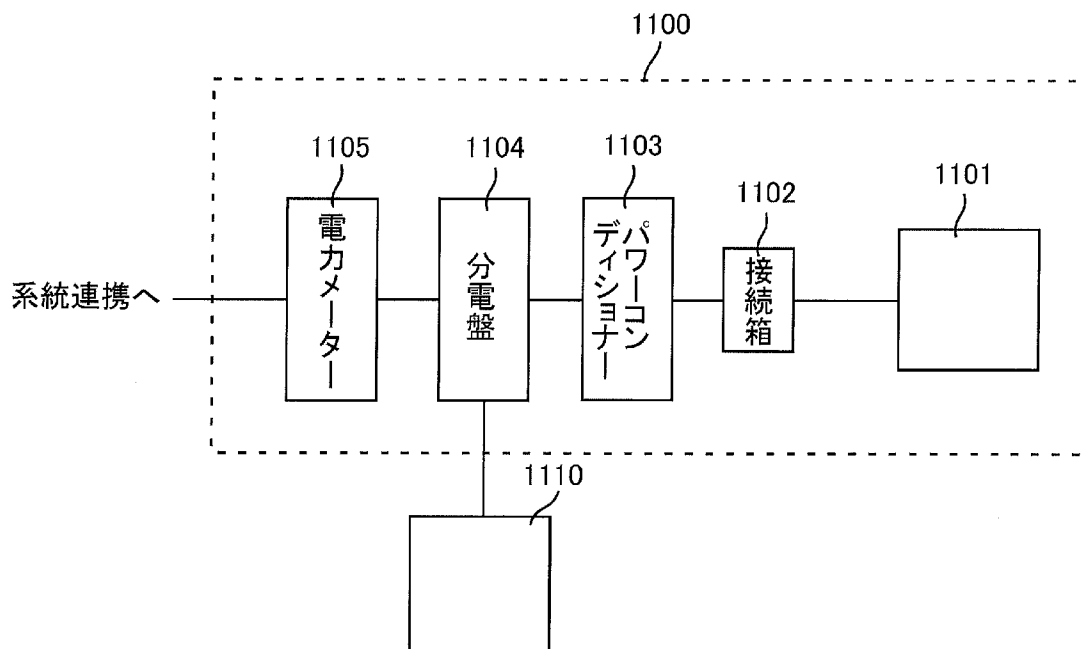
[図30]



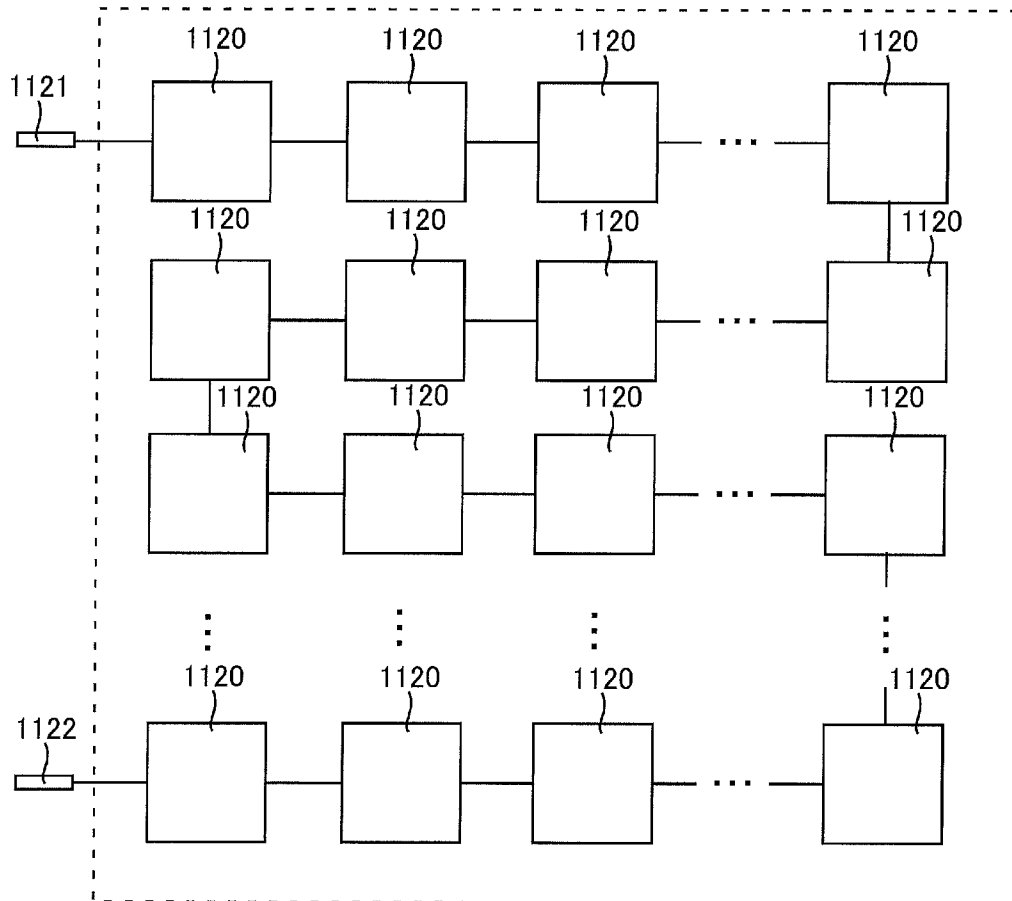
[図31]



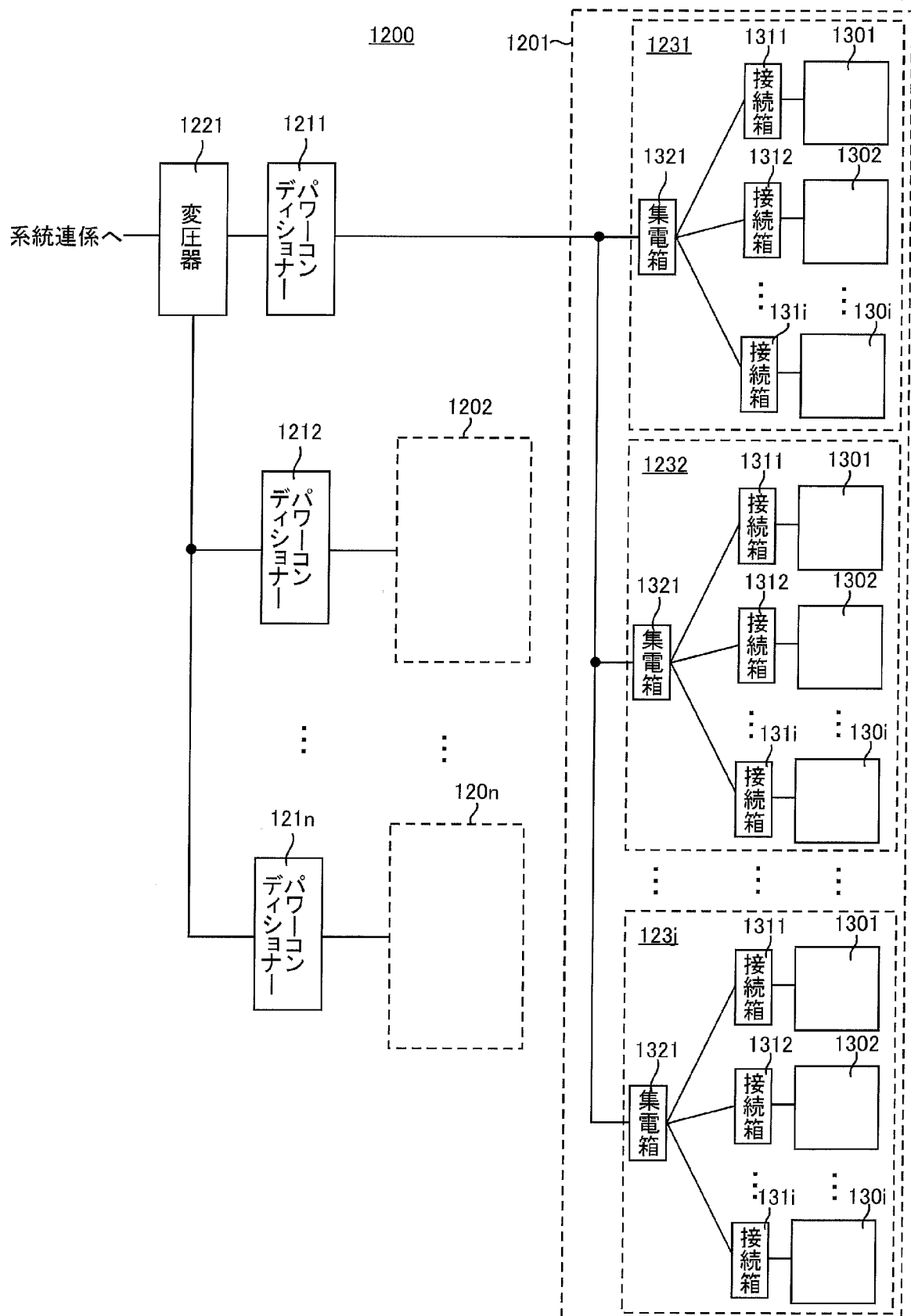
[図32]



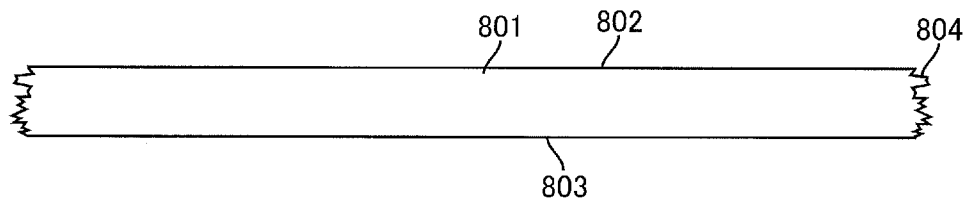
[図33]

1101

[図34]



[図35]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/051322

A. CLASSIFICATION OF SUBJECT MATTER

H01L31/0352(2006.01)i, H01L31/0236(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L31/02-31/078, 31/18-31/20

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 11-112008 A (Sharp Corp.), 23 April 1999 (23.04.1999), paragraph [0003]; fig. 1, 9, 11 (Family: none)	1-5
A	JP 2008-244282 A (Sharp Corp.), 09 October 2008 (09.10.2008), paragraph [0016]; fig. 1(i) (Family: none)	1-5
A	JP 2013-84985 A (Mitsubishi Electric Corp.), 09 May 2013 (09.05.2013), paragraph [0061]; fig. 5 (Family: none)	1-5

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
27 March 2015 (27.03.15)

Date of mailing of the international search report
07 April 2015 (07.04.15)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/051322

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2000-164905 A (Canon Inc.), 16 June 2000 (16.06.2000), fig. 2a, 21e, 27f & US 6391743 B1 & EP 989616 A2	1-5

A. 発明の属する分野の分類（国際特許分類（I P C））
 Int.Cl. H01L31/0352(2006.01)i, H01L31/0236(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L31/02-31/078, 31/18-31/20

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 5 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 5 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 5 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 11-112008 A（シャープ株式会社）1999.04.23, 【0003】, 図1, 9, 11（ファミリーなし）	1-5
A	JP 2008-244282 A（シャープ株式会社）2008.10.09, 【0016】, 図1（i）（ファミリーなし）	1-5
A	JP 2013-84985 A（三菱電機株式会社）2013.05.09, 【0061】, 図5（ファミリーなし）	1-5
A	JP 2000-164905 A（キヤノン株式会社）2000.06.16, 図2 a、2 1 e、2 7 f & US 6391743 B1 & EP 989616 A2	1-5

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー	の日の後に公表された文献
「A」特に関連のある文献ではなく、一般的技術水準を示すもの	「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」口頭による開示、使用、展示等に言及する文献	「&」同一パテントファミリー文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日

2 7 . 0 3 . 2 0 1 5

国際調査報告の発送日

0 7 . 0 4 . 2 0 1 5

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

金高 敏康

2 K

9 7 1 2

電話番号 03-3581-1101 内線 3255