

公告本

申請日期	90.7.13
案 號	90105797
類 別	H03K 19/0185

A4
C4

523988

(以上各欄由本局填註)

發明專利說明書

一、發明名稱	中 文	負載電容補償緩衝器，裝置及其方法
	英 文	LOAD CAPACITANCE COMPENSATED BUFFER, APPARATUS AND METHOD THEREOF
二、發明人創作	姓 名	1.吉歐弗利 B. 哈爾 GEOFFREY B. HALL 2.沛卓歐 歐瓦利 PEDRO OVALLE 3.德隆 T. 泉 DZUNG T. TRAN
	國 籍	1.-3.均美國
三、申請人	住、居所	1.美國德州奧斯丁市聖地牙哥路9109號 2.美國德州奧斯丁市可倫坡大道4200號 3.美國德州奧斯丁市克里克城大道1201號229室
	姓 名 (名稱)	美商摩托羅拉公司 MOTOROLA INC.
	國 籍	美國
	住、居所 (事務所)	美國伊利諾州史堪伯市東阿崗崑路1303號摩托羅拉中心
	代 表 人 姓 名	F. 強 莫辛格 F. JOHN MOTSINGER

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6
B6

本案已向：

國(地區) 申請專利，申請日期： 案號： ，☐有 ☐無主張優先權美國 2000年03月20日 09/528,857 ☒有 ☐無主張優先權

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明(1)

發明背景

相對應申請書

本案已於2000年3月20日於美國申請，其美國專利申請號碼為09/528,857。

發明領域

本發明通常與輸出緩衝器有關，且特定針對負載電容補償輸出緩衝器方面。

相關先前技藝描述

眾所皆知，半導體工業藉由控制信號的迴轉率(slew rate)以限制信號之暫態效應。用於未穩壓之緩衝器的迴轉率將隨著負載電容而改變。迴轉率之負載相依性可利用一條由驅動器輸出端至驅動器輸入端之回授路徑，以及使用如蛇型閘(snaked gates)等佈線(layout)技術來加以控制。使用回授來控制個別輸出節點的迴轉率可減低如傳輸線反射效應、節點間串音，以及過沖(overshoot)或振盪(ringing)等暫態效應。

譬如，可在一控制電壓與輸出級之輸出信號間連接一電容以控制迴轉率。電容的使用可提供緩和輸出暫態所須之回授。這種電路型式之輸出級有一個缺點，亦即需要大電容以驅動輸出拉上(push-up)以及拉下(push-down)閘，同時得克服前置驅動器之驅動電流。為求確保前置驅動器(pre-driver)之驅動電流能均衡而不因方法改變受影響，可使用通常需求經特殊處理之串聯精密電阻。

另一種控制迴轉率之實施方式為使用開關式差動放大器

五、發明說明(2)

來比較輸出信號與一拉動參考電容之一終端的電晶體所產生的信號。該種實施法利用第一驅動器，其輸出係依據此驅動器之輸出信號以及與參考電容有關的信號間之關係而定。因為各差動對之放大器的一個腳位係將直接驅動拉上或拉下驅動器的尾端輸出電晶體，於是常常需要大的切換放大器。此等切換放大器有低速之缺點。

傳統的迴轉率控制器響應於一具有預定之電壓對時間導數值(dV/dt)的信號暫態，此後限制該電壓對時間導數值。然而，雖然該等迴轉率控制器通常能利用對電壓對時間導數值的控制以影響迴轉率，但該等迴轉率控制器很少能直接控制電流對時間導數(dI/dt)。通常不同負載之 dI/dt 波形之初始分量實質上是相同的，且其脈衝波形在傳統迴轉率控制器響應於電壓對時間導數值時就已產生。因此，縱然傳統方式可控制電壓對時間導數值，但是由於電流對時間導數之增加大於電壓對時間導數值之增加，所以， dI/dt 之初始脈波事實上是不受影響的。

電流對時間導數值分量之相似性顯示出其與負載相依的電壓對時間導數不同， dI/dt 分量實質上是與負載無關的。緩衝器之信號暫態期間，相當大的負載的電壓對時間導數的波形(如一具體實例為3.0微微米法拉)通常由0電壓/秒平緩改變至最大值再回到0，而相當小之負載的電壓對時間導數的波形(如一具體實例為5微微米法拉)，通常由於較小電容值而快速增加其電壓對時間導數。相互比較下，此初始電流對時間之導數，主要是輸出電晶體之驅動電流以

五、發明說明(3)

及輸出電晶體之控制電壓超越開啓臨限(turn-on threshold)的速率之函式。於積體電路之各組傳統驅動器的信號暫態期，電流對時間之導數通常在同時間點抵達峰值，且其大小與負載無關。因此，當許多驅動器被同時切換時，產生之總初始電流對時間導數是各驅動器之初始電流對時間導數的和。總電流對時間之導數通常是造成電磁波干擾以及其他不想要的暫態效應的關鍵因素。

習知技藝的其他缺點包括建構半導體之驅動器需求特殊的處理。例如視所需之電晶體尺寸而定，以雙重多處理(double poly processes)或最好能提供精密電阻的方法來實施。

因此，提供能控制生產方法中之 dV/dt 與 dI/dt 之負載電容輸出緩衝器將是大有好處的。

圖示簡述

如下參考附圖可更加了解欲討論的本發明之具體實施例：

圖1中以線路圖與方塊圖方式闡明本發明之驅動器的一部分之具體實施例；

圖2中以方塊圖方式闡明本發明之驅動器；

圖3中以方塊圖方式更詳細地闡明圖2之驅動器的一部分；

圖4中以線路圖與方塊圖方式更詳細地闡明圖2與圖3的某些部分；

圖5，圖6，與圖8中以圖形方式闡明，本發明之具體實

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

裝

五、發明說明（4）

施例中與電壓相關之曲線，與電流相關之曲線，以及電流對時間的導數；

圖7中以流程圖方式闡明如本發明之方法；以及

圖9中以方塊圖方式闡明如本發明之驅動器的可替換的具體實施例。

詳細說明

以下將至少提供本發明之一實例作詳細的說明，且不應視其為本發明之限制。相反地，任何其它之改變皆被規範於經適當地定義於本說明後的申請專利範圍內。

主要驅動器反應於一輸入信號而啟動以驅動輸出信號。反應於此輸入信號則產生參考信號。將輸出信號與參考信號相比較；當輸出信號落後參考信號某預定量時，則啟動輔助驅動器。

在一個具體實施例中，如積體電路，微處理器，無線通信器材，電腦系統等裝置包括用來驅動輸出終端上的輸出信號之驅動器電路。此輸出信號對應於在驅動電路之輸入端接收到的輸入信號。此驅動電路包括主驅動器，輔助驅動器，以及迴轉率控制電路。主驅動器與驅動電路之輸出入終端相耦合。迴轉率控制是耦合於驅動電路之輸入端之電路；輔助驅動器耦合迴轉率控制電路以及輸出終端。迴轉率控制電路控制輔助驅動器之啟動。舉例來說，迴轉率控制電路可能包括在啟動主驅動器後啟動輔助電路之電路。（例如，根據參考信號與輸出信號的比較；更進一步舉例來說，其中參考信號與輸出信號至少在信號之大小與

五、發明說明(5)

(或)時間落後臨限方面是不同的)。迴轉率控制電路可再包括依據輸出信號與參考信號間信號之大小之差異，放大輸出信號之暫態至某程度的電路。迴轉率控制電路可再包括判定(例如，增進或延遲)輔助驅動器之去致能時間。

在另一具體實施例中之裝置包括主驅動器，二次驅動器(secondary drivers)與電壓改變測試電路。依據主驅動器之輸出端的電壓對時間的改變，電壓改變測試電路提供測試信號。二次驅動器耦合電壓改變測試電路與主驅動器；依據控制信號驅動二次驅動器。

在另一具體實施例中，提供一種於必要時使用輔助驅動器來驅動輸出信號的方法。此方法包括下列之操作：因應於一輸入信號，致動主驅動器以驅動一輸出信號；產生回應於所接收輸入信號之參考信號；比較輸出信號與參考信號；以及若輸出信號落後參考信號一個落後臨限時，則致動輔助驅動器。

在另一具體實施例中，提供一種使用調整的輔助驅動器來驅動輸出信號的方法。該方法包括下列操作：因應於一輸入信號，由主驅動器驅動一輸出信號之暫態；以及因應於該輸出信號，由輔助驅動器驅動放大輸出信號之暫態。

圖2說明本發明之系統201，其包括負載電容補償緩衝器205。系統201可能是一個分立的緩衝器元件，微處理器的一部分，或含有該緩衝器之電腦系統的一部分。所示緩衝器205的具體實施例包括前置驅動器210與230，拉上驅動器220，拉下驅動器240，與終端250。

五、發明說明(6)

致能緩衝器205以輸出至終端250時，將配置前置驅動器210與230以接收一個共同信號或類似信號(圖未示)，並分別提供節點211與231上之信號IN1與IN2。拉上驅動器220接收信號IN1，接著驅動終端250。拉下驅動器240接收信號IN2，接著驅動終端250。

驅動器220與240係分別用以調整由前置驅動器210與230所使用之共同信號。時脈控制包含在前置驅動器之調整中，以確保不會同時致能拉上驅動器220與拉下驅動器240；另，前置驅動器之調整亦包括調整信號IN1與IN2之電壓與電流準位，以確保與驅動器220以及240內部之元件能有適當之介面。

拉上驅動器220於拉上之暫態期間控制終端250處之信號的 dI/dt 與迴轉率(dV/dt)。拉上驅動器220包括一主驅動器與一輔助驅動器。主驅動器提供初始 dI/dt ，相對於終端250之負載而言，該 dI/dt 有相當穩定的峰值大小。輔助驅動器提供初始 dI/dt ，該 dI/dt 有落後主驅動器之 dI/dt 的峰值大小(例如，查看圖6波型的正極性部分)，然而輔助驅動器之初始 dI/dt 峰值可能依據終端250處之負載電容而改變。拉下驅動器240以類似方式提供一主驅動器與一輔助驅動器。

例如藉由提供多驅動器作為各拉上驅動器220與拉下驅動器240的一部分，初始之 dI/dt 便依據電容負載作時間分割，且 dI/dt 之大小依據負載而改變。因此，各緩衝器之初始 dI/dt 之峰值得以減少。又，當許多輸出入驅動器同時

五、發明說明(7)

作切換開關動作時，與傳統電路之IC的總初始 dI/dt 之大小相比，此IC之總初始 dI/dt 之大小已減小。

圖3更詳細說明圖2之拉下驅動器240。拉下驅動器240包括迴轉率控制320，選用的濾波器350，輔助驅動器340，以及主驅動器360。此外，圖3說明拉下驅動器240驅動的終端250。熟悉此技藝之人士將認知到會有相對應之拉上驅動器220，其具有與圖3所示之電路相類似及(或)互補之元件以及功能。

主要驅動器360以及輔助驅動器340驅動終端250。主要驅動器360接收前置驅動器的IN2信號。因應於該信號，主驅動器360驅動終端250。迴轉率控制320接收信號IN2，以及輸出終端250之代表信號。依據兩信號，迴轉率控制320提供控制信號給輔助驅動器340；輔助驅動器340接著也驅動終端250。選用的濾波器350接收終端250處之信號，並調整此輸出信號以供迴轉率控制320之使用。

除了控制主驅動器360，由於主驅動器360信號IN2也用以產生一迴轉參考信號，其任何對由主驅動器360所生之輸出信號而產生之理想化代表信號。因主驅動器360所生之輸出信號的理想化代表信號係指由迴轉參考產生器322根據信號IN2而產生之時變參考信號，而信號IN2也控制主驅動器360。此外，此代表信號之所以稱為理想化信號是因其不受負載之變化之影響，根據迴轉參考信號與終端250之輸出信號，迴轉率控制320掌控是否要致能輔

五、發明說明(8)

助驅動器。

一般而言，若輸出信號之電壓落後某預定差量或某固定之delta值時，則致動輔助驅動器。若為如此，意即額外的驅動器將有助於改善終端250處之輸出信號的迴轉率。因此，迴轉率控制320產生一控制信號以驅動輔助驅動器之閘，藉以增強主動驅動器360。

除了迴轉參考產生器322之外，迴轉率控制320包括關閉延遲(off delay)部分326，以及比較器324。比較器324接收可被選用的濾波器350濾波、來自終端250處之代表性輸出信號，以及接收來自迴轉參考產生器322之迴轉參考信號。當終端250處接收的信號為一臨限電壓或大於迴轉參考信號之電壓時，則由一控制信號經由關閉延遲部分326驅動輔助驅動器。該關閉延遲326拉長或保留在比較器停止驅動關閉延遲器326之後仍存在之輔助驅動器的控制信號。

迴轉參考產生器322與比較器324之組合延遲了控制信號的產生，與迴轉參考信號之產生相比。於一實施例中，此延遲因與比較器326有關之臨限電壓所產生。在另一實施例中，此延遲可產生於比較器324之前，例如由迴轉參考產生器造成的延遲。產生之延遲量界定出於主驅動器與輔助輸出驅動器之初始 dI/dt 的波尖(spikes)間有多少時間間隔。此點有助於透過主輸出電晶體與輔助輸出電晶體的混合主動源，來減少總 dI/dt 之大小。

圖5說明代表終端250之電壓與輔助驅動器340處之控制

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

象

五、發明說明(9)

信號電壓於不同電容值下之曲線。詳言之，曲線520代表終端250處在負載為5微微法拉(pF)，20微微法拉，35微微法拉，50微微法拉時之電壓。曲線510代表在不同負載電容下，驅動輔助驅動器340之閘極的信號電壓。曲線510說明在較低電容負載時，輔助驅動器340之閘無法如在較高之電容負載時般完全確定。一旦輔助驅動器的閘成為暫態，則輔助驅動器將修改曲線520的代表之終端電壓。如圖5之所示各群曲線520之斜率實質上是類似的，意即有相似之迴轉率。

圖6說明終端250處表示信號之 dI/dt 之曲線。此等 dI/dt 曲線與圖5之曲線520有關。(注意，圖8中由圖6取得之電流曲線於此不另詳述)曲線610於位置615處(主驅動器360之初始 dI/dt)有實質類似之 dI/dt 大小。主驅動器360之初始 dI/dt 曲線並不隨著容性負載而有重大變化。然而，與主驅動器360相關之初始 dI/dt 分量則隨著電容性負載而改變。

輔助驅動器之初始 dI/dt 與主驅動器的 dI/dt 分量相比有偏差(例如，大約是1ns)。此偏差係迴轉參考產生器322與比較器324所造成之延遲。輔助驅動器之初始 dI/dt 也隨著終端250處之負載電容而改變。舉例來說，就50微微法拉之負載而言，可觀察到由輔助驅動器340所引起之初始 dI/dt 分量大約為28百萬安培/秒(MA/s)；就35微微法拉負載可觀察到由輔助驅動器340所引起之初始 dI/dt 分量大約為20百萬安培/秒；就20微微法拉負載可觀察到由輔助驅動器340所生之初始 dI/dt 大約為18百萬安培/秒；而就5微微法

五、發明說明 (10)

拉負載而言，所觀測到的 dI/dt 分量與主驅動器360所提供之分量相比為可忽略。

輔助驅動器電流之延遲產生是有利的，因為其允許與驅動器240有關之總 dI/dt 能分布於較長之時間週期內，藉以降低 dI/dt 之大小。此外，允許輔助驅動器之初始 dI/dt 隨著電容值而改變來避免過驅動。此方式優於一些驅動所有輸出終端之傳統設計，在此等傳統設計中，用以驅動輸出終端之 dI/dt 特徵量乃依據最大期望之負載與最大允許之傳輸延遲。此等設計因此無法調整與 dI/dt 有關的電磁輻射干擾。

圖4更為詳盡地討論圖3之方塊的一個具體實施例。圖4詳言之包括電路以及方塊圖元件以說明圖3之特定具體實施例。圖7與此電路功能有關之方法的流程圖。圖4之討論將參考圖7中的步驟。

當電路動作時，反向位準移位器410與前置驅動器405接收信號IN(也請查看圖7之步驟710)。圖2之前置驅動器230類似於圖4之前置驅動器405。位準移位器410為隨選元件，且一般用做一主要正供應電壓以及一相異，通常較高，而與驅動器240(IO-VDD)有關之正供應電壓兩者之間的介面。於本例中使用位準移位器以確保能完全關閉P-型金氧半場效電晶體424。前置驅動器405之輸出驅動n型電晶體460(主驅動器)之控制電極，以及驅動迴轉參考產生器422之n-型電晶體420之制控電極(查看圖7之步驟720)。電晶體420因此充當電晶體460之電流鏡。

五、發明說明(11)

於圖4說明之具體實施例中，迴轉參考產生器422類似於圖3之迴轉參考產生器322。迴轉參考產生器422包括一鏡射主驅動器電晶體460之n型電晶體420，一P-型電晶體424，與一電容430。鏡射電晶體420有一個與前置驅動器405耦合的控制電極，一第一電流電極，以及一與電壓參考 V_{ss} 耦合的第二電流電極。P-型電晶體424有一個耦合於拉下驅動器240(IO-VDD)的固定參考電壓之第一電流電極；一耦合於電晶體420之第一電流電極之第二電流電極；以及一耦合於反向位準移位器410之控制電極。電容430包括一耦合於IO-VDD之第一電極，以及一耦合於電晶體420之第一電極的第二電極。

電路動作時，迴轉參考產生器422之電晶體420提供一鏡射主電晶體460之電流(也查看圖7之步驟730)。在一個具體實施例中，電晶體420大約為主驅動器460之閘寬的十分之一。此經鏡射之電流造成一產生於電極425之時變信號。

來自電極425之信號送至電晶體429之控制電極，電晶體429做為由迴轉參考產生器422所輸出、來自電極425之信號與終端250之信號之比較器。電晶體429具有一耦合於終端250之第一電流電極，以及一耦合以提供控制信號之第二電流電極。

此關閉延遲部分426類似於圖3之關閉延遲326，且包括電容427以及電阻性元件428。電容427具有一耦合於電晶體429之第二電流電極之第一電極，以及一耦合 V_{ss} 之

五、發明說明(12)

第二電極。阻性元件428具有一耦合於電容427之第一電極的第一電極，以及一耦合於Vss的第二電極。電路動作時，當比較器電晶體429開啓時充電關閉延遲426之電容427。結果，電晶體429關閉後，輔助驅動器440之控制電極會受驅動達一預定時間之久。

電晶體440類似於圖3之輔助驅動器340。電晶體440具有一耦合於終端250之第一電流電極；一耦合於Vss之第二電流電極；以及一耦合於電容427第一節點之控制電極。於電路動作時，電晶體429之操作同於電壓差異測量電路(voltage difference measurement circuit)，用以判定何時終端250之電壓與節點425處迴轉參考信號的電壓之電壓差(δ)會大於一預定DELTA(Δ)值。就此特定之具體實施例而言，DELTA等於電晶體429之臨限電壓(也查看圖7之步驟740)。因此，當電壓差(δ)大於臨限電壓DELTA(Δ)時，電晶體429開啓，使得輔助電晶體440主動地驅動終端250(查看圖7之步驟750)。電晶體429之輸出信號落後於其閘極處依據電晶體429之臨限電壓來接收之迴轉參考信號。一旦致能後，電晶體429能增加輸出信號之電流驅動(也查看圖7之步驟760)。

注意電阻性元件428通常選用為主動性元件。藉由使用一主動元件，可減少製程、溫度以及電壓之變異，因為通常可選擇主動元件以追蹤與輔助驅動器440有關之變異。結果，於各種處理與操作情況間可維持相當均勻的電流效能。此外，元件428選用主動元件則不需求用以製造高精

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

泉

五、發明說明 (13)

密度之電阻的特殊處理方式。

圖9說明本發明之另一具體實施例，此處使用多輔助驅動器940與941。該配置得以更加控制與減少電磁波干擾以及 dI/dt 之其他效應。舉例來說，藉由更加延遲迴轉驅動電流之生成以使與驅動器有關之總 dI/dt 分布於較長之時間週期，可減少 dI/dt 之大小。

圖1為說明本發明之另一具體實施例，其中因應於一輸入信號而啟動主驅動器以驅動一輸出信號，且因應於輔助驅動器以驅動一相似但有相移(例如，經延遲的)之代表性輸入信號而啟動一輸出信號。縱然在此具體實施例中此輔助驅動器接收經延遲信號，然於另一具體實施例中，主驅動器可接收此經延遲之信號。當此輸出信號接升至一預定之臨限電壓時，輔助驅動器將被去致能(deactivated)。於圖1之具體實施例中，此IO-VDD與中心VDD實質上是相同的正供應電壓。

電路動作時，前置驅動器1010接收信號IN。前置驅動器1010之輸出驅動主拉下驅動器1030之控制電極。延遲電路1050生成IN2D，其為落後IN信號達一預定時間週期之久的代表性的IN信號。輔助前置驅動器1020接著接收信號IN2D。輔助前置驅動器1020之輸出驅動輔助拉下驅動器1040之控制電極。圖4之前置驅動器405類似於圖1之前置驅動器1010。圖4之主拉下驅動器460類似於圖1之主拉下驅動器1030。於此具體實施例中，以延遲部分1050與圖1之前置驅動器1020的p-型電晶體取代圖4之迴轉參考產生

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

象

五、發明說明(14)

器422與比較器429。於此具體實施例中，圖1之前置驅動器1020之反向器1070與n型電晶體取代了圖4之關閉延遲部分426。

於此具體實施例中，反向器1070之輸入接收終端1090處之代表性輸出信號，選用的濾波器1060濾波終端1090處之代表性輸出信號。於此實例中，此反向器之n型與p型電晶體經估算以使得反向器1070之逃脫點(trip point)大約為低於VDD之p型金氧半場效電晶體臨限電壓。因此，當輸出終端1090拉升至低於VDD之臨限電壓或稍大的電壓值時，反向器1070之輸出將去致能輔助驅動器1020，反向器1070之輸出接著去致能輔助拉下驅動器1040。

當主要拉下驅動器1030開始下拉(pulling)輸出終端1090後，輔助拉下驅動器1040的關閉將產生某總回授延遲。為求簡便，此總回授延遲將以第一延遲與第二延遲說明之。第一延遲係因輸出終端1090拉至一低於VDD之臨限電壓而引起之輸出迴轉延遲(output slew delay)。第二延遲為通過反向器1070與輔助前置驅動器1020所生之信號傳輸延遲。於一具體實施例中，此輸出迴轉延遲實質上與通過反向器1070與輔助前置驅動器1020之傳輸延遲相比。因此，輔助拉下驅動器1040之任務時間(duty time)實質上會根據輸出迴轉延遲而改變，而輸出迴轉延遲又根據終端1090之負載而變化。

本技藝之一般人士會認知到很容易對本發明做一些修改。舉例來說，精於此技藝之人士很容易便可知道在修改

五、發明說明（15）

圖3之電路後，可提供類似於拉下驅動器之拉上驅動器。

此外，電阻性與電容性元件可為主動性元件。更有進者，可使用與本文中所述不同型式的電晶體（不管是二極體、場效等）來實施本發明之其他具體實施例。此外，雖然如前文所述本發明係使用其有控制電極與電流電極之電晶體，但其它之方式如控制與電流終端、電流處理終端、電流節點等也可使用。此外，雖然前文中述及本發明使用場效電晶體，但應該注意縱然該閘之材質可為多晶矽或非金屬之材質，且介電質可為一氧化氮，氮化物，或其他非氧化物之材質，但絕緣閘場效電晶體(IGFET)通常係指金屬氧化物半導體場效電晶體元件(MOSFET)。除非行文中預作限定，否則MOSFET等傳統術語不應按文字上定義而特定解讀含有氧化物介電質之金屬閘場效電晶體。

因為以上的詳細說明是範例性質，當說明“一個具體實施例”時，其為一範例性具體實施例。據此，於此行文中提到“一個”並非限定成一個或只有一個具體實施例。相反地，常常一些其他的具體實施例也有例示性實施例之特徵。當以一個具體實施例的來說明本發明時，事實上會有許許多多可實施本發明之可能具體實施例。

雖然以上詳述中只有關一些字語“一個具體實施例”之使用，但是若欲有特定數目之請求要件時，則於此領域內之人士能瞭解到，該特定數目會清楚地界定於申請專利範圍中，而若無數目之界定則表該數目不限定。例如，於下列的申請專利範圍中，當某請求要件具有“一個”特性時，其

五、發明說明（ 16 ）

意即為該要件限定為一個且只有一個所述之特性。更有進者，當以下申請專利範圍中的申請專利範圍要件被說明為包括(including)或包含(comprising)“一”特性時，其意並非限定該要件於一個且只有一個特性。相反地，例如申請專利範圍包括“一”特性，則其意在於可包括一個或一個以上特性之裝置或方法。意即，因為該裝置或方法包括一種申請專利範圍所界定之特性，不管該裝置或方法是否還包括其它之特性。申請人於此使用字眼“一個”(a)是對請求之特徵作非限定、引導性之冠詞用法，此點與過去被一些法庭所採用之見解相同，雖然在某些不尋常或無先例之法案判例中會有相反之解釋。同理，當某請求要件在如下之申請專利範圍中係界定為包括(including)或包含(comprising)前述之特性時，其意並非在於限定於要件為一個上述特性。此外，在申請專利範圍使用之引導片語譬如“至少一個”與“一個或以上”不應該被解釋為以不定冠詞“a”或“an”來引導其它請求要件時是在將含有該請求要件之任何特別權項予以限定為只包含此一要件，即使相同之權項包括片語“一或多個”或“至少一個”以及不定冠詞如“a”或“an”時亦然。同理適用於定冠詞之使用。

以上之說明即欲至少說明本發明之一個具體實施例，但並非在於界定本發明之範疇。相反地，本發明之範疇乃定義於下列的申請專利範圍。因此，雖然已對本發明之特別具體實施例予以圖示並說明，顯然地嫻熟於本技藝之人士可根據此處之教示、在不致背離本申請專利範圍之下，

五、發明說明（ 17 ）

對本發明做種種修改、變化其結構。因此，如下之申請專利範圍涵蓋在本發明精神及範疇內之所有該類改變、修改。更有進者，可了解如下之申請專利範圍係唯一界定本發明者。以上之說明並不欲呈現本發明之具體實施例之完全的表列。除非另有明確之說明，否則呈現於此之各實例為一無限制或非排外性之實例，不管該等名詞是非限定、非排他性或類似名詞，皆同時用以表達各實例。縱然已企圖概述某些範例性的具體實施例以及其改變，其他具體實施例以及(或)改變都如同界定在以下的申請專利範圍中。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

象

四、中文發明摘要（發明之名稱：負載電容補償緩衝器，裝置及其方法）

反應於輸入信號，啟動主要驅動器(360)以驅動輸出信號。反應於輸入信號則產生參考信號。將輸出信號與參考信號相比較，當輸出信號落後參考信號某預定量時，則啟動輔助驅動器(340)。

英文發明摘要（發明之名稱：LOAD CAPACITANCE COMPENSATED BUFFER, APPARATUS AND METHOD THEREOF）

A primary driver (360) is activated to drive an output signal in response to an input signal. A reference signal is generated in response to the input signal. The output signal is compared to the reference signal. When the output signal lags the reference signal by a predefined amount an auxiliary driver (340) is activated.

（請先閱讀背面之注意事項再填寫本頁各欄）

裝

訂

線

9010579

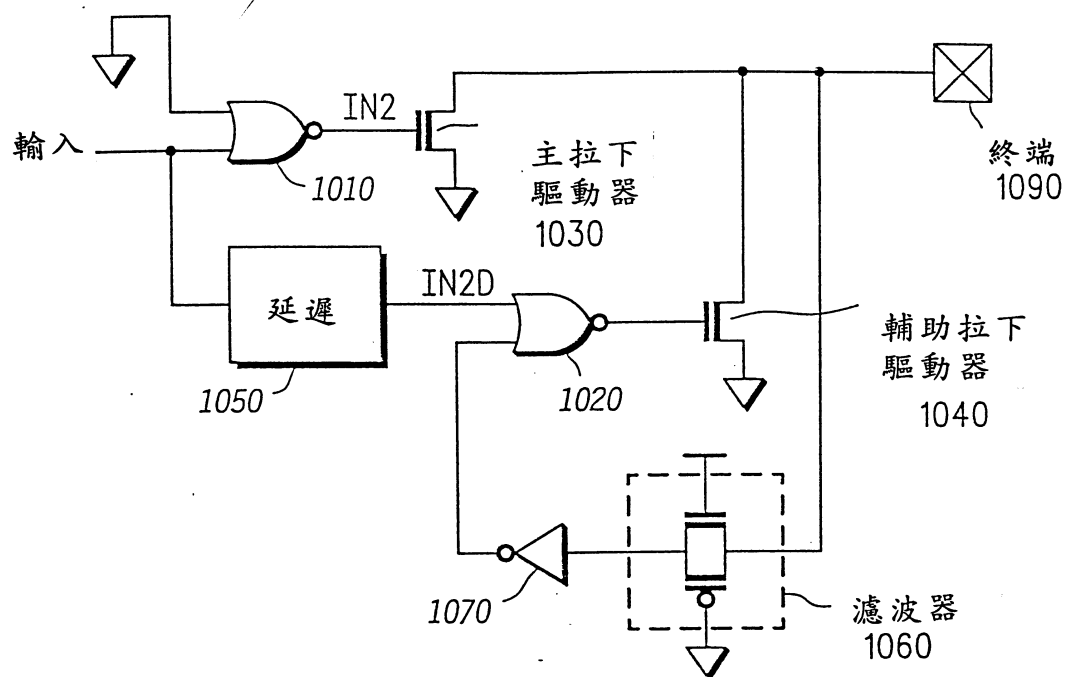


圖 1

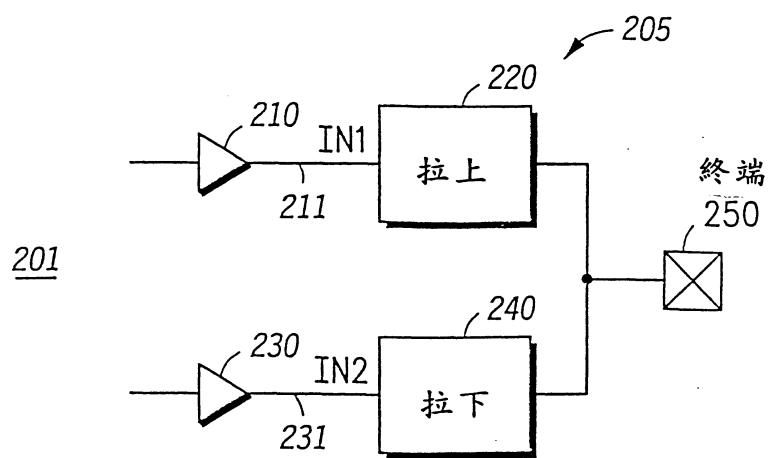


圖 2

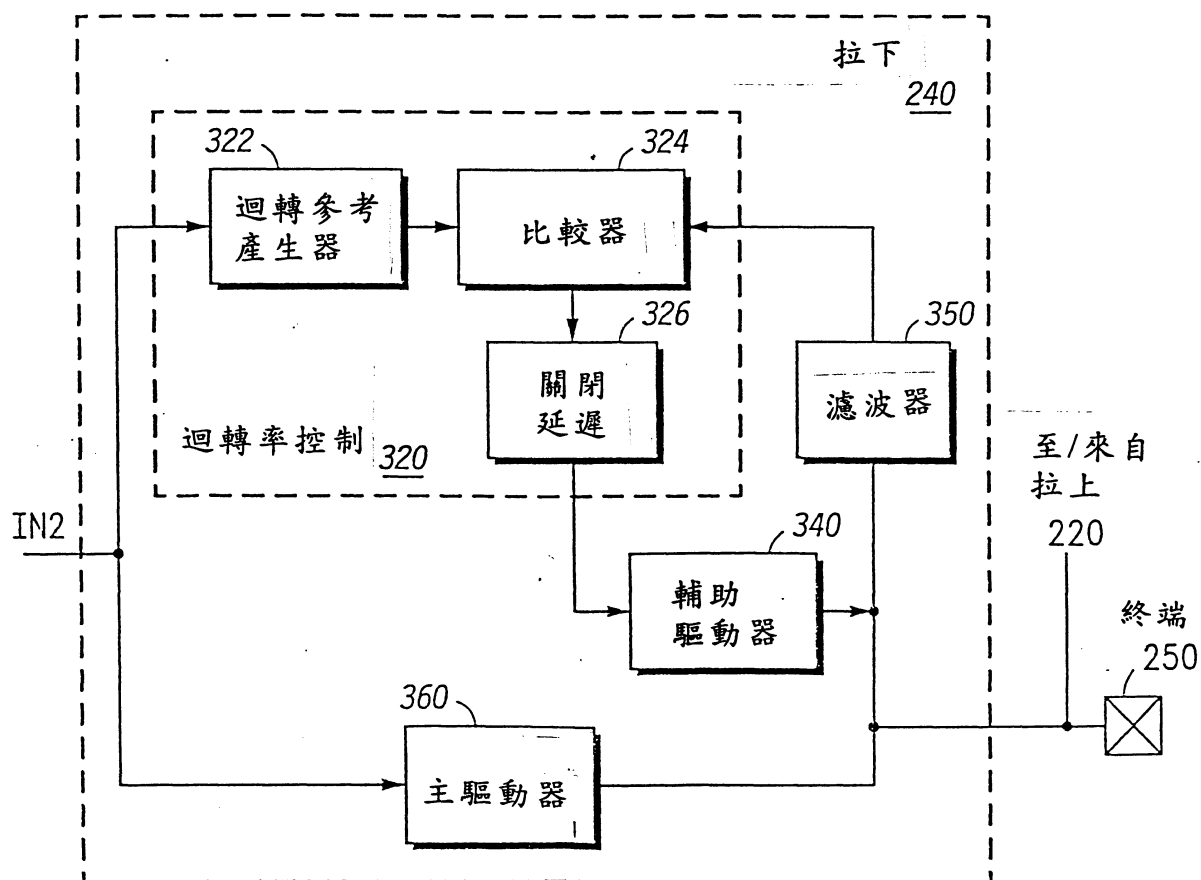


圖 3

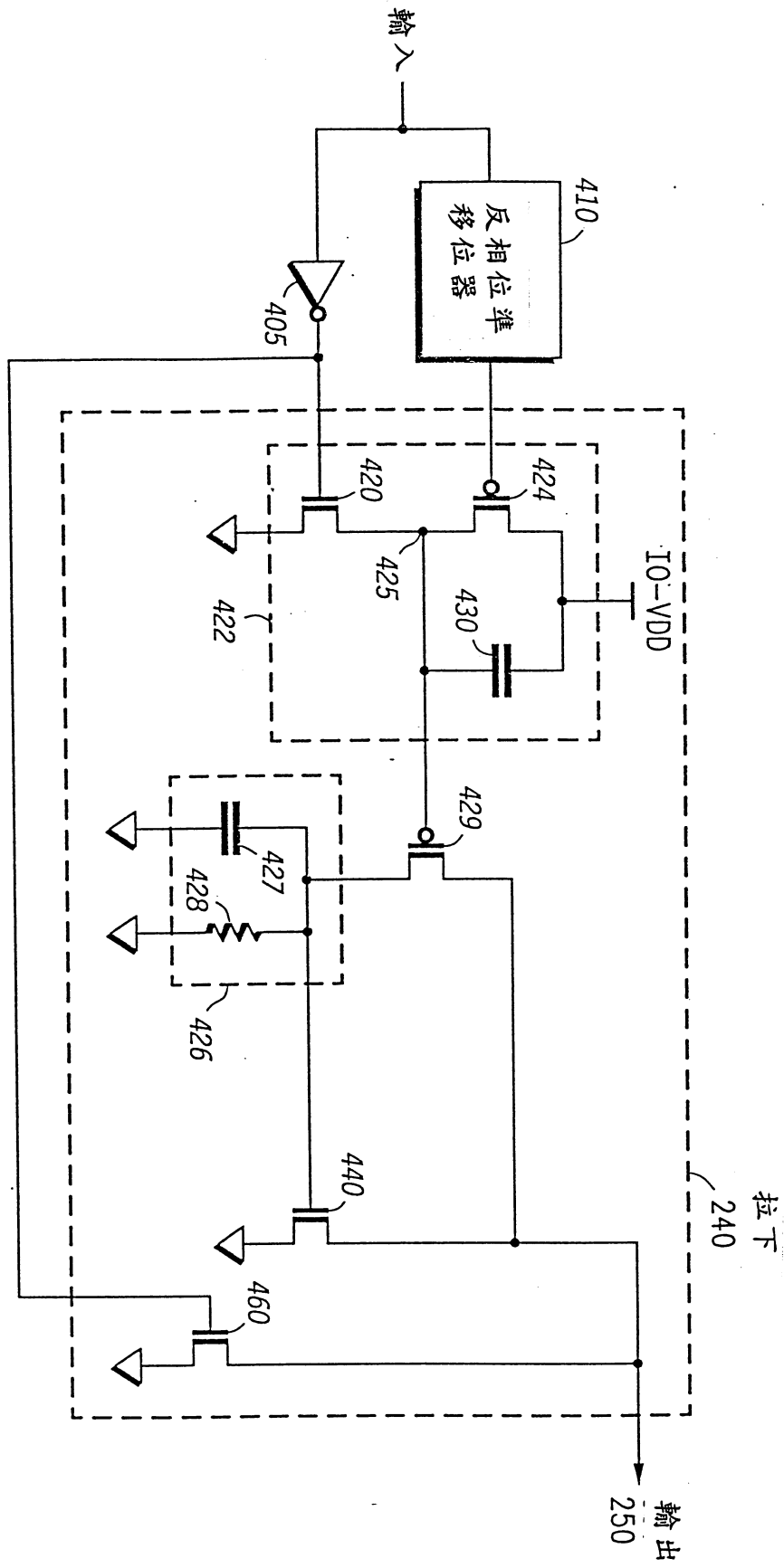


圖 4

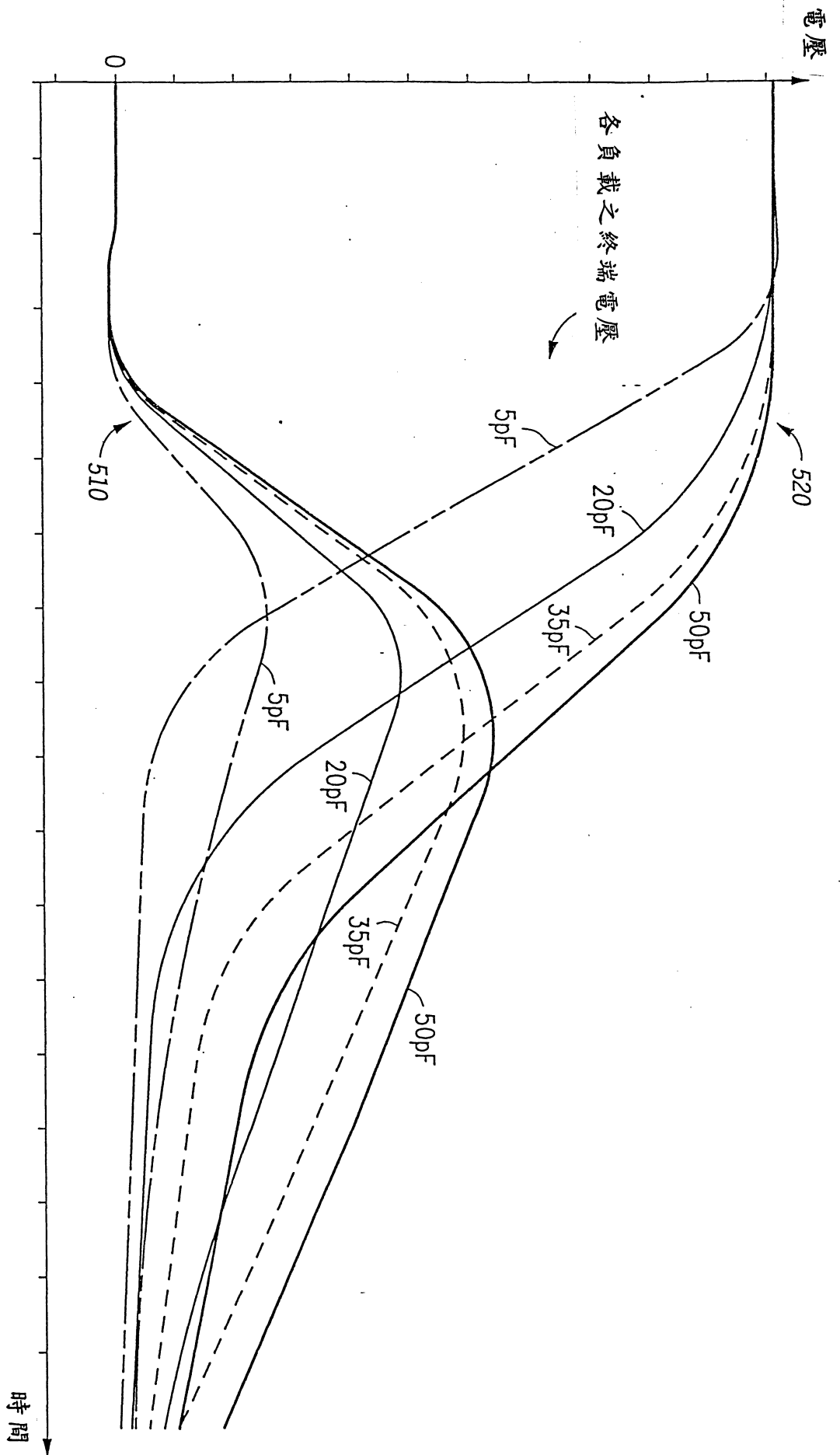


圖 5

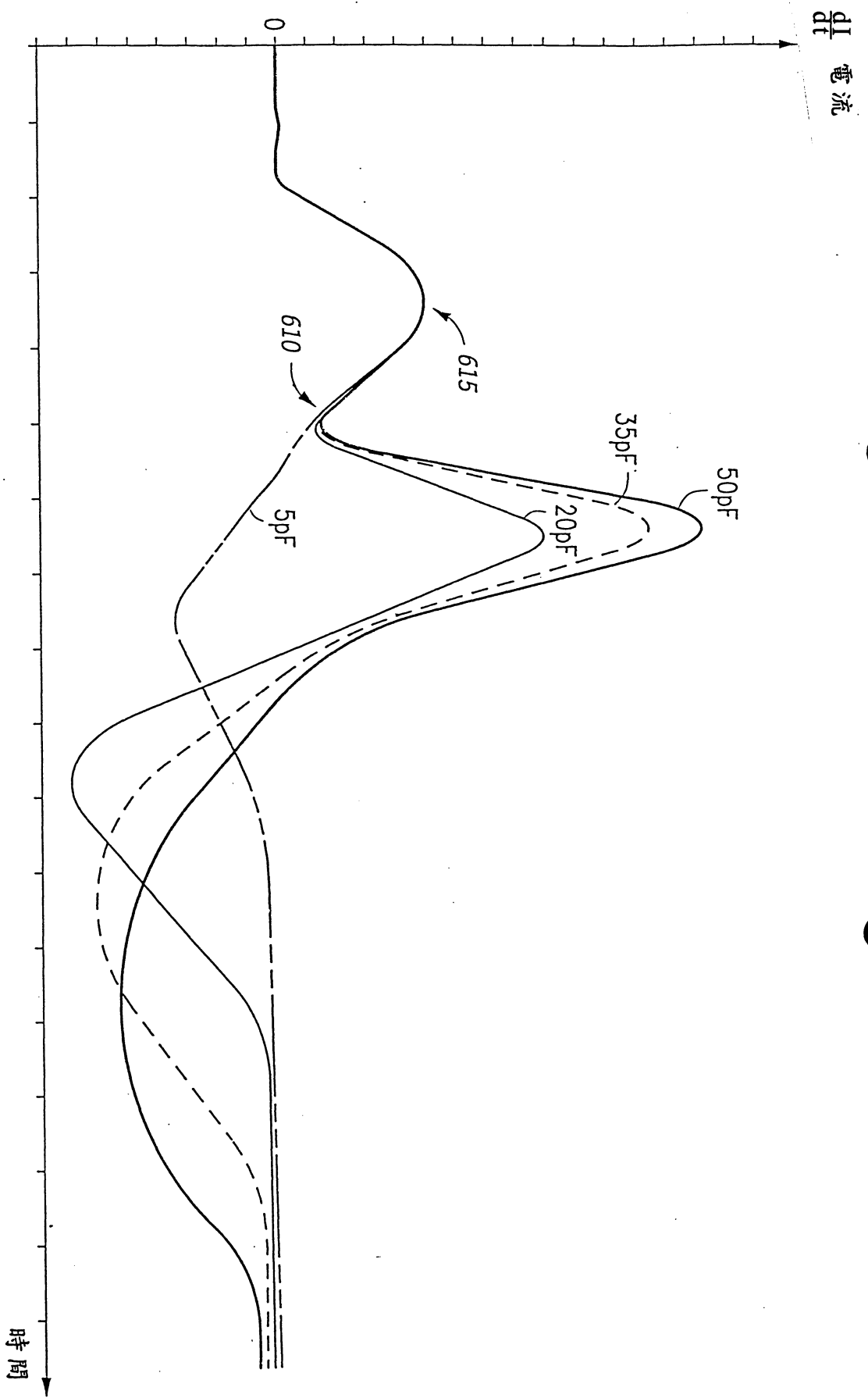


圖 6

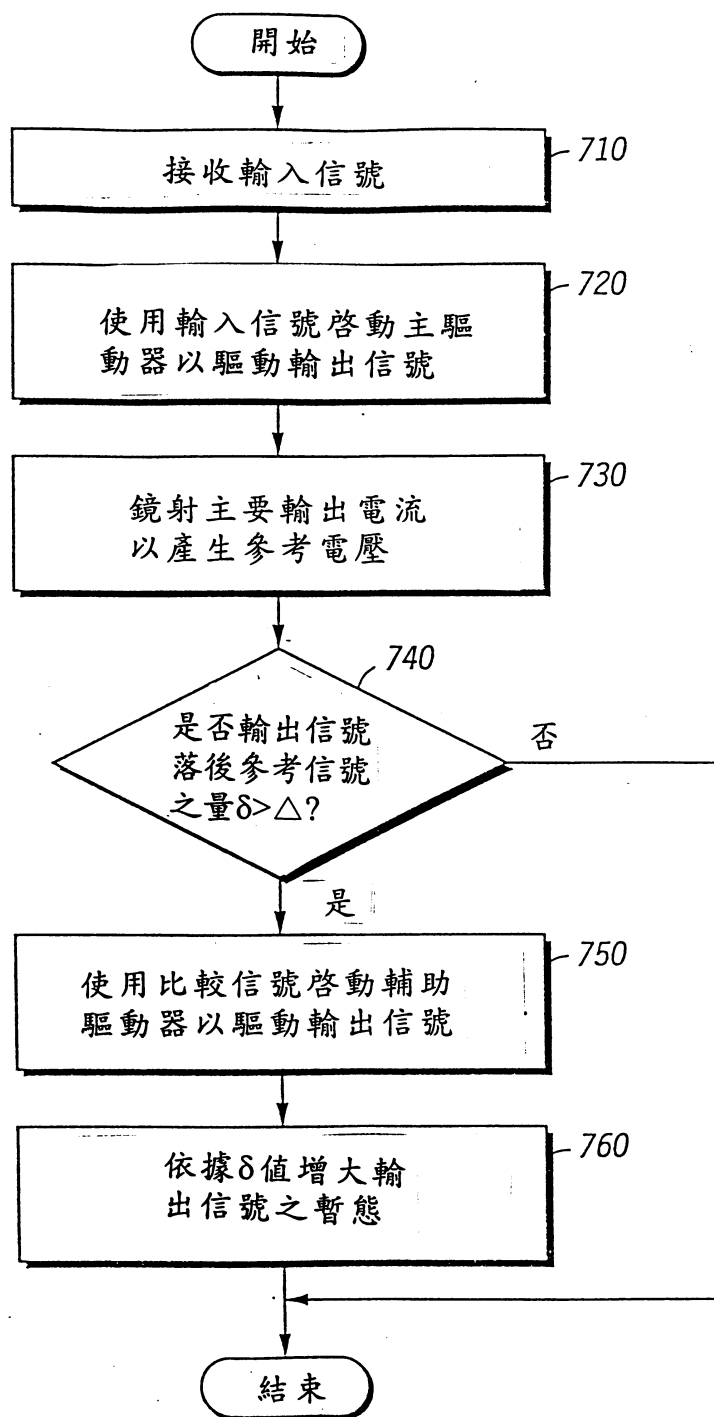


圖 7

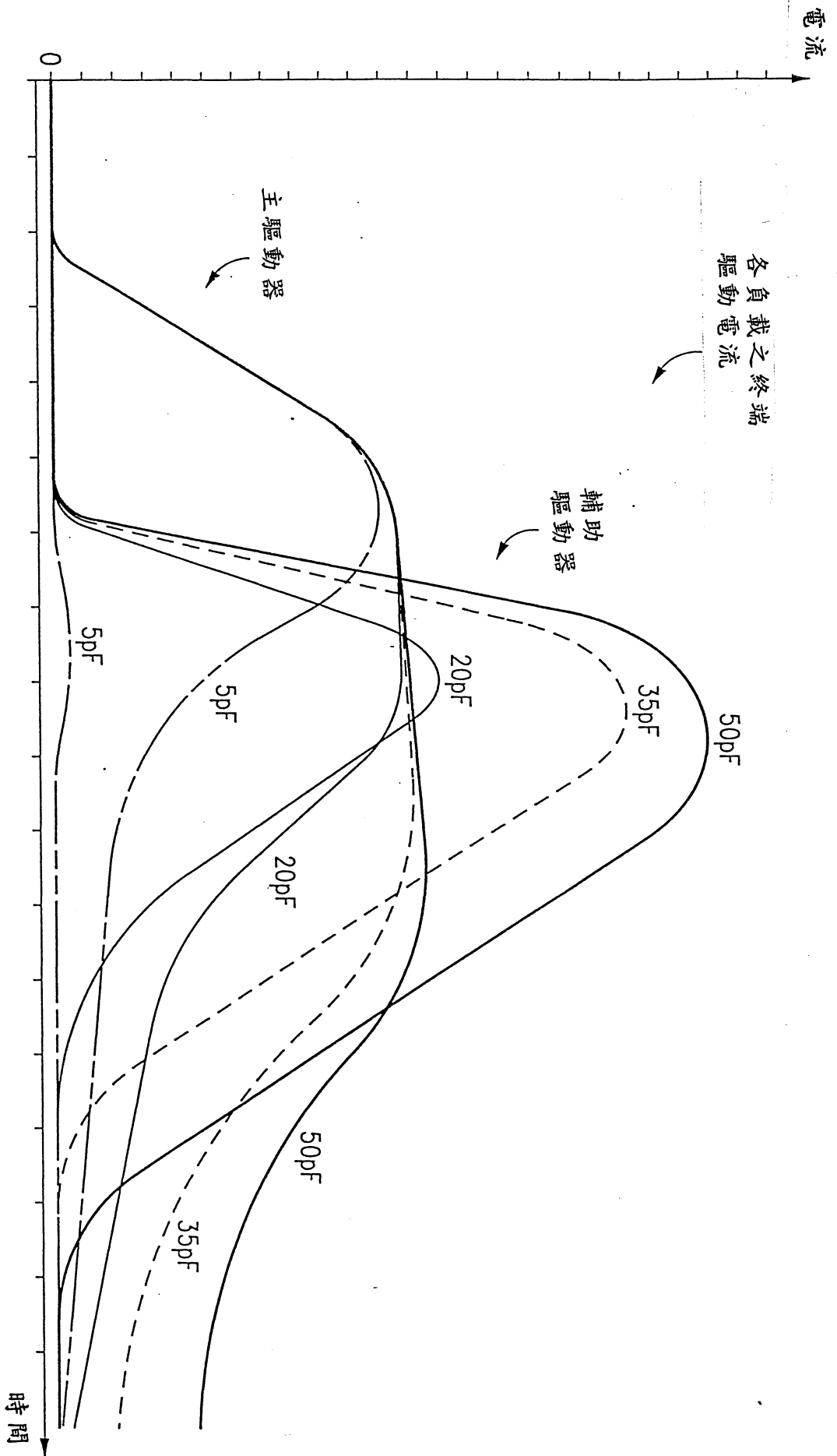


圖 8

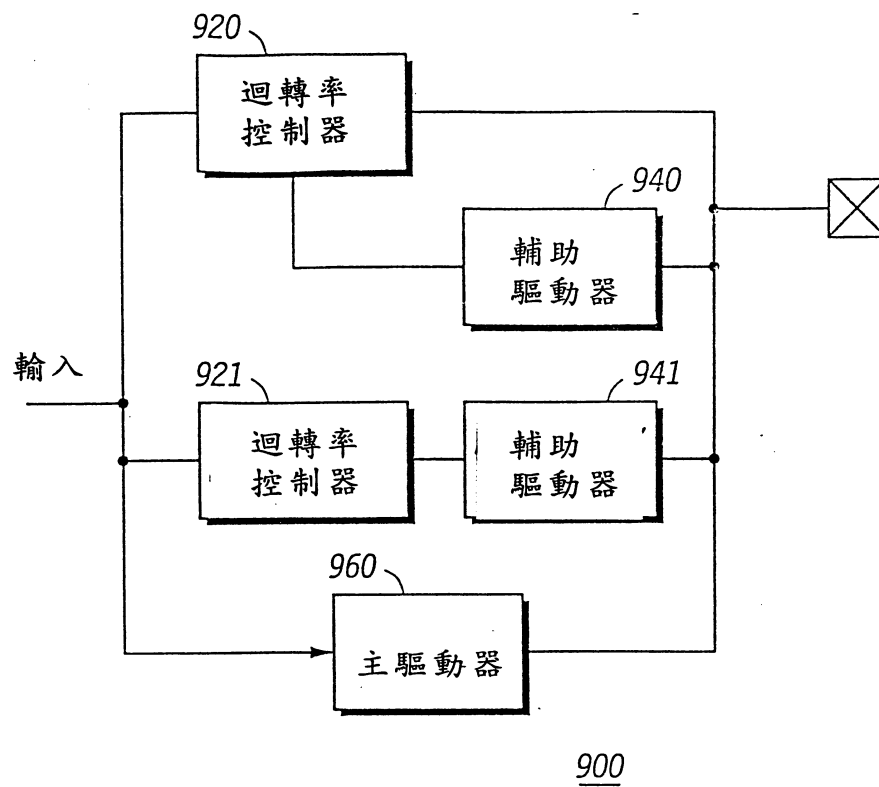


圖 9

六、申請專利範圍

1. 一種包含一驅動器電路之裝置，該驅動器電路用來驅動一輸出終端(250)上之一輸出信號，該輸出終端對應於在一驅動器輸入端所接收到的一輸入信號，該驅動器電路包括：
 - 一主驅動器(360)，耦合於驅動電路輸入與輸出終端；
 - 一迴轉率控制電路(320)，耦合來接收該輸入與輸出信號；以及
 - 一輔助驅動器(340)，耦合於迴轉率控制電路與輸出終端，其中迴轉率控制電路掌控輔助驅動器之啟動。
2. 如申請專利範圍第1項之裝置，其中迴轉率控制電路更包括：
 - 一比較器(324)，耦合於驅動電路輸入與輸出終端，以提供一開啟延遲，用以將輔助驅動器之啟動延遲至主驅動器(360)啟動後才開始。
3. 如申請專利範圍第1項之裝置，其中迴轉率控制電路包括：
 - 一鏡射驅動器(420)，耦合於驅動器電路輸入以至少部分提供一參考信號；以及
 - 一比較器(429)，耦合於鏡射驅動器電路以接收參考信號與輸出信號，且依據參考信號與輸出信號之比較結果，提供一控制信號以啟動輔助驅動器。
4. 如申請專利範圍第3項之裝置，其中比較器因應於與輸出信號相差至少一臨限值之參考信號，提供該控制信號以啟動輔助驅動器(340)。

六、申請專利範圍

5. 如申請專利範圍第3項之裝置，其中迴轉率控制電路(320)控制輔助驅動器(340)，以依據輸出信號與參考信號間之大小差異，增大輸出信號之暫態至某程度。
6. 如申請專利範圍第1項之裝置，驅動器電路更包括：
 - 一拉下驅動器電路(240)，該拉下驅動器電路包括該主驅動器，迴轉率控制電路與輔助驅動器，其中迴轉率控制電路在該輸入信號從高準位至低準位之暫態發生時，控制輔助驅動器的啟動；以及
 - 一拉上驅動器電路(220)，包括：
 - 一拉上主驅動電路，耦合於驅動器電路之輸入與輸出終端；
 - 一拉上迴轉率控制電路，耦合於驅動器電路之輸入；以及
 - 一拉上輔助驅動器，耦合於拉上迴轉率控制電路與輸出終端，其中該拉上迴轉率控制電路在該輸入信號從低準位至高準位的暫態發生時，控制拉上輔助驅動器之啟動。
7. 如申請專利範圍第1項之裝置，其中：
 - 主驅動器與輔助驅動器之一，係耦合以接收輸入信號，而另一則耦合以接收一延遲之輸入信號；以及
 - 迴轉率控制電路包括一回授延遲電路，回授延遲電路因應於該輸出信號，經耦合以提供一回授信號以去致能(deactivate)輔助驅動器。
8. 一種包括許多驅動電路之積體電路，各驅動電路包括：

六、申請專利範圍

- 一主驅動器(360)，以及
 - 一電壓改變測量電路(320)，經耦合以依據主驅動器輸出的電壓對時間之改變來提供一控制信號；以及
 - 一第二驅動器(340)，耦合於電壓改變測量電路與主驅動器，視控制信號而啟動第二驅動器。
9. 一種於必要時使用輔助驅動能力來驅動一輸出信號之方法，該方法包括：
- 因應於所接收之一輸入信號，啟動一主驅動器(360)以驅動一輸出信號；
 - 因應於所接收之輸入信號，產生一參考信號；
 - 比較輸出信號與參考信號；以及
 - 若輸出信號落後參考信號達一落後臨限，則啟動一輔助驅動器(340)。
10. 一種使用調整的輔助驅動能力來驅動一輸出信號之方法，該方法包括：
- 因應於一主驅動器(360)之接收一輸入信號，驅動一輸出信號之暫態；以及
 - 因應於該輸出信號，由一輔助驅動器(340)增強對該輸出信號的暫態之驅動。