【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第６部門第３区分
【発行日】平成19年4月26日(2007.4.26)

【公開番号】特開2000-82012(P2000-82012A)
【公開日】平成12年3月21日(2000.3.21)
【出願番号】特願平11-166521
【国際特許分類】
Ｇ０６Ｆ　12/08　(2006.01)
Ｇ０６Ｆ　13/28　(2006.01)
Ｇ０６Ｆ　13/38　(2006.01)
【ＦＩ】
Ｇ０６Ｆ　12/08　５３１Ｃ
Ｇ０６Ｆ　12/08　５０５Ａ
Ｇ０６Ｆ　13/28　３１０Ｅ
Ｇ０６Ｆ　13/38　３３０Ａ

【手続補正書】
【提出日】平成18年6月9日(2006.6.9)
【手続補正１】
【補正対象書類名】明細書
【補正対象項目名】特許請求の範囲
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】　メモリをもつコンピュータシステムにおいて、I/Oチャネルとプロセッサの間のデータ整合性を保つ方法であって、DMA完了の通知を受け取ったとき、上記コンピュータシステム内の全てのI/Oチャネルに対しDMA_SYNCトランザクションをブロードキャストするステップと、上記DMA_SYNCトランザクションが完了したことを示す報告手段を提供するステップと、を含み、上記DMA_SYNCトランザクションは、上記I/Oチャネルに一貫性を守るよう命令し、一貫性が保たれた後でのみ応答を返し、前記DMA_SYNCトランザクションは分割可能である、データ整合性を保つ方法。
【請求項２】　メモリをもつコンピュータシステムにおいて、I/Oチャネルとプロセッサの間のデータ整合性を保つ装置であって、DMA完了の通知が受信されると、上記コンピュータシステム内の全てのI/Oチャネルに対しDMA_SYNCトランザクションをブロードキャストするプロセッサであって、上記DMA_SYNCトランザクションは、上記I/Oチャネルに一貫性を守るよう命令し、一貫性が保たれた後でのみ応答するプロセッサと、上記DMA_SYNCトランザクションが完了したときを示す報告手段と、を備え、上記DMA_SYNCトランザクションは、上記I/Oチャネルに一貫性を守るよう命令し、一貫性が保たれた後でのみ応答を返す装置。