

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2025 年 1 月 2 日 (02.01.2025)



(10) 国际公布号
WO 2025/001706 A1

- (51) 国际专利分类号:
H01L 27/12 (2006.01)
- (21) 国际申请号: PCT/CN2024/095889
- (22) 国际申请日: 2024 年 5 月 29 日 (29.05.2024)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
202310796827.7 2023年6月30日 (30.06.2023) CN
- (71) 申请人: 京东方科技集团股份有限公司 (**BOE TECHNOLOGY GROUP CO., LTD.**) [CN/CN]; 中国北京市朝阳区酒仙桥路 10 号, Beijing 100015 (CN)。鄂尔多斯市源盛光电有限责任公司 (**ORDOS YUANSHENG OPTOELECTRONICS CO., LTD.**) [CN/CN]; 中国内蒙古自治区鄂尔多斯市东胜区鄂尔多斯装备制造基地, Inner Mongolia 017020 (CN)。北京京东方技术开发有限公司 (**BEIJING BOE TECHNOLOGY DEVELOPMENT CO., LTD.**) [CN/CN]; 中国北京市大兴区北京经济技术开发区地泽路 9 号 1 幢 407 室, Beijing 100176 (CN)。
- (72) 发明人: 张永强 (**ZHANG, Yongqiang**); 中国北京市大兴区北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。徐敬义 (**XU, Jingyi**); 中国北京市大

兴区北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。李伟 (**LI, Wei**); 中国北京市大兴区北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。尹晓峰 (**YIN, Xiaofeng**); 中国北京市大兴区北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。丁爱宇 (**DING, Aiyu**); 中国北京市大兴区北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。侯靖威 (**HOU, Jingwei**); 中国北京市大兴区北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。霍培荣 (**HUO, Peirong**); 中国北京市大兴区北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。李峰 (**LI, Feng**); 中国北京市大兴区北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。李志 (**LI, Zhi**); 中国北京市大兴区北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。

(74) 代理人: 北京市柳沈律师事务所 (**LIU, SHEN & ASSOCIATES**); 中国北京市海淀区彩和坊路 10 号 1 号楼 10 层, Beijing 100080 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN,

(54) **Title:** ARRAY SUBSTRATE, DISPLAY PANEL AND DISPLAY APPARATUS

(54) 发明名称: 阵列基板、显示面板和显示装置

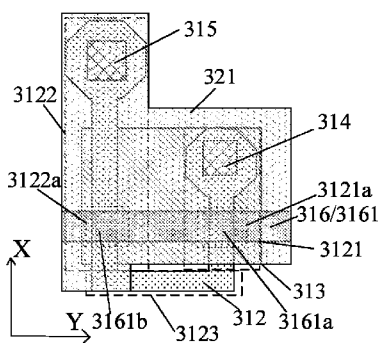


图 19

(57) **Abstract:** Provided in at least one embodiment of the present disclosure are an array substrate, a display panel and a display apparatus. The array substrate comprises: a semiconductor layer and a light shielding layer which are stacked on a base substrate. The semiconductor layer comprises a first branch portion and a second branch portion which are oppositely arranged, and a connecting portion connecting the first branch portion and the second branch portion. The first branch portion comprises a first channel area, and the second branch portion comprises a second channel area. A first via hole structure is provided on the side of the first branch portion away from the base substrate, the orthographic projection of the first via hole structure on the base substrate being located within the orthographic projection of an end portion of the first branch portion away from the connecting portion on the base substrate. The orthographic projection of the light shielding layer on the base substrate at least covers the orthographic projections of the first channel area and the first via hole structure on the base substrate. The array substrate can reduce the current leakage phenomenon by adjusting the design of the light shielding layer, thereby improving the retention capability of pixel capacitors, relieving the problem of low-frequency flickering and furthermore ensuring the aperture ratio of display panels.

MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

- (84) 指定国(除另有指明，要求每一种可提供的地区保护): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

(57) 摘要: 本公开至少一实施例提供一种阵列基板、显示面板和显示装置，该阵列基板包括: 层叠设置在衬底基板上的半导体层和遮光层，半导体层包括相对设置的第一分支部和第二分支部，连接第一分支部和第二分支部的连接部，第一分支部包括第一沟道区，第二分支部包括第二沟道区，在第一分支部的远离衬底基板的一侧具有第一过孔结构，第一过孔结构在衬底基板上的正投影位于第一分支部的远离连接部的端部在衬底基板上的正投影之内; 遮光层在衬底基板上的正投影至少覆盖第一沟道区和第一过孔结构在衬底基板上的正投影，该阵列基板通过调整遮光层的设计可以减少漏电流现象，以提升像素电容的保持能力，并改善低频下闪烁的问题，还可以保证显示面板的开口率。

阵列基板、显示面板和显示装置

本申请要求于 2023 年 06 月 30 日递交的中国专利申请第 202310796827.7 号的优先权，在此全文引用上述中国专利申请公开的内容以作为本申请的一部分。

技术领域

本公开的实施例涉及一种阵列基板、显示面板和显示装置。

10

背景技术

低温多晶硅薄膜晶体管 (Low-Temperature Polycrystalline Silicon Thin Film Transistor, LTPS TFT) 技术已经日渐成熟，相比于非晶硅薄膜晶体管和金属氧化物薄膜晶体管，低温多晶硅薄膜晶体管具有更高的载流子迁移率，能够增强采用该低温多晶硅薄膜晶体管的显示器件的驱动能力，以降低功耗。目前的低温多晶硅薄膜晶体管的结构为顶栅结构 (top gate structure)，在将低温多晶硅薄膜晶体管用于液晶显示面板时，需要设计遮光层对沟道区进行完全覆盖，否则低温多晶硅的沟道区会产生漏光的现象。

20 发明内容

本公开至少一实施例提供一种阵列基板、显示面板和显示装置，在该阵列基板中，遮光层在衬底基板上的正投影至少覆盖第一沟道区和第一过孔结构在衬底基板上的正投影，该阵列基板通过调整遮光层的设计可以减少后续形成的显示面板的漏电流，以提升像素电容的保持能力，从而可以改善低频下闪烁的问题，而且还可以保证后续形成的显示面板的开口率。

本公开至少一实施例提供一种阵列基板，该阵列基板包括衬底基板和层叠设置在所述衬底基板上的半导体层和遮光层，所述半导体层包括相对设置的第一分支部和第二分支部，以及连接所述第一分支部和所述第二分支部的连接部，所述第一分支部包括第一沟道区，所述第二分支部包括第二沟道区，
30 在所述第一分支部的远离所述衬底基板的一侧具有第一过孔结构，且所述第一过孔结构在所述衬底基板上的正投影位于所述第一分支部的远离所述连接

部的端部在所述衬底基板上的正投影之内；所述遮光层在所述衬底基板上的正投影至少覆盖所述第一沟道区和所述第一过孔结构在所述衬底基板上的正投影。

例如，在本公开至少一实施例提供的阵列基板中，所述第二分支部的远离所述衬底基板的一侧具有第二过孔结构，且所述第二过孔结构在所述衬底基板上的正投影位于所述第二分支部的远离所述连接部的端部在所述衬底基板上的正投影之内，所述第二过孔结构与所述连接部之间的最小距离大于或者等于所述第一过孔结构与所述连接部之间的最小距离。

例如，在本公开至少一实施例提供的阵列基板中，所述第二过孔结构在所述衬底基板上的正投影位于所述遮光层在所述衬底基板上的正投影之外。

例如，在本公开至少一实施例提供的阵列基板中，所述衬底基板上设置有多个薄膜晶体管，所述遮光层的对应于不同的所述薄膜晶体管的部分相互间隔，所述遮光层的对应于同一个所述薄膜晶体管的所述第一沟道区和所述第二沟道区的部分为一个整体结构。

例如，在本公开至少一实施例提供的阵列基板中，所述第一分支部和所述第二分支部均沿第一方向延伸，所述连接部沿与所述第一方向交叉的第二方向延伸，所述第一分支部、所述第二分支部和所述连接部围设形成开口区域，所述遮光层覆盖至少部分所述开口区域。

例如，本公开至少一实施例提供的阵列基板还包括设置在所述半导体层的远离所述衬底基板的一侧的第一金属层，所述第一金属层包括在所述第二方向上延伸的栅线，所述栅线包括第一栅极和第二栅极，所述第一栅极在所述衬底基板上的正投影和所述第一沟道区在所述衬底基板上的正投影交叠，所述第二栅极在所述衬底基板上的正投影和所述第二沟道区在所述衬底基板上的正投影交叠。

例如，在本公开至少一实施例提供的阵列基板中，在所述第一方向上所述遮光层和所述连接部之间具有间隙。

例如，在本公开至少一实施例提供的阵列基板中，所述衬底基板上设置有多个薄膜晶体管，所述遮光层的对应于不同的所述薄膜晶体管的部分相互间隔，所述遮光层的对应于同一个所述薄膜晶体管的所述第一沟道区和所述第二沟道区的部分分别为第一子遮光部和第二子遮光部，且所述第一子遮光部和所述第二子遮光部相互间隔。

例如,在本公开至少一实施例提供的阵列基板中,所述第一过孔结构在所述衬底基板上的正投影位于所述第一子遮光部在所述衬底基板上的正投影内,所述第二过孔结构在所述衬底基板上的正投影位于所述第二子遮光部在所述衬底基板上的正投影之外。

5 本公开至少一实施例还提供一种显示面板,该显示面板包括相对设置的第一基板和第二基板,其中,所述第一基板包括衬底基板和层叠设置在所述衬底基板上的半导体层和遮光层;所述第二基板包括黑矩阵;所述半导体层包括相对设置的第一分支部和第二分支部,以及连接所述第一分支部和所述第二分支部的连接部,所述第一分支部包括第一沟道区,所述第二分支部包括第二沟道区,在所述第一分支部的远离所述衬底基板的一侧具有第一过孔结构,且所述

10 所述第一过孔结构在所述衬底基板上的正投影位于所述第一分支部的远离所述连接部的端部在所述衬底基板上的正投影之内;所述遮光层在所述衬底基板上的正投影位于所述黑矩阵在所述衬底基板上的正投影之内,且至少覆盖所述第一沟道区和所述第一过孔结构在所述衬底基板上的正投影。

15 例如,在本公开至少一实施例提供的显示面板中,所述第二分支部的远离所述连接部的端部对应第二过孔结构,所述第二过孔结构相对于所述第一过孔结构更远离所述连接部。

例如,在本公开至少一实施例提供的显示面板中,所述遮光层的材料包括导电金属,所述黑矩阵在所述衬底基板上的正投影覆盖所述第二过孔结构在所述衬底基板上的正投影,且所述第二过孔结构在所述衬底基板上的正投影位于所述遮光层在所述衬底基板上的正投影之外。

20

例如,在本公开至少一实施例提供的显示面板中,所述第一基板上设置有多个薄膜晶体管,所述遮光层的对应于不同的所述薄膜晶体管的部分相互间隔,所述遮光层的对应于同一个所述薄膜晶体管的所述第一沟道区和所述第二沟道区的部分为一个整体结构。

25

例如,在本公开至少一实施例提供的显示面板中,所述第一分支部和所述第二分支部均沿第一方向延伸,所述连接部沿与所述第一方向交叉的第二方向延伸,所述第一分支部、所述第二分支部和所述连接部围设形成开口区域,所述遮光层覆盖至少部分所述开口区域。

30 例如,在本公开至少一实施例提供的显示面板中,所述第一基板还包括设置在所述半导体层的远离所述衬底基板的一侧的第一金属层,所述第一金属

层包括在所述第二方向上延伸的栅线，所述栅线包括第一栅极和第二栅极，所述第一栅极在所述衬底基板上的正投影和所述第一沟道区在所述衬底基板上的正投影交叠，所述第二栅极在所述衬底基板上的正投影和所述第二沟道区在所述衬底基板上的正投影交叠。

5 例如，在本公开至少一实施例提供的显示面板中，所述第一栅极在所述衬底基板上的正投影在所述黑矩阵在所述衬底基板上的正投影之内，所述第二栅极在所述衬底基板上的正投影在所述黑矩阵在所述衬底基板上的正投影之内。

10 例如，在本公开至少一实施例提供的显示面板中，在所述第一方向上所述遮光层和所述连接部之间具有间隙。

例如，在本公开至少一实施例提供的显示面板中，所述遮光层的对应所述第一分支部的部分的靠近所述连接部的边缘在所述衬底基板上的正投影与所述黑矩阵的对应所述第一分支部的部分的靠近所述连接部的边缘在所述衬底基板上的正投影交叠。

15 例如，在本公开至少一实施例提供的显示面板中，所述遮光层的对应所述第一分支部的部分的最远离所述连接部的边缘在所述衬底基板上的正投影和所述黑矩阵的对应所述第一分支部的部分的最远离所述连接部的边缘在所述衬底基板上的正投影相交叠。

20 例如，在本公开至少一实施例提供的显示面板中，所述遮光层的远离所述连接部的边在所述衬底基板上的正投影包括位于所述第一过孔结构的远离所述连接部的一侧的第一部分和位于所述第二过孔结构的远离所述连接部的一侧的第二部分，所述第二部分在所述衬底基板上的正投影位于所述黑矩阵的最远离所述第二过孔结构的边在所述衬底基板上的正投影之内。

25 例如，在本公开至少一实施例提供的显示面板中，所述第一基板上设置有多个薄膜晶体管，所述遮光层的对应于不同的所述薄膜晶体管的部分相互间隔，所述遮光层的对应于同一个所述薄膜晶体管的所述第一沟道区和所述第二沟道区的部分分别为第一子遮光部和第二子遮光部，且所述第一子遮光部和所述第二子遮光部相互间隔。

30 例如，在本公开至少一实施例提供的显示面板中，所述第一过孔结构在所述衬底基板上的正投影位于所述第一子遮光部在所述衬底基板上的正投影内，所述第二过孔结构在所述衬底基板上的正投影位于所述第二子遮光部在所述

衬底基板上的正投影之外。

例如，在本公开至少一实施例提供的显示面板中，所述第二分支部的远离所述连接部的端部对应第二过孔结构，所述第二过孔结构和所述连接部之间的最大距离等于所述第一过孔结构和所述连接部之间的最大距离。

5 例如，在本公开至少一实施例提供的显示面板中，所述遮光层的材料包括非导电遮光材料，所述黑矩阵在所述衬底基板上的正投影和所述遮光层在所述衬底基板上的正投影均覆盖所述第二过孔结构在所述衬底基板上的正投影。

例如，在本公开至少一实施例提供的显示面板中，所述第一基板上设置有多个薄膜晶体管，所述遮光层的对应于不同的所述薄膜晶体管的部分相互间隔，所述遮光层的对应于同一个所述薄膜晶体管的所述第一沟道区和所述第二沟道区的部分为整体结构或者为相互间隔的结构。

本公开至少一实施例还提供一种显示装置，该显示装置包括上述任一实施例所述的阵列基板，或者如上任一实施例所述的显示面板。

15 附图说明

为了更清楚地说明本公开实施例的技术方案，下面将对实施例的附图作简单地介绍，显而易见地，下面描述中的附图仅仅涉及本公开的一些实施例，而非对本公开的限制。

图 1 为一种薄膜晶体管的平面结构示意图；

20 图 2 为一种阵列基板的截面结构示意图；

图 3 为图 1 中的薄膜晶体管的截面结构示意图；

图 4 为本公开至少一实施例提供的一种阵列基板和黑矩阵的平面结构示意图；

图 5 为本公开至少一实施例提供的一种阵列基板的叠层结构示意图；

25 图 6 为本公开至少一实施例提供的再一种阵列基板的叠层结构示意图；

图 7 为本公开至少一实施例提供的又一种阵列基板的叠层结构示意图；

图 8 为图 7 中阵列基板的截面结构示意图；

图 9 为本公开至少一实施例提供的又一种阵列基板的平面结构示意图；

图 10 为图 9 所示阵列基板的截面结构示意图；

30 图 11 为本公开至少一实施例提供的又一种阵列基板的平面结构示意图；

图 12 为图 11 所示阵列基板的截面结构示意图；

图 13 为本公开至少一实施例提供的又一种阵列基板的平面结构示意图；

图 14 为图 13 所示阵列基板的截面结构示意图；

图 15 为本公开至少一实施例提供的又一种阵列基板的叠层结构示意图；

图 16 为本公开至少一实施例提供的又一种阵列基板的叠层结构示意图；

5 图 17 为本公开至少一实施例提供的又一种阵列基板的叠层结构示意图；

图 18 为本公开至少一实施例提供的一种显示面板的截面结构示意图；

图 19 为本公开至少一实施例提供的一种显示面板的平面结构示意图；

图 20 为本公开至少一实施例提供的一种第一基板的截面结构示意图；

图 21 为本公开至少一实施例提供的另一种显示面板的平面结构示意图；

10 图 22 为图 21 中第一基板的截面结构示意图；

图 23 为本公开至少一实施例提供的又一种显示面板的平面结构示意图；

图 24 为图 23 中第一基板的截面结构示意图；

图 25 为本公开至少一实施例提供的又一种显示面板的平面结构示意图；

图 26 为图 25 中第一基板的截面结构示意图；

15 图 27 为本公开至少一实施例提供的又一种显示面板的平面结构示意图；

图 28 为图 27 中第一基板的截面结构示意图；

图 29 为本公开至少一实施例提供的又一种显示面板的平面结构示意图；

图 30 为图 29 所示第一基板的截面结构示意图；

图 31 为本公开至少一实施例提供的又一种显示面板的平面结构示意图；

20 图 32 为图 31 所示第一基板的截面结构示意图；

图 33 为本公开至少一实施例提供的又一种显示面板的平面结构示意图；

图 34 为本公开至少一实施例提供的又一种显示面板的叠层结构示意图；

图 35 为本公开至少一实施例提供的一种显示面板的框图；以及

图 36 为本公开至少一实施例提供的一种显示装置的框图。

25

具体实施方式

为使本公开实施例的目的、技术方案和优点更加清楚，下面将结合本公开实施例的附图，对本公开实施例的技术方案进行清楚、完整地描述。显然，所描述的实施例是本公开的一部分实施例，而不是全部的实施例。基于所描述的本公开的实施例，本领域普通技术人员在无需创造性劳动的前提下所获得的所有其他实施例，都属于本公开保护的范围。

30

除非另外定义，本公开使用的技术术语或者科学术语应当为本公开所属领域内具有一般技能的人士所理解的通常意义。本公开中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性，而只是用来区分不同的组成部分。“包括”或者“包含”等类似的词语意指出现该词前面的元件或者物件涵盖出现在该词后面列举的元件或者物件及其等同，而不排除其他元件或者物件。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接，而是可以包括电性的连接，不管是直接的还是间接的。“上”、“下”、“左”、“右”等仅用于表示相对位置关系，当被描述对象的绝对位置改变后，则该相对位置关系也可能相应地改变。

除非另外定义，本发明实施例中使用的“平行”、“垂直”和“相同”等特征均包括严格意义上的“平行”、“垂直”、“相同”等情况，以及“大致平行”、“大致垂直”、“大致相同”等包含一定误差的情况。例如，上述的“大致”可表示所比较的对象的差值为所比较的对象的平均值的 10%，或者 5% 之内。在本发明实施例的下文中没有特别指出一个部件或元件的数量时，意味着该部件或元件可以是一个也可以是多个，或可理解为至少一个。“至少一个”指一个或多个，“多个”指至少两个。本发明实施例中的“同层设置”指同一材料在经过同一步骤（例如，一步图案化工艺）后形成的多个膜层之间的关系。这里的“同层”并不总是指多个膜层的厚度相同或者多个膜层在截面图中的高度相同。

目前，手机、平板电脑和笔记本电脑等移动设备对低功耗的要求越来越高，降低显示面板的刷新频率成为降低显示面板的功耗的主要方法。在显示面板进行低刷新频率时，像素电容的保持时间加长，当薄膜晶体管的漏电流（简称 I_{off} ）较大时，像素电容的保持能力下降，像素电极与公共电极之间的电压差会下降，从而会造成显示面板的亮度衰减，进而导致像素的闪烁问题加重，同时残像等光学效果也会因为漏电流问题的加重而变差。

例如，图 1 为一种薄膜晶体管的平面结构示意图，图 2 为一种阵列基板的截面结构示意图，结合图 1 和图 2，在像素电极 11 和薄膜晶体管的第一源漏电极 12 之间设置有层间绝缘层 13，在该层间绝缘层 13 中设置有第一过孔结构 14，为了防止第一过孔结构 14 漏光，需要将黑矩阵 15（图 2 中未示出）设置成遮挡第一过孔结构 14，这样在第一方向 X 上，在黑矩阵 15 的对应第一过孔结构 14 的右侧部分，黑矩阵 15 对沟道区 16 的上侧（栅线 17 覆盖区

域的上侧)的遮挡部分的长度 $L1$ 大于对沟道区 16 的下侧(栅线 17 覆盖区域的下侧)的遮挡部分的长度 $L2$, 所以黑矩阵 15 对于沟道区 16 在第一方向 X 的两侧的遮挡范围不一致, 黑矩阵 15 对沟道区 16 的上侧部分的遮挡面积大于对沟道区 16 下侧部分的遮挡面积。背光从低温多晶硅薄膜晶体管所在侧入射, 在一定的光照条件下, 沟道区 16 中会激发光生载流子, 从而导致光照条件下薄膜晶体管的漏电流 (I_{off}) 增大, 即光照强度和薄膜晶体管的漏电流 I_{off} 呈正相关。在沟道区 16 的靠近衬底基板 10 的一侧设置有遮光层 18, 遮光层 18 可以降低沟道区 16 接收到的光照, 从而可以降低光照条件下的漏电流, 在遮光层 18 和沟道区 16 之间设置有第一绝缘层 22, 在第一绝缘层 22 和第一源漏电极 12 之间设置有钝化层 23。第二源漏电极 21 和第一源漏电极 12 相对设置, 且在第二源漏电极 21 和第一源漏电极 12 之间的空隙中形成栅极和栅绝缘层 20, 显示面板通过行扫描的方式进行显示, 像素在一帧的时间内只有几微秒的时间在充电, 其余时间均处于电压的保持阶段。在理想的条件下, 像素电压始终保持着设定的电压, 但由于薄膜晶体管中漏电流的存在, 电压保持阶段会有电压的衰减, 电压的衰减程度和薄膜晶体管的漏电流 I_{off} 以及电压保持时间呈正相关, 且漏电流压降的公式为 $\Delta V = I_{off} * T_{hold} / C_{st}$ 。在显示面板进行低频显示的情况下, 在一帧时间加长(刷新频率为 60Hz 时, 1 帧时间为 16.7ms; 刷新频率为 15Hz 时, 1 帧时间为 66.7ms), 像素电压的保持时间加长, 且漏电流速度相同的前提下, 低刷新频率下漏电流导致的电压衰减会增加, 像素的亮度衰减也会增加, 从而闪烁的问题会加重。

例如, 图 3 为图 1 中的薄膜晶体管的截面结构示意图, 如图 3 所示, 两个间隔设置的遮光层 18 对两个沟道区 16 分别进行遮挡, 每个遮光层 18 对对应的沟道区 16 的整体进行遮挡, 且相邻的两个遮光层 18 对称设计。例如, 如图 1 所示, 在一个示例中, 在第一方向 X 上, 遮光层 18 在栅线 17 的上侧的遮挡长度 $L3$ 为 2.05 微米, 在栅线 17 的下侧的遮挡长度 $L4$ 也为 2.05 微米, 这样在栅线 17 的下侧一部分遮光层 18 已经超出了黑矩阵 15 的遮挡范围, 进入了开口区, 会导致后续形成的显示面板的像素的开口率降低, 例如, 相对于遮光层 18 没有进入开口区的情形, 像素的开口率会下降 0.8%。遮光层 18 对双栅结构的薄膜晶体管的两个栅极也分开进行遮挡, 这样遮光层 18 对两个沟道区 16 之间的间隔区域没有进行遮挡, 对于每个沟道区 16, 在与第一方向 X 垂直的第二方向 Y 上遮光层 18 遮挡沟道区 16 之外的间隔区域的距离 $L5$ 较

小，例如，在一个示例中，该距离 $L5$ 的大小只有 1.5 微米，在第一方向 X 上在栅线 17 的上侧遮光层 18 对间隔区域遮挡的长度 $L3$ 为 2.05 微米，该长度 $L3$ 也较小，从而导致薄膜晶体管的漏电流 (I_{off}) 较大，这样在低刷新频率下对闪烁等光效的影响较大。

5 需要说明的是，在图 3 所示的截面结构中，第三方向 Z 垂直于第一方向 X 和第二方向 Y 所在的平面，即第三方向 Z 为垂直于衬底基板 10 的主表面的方向。

10 本公开的发明人注意到，可以将薄膜晶体管的对应两个栅极的沟道区通过一整块遮光层或者较大面积的间隔设置的遮光层进行遮挡，并且将与像素电极连接的第一源漏电极的一侧的遮光层的遮挡面积增大，即采用遮光层将上述层间绝缘层中的第一过孔结构进行遮挡，可以减少后续形成的显示面板的漏电流现象。

15 本公开至少一实施例提供一种阵列基板，该阵列基板包括衬底基板和层叠设置在衬底基板上的半导体层和遮光层，半导体层包括相对设置的第一分支部和第二分支部，以及连接第一分支部和第二分支部的连接部，第一分支部包括第一沟道区，第二分支部包括第二沟道区，在第一分支部的远离衬底基板的一侧具有第一过孔结构，且第一过孔结构在衬底基板上的正投影位于第一分支部的远离连接部的端部在衬底基板上的正投影之内；遮光层在衬底基板上的正投影至少覆盖第一沟道区和第一过孔结构在衬底基板上的正投影，该
20 阵列基板通过调整遮光层的设计可以减少后续形成的显示面板的漏电流，以提升像素电容的保持能力，从而可以改善低频下闪烁的问题，而且还可以保证后续形成的显示面板的开口率。

25 例如，图 4 为本公开至少一实施例提供的一种阵列基板和黑矩阵的平面结构示意图，如图 4 所示，该阵列基板 21 包括衬底基板 211 和层叠设置在衬底基板 211 上的半导体层 212 和遮光层 213，半导体层 212 包括相对设置的第一分支部 2121 和第二分支部 2122，以及连接第一分支部 2121 和第二分支部 2122 的连接部 2123，第一分支部 2121 包括第一沟道区 2124，第二分支部 2122 包括第二沟道区 2125，在第一分支部 2121 的远离衬底基板 211 的一侧具有第一过孔结构 2126，且第一过孔结构 2126 在衬底基板 211 上的正投影位于第一
30 分支部 2121 的远离连接部 2123 的端部在衬底基板 211 上的正投影之内；遮光层 213 在衬底基板 211 上的正投影至少覆盖第一沟道区 2124 和第一过孔结

构 2126 在衬底基板 211 上的正投影，该阵列基板 21 通过调整遮光层 213 的设计可以减少后续形成的显示面板的漏电流，以提升像素电容的保持能力，从而可以改善低频下闪烁的问题，而且还可以保证后续形成的显示面板的开口率。

5 需要说明的是，半导体层是在制作阵列基板的过程中的一种状态，后续还有其他工艺把部分半导体区域进行了导体化，也就是在形成后续提及的栅极和栅线之后具有重掺杂的步骤，把半导体层的被栅极覆盖区域之外的部分变成导体，使得栅极能够遮挡沟道区，因此，位于栅线下方的是半导体层对应的沟道区，被导体化的部分对应第一源漏电极和第二源漏电极。

10 例如，如图 4 所示，在该阵列基板 21 中示出了第一沟道区 2124 和第二沟道区 2125 这两个沟道区。第一分支部 2121 的对应第一过孔结构 2126 的端部（第一源漏电极）通过第一过孔结构 2126 和像素电极 222 电连接，第二分支部 2122 的端部（第二源漏电极）和数据线 221 连接，该数据线 221 和栅线 2128 相交限定像素区域，在像素区域中设置有像素电极 222。

15 需要说明的是，为了体现阵列基板上遮光层和半导体层等与黑矩阵的位置关系，在图 4 中也示出了黑矩阵 223，该黑矩阵 223 在衬底基板 211 上的正投影覆盖数据线 221、栅线 2128、遮光层 213、第一分支部 2121、第二分支部 2122 和连接部 2123 的右下角部分在衬底基板 211 上的正投影，但在描述阵列基板时没有提及黑矩阵 223。

20 例如，如图 4 所示，该阵列基板 21 还包括触控信号线 224，该触控信号线 224 包括和数据线 221 平行设置的第一部分 224a 和第二部分 224b，该黑矩阵 223 在衬底基板 211 上的正投影也覆盖该触控信号线 224 在衬底基板 211 上的正投影。

例如，图 5 为本公开至少一实施例提供的一种阵列基板的叠层结构示意图，如图 5 所示，该阵列基板 21 包括衬底基板 211 和层叠设置在衬底基板 211 上的半导体层 212 和遮光层 213，半导体层 212 包括相对设置的第一分支部 2121 和第二分支部 2122，以及连接第一分支部 2121 和第二分支部 2122 的连接部 2123，第一分支部 2121 包括第一沟道区 2124，第二分支部 2122 包括第二沟道区 2125，在第一分支部 2121 的远离衬底基板 211 的一侧具有第一过孔结构 2126，且第一过孔结构 2126 在衬底基板 211 上的正投影位于第一分支部 2121 的远离连接部 2123 的端部在衬底基板 211 上的正投影之内；遮光层 213

25

30

在衬底基板 211 上的正投影至少覆盖第一沟道区 2124 和第一过孔结构 2126 在衬底基板 211 上的正投影, 该阵列基板 21 通过调整遮光层 213 的设计可以减少后续形成的显示面板的漏电流, 以提升像素电容的保持能力, 从而可以改善低频下闪烁的问题, 而且还可以保证后续形成的显示面板的开口率。

- 5 例如, 如图 5 所示, 第二分支部 2122 的远离衬底基板 211 的一侧具有第二过孔结构 2127, 且第二过孔结构 2127 在衬底基板 211 上的正投影位于第二分支部 2122 的远离连接部 2123 的端部在衬底基板 211 上的正投影之内, 第二过孔结构 2127 与连接部 2123 之间的最小距离大于第一过孔结构 2126 与连接部 2123 之间的最小距离, 即第二过孔结构 2127 相对于第一过孔结构 2126
10 更远离连接部 2123。在其他的示例中, 也可以是第二过孔结构 2127 与连接部 2123 之间的最小距离等于第一过孔结构 2126 与连接部 2123 之间的最小距离。

例如, 如图 5 所示, 该第二过孔结构 2127 在衬底基板 211 上的正投影位于遮光层 213 在衬底基板 211 上的正投影之外, 即遮光层 213 没有对第二过孔结构 2127 进行覆盖。

- 15 例如, 在一个示例中, 衬底基板 211 上设置有多多个薄膜晶体管, 遮光层 213 的对应于不同的薄膜晶体管的部分相互间隔, 遮光层 213 的对应于同一个薄膜晶体管的第一沟道区 2124 和第二沟道区 2125 的部分为一个整体结构, 即遮光层 213 除了覆盖第一沟道区 2124 和第二沟道区 2125 之外, 还覆盖第一沟道区 2124 和第二沟道区 2125 之间的部分。

- 20 例如, 如图 5 所示, 第一分支部 2121 和第二分支部 2122 均沿第一方向 X 延伸, 连接部 2123 沿与第一方向 X 交叉的第二方向 Y 延伸, 第一分支部 2121、第二分支部 2122 和连接部 2123 围设形成开口区域, 遮光层 213 覆盖至少部分该开口区域。

例如, 在一个示例中, 该第一方向 X 和第二方向 Y 垂直。

- 25 例如, 如图 5 所示, 该阵列基板 21 还包括设置在半导体层 212 的远离衬底基板 211 的一侧的第一金属层 214, 第一金属层 214 包括在第二方向 Y 上延伸的栅线 2128, 栅线 2128 在衬底基板 211 上的正投影和第一沟道区 2124 在衬底基板 211 上的正投影以及第二沟道区 2125 在衬底基板 211 上的正投影均交叠。

- 30 例如, 如图 5 所示, 在第一方向 X 上遮光层 213 和连接部 2123 之间具有间隙, 即遮光层 213 的下边缘位于连接部 2123 的上边缘之上。

例如，图 6 为本公开至少一实施例提供的再一种阵列基板的叠层结构示意图，在一个示例中，该衬底基板 211 上设置有多个薄膜晶体管，遮光层 213 的对应于不同的薄膜晶体管的部分相互间隔，遮光层 213 的对应于同一个薄膜晶体管的第一沟道区 2124 和第二沟道区 2125 的部分分别为第一子遮光部 213a 和第二子遮光部 213b，且第一子遮光部 213a 和第二子遮光部 213b 相互间隔。从图 6 中可以看出，第二子遮光部 213b 的最远离连接部 2123 的边与连接部 2123 之间的距离大于第一子遮光部 213a 的最远离连接部 2123 的边与连接部 2123 之间的距离。

例如，如图 6 所示，在第二分支部 2122 的远离连接部 2123 的端部对应第二过孔结构 2127，该第二过孔结构 2127 相对于第一过孔结构 2126 更远离连接部 2123，即在图 6 所示的平面图中，第一分支部 2121 和第二分支部 2122 均呈长条形，且均在第一方向 X 上延伸，而且第二分支部 2122 在第一方向 X 上的长度大于第一分支部 2121 在第一方向 X 上的长度，即在第一方向 X 上，第二过孔结构 2127 与连接部 2123 之间的距离大于第一过孔结构 2126 与连接部 2123 之间的距离，从而使得对应于第二分支部 2122 的端部的第二过孔结构 2127 和对应于第一分支部 2121 的端部的第一过孔结构 2126 不是平齐的。

例如，如图 6 所示，该第一子遮光部 213a 覆盖第一沟道区 2124 和第一过孔结构 2126 在衬底基板 211 上的正投影，第二子遮光部 213b 覆盖第二沟道区 2125 在衬底基板 211 上的正投影，但没有覆盖第二过孔结构 2127 在衬底基板 211 上的正投影。该阵列基板 21 通过将第一子遮光部 213a 设计成覆盖第一沟道区 2124 和第一过孔结构 2126 在衬底基板 211 上的正投影，将第二子遮光部 213b 设计成覆盖第二沟道区 2125 在衬底基板 211 上的正投影，可以减少漏电流现象，提升像素电容的保持能力，从而可以改善低频下闪烁的问题，而且还可以保证后续形成的显示面板的开口率。

例如，如图 6 所示，第一过孔结构 2126 在衬底基板 211 上的正投影位于第一子遮光部 213a 在衬底基板 211 上的正投影内，第二过孔结构 2127 在衬底基板 211 上的正投影位于第二子遮光部 213b 在衬底基板 211 上的正投影之外。

例如，图 7 为本公开至少一实施例提供的又一种阵列基板的叠层结构示意图，图 8 为图 7 中阵列基板的截面结构示意图，例如，结合图 7 和图 8，该阵列基板 21 包括衬底基板 211 和层叠设置在衬底基板 211 上的遮光层 213 和

半导体层 212。半导体层 212 包括相对设置的第一分支部 2121 和第二分支部 2122，以及连接第一分支部 2121 和第二分支部 2122 的连接部 2123，该第一分支部 2121 包括第一沟道区 2124，第二分支部 2122 包括第二沟道区 2125，第一分支部 2121 的远离连接部 2123 的端部对应第一过孔结构 2126，即第一分支部 2121 的远离衬底基板 211 的一侧具有第一过孔结构 2126，且第一过孔结构 2126 在衬底基板 211 上的正投影位于第一分支部 2121 的远离连接部 2123 的端部在衬底基板 211 上的正投影之内。第二分支部 2122 的远离连接部 2123 的端部对应第二过孔结构 2127，即第二分支部 2122 的远离衬底基板 211 的一侧具有第二过孔结构 2127，且第二过孔结构 2127 在衬底基板 211 上的正投影位于第二分支部 2122 的远离连接部 2123 的端部在衬底基板 211 上的正投影之内。遮光层 213 在衬底基板 211 上的正投影覆盖第一沟道区 2124、第二沟道区 2125、第一过孔结构 2126 和第二过孔结构 2127 在衬底基板 211 上的正投影，该阵列基板 21 通过将遮光层 213 设置成覆盖第一沟道区 2124、第二沟道区 2125、第一过孔结构 2126 和第二过孔结构 2127 的全部区域，可以减少漏电流现象，提升像素电容的保持能力，从而可以改善低频下闪烁的问题，而且还可以保证后续形成的显示面板的开口率。

例如，结合图 7，在第一方向 X 上，该第二过孔结构 2127 相对于第一过孔结构 2126 更远离连接部 2123，即在图 7 所示的平面图中，第一分支部 2121 和第二分支部 2122 均呈长条形，且均在第一方向 X 上延伸，而且第二分支部 2122 在第一方向 X 上的长度大于第一分支部 2121 在第一方向 X 上的长度，即在第一方向 X 上，第二过孔结构 2127 与连接部 2123 之间的距离大于第一过孔结构 2126 与连接部 2123 之间的距离，从而使得对应于第二分支部 2122 的端部的第二过孔结构 2127 和对应于第一分支部 2121 的端部的第一过孔结构 2126 不是平齐的。

例如，结合图 7 和图 8，该阵列基板 21 还包括设置在半导体层 212 的远离衬底基板 211 的一侧的第一金属层 214，第一金属层 214 包括在第二方向 Y 上延伸的栅线 2128，栅线 2128 呈长条形，栅线 2128 包括第一栅极 2128a 和第二栅极 2128b，第一栅极 2128a 在衬底基板 211 上的正投影和第一沟道区 2124 在衬底基板 211 上的正投影交叠，第二栅极 2128b 在衬底基板 211 上的正投影和第二沟道区 2125 在衬底基板 211 上的正投影交叠。

例如，第一栅极 2128a、第二栅极 2128b 和栅线 2128 是一体的直线型结

构,第一栅极 2128a 和第二栅极 2128b 是栅线 2128 的一部分,第一栅极 2128a 为栅线 2128 的对应第一沟道区 2124 的部分,第二栅极 2128b 为栅线 2128 的对应第二沟道区 2125 的部分。

例如,如图 8 所示,在遮光层 213 和半导体层 212 之间设置有第一绝缘层 219,在第一绝缘层 219 和第一金属层 214 之间设置有栅绝缘层 217,在第一金属层 214 的远离衬底基板 211 的一侧设置有层间绝缘层 218。

例如,如图 7 和图 8 所示,该遮光层 213 的远离连接部 2123 的边在衬底基板 211 上的正投影包括位于第一过孔结构 2124 的远离连接部 2123 的一侧的第一部分 213c 和位于第二过孔结构 2127 的远离连接部 2123 的一侧的第二部分 213d,第一部分 213c 的上边缘和第二部分 213d 的上边缘不在同一条直线上,即该遮光层 213 的平面形状为台阶状。在第一方向 X 上,第一部分 213c 和连接部 2123 之间的距离大于第二部分 213d 和连接部 2123 之间的距离。第二过孔结构 2127 在衬底基板 211 上的正投影位于遮光层 213 在衬底基板 211 上的正投影之内。需要说明的是,在该示例中,该遮光层 213 的材料为非导电遮光材料,当该遮光层 213 的材料为非导电遮光材料时,即使出现对层间绝缘层 218 进行刻蚀过刻到遮光层 213 的现象时,也不会出现薄膜晶体管的第一源漏电极和第二源漏电极短路的问题。

例如,图 9 为本公开至少一实施例提供的又一种阵列基板的平面结构示意图,图 10 为图 9 所示阵列基板的截面结构示意图,例如,结合图 9 和图 10,该阵列基板 21 包括衬底基板 211 和层叠设置在衬底基板 211 上的遮光层 213 和半导体层 212。半导体层 212 包括相对设置的第一分支部 2121 和第二分支部 2122,以及连接第一分支部 2121 和第二分支部 2122 的连接部 2123,该第一分支部 2121 包括第一沟道区 2124,第二分支部 2122 包括第二沟道区 2125,第一分支部 2121 的远离连接部 2123 的端部对应第一过孔结构 2126,即第一分支部 2121 的远离衬底基板 211 的一侧具有第一过孔结构 2126,且第一过孔结构 2126 在衬底基板 211 上的正投影位于第一分支部 2121 的远离连接部 2123 的端部在衬底基板 211 上的正投影之内。第二分支部 2122 的远离连接部 2123 的端部对应第二过孔结构 2127,即第二分支部 2122 的远离衬底基板 211 的一侧具有第二过孔结构 2127,且第二过孔结构 2127 在衬底基板 211 上的正投影位于第二分支部 2122 的远离连接部 2123 的端部在衬底基板 211 上的正投影之内。遮光层 213 在衬底基板 211 上的正投影覆盖第一沟道区 2124、第

二沟道区 2125、第一过孔结构 2126 和第二过孔结构 2127 在衬底基板 211 上的正投影，该阵列基板 21 通过将遮光层 213 设置成覆盖第一沟道区 2124、第二沟道区 2125、第一过孔结构 2126 和第二过孔结构 2127 的全部区域，可以减少漏电流现象，提升像素电容的保持能力，从而可以改善低频下闪烁的问题，而且还可以保证后续形成的显示面板的开口率。

例如，结合图 9，在第二分支部 2122 的远离连接部 2123 的端部对应第二过孔结构 2127，在第一方向 X 上，该第二过孔结构 2127 和连接部 2123 之间的距离等于第一过孔结构 2124 和连接部 2123 之间的距离，即在图 9 所示的平面图中，第一分支部 2121 和第二分支部 2122 均呈长条形，且均在第一方向 X 上延伸，而且第二分支部 2122 在第一方向 X 上的长度等于第一分支部 2121 在第一方向 X 上的长度，从而使得对应于第二分支部 2122 的端部的第二过孔结构 2127 和对应于第一分支部 2121 的端部的第一过孔结构 2124 是平齐的。

例如，结合图 9 和图 10，该阵列基板 21 还包括设置在半导体层 212 的远离衬底基板 211 的一侧的第一金属层 214，第一金属层 214 包括在第二方向 Y 上延伸的栅线 2128，栅线 2128 呈长条形，栅线 2128 包括第一栅极 2128a 和第二栅极 2128b，第一栅极 2128a 在衬底基板 211 上的正投影和第一沟道区 2124 在衬底基板 211 上的正投影交叠，第二栅极 2128b 在衬底基板 211 上的正投影和第二沟道区 2125 在衬底基板 211 上的正投影交叠。例如，第一栅极 2128a、第二栅极 2128b 和栅线 2128 是一体的直线型结构，第一栅极 2128a 和第二栅极 2128b 是栅线 2128 的一部分，第一栅极 2128a 为栅线 2128 的对应第一沟道区 2124 的部分，第二栅极 2128b 为栅线 2128 的对应第二沟道区 2125 的部分。

例如，如图 10 所示，在遮光层 213 和半导体层 212 之间设置有第一绝缘层 219，在第一绝缘层 219 和第一金属层 214 之间设置有栅绝缘层 217，在第一金属层 214 的远离衬底基板 211 的一侧设置有层间绝缘层 218。

例如，结合图 9 和图 10，在一个示例中，该遮光层 213 的材料包括非导电遮光材料，第一过孔结构 2126 和第二过孔结构 2127 在衬底基板 211 上的正投影均位于遮光层 213 在衬底基板 211 上的正投影之内。

例如，结合图 9 和图 10，该遮光层 213 为一个整体结构，且该遮光层 213 在衬底基板 211 上的正投影覆盖第一沟道区 2124 在衬底基板 211 上的正投

影、第二沟道区 2125 在衬底基板 211 上的正投影、第一过孔结构 2126 在衬底基板 211 上的正投影和第二过孔结构 2127 在衬底基板 211 上的正投影，以及覆盖第一沟道区 2124 和第二沟道区 2125 之间的间隙，并且覆盖第一过孔结构 2126 和第二过孔结构 2127 之间的间隙。

5 例如，图 11 为本公开至少一实施例提供的又一种阵列基板的平面结构示意图，图 12 为图 11 所示阵列基板的截面结构示意图，例如，结合图 11 和图 12，该阵列基板 21 包括衬底基板 211 和层叠设置在衬底基板 211 上的遮光层 213 和半导体层 212。半导体层 212 包括相对设置的第一分支部 2121 和第二分支部 2122，以及连接第一分支部 2121 和第二分支部 2122 的连接部 2123，
10 该第一分支部 2121 包括第一沟道区 2124，第二分支部 2122 包括第二沟道区 2125，第一分支部 2121 的远离连接部 2123 的端部对应第一过孔结构 2126，即第一分支部 2121 的远离衬底基板 211 的一侧具有第一过孔结构 2126，且第一过孔结构 2126 在衬底基板 211 上的正投影位于第一分支部 2121 的远离连接部 2123 的端部在衬底基板 211 上的正投影之内。遮光层 213 的对应于不同的薄膜晶体管的部分相互间隔，该遮光层 213 的对应于同一个薄膜晶体管的第一沟道区 2124 和第二沟道区 2125 的部分分别为第一子遮光部 213a 和第二子遮光部 213b，且该第一子遮光部 213a 和第二子遮光部 213b 相互间隔。该
15 第一子遮光部 213a 覆盖第一沟道区 2124 和第一过孔结构 2126 在衬底基板 211 上的正投影，第二子遮光部 213b 覆盖第二沟道区 2125 和第二过孔结构 2127 在衬底基板 211 上的正投影。该阵列基板 21 通过将第一子遮光部 213a 设计成第一子遮光部 213a 在衬底基板 211 上的正投影覆盖第一沟道区 2124 和第一过孔结构 2126 在衬底基板 211 上的正投影，将第二子遮光部 213b 设计成第二子遮光部 213b 在衬底基板 211 上的正投影覆盖第二沟道区 2125 和第二过孔结构 2127 在衬底基板 211 上的正投影，该种设计可以减少漏电流现象，提升像素电容的保持能力，从而可以改善低频下闪烁的问题，而且还可以
20 保证后续形成的显示面板的开口率。

例如，结合图 11，在第二分支部 2122 的远离连接部 2123 的端部对应第二过孔结构 2127，该第二过孔结构 2127 相对于第一过孔结构 2126 更远离连接部 2123，即在图 11 所示的平面图中，第一分支部 2121 和第二分支部 2122
30 均呈长条形，且均在第一方向 X 上延伸，第二分支部 2122 在第一方向 X 上的长度等于第一分支部 2121 在第一方向 X 上的长度，即在第一方向 X 上，

第二过孔结构 2127 与连接部 2123 之间的距离等于第一过孔结构 2126 与连接部 2123 之间的距离，从而使得对应于第二分支部 2122 的端部的第二过孔结构 2127 和对应于第一分支部 2121 的端部的第一过孔结构 2126 是平齐的。

例如，结合图 11 和图 12，该阵列基板 21 还包括设置在半导体层 212 的远离衬底基板 211 的一侧的第一金属层 214，第一金属层 214 包括在第二方向 Y 上延伸的栅线 2128，栅线 2128 呈长条形，栅线 2128 包括第一栅极 2128a 和第二栅极 2128b，第一栅极 2128a 在衬底基板 211 上的正投影和第一沟道区 2124 在衬底基板 211 上的正投影交叠，第二栅极 2128b 在衬底基板 211 上的正投影和第二沟道区 2125 在衬底基板 211 上的正投影交叠。

例如，第一栅极 2128a、第二栅极 2128b 和栅线 2128 是一体的直线型结构，第一栅极 2128a 和第二栅极 2128b 是栅线 2128 的一部分，第一栅极 2128a 为栅线 2128 的对应第一沟道区 2124 的部分，第二栅极 2128b 为栅线 2128 的对应第二沟道区 2125 的部分。

例如，如图 12 所示，在遮光层 213 和半导体层 212 之间设置有第一绝缘层 219，在第一绝缘层 219 和第一金属层 214 之间设置有栅绝缘层 217，在第一金属层 214 的远离衬底基板 211 的一侧设置有层间绝缘层 218。

例如，如图 11 和图 12 所示，该第一子遮光部 213a 的远离连接部 2123 的边在衬底基板 211 上的正投影包括位于第一过孔结构 2126 的远离连接部 2123 的一侧的第一部分 213c，第二子遮光部 213b 的远离连接部 2123 的边在衬底基板 211 上的正投影包括位于第二过孔结构 2127 的远离连接部 2123 的一侧的第二部分 213d，即该第一子遮光部 213a 和第二子遮光部 213b 的平面形状均为长条形，且第一子遮光部 213a 的长度等于第二子遮光部 213b 的长度。在第一方向 X 上，第一部分 213c 和连接部 2123 之间的距离等于第二部分 213d 和连接部 2123 之间的距离。第二过孔结构 2127 在衬底基板 211 上的正投影位于遮光层 213 在衬底基板 211 上的正投影之内。需要说明的是，在该示例中，该遮光层 213 的材料为非导电遮光材料，即使出现对层间绝缘层 218 进行刻蚀过刻到遮光层 213 的现象时，也不会出现薄膜晶体管的第一源漏电极和第二源漏电极短路的问题。

例如，该阵列基板 21 上设置有多个薄膜晶体管，遮光层 213 的对应于不同的薄膜晶体管的部分相互间隔，结合图 11 和图 12，该遮光层 213 的对应于同一个薄膜晶体管的第一沟道区 2124 和第二沟道区 2125 的部分分别为第一

子遮光部 213a 和第二子遮光部 213b, 且该第一子遮光部 213a 和第二子遮光部 213b 相互间隔, 第一沟道区 2124 在衬底基板 211 上的正投影完全位于第一子遮光部 213a 在衬底基板 211 上的正投影之内, 第二沟道区 2125 在衬底基板 211 上的正投影完全位于第二子遮光部 213b 在衬底基板 211 上的正投影之内。该第一过孔结构 2126 在衬底基板 211 上的正投影位于第一子遮光部 213a 在衬底基板 211 上的正投影内, 且第二过孔结构 2127 在衬底基板 211 上的正投影位于第二子遮光部 213b 在衬底基板 211 上的正投影之内。

例如, 图 13 为本公开至少一实施例提供的又一种阵列基板的平面结构示意图, 图 14 为图 13 所示阵列基板的截面结构示意图, 如图 13 所示, 该阵列基板 21 包括衬底基板 211 和层叠设置在衬底基板 211 上的遮光层 213 和半导体层 212。半导体层 212 包括相对设置的第一分支部 2121 和第二分支部 2122, 以及连接第一分支部 2121 和第二分支部 2122 的连接部 2123, 该第一分支部 2121 包括第一沟道区 2124, 第二分支部 2122 包括第二沟道区 2125, 第一分支部 2121 的远离连接部 2123 的端部对应第一过孔结构 2126, 即第一分支部 2121 的远离衬底基板 211 的一侧具有第一过孔结构 2126, 且第一过孔结构 2126 在衬底基板 211 上的正投影位于第一分支部 2121 的远离连接部 2123 的端部在衬底基板 211 上的正投影之内。第二分支部 2122 的远离连接部 2123 的端部对应第二过孔结构 2127, 即第二分支部 2122 的远离衬底基板 211 的一侧具有第二过孔结构 2127, 且第二过孔结构 2127 在衬底基板 211 上的正投影位于第二分支部 2122 的远离连接部 2123 的端部在衬底基板 211 上的正投影之内。遮光层 213 在衬底基板 211 上的正投影覆盖第一沟道区 2124、第二沟道区 2125 和第一过孔结构 2126 在衬底基板 311 上的正投影, 该阵列基板 21 通过将遮光层 213 设置成覆盖第一沟道区 2124、第二沟道区 2125 和第一过孔结构 2126 的全部区域, 可以减少漏电流现象, 提升像素电容的保持能力, 从而可以改善低频下闪烁的问题, 而且还可以保证后续形成的显示面板的开口率。

例如, 如图 13 所示, 在第一方向 X 上, 该第二过孔结构 2127 和连接部 2123 之间的距离等于第一过孔结构 2124 和连接部 2123 之间的距离, 即在图 13 所示的平面图中, 第一分支部 2121 和第二分支部 2122 均呈长条形, 且均在第一方向 X 上延伸, 而且第二分支部 2122 在第一方向 X 上的长度等于第一分支部 2121 在第一方向 X 上的长度, 从而使得对应于第二分支部 2122 的

端部的第二过孔结构 2127 和对应于第一分支部 2121 的端部的第一过孔结构 2124 是平齐的。

例如，如图 13 所示，该阵列基板 21 还包括设置在半导体层 212 的远离衬底基板 211 的一侧的第一金属层 214，第一金属层 214 包括在第二方向 Y 上延伸的栅线 2128，栅线 2128 呈长条形，栅线 2128 包括第一栅极 2128a 和第二栅极 2128b，第一栅极 2128a 在衬底基板 211 上的正投影和第一沟道区 2124 在衬底基板 211 上的正投影交叠，第二栅极 2128b 在衬底基板 211 上的正投影和第二沟道区 2125 在衬底基板 211 上的正投影交叠。

例如，第一栅极 2128a、第二栅极 2128b 和栅线 2128 是一体的直线型结构，第一栅极 2128a 和第二栅极 2128b 是栅线 2128 的一部分，第一栅极 2128a 为栅线 2128 的对应第一沟道区 2124 的部分，第二栅极 2128b 为栅线 2128 的对应第二沟道区 2125 的部分。

例如，如图 14 所示，在遮光层 213 和半导体层 212 之间设置有第一绝缘层 219，在第一绝缘层 219 和第一金属层 214 之间设置有栅绝缘层 217，在第一金属层 214 的远离衬底基板 211 的一侧设置有层间绝缘层 218。

例如，结合图 13 和图 14，在一个示例中，该遮光层 213 的材料包括非导电遮光材料或者导电遮光材料，第一过孔结构 2126 在衬底基板 211 上的正投影位于遮光层 213 在衬底基板 211 上的正投影之内。

例如，结合图 13 和图 14，该遮光层 213 为一个整体结构，且该遮光层 213 在衬底基板 211 上的正投影覆盖第一沟道区 2124 在衬底基板 211 上的正投影、第二沟道区 2125 在衬底基板 211 上的正投影和第一过孔结构 2126 在衬底基板 211 上的正投影，以及覆盖第一沟道区 2124 和第二沟道区 2125 之间的间隙，该遮光层 213 的平面形状为台阶状。

例如，图 15 为本公开至少一实施例提供的又一种阵列基板的叠层结构示意图，在一个示例中，该衬底基板 211 上设置有多薄膜晶体管，遮光层 213 的对应于不同的薄膜晶体管的部分相互间隔，且遮光层 213 仅对应于同一个薄膜晶体管的第一沟道区 2124，即遮光层 213 在衬底基板 211 上的正投影仅覆盖第一沟道区 2124 在衬底基板 211 上的正投影，没有覆盖第二沟道区 2125 在衬底基板 211 上的正投影。

例如，如图 15 所示，在第二分支部 2122 的远离连接部 2123 的端部对应第二过孔结构 2127，该第二过孔结构 2127 相对于第一过孔结构 2126 更远离

连接部 2123,即在图 15 所示的平面图中,第一分支部 2121 和第二分支部 2122 均呈长条形,且均在第一方向 X 上延伸,而且第二分支部 2122 在第一方向 X 上的长度大于第一分支部 2121 在第一方向 X 上的长度,即在第一方向 X 上,第二过孔结构 2127 与连接部 2123 之间的距离大于第一过孔结构 2126 与连接部 2123 之间的距离,从而使得对应于第二分支部 2122 的端部的第二过孔结构 2127 和对应于第一分支部 2121 的端部的第一过孔结构 2126 不是平齐的。

例如,如图 15 所示,该阵列基板 21 通过将遮光层 213 设计成覆盖第一沟道区 2124 和第一过孔结构 2126 在衬底基板 211 上的正投影,可以减少漏电流现象,提升像素电容的保持能力,从而可以改善低频下闪烁的问题,而且还可以保证后续形成的显示面板的开口率。

例如,图 16 为本公开至少一实施例提供的又一种阵列基板的叠层结构示意图,图 16 所示的阵列基板和图 5 所示的阵列基板的不同之处仅在于在第一分支部 2121 和第二分支部 2122 之间设置有沿着第一方向 X 延伸的触控信号线 220,该种设计可以节省放置走线的空间,使得阵列基板更加轻薄化。图 16 所示的阵列基板的结构可以参见图 5 所示阵列基板的相关描述,在此不再赘述。

例如,图 17 为本公开至少一实施例提供的又一种阵列基板的叠层结构示意图,图 17 所示的阵列基板和图 11 所示的阵列基板的不同之处仅在于在第一分支部 2121 和第二分支部 2122 之间设置有沿着第一方向 X 延伸的触控信号线 220,该种设计可以节省走线放置的空间,使得阵列基板更加轻薄化。图 17 所示的阵列基板的结构可以参见图 11 所示阵列基板的相关描述,在此不再赘述。

例如,对于显示面板,在和阵列基板相对设置的对置基板上还可以设置黑矩阵,而且还可以将遮光层的在第一方向 X 上在栅线的下侧的部分对间隔区域遮挡的长度减小,使得遮光层的边缘均收缩到黑矩阵覆盖的区域之内,这样可以进一步提升显示面板的开口率。

本公开至少一实施例提供一种显示面板,该显示面板包括相对设置的第一基板和第二基板,其中,第一基板包括衬底基板和层叠设置在衬底基板上的半导体层和遮光层;第二基板包括黑矩阵;半导体层包括相对设置的第一分支部和第二分支部,以及连接第一分支部和第二分支部的连接部,第一分支部包括第一沟道区,第二分支部包括第二沟道区,在第一分支部的远离衬底基板的

一侧具有第一过孔结构，且第一过孔结构在衬底基板上的正投影位于第一分支部的远离连接部的端部在衬底基板上的正投影之内；遮光层在衬底基板上的正投影位于黑矩阵在衬底基板上的正投影之内，且至少覆盖第一沟道区和第一过孔结构在衬底基板上的正投影。该显示面板通过调整遮光层的设计可以减少后续形成的显示面板的漏电流，以提升像素电容的保持能力，从而可以改善低频下闪烁的问题，而且还可以保证后续形成的显示面板的开口率，而且使得遮光层的边缘均收缩到黑矩阵覆盖的区域之内，这样可以进一步提升显示面板的开口率。

例如，图 18 为本公开至少一实施例提供的一种显示面板的截面结构示意图，图 19 为本公开至少一实施例提供的一种显示面板的平面结构示意图，图 20 为本公开至少一实施例提供的一种第一基板的截面结构示意图，结合图 18、图 19 和图 20 所示，该显示面板 30 包括相对设置的第一基板 31 和第二基板 32，该第一基板 31 包括衬底基板 311 和层叠设置在衬底基板 311 上的遮光层 313 和半导体层 312。该第二基板 32 包括黑矩阵 321，半导体层 312 包括相对设置的第一分支部 3121 和第二分支部 3122，以及连接第一分支部 3121 和第二分支部 3122 的连接部 3123，该第一分支部 3121 包括第一沟道区 3121a，第二分支部 3122 包括第二沟道区 3122a，第一分支部 3121 的远离连接部 3123 的端部对应第一过孔结构 314，即第一分支部 3121 的远离衬底基板 311 的一侧具有第一过孔结构 314，且第一过孔结构 314 在衬底基板 311 上的正投影位于第一分支部 3121 的远离连接部 3123 的端部在衬底基板 311 上的正投影之内，遮光层 313 在衬底基板 311 上的正投影位于黑矩阵 321 在衬底基板 311 上的正投影之内，且至少覆盖第一沟道区 3121a、第二沟道区 3122a 和第一过孔结构 314 在衬底基板 311 上的正投影，该显示面板 30 通过将黑矩阵 321 设置成覆盖遮光层 313 的全部区域，并且将遮光层 313 设置成覆盖第一沟道区 3121a、第二沟道区 3122a 和第一过孔结构 314 的全部区域，可以减少后续形成的显示面板的漏电流现象，提升像素电容的保持能力，从而可以改善低频下闪烁的问题，而且还可以保证显示面板的开口率。

需要说明的是，半导体层是在制作显示面板的过程中的一种状态，后续还有其他工艺把部分半导体区域进行了导体化，也就是在形成后续提及的栅极和栅线之后具有重掺杂的步骤，把半导体层的被栅极覆盖区域之外的部分变成导体，使得栅极能够遮挡沟道区，因此，位于栅极下方的是半导体层对应的

沟道区。

还需要说明的是，尽管在图 19 所示的实施例中，遮光层 313 覆盖了第二沟道区 3122a，但是在其他的示例中，也可以是遮光层 313 对第二沟道区 3122a 不进行覆盖。

5 例如，在一个示例中，该第一基板 31 为阵列基板，该第二基板 32 为与阵列基板相对设置的对置基板，该对置基板例如为彩膜基板。该彩膜基板上的其他结构可以参见常规的设计，在此不再赘述。

例如，结合图 19，在第二分支部 3122 的远离连接部 3123 的端部对应第二过孔结构 315，该第二过孔结构 315 相对于第一过孔结构 314 更远离连接部 3123，即在图 19 所示的平面图中，第一分支部 3121 和第二分支部 3122 均呈长条形，且均在第一方向 X 上延伸，而且第二分支部 3122 在第一方向 X 上的长度大于第一分支部 3121 在第一方向 X 上的长度，即在第一方向 X 上，第二过孔结构 315 与连接部 3123 之间的最小距离大于第一过孔结构 314 与连接部 3123 之间的最小距离，从而使得对应于第二分支部 3122 的端部的第二过孔结构 315 和对应于第一分支部 3121 的端部的第一过孔结构 314 不是平齐的。

例如，结合图 19 和图 20，该第一基板 31 还包括设置在半导体层 312 的远离衬底基板 311 的一侧的第一金属层 316，第一金属层 316 包括在第二方向 Y 上延伸的栅线 3161，栅线 3161 呈长条形，栅线 3161 包括第一栅极 3161a 和第二栅极 3161b，第一栅极 3161a 在衬底基板 311 上的正投影和第一沟道区 3121a 在衬底基板 311 上的正投影交叠，第二栅极 3161b 在衬底基板 311 上的正投影和第二沟道区 3122a 在衬底基板 311 上的正投影交叠。

例如，结合图 19 和图 20，第一栅极 3161a 在衬底基板 311 上的正投影在黑矩阵 321 在衬底基板 311 上的正投影之内，第二栅极 3161b 在衬底基板 311 上的正投影在黑矩阵 321 在衬底基板 311 上的正投影之内，从而使得黑矩阵 321 对第一栅极 3161a 和第二栅极 3161b 进行完全覆盖。而且黑矩阵 321 对栅线 3161 的一整条都进行覆盖。

需要说明的是，在图 19 所示的实施例中，该黑矩阵 321 覆盖连接部 3123 的左下角的部分，即黑矩阵 321 覆盖连接部 3123 的对应第二分支部 3122 的一侧的部分，从而使得黑矩阵的左侧部分具有两个凸起部，而且，尽管在图 19 中未示出数据线，在实际的产品中，黑矩阵 321 还覆盖数据线。当显示面板上

还设置有触控信号线时，该黑矩阵也覆盖触控信号线的。

例如，如图 20 所示，在遮光层 313 和半导体层 312 之间设置有第一绝缘层 319，在第一绝缘层 319 和第一金属层 316 之间设置有栅绝缘层 317，在第一金属层 316 的远离衬底基板 311 的一侧设置有层间绝缘层 318。

5 例如，结合图 19 和图 20，在一个示例中，该遮光层 313 的材料包括具有遮光性能的导电金属，该黑矩阵 321 在衬底基板 311 上的正投影和遮光层 313 在衬底基板 311 上的正投影均覆盖第一过孔结构 314 在衬底基板 311 上的正投影，且第二过孔结构 315 在衬底基板 311 上的正投影位于遮光层 313 在衬底基板 311 上的正投影之外。

10 需要说明的是，如果用遮光层 313 遮挡第二过孔结构 315，需要用黑矩阵 321 再将遮光层 313 进行遮挡，考虑到工艺过程中存在对位波动，当此处增加遮光层 313 时，多层结构的对位波动会导致需要设计更宽的黑矩阵，从而会牺牲后续形成的显示面板的像素的开口率，基于显示面板的良率的考量，对层间绝缘层 318 进行刻蚀时会存在过刻到遮光层 313 的风险，而且当遮光层
15 313 的材料为具有遮光性能的导电金属时，对层间绝缘层 318 进行过刻会导致薄膜晶体管的第一源漏电极和第二源漏电极出现短路的问题，从而会使得薄膜晶体管失去开关的功能。

还需要说明的是，当遮光层 313 的材料不是具有遮光性能的导电材料时，即遮光层 313 的材料是具有遮光性能的绝缘材料时，遮光层 313 也可以覆盖
20 第二过孔结构 315，这样即使出现对层间绝缘层 318 进行刻蚀过刻到遮光层 313 的现象时，也不会出现薄膜晶体管的第一源漏电极和第二源漏电极出现短路的问题。

例如，在本公开的一个示例中，结合图 19 和图 20，遮光层 313 对第一过孔结构 314 进行覆盖对于降低薄膜晶体管的漏电流 I_{off} 的效果比较显著，遮光
25 层 313 对第一沟道区 3121a 的遮挡面积变化时对应的显示面板的薄膜晶体管的漏电流 I_{off} 的数据如下：以常规设计为基准（100%），实验项得到的数据和常规设计得到的数据做比值，可以得出当增大遮光层 313 对第一沟道区 3121a 的遮挡面积时，对于显示面板的薄膜晶体管的漏电流 I_{off} 的改善效果明显，但是遮光层 313 对第二沟道区 3122a 的遮挡面积的调整对于薄膜晶体管的特性的影响较小，因此，在不影响后续形成的显示面板的开口率的大小的前提下，
30 尽量增大遮光层 313 对第一沟道区 3121a 的遮挡面积，并且遮光层 313 对第

一过孔结构 314 进行遮挡, 且缩小遮光层 313 对第二沟道区 3122a 的遮挡面积, 可以减小对后续形成的显示面板的开口率的影响。

例如, 在本公开的一个示例中, 为了保证第一过孔结构 314 不漏光, 黑矩阵 321 需要完全遮挡第一过孔结构 314, 并且使得在第一方向 X 上, 第一过孔结构 314 和黑矩阵 321 的与第一过孔结构 314 邻近的边的距离为 1.15 微米, 所以为了保证遮光层 313 不影响后续形成的显示面板的开口率, 在第一方向 X 上, 遮光层 313 的对应第一过孔结构的右侧部分的上边缘与第一过孔结构 314 的上边缘平齐。

例如, 如图 19 所示, 在第一方向 X 上, 第一过孔结构 314 的上边缘到栅线 3161 的距离为 6.15 微米, 遮光层 313 将第一过孔结构 314 进行完全遮挡, 且遮光层 313 的上边缘和第一过孔结构 314 的上边缘平齐, 在栅线 3161 的上侧, 遮光层 313 遮挡第一分支部 3121 的长度为 6.15 微米。在第一方向 X 上, 在栅线 3161 的下侧, 黑矩阵 321 的对应第一分支部 3121 的一侧的部分的长度为 1.4 微米。为了不影响后续形成的显示面板的开口率, 在第一方向 X 上, 将遮光层 313 的对应第一分支部 3121 的一侧的部分的下边缘设计成与黑矩阵 321 的对应第一分支部 3121 的一侧的部分的下边缘平齐, 遮光层 313 的对应第一分支部 3121 的一侧的部分的下边缘到栅线 3161 的距离为 1.4 微米。在第二方向 Y 上, 遮光层 313 的长度较长, 遮光层 313 的右侧边缘与第一分支部 3121 的右侧边缘之间的最小距离为 2.0 微米, 遮光层 313 的左侧边缘与第二分支部 3122 的左侧边缘之间的最小距离为 2.0 微米。此外, 遮光层 313 进行整块设计, 遮光层 313 对第一分支部 3121 和第二分支部 3122 之间的间隙部分进行完全遮挡, 即实现遮光层 313 对栅线 3161 之上的部分进行充分遮挡。例如, 基于上述数值大小对显示面板进行设计时, 在 6500nit 光照的情况下, 光线的透过率为 34%; 在 20000nit 光照的情况下, 光线的透过率为 31%。

例如, 基于上述图 19 和图 20 所示实施例中的数值大小对显示面板进行设计时, 做出 10 组关于低频闪烁的实验数据, 分别是: -35.82、-33.53、-36.55、-36.45、-35.78、-38.12、-36.21、-36.45、-35.72 以及 -37.41, 从而可以得出闪烁的平均数值为 -36.204。对应的, 基于图 1 中的常规设计的数值大小对显示面板进行设计时, 做出 10 组关于低频闪烁的实验数据, 分别是: -28.12、-26.58、-26.09、-28.22、-27.35、-29.2、-27.63、-28.54、-27.86 以及 -29.51, 从而可以得出闪烁的平均数值为 -27.91。从上述实验数据可以得出, 通过对遮光层 313

的优化设计,可以有效改善显示面板的显示画面的闪烁程度,以满足对显示面板的管控基准。

例如,在另一个示例中,在第一方向 X 上,第一过孔结构 314 的上边缘到栅线 3161 的距离为 5.5 微米,遮光层 313 对第一过孔结构 314 进行遮挡,且遮光层 313 的上边缘和第一过孔结构 314 的上边缘平齐,在栅线 3161 的上侧,遮光层 313 遮挡第一分支部 3121 的长度为 5.5 微米。在第一方向 X 上,在栅线 3161 的下侧,黑矩阵 321 的对应第一分支部 3121 的一侧的部分的长度为 1.4 微米。为了不影响后续形成的显示面板的开口率,在第一方向 X 上,将遮光层 313 的对应第一分支部 3121 的一侧的部分的下边缘设计成与黑矩阵 321 的对应第一分支部 3121 的一侧的部分的下边缘平齐,遮光层 313 的对应第一分支部 3121 的一侧的部分的下边缘到栅线 3161 的距离为 1.4 微米。在第二方向 Y 上,遮光层 313 的长度较长,遮光层 313 的右侧边缘与第一分支部 3121 的右侧边缘之间的最小距离为 2.0 微米,遮光层 313 的左侧边缘与第二分支部 3122 的左侧边缘之间的最小距离为 2.0 微米。此外,遮光层 313 进行整块设计,遮光层 313 对第一分支部 3121 和第二分支部 3122 之间的间隙部分进行完全遮挡,即实现遮光层 313 对栅线 3161 之上的间隙部分进行充分遮挡。例如,基于上述数值大小对显示面板进行设计时,在 6500nit 光照的情况下,光线的透过率为 49%;在 20000nit 光照的情况下,光线的透过率为 41%。

例如,在另一个示例中,在第一方向 X 上,第一过孔结构 314 的上边缘到栅线 3161 的距离为 5 微米,遮光层 313 对第一过孔结构 314 进行遮挡,且遮光层 313 的上边缘和第一过孔结构 314 的上边缘平齐,在栅线 3161 的上侧,遮光层 313 遮挡第一分支部 3121 的长度为 5 微米。在第一方向 X 上,在栅线 3161 的下侧,黑矩阵 321 的对应第一分支部 3121 的一侧的部分的长度为 1.4 微米。为了不影响显示面板的开口率,在第一方向 X 上,将遮光层 313 的对应第一分支部 3121 的一侧的部分的下边缘设计成与黑矩阵 321 的对应第一分支部 3121 的一侧的部分的下边缘平齐,遮光层 313 的下边缘到栅线 3161 的距离为 1.4 微米。在第二方向 Y 上,遮光层 313 的长度较长,遮光层 313 的右侧边缘与第一分支部 3121 的右侧边缘之间的最小距离为 2.0 微米,遮光层 313 的左侧边缘与第二分支部 3122 的左侧边缘之间的最小距离为 2.0 微米。此外,遮光层 313 进行整块设计,遮光层 313 对第一分支部 3121 和第二分支部 3122 之间的间隙部分进行完全遮挡,即实现遮光层 313 对栅线 3161 之上

的间隙部分进行充分遮挡。例如，基于上述数值大小对显示面板进行设计时，在 6500nit 光照的情况下，光线的透过率为 57%；在 20000nit 光照的情况下，光线的透过率为 48%。

例如，在另一个示例中，在第一方向 X 上，第一过孔结构 314 的上边缘到栅线 3161 的距离为 4.5 微米，遮光层 313 对第一过孔结构 314 进行遮挡，且遮光层 313 的上边缘和第一过孔结构 314 的上边缘平齐，故在栅线 3161 的上侧，遮光层 313 遮挡第一分支部 3121 的长度为 4.5 微米。在第一方向 X 上，在栅线 3161 的下侧，黑矩阵 321 的对应第一分支部 3121 的一侧的部分的长度为 1.4 微米。为了不影响显示面板的开口率，在第一方向 X 上，将遮光层 313 的对应第一分支部 3121 的一侧的部分的下边缘设计成与黑矩阵 321 的下边缘平齐，遮光层 313 的对应第一分支部 3121 的一侧的部分的下边缘到栅线 3161 的距离为 1.4 微米。在第二方向 Y 上，遮光层 313 的长度较长，遮光层 313 的右侧边缘与第一分支部 3121 的右侧边缘之间的最小距离为 2.0 微米，遮光层 313 的左侧边缘与第二分支部 3122 的左侧边缘之间的最小距离为 2.0 微米。此外，遮光层 313 进行整块设计，遮光层 313 对第一分支部 3121 和第二分支部 3122 之间的间隙部分进行完全遮挡，即实现遮光层 313 对栅线 3161 之上的间隙部分进行充分遮挡。例如，基于上述数值大小对显示面板进行设计时，在 6500nit 光照的情况下，光线的透过率为 64%；在 20000nit 光照的情况下，光线的透过率为 61%。

例如，在另一个示例中，在第一方向 X 上，第一过孔结构 314 的上边缘到栅线 3161 的距离为 6.15 微米，遮光层 313 将第一过孔结构 314 进行遮挡，且遮光层 313 的上边缘和第一过孔结构 314 的上边缘平齐，在栅线 3161 的上侧，遮光层 313 遮挡第一分支部 3121 的长度为 6.15 微米。在第一方向 X 上，在栅线 3161 的下侧，黑矩阵 321 的对应第一分支部 3121 的一侧的部分的长度为 0.7 微米。为了不影响显示面板的开口率，在第一方向 X 上，将遮光层 313 的对应第一分支部 3121 的一侧的部分的下边缘设计成与黑矩阵 321 的对应第一分支部 3121 的一侧的部分的下边缘平齐，遮光层 313 的对应第一分支部 3121 的一侧的部分的下边缘到栅线 3161 的距离为 0.7 微米。在第二方向 Y 上，遮光层 313 的长度较长，遮光层 313 的右侧边缘与第一分支部 3121 的右侧边缘之间的最小距离为 2.0 微米，遮光层 313 的左侧边缘与第二分支部 3122 的左侧边缘之间的最小距离为 2.0 微米。此外，遮光层 313 进行整块设计，遮

光层 313 对第一分支部 3121 和第二分支部 3122 之间的间隙部分进行完全遮挡，即实现遮光层 313 对栅线 3161 之上的部分进行充分遮挡。例如，基于上述数值大小对显示面板进行设计时，在 6500nit 光照的情况下，光线的透过率为 36%；在 20000nit 光照的情况下，光线的透过率为 35%。

- 5 例如，在另一个示例中，在第一方向 X 上，第一过孔结构 314 的上边缘到栅线 3161 的距离为 6.15 微米，遮光层 313 将第一过孔结构 314 进行遮挡，且遮光层 313 的上边缘和第一过孔结构 314 的上边缘平齐，在栅线 3161 的上侧，遮光层 313 遮挡第一分支部 3121 的长度为 6.15 微米。在第一方向 X 上，在栅线 3161 的下侧，黑矩阵 321 的对应第一分支部 3121 的一侧的部分的长度为 0 微米。为了不影响显示面板的开口率，在第一方向 X 上，将遮光层 313 的对应第一分支部 3121 的一侧的部分的下边缘设计成与黑矩阵 321 的对应第一分支部 3121 的一侧的部分的下边缘平齐，遮光层 313 的对应第一分支部 3121 的一侧的部分的下边缘到栅线 3161 的距离为 0 微米。在第二方向 Y 上，遮光层 313 的长度较长，遮光层 313 的右侧边缘与第一分支部 3121 的右侧边缘之间的最小距离为 2.0 微米，遮光层 313 的左侧边缘与第二分支部 3122 的左侧边缘之间的最小距离为 2.0 微米。此外，遮光层 313 进行整块设计，遮光层 313 对第一分支部 3121 和第二分支部 3122 之间的间隙部分进行完全遮挡，即实现遮光层 313 对栅线 3161 之上的部分进行充分遮挡。例如，基于上述数值大小对显示面板进行设计时，在 6500nit 光照的情况下，光线的透过率为 39%；在 20000nit 光照的情况下，光线的透过率为 32%。

- 25 基于对上述实验数据的分析，可以得出将薄膜晶体管的对应两个栅极的沟道区通过一整块遮光层或者较大面积的间隔设置的遮光层进行遮挡，并且遮光层将与像素电极连接的第一源漏电极的一侧的遮挡面积增大，即将上述层间绝缘层中的第一过孔结构进行遮挡时，可以减少显示面板包括的薄膜晶体管的漏电流的现象，而且将遮光层的在第一方向 X 上在栅线的下侧的遮光层对间隔区域进行遮挡的长度减小，以使得遮光层的边缘均收缩到黑矩阵覆盖的区域内，可以进一步提升显示面板的开口率。

- 30 例如，在第一基板 31 上可以设置有多个薄膜晶体管，遮光层 313 的对应于不同的薄膜晶体管的部分相互间隔，例如，如图 19 所示，遮光层 313 的对应于同一个薄膜晶体管的第一沟道区 3121a 和第二沟道区 3122a 的部分为一个整体结构。遮光层 313 设计成整体结构使得遮光层 313 覆盖的位于第一过

孔结构 314 一侧的面积增大,从而可以减少薄膜晶体管的漏电流。

例如,如图 19 所示,该第一分支部 3121 和第二分支部 3122 均沿第一方向 X 延伸,连接部 3123 沿与第一方向 X 交叉的第二方向 Y 延伸,该第一分支部 3121、第二分支部 3122 和连接部 3123 围设形成开口区域,遮光层 313 覆盖至少部分开口区域,从而可以使得遮光层 313 设置成覆盖第一沟道区 3121a、第二沟道区 3122a 和第一过孔结构 314 的全部区域,以减少薄膜晶体管的漏电流现象,并提升像素电容的保持能力,改善低频下闪烁的问题,此外,还可以保证显示面板的开口率。

例如,在一个示例中,该第一方向 X 和第二方向 Y 垂直。

例如,如图 19 所示,栅线 3161 在第二方向 Y 上的两侧边缘在衬底基板 311 上的正投影和黑矩阵 321 的在第二方向 Y 上对应的两侧边缘在衬底基板 311 上的正投影分别交叠,即栅线 3161 在第二方向 Y 上的两侧的边缘线在衬底基板 311 上的正投影和黑矩阵 321 的在第二方向 Y 上对应的两侧的边缘线在衬底基板 311 上的正投影重合,这样可以保证栅线 3161 可以收缩到黑矩阵 321 覆盖的区域内,从而可以进一步提升显示面板的开口率。

例如,如图 19 所示,在一个示例中,在第一方向 X 上,在遮光层 313 和连接部 3123 之间具有间隙,也即在黑矩阵 321 和连接部 3123 之间具有间隙,这样在减少显示面板包括的薄膜晶体管的漏电流的前提下,还可以改善低频下显示面板的闪烁问题,以及提高显示面板的开口率。

例如,如图 19 所示,在一个示例中,遮光层 313 的对应第一分支部 3121 的部分的靠近连接部 3123 的边缘在衬底基板 311 上的正投影与黑矩阵 321 的对应第一分支部 3121 的部分的靠近连接部 3123 的边缘在衬底基板 311 上的正投影交叠,也即遮光层 313 的对应第一分支部 3121 的部分的靠近连接部 3123 的边缘在衬底基板 311 上的正投影和黑矩阵 321 的对应第一分支部 3121 的部分的靠近连接部 3123 的边缘在衬底基板 311 上的正投影是平齐的,也即遮光层 313 的对应第一分支部 3121 的部分的靠近连接部 3123 的边线在衬底基板 311 上的正投影与黑矩阵 321 的对应第一分支部 3121 的部分的靠近连接部 3123 的边线在衬底基板 311 上的正投影重合,这样可以保证遮光层 313 的边缘可以完全收缩至黑矩阵 321 覆盖的区域之内,以保证显示面板的开口率。

例如,在其他的示例中,在第二方向 Y 上,遮光层 313 的最左侧边缘也可以是和黑矩阵 321 的最左侧边缘重合或者位于黑矩阵 321 的最左侧边缘在

衬底基板 311 上的正投影之内；遮光层 313 的最右侧边缘也可以是和黑矩阵 321 的最左侧边缘重合或者位于黑矩阵 321 的最右侧边缘在衬底基板 311 上的正投影之内。

例如，如图 19 所示，在第一方向 X 上位于栅线 3161 下侧的对应第一分支部 3121 的部分遮光层 313 的最下边缘和在第一方向 X 上位于栅线 3161 下侧的对应第一分支部 3121 的部分黑矩阵 321 的最靠近连接部 3123 的边缘在衬底基板 311 上的正投影相交叠，即黑矩阵 321 的至少部分和遮光层 313 的边也平齐。

例如，图 21 为本公开至少一实施例提供的另一种显示面板的平面结构示意图，图 22 为图 21 中第一基板的截面结构示意图，例如，结合图 18、图 21 和图 22，该第一基板 31 包括衬底基板 311 和层叠设置在衬底基板 311 上的遮光层 313 和半导体层 312。该第二基板 32 包括黑矩阵 321，半导体层 312 包括相对设置的第一分支部 3121 和第二分支部 3122，以及连接第一分支部 3121 和第二分支部 3122 的连接部 3123，该第一分支部 3121 包括第一沟道区 3121a，第二分支部 3122 包括第二沟道区 3122a，第一分支部 3121 的远离连接部 3123 的端部对应第一过孔结构 314，即第一分支部 3121 的远离衬底基板 311 的一侧具有第一过孔结构 314，且第一过孔结构 314 在衬底基板 311 上的正投影位于第一分支部 3121 的远离连接部 3123 的端部在衬底基板 311 上的正投影之内，第二分支部 3122 的远离连接部 3123 的端部对应第二过孔结构 315，即第二分支部 3122 的远离衬底基板 311 的一侧具有第二过孔结构 315，且第二过孔结构 315 在衬底基板 311 上的正投影位于第二分支部 3122 的远离连接部 3123 的端部在衬底基板 311 上的正投影之内，遮光层 313 在衬底基板 311 上的正投影位于黑矩阵 321 在衬底基板 311 上的正投影之内，且遮光层 313 在衬底基板 311 上的正投影覆盖第一沟道区 3121a、第二沟道区 3122a、第一过孔结构 314 和第二过孔结构 315 在衬底基板 311 上的正投影，该显示面板 30 通过将黑矩阵 321 设置成覆盖遮光层 313 的全部区域，并且将遮光层 313 设置成覆盖第一沟道区 3121a、第二沟道区 3122a、第一过孔结构 314 和第二过孔结构 315 的全部区域，可以减少漏电流现象，提升像素电容的保持能力，从而可以改善低频下闪烁的问题，而且还可以保证显示面板的开口率。

例如，结合图 21，在第一方向 X 上，该第二过孔结构 315 相对于第一过孔结构 314 更远离连接部 3123，即在图 21 所示的平面图中，第一分支部 3121

和第二支部 3122 均呈长条形，且均在第一方向 X 上延伸，而且第二支部 3122 在第一方向 X 上的长度大于第一支部 3121 在第一方向 X 上的长度，即在第一方向 X 上，第二过孔结构 315 与连接部 3123 之间的距离大于第一过孔结构 314 与连接部 3123 之间的距离，从而使得对应于第二支部 3122 的端部的第二过孔结构 315 和对应于第一支部 3121 的端部的第一过孔结构 314 不是平齐的。

例如，结合图 21 和图 22，该第一基板 31 还包括设置在半导体层 312 的远离衬底基板 311 的一侧的第一金属层 316，第一金属层 316 包括在第二方向 Y 上延伸的栅线 3161，栅线 3161 呈长条形，栅线 3161 包括第一栅极 3161a 和第二栅极 3161b，第一栅极 3161a 在衬底基板 311 上的正投影和第一沟道区 3121a 在衬底基板 311 上的正投影交叠，第二栅极 3161b 在衬底基板 311 上的正投影和第二沟道区 3122a 在衬底基板 311 上的正投影交叠，且第一栅极 3161a 和第二栅极 3161b 在衬底基板 311 上的正投影在黑矩阵 321 在衬底基板 311 上的正投影之内。

需要说明的是，在图 21 所示的实施例中，该黑矩阵 321 覆盖连接部 3123 的左下角的部分，即黑矩阵 321 覆盖连接部 3123 的对应第二支部 3122 的一侧的部分，从而使得黑矩阵的左侧部分具有两个凸起部，而且，尽管在图 19 中未示出数据线，在实际的产品中，黑矩阵 321 还覆盖数据线。当显示面板上还设置有触控信号线时，该黑矩阵也覆盖触控信号线的。

例如，如图 22 所示，在遮光层 313 和半导体层 312 之间设置有第一绝缘层 319，在第一绝缘层 319 和第一金属层 316 之间设置有栅绝缘层 317，在第一金属层 316 的远离衬底基板 311 的一侧设置有层间绝缘层 318。

例如，如图 21 和图 22 所示，该遮光层 313 的远离连接部 3123 的边在衬底基板 311 上的正投影包括位于第一过孔结构 314 的远离连接部 3123 的一侧的第一部分 313c 和位于第二过孔结构 315 的远离连接部 3123 的一侧的第二部分 313d，第一部分 313c 的上边缘和第二部分 313d 的上边缘不在同一条直线上，即该遮光层 313 的平面形状为台阶状，黑矩阵 321 的平面形状为网格状。尽管图 21 所示的黑矩阵 321 的平面形状为矩形，黑矩阵 321 的对应遮光层 313 的平面形状也为台阶状，且在第一方向 X 上，第一部分 313c 和连接部 3123 之间的距离小于第二部分 313d 和连接部 3123 之间的距离。第二部分 313d 和黑矩阵 321 的位于第二过孔结构 315 上侧的边缘在衬底基板 311 上的

正投影相交叠，即第二部分 313d 和黑矩阵 321 的左侧对应于第二过孔结构 315 的部分的上边缘在衬底基板 311 上的正投影相重合，第一部分 313c 和黑矩阵 321 的位于第一过孔结构 314 上侧的边缘在衬底基板 311 上的正投影相间隔。该黑矩阵 321 在衬底基板 311 上的正投影和遮光层 313 在衬底基板 311 上的正投影均覆盖第二过孔结构 315 在衬底基板 311 上的正投影，即第二过孔结构 315 在衬底基板 311 上的正投影位于遮光层 313 在衬底基板 311 上的正投影之内。需要说明的是，在该示例中，该遮光层 313 的材料为非导电遮光材料，当该遮光层 313 的材料为非导电遮光材料时，即使出现对层间绝缘层 318 进行刻蚀过刻到遮光层 313 的现象时，也不会出现薄膜晶体管的第一源漏电极和第二源漏电极短路的问题。

例如，图 23 为本公开至少一实施例提供的又一种显示面板的平面结构示意图，图 24 为图 23 中第一基板的截面结构示意图，例如，结合图 18、图 23 和图 24，该第一基板 31 包括衬底基板 311 和层叠设置在衬底基板 311 上的遮光层 313 和半导体层 312。该第二基板 32 包括黑矩阵 321，半导体层 312 包括相对设置的第一分支部 3121 和第二分支部 3122，以及连接第一分支部 3121 和第二分支部 3122 的连接部 3123，该第一分支部 3121 包括第一沟道区 3121a，第二分支部 3122 包括第二沟道区 3122a，第一分支部 3121 的远离连接部 3123 的端部对应第一过孔结构 314，遮光层 313 在衬底基板 311 上的正投影位于黑矩阵 321 在衬底基板 311 上的正投影之内。遮光层 313 的对应于不同的薄膜晶体管的部分相互间隔，该遮光层 313 的对应于同一个薄膜晶体管的第一沟道区 3121a 和第二沟道区 3122a 的部分分别为第一子遮光部 313a 和第二子遮光部 313b，且该第一子遮光部 313a 和第二子遮光部 313b 相互间隔。该第一子遮光部 313a 覆盖第一沟道区 3121a 和第一过孔结构 314 在衬底基板 311 上的正投影，第二子遮光部 313b 覆盖第二沟道区 3122a 在衬底基板 311 上的正投影，但没有覆盖第二过孔结构 315 在衬底基板 311 上的正投影。该显示面板 30 通过将黑矩阵 321 设置成覆盖遮光层 313 的全部区域，以及第一子遮光部 313a 和第二子遮光部 313b 之间的区域，并且将第一子遮光部 313a 设计成覆盖第一沟道区 3121a 和第一过孔结构 314 在衬底基板 311 上的正投影，将第二子遮光部 313b 设计成覆盖第二沟道区 3122a 在衬底基板 311 上的正投影，可以减少漏电流现象，提升像素电容的保持能力，从而可以改善低频下闪烁的问题，而且还可以保证显示面板的开口率。

例如，结合图 23，在第二分支部 3122 的远离连接部 3123 的端部对应第二过孔结构 315，该第二过孔结构 315 相对于第一过孔结构 314 更远离连接部 3123，即在图 23 所示的平面图中，第一分支部 3121 和第二分支部 3122 均呈长条形，且均在第一方向 X 上延伸，而且第二分支部 3122 在第一方向 X 上的长度大于第一分支部 3121 在第一方向 X 上的长度，即在第一方向 X 上，第二过孔结构 315 与连接部 3123 之间的距离大于第一过孔结构 314 与连接部 3123 之间的距离，从而使得对应于第二分支部 3122 的端部的第二过孔结构 315 和对应于第一分支部 3121 的端部的第一过孔结构 314 不是平齐的。

例如，结合图 23 和图 24，该第一基板 31 还包括设置在半导体层 312 的远离衬底基板 311 的一侧的第一金属层 316，第一金属层 316 包括在第二方向 Y 上延伸的栅极 3161，栅极 3161 呈长条形，栅线 3161 包括第一栅极 3161a 和第二栅极 3161b，第一栅极 3161a 在衬底基板 311 上的正投影和第一沟道区 3121a 在衬底基板 311 上的正投影交叠，第二栅极 3161b 在衬底基板 311 上的正投影和第二沟道区 3122a 在衬底基板 311 上的正投影交叠，且第一栅极 3161a 和第二栅极 3161b 在衬底基板 311 上的正投影在黑矩阵 321 在衬底基板 311 上的正投影之内。

需要说明的是，在图 23 所示的实施例中，该黑矩阵 321 覆盖连接部 3123 的左下角的部分，即黑矩阵 321 覆盖连接部 3123 的对应第二分支部 3122 的一侧的部分，从而使得黑矩阵的左侧部分具有两个凸起部，而且，尽管在图 19 中未示出数据线，在实际的产品中，黑矩阵 321 还覆盖数据线。当显示面板上还设置有触控信号线时，该黑矩阵也覆盖触控信号线的。

例如，如图 23 所示，在遮光层 313 和半导体层 312 之间设置有第一绝缘层 319，在第一绝缘层 319 和第一金属层 316 之间设置有栅绝缘层 317，在第一金属层 316 的远离衬底基板 311 的一侧设置有层间绝缘层 318。

例如，如图 23 和图 24 所示，该第一子遮光部 313a 的远离连接部 3123 的边在衬底基板 311 上的正投影包括位于第一过孔结构 314 的远离连接部 3123 的一侧的第一部分 313c，第二子遮光部 313b 的远离连接部 3123 的边在衬底基板 311 上的正投影包括位于第二过孔结构 315 的远离连接部 3123 的一侧的第二部分 313d，即该第一子遮光部 313a 和第二子遮光部 313b 的平面形状均为长条形，且第一子遮光部 313a 的长度小于第二子遮光部 313b 的长度。在第一方向 X 上，第一部分 313c 和连接部 3123 之间的距离小于第二部分 313d

和连接部 3123 之间的距离。第二部分 313d 和黑矩阵 321 的位于第二过孔结构 315 的上侧的部分的边缘在衬底基板 311 上的正投影相交叠, 即第二部分 313d 和黑矩阵 321 的位于第二过孔结构 315 的上侧的部分的边缘在衬底基板 311 上的正投影相重合, 第一部分 313c 和黑矩阵 321 的位于第一过孔结构 314 的上侧的部分的边缘在衬底基板 311 上的正投影相间隔。该黑矩阵 321 在衬底基板 311 上的正投影覆盖第二过孔结构 315 在衬底基板 311 上的正投影, 遮光层 313 在衬底基板 311 上的正投影未覆盖第二过孔结构 315 在衬底基板 311 上的正投影, 即第二过孔结构 315 在衬底基板 311 上的正投影位于遮光层 313 在衬底基板 311 上的正投影之外。需要说明的是, 在该示例中, 该遮光层 313 的材料为非导电遮光材料或者遮光导电材料, 即使出现对层间绝缘层 318 进行刻蚀过刻到遮光层 313 的现象时, 也不会出现薄膜晶体管的第一源漏电极和第二源漏电极之间短路的问题。

例如, 该第一基板 31 上设置有多多个薄膜晶体管, 遮光层 313 的对应于不同的薄膜晶体管的部分相互间隔, 结合图 23 和图 24, 该遮光层 313 的对应于同一个薄膜晶体管的第一沟道区 3121a 和第二沟道区 3122a 的部分分别为第一子遮光部 313a 和第二子遮光部 313b, 且该第一子遮光部 313a 和第二子遮光部 313b 相互间隔, 第一沟道区 3121a 在衬底基板 311 上的正投影完全位于第一子遮光部 313a 在衬底基板 311 上的正投影之内, 第二沟道区 3122a 在衬底基板 311 上的正投影完全位于第二子遮光部 313b 在衬底基板 311 上的正投影之内。该第一过孔结构 314 在衬底基板 311 上的正投影位于第一子遮光部 313a 在衬底基板 311 上的正投影内, 且第二过孔结构 315 在衬底基板 311 上的正投影位于第二子遮光部 313b 在衬底基板 311 上的正投影之外。

例如, 如图 23 和图 24 所示, 该第二分支部 3122 的远离连接部 3123 的端部对应第二过孔结构 315, 第二过孔结构 315 和连接部 3123 之间的最大距离大于第一过孔结构 314 和连接部 3123 之间的最大距离。

例如, 图 25 为本公开至少一实施例提供的又一种显示面板的平面结构示意图, 图 26 为图 25 中第一基板的截面结构示意图, 例如, 结合图 18、图 25 和图 26, 该第一基板 31 包括衬底基板 311 和层叠设置在衬底基板 311 上的遮光层 313 和半导体层 312。该第二基板 32 包括黑矩阵 321, 半导体层 312 包括相对设置的第一分支部 3121 和第二分支部 3122, 以及连接第一分支部 3121 和第二分支部 3122 的连接部 3123, 该第一分支部 3121 包括第一沟道区 3121a,

第二分支部 3122 包括第二沟道区 3122a, 第一分支部 3121 的远离连接部 3123 的端部对应第一过孔结构 314, 第二分支部 3122 的远离连接部 3123 的端部对应第二过孔结构 315。遮光层 313 在衬底基板 311 上的正投影位于黑矩阵 321 在衬底基板 311 上的正投影之内, 且覆盖第一沟道区 3121a、第二沟道区 3122a、第一过孔结构 314 和第二过孔结构 315 在衬底基板 311 上的正投影, 该显示面板 30 通过将黑矩阵 321 设置成覆盖遮光层 313 的全部区域, 并且将遮光层 313 设置成覆盖第一沟道区 3121a、第二沟道区 3122a、第一过孔结构 314 和第二过孔结构 315 的全部区域, 可以减少漏电流现象, 提升像素电容的保持能力, 从而可以改善低频下闪烁的问题, 而且还可以保证显示面板的开口率。

例如, 在图 25 所示的平面结构示意图中, 该遮光层 313 在衬底基板 311 上的正投影位于黑矩阵 321 在衬底基板 311 上的正投影之内, 且遮光层 313 在衬底基板 311 上的正投影面积小于黑矩阵 321 在衬底基板 311 上的正投影的面积, 当然, 本公开的实施例不限于此, 不考虑黑矩阵的对连接部 3123 的左下角部分进行覆盖的部分, 还可以是遮光层 313 的平面形状和对应于遮光层的黑矩阵 321 的部分的平面形状相同。

例如, 结合图 25, 在第二分支部 3122 的远离连接部 3123 的端部对应第二过孔结构 315, 在第一方向 X 上, 该第二过孔结构 315 和连接部 3123 之间的距离等于第一过孔结构 314 和连接部 3123 之间的距离, 即在图 25 所示的平面图中, 第一分支部 3121 和第二分支部 3122 均呈长条形, 且均在第一方向 X 上延伸, 而且第二分支部 3122 在第一方向 X 上的长度等于第一分支部 3121 在第一方向 X 上的长度, 从而使得对应于第二分支部 3122 的端部的第二过孔结构 315 和对应于第一分支部 3121 的端部的第一过孔结构 314 是平齐的。

例如, 结合图 25 和图 26, 该第一基板 31 还包括设置在半导体层 312 的远离衬底基板 311 的一侧的第一金属层 316, 第一金属层 316 包括在第二方向 Y 上延伸的栅极 3161, 栅极 3161 呈长条形, 栅线 3161 包括第一栅极 3161a 和第二栅极 3161b, 第一栅极 3161a 在衬底基板 311 上的正投影和第一沟道区 3121a 在衬底基板 311 上的正投影交叠, 第二栅极 3161b 在衬底基板 311 上的正投影和第二沟道区 3122a 在衬底基板 311 上的正投影交叠, 且第一栅极 3161a 和第二栅极 3161b 在衬底基板 311 上的正投影在黑矩阵 321 在衬底基板 311 上的正投影之内。

需要说明的是，在图 25 所示的实施例中，该黑矩阵 321 覆盖连接部 3123 的左下角的部分，即黑矩阵 321 覆盖连接部 3123 的对应第二分支部 3122 的一侧的部分，从而使得黑矩阵的左侧部分具有两个凸起部，而且，尽管在图 19 中未示出数据线，在实际的产品中，黑矩阵 321 还覆盖数据线。当显示面板上还设置有触控信号线时，该黑矩阵也覆盖触控信号线的。

例如，如图 26 所示，在遮光层 313 和半导体层 312 之间设置有第一绝缘层 319，在第一绝缘层 319 和第一金属层 316 之间设置有栅绝缘层 317，在第一金属层 316 的远离衬底基板 311 的一侧设置有层间绝缘层 318。

例如，结合图 25 和图 26，在一个示例中，该遮光层 313 的材料包括非导电遮光材料，该黑矩阵 321 在衬底基板 311 上的正投影覆盖第一过孔结构 314 和第二过孔结构 315 在衬底基板 311 上的正投影，且第一过孔结构 314 和第二过孔结构 315 在衬底基板 311 上的正投影均位于遮光层 313 在衬底基板 311 上的正投影之内。

例如，结合图 25 和图 26，该遮光层 313 为一个整体结构，且该遮光层 313 在衬底基板 311 上的正投影覆盖第一沟道区 3121a 在衬底基板 311 上的正投影、第二沟道区 3122a 在衬底基板 311 上的正投影、第一过孔结构 314 在衬底基板 311 上的正投影和第二过孔结构 315 在衬底基板 311 上的正投影，以及覆盖第一沟道区 3121a 和第二沟道区 3122a 之间的间隙，并且覆盖第一过孔结构 314 和第二过孔结构 315 之间的间隙。

例如，图 27 为本公开至少一实施例提供的又一种显示面板的平面结构示意图，图 28 为图 27 中第一基板的截面结构示意图，例如，结合图 18、图 27 和图 28，该第一基板 31 包括衬底基板 311 和层叠设置在衬底基板 311 上的遮光层 313 和半导体层 312。该第二基板 32 包括黑矩阵 321，半导体层 312 包括相对设置的第一分支部 3121 和第二分支部 3122，以及连接第一分支部 3121 和第二分支部 3122 的连接部 3123，该第一分支部 3121 包括第一沟道区 3121a，第二分支部 3122 包括第二沟道区 3122a，第一分支部 3121 的远离连接部 3123 的端部对应第一过孔结构 314，即在第一分支部 3121 的远离衬底基板 311 的一侧具有第一过孔结构 314，且第一过孔结构 314 在衬底基板 311 上的正投影位于第一分支部 3121 的远离连接部 3123 的端部在衬底基板 311 上的正投影之内，遮光层 313 在衬底基板 311 上的正投影位于黑矩阵 321 在衬底基板 311 上的正投影之内。遮光层 313 的对应于不同的薄膜晶体管的部分相互间隔，

该遮光层 313 的对应于同一个薄膜晶体管的第一沟道区 3121a 和第二沟道区 3122a 的部分分别为第一子遮光部 313a 和第二子遮光部 313b, 且该第一子遮光部 313a 和第二子遮光部 313b 相互间隔。该第一子遮光部 313a 覆盖第一沟道区 3121a 和第一过孔结构 314 在衬底基板 311 上的正投影, 第二子遮光部 313b 覆盖第二沟道区 3122a 和第二过孔结构 315 在衬底基板 311 上的正投影。该显示面板 30 通过将黑矩阵 321 设置成覆盖第一子遮光部 313a 和第二子遮光部 313b, 但没有覆盖第一子遮光部 313a 和第二子遮光部 313b 之间的区域, 并且将第一子遮光部 313a 设计成第一子遮光部 313a 在衬底基板 311 上的正投影覆盖第一沟道区 3121a 和第一过孔结构 314 在衬底基板 311 上的正投影, 将第二子遮光部 313b 设计成第二子遮光部 313b 在衬底基板 311 上的正投影覆盖第二沟道区 3122a 和第二过孔结构 315 在衬底基板 311 上的正投影, 该种设计可以减少漏电流现象, 提升像素电容的保持能力, 从而可以改善低频下闪烁的问题, 而且还可以保证显示面板的开口率。

例如, 结合图 27, 在第二分支部 3122 的远离连接部 3123 的端部对应第二过孔结构 315, 该第二过孔结构 315 和连接部 3123 之间的最小距离等于第一过孔结构 314 和连接部 3123 之间的最小距离, 即在图 27 所示的平面图中, 第一分支部 3121 和第二分支部 3122 均呈长条形, 且均在第一方向 X 上延伸, 第二分支部 3122 在第一方向 X 上的长度等于第一分支部 3121 在第一方向 X 上的长度, 即在第一方向 X 上, 第二过孔结构 315 与连接部 3123 之间的距离等于第一过孔结构 314 与连接部 3123 之间的距离, 从而使得对应于第二分支部 3122 的端部的第二过孔结构 315 和对应于第一分支部 3121 的端部的第一过孔结构 314 是平齐的。

例如, 结合图 27 和图 28, 该第一基板 31 还包括设置在半导体层 312 的远离衬底基板 311 的一侧的第一金属层 316, 第一金属层 316 包括在第二方向 Y 上延伸的栅极 3161, 栅极 3161 呈长条形, 栅线 3161 包括第一栅极 3161a 和第二栅极 3161b, 第一栅极 3161a 在衬底基板 311 上的正投影和第一沟道区 3121a 在衬底基板 311 上的正投影交叠, 第二栅极 3161b 在衬底基板 311 上的正投影和第二沟道区 3122a 在衬底基板 311 上的正投影交叠, 且栅线 3161 在衬底基板 311 上的正投影在黑矩阵 321 在衬底基板 311 上的正投影之内, 即栅线 3161 也收缩至黑矩阵 321 限定的范围之内, 从而不会减小显示面板的开口率。

需要说明的是，在图 27 所示的实施例中，该黑矩阵 321 覆盖连接部 3123 的左下角的部分，即黑矩阵 321 覆盖连接部 3123 的对应第二分支部 3122 的一侧的部分，从而使得黑矩阵的左侧部分具有两个凸起部，而且，尽管在图 19 中未示出数据线，在实际的产品中，黑矩阵 321 还覆盖数据线。当显示面板上还设置有触控信号线时，该黑矩阵也覆盖触控信号线的。

例如，如图 28 所示，在遮光层 313 和半导体层 312 之间设置有第一绝缘层 319，在第一绝缘层 319 和第一金属层 316 之间设置有栅绝缘层 317，在第一金属层 316 的远离衬底基板 311 的一侧设置有层间绝缘层 318。

例如，如图 27 和图 28 所示，该第一子遮光部 313a 的远离连接部 3123 的边在衬底基板 311 上的正投影包括位于第一过孔结构 314 的远离连接部 3123 的一侧的第一部分 313c，第二子遮光部 313b 的远离连接部 3123 的边在衬底基板 311 上的正投影包括位于第二过孔结构 315 的远离连接部 3123 的一侧的第二部分 313d，第一部分 313c 的上边缘和第二部分 313d 的上边缘在同一条直线上，即该第一子遮光部 313a 和第二子遮光部 313b 的平面形状均为长条形，且第一子遮光部 313a 在第一方向 X 上的长度等于第二子遮光部 313b 在第一方向 X 上的长度。在第一方向 X 上，第一部分 313c 和连接部 3123 之间的距离等于第二部分 313d 和连接部 3123 之间的距离。第二部分 313d 和位于第二过孔结构 315 上侧的黑矩阵 321 的上边缘在衬底基板 311 上的正投影相交叠，即第二部分 313d 和位于第二过孔结构 315 上侧的黑矩阵 321 的上边缘在衬底基板 311 上的正投影相重合，第一部分 313c 和位于第一过孔结构 314 上侧的黑矩阵 321 的上边缘在衬底基板 311 上的正投影相重合。该黑矩阵 321 在衬底基板 311 上的正投影和遮光层 313 在衬底基板 311 上的正投影均覆盖第二过孔结构 315 在衬底基板 311 上的正投影，即第二过孔结构 315 在衬底基板 311 上的正投影位于遮光层 313 在衬底基板 311 上的正投影之内。需要说明的是，在该示例中，该遮光层 313 的材料为非导电遮光材料，即使出现对层间绝缘层 318 进行刻蚀过刻到遮光层 313 的现象时，也不会出现薄膜晶体管的第一源漏电极和第二源漏电极短路的问题。

例如，该第一基板 31 上设置有多多个薄膜晶体管，遮光层 313 的对应于不同的薄膜晶体管的部分相互间隔，结合图 27 和图 28，该遮光层 313 的对应于同一个薄膜晶体管的第一沟道区 3121a 和第二沟道区 3122a 的部分分别为第一子遮光部 313a 和第二子遮光部 313b，且该第一子遮光部 313a 和第二子遮

光部 313b 相互间隔, 第一沟道区 3121a 在衬底基板 311 上的正投影完全位于第一子遮光部 313a 在衬底基板 311 上的正投影之内, 第二沟道区 3122a 在衬底基板 311 上的正投影完全位于第二子遮光部 313b 在衬底基板 311 上的正投影之内。该第一过孔结构 314 在衬底基板 311 上的正投影位于第一子遮光部 313a 在衬底基板 311 上的正投影内, 且第二过孔结构 315 在衬底基板 311 上的正投影位于第二子遮光部 313b 在衬底基板 311 上的正投影之内。

例如, 图 29 为本公开至少一实施例提供的又一种显示面板的平面结构示意图, 图 30 为图 29 所示第一基板的截面结构示意图, 结合图 18、图 29 和图 30 所示, 该第一基板 31 包括衬底基板 311 和层叠设置在衬底基板 311 上的遮光层 313 和半导体层 312。该第二基板 32 包括黑矩阵 321, 半导体层 312 包括相对设置的第一分支部 3121 和第二分支部 3122, 以及连接第一分支部 3121 和第二分支部 3122 的连接部 3123, 该第一分支部 3121 包括第一沟道区 3121a, 第二分支部 3122 包括第二沟道区 3122a。第一分支部 3121 的远离连接部 3123 的端部对应第一过孔结构 314, 即在第一分支部 3121 的远离衬底基板 311 的一侧具有第一过孔结构 314, 且第一过孔结构 314 在衬底基板 311 上的正投影位于第一分支部 3121 的远离连接部 3123 的端部在衬底基板 311 上的正投影之内。第二分支部 3122 的远离连接部 3123 的端部对应第二过孔结构 315, 即第二分支部 3122 的远离衬底基板 311 的一侧具有第二过孔结构 315, 且第二过孔结构 315 在衬底基板 311 上的正投影位于第二分支部 3122 的远离连接部 3123 的端部在衬底基板 311 上的正投影之内。遮光层 313 在衬底基板 311 上的正投影位于黑矩阵 321 在衬底基板 311 上的正投影之内。遮光层 313 在衬底基板 311 上的正投影覆盖第一沟道区 3121a、第二沟道区 3122a 和第一过孔结构 314 的全部区域, 可以减少漏电流现象, 提升像素电容的保持能力, 从而可以改善低频下闪烁的问题, 而且还可以保证后续形成的显示面板的开口率。

例如, 如图 29 所示, 在第一方向 X 上, 该第二过孔结构 315 和连接部 3123 之间的距离等于第一过孔结构 314 和连接部 3123 之间的距离, 即在图 29 所示的平面图中, 第一分支部 3121 和第二分支部 3122 均呈长条形, 且均在第一方向 X 上延伸, 而且第二分支部 3122 在第一方向 X 上的长度等于第一分支部 3121 在第一方向 X 上的长度, 从而使得对应于第二分支部 3122 的

端部的第二过孔结构 315 和对应于第一分支部 3121 的端部的第一过孔结构 2124 是平齐的。

例如，如图 29 和 30 所示，该第一基板 31 还包括设置在半导体层 312 的远离衬底基板 311 的一侧的第一金属层 316，第一金属层 316 包括在第二方向 Y 上延伸的栅线 3161，栅线 3161 呈长条形，栅线 3161 包括第一栅极 3161a 和第二栅极 3161b，第一栅极 3161a 在衬底基板 311 上的正投影和第一沟道区 3121a 在衬底基板 311 上的正投影交叠，第二栅极 3161b 在衬底基板 311 上的正投影和第二沟道区 3122a 在衬底基板 311 上的正投影交叠。

例如，第一栅极 3161a、第二栅极 3161b 和栅线 3161 是一体的直线型结构，第一栅极 3161a 和第二栅极 3161b 是栅线 3161 的一部分，第一栅极 3161a 为栅线 3161 的对应第一沟道区 3121a 的部分，第二栅极 3161b 为栅线 3161 的对应第二沟道区 3122a 的部分。

需要说明的是，在图 29 所示的实施例中，该黑矩阵 321 覆盖连接部 3123 的左下角的部分，即黑矩阵 321 覆盖连接部 3123 的对应第二分支部 3122 的一侧的部分，从而使得黑矩阵的左侧部分具有两个凸起部，而且，尽管在图 19 中未示出数据线，在实际的产品中，黑矩阵 321 还覆盖数据线。当显示面板上还设置有触控信号线时，该黑矩阵也覆盖触控信号线的。

例如，如图 30 所示，在遮光层 313 和半导体层 312 之间设置有第一绝缘层 319，在第一绝缘层 319 和第一金属层 316 之间设置有栅绝缘层 317，在第一金属层 316 的远离衬底基板 311 的一侧设置有层间绝缘层 318。

例如，结合图 29 和图 30，在一个示例中，该遮光层 313 的材料包括非导电遮光材料或者导电遮光材料，第一过孔结构 314 在衬底基板 311 上的正投影位于遮光层 313 在衬底基板 311 上的正投影之内。

例如，结合图 29 和图 30，该遮光层 313 为一个整体结构，且该遮光层 313 在衬底基板 311 上的正投影覆盖第一沟道区 3121a 在衬底基板 311 上的正投影、第二沟道区 3122a 在衬底基板 311 上的正投影和第一过孔结构 314 在衬底基板 311 上的正投影，以及覆盖第一沟道区 3121a 和第二沟道区 3122a 之间的间隙，该遮光层 313 的平面形状为台阶状。

例如，图 31 为本公开至少一实施例提供的又一种显示面板的平面结构示意图，图 32 为图 31 所示第一基板的截面结构示意图，结合图 18、图 31 和图 32 所示，该第一基板 31 包括衬底基板 311 和层叠设置在衬底基板 311 上的遮

光层 313 和半导体层 312。该第二基板 32 包括黑矩阵 321，半导体层 312 包括相对设置的第一分支部 3121 和第二分支部 3122，以及连接第一分支部 3121 和第二分支部 3122 的连接部 3123，该第一分支部 3121 包括第一沟道区 3121a，第二分支部 3122 包括第二沟道区 3122a。第一分支部 3121 的远离连接部 3123 的端部对应第一过孔结构 314，即在第一分支部 3121 的远离衬底基板 311 的一侧具有第一过孔结构 314，且第一过孔结构 314 在衬底基板 311 上的正投影位于第一分支部 3121 的远离连接部 3123 的端部在衬底基板 311 上的正投影之内。第二分支部 3122 的远离连接部 3123 的端部对应第二过孔结构 315，即第二分支部 3122 的远离衬底基板 311 的一侧具有第二过孔结构 315，且第二过孔结构 315 在衬底基板 311 上的正投影位于第二分支部 3122 的远离连接部 3123 的端部在衬底基板 311 上的正投影之内。遮光层 313 在衬底基板 311 上的正投影位于黑矩阵 321 在衬底基板 311 上的正投影之内。遮光层 313 在衬底基板 311 上的正投影覆盖第一沟道区 3121a 和第一过孔结构 2126 在衬底基板 311 上的正投影，该显示面板 30 通过将遮光层 213 设置成覆盖第一沟道区 3121a 和第一过孔结构 314 的全部区域，但没有覆盖第二沟道区 3122a 在衬底基板 311 上的正投影，可以减少漏电流现象，提升像素电容的保持能力，从而可以改善低频下闪烁的问题，而且还可以保证后续形成的显示面板的开口率。

例如，如图 31 所示，在第一方向 X 上，该第二过孔结构 315 和连接部 3123 之间的距离大于第一过孔结构 314 和连接部 3123 之间的距离。

例如，如图 31 和 32 所示，该第一基板 31 还包括设置在半导体层 312 的远离衬底基板 311 的一侧的第一金属层 316，第一金属层 316 包括在第二方向 Y 上延伸的栅线 3161，栅线 3161 呈长条形，栅线 3161 包括第一栅极 3161a 和第二栅极 3161b，第一栅极 3161a 在衬底基板 311 上的正投影和第一沟道区 3121a 在衬底基板 311 上的正投影交叠，第二栅极 3161b 在衬底基板 311 上的正投影和第二沟道区 3122a 在衬底基板 311 上的正投影交叠。

需要说明的是，在图 31 所示的实施例，该黑矩阵 321 覆盖连接部 3123 的左下角的部分，即黑矩阵 321 覆盖连接部 3123 的对应第二分支部 3122 的一侧的部分，从而使得黑矩阵的左侧部分具有两个凸起部，而且，尽管在图 19 中未示出数据线，在实际的产品中，黑矩阵 321 还覆盖数据线。当显示面板上还设置有触控信号线时，该黑矩阵也覆盖触控信号线的。

例如，如图 32 所示，在遮光层 313 和半导体层 312 之间设置有第一绝缘

层 319, 在第一绝缘层 319 和第一金属层 316 之间设置有栅绝缘层 317, 在第一金属层 316 的远离衬底基板 311 的一侧设置有层间绝缘层 318。

例如, 结合图 31 和图 32, 在一个示例中, 该遮光层 313 的材料包括非导电遮光材料或者导电遮光材料, 第一过孔结构 314 在衬底基板 311 上的正投影位于遮光层 313 在衬底基板 311 上的正投影之内。

例如, 图 33 为本公开至少一实施例提供的又一种显示面板的平面结构示意图, 图 33 所示的显示面板和图 19 所示的显示面板的不同之处仅在于在第一分支部 3121 和第二分支部 3122 之间设置有沿着第一方向 X 延伸的触控信号线 320, 可以节省走线放置的空间, 使得显示面板更加轻薄化。图 33 所示的显示面板的结构可以参见图 19 所示显示面板的相关描述, 在此不再赘述。

例如, 在图 33 所示的结构中, 黑矩阵 321 也覆盖了触控信号线 320。

例如, 图 34 为本公开至少一实施例提供的又一种显示面板的叠层结构示意图, 图 34 所示的显示面板和图 27 所示的显示面板的不同之处仅在于在第一分支部 3121 和第二分支部 3122 之间设置有沿着第一方向 X 延伸的触控信号线 320, 可以节省走线放置的空间, 使得显示面板更加轻薄化。图 34 所示的显示面板的结构可以参见图 27 所示显示面板的相关描述, 在此不再赘述。

例如, 在图 34 所示的结构中, 黑矩阵 321 也覆盖了触控信号线 320。

例如, 图 35 为本公开至少一实施例提供的一种显示面板的框图, 如图 35 所示, 该显示面板 30 包括上述任一实施例中的阵列基板 21, 也即第一基板 31。在一个示例中, 该显示面板 30 还包括夹设在第一基板 31 和第二基板 32 之间的液晶层, 该显示面板包括的其他电路结构可以参见常规的设计, 本公开的实施例对此不作限定。

本公开至少一实施例还提供一种显示装置, 例如, 图 36 为本公开至少一实施例提供的一种显示装置的框图, 如图 36 所示, 该显示装置 500 包括上述任一项所述显示面板 30, 该显示面板 30 包括上述任一实施例提供的阵列基板。

例如, 该显示装置 500 可以为具有显示功能的显示设备。例如, 该显示装置 500 可以为显示器、OLED 显示面板、OLED 电视、液晶显示面板、液晶显示电视、QLED 显示面板、QLED 电视、电子纸、手机、平板电脑、笔记本电脑、数码相框、导航仪等任何具有显示功能和触控功能的产品或者部件。

本公开至少一实施例提供的阵列基板、显示面板和显示装置, 具有

以下至少一项有益技术效果：

(1)本公开至少一实施例提供的阵列基板,通过调整遮光层的设计,将遮光层设计成遮挡第一过孔结构,可以减少显示面板的漏电流,以提升像素电容的保持能力,从而可以改善低频下闪烁的问题,而且还可以保证显示面板的开口率。

(2)本公开至少一实施例提供的显示面板,遮光层进行整块设计,遮光层对第一分支部和第二分支部之间的间隙部分进行完全遮挡,即实现遮光层对栅线之上的间隙部分进行充分遮挡,可以在不影响开口率的情况下减少薄膜晶体管的漏电流。

(3)本公开至少一实施例提供的显示面板,将遮光层的边缘均收缩到黑矩阵覆盖的区域之内,可以进一步提升显示面板的开口率。

有以下几点需要说明：

(1)本公开实施例附图只涉及到与本公开实施例涉及到的结构,其他结构可参考通常设计。

(2)为了清晰起见,在用于描述本公开的实施例的附图中,层或区域的厚度被放大或缩小,即这些附图并非按照实际的比例绘制。

(3)在不冲突的情况下,本公开的实施例及实施例中的特征可以相互组合以得到新的实施例。

以上所述,仅为本公开的具体实施方式,但本公开的保护范围并不局限于此,本公开的保护范围应以所述权利要求的保护范围为准。

权利要求书

1、一种阵列基板，包括衬底基板和层叠设置在所述衬底基板上的半导体层和遮光层，所述半导体层包括相对设置的第一分支部和第二分支部，以及连接所述第一分支部和所述第二分支部的连接部，所述第一分支部包括第一沟道区，所述第二分支部包括第二沟道区，在所述第一分支部的远离所述衬底基板的一侧具有第一过孔结构，且所述第一过孔结构在所述衬底基板上的正投影位于所述第一分支部的远离所述连接部的端部在所述衬底基板上的正投影之内；所述遮光层在所述衬底基板上的正投影至少覆盖所述第一沟道区和所述
5 所述第一过孔结构在所述衬底基板上的正投影。
10

2、根据权利要求1所述的阵列基板，其中，所述第二分支部的远离所述衬底基板的一侧具有第二过孔结构，且所述第二过孔结构在所述衬底基板上的正投影位于所述第二分支部的远离所述连接部的端部在所述衬底基板上的正投影之内，所述第二过孔结构与所述连接部之间的最小距离大于或者等于
15 所述第一过孔结构与所述连接部之间的最小距离。

3、根据权利要求2所述的阵列基板，其中，所述第二过孔结构在所述衬底基板上的正投影位于所述遮光层在所述衬底基板上的正投影之外。

4、根据权利要求1~3中任一项所述的阵列基板，其中，所述衬底基板上设置有多于个薄膜晶体管，所述遮光层的对应于不同的所述薄膜晶体管的部分相互间隔，所述遮光层的对应于同一个所述薄膜晶体管的所述第一沟道区和
20 所述第二沟道区的部分为一个整体结构。

5、根据权利要求4所述的阵列基板，其中，所述第一分支部和所述第二分支部均沿第一方向延伸，所述连接部沿与所述第一方向交叉的第二方向延伸，所述第一分支部、所述第二分支部和所述连接部围设形成开口区域，所述
25 遮光层覆盖至少部分所述开口区域。

6、根据权利要求1~5中任一项所述的阵列基板，还包括设置在所述半导体层的远离所述衬底基板的一侧的第一金属层，所述第一金属层包括在所述第二方向上延伸的栅线，所述栅线包括第一栅极和第二栅极，所述第一栅极在所述衬底基板上的正投影和所述第一沟道区在所述衬底基板上的正投影交叠，
30 所述第二栅极在所述衬底基板上的正投影和所述第二沟道区在所述衬底基板上的正投影交叠。

7、根据权利要求 5 所述的阵列基板，其中，在所述第一方向上所述遮光层和所述连接部之间具有间隙。

8、根据权利要求 1~3 中任一项所述的阵列基板，其中，所述衬底基板上
5 设置有多薄膜晶体管，所述遮光层的对应于不同的所述薄膜晶体管的部分相互间隔，所述遮光层的对应于同一个所述薄膜晶体管的所述第一沟道区和所述第二沟道区的部分分别为第一子遮光部和第二子遮光部，且所述第一子遮光部和所述第二子遮光部相互间隔。

9、根据权利要求 8 所述的阵列基板，其中，所述第一过孔结构在所述衬
10 底基板上的正投影位于所述第一子遮光部在所述衬底基板上的正投影内，所述第二过孔结构在所述衬底基板上的正投影位于所述第二子遮光部在所述衬底基板上的正投影之外。

10、一种显示面板，包括相对设置的第一基板和第二基板，其中，

所述第一基板包括衬底基板和层叠设置在所述衬底基板上的半导体层和
15 遮光层；

所述第二基板包括黑矩阵；

所述半导体层包括相对设置的第一分支部和第二分支部，以及连接所述
第一分支部和所述第二分支部的连接部，所述第一分支部包括第一沟道区，所述
第二分支部包括第二沟道区，在所述第一分支部的远离所述衬底基板的一
20 侧具有第一过孔结构，且所述第一过孔结构在所述衬底基板上的正投影位于
所述第一分支部的远离所述连接部的端部在所述衬底基板上的正投影之内；

所述遮光层在所述衬底基板上的正投影位于所述黑矩阵在所述衬底基板
上的正投影之内，且至少覆盖所述第一沟道区和所述第一过孔结构在所述衬
底基板上的正投影。

25 11、根据权利要求 10 所述的显示面板，其中，所述第二分支部的远离所
述连接部的端部对应第二过孔结构，所述第二过孔结构相对于所述第一过孔
结构更远离所述连接部。

12、根据权利要求 11 所述的显示面板，其中，所述遮光层的材料包括导
电金属，所述黑矩阵在所述衬底基板上的正投影覆盖所述第二过孔结构在所
30 述衬底基板上的正投影，且所述第二过孔结构在所述衬底基板上的正投影位
于所述遮光层在所述衬底基板上的正投影之外。

13、根据权利要求 10~12 中任一项所述的显示面板，其中，所述第一基板上设置有多薄膜晶体管，所述遮光层的对应于不同的所述薄膜晶体管的部分相互间隔，所述遮光层的对应于同一个所述薄膜晶体管的所述第一沟道区和所述第二沟道区的部分为一个整体结构。

5 14、根据权利要求 13 所述的显示面板，其中，所述第一分支部和所述第二分支部均沿第一方向延伸，所述连接部沿与所述第一方向交叉的第二方向延伸，所述第一分支部、所述第二分支部和所述连接部围设形成开口区域，所述遮光层覆盖至少部分所述开口区域。

10 15、根据权利要求 10~14 中任一项所述的显示面板，其中，所述第一基板还包括设置在所述半导体层的远离所述衬底基板的一侧的第一金属层，所述第一金属层包括在所述第二方向上延伸的栅线，所述栅线包括第一栅极和第二栅极，所述第一栅极在所述衬底基板上的正投影和所述第一沟道区在所述衬底基板上的正投影交叠，所述第二栅极在所述衬底基板上的正投影和所述第二沟道区在所述衬底基板上的正投影交叠。

15 16、根据权利要求 15 所述的显示面板，其中，所述第一栅极在所述衬底基板上的正投影在所述黑矩阵在所述衬底基板上的正投影之内，所述第二栅极在所述衬底基板上的正投影在所述黑矩阵在所述衬底基板上的正投影之内。

17、根据权利要求 16 所述的显示面板，其中，在所述第一方向上所述遮光层和所述连接部之间具有间隙。

20 18、根据权利要求 14~17 中任一项所述的显示面板，其中，所述遮光层的对应所述第一分支部的部分的靠近所述连接部的边缘在所述衬底基板上的正投影与所述黑矩阵的对应所述第一分支部的部分的靠近所述连接部的边缘在所述衬底基板上的正投影交叠。

25 19、根据权利要求 11 所述的显示面板，其中，所述遮光层的对应所述第一分支部的部分的最远离所述连接部的边缘在所述衬底基板上的正投影和所述黑矩阵的对应所述第一分支部的部分的最远离所述连接部的边缘在所述衬底基板上的正投影相交叠。

30 20、根据权利要求 19 所述的显示面板，其中，所述遮光层的远离所述连接部的边在所述衬底基板上的正投影包括位于所述第一过孔结构的远离所述连接部的一侧的第一部分和位于所述第二过孔结构的远离所述连接部的一侧的第二部分，所述第二部分在所述衬底基板上的正投影位于所述黑矩阵的最

远离所述第二过孔结构的边在所述衬底基板上的正投影之内。

21、根据权利要求 19 或 20 所述的显示面板，其中，所述第一基板上设置
5 有多个薄膜晶体管，所述遮光层的对应于不同的所述薄膜晶体管的部分相互间隔，所述遮光层的对应于同一个所述薄膜晶体管的所述第一沟道区和所述第二沟道区的部分分别为第一子遮光部和第二子遮光部，且所述第一子遮光部和所述第二子遮光部相互间隔。

22、根据权利要求 21 所述的显示面板，其中，所述第一过孔结构在所述衬底基板上的正投影位于所述第一子遮光部在所述衬底基板上的正投影内，
10 所述第二过孔结构在所述衬底基板上的正投影位于所述第二子遮光部在所述衬底基板上的正投影之外。

23、根据权利要求 10 所述的显示面板，其中，所述第二分支部的远离所述连接部的端部对应第二过孔结构，所述第二过孔结构和所述连接部之间的最大距离等于所述第一过孔结构和所述连接部之间的最大距离。

24、根据权利要求 23 所述的显示面板，其中，所述遮光层的材料包括非
15 导电遮光材料，所述黑矩阵在所述衬底基板上的正投影和所述遮光层在所述衬底基板上的正投影均覆盖所述第二过孔结构在所述衬底基板上的正投影。

25、根据权利要求 23 或 24 所述的显示面板，其中，所述第一基板上设置
20 有多个薄膜晶体管，所述遮光层的对应于不同的所述薄膜晶体管的部分相互间隔，所述遮光层的对应于同一个所述薄膜晶体管的所述第一沟道区和所述第二沟道区的部分为整体结构或者为相互间隔的结构。

26、一种显示装置，包括如权利要求 1~9 中任一项所述的阵列基板，或者如权利要求 10~25 中任一项所述的显示面板。

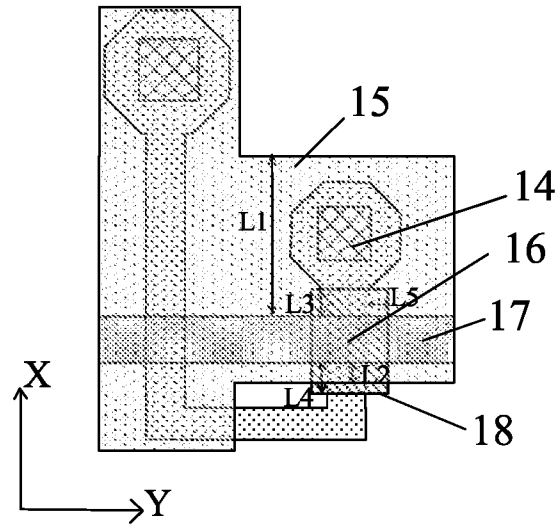


图 1

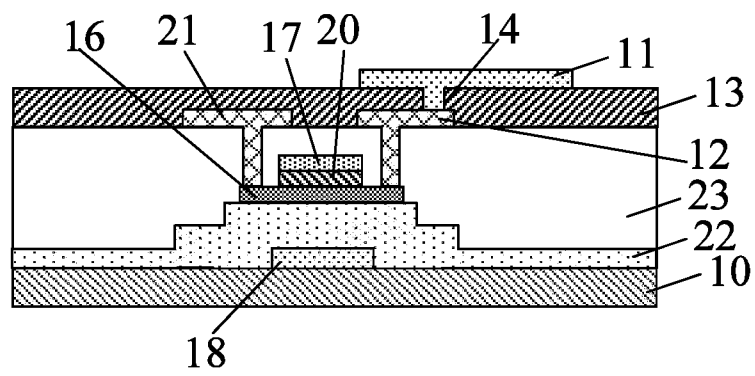


图 2

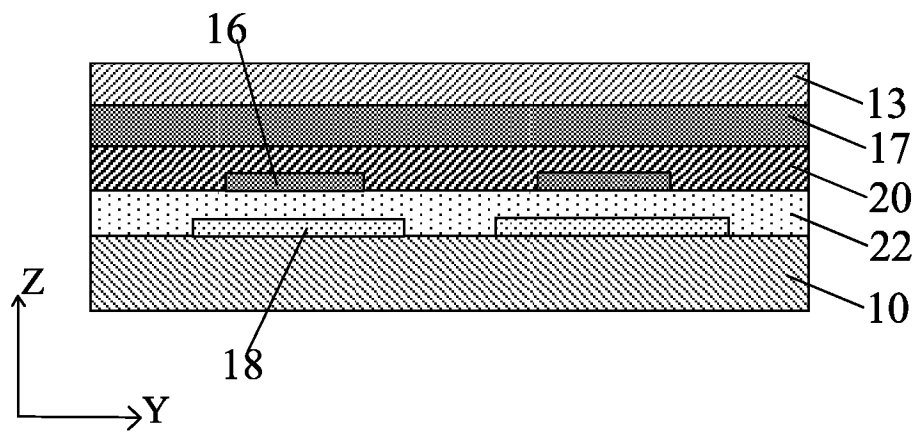


图 3

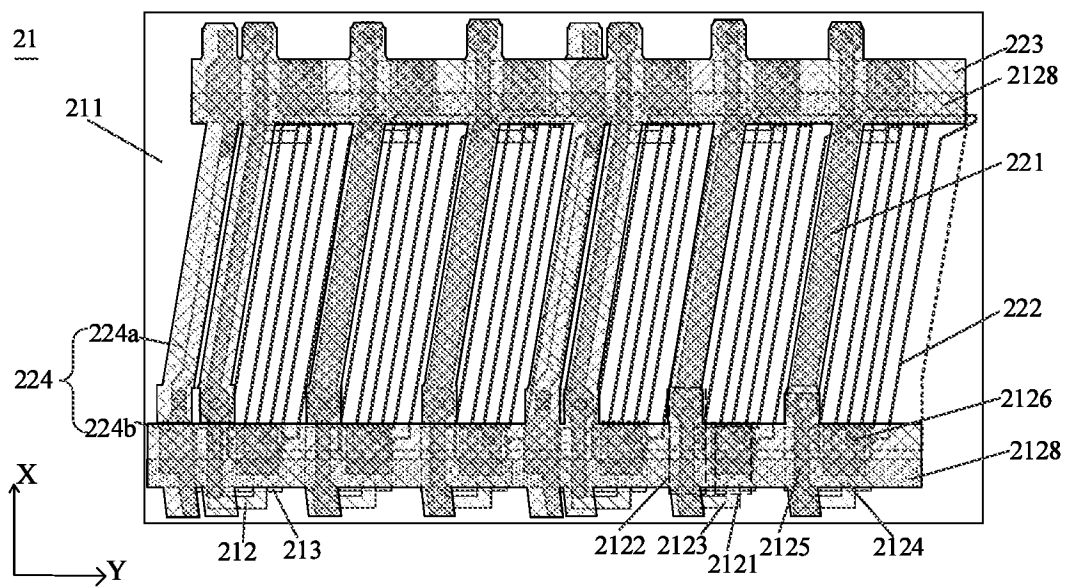


图 4

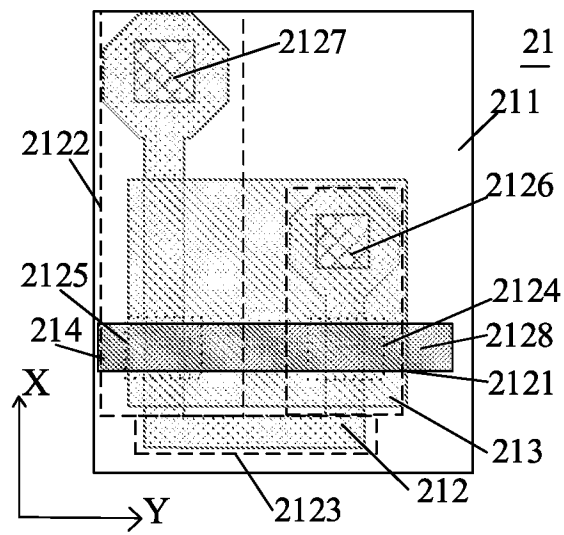


图 5

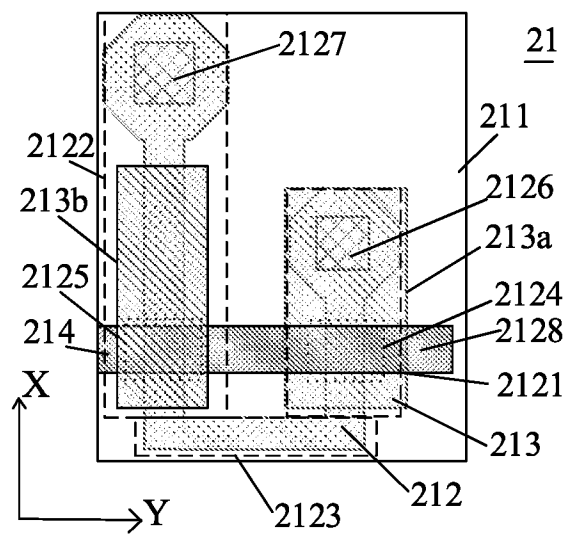


图 6

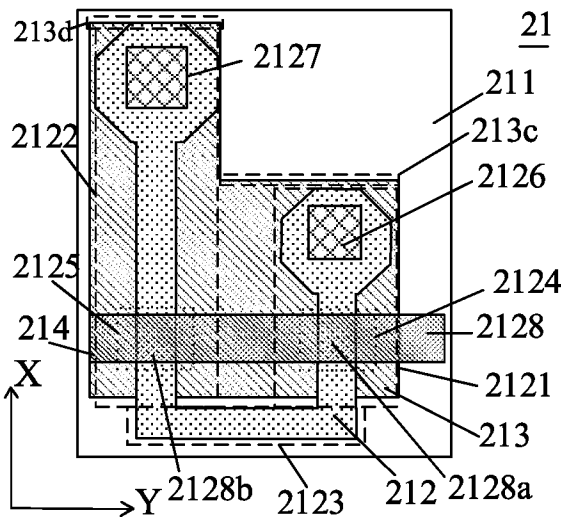


图 7

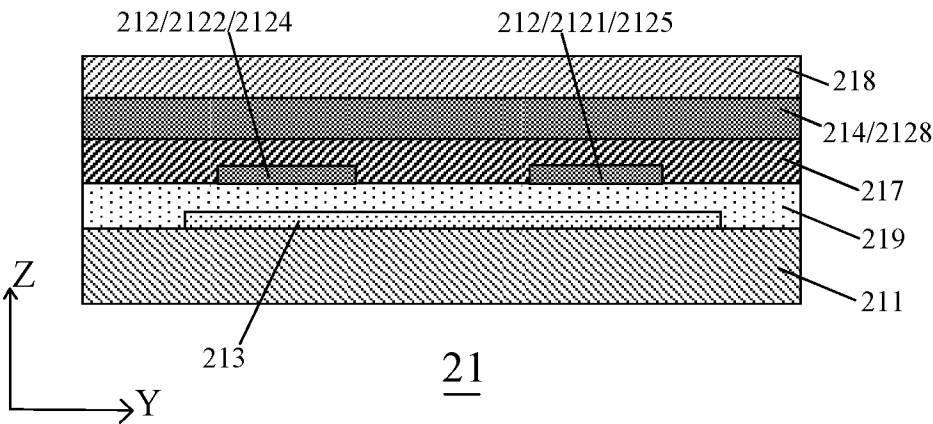


图 8

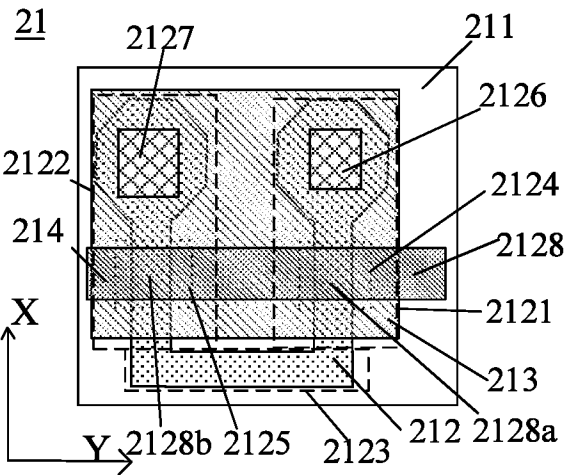


图 9

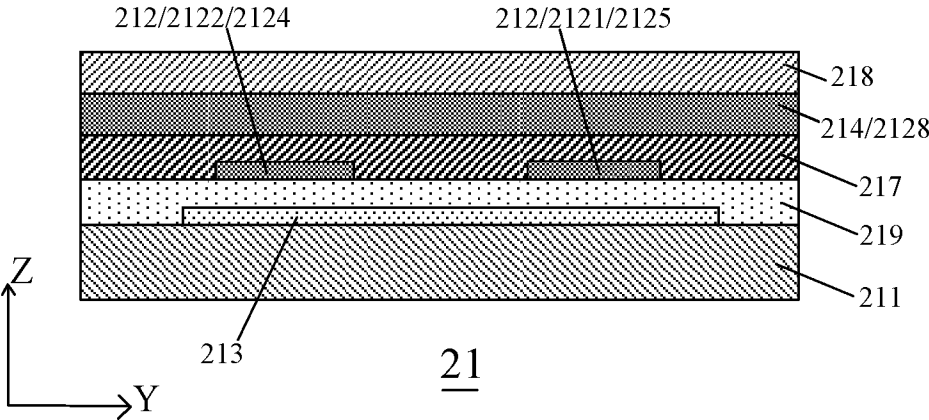


图 10

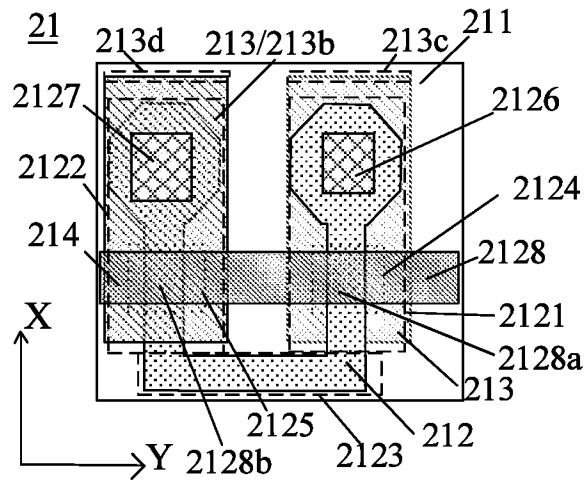


图 11

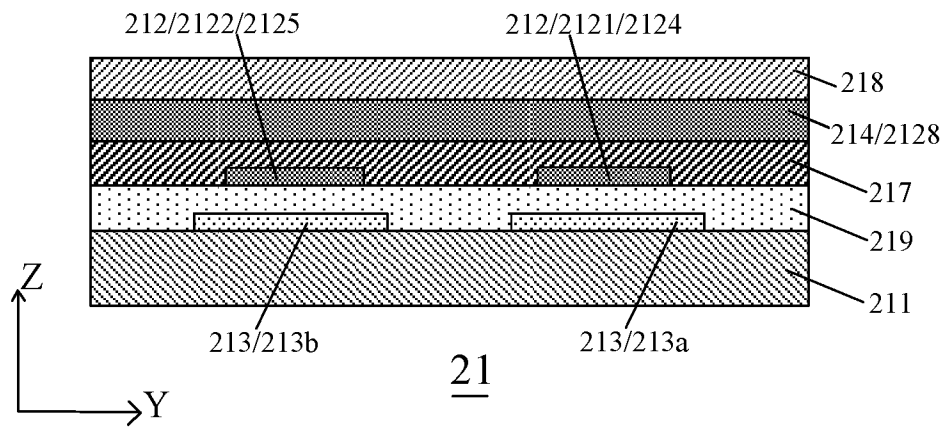


图 12

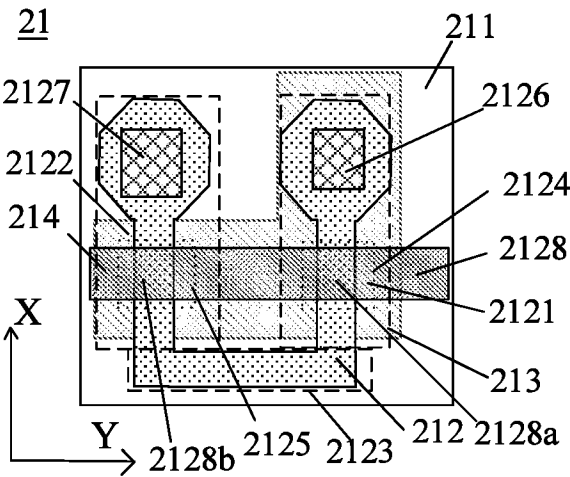


图 13

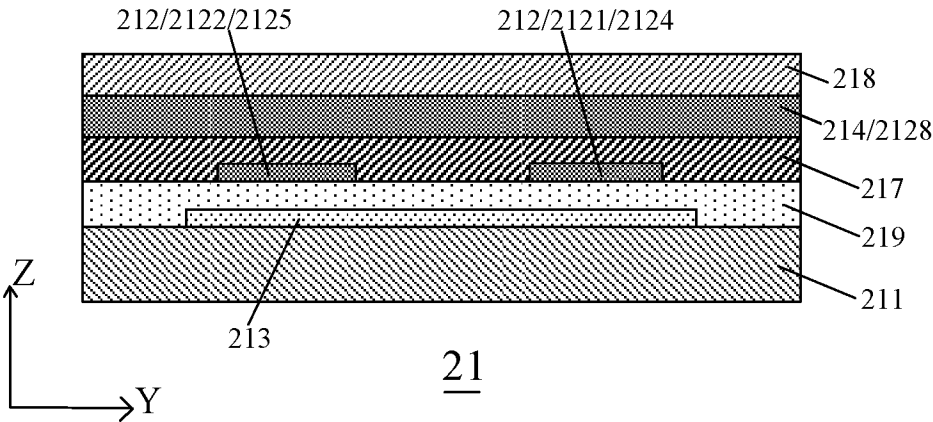


图 14

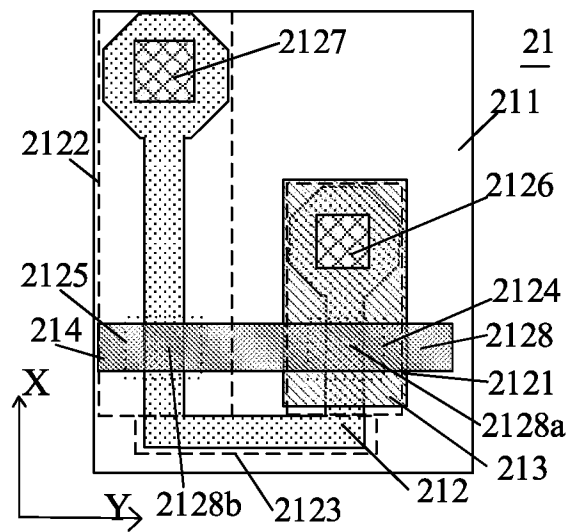


图 15

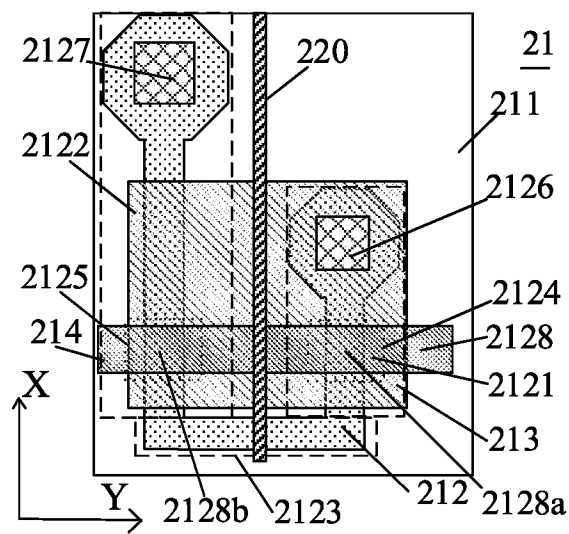


图 16

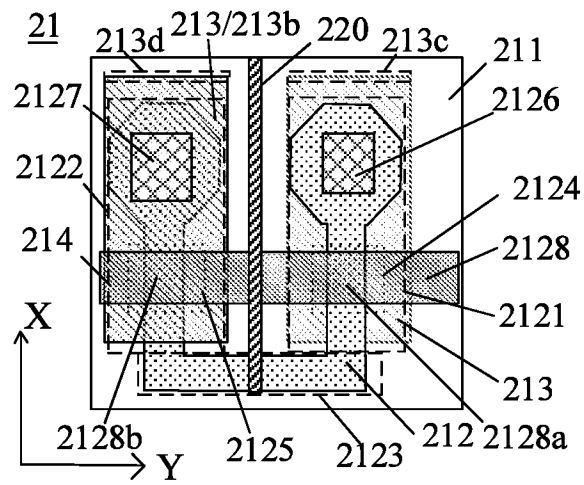


图 17

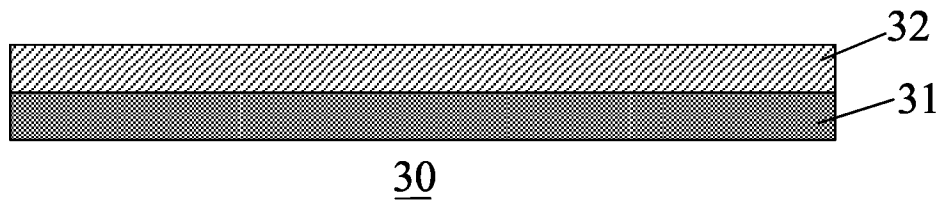


图 18

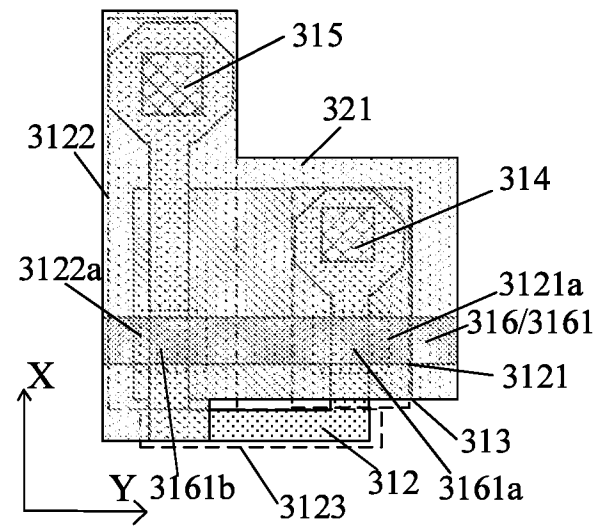


图 19

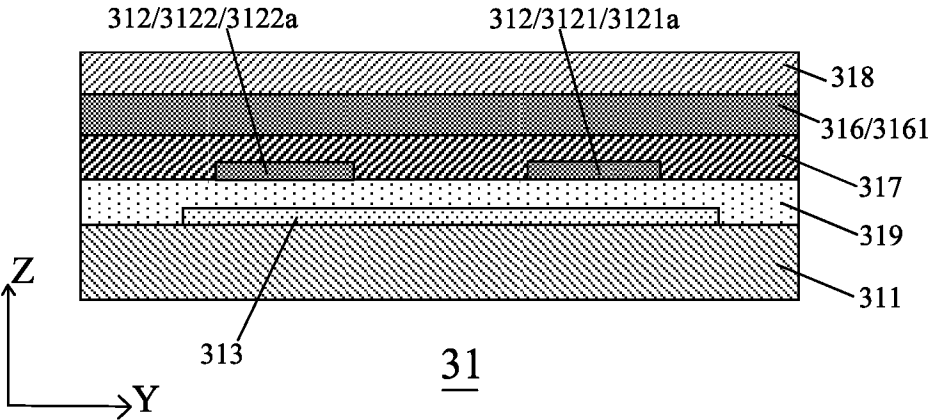


图 20

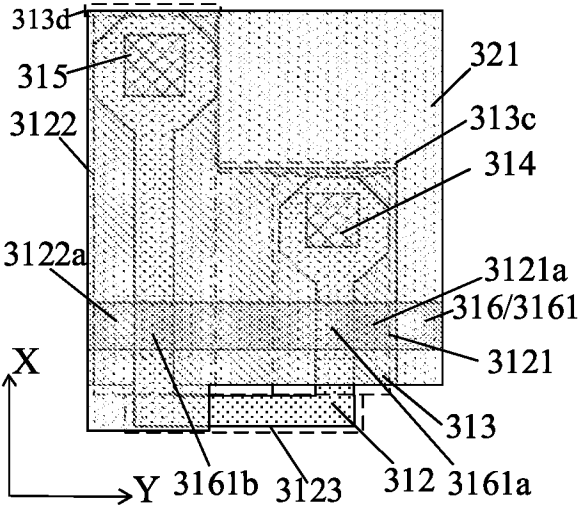


图 21

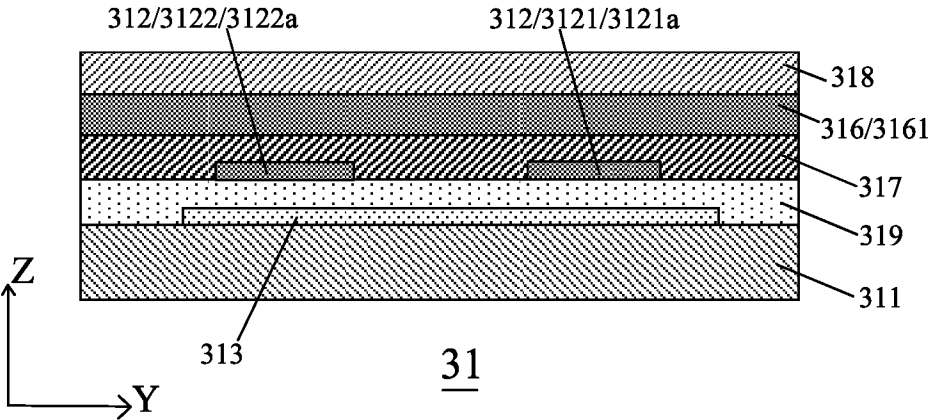


图 22

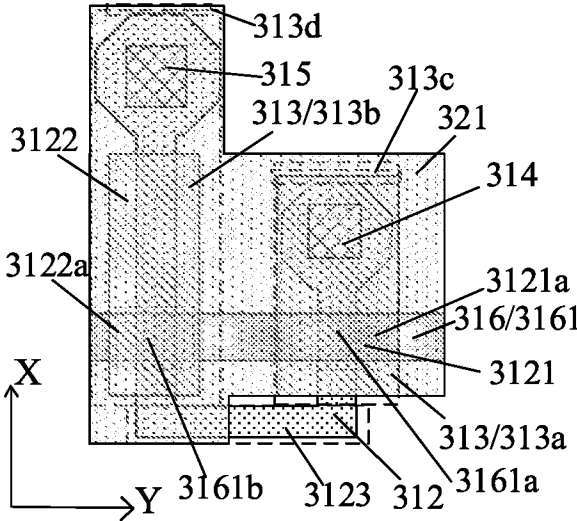


图 23

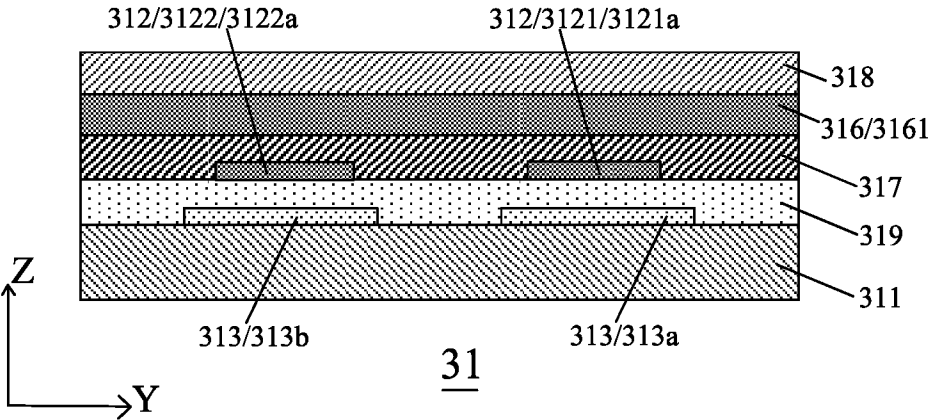


图 24

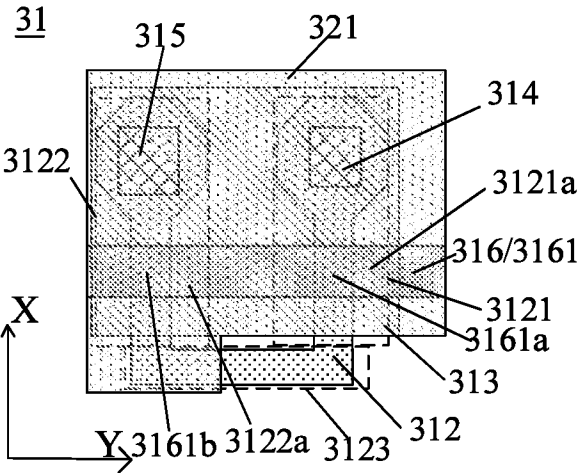


图 25

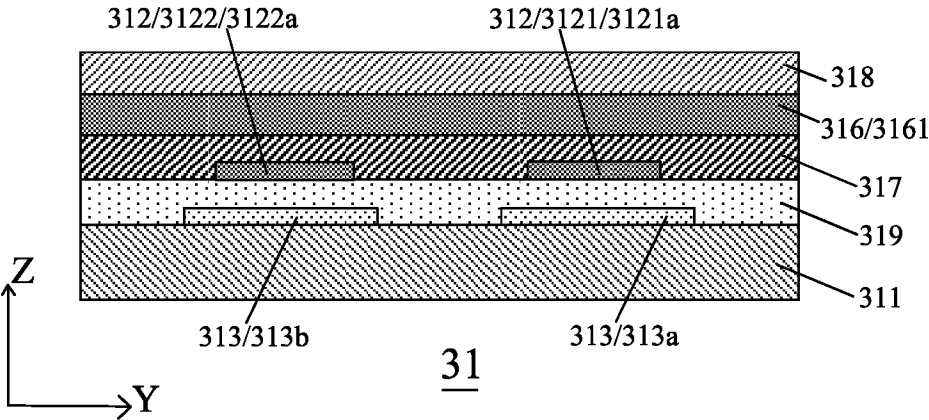


图 28

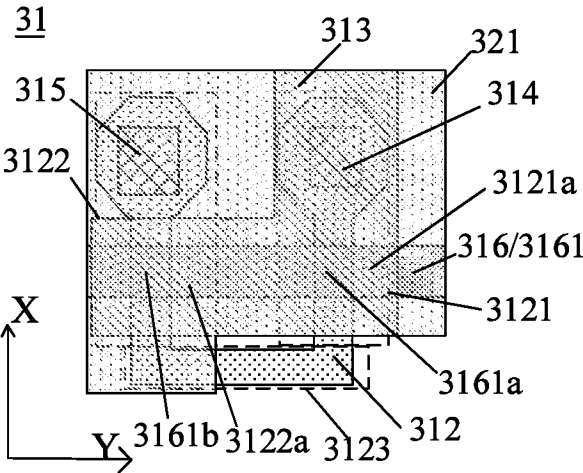


图 29

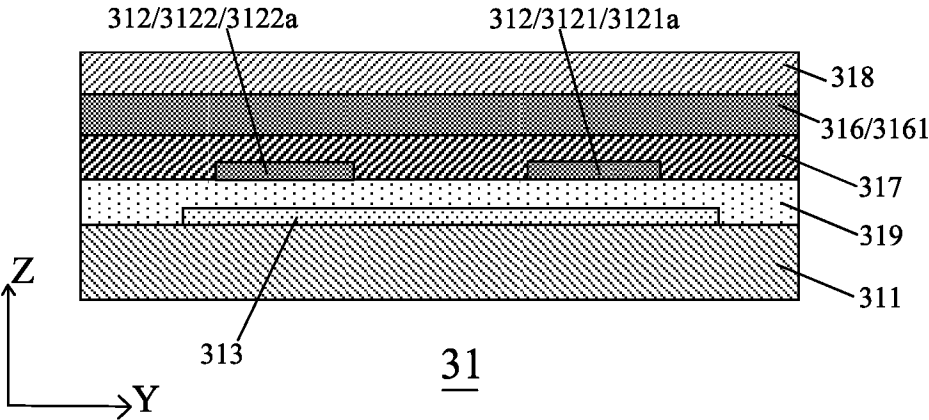


图 30

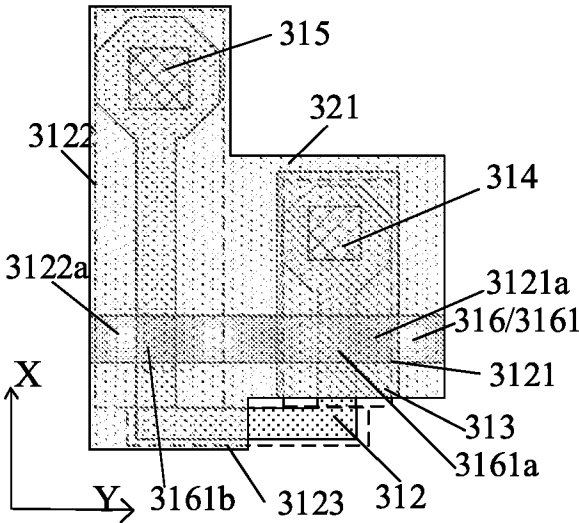


图 31

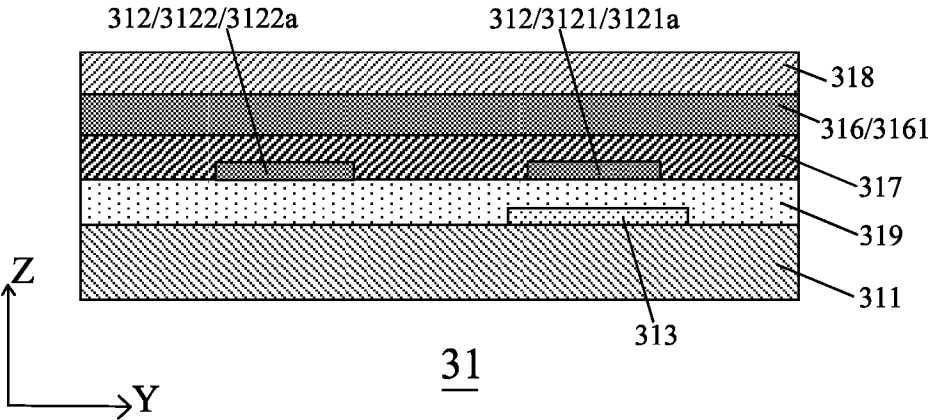


图 32

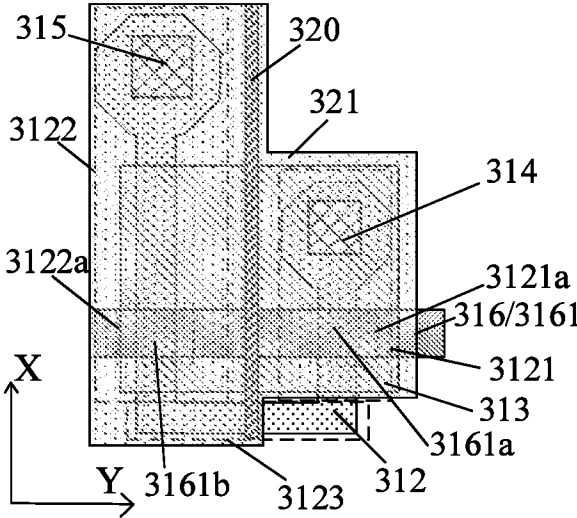


图 33

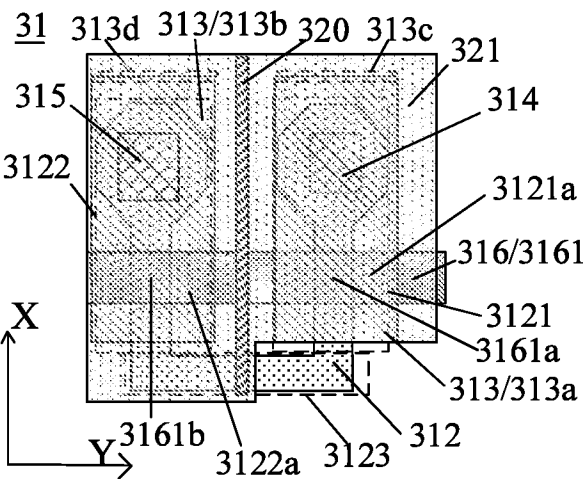


图 34

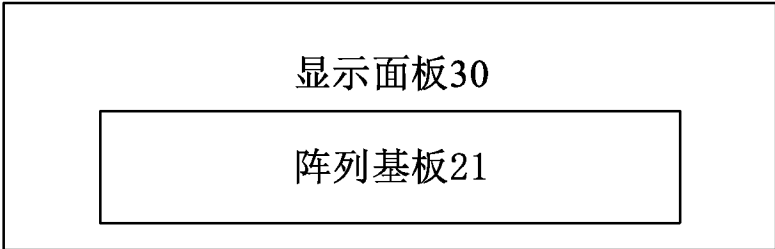


图 35



图 36

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2024/095889

A. CLASSIFICATION OF SUBJECT MATTER H01L 27/12(2006.01)i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC:H01L Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) CNTXT, ENTXT, DWPI, CNKI, ENTXTC: 显示, 基板, 衬底, 黑矩阵, 遮光, 重叠, 孔, 金属, display, substrate, black matrix, light shield, overlap, hole, metal		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 115373188 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 22 November 2022 (2022-11-22) description, paragraphs 32-136, and figures 1-18	1-26
X	CN 107256872 A (XIAMEN TIANMA MICRO-ELECTRONICS CO., LTD.) 17 October 2017 (2017-10-17) description, paragraphs 18-81, and figures 1-13	1-26
A	US 2014204303 A1 (JAPAN DISPLAY INC.) 24 July 2014 (2014-07-24) entire document	1-26
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: “A” document defining the general state of the art which is not considered to be of particular relevance “D” document cited by the applicant in the international application “E” earlier application or patent but published on or after the international filing date “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) “O” document referring to an oral disclosure, use, exhibition or other means “P” document published prior to the international filing date but later than the priority date claimed “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art “&” document member of the same patent family		
Date of the actual completion of the international search 26 July 2024		Date of mailing of the international search report 05 August 2024
Name and mailing address of the ISA/CN China National Intellectual Property Administration (ISA/CN) China No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2024/095889

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)		Publication date (day/month/year)
CN	115373188	A	22 November 2022	None		
CN	107256872	A	17 October 2017	None		
US	2014204303	A1	24 July 2014	US	9348190 B2	24 May 2016

A. 主题的分类

H01L 27/12(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC:H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNTEXT、ENTEXT、DWPI、CNKI、ENTXTC: 显示, 基板, 衬底, 黑矩阵, 遮光, 重叠, 孔, 金属, display, substrate, black matrix, light shield, overlap, hole, metal

C. 相关文件

类型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 115373188 A (京东方科技集团股份有限公司 等) 2022年11月22日 (2022 - 11 - 22) 说明书第32-136段, 附图1-18	1-26
X	CN 107256872 A (厦门天马微电子有限公司) 2017年10月17日 (2017 - 10 - 17) 说明书第18-81段, 附图1-13	1-26
A	US 2014204303 A1 (JAPAN DISPLAY INC.) 2014年7月24日 (2014 - 07 - 24) 全文	1-26

☐ 其余文件在C栏的续页中列出。

☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“D” 申请人在国际申请中引证的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2024年7月26日

国际检索报告邮寄日期

2024年8月5日

ISA/CN的名称和邮寄地址

中国国家知识产权局
中国北京市海淀区蓟门桥西土城路6号 100088

授权官员

柴春英

电话号码 (+86) 62089870

PCT/ISA/210 表(第2页) (2022年7月)

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2024/095889

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	115373188	A	2022年11月22日	无	
CN	107256872	A	2017年10月17日	无	
US	2014204303	A1	2014年7月24日	US	9348190 B2 2016年5月24日