

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2010 年 9 月 30 日(30.09.2010)

PCT

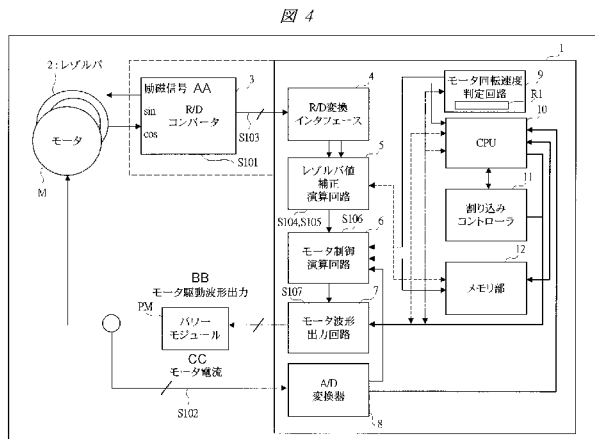
(10) 国際公開番号
WO 2010/109964 A1

- (51) 国際特許分類:
H02P 21/00 (2006.01) H02P 7/06 (2006.01)
G01D 5/245 (2006.01) H02P 27/04 (2006.01)
- (21) 国際出願番号: PCT/JP2010/051916
- (22) 国際出願日: 2010 年 2 月 10 日(10.02.2010)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2009-078732 2009 年 3 月 27 日(27.03.2009) JP
- (71) 出願人 (米国を除く全ての指定国について): ルネサスエレクトロニクス株式会社(Renesas Electronics Corporation) [JP/JP]; 〒2118668 神奈川県川崎市中原区下沼部 1 7 5 3 番地 Kanagawa (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 渡辺 久晃 (WATANABE, Hisaaki) [JP/JP]; 〒2118668 神奈川県川崎市中原区下沼部 1 7 5 3 番地 ルネサスエレクトロニクス株式会社内 Kanagawa (JP).
- (74) 代理人: 筒井 大和(TSUTSUI, Yamato); 〒1600022 東京都新宿区新宿 2 丁目 3 番 1 0 号 新宿御苑ビル 3 階 筒井国際特許事務所 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL,

[続葉有]

(54) Title: SEMICONDUCTOR INTEGRATED CIRCUIT DEVICE

(54) 発明の名称: 半導体集積回路装置



- 2: RESOLVER
M: MOTOR
AA: EXCITATION SIGNAL
3: R/D CONVERTER
BB: MOTOR DRIVE WAVEFORM OUTPUT
PM: POWER MODULE
CC: MOTOR CURRENT
4: R/D CONVERSION INTERFACE
5: RESOLVER VALUE CORRECTION ARITHMETIC CIRCUIT
6: MOTOR CONTROL ARITHMETIC CIRCUIT
7: MOTOR WAVEFORM OUTPUT CIRCUIT
8: A/D CONVERTER
9: MOTOR ROTATION SPEED DETERMINATION CIRCUIT
11: INTERRUPTION CONTROLLER
12: MEMORY UNIT

(57) Abstract: A semiconductor integrated circuit device is provided with a motor rotation speed determination circuit for determining the rotation speeds of a motor so as to change motor drive waveform generation processing according to the rotation speeds of the motor. In addition, the resolver signal outputted from a resolver (2) is converted into a digital value by an R/D converter (3), and inputted to a resolver value correction arithmetic circuit (5) via an R/D conversion interface (4). An A/D converter (8) converts the current value of a motor (M) into the digital value. The resolver value correction arithmetic circuit (5) calculates the resolver correction value of the inputted digital signal, and calculates position data from the corrected resolver value. A motor control arithmetic circuit calculates a current command value from the calculated position data, the motor current value digitally converted by the A/D converter (8), and a motor current command value or the like, and a motor waveform output circuit (7) generates a motor drive waveform from the current command value and outputs the generated waveform to a power module (PM).

(57) 要約:

[続葉有]

WO 2010/109964 A1



NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, 添付公開書類:

CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, — 国際調査報告 (条約第 21 条(3))
TD, TG).

モータの回転速度を判別するモータ回転速度判別回路を備え、モータの回転速度に応じてモータ駆動波形生成処理の切り替えを行う。またレゾルバ 2 から出力されるレゾルバ信号は、R/Dコンバータ 3 でデジタル値にされ、R/D変換インタフェース 4 を介してレゾルバ値補正演算回路 5 に入力される。モータ M の電流値を A/D変換器 8 がデジタル値に変換する。レゾルバ値補正演算回路 5 は、入力されたデジタル信号のレゾルバ補正值を演算し、補正したレゾルバ値から位置データを算出する。モータ制御演算回路は、算出した位置データ、A/D変換器 8 がデジタル変換したモータ電流値、およびモータ電流指令値などから電流指令値を演算し、モータ波形出力回路 7 が、その電流指令値からモータ駆動波形を生成し、パワーモジュール PM に出力する。

明 細 書

発明の名称：半導体集積回路装置

技術分野

[0001] 本発明は、半導体集積回路装置に関し、特にモータの効率的な制御技術に関する。この技術は、電気自動車やハイブリッド自動車などに用いられるモータ制御用のコントローラに好適に利用できる。

背景技術

[0002] 電気自動車、もしくはハイブリッド自動車には、駆動用モータが設けられている。この駆動用モータの回転子(出力軸)の回転角度を検出する技術としては、たとえば、レゾルバを用いたものが知られている。

[0003] この種のレゾルバによる位置検出は、たとえば、R/D (Resolver/Digital) コンバータによりレゾルバの出力から回転角度に変換し、モータ制御装置はかかる回転角度に応じて駆動用モータの回転を制御するための駆動用電流量を制御している(たとえば、特許文献1参照)。

[0004] この特許文献1の図8には、モータの回転角をレゾルバで検出し、R/D処理部で回転角度情報を変換した後、補正部でレゾルバの出力値を補正し、CPUはモータドライバの制御を行うことが記載されており、またレゾルバの出力値を補正するための補正值情報はPROMに格納されることが記載されている。

先行技術文献

特許文献

[0005] 特許文献1：特開2008-256486号公報

発明の概要

発明が解決しようとする課題

[0006] ところが、上記のようなレゾルバによる駆動モータの位置検出技術では、次のような問題点があることが本発明者により見いだされた。

[0007] 本発明者は、特許文献1に記載されている構成のモータ制御装置について

検討を行ったところ、特許文献 1 に記載されていない以下の課題が存在することを認識した。

- [0008] 現在のエンジン駆動型の自動車では、燃料の燃焼効率を考慮しエンジンの回転速度が高くなりすぎないようにするためにギアによるエンジン回転速度の減速が行われているが、モータでの駆動の高回転化を可能にすることによって、ギアに頼った回転速度の減速を行うことを比較的少なくすることが可能となる。ハイブリッド自動車とともに特に電気自動車でのモータの実用的な回転速度については、停止状態の 0 r p m から 1 0 0 0 0 r p m を超えるような高速回転速度までの制御が望ましく、高回転化が予想される。かかるモータの回転速度に対応して、モータ制御装置はモータの固定子コイル／回転子コイルに供給する電流の制御を行うことが必要である。
- [0009] 特許文献 1 に記載されている構成のモータ制御装置の動作は、R／D 処理部でレゾルバの出力を回転角度を示すデジタル値に変換する毎に、C P U は割り込み通知を受け、補正部での補正值に応じてモータドライバを駆動するためのプログラムを実行すると推測できる。
- [0010] 回転角 5 度毎に補正を行いモータドライバを駆動制御する場合、1 0 0 0 0 r p m でのモータ駆動では割り込み通知の発生周波数は 1 2 K H z (1 0 0 0 0 r p m (約 1 6 6 r p s) × 3 6 0 / 5) となる。
- [0011] 1 回の割り込み通知毎での処理ステップ数が 1 0 0 0 ステップあり、C P U の動作処理中での割り込み処理動作の占める比率を 2 5 % と仮定した場合、C P U の動作周波数 (1 ステップ / 1 クロックサイクルと仮定) としては 4 8 M H z (1 2 K × 4 0 0 0 ステップ) が必要とされる。一方で停止状態では 3 6 M H z となる。
- [0012] C P U を 1 0 0 0 0 r p m に対応させて 4 8 M H z で常時動作させた場合、モータが停止状態では約 3 3 % の無駄な消費電力が発生することになる。
- [0013] また、モータをより高精度に制御し、モータのエネルギー効率を上げるためにはより細かい回転角でモータに供給する電流の制御を行うことが必要となり、高速回転時の C P U の動作周波数はより高くなり、停止状態と高速回

転状態でのモータ制御に必要なCPUの動作周波数の乖離が大きくなる。

[0014] さらに、駆動用モータを高速回転制御する場合には、ソフトウェアによる補正演算の時間的余裕がなくなってしまう、誤差を持ったタイミングのまま制御が行われてしまう恐れがあり、駆動用モータの駆動効率が大幅に低下してしまうという問題がある。

[0015] 本発明の目的は、CPUの動作周波数を抑えたモータ制御用の半導体集積回路装置を提供することにある。

[0016] 本発明の他の目的は、消費電力を低減できるモータ制御用の半導体集積回路装置を提供することにある。

[0017] また、本発明の他の目的は、モータの停止状態から高速回転に亘って、モータを滑らかに効率よく駆動制御することのできるモータドライバ用の半導体集積回路装置を提供することにある。

[0018] 本発明の前記ならびにそのほかの目的と新規な特徴については、本明細書の記述および添付図面から明らかになるであろう。

課題を解決するための手段

[0019] 本発明に係る半導体集積回路装置は、モータの回転速度を判定し、モータの回転速度に応じて、動作を変えるようにするものである。

[0020] 例えば、半導体集積回路装置は、モータの回転速度を判定し、モータの回転速度が所定の回転速度より小さいときは、CPUのソフトウェア処理によりモータ駆動制御を行い、モータの回転速度が所定の回転速度より大きいときは、ハードウェア回路によるモータ駆動制御を行うようにするものである。

[0021] さらに、半導体集積回路装置は、モータの回転速度を判定し、モータの回転速度が所定の回転速度より小さいときと大きいときとでモータの駆動波形を変更するように制御を行うようにするものである。

発明の効果

[0022] 本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば以下のとおりである。

- [0023] (1) モータの回転角度を高速、高精度に検出することができるので、特に高速回転の駆動制御において、よりモータを滑らかに、効率よく駆動させることができる。
- [0024] (2) モータの回転速度によって制御を切り替えることにより、処理負荷に応じて最適な制御方法を選ぶことができる。
- [0025] (3) CPUの動作速度を抑えることができるので、半導体集積回路装置の低消費電力化ができる。

図面の簡単な説明

- [0026] [図1] 本発明の実施の形態 1 による電気自動車やハイブリッド自動車などに用いられるモータ駆動システムの構成例を示すブロック図である。
- [図2] 図 1 のモータ駆動システムに用いられる半導体集積回路装置の構成例を示すブロック図である。
- [図3] 図 1 のモータにおける駆動波形出力例を示す説明図である。
- [図4] 図 2 の半導体集積回路装置によるモータ制御の動作説明図である。
- [図5] 図 2 の半導体集積回路装置に設けられたモータ制御演算回路の構成例を示す説明図である。
- [図6] 誤差を含んだレゾルバ値と理想的なレゾルバ値とのイメージ図である。
- [図7] 誤差を含んだレゾルバ値とのコンペア一致によるモータの高回転時における通電切り替えタイミングの一例を示した説明図である。
- [図8] 誤差を含んだレゾルバ値をソフトウェアによって補正した際のコンペア一致によるモータ高回転時における通電切り替えのタイミング例を示す説明図である。
- [図9] 図 2 の半導体集積回路装置によるレゾルバ値の補正技術の動作概要を示した説明図である。
- [図10] ソフトウェアの補正処理とハードウェア処理とのモータの最大回転数の違いを示した説明図である。
- [図11] レゾルバ値を逐次補正する際の消費電流の比較例を示す説明図である。
- 。

[図12] 図2の半導体集積回路装置に設けられたレゾルバ値補正演算回路によるレゾルバ値の補正技術例を示す説明図である。

[図13] 誤差を含んだレゾルバ値とのコンペア一致、および誤差補正されたレゾルバ値とのコンペア一致により、モータの通電相を切り替えた際の比較例を示す説明図である。

[図14] 本発明の実施の形態2による電気自動車やハイブリッド自動車などに用いられるモータ駆動システムを構成する半導体集積回路装置の構成例を示すブロック図である。

[図15] 図14の半導体集積回路によるCPUでの動作タイミング例を示す説明図である。

[図16] 本発明の実施の形態2の別態様としての半導体集積回路装置の構成例を示すブロック図である。

[図17] 図16の半導体集積回路によるCPUでの動作タイミング例を示す説明図である。

発明を実施するための形態

[0027] 以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明するための全図において、同一の部材には原則として同一の符号を付し、その繰り返しの説明は省略する。

[0028] 実施の形態に係る半導体集積回路装置（1）は、モータが中高速回転しているか、あるいは停止～低速回転しているかを判定し、モータが停止～低速回転している際には、CPU（10）のソフトウェア処理によりモータ駆動制御を行い、モータが中高速回転している際には、ハードウェア回路（5，6）によるモータ駆動制御を行うように切り替える制御を行うモータ回転速度判定回路（9）を備えたものである。

[0029] また実施の形態に係る半導体集積回路装置（1）は、モータ駆動制御を行うハードウェア回路として、デジタル信号に変換されたモータに取り付けられたレゾルバから出力されたレゾルバ信号をカウントアップした誤差を含んだレゾルバ値をハードウェア処理によって逐次補正するレゾルバ値補正演算

部（５，１２）を備えたものである。

[0030] また、実施の形態に係る半導体集積回路装置（１）は、前記レゾルバ値補正演算部（５，１２）が、レゾルバの１周期分における誤差を含んだレゾルバ値と誤差を含まない基準レゾルバ値との差からなる第１の誤差補正データを格納するデータ格納部（１２）と、第１の誤差補正データに基づいて、誤差を含んだレゾルバ値の補正処理を行うレゾルバ値補正演算回路（５）とを備え、該レゾルバ値補正演算回路（５）は、入力された誤差を含んだレゾルバ値に、第１の誤差補正データを加減算し、レゾルバの１周期を２以上に分割した任意の周期毎での誤差を含んでいないレゾルバ値と誤差を含んだレゾルバ値とのずれを第２の誤差補正データとして算出し、第２の誤差補正データと第１の誤差補正データとの比率を比較して、第３の誤差補正データとして、次のレゾルバ値に反映させる処理を行うものである。

[0031] さらに、実施の形態に係る半導体集積回路装置（１）は、前記レゾルバ値補正演算回路がデータフロー動作を行うハードウェア構成からなるものである。

[0032] また、実施の形態に係る半導体集積回路装置（１）は、モータ駆動制御を行う別のハードウェア回路として、モータを駆動する駆動制御信号を発生するモータ駆動波形を生成するモータ制御部（６，７）を備え、該モータ制御部（６，７）は、レゾルバ値補正演算部（５，１２）が補正したレゾルバ値から、モータの位置データを算出し、位置データ、モータに流れるモータ電流値、およびモータ電流指令値から電流指令値を演算し、電流指令値からモータ駆動波形を生成するものである。

[0033] 実施の形態に係るモータ駆動システムは、モータ（Ｍ）と、レゾルバ（２）と、パワーモジュール（ＰＭ）と、半導体集積回路装置（１）とを具備する。前記半導体集積回路装置（１）は、Ｒ／Ｄコンバータ（３）と、Ｒ／Ｄ変換インタフェース（４）と、モータ波形出力回路（７）と、Ａ／Ｄ変換器（８）とを具備する。前記レゾルバ（２）は前記Ｒ／Ｄコンバータ（３）に接続され、前記Ｒ／Ｄコンバータ（３）の出力は前記Ｒ／Ｄ変換インタフェ

ース（４）に接続される。前記モータ（Ｍ）の電流が前記Ａ／Ｄ変換器（８）に入力される。前記モータ波形出力回路（７）からモータ駆動波形が出力され、前記パワーモジュール（ＰＭ）を介して前記モータ（Ｍ）が駆動される。

[0034] 〈実施の形態１〉

図１は、電気自動車やハイブリッド自動車（以下、電気自動車などという。）に用いられるモータ駆動システムの構成例を示すブロック図である。

[0035] 本実施の形態において、半導体集積回路装置１は、図１に示すように、たとえば、電気自動車などで使用される、たとえば、三相のモータＭを制御するマイクロコンピュータ（マイクロコントローラともいう。）である。モータＭには、該モータＭの回転角度を検出するレゾルバ２が組み込まれている。

[0036] レゾルバ２には、Ｒ／Ｄコンバータ３が接続されており、該Ｒ／Ｄコンバータ３には、半導体集積回路装置１が接続されている。なお、ここでは、Ｒ／Ｄコンバータ３が、半導体集積回路装置１の外部に設けられた構成としたが、該Ｒ／Ｄコンバータ３は、半導体集積回路装置１内に設ける構成としてもよい。Ｒ／Ｄコンバータ３を半導体集積回路装置１内に設ける構成とした場合は、モータ駆動システムの部品点数が少なくなり、システムを小形にすることができ、また低コストにすることができる。

[0037] レゾルバ２は、Ｒ／Ｄコンバータ３から出力された励磁信号に基づいてサイン（ $\sin$ ）波、およびコサイン（ $\cos$ ）波を発生させる。Ｒ／Ｄコンバータ３は、レゾルバ２が発生したアナログ信号の $\sin$ 波、および $\cos$ 波をデジタル信号に変換して半導体集積回路装置１に出力する。

[0038] Ｒ／Ｄコンバータ３からは、アナログ信号の $\sin$ 波、 $\cos$ 波からデジタル信号に変換したデジタル信号Ａ、デジタル信号Ｂ、およびモータＭの１周期毎に１回発生するＺ相信号Ｚがそれぞれ出力される。

[0039] 半導体集積回路装置１は、Ｒ／Ｄコンバータ３が変換したデジタル信号Ａ、Ｂをカウントアップし、モータＭの回転角度（たとえば、 $0^{\circ} \sim 360^{\circ}$

）を検出し、モータMの回転角度に応じて生成する電流指令値からモータ駆動波形を生成してモータMを駆動するパワーモジュールPMに出力する。また、Z相信号Zが入力された際には、カウントアップをクリアする。

[0040] 図2は、半導体集積回路装置1の構成例を示すブロック図である。

[0041] 半導体集積回路装置1は、R/D変換インタフェース4、レゾルバ値補正演算回路5、モータ制御部となるモータ制御演算回路6、同じくモータ制御部となるモータ波形出力回路7、A/D（Analog/Digital）変換器8、モータ回転速度判定回路9、CPU（Central Processing Unit）10、割り込みコントローラ11、およびデータ格納部となるメモリ部12から構成されている。また、レゾルバ値補正演算回路5、ならびにメモリ部12によってレゾルバ値補正演算部が構成されている。

[0042] さらに、A/D変換器8、モータ回転速度判定回路9、CPU10、割り込みコントローラ11、ならびにメモリ部12は、バス13を介して相互に接続されており、またレゾルバ値補正演算回路は、メモリ部12に格納されている補正情報の読出しのため、バス13又は専用バスを介してメモリ部12と接続されている。

[0043] R/D変換インタフェース4は、R/Dコンバータ3とのインタフェースとなり、R/Dコンバータ3が変換したデジタル信号A、Bをカウントアップする。レゾルバ値補正演算回路5は、カウントアップされたレゾルバ値（以下、単にレゾルバ値という）の誤差を補正し、モータMの位置データを算出する。モータ制御演算回路6は、レゾルバ値補正演算回路5が算出した位置データ、およびモータ電流値、およびモータ電流指令値などから電流指令値を演算する。

[0044] モータ波形出力回路7は、モータ制御演算回路6が演算した電流指令値に基づいて、モータMの駆動用波形を出力する。A/D変換器8は、アナログ信号のモータMにおける電流値をデジタル信号のモータ電流値に変換する。

[0045] モータ回転速度判定回路9は、モータMの回転速度を判定し、モータMが停止、低速、中速、高速回転であるかを判断し、その結果に基づいて、後述

するモータ駆動制御の切り替えを行う。

[0046] CPU 10は、半導体集積回路装置1におけるすべての動作を司る。割り込みコントローラ11は、CPU 10などからの割り込み処理を制御する。メモリ部12は、たとえば、RAM(Random Access Memory)／ROM(Read Only Memory)からなり、モータ駆動制御用のプログラムやレゾルバ値補正演算回路5などが算出したデータなどを格納する。RAMは、揮発性メモリであるSRAMなどで構成され、ROMは、不揮発性メモリであるマスクROMやフラッシュメモリなどで構成される。データ用のフラッシュメモリとプログラム用のフラッシュメモリとを分離して構成してもよいし、データとプログラムと共用のフラッシュメモリとしてもよい。また、RAMとROMの両方の機能をMRAM(Magnetoresistive Random Access Memory: 磁気抵抗メモリ)、相変化メモリ又は強誘電体メモリなどで構成してもよい。

[0047] 図3は、モータMの駆動波形出力例を示す説明図である。なお、図3においては、U相、UB相(UB相はU相の逆相の波形信号である)のみを例示しており、その他のV相、VB相、W相、WB相は割愛している。

[0048] 半導体集積回路装置1は、図示するように、モータ回転速度に応じてモータ駆動波形として出力するPWM(Pulse Width Modulation)波形の周波数やONデューティを変化させモータMの駆動制御を行っている。U相／UB相の上部に記載のsin波形は、モータMの回転状態を示す波形である。また特開2007-20383号公報に記載されているような、モータの回転速度に応じてモータ駆動波形の切り替えを行うものであっても良い。

[0049] モータ波形出力回路7は出力するモータ駆動波形をCPUからの指示(レジスタへの設定)やモータ回転速度判定回路9により切り替え可能に構成される。

[0050] 次に、本実施の形態における半導体集積回路装置1のモータ駆動制御について、図4のモータ制御の動作説明図を用いて説明する。

[0051] まず、レゾルバ2から出力されるレゾルバ信号(sin波、cos波)を、R/Dコンバータ3によってデジタル値に変換する(ステップS101)

。また、半導体集積回路装置 1 においては、モータ M の電流値を A/D 変換器 8 によってデジタル値に変換する（ステップ S 102）。

[0052] 続いて、R/D 変換インタフェース 102 は、R/D コンバータ 3 が変換したデジタル信号を受け取り（ステップ S 103）、レゾルバ値補正演算回路 5 とモータ回転速度判定回路 9 に出力する（図 4 の一点鎖線で示す処理経路）。モータ回転速度判定回路 9 は R/D 変換インタフェース 4 へ入力される R/D コンバータ 3 によりデジタル値に変換された信号の周波数からモータの回転速度を判別する。

[0053] モータ回転速度判定回路 9 がモータ M の回転速度を停止～低速（所定の回転速度より小さい）と判定した場合、以下のステップ S 104～S 106 の処理は CPU によるソフトウェア処理で行うようにされる（図 4 の細実線で示すモータ回転速度判定回路－CPU 間の指令信号）。モータ M のかかる回転域では、相対的にモータの回転抵抗が高くまたタイヤと路面間の摩擦抵抗のため、モータ M に供給するモータ駆動波形の周波数を低くすると共に電流量を増加させることによりモータ M の回転トルクの増加を図る、等の過渡的な処理が必要となる。係る過渡的な処理は個体差や周辺環境差が大きいいため、ソフトウェア処理により固体／周辺環境ごとの特性に合わせることが可能となる。

[0054] モータ回転速度判定回路 9 がモータの回転速度を中速～高速（所定の回転速度より大きい）と判定した場合、以下のステップ S 104～S 107 の処理は、夫々の回路でのハードウェア処理とする（図 4 の細実線で示すモータ回転速度判定回路－レゾルバ値補正演算回路等間の指令信号）。係る回転域では、モータの回転抵抗や路面摩擦抵抗は相対的に低く個体／周辺環境差に応じた処理は相対的に不要となり、モータの回転角に応じて適切なタイミングでモータにモータ駆動波形を供給することが必要となるため、ハードウェア処理とするほうが好適となる。

[0055] または自動車の減速制動、特に図示しないレーダーやブレーキの踏込み等の情報から衝突の可能性が判断できる場合、モータ回転速度判定回路 9 での

モータ回転速度判定に拘らず、モータの回転角に応じて適切なタイミングで、タイヤもしくはモータの回転子の回転に対する逆方向のモータの回転トルクを発生させるようなモータ駆動波形をモータに供給するように、ステップ S 1 0 4 ~ S 1 0 7 の処理を夫々の回路でのハードウェア処理を行う。

[0056] なお、モータ回転速度が所定の回転速度のときは、ソフトウェア処理とハードウェア処理のいずれの処理を行ってもよい（いずれかの処理を行うものとする）。

[0057] モータ回転速度の停止～低速／中速～高速の判別境界（モータ回転速度が所定の回転速度よりも小さいか大きい）については、判別境界値をメモリ部 1 2 のフラッシュメモリなどの不揮発性メモリに記憶しておき、半導体集積回路装置 1 の初期化動作において CPU 1 0 がモータ回転速度判定回路 9 のレジスタ R 1 に判別境界値を設定する、等を行えばよい。またこの判別境界は、図 3 に示す低速回転／中速回転／高速回転の境界と一致することを限定するものではない。

[0058] 以下、ステップ S 1 0 4 ~ S 1 0 7 の処理をモータの回転速度が中速～高速（所定の回転速度より大きい）と判定した場合の各回路の動作として説明する。

[0059] レゾルバ値補正演算回路 5 は、R／D 変換インタフェース 4 から入力されたデジタル信号におけるレゾルバ補正值を演算し又はメモリ部 1 2 からバス 1 3 を介して読み出し（ステップ S 1 0 4 ）、R／D 変換インタフェース 4 から入力されたデジタル値に、補正值を加減算してモータの回転角を示す位置データを算出する（ステップ S 1 0 5 ）。

[0060] そして、モータ制御演算回路 6 は、図示しないアクセルやブレーキなどからの加速／減速のどちらの制動であるかの情報、レゾルバ値補正演算回路 5 が算出した位置データ、A／D 変換器 8 がデジタル変換したモータ電流値、ならびにモータ電流指令値などから電流指令値を演算し（ステップ S 1 0 6 ）、モータ波形出力回路 7 に出力する。

[0061] モータ波形出力回路 7 は、入力された電流指令値からモータ駆動波形を生

成し、モータMを駆動するパワーモジュールPMに出力を行う（ステップS107）。

[0062] なお、図4において、点線は、ステップS104、S105の処理経路を示しており、細実線は、ステップS106、S107の処理経路を示し、一点鎖線は、モータ回転速度信号の経路、太実線はソフトウェア処理での経路を示している。

[0063] また、モータの回転速度が停止～低速と判断されCPUのソフトウェア処理によりモータ駆動制御を行う際にもレゾルバ値補正演算回路5でのレゾルバ値の補正演算処理を行うようにしても良い。その場合は、CPUでのレゾルバ値補正演算に代えて、レゾルバ値補正演算回路5でのレゾルバ補正値をバス13を介してCPUに出力するように制御される。

[0064] 図5は、モータ制御演算回路6の構成例を示す説明図である。

[0065] モータ制御演算回路6は、図示するように、PID制御モジュール14、15、2相3相変換モジュール16、3相2相変換モジュール17、PWM変換モジュール18、ならびに加減算器19、20から構成されている。

[0066] モータ制御演算回路6は、加速／減速のどちらの制動であるかの情報、レゾルバ値補正演算回路5が算出したモータの回転角を示す位置データ（補正 θ ）、A/D変換器8から出力されるモータ電流値（ u 、 v 、 w ）、およびCPU10から出力されるモータ電流指令値（‘ d 軸電流指令値、’ q 軸電流指令値）などから、3相2相変換、PID（14、15）で行うPID（Proportional（比例）Integral（積分）Differential（微分））制御、およびフィルタ回路21で行うフィルタ制御、2相3相変換などによって演算を行い、この演算で生成した $u/v/w$ 夫々の演算結果に対して、PWM変換モジュール18において基準PWM波形に対するモータ制御のための周波数／デューティの変換を行い、 $U/V/W$ 夫々の電流指令値としてモータ波形出力回路7に出力する。この電流指令値は、自動車の加速制動ではモータの回転に対して順方向の回転トルクを発生させるモータ駆動波形を生成させるものであり、減速制動ではモータの回転に対して逆方向の回転トルクを発生させ

るモータ駆動波形を生成させるものである。

[0067] そして、モータ波形出力回路 7 は、モータ制御演算回路 6 が演算した電流指令値から、図 3 に示すモータ駆動波形をパワーモジュール PM に出力する。

[0068] 次に、レゾルバ値における誤差の補正技術について説明する。

[0069] 図 6 は、理想的なレゾルバ値と誤差を含んだレゾルバ値とを分りやすく説明するために極端に表したイメージ図である。

[0070] 一般に、レゾルバ 2 によるレゾルバ値は、図 6 の点線に示す理想値に対して、レゾルバの形状、寸法、ばらつきなどの機械的誤差、巻き線、配線、浮遊容量などの電氣的ばらつき、ならびに偏芯、零点ずれなどの取り付け時のばらつきなどによって、図 6 の実線に示すように必ず誤差を含む値となる。なお、レゾルバ値は、デジタル値であるので、図 6 の左下に示す拡大図のように階段状になる。

[0071] 図 7 は、誤差を含んだレゾルバ値とのコンペア一致によるモータの高回転時における通電切り替え（たとえば、 120° ）のタイミング例を示す説明図である。

[0072] ここで、U 相正相（U）、V 相正相（V）、W 相正相（W）、U 相逆相（UB）、V 相逆相（VB）、W 相逆相（WB）は、半導体集積回路装置 1 からの出力信号である。これらの出力信号がパワーモジュール PM を介して、モータ M の U 相、V 相、W 相を制御する。

[0073] この場合、予め設定されているコンペア値にレゾルバ値が到達すると、モータ M における通電相の切り替えが行われることになり、誤差が含まれているレゾルバ値（図 7 の実線示す）と誤差を含まない理想的なレゾルバ値（図 7 の点線示す）とでは、図示するように、同じコンペア値であっても、モータの切り替えタイミングが異なってしまう、それが誤差となって通電切り替えの進みや遅れが生じてしまい、U、V、W の各相のコイルに流れる電流により発生する磁界がモータの回転子の回転を乱すようになり、モータ M が滑らかに動かずに回転効率が低下してしまうことになる。

- [0074] また、図 8 は、図 7 の通電切り替えを行っている部分を拡大して示す説明図である。
- [0075] 誤差を含んだレゾルバ値(細実線で示す階段状波形)に対して適切なタイミングでモータ駆動電流の通電切り替えを行うためには、コンペア値を補正(細実線で示すコンペア値)することが必要である。一方でレゾルバ値を補正データにより補正をして誤差を含まない理想的なレゾルバ値(細破線で示す階段状波形)に対して適切なタイミングでモータ駆動電流の通電切り替えを行うためには、コンペア値を補正する必要が無い(太破線で示すコンペア値)。
- [0076] レゾルバ値の補正におけるソフトウェアによる補正技術では、レゾルバ値を、たとえば、補正データ(低回転時などの過去の周期のデータなど)からソフトウェアによって補正演算を行うことが考えられる。その場合、ソフトウェアによる補正演算更新頻度と演算処理時間が問題となる。演算処理時間がかかって、補正演算更新頻度が低い場合は十分な補正ができずに誤差が残ってしまう(細実線で示す階段状波形)。モータの低速回転時には係る誤差の比率は相対的に小さいが、モータの高速回転時には係る誤差の比率が相対的に大きくなり、演算誤差を含んだ通電切り替え制御がされてしまうことになる。なお、図 8 におけるモータ理想波形及び誤差を含んだモータ波形とは、例えば、図 7 における U 相正相(U)などの半導体集積回路装置 1 からの出力信号である。
- [0077] 図 9 は、本発明の半導体集積回路装置 1 によるレゾルバ値の補正技術の動作概要を示した説明図である。
- [0078] 半導体集積回路装置 1 においては、レゾルバ値補正演算回路 5 が行うハードウェア処理によってレゾルバ値を逐次補正するようになっている。レゾルバ値補正演算回路 5 の逐次変換ロジックは、入力された回転周期とレゾルバ値から補正值を演算し、レゾルバ値に補正值を加減算して補正されたレゾルバ値を出力する。この逐次補正によって、誤差は大幅に低減されて、誤差を含んだレゾルバ値(図 9 の実線で示す)を理想のレゾルバ値(図 9 の点線で示す)に近づけることができる。なお、図 9 におけるモータ理想波形及び逐

次補正したモータ波形とは、例えば、図7におけるU相正相（U）などの半導体集積回路装置1からの出力信号である。

[0079] 同様の処理をソフトウェアで行う場合には、図9の右側のフローチャートに示すように、ステップS201～S204の処理が必要となり、各ステップの処理には、たとえば、十数サイクルがそれぞれ必要となってしまう。

[0080] 仮に、ステップS201～S204の処理に50サイクルが必要とすると、これらの処理を488ns（500Hz（2ms）で1周期、12bit精度の場合）で完了するには、102MHz程度のCPU処理能力が必要となる。

[0081] たとえば、他のモータ制御に120MHz程度を必要とすると、CPUは、222MHz程度での動作が必要となる。その場合でも、頻繁に割り込み処理がかかり、タイミング的な制約が発生してしまうことになるので、割り込みをCPU負荷の10%程度以下にしようとする、CPUは、約1GHzの動作速度が必要となる。CPUの係る動作速度は技術的には当然に可能であるが、消費電力が大きくなる。また、電気自動車でのモータ制御として考えると、モータが中速～高速回転をしている期間と停止～低速回転をしている期間とが存在し、停止～低速回転期間中ではCPUは過剰な処理能力を有していることになるため、CPUの消費電力に無駄を生じることとなる。

[0082] これに対して、レゾルバ値補正演算回路5によるハードウェア処理によってレゾルバ値の誤差を逐次補正する場合、仮に処理サイクルを15サイクル程度とすると、488nsで処理を完了するには30MHz程度で動作するハードウェアロジックで済むことになる。また、レゾルバ値補正演算回路5は、CPU10とは別に動作するので、CPU負荷率を考慮する必要もない。

[0083] 図10は、CPUの動作速度を100MHzとした際のソフトウェアでの補正処理を行った場合とレゾルバ値補正演算回路5によるハードウェア処理を行った場合とのモータの最大回転数の違いを示した説明図である。

[0084] 図示するように、CPU負荷率の10%程度とした場合には、モータ回転

数は約48.8Hz(約3000rpm)程度となり、CPU負荷率の100%とした場合(ソフトウェアで補正処理のみをした場合)には、モータ回転数が約488Hz(約30000rpm)程度となる。

[0085] それに対して、レゾルバ値補正演算回路5によるハードウェア処理を行った場合には、モータ回転数を約1627Hz(約98000rpm)程度と、大幅に大きくすることができる。

[0086] 図11は、レゾルバ値を逐次補正する場合の消費電流の比較例を示す説明図である。動作周波数≡電流と考えた場合である。

[0087] CPU負荷率を下げずにソフトウェア処理をした場合には、レゾルバ値補正演算回路5によるハードウェア処理の場合と比較して、モータ回転数が高くなるに従ってCPUの動作処理も増加していくので、消費電流が大きくなってしまうことになる。

[0088] さらに、ソフトウェア処理でCPU負荷率(10%程度)を下げるためには、CPUの処理速度を前述のように約1GHz程度まで上げなくてはならず、さらに大幅に電流を消費してしまうことになる。

[0089] そのため、モータの回転速度が停止～高速に亘ってCPUのソフトウェア制御でモータを制御するのではなく、半導体集積回路装置1での消費電力を考慮してCPUの動作周波数を決定し、停止～低速のモータ回転域ではソフトウェア制御を行うことでモータのトルクを状況に応じて制御できるようにし、低速、中速、高速のモータ回転域では、それぞれの処理に応じた制御をハードウェアで切替える制御を行うことで、半導体集積回路装置1での消費電力を適正化することが可能となる。

[0090] また、レゾルバ値補正演算回路5、モータ制御演算回路6、およびモータ波形出力回路7においては、CPU等の動作するクロックとの同期動作を行うのではなく、R/Dコンバータ3からの入力に応じたデータフロー動作を行う構成となっており、より低消費電力化することができる。

[0091] 図12は、レゾルバ値補正演算回路5によるレゾルバ値の補正技術例を示す説明図である。

- [0092] この場合、レゾルバ値補正演算回路5は、図示するように、Z相信号Z（Z相入力）やコンペア信号、タイマーなどを使用して、一定周期を生成し、理想的なレゾルバ値（点線）と実際のレゾルバ値（実線）とのずれから、各カウント毎に補正値を算出する。
- [0093] まず、レゾルバ2における予め実際の1周分のレゾルバ値とモータの回転初期位置と回転経過時間から求められる理想値とから誤差を求め、誤差Aとして、（たとえばメモリ部12などに）格納しておく（処理1）。任意の一定周期（できるだけ短い方がよい）ごとにメモリ部12から読み出した理想値とレゾルバ値との誤差を誤差Bとして算出する（処理2）。誤差Aと誤差Bの比率から、以降の補正値を算出し、以降のレゾルバ値に対する補正値として反映する（処理3）。
- [0094] 反映後は、処理2のステップに戻り、逐次補正を繰り返していく。また、必要であれば、処理1～処理3に誤差C（n）と誤差C（n-1）を平滑化させる処理を追加する。
- [0095] なお、メモリ部12からの理想値の読出しは、任意の一定周期ごとにモータの回転位置に対応する理想値を読み出し、またはメモリ部12からモータの1周分の理想値を図示しないレゾルバ値補正演算回路5に有するRAM等のメモリに読み出しておくのであっても良い。
- [0096] このように、レゾルバ値をレゾルバ値補正演算回路5によるハードウェア処理によって補正、データ格納、読み出しをすることにより、図13の上方に示すように、最適なタイミングのモータ駆動波形を生成することが可能となる。
- [0097] 一方、レゾルバ値に誤差が含まれている場合には、図13の下方に示すように、その誤差分だけモータ駆動波形のタイミングが狂ってしまい、滑らかな回転を実現することができなくなってしまう。
- [0098] なお、図13に示される、U相正相（U）、V相正相（V）、W相正相（W）、U相逆相（UB）、V相逆相（VB）、W相逆相（WB）は、図7と同様、半導体集積回路装置1からの出力信号である。これらの出力信号がパ

ワーモジュールPMを介して、モータMのU相、V相、W相を制御する。

[0099] それにより、本実施の形態によれば、通電切り替えのタイミングを理想に近づけることができるので、モータMの回転を効率よく、より高回転化させることができる。モータの停止状態(0rpm)から高速回転(10000rpm以上)に亘って、モータを滑らかに効率よく駆動制御することができる。

[0100] 〈実施の形態2〉

実施の形態2では、実施の形態1とは相違し、レゾルバ値の補正からモータMの制御にかけてを複数のCPUにより機能分割し、全体として低周波数・低消費電力で実現するための構成について説明する。本実施の形態での制御にかかる信号線は、図中、破線で示している。

[0101] 図14に示す実施の形態2にかかる半導体集積回路装置は、第1CPUと第2CPUの2個有し(10-1, 10-2)、CPU他の半導体集積回路装置の機能モジュールに供給するクロックを生成するCPG100、CPGの生成したクロックの供給停止/周波数分周を行う分周器101、動作を停止している機能モジュールへの電源供給停止制御を行う電源回路102とを有する。

[0102] 図15のタイミングとあわせて、図14の半導体集積回路装置の動作を説明する。

[0103] 電気自動車などのモータMの回転を検出するレゾルバ2の出力値をデジタル値に変換するR/Dコンバータ3の出力をR/D変換インタフェース4に入力され、R/D変換インタフェース4はモータMの回転速度情報としてモータ回転速度判定回路9に供給し、モータMの回転速度が停止から第1回転速度(制御切換え回転速度)以下である場合は(タイミングt0~t1)、R/D変換インタフェース4はレゾルバからの信号入力があるごとに割り込みコントローラ11に通知を行い、割り込みコントローラ11はCPU10-1に割り込み発生を通知する。CPU10-1は割り込み通知ごとにモータ制御情報を生成するための割り込み処理プログラムを実行し、デジタル値に変換したレゾルバ値の補正処理と補正したレゾルバ値に基づくモータMの回

転を制御するための制御演算を行い、電流指令値を生成する。

- [0104] モータMの回転速度が上がり、制御切換え回転速度より高くなったことに
応じて、モータ回転速度判定回路9は割り込みコントローラ11に通知を行
う（タイミングt1）。割り込みコントローラ11はCPU10-1に割り
込み発生を通知し、CPU10-1は分周器101と電源回路102にCPU
10-2への電源とクロックの供給を指示する。CPU10-2へ供給する
電源とクロックとが安定するまでの所定時間の待機の後、メモリ部12に格
納されているレゾルバ値を補正するためのプログラムをCPU10-2のロ
ーカルメモリ103に転送する（タイミングt2）。このときCPU10-
2に供給するクロックの周波数は、R/D変換インタフェース4からのレゾ
ルバ値が入力される周波数とレゾルバ値補正プログラムの実行とにあわせて
、CPU10-1と同じ動作周波数であってもそれ以下であっても良い。
- [0105] CPU10-1はレゾルバ値補正プログラムの転送が完了の後、R/D変
換インタフェース4に図示しない通知を行い、R/D変換インタフェース4
はレゾルバ値をバス13へ出力することを停止し、CPU10-2へ直接出
力するよう切替を行い、さらに割り込みコントローラ11へR/D変換イン
タフェース11によるレゾルバ値の出力に応じた割り込み発生を停止させ
る通知を行う（タイミングt3）。CPU10-2はローカルメモリ103
に格納されているレゾルバ値補正プログラムをフェッチし実行することでレ
ゾルバ値の補正を行い、補正後のレゾルバ値をCPU10-1との共有メモ
リ103に格納する（タイミングt3～t4）。
- [0106] モータMが制御切換え回転速度以上で回転している間（タイミングt3～
t4）は、CPU10-2はR/D変換インタフェース4からレゾルバ値の
入力があるごとに補正処理の演算を行い、共有メモリ103に出力する。C
PU10-1は共有メモリ103に格納された補正後のレゾルバ値に基づき
モータMの回転を制御するための制御演算プログラムの実行による電流指令
値の生成と半導体集積回路装置全体としての動作制御プログラムを実行する
。

- [0107] CPU 10-2による共有メモリ 103への補正後のレゾルバ値の格納は、CPU 10-2が格納のごとにフラグをセットし、CPU 10-1がポーリングによりフラグを監視して読出しごとに当該フラグをリセットするようにする、又は補正後のレゾルバ値の格納のごとに割り込み通知を発生させるようにしても良い。
- [0108] レゾルバ値を補正するためのプログラムをローカルメモリ 103に転送をしてCPU 10-2はローカルメモリからプログラムをフェッチするように構成することにより、CPU 10-2がメモリ部 12へプログラムフェッチをすることにより生じるバス 13へのアクセス競合を回避することができる。
- [0109] 電気自動車などがブレーキ等により減速をし、モータMの回転速度が制御切換え回転速度より低くなることに応じて、モータ回転速度判定回路9は割り込みコントローラ 11に通知を行う（タイミング t 4）。割り込みコントローラ 11はCPU 10-1に割り込み発生を通知する。CPU 10-1は当該割り込み通知に応じて、R/D変換インタフェースに図示しない通知を行い、レゾルバ値の出力をバス 13に行うように切換えると共にレゾルバ値の入力ごとに割り込み発生させるように切換える。次いで、CPU 10-1はCPU 10-2へのレゾルバ値補正プログラムの実行停止と、分周器 101へCPU 10-2へのクロック供給停止を指示する（タイミング t 5）。
- [0110] CPU 10-2およびローカルメモリ 103への電源供給停止をすることでCPU 10-2の停止期間中のトランジスタリーク電流を抑制することが可能となるが、CPU 10-2への電源供給停止と開始とが短時間で繰り返される場合は却って消費電力が増加することもある。そのため、モータMが上記の制御切換え回転速度よりも低い第2回転速度（電源供給遮断速度）になるまで待つて電源供給停止するのであっても良い（タイミング t 6）。またローカルメモリ 103については、最初に制御切換え回転速度に到達するまでは電源供給停止し、制御切換え回転速度に到達しレゾルバ値補正プログラムの転送があった後は、例えば自動車のエンジン停止（又はパワーオフ）

まで電源供給を継続するよう制御することで、レゾルバ値補正プログラムの転送にかかる消費電力を削減することもできる。

- [0111] 図 16 に示す半導体集積回路装置の構成では、CPU10-2 はモータ M の回転速度に関係なく、半導体集積回路装置の動作している期間は常に電源とクロックが供給されている。
- [0112] 図 17 のタイミングとあわせて、図 16 に示す半導体集積回路装置の動作について図 14 に示す半導体集積回路との相違点を説明する。
- [0113] 半導体集積回路装置への電源供給開始と初期化動作の完了に応じて（タイミング t_{b0} ）、CPU10-1 はメモリ部 12 から CPU10-2 が実行するレゾルバ値補正プログラムをローカルメモリ 103 に転送する。また CPU10-1 は、CPU10-2 に供給するクロックの周波数を分周器 101 に設定する（128 kHz）。
- [0114] R/D 変換インタフェース 4 はレゾルバ値を CPU10-2 に出力し、CPU10-2 はレゾルバ値補正プログラムをローカルメモリ 103 からフェッチし、補正後のレゾルバ値を共有メモリ 103 に格納する。
- [0115] R/D 変換インタフェース 4 からの出力に応じて、モータ回転速度判定回路 9 はモータ M の回転速度の判定を行い、第 1 回転速度に到達したことの検出（タイミング t_{b1} ）に応じて割り込みコントローラ 11 に通知を行い、CPU10-1 は割り込みコントローラ 11 からの割り込み通知に応じて分周器 101 に CPU10-2 に供給するクロックの周波数の変更を設定する（128 kHz → 4 MHz）。
- [0116] 電気自動車などがブレーキ等で減速をした場合、モータ回転速度判定回路 9 で検出するモータ M の回転速度に応じて、CPU10-2 へ供給するクロックの周波数を低下させる（タイミング t_{b2} ）。
- [0117] このようにモータ M の回転速度に応じて、段階的に CPU10-2 に供給するクロックの周波数を増減するように変更することにより、R/D 変換インタフェース 4 からの出力と CPU10-2 でのレゾルバ値補正プログラムの実行が適切となるようにすることで、CPU10-2 での消費電力を適正

化させることが可能となる。

[0118] この実施の形態 2 においても、段落番号において上述した制御を CPU 10-1 が行うことは可能である。

[0119] また、図 14 に示す半導体集積回路装置の構成の説明では、CPU 10-2 が動作している間に供給されるクロック周波数の変更について言及していないが、図 16 に示す半導体集積回路装置の構成と同様に、モータ M の回転速度に応じて段階的に、クロック周波数を増減させる制御を行い CPU 10-2 での消費電力を適正化させることは当然に可能である。

[0120] CPU 10-1 と CPU 10-2 とを同じアーキテクチャの CPU を使用することで、レゾルバ値の補正プログラムは同じプログラムを使用することが可能となり、メモリ部 12 にプログラムが占める割合を低くしプログラムの開発コストを低下させることが可能となる。一方で、CPU 10-2 は別のアーキテクチャの CPU を使用し、専用のプログラムをメモリ部 12 に格納するのであっても、メモリ部 12 にプログラムが占める割合の増加とプログラム開発コストが増加する以上の問題は生じず、例えば別のアーキテクチャの CPU でレゾルバ値補正プログラムが既に存在しているのであれば、そのプログラムを再利用することが可能となる。

[0121] 以上、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

[0122] たとえば、前記実施の形態では、電気自動車などに用いられるモータの制御技術について記載したが、本発明は、電気自動車などのモータだけでなく、高回転化の要求があるモータ全般の制御技術に適用することが可能である。

請求の範囲

- [請求項1] モータの回転速度を判別するモータ回転速度判定回路を備え、
 前記モータの回転速度に応じて、モータ駆動波形をソフトウェア処理により生成するかハードウェア処理により生成するかを切り替え可能に構成したことを特徴とする半導体集積回路装置。
- [請求項2] 請求項1記載の半導体集積回路装置において、
 前記モータ回転速度判定回路はモータの回転速度の判別境界となる値を保持し、
 前記モータの回転速度が前記値よりも低い場合は前記ソフトウェア処理により前記モータ駆動波形を生成し、前記値よりも高い場合は前記ハードウェア処理により前記モータ駆動波形を生成するように切り替えを行うことを特徴とする半導体集積回路装置。
- [請求項3] 請求項2記載の半導体集積回路装置において、
 デジタル信号に変換されたモータに取り付けられたレゾルバから出力されたレゾルバ信号をカウントアップした誤差を含んだレゾルバ値を、前記モータの回転速度が前記値よりも低い場合はCPUのソフトウェア処理により逐次補正し、前記モータの回転速度が前記値よりも高い場合は前記ハードウェア処理によって逐次補正するレゾルバ値補正演算部を備えたことを特徴とする半導体集積回路装置。
- [請求項4] 請求項3記載の半導体集積回路装置において、
 前記レゾルバ値補正演算部は、
 前記レゾルバの1周期分における誤差を含んだレゾルバ値と誤差を含まない基準レゾルバ値との差からなる第1の誤差補正データを格納するデータ格納部と、
 前記第1の誤差補正データに基づいて、誤差を含んだ前記レゾルバ値の補正処理を行うレゾルバ値補正演算回路とを備え、
 前記レゾルバ値補正演算回路は、
 入力された誤差を含んだレゾルバ値に、前記第1の誤差補正データ

を加減算し、前記レゾルバの1周期を2以上に分割した任意の周期毎での誤差を含んでいないレゾルバ値と誤差を含んだレゾルバ値とのずれを第2の誤差補正データとして算出し、前記第2の誤差補正データと前記第1の誤差補正データとの比率を比較して、第3の誤差補正データとして、次のレゾルバ値に反映させる処理を行うことを特徴とする半導体集積回路装置。

[請求項5] 請求項4記載の半導体集積回路装置において、
前記レゾルバ値補正演算回路は、データフロー動作を行うハードウェア構成であることを特徴とする半導体集積回路装置。

[請求項6] 請求項3～5のいずれか1項に記載の半導体集積回路装置において、
前記モータを駆動する駆動制御信号を発生するモータ駆動波形を生成するモータ制御部を備え、
前記モータ制御部は、
前記レゾルバ値補正演算部が補正したレゾルバ値から、前記モータの位置データを算出し、前記位置データ、前記モータに流れるモータ電流値、およびモータ電流指令値から電流指令値を演算し、前記電流指令値からモータ駆動波形を生成することを特徴とする半導体集積回路装置。

[請求項7] 請求項6記載の半導体集積回路装置において、
前記モータの回転速度によってモータ駆動波形を切り替える制御を行うモータ回転速度判定回路を備えたことを特徴とする半導体集積回路装置。

[請求項8] 第1のCPUと第2のCPUとモータ回転速度判定回路を備え、
前記第1のCPUは、前記モータ回転速度判定回路の出力がモータの回転速度が第1回転速度以下であることを示す場合は、レゾルバから出力されたレゾルバ値の補正処理と補正後のレゾルバ値に応じたモータの制御信号生成処理とを行い、

前記モータ回転速度判定回路の出力が前記モータの回転速度が第 1 回転速度より高いことを示すことに応じて、前記第 2 の CPU がレゾルバ値の補正処理を行い、前記第 1 の CPU は前記第 2 の CPU が行った補正後のレゾルバ値に応じたモータの制御信号生成処理とを行うよう切り替えることを特徴とする半導体集積回路装置。

[請求項9]

請求項 8 記載の半導体集積回路装置において、

前記モータの回転速度が第 1 回転速度以下である間、前記第 2 の CPU へのクロック供給を停止し、前記モータの回転速度が第 1 回転速度より高くなることに応じて前記第 2 の CPU へのクロック供給を行う制御を行うクロック生成回路をさらに有することを特徴とする半導体集積回路装置。

[請求項10]

請求項 9 記載の半導体集積回路装置において、

前記第 2 の CPU へのクロック供給が停止されている期間において、前記第 2 の CPU へ電源の供給を停止する制御を行う電源回路をさらに有することを特徴とする半導体集積回路装置。

[請求項11]

請求項 9 記載の半導体集積回路装置において、

前記モータの回転速度が第 1 回転速度にいたるまで、および前記モータの回転速度が第 1 回転速度より高くなった後に前記第 1 回転速度よりも遅い第 2 回転速度にいたったことに応じて、前記第 2 の CPU への電源の供給を停止する制御を行う電源回路をさらに有することを特徴とする半導体集積回路装置。

[請求項12]

請求項 8 ～ 11 のいずれか 1 項に記載の半導体集積回路装置において、

前記第 2 の CPU に接続される第 1 メモリを有し、

前記第 2 の CPU は前記レゾルバ値の補正処理を行うためのプログラムを前記第 1 メモリからフェッチすることを特徴とする半導体集積回路装置。

[請求項13]

請求項 12 記載の半導体集積回路装置において、

前記第 1 の CPU に接続される不揮発性メモリを有し、

前記第 1 の CPU は、実行すべきプログラムの命令を前記不揮発性メモリからフェッチし、前記第 2 の CPU が実行する前記レゾルバ値の補正処理プログラムは前記不揮発性メモリから前記第 1 メモリへ転送されることを特徴とする半導体集積回路装置。

[請求項14]

第 1 の CPU と第 2 の CPU とモータの回転速度を判別するモータ回転速度判定回路とクロック供給回路とを有し、

前記第 1 の CPU は、レゾルバから出力されたレゾルバ値の補正処理を行い、

前記第 2 の CPU は、補正後のレゾルバ値に応じたモータの制御信号生成処理を行い、

前記第 2 の CPU は、前記モータの回転速度に応じて、前記クロック供給回路から前記第 1 の CPU へ供給するクロックの周波数を変更する制御を行うことを特徴とする半導体集積回路装置。

[請求項15]

請求項 14 記載の半導体集積回路装置において、

前記第 1 の CPU に接続される第 1 メモリと、前記第 2 の CPU に接続される不揮発性メモリとを有し、

前記第 1 の CPU は前記レゾルバ値補正処理用のプログラムを前記第 1 メモリからフェッチし、

前記第 2 の CPU は前記モータ制御信号生成処理用のプログラムを前記不揮発性メモリからフェッチし、

前記レゾルバ値補正処理用プログラムは、前記不揮発性メモリから前記第 1 メモリへ転送されることを特徴とする半導体集積回路装置。

図 2

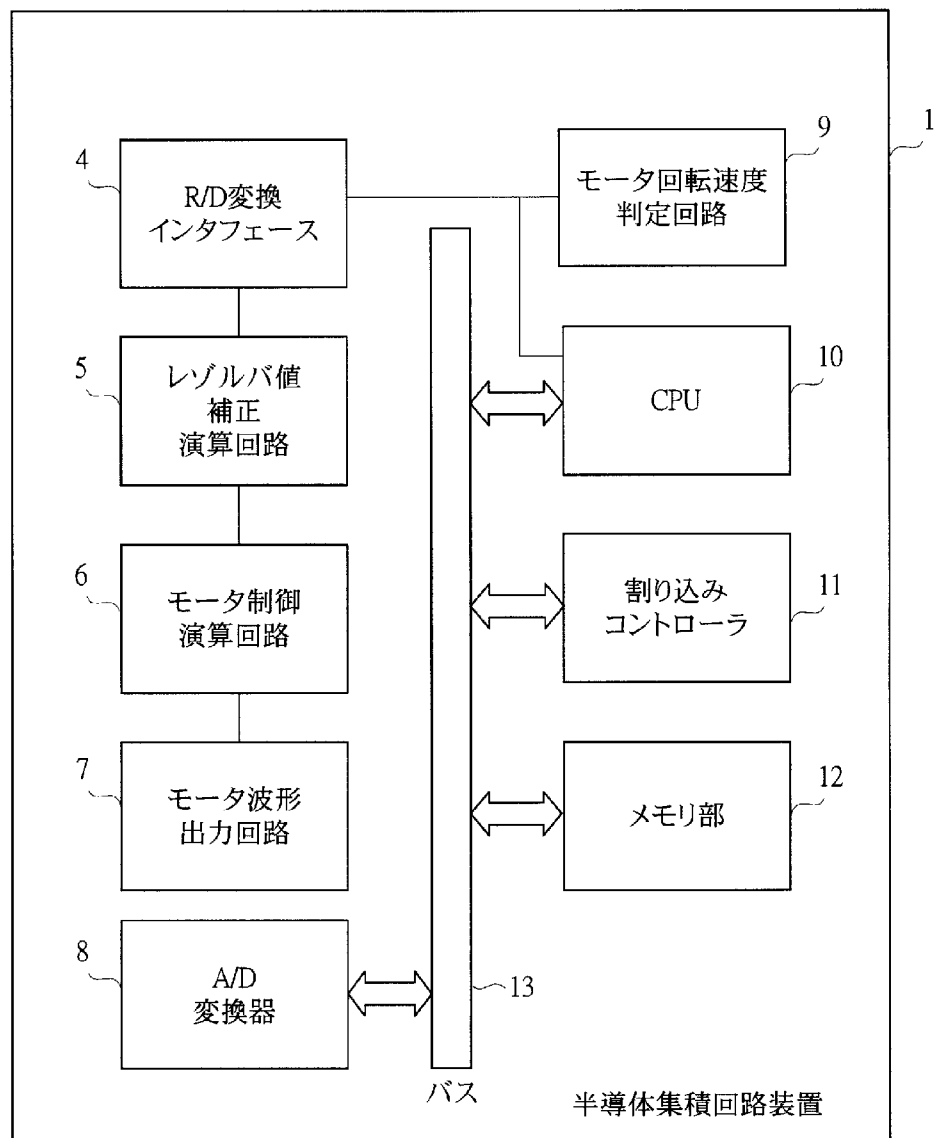


図 3

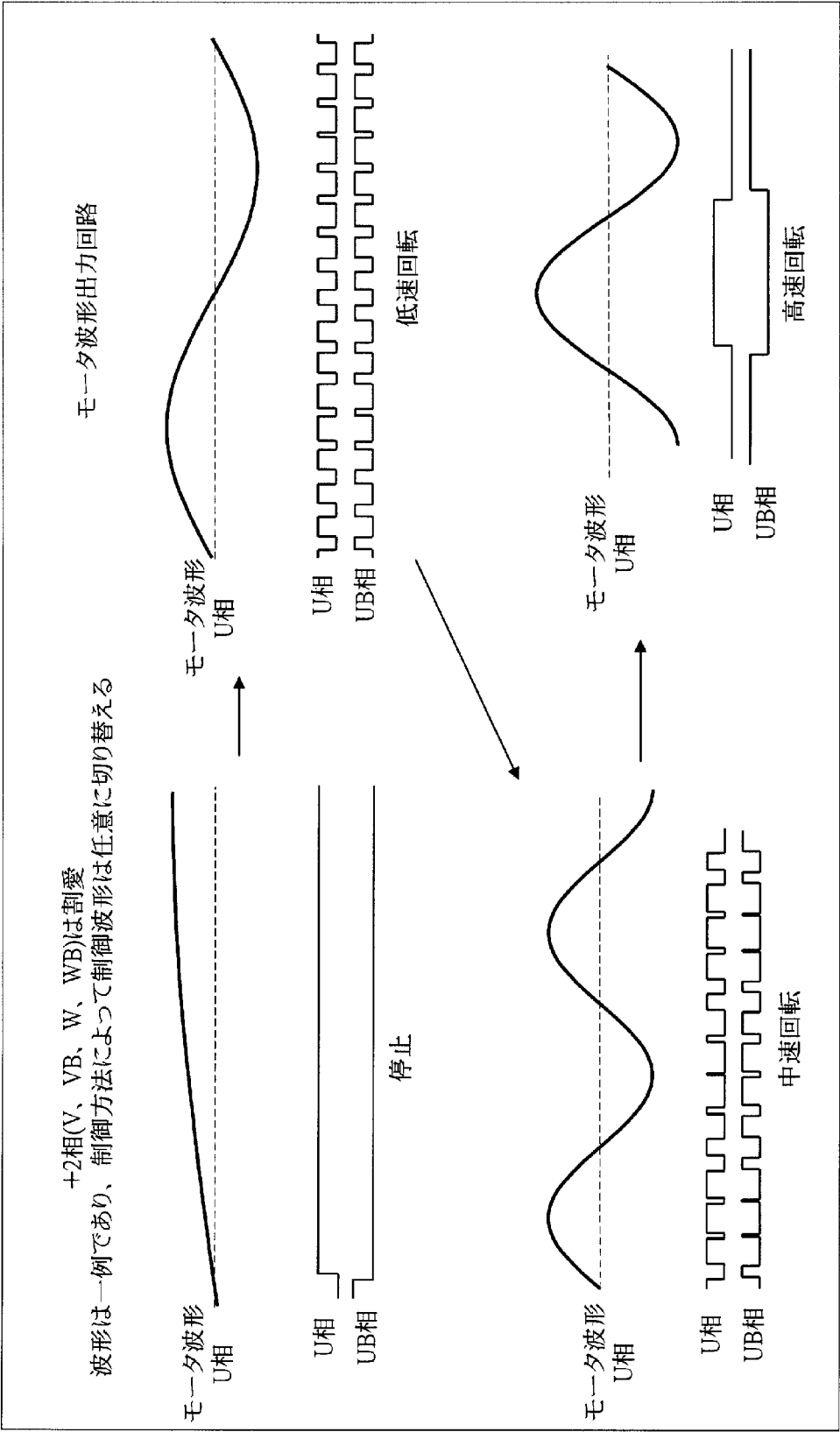


図 4

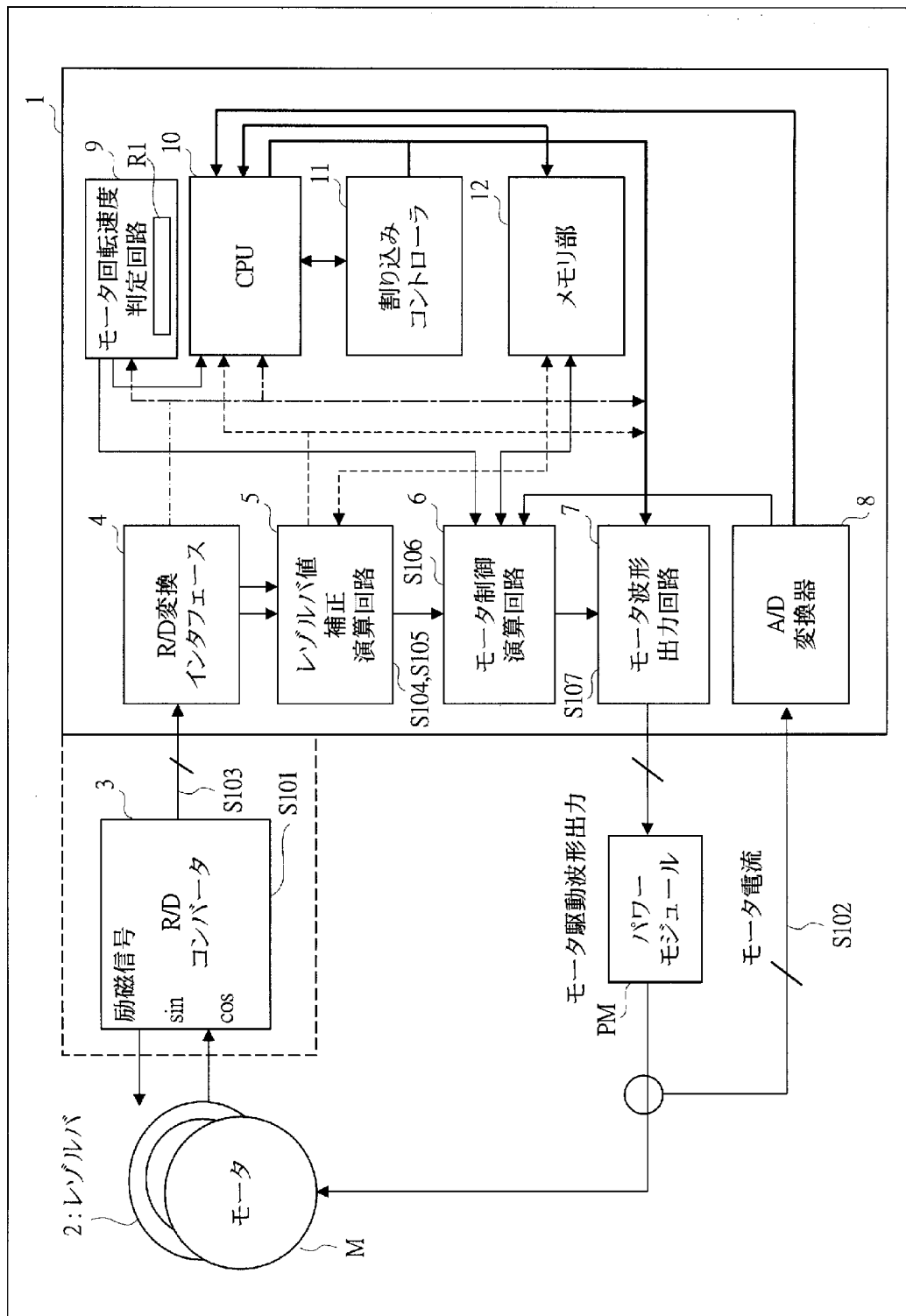
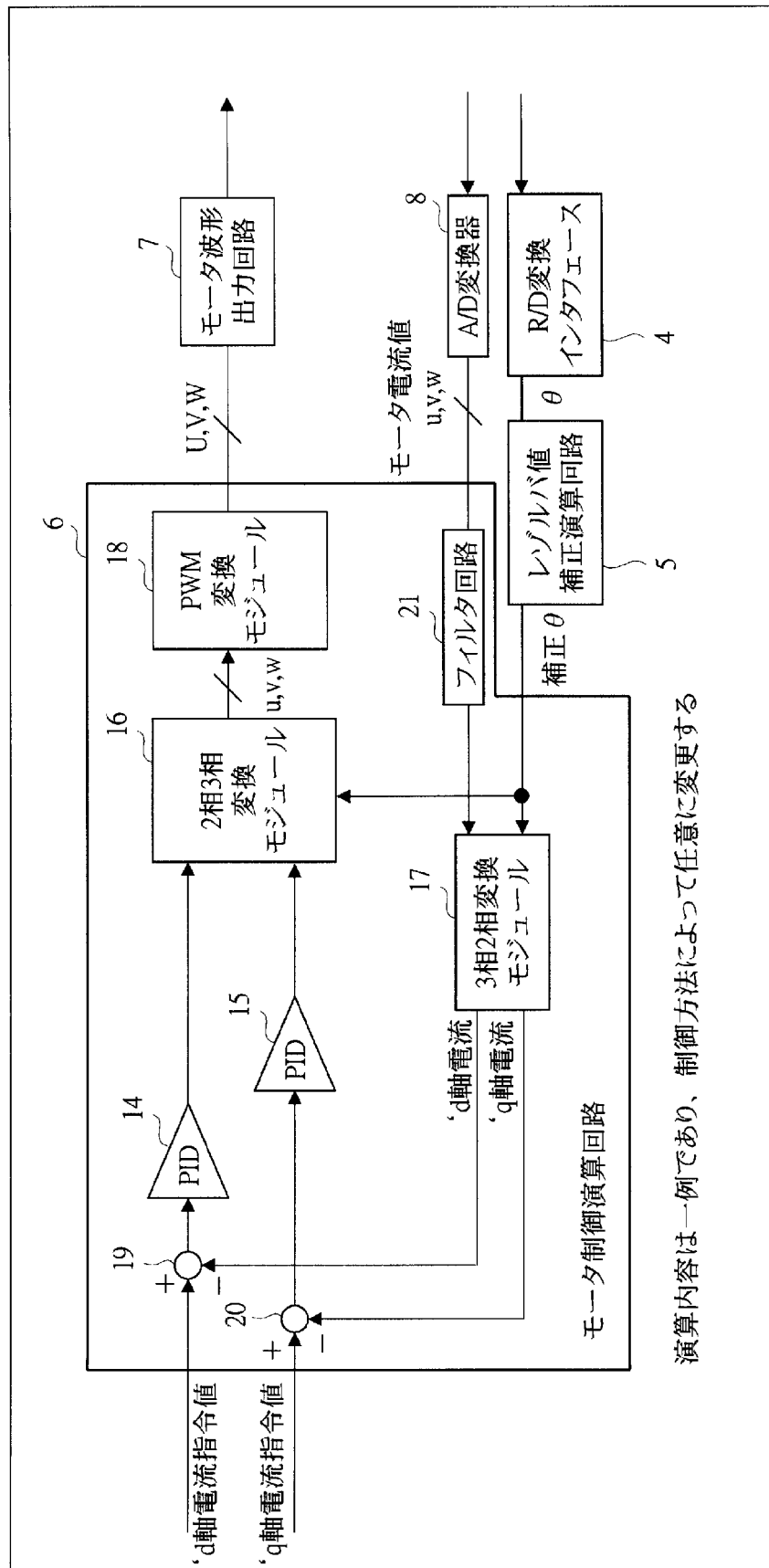


図 5



演算内容は一例であり、制御方法によって任意に変更する

図 6

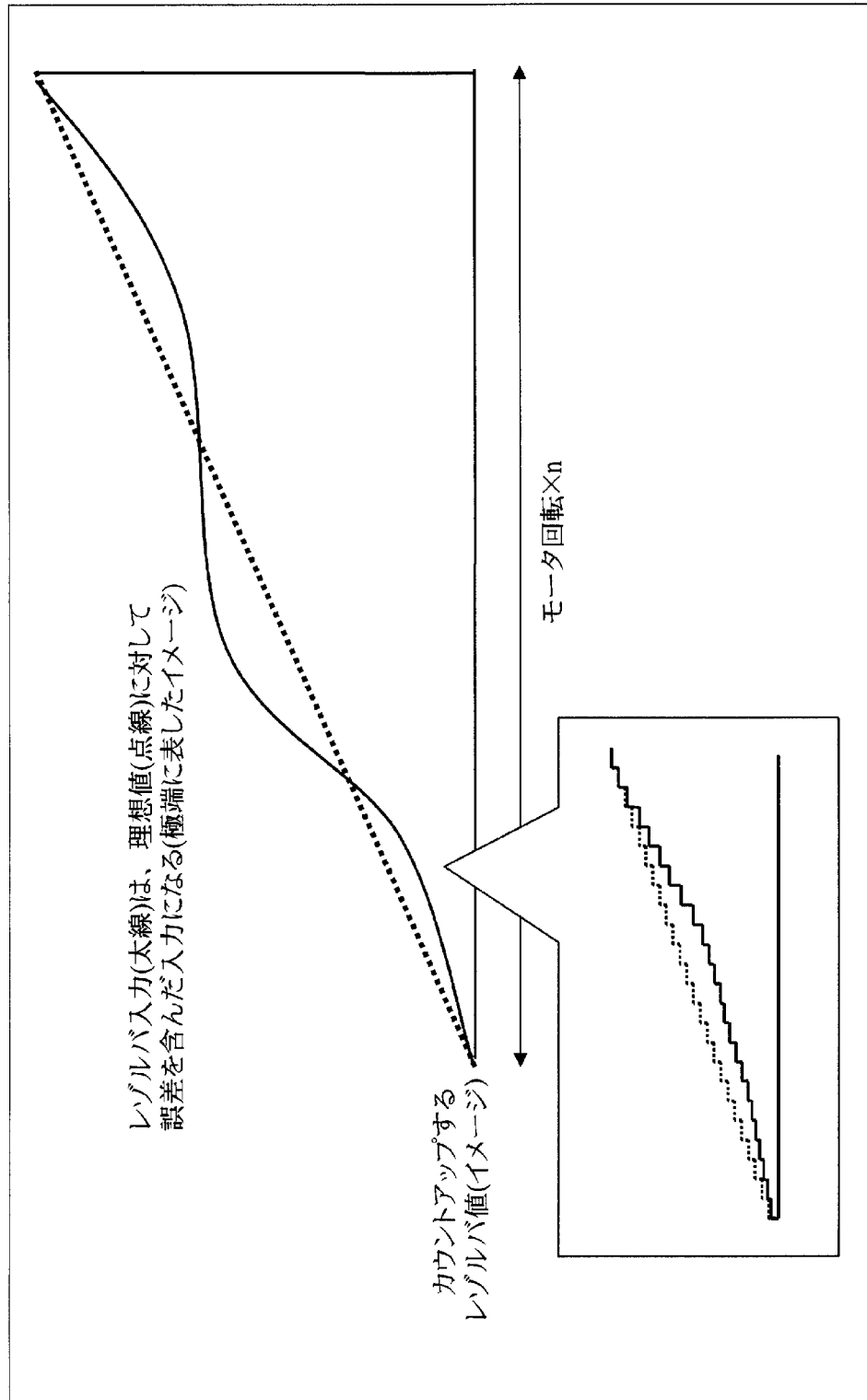


図 7

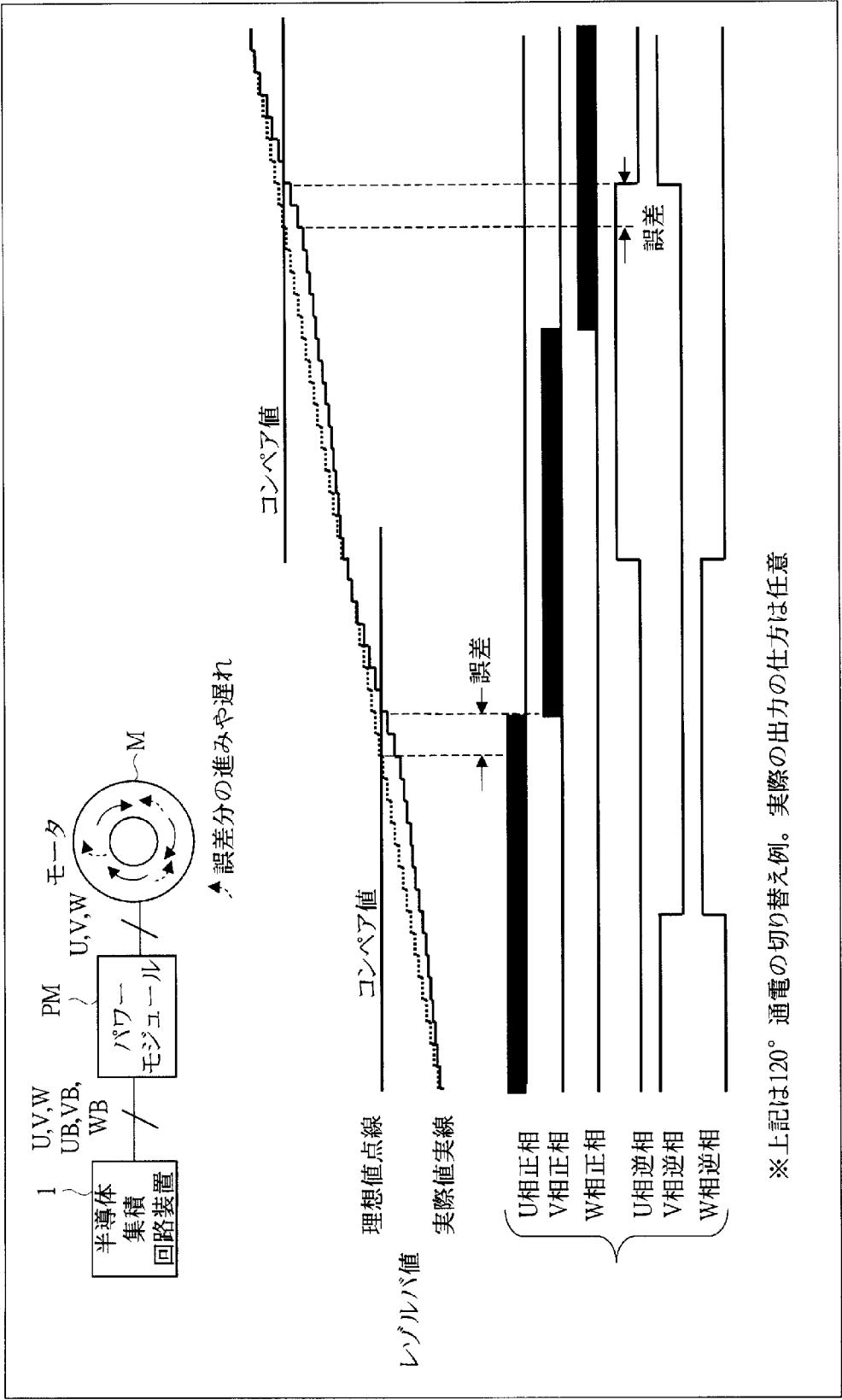


図 8

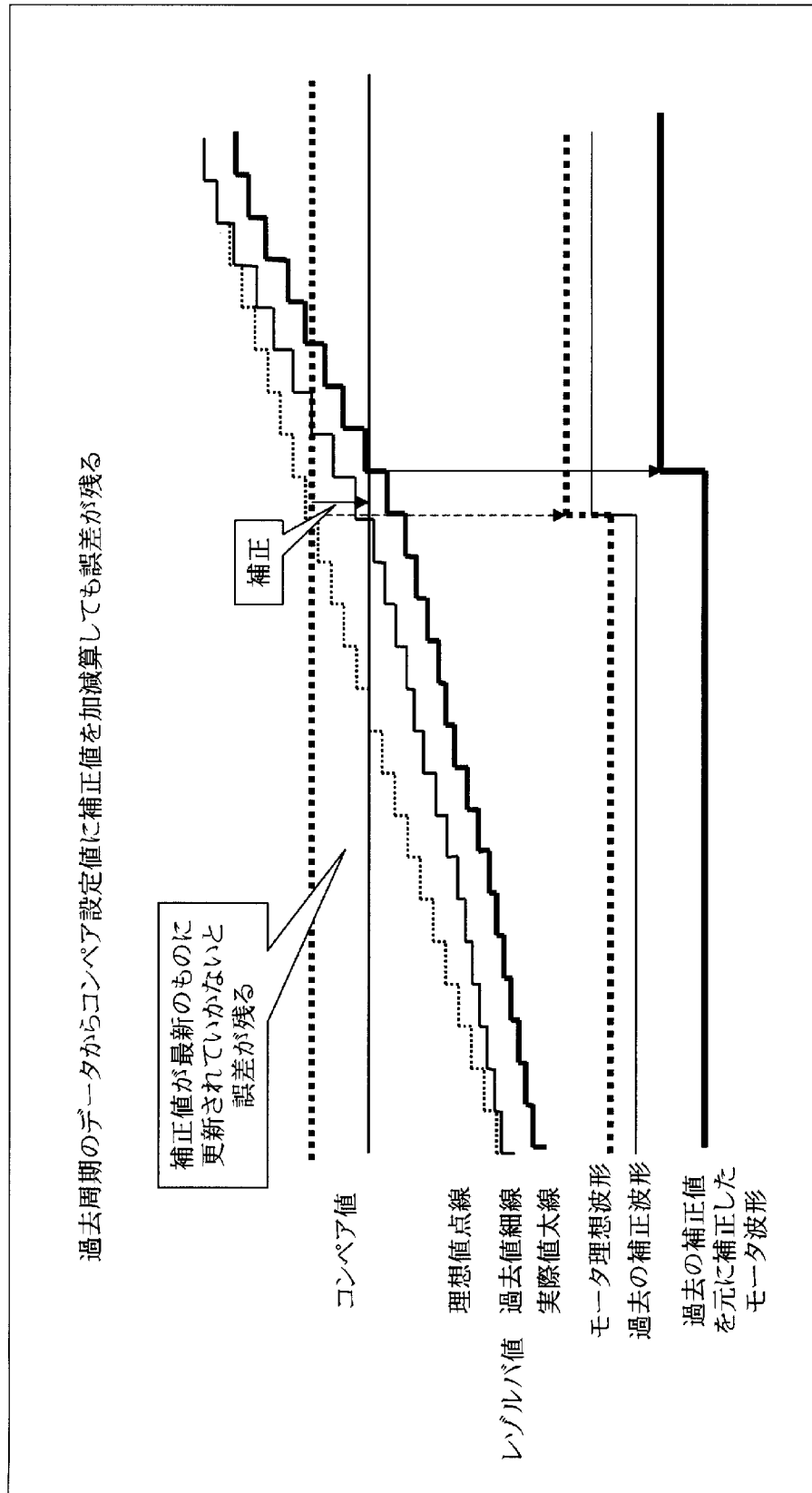


図 9

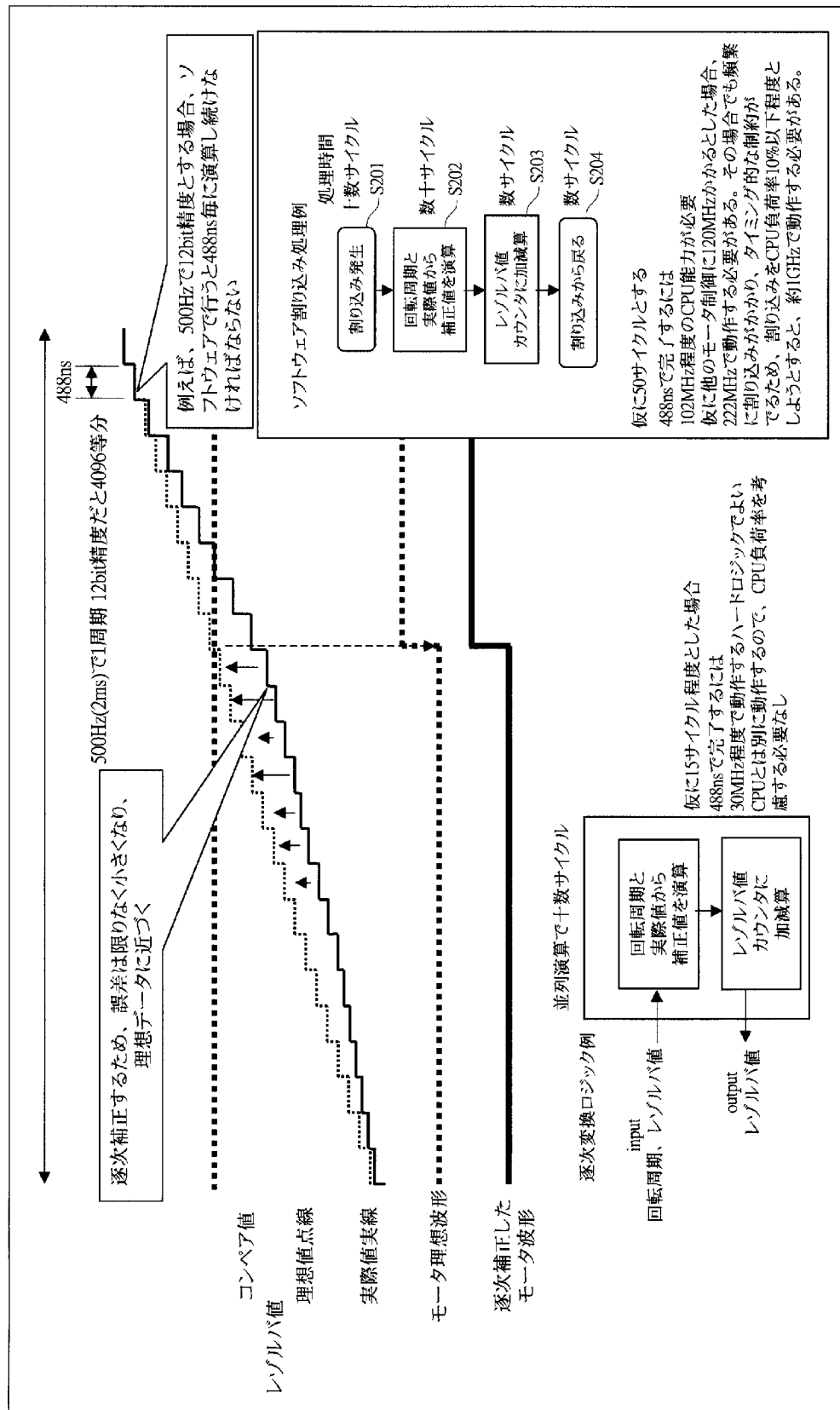


図 10

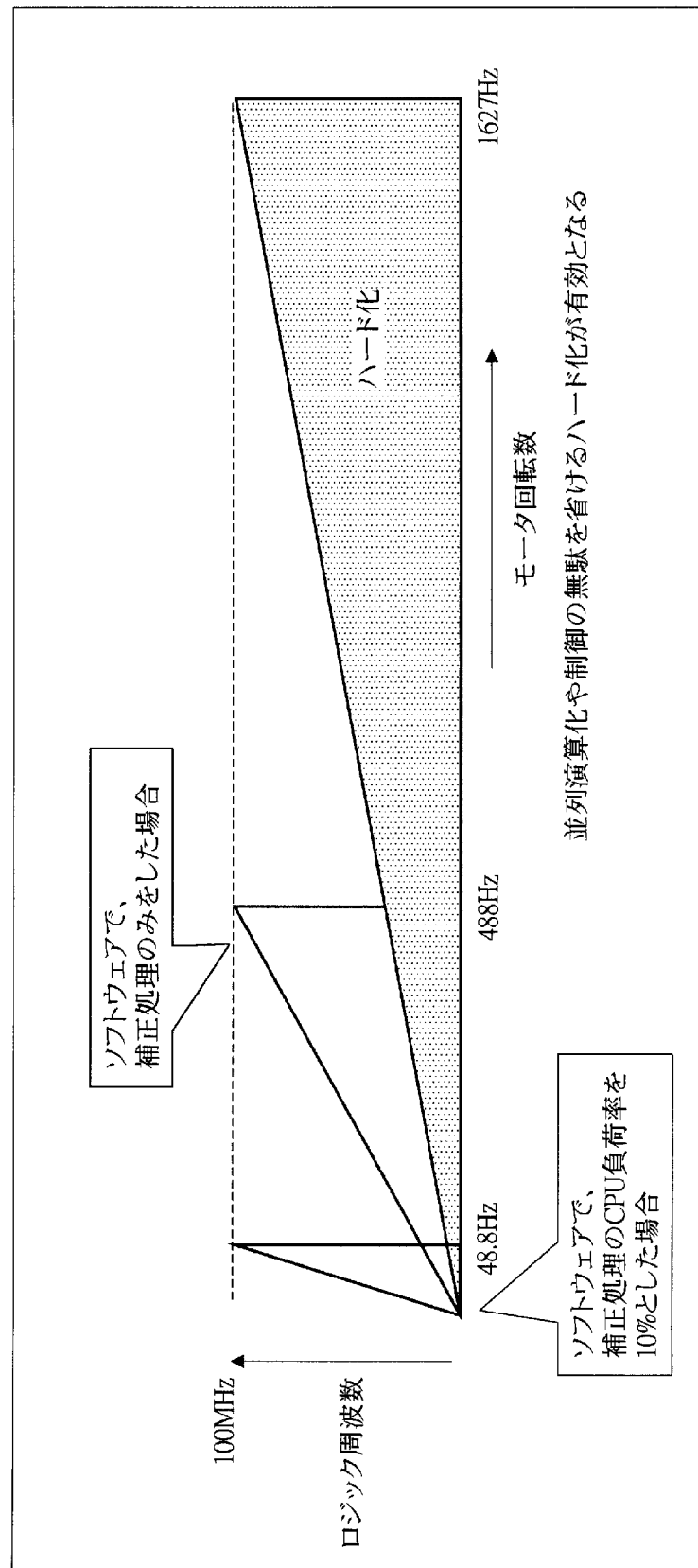


図 11

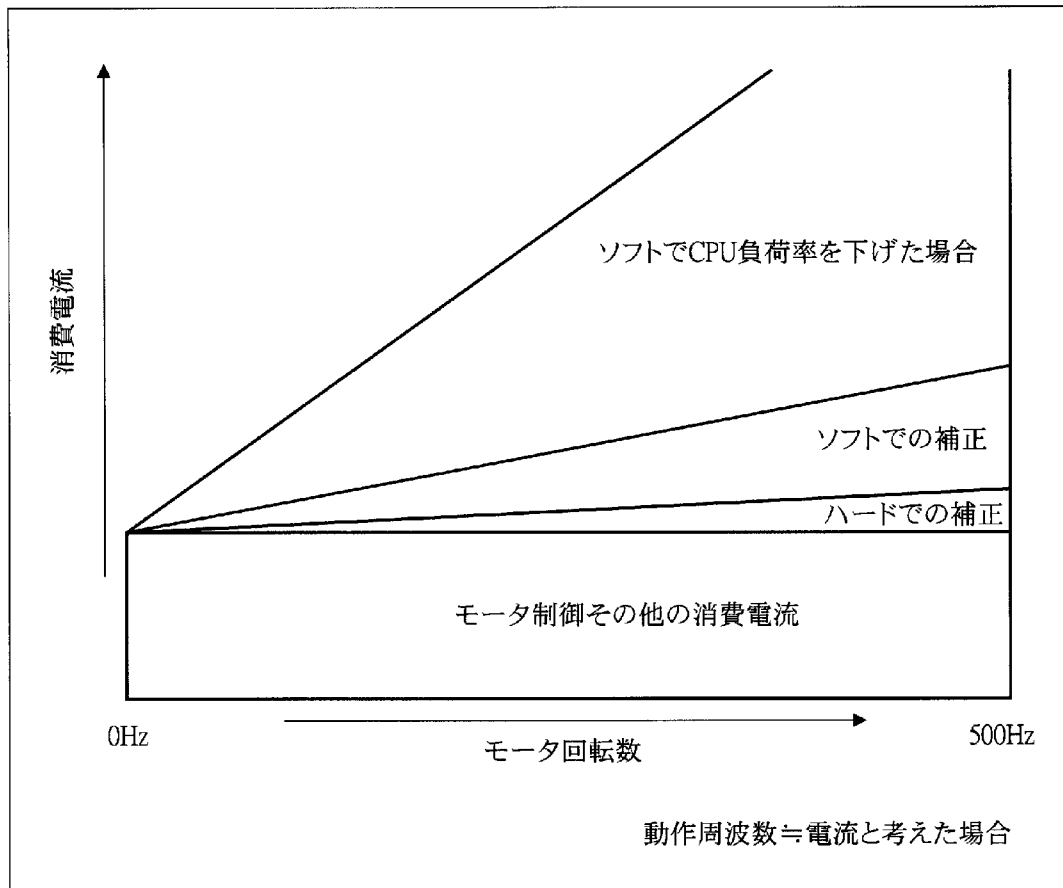


図 12

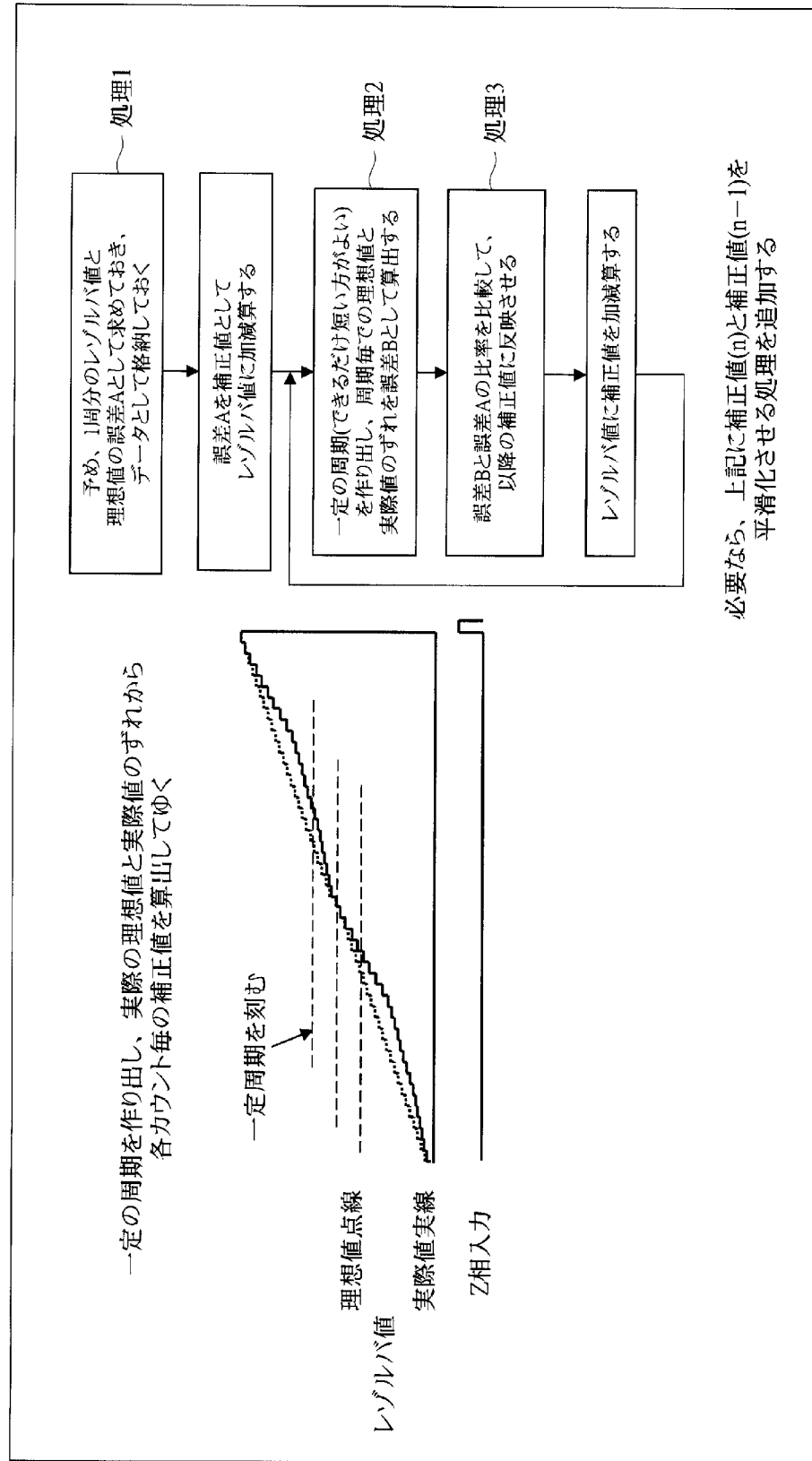


図 13

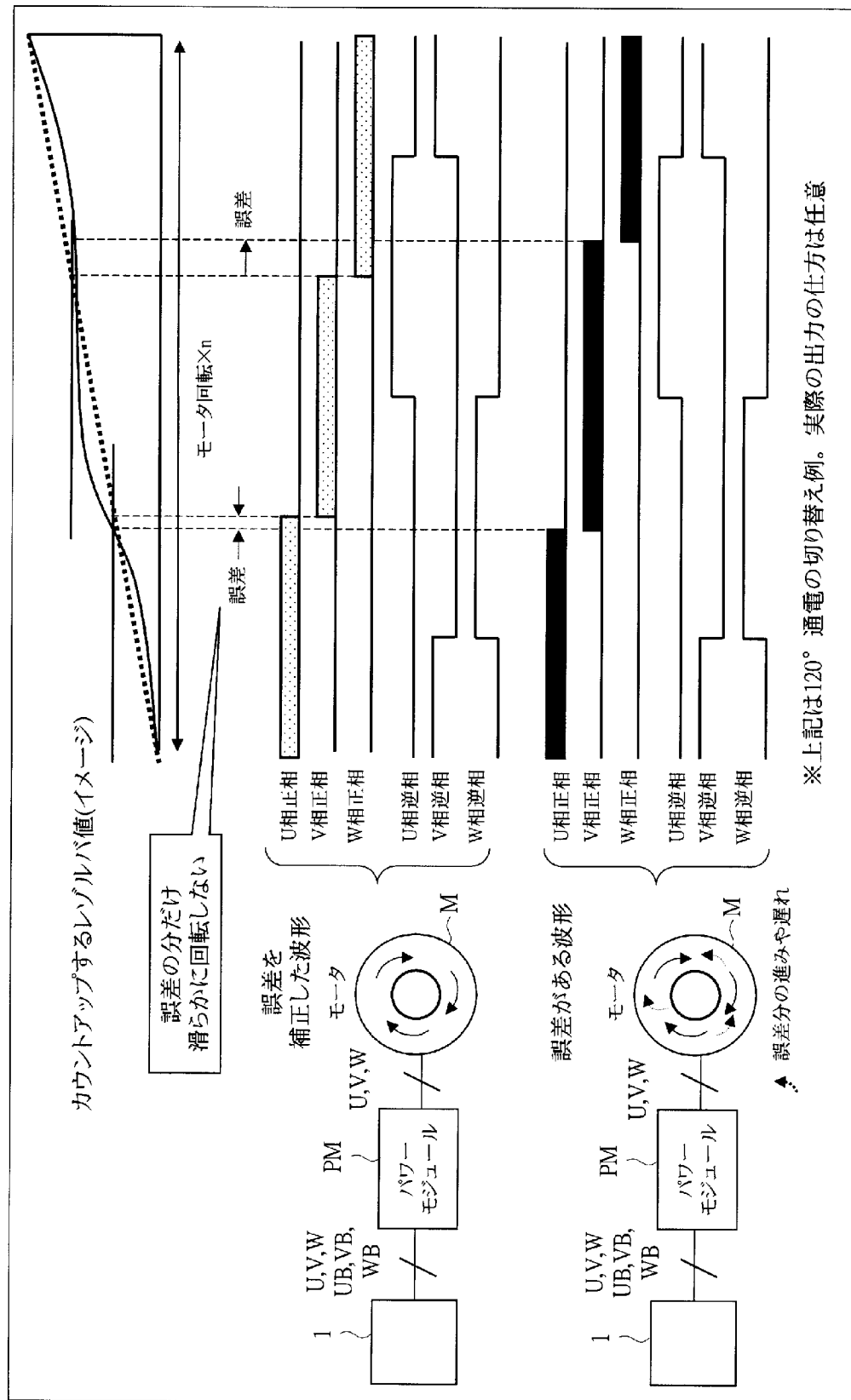


図 14

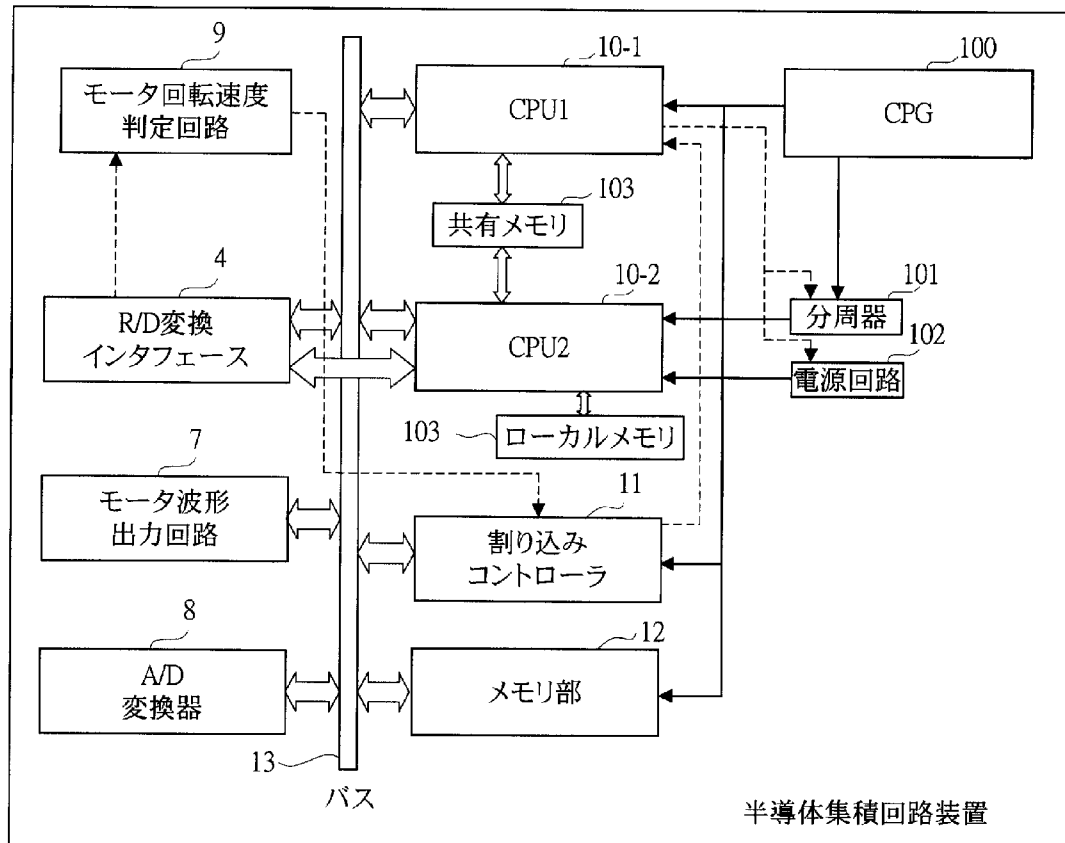


図 15

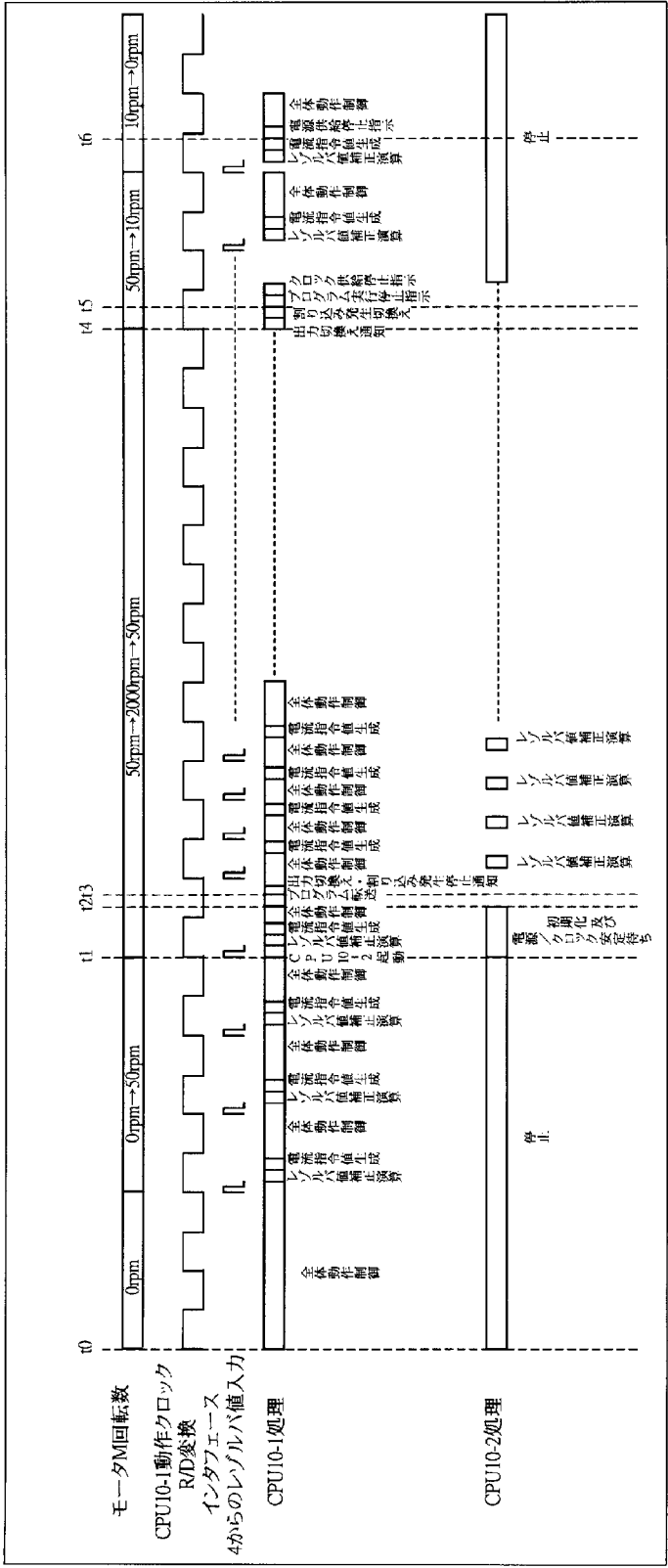
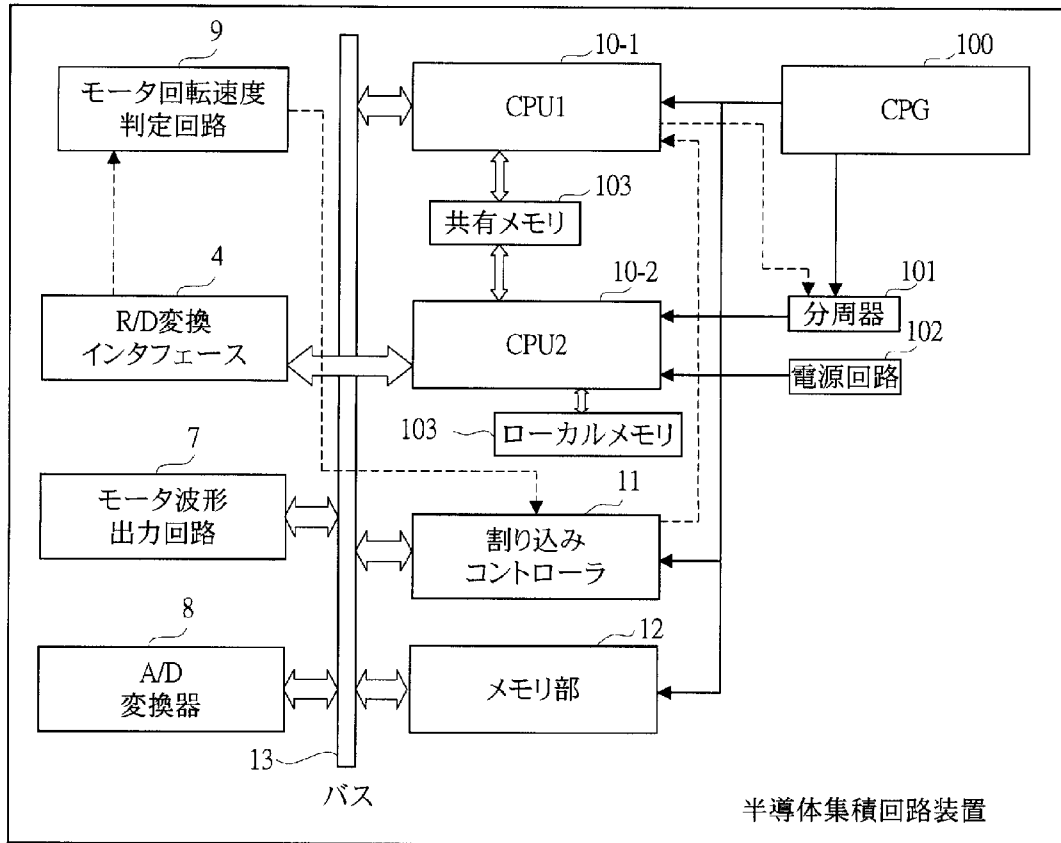


図 16



The diagram illustrates the timing of various system components over time, divided into three main sections: Motor Rotation, R/D Conversion, and CPU Operations.

- Motor Rotation (モータM回転数):** Shows a sequence of pulses. The first section is labeled "0rpm" and the second "50rpm". The frequency of pulses increases from 0rpm to 50rpm.
- R/D変換 (R/D Conversion):** Shows a sequence of pulses. The first section is labeled "0rpm" and the second "50rpm". The frequency of pulses increases from 0rpm to 50rpm.
- CPU10-1動作クロック (CPU10-1 Operation Clock):** Shows a sequence of pulses. The first section is labeled "0rpm" and the second "50rpm". The frequency of pulses increases from 0rpm to 50rpm.
- CPU10-2動作クロック (CPU10-2 Operation Clock):** Shows a sequence of pulses. The first section is labeled "0rpm" and the second "50rpm". The frequency of pulses increases from 0rpm to 50rpm.
- 4からのレナリバ値入力 (Renalbar Value Input from 4):** Shows a sequence of pulses. The first section is labeled "0rpm" and the second "50rpm". The frequency of pulses increases from 0rpm to 50rpm.
- 全体動作制御 (Overall Operation Control):** Shows a sequence of pulses. The first section is labeled "0rpm" and the second "50rpm". The frequency of pulses increases from 0rpm to 50rpm.
- 電流指令値生成 (Current Command Value Generation):** Shows a sequence of pulses. The first section is labeled "0rpm" and the second "50rpm". The frequency of pulses increases from 0rpm to 50rpm.
- クロック周波数設定 (Clock Frequency Setting):** Shows a sequence of pulses. The first section is labeled "0rpm" and the second "50rpm". The frequency of pulses increases from 0rpm to 50rpm.
- レナリバ値補正演算 (Renalbar Value Correction Calculation):** Shows a sequence of pulses. The first section is labeled "0rpm" and the second "50rpm". The frequency of pulses increases from 0rpm to 50rpm.
- 128kHz:** A vertical line indicating a specific frequency.
- 4MHz (~16MHz):** A vertical line indicating a specific frequency range.
- 128kHz:** A vertical line indicating a specific frequency.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/051916

A. CLASSIFICATION OF SUBJECT MATTER

H02P21/00(2006.01)i, G01D5/245(2006.01)i, H02P7/06(2006.01)i, H02P27/04(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02P21/00, G01D5/245, H02P7/06, H02P27/04

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2010
Kokai Jitsuyo Shinan Koho	1971-2010	Toroku Jitsuyo Shinan Koho	1994-2010

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2004-152441 A (Toshiba Corp.), 27 May 2004 (27.05.2004), paragraphs [0019] to [0058]; fig. 1 & US 2004/0085668 A1 & CN 1499508 A & SG 107152 A	1-2 3-15
Y	JP 2004-222448 A (Toyota Motor Corp.), 05 August 2004 (05.08.2004), paragraphs [0032] to [0055]; fig. 1 to 5 & US 2004/0150359 A1 & DE 102004002414 A & KR 10-2004-0066035 A & CN 1517683 A	3-15
Y	JP 2007-20383 A (Toyota Motor Corp.), 25 January 2007 (25.01.2007), paragraphs [0028] to [0114]; fig. 3 & US 2009/0159350 A1 & EP 1967406 A1 & WO 2007/018321 A1 & CN 101351355 A	7

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
11 May, 2010 (11.05.10)Date of mailing of the international search report
18 May, 2010 (18.05.10)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/051916

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2007-108861 A (Canon Inc.), 26 April 2007 (26.04.2007), paragraphs [0051] to [0061] (Family: none)	8-15
Y	JP 2006-262582 A (Ricoh Co., Ltd.), 28 September 2006 (28.09.2006), paragraphs [0032] to [0065] (Family: none)	8-13
A	JP 2007-267449 A (NSK Ltd.), 11 October 2007 (11.10.2007), paragraphs [0037] to [0053] (Family: none)	1-15
A	JP 2007-33412 A (NSK Ltd.), 08 February 2007 (08.02.2007), paragraphs [0020] to [0068] (Family: none)	1-15

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/051916

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:
The common matter of the inventions of claims 1-15 is to change processing according to speeds.

However, the search has revealed that, since the fact that software processing is performed at low speeds, and hardware processing is performed at normal rotation speeds according to the rotation speeds of a motor is disclosed in document JP 2004-152441 A (Toshiba Corp.), 27 May 2004 (27.05.2004), paragraphs [0019] to [0058]; fig. 1, & US 2004/0085668 A1 & CN 1499508 A & SG 107152 A, claims 1-2 are not novel.

(continued to extra sheet)

1. ☒ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☐ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☒ No protest accompanied the payment of additional search fees.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/051916

Continuation of Box No.III of continuation of first sheet (2)

In consequence, since changing the processing according to the speeds makes no contribution over the prior art, the common matter is not a special technical feature within the meaning of PCT Rule 13.2, second sentence.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H02P21/00(2006.01)i, G01D5/245(2006.01)i, H02P7/06(2006.01)i, H02P27/04(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H02P21/00, G01D5/245, H02P7/06, H02P27/04

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 0 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 0 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 0 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

WPI

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2004-152441 A（株式会社東芝）2004.05.27, 段落【0019】から【0058】、【図1】 & US 2004/0085668 A1 & CN 1499508 A & SG 107152 A	1 - 2
Y		3 - 1 5
Y	JP 2004-222448 A（トヨタ自動車株式会社）2004.08.05, 段落【0032】から【0055】、【図1】から【図5】 & US 2004/0150359 A1 & DE 102004002414 A & KR 10-2004-0066035 A & CN 1517683 A	3 - 1 5

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

1 1 . 0 5 . 2 0 1 0

国際調査報告の発送日

1 8 . 0 5 . 2 0 1 0

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

天坂 康種

3 V

4 4 1 4

電話番号 03-3581-1101 内線 3358

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2007-20383 A (トヨタ自動車株式会社) 2007.01.25, 段落【0028】から【0114】、【図3】 & US 2009/0159350 A1 & EP 1967406 A1 & WO 2007/018321 A1 & CN 101351355 A	7
Y	JP 2007-108861 A (キヤノン株式会社) 2007.04.26, 段落【0051】から【0061】 (ファミリーなし)	8-15
Y	JP 2006-262582 A (株式会社リコー) 2006.09.28, 段落【0032】から【0065】 (ファミリーなし)	8-13
A	JP 2007-267449 A (日本精工株式会社) 2007.10.11, 段落【0037】から【0053】 (ファミリーなし)	1-15
A	JP 2007-33412 A (日本精工株式会社) 2007.02.08, 段落【0020】から【0068】 (ファミリーなし)	1-15

第Ⅱ欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（PCT17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求項 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、
2. ☐ 請求項 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3. ☐ 請求項 _____ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第Ⅲ欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるところの国際調査機関は認めた。

請求項1－15に係る発明の共通の事項は、速度に応じて処理を変更することである。

しかしながら、調査の結果、文献 JP 2004-152441 A（株式会社東芝）2004.05.27、段落【0019】から【0058】、【図1】 & US 2004/0085668 A1 & CN 1499508 A & SG 107152 A には、モータの回転速度に応じて、低速時にはソフトウェア処理を行い、定常回転速度ではハードウェア処理を行うことが開示されており、請求項1－2は新規でないことが明らかとなった。

結果として、速度に応じて処理を変更することは、先行技術の域を出ないから、PCT規則13.2の第2文の意味において、この共通事項は特別な技術的特徴ではない。

1. ☒ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。
2. ☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- ☒ 追加調査手数料の納付はあったが、異議申立てはなかった。