

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.⁷
H01J 1/30

(11) 공개번호 10-2005-0111706
(43) 공개일자 2005년11월28일

(21) 출원번호 10-2004-0036670
(22) 출원일자 2004년05월22일

(71) 출원인 삼성에스디아이 주식회사
경기 수원시 영통구 신동 575

(72) 발명자 한인택
서울특별시서초구서초동1641-13아남아파트1동702호
오태식
경기도수원시팔달구인계동1122-10삼호파크타워1803호
김하진
경기도수원시팔달구망포동486-7도고빌라6동401호
줄카니브안드레이
경기도수원시팔달구매탄동동남아파트1동710호
김종민
경기도수원시팔달구영통동신나무실신원아파트641동1802호

(74) 대리인 리엔목특허법인
이혜영

심사청구 : 없음

(54) 전계방출 표시소자 및 그 제조방법

요약

전계방출 표시소자 및 그 제조방법이 개시된다. 개시된 전계방출 표시소자는, 기관; 기관의 상면에 서로 나란하게 형성되는 다수의 언더게이트 전극; 언더게이트 전극들의 상부에 언더게이트 전극들과 직교하는 방향으로 형성되며, 언더게이트 전극들과 교차하는 부분에는 각각 캐소드홀이 형성되는 다수의 캐소드 전극; 캐소드 전극들 상에 캐소드홀들의 중심에 대하여 대칭으로 형성되는 다수의 에미터; 및 캐소드홀의 중심부에 상기 언더게이트 전극들과 전기적으로 연결되도록 형성되는 다수의 게이트 전극;을 구비한다.

대표도

도 2

명세서

도면의 간단한 설명

도 1은 종래 전계방출 표시소자의 일부를 도시한 단면도이다.

도 2는 본 발명의 실시예에 따른 전계방출 표시소자의 일부를 도시한 단면도이다.

도 3은 도 2에 도시된 전계방출 표시소자의 일부를 절개하여 도시한 사시도이다.

도 4는 도 2에 도시된 전계방출 표시소자의 단위 구조를 도시한 단면도이다.

도 5는 본 발명의 실시예에 따른 전계방출 표시소자에서 에미터 어레이들의 배치를 보여주는 평면도이다.

도 6은 본 발명의 실시예에 따른 전계방출 표시소자에서 에미터 어레이들의 다른 배치를 보여주는 평면도이다.

도 7은 본 발명의 실시예에 따른 전계방출 표시소자에서 형광체층의 서브 픽셀 영역들의 배치를 보여주는 평면도이다.

도 8a 및 도 8b는 종래 전계방출 표시소자에 형성된 형광체층의 서브 픽셀 영역에 도 6 및 도 7에 도시된 에미터 어레이들로부터 방출된 전자빔이 도달되는 모습을 보여주는 도면들이다.

도 9는 본 발명의 다른 실시예에 따른 전계방출 표시소자의 단위 구조를 도시한 단면도이다.

도 10은 본 발명의 또 다른 실시예에 따른 전계방출 표시소자의 단위 구조를 도시한 단면도이다.

도 11a 내지 도 11c는 도 9에 도시된 전계방출 표시소자에 있어서의 전자빔 방출에 대한 시뮬레이션 결과를 보여주는 도면들이다.

도 12a 내지 도 12c는 도 10에 도시된 전계방출 표시소자에 있어서의 전자빔 방출에 대한 시뮬레이션 결과를 보여주는 도면들이다.

도 13a 내지 도 19는 도 4에 도시된 전계방출 표시소자의 제조방법을 설명하기 위한 도면들이다.

도 20 내지 도 24는 도 9에 도시된 전계방출 표시소자의 제조방법을 설명하기 위한 도면들이다.

도 25 내지 도 29는 도 10에 도시된 전계방출 표시소자의 제조방법을 설명하기 위한 도면들이다.

<도면의 주요 부분에 대한 부호의 설명>

110,210,310... 하부기관 112,212,312... 캐소드 전극

112a,212a,312a... 캐소드홀 113,213,313... 후면 노광용 마스크층

114,214,314... 제1 절연층 114a,214a,314a... 제1 캐비티

115,215,315... 언더게이트 전극 116,216,316... 게이트 전극

117,217,317... 돌기부 118,218,318... 제2 절연층

118a,218a,318a... 제2 캐비티 120... 상부기관

122... 애노드 전극 124... 형광체층

130,230,330... 에미터 130A, 130B... 에미터 어레이

140,240,340... 집속 전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 전계방출 표시소자 및 그 제조방법에 관한 것으로, 상세하게는 전자빔의 집속 효과를 향상시키고, 구동전압을 낮출 수 있는 개선된 구조의 전계방출 표시소자 및 그 제조방법에 관한 것이다.

종래의 정보전달매체의 중요 부분인 표시장치의 대표적인 활용 분야로는 개인용 컴퓨터의 모니터와 텔레비전 수상기 등을 들 수 있다. 이러한 표시장치는 고속 열전자 방출을 이용하는 음극선관(CRT; Cathode Ray Tube)과, 최근에 급속도로 발전하고 있는 평판 표시장치(Flat Panel Display)로 크게 분류될 수 있다. 상기 평판 표시장치로는 액정 디스플레이(LCD; Liquid Crystal Display), 플라즈마 디스플레이 패널(PDP; Plasma Display Panel), 전계방출 표시소자(FED; Field Emission Display) 등이 있다.

전계방출 표시소자는, 캐소드 전극 위에 형성된 에미터(emitter)와 게이트전극 사이에 강한 전기장을 발생시킴으로써 상기 에미터로부터 전자를 방출시키고, 이 전자를 애노드 전극 상에 도포된 형광체층에 충돌시켜 발광되도록 하는 표시장치이다. 이러한 전계방출 표시소자는 박형의 표시소자로서 전체 두께가 수 cm에 불과하며, 넓은 시야각, 낮은 소비전력, 낮은 제조비용 등의 장점을 갖기 때문에 액정 디스플레이, 플라즈마 디스플레이 패널과 함께 차세대 표시소자로 주목받고 있다.

전계방출 표시소자는 음극선관과 유사한 물리적 원리를 이용하고 있다. 즉, 캐소드 전극으로부터 방출된 전자가 가속되어 애노드 전극에 충돌하게 되면, 애노드 전극 상에 도포된 형광체층이 여기됨으로써 특정 색상의 빛이 발광하게 된다. 하지만, 전계방출 표시소자는 음극선관의 경우와는 달리 에미터가 냉음극(cold cathode) 물질로 이루어져 있다는 차이가 있다.

전계방출 표시소자의 일반적인 구조가 도 1에 도시되어 있다. 도 1을 참조하면, 전계방출 표시소자는 서로 이격되게 배치되는 하부기관(10) 및 상부기관(20)을 구비한다. 여기서, 상기 하부기관(10)과 상부기관(20)은 그 사이에 마련되는 스페이서(미도시)에 의해 서로 일정 간격으로 유지되도록 되어 있다. 상기 하부기관(10)의 상면에는 캐소드 전극(12)이 형성되며, 그 위에는 절연층(14)과 전자 추출을 위한 게이트 전극(16)이 차례로 형성된다. 그리고, 상기 절연층(14)에는 캐소드 전극(12)의 일부를 노출시키는 캐비티(cavity)가 형성되며, 이 캐비티의 내부에는 에미터(30)가 마련된다. 한편, 상기 상부기관(20)의 하면에는 애노드 전극(22)이 형성되며, 이 애노드 전극(22) 상에는 형광체층(24)이 도포된다.

그러나, 상기와 같은 구조의 전계방출 표시소자에서는 전자빔의 궤적이 정확히 제어되지 않으면 원하는 화소에서 원하는 색상을 정확하게 발현시킬 수 없게 된다. 그러므로, 에미터(30)로부터 방출된 전자가 형광체층(24)이 도포된 애노드 전극(22) 상의 원하는 위치에 정확하게 전달되도록 전자빔의 궤적을 제어할 필요가 있다.

발명이 이루고자 하는 기술적 과제

본 발명은 에미터의 구조를 개선하여 전자빔의 집속 효과를 향상시키고, 구동전압을 낮출 수 있는 전계방출 표시소자 및 그 제조방법을 제공하는데 그 목적이 있다.

발명의 구성 및 작용

상기한 목적을 달성하기 위하여,

본 발명의 실시예에 따른 전계방출 표시소자는,

기관;

상기 기관의 상면에 서로 나란하게 형성되는 다수의 언더게이트 전극;

상기 언더게이트 전극들의 상부에 상기 언더게이트 전극들과 직교하는 방향으로 형성되며, 상기 언더게이트 전극들과 교차하는 부분에는 각각 캐소드홀이 형성되는 다수의 캐소드 전극;

상기 캐소드 전극들 상에 상기 캐소드홀들의 중심에 대하여 대칭으로 형성되는 다수의 에미터; 및

상기 캐소드홀의 중심부에 상기 언더게이트 전극들과 전기적으로 연결되도록 형성되는 다수의 게이트 전극;을 구비한다.

상기 에미터들은 상기 캐소드홀들의 주변을 따라 환형으로 형성되는 것이 바람직하다. 여기서, 상기 에미터들은 탄소나노튜브(CNT), 비정질 탄소, 나노 다이아몬드, 나노 금속선 및 나노 산화금속선으로 이루어진 그룹에서 선택된 적어도 하나로 이루어질 수 있다.

상기 언더게이트 전극들과 상기 캐소드 전극들 사이에는 제1 절연층이 형성되며, 상기 제1 절연층에는 상기 캐소드홀들과 연통하는 제1 캐비티들이 형성된다. 그리고, 상기 캐소드 전극들의 상면에는 제2 절연층이 형성되며, 상기 제2 절연층에는 상기 캐소드홀들과 연통하는 제2 캐비티들이 형성된다. 그리고, 상기 제2 절연층의 상면에는 집속 전극이 형성된다.

상기 게이트 전극들은 상기 제1 캐비티의 바닥 중심부로부터 돌출되어 형성되는 것이 바람직하다. 이때, 상기 게이트 전극들의 내부에는 절연물질로 이루어진 돌기부가 형성될 수 있다.

상기 게이트 전극들의 상부는 상기 캐소드 전극들과 동일한 높이에 위치할 수 있다. 또한, 상기 게이트 전극들의 상부는 상기 캐소드 전극들과 상기 집속 전극 사이의 높이에 위치할 수도 있다.

상기 언더게이트 전극들의 상면에는 후면 노광용 마스크층이 형성될 수 있으며, 상기 후면 노광용 마스크층은 비정질 실리콘 또는 금속 박막으로 이루어질 수 있다. 그리고, 상기 언더게이트 전극들은 ITO(Indium Tin Oxide)와 같은 투명 전극으로 이루어질 수 있다.

본 발명의 다른 실시예에 따른 전계방출 표시소자는,

기관;

상기 기관의 상면에 서로 나란하게 형성되는 다수의 언더게이트 전극;

상기 언더게이트 전극들의 상부에 상기 언더게이트 전극들과 직교하는 방향으로 형성되며, 상기 언더게이트 전극들과 교차하는 부분에는 각각 캐소드홀이 형성되는 다수의 캐소드 전극; 및

상기 캐소드 전극들 상에 상기 캐소드홀들의 중심에 대하여 대칭으로 형성되는 다수의 에미터;를 구비한다.

본 발명의 또 다른 실시예에 따른 전계방출 표시소자는,

일정간격으로 서로 대향되게 배치되는 하부기관 및 상부기관;

상기 하부기관의 상면에 서로 나란하게 형성되는 다수의 언더게이트 전극;

상기 언더게이트 전극들의 상부에 상기 언더게이트 전극들과 직교하는 방향으로 형성되며, 상기 언더게이트 전극들과 교차하는 부분에는 각각 캐소드홀이 형성되는 다수의 캐소드 전극;

상기 캐소드 전극들 상에 상기 캐소드홀들의 중심에 대하여 대칭으로 형성되는 다수의 에미터를 포함하는 전자방출원;

상기 상부기관의 하면에 형성되는 애노드 전극; 및

상기 애노드 전극의 하면에 형성되는 형광체층;을 구비하고,

상기 전자방출원은 그 각각이 적어도 하나의 상기 에미터로 이루어져 하나의 픽셀을 이루는 서브 픽셀들 각각에 대응하는 다수의 에미터 어레이를 포함하며, 인접하는 상기 에미터 어레이들은 서로 엇갈리도록 배치된다.

여기서, 상기 형광체층은 상기 에미터 어레이들에 대응되는 다수의 서브 픽셀 영역을 포함하며, 인접하는 상기 서브픽셀 영역은 서로 엇갈리게 배치되는 것이 바람직하다.

한편, 본 발명의 실시예에 따른 전계방출 표시소자의 제조방법은,

기관의 상면에 다수의 언더게이트 전극을 서로 나란하게 형성하는 단계;

상기 기관의 상면에 상기 언더게이트 전극들의 일부를 노출시키는 제1 캐비티들이 형성된 제1 절연층을 형성하는 단계;

상기 제1 절연층의 상면에 상기 제1 캐비티들과 연통하는 캐소드홀들이 형성된 다수의 캐소드 전극을 상기 언더게이트 전극들과 직교하는 방향으로 형성하는 단계;

상기 캐소드 전극들의 상면에 상기 캐소드홀들과 연통하는 제2 캐비티들이 형성된 제2 절연층을 형성하는 단계;

상기 제2 절연층의 상면에 집속 전극을 형성하는 단계;

상기 제1 캐비티들의 바닥 중심부로부터 돌출된 다수의 게이트 전극을 형성하는 단계; 및

상기 캐소드 전극들 상에 상기 게이트 전극들을 중심으로 대칭으로 다수의 에미터를 형성하는 단계;를 포함한다.

상기 게이트 전극들을 형성하는 단계는,

상기 제1캐비티들의 바닥 중심부로부터 돌출된 돌기부들을 형성하는 단계; 및

상기 돌기부들의 외면에 상기 게이트 전극들을 형성하는 단계;를 포함하는 것이 바람직하다. 여기서, 상기 돌기부들은 상기 제2 절연층과 동시에 형성될 수 있으며, 상기 게이트 전극들은 상기 집속 전극과 동시에 형성될 수 있다.

상기 에미터들을 형성하는 단계는,

상기 제1 절연층을 형성하기 전에 상기 언더게이트 전극들의 상면에 상기 에미터들의 형상에 대응되도록 패터닝된 후면 노광용 마스크층을 형성하는 단계;

상기 제2 캐비티들을 통하여 노출된 캐소드 전극들 상에 전자방출물질을 도포하는 단계; 및

상기 후면 노광용 마스크층을 포토마스크로 하여 후면 노광을 이용한 포토리소그래피 공정에 의하여 상기 전자방출물질을 패터닝하여 상기 에미터들을 형성하는 단계;를 포함하는 것이 바람직하다.

본 발명의 다른 실시예에 따른 전계방출 표시소자의 제조방법은,

기관의 상면에 다수의 언더게이트 전극을 서로 나란하게 형성하는 단계;

상기 기관의 상면에 상기 언더게이트 전극들의 일부를 노출시키는 제1 캐비티들이 형성된 제1 절연층을 형성하는 단계;

상기 제1 절연층의 상면에 상기 제1 캐비티들과 연통하는 캐소드홀들이 형성된 다수의 캐소드 전극을 상기 언더게이트 전극들과 직교하는 방향으로 형성하는 단계;

상기 제1 캐비티들의 바닥 중심부로부터 돌출된 다수의 게이트 전극을 형성하는 단계;

상기 캐소드 전극들의 상면에 상기 캐소드홀들과 연통하는 제2 캐비티들이 형성된 제2 절연층을 형성하는 단계;

상기 제2 절연층의 상면에 집속 전극을 형성하는 단계; 및

상기 캐소드 전극들 상에 상기 게이트 전극들을 중심으로 대칭으로 다수의 에미터를 형성하는 단계;를 포함한다.

상기 게이트 전극들을 형성하는 단계는,

상기 제1캐비티들의 바닥 중심부로부터 돌출된 돌기부들을 형성하는 단계; 및

상기 돌기부들의 외면에 상기 게이트 전극들을 형성하는 단계;를 포함하는 것이 바람직하다. 여기서, 상기 돌기부들은 상기 제1 절연층과 동시에 형성될 수 있으며, 상기 게이트 전극들은 상기 캐소드 전극들과 동시에 형성될 수 있다.

본 발명의 다른 실시예에 따른 전계방출 표시소자의 제조방법은,

기판의 상면에 다수의 언더게이트 전극을 서로 나란하게 형성하는 단계;

상기 기판의 상면에 상기 언더게이트 전극들의 일부를 노출시키는 제1 캐비티들이 형성된 제1 절연층을 형성하는 단계;

상기 제1 절연층의 상면에 상기 제1 캐비티들과 연통하는 캐소드홀들이 형성된 다수의 캐소드 전극을 상기 언더게이트 전극들과 직교하는 방향으로 형성하는 단계;

상기 캐소드 전극들의 상면에 상기 캐소드홀들과 연통하는 제2 캐비티들이 형성된 제2 절연층을 형성하는 단계;

상기 제2 절연층의 상면에 집속 전극을 형성하는 단계; 및

상기 캐소드 전극들 상에 상기 게이트 전극들을 중심으로 대칭으로 다수의 에미터를 형성하는 단계;를 포함한다.

이하, 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시예를 상세히 설명한다. 도면에서 동일한 참조부호는 동일한 구성요소를 지칭한다.

도 2는 본 발명의 실시예에 따른 전계방출 표시소자의 일부를 도시한 단면도이다. 그리고, 도 3은 도 2에 도시된 전계방출 표시소자의 요부를 일부 절개하여 도시한 사시도이며, 도 4는 도 2에 도시된 전계방출 표시소자의 단위 구조를 도시한 단면도이다.

도 2 내지 도 4를 참조하면, 본 발명의 실시예에 따른 전계방출 표시소자는 서로 대향되게 배치되는 하부기관(110)과 상부기관(120)을 구비한다. 상기 하부기관(110)과 상부기관(120)은 이들 사이에 마련된 스페이서(미도시)에 의해 그 간격이 유지된다. 이러한 하부기관(110)과 상부기관(120)으로는 통상적으로 글라스 기판이 사용된다.

상기 하부기관(110)의 상면에는 다수의 언더게이트 전극(115)이 서로 나란하게 스트라이프 형태로 형성된다. 여기서, 상기 언더게이트 전극들(115)은 투명한 도전성 물질인 ITO(Indium Tin Oxide)로 이루어진다. 한편, 상기 언더게이트 전극들(115)의 상면에는 소정 형상으로 패터닝된 후면 노광용 마스크층(113)이 형성된다. 여기서, 상기 후면 노광용 마스크층(113)은 언더게이트 전극들(115)과 게이트 전극들(117)이 전기적으로 연결될 수 있도록 비정질 실리콘(a-Si) 또는 금속 박막으로 이루어진다. 한편, 상기 후면 노광용 마스크층(113)은 후술되는 전계방출 표시소자의 제조방법에서, 후면 노광을 이용한 포토리소그래피 공정에 의하여 에미터들(130)을 형성하기 위한 포토마스크 역할과 저항층의 역할도 하게 된다.

상기 후면 노광용 마스크층(113)의 상면에는 제1 절연층(114)이 소정 두께로 형성된다. 그리고, 이 제1 절연층(114)에는 상기 후면 노광용 마스크층(113)을 노출시키는 제1 캐비티들(114a)이 형성된다.

상기 제1 절연층(114)의 상면에는 다수의 캐소드 전극(112)이 언더게이트 전극들(115)과 직교하는 방향으로 형성된다. 이러한 캐소드 전극들(112)은 도전성 금속물질 또는 투명한 도전성 물질인 ITO로 이루어질 수 있다. 그리고, 상기 언더게이트 전극들(115)과 교차하는 부분의 캐소드 전극들(112)에는 각각 캐소드홀(112a)이 형성된다. 이러한 캐소드홀(112a)은 그 단면이 원형으로 형성되며, 상기 제1 캐비티(114a)와 연통하도록 되어있다.

상기 캐소드홀들(112a) 부근의 상기 캐소드 전극들(112) 상에는 다수의 에미터(130)가 형성된다. 여기서, 상기 에미터들(130)은 상기 캐소드홀들(112a)의 중심에 대하여 대칭으로 형성된다. 바람직하게는, 상기 에미터(130)는 도 3에 도시된 바와 같이 캐소드홀(112a)의 내면을 따라 환형으로 형성된다. 이와 같이 에미터(130)를 캐소드홀(112a)의 중심에 대하여 대칭으로 형성하게 되면, 에미터(130)의 전자방출 면적이 증대될 수 있다. 한편, 본 실시예에서는 상기 에미터(130)가 환형 이외에도 캐소드홀(112a)의 중심에 대하여 대칭이 되는 형상이면 다양한 형상으로 형성될 수 있다. 그리고, 상기 에미터들(130)은 전자를 용이하게 방출할 수 있는 물질로 이루어지는 것이 바람직하다. 따라서, 상기 에미터들(130)은 탄소나노튜브(CNT; Carbon Nano Tube), 비정질 탄소, 나노 다이아몬드, 나노 금속선 및 나노 산화금속선으로 이루어진 그룹에서 선택된 적어도 하나로 이루어질 수 있다.

상기 캐소드 전극들(112a)의 상면에는 제2 절연층(118)이 소정 두께로 형성된다. 그리고, 이 제2 절연층(118)에는 상기 캐소드홀들(112a)과 연통하는 제2 캐비티들(118a)이 형성되어 있다.

상기 제2 절연층(118)의 상면에는 집속 전극(140)이 마련된다. 상기 집속 전극(140)은 에미터들(130)로부터 방출된 전자빔들의 궤적을 제어하는 역할을 한다. 이러한 집속 전극(140)은 도전성 금속물질 또는 투명한 도전성 물질인 ITO로 이루어질 수 있다.

한편, 상기 캐소드홀들(112a)의 중심부에는 게이트 전극들(116)이 마련된다. 즉, 상기 게이트 전극들(116) 각각은 제1 캐비티(114a), 캐소드홀(112a) 및 제2 캐비티(118a)로 이루어진 공간 내부에 마련된다. 이러한 게이트 전극(116)은 상기 제1 캐비티(114a)의 바닥 중심부로부터 돌출되게 형성되며, 그 내부에는 절연물질로 이루어진 돌기부(117)가 마련되어 있다. 한편, 상기 게이트 전극(116)은 일체형으로 상기 제1 캐비티(114a)의 바닥 중심부로부터 돌출되게 형성될 수도 있다. 그리고, 상기 게이트 전극들(116)은 그 상부가 캐소드 전극들(112)과 집속 전극(140) 사이의 높이에 위치하도록 형성된다. 이 경우, 상기 돌기부들(117)은 상기 제2 절연층(118)의 두께와 동일한 높이로 형성되는 것이 바람직하다. 상기 게이트 전극들(116)은 집속 전극(140)을 이루는 물질과 동일한 도전성 금속물질 또는 투명한 도전성 물질인 ITO로 이루어질 수 있다.

상기 상부기관(120)의 하면에는 애노드 전극(122)이 형성되고, 이 애노드 전극(122)의 하면에는 레드(R), 그린(G), 블루(B) 형광체들이 차례로 배열된 형광체층들(124)이 형성된다. 상기 애노드 전극(122)은 형광체층(124)으로부터 발산되는 가시광이 투과될 수 있도록 투명한 도전성 물질인 ITO(Indium Tin Oxide)로 이루어질 수 있다. 그리고, 상기 상부기관(120)의 하면에는 콘트라스트 향상을 위해 상기 형광체층들(124) 사이로 블랙 매트릭스(Black Matrix)가 형성될 수 있다.

본 발명의 실시예에 따른 전계방출 표시소자에 있어서, 상기 에미터들(130)이 배치되는 구조에 대해서는 도 5 및 도 6을 참조하여 설명하기로 한다.

먼저, 도 5를 참조하면 일렬로 배치된 5개의 에미터들(130)이 하나의 에미터 어레이(130A)를 구성한다. 그리고, 이러한 에미터 어레이들(130A)이 모여서 전자방출원을 구성하게 된다. 여기서, 에미터 어레이들(130A) 각각은 전계방출 표시소자에서 하나의 픽셀(pixel)을 이루는 서브 픽셀(sub-pixel)들 각각에 대응하게 된다. 한편, 본 발명의 실시예에 따른 전계방출 표시소자에서는 서로 인접하는 에미터 어레이들(130A)이 도 5에 도시된 바와 같이 서로 엇갈리도록 배치된다. 한편, 도 5에서는 하나의 에미터 어레이(130A)가 일렬로 배치된 5개의 에미터들(130)로 이루어진 경우가 도시되어 있지만, 이와는 달리 일렬로 배치된 6개 이상의 에미터들(130)이나 4개 이하의 에미터들(130)이 하나의 에미터 어레이(130A)를 구성할 수도 있다.

한편, 상기 에미터들(130)은 도 6에 도시된 바와 같은 배치구조를 가질 수도 있다. 도 6을 참조하면, 2열로 배치된 8개의 에미터들(130)이 하나의 에미터 어레이(130B)를 구성하게 된다. 그리고, 전술한 바와 같이 서로 인접하는 에미터 어레이들(130B)은 서로 엇갈리도록 배치된다. 한편, 상기 에미터 어레이들(130B) 각각을 구성하는 에미터들(130)은 도 6에 도시된 바와 다른 개수로 이루어질 수도 있다.

본 발명의 실시예에 따른 전계방출 표시소자에서는, 하부기관(110) 쪽에 에미터 어레이들(130A, 130B)이 상기와 같은 구조로 배치됨에 따라 상부기관(120) 쪽에 형성되는 형광체층의 서브 픽셀 영역들(124R, 124G, 124B)도 도 7에 도시된 바와 같은 구조로 배치되게 된다. 도 7을 참조하면, 서브 픽셀 영역들(124R, 124G, 124B)이 에미터 어레이들(130A, 130B) 각각에 대응하여 형성되고, 이때 서로 인접하는 서브 픽셀 영역들(124R, 124G, 124B)은 서로 엇갈리도록 배치된다. 그리고, 상기 서브 픽셀 영역들(124R, 124G, 124B) 각각은 에미터 어레이들(130A, 130B)로부터 방출된 전자빔이 도달되는 영역을 모두 포함할 수 있는 크기로 형성된다. 도 8a 및 도 8b에는 각각 도 5 및 도 6에 도시된 본 발명의 실시예에 따른 에미터 어레이들(130A, 130B)로부터 방출된 전자빔이 종래와 같은 구조의 형광체층에 형성된 서브 픽셀 영역들(24R, 24G, 24B)에 도달되는 영역들(50, 50')이 도시되어 있다. 도 8a 및 도 8b를 참조하면, 에미터 어레이들(130A, 130B)로부터 방출된 전자빔들 중 일부가 서브 픽셀 영역들(24R, 24G, 24B)을 벗어나서 도달되는 것을 알 수 있다. 따라서, 본 발명의 실시예에 따라 형광체층의 서브 픽셀 영역들(124R, 124G, 124B)을 도 7에 도시된 바와 같이 배치하게 되면, 에미터 어레이들(130A, 130B)로부터 방출된 전자빔이 손실없이 각 서브 픽셀 영역들(124R, 124G, 124B)에 모두 도달할 수 있게 된다.

이하에서는, 상기와 같은 구조의 전계방출 표시소자의 작동과정을 설명하기로 한다. 먼저, 캐소드 전극(112)과 게이트 전극(116)에 소정 전압을 인가한다. 이때, 상기 게이트 전극(116)에는 언더게이트 전극(115)을 통하여 전압이 인가된다. 구체적으로, 캐소드 전극(112)에 마이너스 전압이 인가되고 게이트 전극(116)에 플러스 전압이 인가되면, 캐소드 전극(112) 상에 형성된 에미터(130)로부터 전자들이 방출되기 시작한다. 그리고, 이렇게 방출된 전자들은 플러스 전압이 인가된 애

노드 전극(122) 상에 도포된 형광체층(124)을 여기시켜 가시광을 발산시키게 된다. 한편, 상기 에미터(130)로부터 방출된 전자들은 소정 전압이 인가된 집속 전극(140)에 의하여 그 궤적이 제어되어 형광체층(124)의 원하는 위치에 도달하게 된다.

도 9는 본 발명의 다른 실시예에 따른 전계방출 표시소자의 일부를 도시한 단면도이다. 이하에서는 전술한 실시예와 다른 점을 중심으로 설명하기로 한다.

하부기관(210)의 상면에는 다수의 언더게이트 전극(215)이 서로 나란하게 형성되며, 이 언더게이트 전극들(215)의 상면에는 후면 노광용 마스크층(213)이 형성된다. 그리고, 상기 후면 노광용 마스크층(213)의 상면에는 후면 노광용 마스크층(213)의 일부를 노출시키는 제1 캐비티들(214a)이 형성된 제1 절연층(214)이 형성된다.

상기 제1 절연층(214)의 상면에는 다수의 캐소드 전극(212)이 언더게이트 전극들(215)과 직교하는 방향으로 형성된다. 그리고, 언더게이트 전극들(215)과 교차하는 부분의 캐소드 전극들(212)에는 각각 캐소드홀(212a)이 형성된다. 여기서, 상기 캐소드홀들(212a)은 제1 캐비티들(214a)과 연통하도록 되어 있다.

상기 캐소드홀들(212a) 부근의 캐소드 전극들(212) 상에는 다수의 에미터(230)가 형성된다. 여기서, 상기 에미터들(230)은 캐소드홀들(212a)의 내면을 따라 환형으로 형성된다. 이러한 에미터들(230)은 전술한 바와 같이 탄소나노튜브(CNT), 비정질 탄소, 나노 다이아몬드, 나노 금속선 및 나노 산화금속선으로 이루어진 그룹에서 선택된 적어도 하나로 이루어질 수 있다.

상기 캐소드 전극들(212)의 상면에는 캐소드홀들(212a)과 연통하는 제2 캐비티들(218a)이 형성된 제2 절연층(218)이 형성된다. 그리고, 상기 제2 절연층(218)의 상면에는 집속 전극(240)이 형성된다.

한편, 상기 캐소드홀들(212a)의 중심부에는 게이트 전극들(216)이 마련된다. 이러한 게이트 전극(216)은 제1 캐비티(214a)의 바닥 중심부로부터 돌출되게 형성되며, 그 내부에는 절연물질로 이루어진 돌기부(217)가 마련되어 있다. 이때, 상기 게이트 전극들(216)은 그 상부가 캐소드 전극들(212)과 동일한 높이에 위치하도록 형성된다. 이에 따라, 상기 돌기부들(217)은 상기 제1 절연층(214)의 두께와 동일한 높이로 형성된다. 여기서, 게이트 전극들(216)은 캐소드 전극들(212)을 이루는 물질과 동일한 물질로 이루어지는 것이 바람직하다. 한편, 상기 게이트 전극(216)은 일체형으로 제1 캐비티(214a)의 바닥 중심부로부터 돌출되게 형성될 수도 있다.

도 10은 본 발명의 또 다른 실시예에 따른 전계방출 표시소자의 일부를 도시한 단면도이다. 이하에서는 전술한 실시예와 다른 점을 중심으로 설명한다.

하부기관(310)의 상면에는 다수의 언더게이트 전극(315)이 서로 나란하게 형성되며, 이 언더게이트 전극들(315)의 상면에는 후면 노광용 마스크층(313)이 형성된다. 그리고, 상기 후면 노광용 마스크층(313)의 상면에는 후면 노광용 마스크층(313)의 일부를 노출시키는 제1 캐비티들(314a)이 형성된 제1 절연층(314)이 형성된다.

상기 제1 절연층(314)의 상면에는 다수의 캐소드 전극(312)이 언더게이트 전극들(315)과 직교하는 방향으로 형성된다. 그리고, 언더게이트 전극들(315)과 교차하는 부분의 캐소드 전극들(312)에는 각각 캐소드홀(312a)이 형성된다. 여기서, 상기 캐소드홀들(312a)은 제1 캐비티들(314a)과 연통하도록 되어 있다.

상기 캐소드홀들(312a) 부근의 캐소드 전극들(312) 상에는 다수의 에미터(330)가 형성된다. 여기서, 상기 에미터들(330)은 캐소드홀들(312a)의 내면을 따라 환형으로 형성된다.

상기 캐소드 전극들(312)의 상면에는 캐소드홀들(312a)과 연통하는 제2 캐비티들(318a)이 형성된 제2 절연층(318)이 형성된다. 그리고, 상기 제2 절연층(318)의 상면에는 집속 전극(340)이 형성된다.

상기와 같은 구조의 전계방출 표시소자에서는, 언더게이트 전극들(315)이 전술한 실시예들에서의 게이트 전극들(116, 216)과 동일한 역할을 하게 된다. 즉, 캐소드 전극들(312)과 언더게이트 전극들(315)에 각각 소정의 전압이 인가되면, 캐소드 전극들(312) 상에 형성된 에미터들(330)로부터 전자가 방출하게 된다.

이하에서는, 본 발명에 따른 전계방출 표시소자에 있어서의 전자빔 방출에 대한 시뮬레이션 결과를 설명하기로 한다.

도 11a 내지 도 11c는 도 9에 도시된 전계방출 표시소자에 있어서의 전자빔 방출에 대한 시뮬레이션 결과를 보여주는 도면들이다. 도 11a 내지 도 11c는 휘도가 적정값인 대략 300cd/m^2 정도로 나올 수 있도록 애노드 전극의 전압을 3000V, 게이트 전극의 전압을 0V, 캐소드 전극의 전압을 -20V, 집속 전극의 전압을 -20V로 했을 때의 시뮬레이션 결과를 보여준다. 도 11a는 에미터로부터 방출된 전자빔들이 형광체층까지 도달하는 궤적들을 보여주는 그림이다. 그리고, 도 11b는 에미터 부근을 확대하여 도시한 그림이고, 도 11c는 전류 밀도를 나타낸 그림이다.

도 11a 내지 도 11c를 참조하면, 형광체층에 도달하는 전자빔의 폭이 대략 $200 \sim 300\mu\text{m}$ 로서 종래보다 향상된 전자빔 집속 효과를 얻을 수 있음을 알 수 있다. 따라서, 본 발명에 따른 전계방출 표시소자는 32" HD급 TV의 화질에 적합한 해상도를 구현할 수 있게 된다. 또한, 캐소드 전압을 -20V로 했을 때도 구동이 가능하게 되므로, 종래보다 낮은 구동 전압에서도 구동될 수 있음을 알 수 있다.

도 12a 내지 도 12c는 도 10에 도시된 전계방출 표시소자에 있어서의 전자빔 방출에 대한 시뮬레이션 결과를 보여주는 도면들이다. 도 12a 내지 도 12c는 전술한 경우와 같이 애노드 전극의 전압을 3000V, 게이트 전극의 전압을 0V, 캐소드 전극의 전압을 -20V, 집속 전극의 전압을 -20V로 했을 때의 시뮬레이션 결과를 보여준다. 도 12a는 에미터로부터 방출된 전자빔들이 형광체층까지 도달하는 궤적들을 보여주는 그림이다. 그리고, 도 12b는 에미터 부근을 확대하여 도시한 그림이고, 도 12c는 전류 밀도를 나타낸 그림이다.

도 12a 내지 도 12c를 참조하면, 전술한 경우와 같이 형광체층에 도달하는 전자빔의 폭이 대략 $200 \sim 300\mu\text{m}$ 로서 종래보다 향상된 전자빔 집속 효과를 얻을 수 있었고, 낮은 구동 전압에서도 구동될 수 있음을 알 수 있다.

이하에서는, 본 발명에 따른 전계방출 표시소자의 제조방법을 설명하기로 한다.

도 13a 내지 도 19는 도 4에 도시된 전계방출 표시소자의 제조방법을 설명하기 위한 도면들이다.

먼저, 도 13a 및 도 13b에 도시된 바와 같이, 하부기관(110)의 상면에 다수의 언더게이트 전극(115)을 스트라이트 형태로 서로 나란하게 형성한다. 여기서, 하부기관(110)으로는 통상적으로 글라스 기판이 사용되며, 상기 언더게이트 전극들(115)은 하부기관(110)의 상면에 ITO(Indium Tin Oxide)와 같은 투명한 도전성 물질을 도포하고, 이를 패터닝함으로써 형성될 수 있다.

다음으로, 도 14a 도시된 바와 같이 하부기관(110)의 상면에 언더게이트 전극들(115)을 덮도록 후면 노광용 마스크층(113)을 형성한다. 도 14b는 도 14a의 A부분을 확대하여 도시한 것이고, 도 14c는 도 14b의 B-B'선을 따라본 단위 구조의 단면도이다. 이하의 도면에서는 전계방출 표시소자의 단위 구조만을 단면으로 도시하여 설명하기로 한다. 상기 후면 노광용 마스크층(113)은 하부기관(110)의 상면에 비정질 실리콘(a-Si) 또는 금속 박막을 형성하고, 이를 소정 형상으로 패터닝함으로써 형성될 수 있다. 이러한 후면 노광용 마스크층(113)은 후술되는 단계에서 후면 노광(backward exposure)을 이용한 포토리소그래피 공정에 의하여 에미터들(도 19의 130)을 형성하기 위한 포토마스크 역할과 저항층 역할을 하게 된다. 따라서, 상기 후면 노광용 마스크층(113)은 에미터들(도 19의 130)에 대응되는 형상으로 패터닝된다. 한편, 전면 노광(forward exposure)을 이용한 포토리소그래피 공정에 의하여 에미터들(도 19의 130)을 형성하게 되면, 상기과 같은 후면 노광용 마스크층(113)을 형성하는 단계는 생략될 수 있다.

이어서, 도 15에 도시된 바와 같이, 상기 후면 노광용 마스크층(113)의 상면에 제1 캐비티들(114a)이 형성된 제1 절연층(114)을 형성한다. 상기 제1 절연층(114)은 상기 후면 노광용 마스크층(113)의 상면에 소정의 절연 물질을 도포하고, 이를 패터닝하여 후면 노광용 마스크층(113)의 일부를 노출시키는 제1 캐비티들(114a)을 형성함으로써 형성될 수 있다.

다음으로, 도 16에 도시된 바와 같이, 상기 제1 절연층(114)의 상면에 언더게이트 전극들(115)과 직교하는 방향으로 다수의 캐소드 전극들(112)을 형성한다. 이때, 언더게이트 전극들(115)과 교차하는 부분의 캐소드 전극들(112)에는 각각 상기 제1 캐비티(114a)와 연통하는 캐소드홀(112a)이 형성된다. 이러한 캐소드 전극들(112)은 도 15에 도시된 결과물의 전면에도 도전성 금속 물질 또는 ITO와 같은 투명한 도전성 물질을 도포하고, 이를 패터닝함으로써 형성될 수 있다.

이어서, 도 17에 도시된 바와 같이, 상기 캐소드 전극들(112)의 상면에 캐소드홀들(112a)과 연통하는 제2 캐비티들(118a)이 형성된 제2 절연층(118)을 형성하고, 상기 제1 캐비티들(114a)의 바닥 중심부로부터 돌출된 돌기부들(117)을 형성한다. 이때, 상기 돌기부들(117)은 캐소드홀들(112a)의 중심부에 위치하게 된다. 이러한 제2 절연층(118) 및 돌기부

들(117)은 도 16에 도시된 결과물의 전면에 소정의 절연 물질을 도포하고, 이를 패터닝함으로써 동시에 형성될 수 있다. 이에 따라, 상기 돌기부들(117)은 상기 제2 절연층(118)의 두께와 동일한 높이로 형성된다. 한편, 상기 제2 절연층(118) 및 돌기부들(117)은 순차적으로 형성될 수도 있다.

다음으로, 도 18에 도시된 바와 같이, 상기 제2 절연층(118)의 상면에 집속 전극(140)을 형성하고, 상기 돌기부들(117)의 외면에는 게이트 전극들(116)을 형성한다. 이러한 집속 전극(140) 및 게이트 전극들(116)은 도전성 금속 물질 또는 ITO와 같은 투명한 도전성 물질을 도 17에 도시된 결과물의 전면에 도포하고, 이를 패터닝함으로써 동시에 형성될 수 있다. 한편, 상기 집속 전극(140) 및 게이트 전극들(116)은 순차적으로 형성될 수도 있다.

이어서, 도 19에 도시된 바와 같이, 다수의 에미터(130)를 상기 캐소드홀들(112a)의 내면을 따라 환형으로 형성한다. 따라서, 이러한 에미터들(130)은 캐소드홀들(112a)의 중심에 대하여 대칭으로 형성된다. 이러한 에미터들(130)은 도 18에 도시된 결과물의 전면에 소정의 전자방출물질을 도포한 다음, 상기 후면 노광용 마스크층(113)을 포토마스크로 하여 후면 노광을 이용한 포토리소그래피 공정에 의하여 패터닝함으로써 형성될 수 있다. 여기서, 상기 전자방출물질은 탄소나노튜브(CNT), 비정질 탄소, 나노 다이아몬드, 나노 금속선 및 나노 산화금속선으로 이루어진 그룹에서 선택된 적어도 하나일 수 있다. 한편, 상기 에미터들(130)은 전면 노광을 이용한 포토리소그래피 공정에 의하여도 형성될 수 있으며, 이 경우에는 후면 노광용 마스크층(113)이 필요없게 된다. 그리고, 상기 에미터들(130)은 환형 이외에도 캐소드홀들(112a)의 중심에 대하여 대칭이 되는 형상이면 다양한 형상으로 형성될 수 있다.

마지막으로, 도 19에 도시된 결과물에 애노드 전극(도 2의 122)과 형광체층(도 2의 124)이 형성된 상부기관(도 2의 120)을 결합하게 되면 전계방출 표시소자가 완성된다.

도 20 내지 도 24는 도 9에 도시된 전계방출 표시소자의 제조방법을 설명하기 위한 도면들이다.

먼저, 도 20에 도시된 바와 같이, 후면 노광용 마스크층(213)의 상면에 제1 캐비티들(214a)이 형성된 제1 절연층(214)을 형성하고, 상기 제1 캐비티들(214a)의 바닥 중심부로부터 돌출된 돌기부들(217)을 형성한다. 여기서, 하부기관(210)의 상면에 언더게이트 전극들(215)을 형성하고, 이 언더게이트 전극들(215)의 상면에 후면 노광용 마스크층(213)을 형성하는 과정은 도 13a 내지 도 14c에 설명된 내용과 동일하므로, 이에 대한 상세한 설명은 생략한다. 상기 제1 절연층(214) 및 돌기부들(217)은 후면 노광용 마스크층(213)의 상면에 소정의 절연 물질을 도포하고, 이를 패터닝함으로써 동시에 형성될 수 있다. 이에 따라, 상기 돌기부들(217)은 상기 제1 절연층(214)의 두께와 동일한 높이로 형성된다. 한편, 상기 제1 절연층(214) 및 돌기부들(217)은 순차적으로 형성될 수도 있다.

다음으로, 도 21에 도시된 바와 같이, 상기 제1 절연층(214)의 상면에 언더게이트 전극들(215)과 직교하는 방향으로 다수의 캐소드 전극들(212)을 형성하고, 상기 돌기부들(217)의 외면에는 게이트 전극들(216)을 형성한다. 이때, 언더게이트 전극들(215)과 교차하는 부분의 캐소드 전극들(212)에는 각각 제1 캐비티(214a)와 연통하는 캐소드홀(212a)이 형성된다. 이러한 캐소드 전극들(212) 및 게이트 전극들(216)은 도 20에 도시된 결과물의 전면에 도전성 금속 물질 또는 ITO와 같은 투명한 도전성 물질을 도포하고, 이를 패터닝함으로써 동시에 형성될 수 있다. 한편, 상기 캐소드 전극들(212) 및 게이트 전극들(216)은 순차적으로 형성될 수도 있다.

이어서, 도 22에 도시된 바와 같이, 상기 캐소드 전극들(212)의 상면에 캐소드홀들(212a)과 연통하는 제2 캐비티들(218a)이 형성된 제2 절연층(218)을 형성한다. 이러한 제2 절연층(218)은 도 21에 도시된 결과물의 전면에 소정의 절연 물질을 도포하고, 이를 패터닝함으로써 형성될 수 있다.

다음으로, 도 23에 도시된 바와 같이, 상기 제2 절연층(218)의 상면에 집속 전극(240)을 형성한다. 이러한 집속 전극(240)은 도 22에 도시된 결과물의 전면에 도전성 금속 물질 또는 ITO와 같은 투명한 도전성 물질을 도포하고, 이를 패터닝함으로써 형성될 수 있다.

이어서, 도 24에 도시된 바와 같이, 다수의 에미터(230)를 상기 캐소드홀들(212a)의 내면을 따라 환형으로 형성한다. 따라서, 이러한 에미터들(230)은 캐소드홀들(212a)의 중심에 대하여 대칭으로 형성된다. 이러한 에미터들(230)은 도 23에 도시된 결과물의 전면에 소정의 전자방출물질을 도포한 다음, 상기 후면 노광용 마스크층(213)을 포토마스크로 하여 후면 노광을 이용한 포토리소그래피 공정에 의하여 패터닝함으로써 형성될 수 있다. 여기서, 상기 전자방출물질은 탄소나노튜브(CNT), 비정질 탄소, 나노 다이아몬드, 나노 금속선 및 나노 산화금속선으로 이루어진 그룹에서 선택된 적어도 하나일 수 있다. 한편, 상기 에미터들(230)은 전면 노광을 이용한 포토리소그래피 공정에 의하여도 형성될 수 있으며, 이 경우에는 후면 노광용 마스크층(213)이 필요없게 된다. 그리고, 상기 에미터들(230)은 환형 이외에도 캐소드홀들(212a)의 중심에 대하여 대칭이 되는 형상이면 다양한 형상으로 형성될 수 있다.

마지막으로, 도 24에 도시된 결과물에 애노드 전극(도 2의 122)과 형광체층(도 2의 124)이 형성된 상부기관(도 2의 120)을 결합하게 되면 전계방출 표시소자가 완성된다.

도 25 내지 도 29는 도 10에 도시된 전계방출 표시소자의 제조방법을 설명하기 위한 도면들이다.

먼저, 도 25에 도시된 바와 같이, 후면 노광용 마스크층(313)의 상면에 제1 캐비티들(314a)이 형성된 제1 절연층(314)을 형성한다. 여기서, 하부기관(310)의 상면에 언더게이트 전극들(315)을 형성하고, 이 언더게이트 전극들(315)의 상면에 후면 노광용 마스크층(313)을 형성하는 과정은 도 13a 내지 도 14c에 설명된 내용과 동일하므로, 이에 대한 상세한 설명은 생략한다. 상기 제1 절연층(314)은 후면 노광용 마스크층(313)의 상면에 소정의 절연 물질을 도포하고, 이를 패터닝함으로써 형성될 수 있다.

다음으로, 도 26에 도시된 바와 같이, 상기 제1 절연층(314)의 상면에 언더게이트 전극들(315)과 직교하는 방향으로 다수의 캐소드 전극들(312)을 형성한다. 이때, 언더게이트 전극들(315)과 교차하는 부분의 캐소드 전극들(312)에는 각각 제1 캐비티(314a)와 연통하는 캐소드홀(312a)이 형성된다. 이러한 캐소드 전극들(312)은 도 25에 도시된 결과물의 전면에 도전성 금속 물질 또는 ITO와 같은 투명한 도전성 물질을 도포하고, 이를 패터닝함으로써 형성될 수 있다.

이어서, 도 27에 도시된 바와 같이, 상기 캐소드 전극들(312)의 상면에 캐소드홀들(312a)과 연통하는 제2 캐비티들(318a)이 형성된 제2 절연층(318)을 형성한다. 이러한 제2 절연층(318)은 도 26에 도시된 결과물의 전면에 소정의 절연 물질을 도포하고, 이를 패터닝함으로써 형성될 수 있다.

다음으로, 도 28에 도시된 바와 같이, 상기 제2 절연층(318)의 상면에 집속 전극(340)을 형성한다. 이러한 집속 전극(340)은 도 27에 도시된 결과물의 전면에 도전성 금속 물질 또는 ITO와 같은 투명한 도전성 물질을 도포하고, 이를 패터닝함으로써 형성될 수 있다.

이어서, 도 29에 도시된 바와 같이, 다수의 에미터(330)를 상기 캐소드홀들(312a)의 내면을 따라 환형으로 형성한다. 따라서, 이러한 에미터들(330)은 캐소드홀들(312a)의 중심에 대하여 대칭으로 형성된다. 이러한 에미터들(330)은 도 28에 도시된 결과물의 전면에 소정의 전자방출물질을 도포한 다음, 상기 후면 노광용 마스크층(313)을 포토마스크로 하여 후면 노광을 이용한 포토리소그래피 공정에 의하여 패터닝함으로써 형성될 수 있다. 여기서, 상기 전자방출물질은 탄소나노튜브(CNT), 비정질 탄소, 나노 다이아몬드, 나노 금속선 및 나노 산화금속선으로 이루어진 그룹에서 선택된 적어도 하나일 수 있다. 한편, 상기 에미터들(330)은 전면 노광을 이용한 포토리소그래피 공정에 의하여도 형성될 수 있으며, 이 경우에는 후면 노광용 마스크층(313)이 필요없게 된다. 그리고, 상기 에미터들(330)은 환형 이외에도 캐소드홀들(312a)의 중심에 대하여 대칭이 되는 형상이면 다양한 형상으로 형성될 수 있다.

마지막으로, 도 29에 도시된 결과물에 애노드 전극(도 2의 122)과 형광체층(도 2의 124)이 형성된 상부기관(도 2의 120)을 결합하게 되면 전계방출 표시소자가 완성된다.

이상에서 본 발명에 따른 바람직한 실시예가 설명되었으나, 이는 예시적인 것에 불과하며, 당해 분야에서 통상적 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 특허청구범위에 의해서 정해져야 할 것이다.

발명의 효과

이상에서 살펴본 바와 같이, 본 발명에 따른 전계방출 표시소자 및 그 제조방법에 의하면 다음과 같은 효과가 있다.

첫째, 에미터의 구조를 개선함으로써 에미터의 전자방출 면적을 증대시킬 수 있으므로 발광 효율을 향상시킬 수 있다. 또한, 전자빔의 집속 효과를 향상시킬 수 있으며, 구동전압을 낮출 수 있다.

둘째, 본 발명에 따른 전계방출 표시소자의 제조공정은 기존의 전계방출 표시소자의 제조공정과 호환성이 있으므로, 추가비용의 발생을 배제할 수 있다.

(57) 청구의 범위

청구항 1.

기관;

상기 기관의 상면에 서로 나란하게 형성되는 다수의 언더게이트 전극;

상기 언더게이트 전극들의 상부에 상기 언더게이트 전극들과 직교하는 방향으로 형성되며, 상기 언더게이트 전극들과 교차하는 부분에는 각각 캐소드홀이 형성되는 다수의 캐소드 전극;

상기 캐소드 전극들 상에 상기 캐소드홀들의 중심에 대하여 대칭으로 형성되는 다수의 에미터; 및

상기 캐소드홀의 중심부에 상기 언더게이트 전극들과 전기적으로 연결되도록 형성되는 다수의 게이트 전극;을 구비하는 것을 특징으로 하는 전계방출 표시소자.

청구항 2.

제 1 항에 있어서,

상기 에미터들은 상기 캐소드홀들의 주변을 따라 환형으로 형성되는 것을 특징으로 하는 전계방출 표시소자.

청구항 3.

제 1 항에 있어서,

상기 에미터들은 탄소나노튜브(CNT), 비정질 탄소, 나노 다이아몬드, 나노 금속선 및 나노 산화금속선으로 이루어진 그룹에서 선택된 적어도 하나로 이루어지는 것을 특징으로 하는 전계방출 표시소자.

청구항 4.

제 1 항에 있어서,

상기 언더게이트 전극들과 상기 캐소드 전극들 사이에는 제1 절연층이 형성되며, 상기 제1 절연층에는 상기 캐소드홀들과 연통하는 제1 캐비티들이 형성되는 것을 특징으로 하는 전계방출 표시소자.

청구항 5.

제 4 항에 있어서,

상기 캐소드 전극들의 상면에는 제2 절연층이 형성되며, 상기 제2 절연층에는 상기 캐소드홀들과 연통하는 제2 캐비티들이 형성되는 것을 특징으로 하는 전계방출 표시소자.

청구항 6.

제 5 항에 있어서,

상기 제2 절연층의 상면에는 집속 전극이 형성되는 것을 특징으로 하는 전계방출 표시소자.

청구항 7.

제 6 항에 있어서,

상기 게이트 전극들은 상기 제1 캐비티의 바닥 중심부로부터 돌출되어 형성되는 것을 특징으로 하는 전계방출 표시소자.

청구항 8.

제 7 항에 있어서,

상기 게이트전극들의 내부에는 절연물질로 이루어진 돌기부가 형성되는 것을 특징으로 하는 전계방출 표시소자.

청구항 9.

제 7 항에 있어서,

상기 게이트 전극들의 상부는 상기 캐소드 전극들과 동일한 높이에 위치하는 것을 특징으로 하는 전계방출 표시소자.

청구항 10.

제 7 항에 있어서,

상기 게이트 전극들의 상부는 상기 캐소드 전극들과 상기 집속 전극 사이의 높이에 위치하는 것을 특징으로 하는 전계방출 표시소자.

청구항 11.

제 1 항에 있어서,

상기 언더게이트 전극들의 상면에는 후면 노광용 마스크층이 형성되는 것을 특징으로 하는 전계방출 표시소자.

청구항 12.

제 11 항에 있어서,

상기 후면 노광용 마스크층은 비정질 실리콘 또는 금속 박막으로 이루어지는 것을 특징으로 하는 전계방출 표시소자.

청구항 13.

제 1 항에 있어서,

상기 언더게이트 전극들은 투명 전극으로 이루어지는 것을 특징으로 하는 전계방출 표시소자.

청구항 14.

기관;

상기 기관의 상면에 서로 나란하게 형성되는 다수의 언더게이트 전극;

상기 언더게이트 전극들의 상부에 상기 언더게이트 전극들과 직교하는 방향으로 형성되며, 상기 언더게이트 전극들과 교차하는 부분에는 각각 캐소드홀이 형성되는 다수의 캐소드 전극; 및

상기 캐소드 전극들 상에 상기 캐소드홀들의 중심에 대하여 대칭으로 형성되는 다수의 에미터;를 구비하는 것을 특징으로 하는 전계방출 표시소자.

청구항 15.

제 14 항에 있어서,

상기 에미터들은 상기 캐소드홀들의 주변을 따라 환형으로 형성되는 것을 특징으로 하는 전계방출 표시소자.

청구항 16.

제 14 항에 있어서,

상기 에미터들은 탄소나노튜브(CNT), 비정질 탄소, 나노 다이아몬드, 나노 금속선 및 나노 산화금속선으로 이루어진 그룹에서 선택된 적어도 하나로 이루어지는 것을 특징으로 하는 전계방출 표시소자.

청구항 17.

제 14 항에 있어서,

상기 언더게이트 전극들과 상기 캐소드 전극들 사이에는 제1 절연층이 형성되며, 상기 제1 절연층에는 상기 캐소드홀들과 연통하는 제1 캐비티들이 형성되는 것을 특징으로 하는 전계방출 표시소자.

청구항 18.

제 17 항에 있어서,

상기 캐소드 전극들의 상면에는 제2 절연층이 형성되며, 상기 제2 절연층에는 상기 캐소드홀과 연통하는 제2 캐비티들이 형성되는 것을 특징으로 하는 전계방출 표시소자.

청구항 19.

제 18 항에 있어서,

상기 제2 절연층의 상면에는 집속 전극이 형성되는 것을 특징으로 하는 전계방출 표시소자.

청구항 20.

제 14 항에 있어서,

상기 언더게이트 전극들의 상면에는 후면 노광용 마스크층이 형성되는 것을 특징으로 하는 전계방출 표시소자.

청구항 21.

제 20 항에 있어서,

상기 후면 노광용 마스크층은 비정질 실리콘 또는 금속 박막으로 이루어지는 것을 특징으로 하는 전계방출 표시소자.

청구항 22.

제 14 항에 있어서,

상기 언더게이트 전극들은 투명 전극으로 이루어지는 것을 특징으로 하는 전계방출 표시소자.

청구항 23.

일정간격으로 서로 대향되게 배치되는 하부기관 및 상부기관;

상기 하부기관의 상면에 서로 나란하게 형성되는 다수의 언더게이트 전극;

상기 언더게이트 전극들의 상부에 상기 언더게이트 전극들과 직교하는 방향으로 형성되며, 상기 언더게이트 전극들과 교차하는 부분에는 각각 캐소드홀이 형성되는 다수의 캐소드 전극;

상기 캐소드 전극들 상에 상기 캐소드홀들의 중심에 대하여 대칭으로 형성되는 다수의 에미터를 포함하는 전자방출원;

상기 상부기관의 하면에 형성되는 애노드 전극; 및

상기 애노드 전극의 하면에 형성되는 형광체층;을 구비하고,

상기 전자방출원은 그 각각이 적어도 하나의 상기 에미터로 이루어져 하나의 픽셀을 이루는 서브 픽셀들 각각에 대응하는 다수의 에미터 어레이를 포함하며, 인접하는 상기 에미터 어레이들은 서로 엇갈리도록 배치되는 것을 특징으로 하는 전계방출 표시소자.

청구항 24.

제 23 항에 있어서,

상기 형광체층은 상기 에미터 어레이들에 대응되는 다수의 서브 픽셀 영역을 포함하며, 인접하는 상기 서브픽셀 영역은 서로 엇갈리게 배치되는 것을 특징으로 하는 전계방출 표시소자.

청구항 25.

제 23 항에 있어서,

상기 에미터는 상기 캐소드홀의 주변을 따라 환형으로 형성되는 것을 특징으로 하는 전계방출 표시소자.

청구항 26.

제 23항에 있어서,

상기 캐소드 전극들의 상부에는 집속 전극이 형성되는 것을 특징으로 하는 전계방출 표시소자.

청구항 27.

제 26 항에 있어서,

상기 캐소드홀들의 중심부에는 상기 언더게이트 전극들과 전기적으로 연결되는 다수의 게이트 전극이 형성되는 것을 특징으로 하는 전계방출 표시소자.

청구항 28.

기판의 상면에 다수의 언더게이트 전극을 서로 나란하게 형성하는 단계;

상기 기판의 상면에 상기 언더게이트 전극들의 일부를 노출시키는 제1 캐비티들이 형성된 제1 절연층을 형성하는 단계;

상기 제1 절연층의 상면에 상기 제1 캐비티들과 연통하는 캐소드홀들이 형성된 다수의 캐소드 전극을 상기 언더게이트 전극들과 직교하는 방향으로 형성하는 단계;

상기 캐소드 전극들의 상면에 상기 캐소드홀들과 연통하는 제2 캐비티들이 형성된 제2 절연층을 형성하는 단계;

상기 제2 절연층의 상면에 집속 전극을 형성하는 단계;

상기 제1 캐비티들의 바닥 중심부로부터 돌출된 다수의 게이트 전극을 형성하는 단계; 및

상기 캐소드 전극들 상에 상기 게이트 전극들을 중심으로 대칭으로 다수의 에미터를 형성하는 단계;를 포함하는 것을 특징으로 하는 전계방출 표시소자의 제조방법.

청구항 29.

제 28 항에 있어서,

상기 언더게이트 전극들은 투명 전극으로 이루어지는 것을 특징으로 하는 전계방출 표시소자의 제조방법.

청구항 30.

제 28 항에 있어서,

상기 게이트 전극들을 형성하는 단계는,

상기 제1캐비티들의 바닥 중심부로부터 돌출된 돌기부들을 형성하는 단계; 및

상기 돌기부들의 외면에 상기 게이트 전극들을 형성하는 단계;를 포함하는 것을 특징으로 하는 전계방출 표시소자의 제조방법.

청구항 31.

제 30 항에 있어서,

상기 돌기부들은 상기 제2 절연층과 동시에 형성되는 것을 특징으로 하는 전계방출 표시소자의 제조방법.

청구항 32.

제 30 항에 있어서,

상기 게이트 전극들은 상기 집속 전극과 동시에 형성되는 것을 특징으로 하는 전계방출 표시소자의 제조방법.

청구항 33.

제 28 항에 있어서,

상기 에미터들을 형성하는 단계는,

상기 제1 절연층을 형성하기 전에 상기 언더게이트 전극들의 상면에 상기 에미터들의 형상에 대응되도록 패터닝된 후면 노광용 마스크층을 형성하는 단계;

상기 제2 캐비티들을 통하여 노출된 캐소드 전극들 상에 전자방출물질을 도포하는 단계; 및

상기 후면 노광용 마스크층을 포토마스크로 하여 후면 노광을 이용한 포토리소그래피 공정에 의하여 상기 전자방출물질을 패터닝하여 상기 에미터들을 형성하는 단계;를 포함하는 것을 특징으로 하는 전계방출 표시소자의 제조방법.

청구항 34.

제 33 항에 있어서,

상기 후면 노광용 마스크층은 비정질 실리콘 또는 금속 박막으로 이루어지는 것을 특징으로 하는 전계방출 표시소자의 제조방법.

청구항 35.

제 33 항에 있어서,

상기 에미터들은 상기 캐소드홀의 주변을 따라 환형으로 형성되는 것을 특징으로 하는 전계방출 표시소자의 제조방법.

청구항 36.

제 28 항에 있어서,

상기 에미터들은 탄소나노튜브(CNT), 비정질 탄소, 나노 다이아몬드, 나노 금속선 및 나노 산화금속선으로 이루어진 그룹에서 선택된 적어도 하나로 이루어지는 것을 특징으로 하는 전계방출 표시소자의 제조방법.

청구항 37.

기관 상면에 다수의 언더게이트 전극을 서로 나란하게 형성하는 단계;

상기 기관 상면에 상기 언더게이트 전극들의 일부를 노출시키는 제1 캐비티들이 형성된 제1 절연층을 형성하는 단계;

상기 제1 절연층 상면에 상기 제1 캐비티들과 연통하는 캐소드홀들이 형성된 다수의 캐소드 전극을 상기 언더게이트 전극들과 직교하는 방향으로 형성하는 단계;

상기 제1 캐비티들의 바닥 중심부로부터 돌출된 다수의 게이트 전극을 형성하는 단계;

상기 캐소드 전극들의 상면에 상기 캐소드홀들과 연통하는 제2 캐비티들이 형성된 제2 절연층을 형성하는 단계;

상기 제2 절연층 상면에 집속 전극을 형성하는 단계; 및

상기 캐소드 전극들 상에 상기 게이트 전극들을 중심으로 대칭으로 다수의 에미터를 형성하는 단계;를 포함하는 것을 특징으로 하는 전계방출 표시소자의 제조방법.

청구항 38.

제 37 항에 있어서,

상기 게이트 전극들을 형성하는 단계는,

상기 제1 캐비티들의 바닥 중심부로부터 돌출된 돌기부들을 형성하는 단계; 및

상기 돌기부들의 외면에 상기 게이트 전극들을 형성하는 단계;를 포함하는 것을 특징으로 하는 전계방출 표시소자의 제조방법.

청구항 39.

제 38 항에 있어서,

상기 돌기부들은 상기 제1 절연층과 동시에 형성되는 것을 특징으로 하는 전계방출 표시소자의 제조방법.

청구항 40.

제 38 항에 있어서,

상기 게이트 전극들은 상기 캐소드 전극들과 동시에 형성되는 것을 특징으로 하는 전계방출 표시소자의 제조방법.

청구항 41.

제 37 항에 있어서,

상기 에미터들을 형성하는 단계는,

상기 제1 절연층을 형성하기 전에 상기 언더게이트 전극들의 상면에 상기 에미터들의 형상에 대응되도록 패터닝된 후면 노광용 마스크층을 형성하는 단계;

상기 제2 캐비티들을 통하여 노출된 캐소드 전극들 상에 전자방출물질층을 도포하는 단계; 및

상기 후면 노광용 마스크층을 포토마스크로 하여 후면 노광을 이용한 포토리소그래피 공정에 의하여 상기 전자방출물질층을 패터닝하여 상기 에미터들을 형성하는 단계;를 포함하는 것을 특징으로 하는 전계방출 표시소자의 제조방법.

청구항 42.

제 41 항에 있어서,

상기 후면 노광용 마스크층은 비정질 실리콘 또는 금속 박막으로 이루어지는 것을 특징으로 하는 전계방출 표시소자의 제조방법.

청구항 43.

제 41 항에 있어서,

상기 에미터들은 상기 캐소드홀의 주변을 따라 환형으로 형성되는 것을 특징으로 하는 전계방출 표시소자의 제조방법.

청구항 44.

기판의 상면에 다수의 언더게이트 전극을 서로 나란하게 형성하는 단계;

상기 기판의 상면에 상기 언더게이트 전극들의 일부를 노출시키는 제1 캐비티들이 형성된 제1 절연층을 형성하는 단계;

상기 제1 절연층의 상면에 상기 제1 캐비티들과 연통하는 캐소드홀들이 형성된 다수의 캐소드 전극을 상기 언더게이트 전극들과 직교하는 방향으로 형성하는 단계;

상기 캐소드 전극들의 상면에 상기 캐소드홀들과 연통하는 제2 캐비티들이 형성된 제2 절연층을 형성하는 단계;

상기 제2 절연층의 상면에 집속 전극을 형성하는 단계; 및

상기 캐소드 전극들 상에 상기 게이트 전극들을 중심으로 대칭으로 다수의 에미터를 형성하는 단계;를 포함하는 것을 특징으로 하는 전계방출 표시소자의 제조방법.

청구항 45.

제 44 항에 있어서,

상기 에미터들을 형성하는 단계는,

상기 제1 절연층을 형성하기 전에 상기 언더게이트 전극들의 상면에 상기 에미터들의 형상에 대응되도록 패터닝된 후면 노광용 마스크층을 형성하는 단계;

상기 제2 캐비티들을 통하여 노출된 캐소드 전극들 상에 전자방출물질층을 도포하는 단계; 및

상기 후면 노광용 마스크층을 포토마스크로 하여 후면 노광을 이용한 포토리소그래피 공정에 의하여 상기 전자방출물질층을 패터닝하여 상기 에미터들을 형성하는 단계;를 포함하는 것을 특징으로 하는 전계방출 표시소자의 제조방법.

청구항 46.

제 45 항에 있어서,

상기 후면 노광용 마스크층은 비정질 실리콘 또는 금속 박막으로 이루어지는 것을 특징으로 하는 전계방출 표시소자의 제조방법.

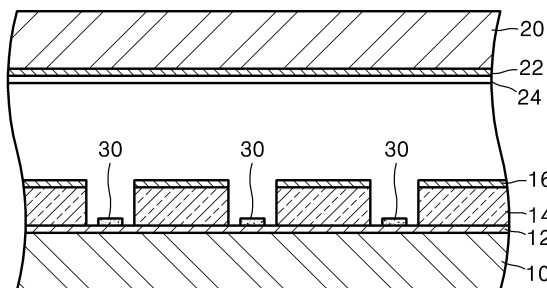
청구항 47.

제 45 항에 있어서,

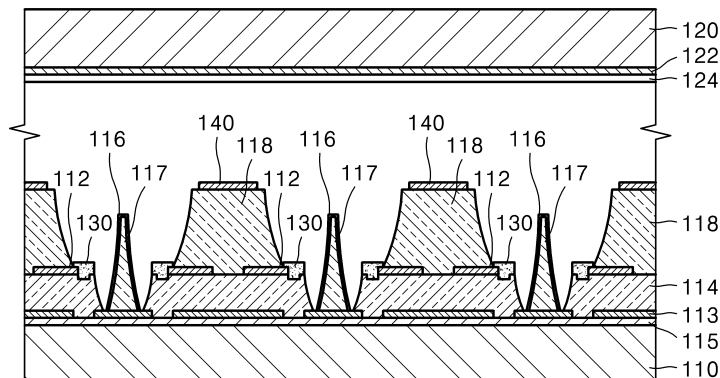
상기 에미터들은 상기 캐소드홀의 주변을 따라 환형으로 형성되는 것을 특징으로 하는 전계방출 표시소자의 제조방법.

도면

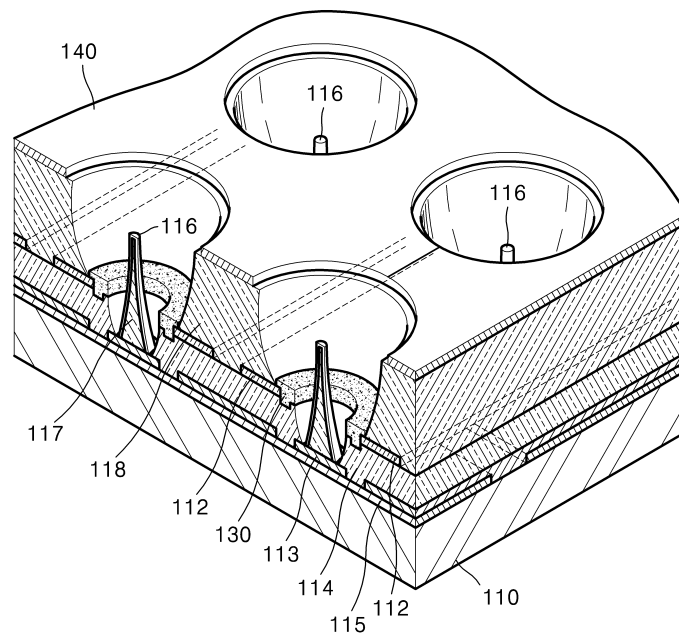
도면1



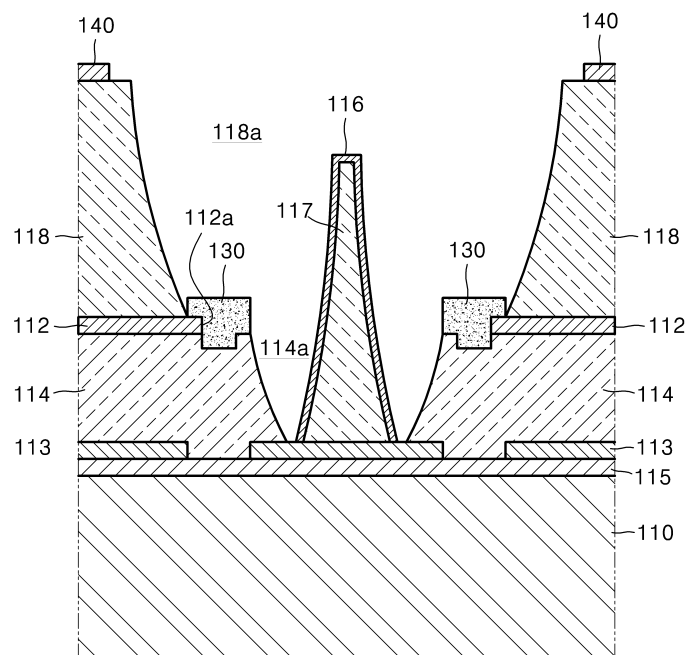
도면2



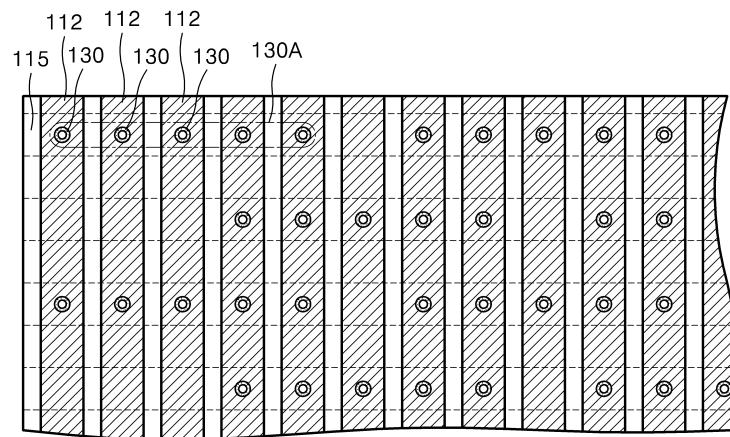
도면3



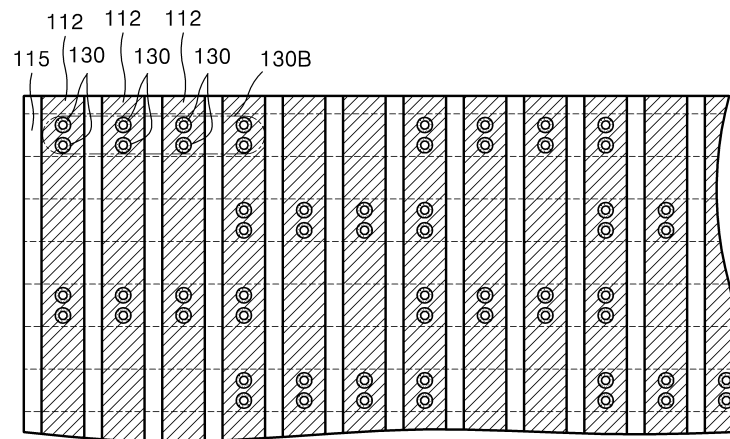
도면4



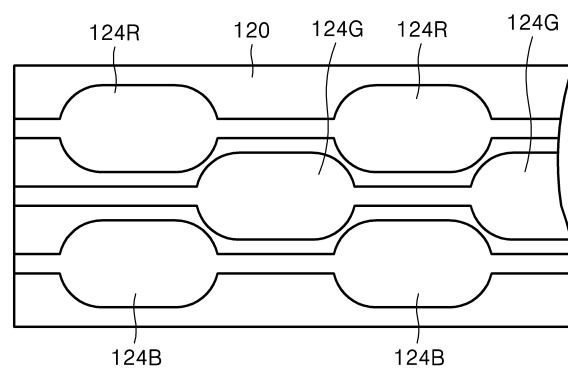
도면5



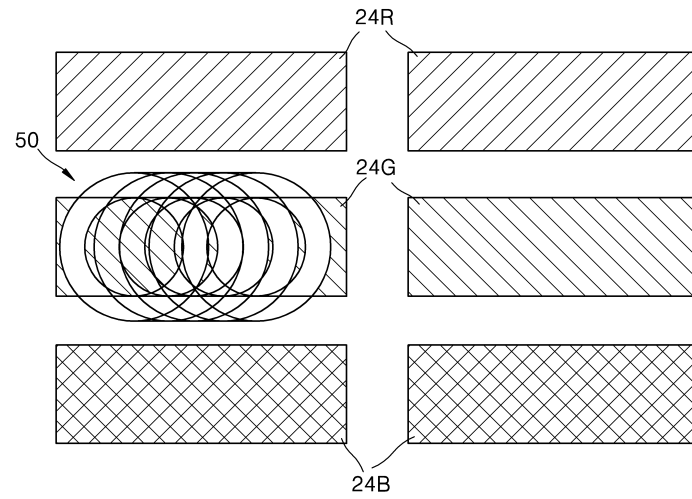
도면6



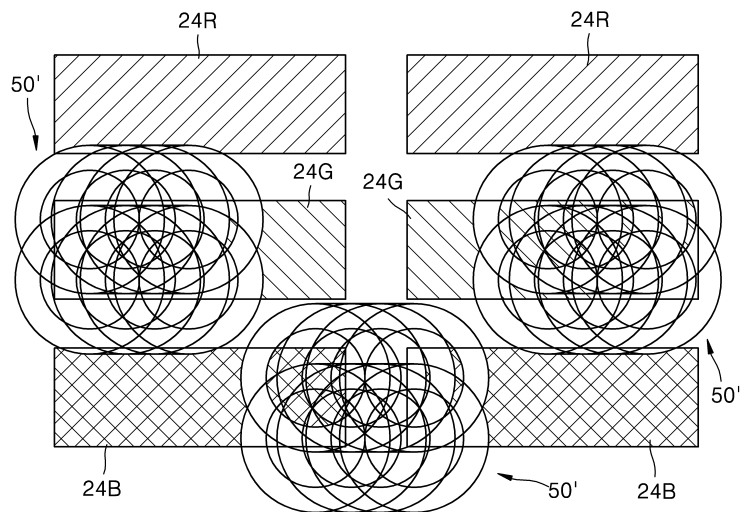
도면7



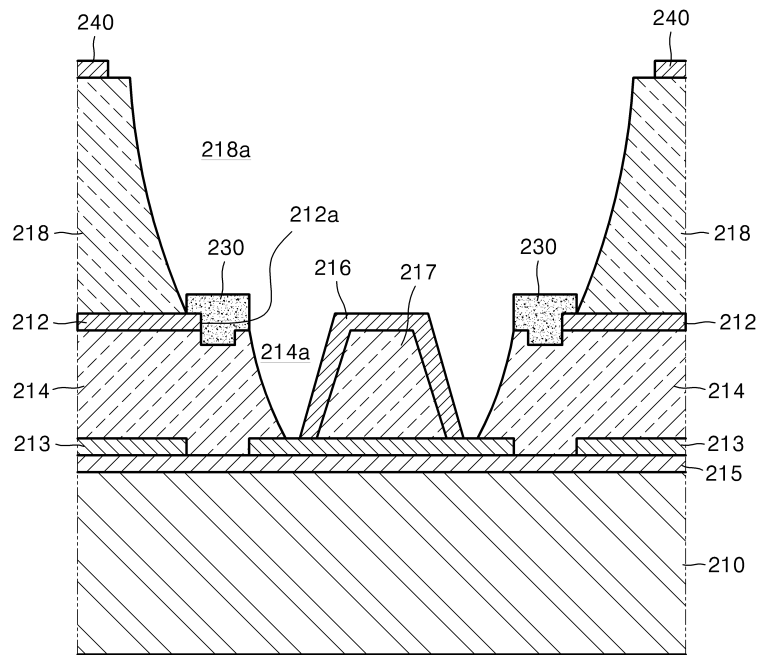
도면8a



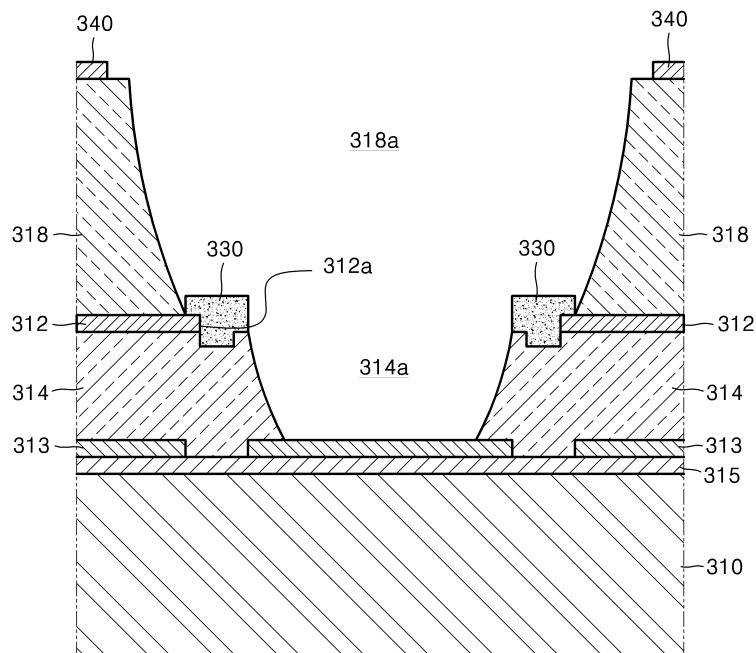
도면8b



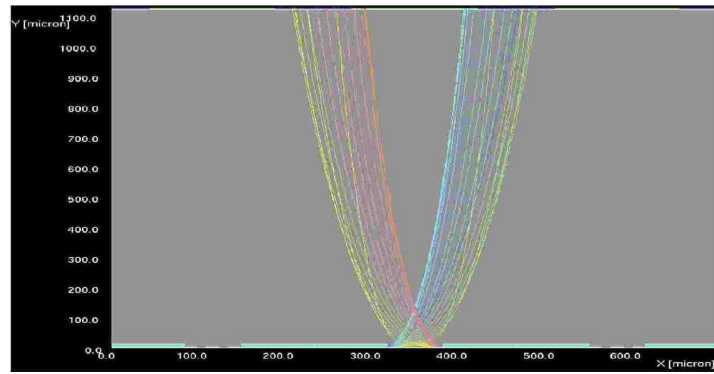
도면9



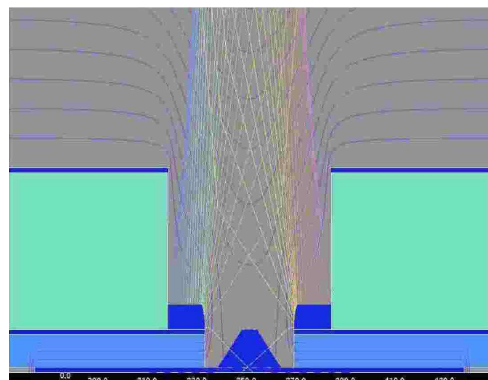
도면10



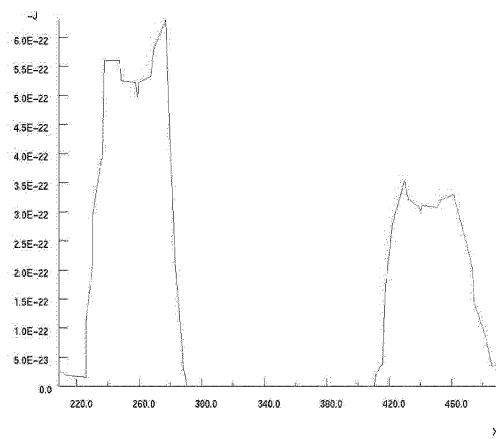
도면11a



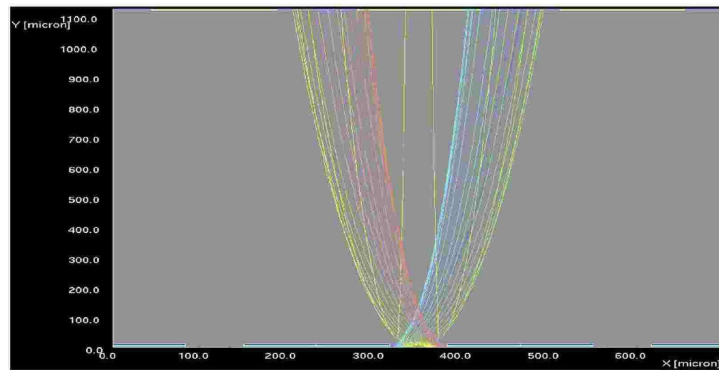
도면11b



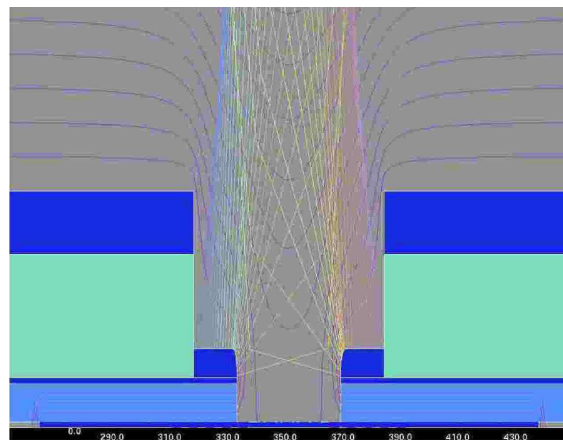
도면11c



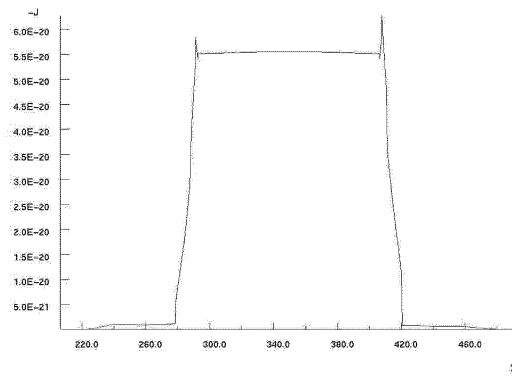
도면12a



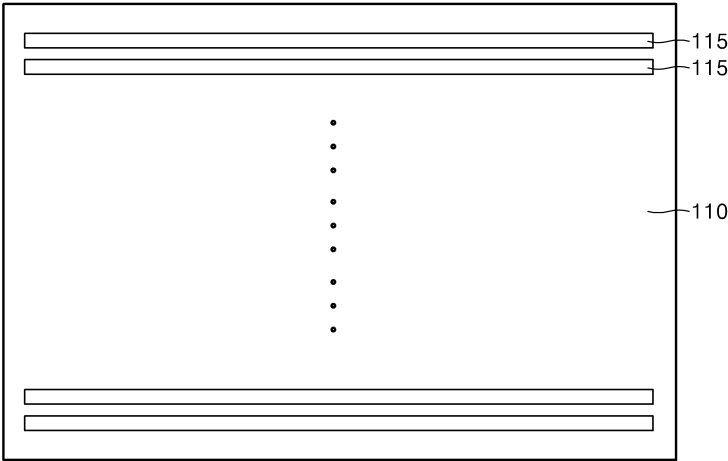
도면12b



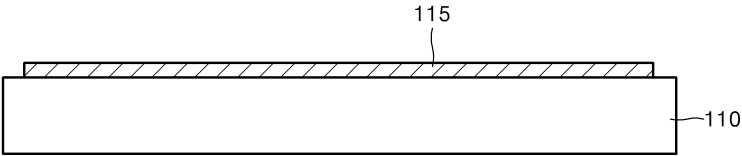
도면12c



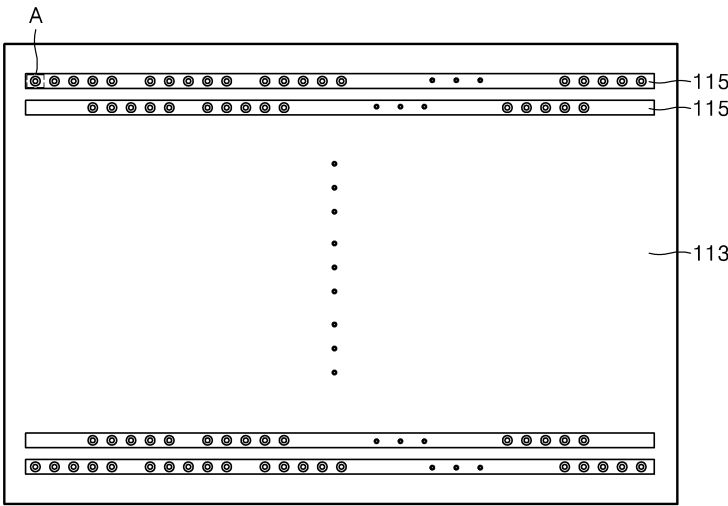
도면13a



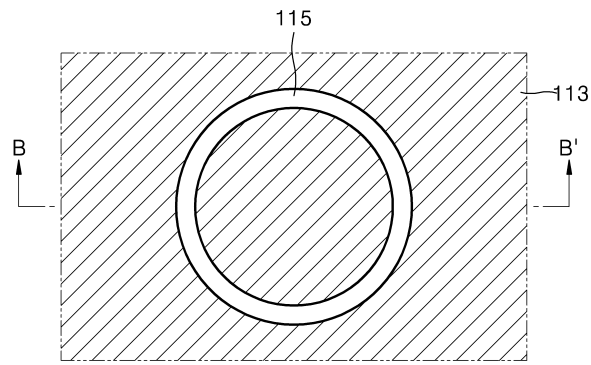
도면13b



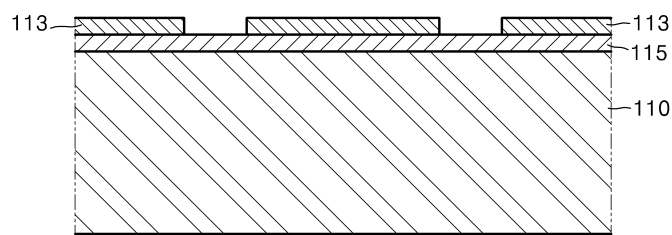
도면14a



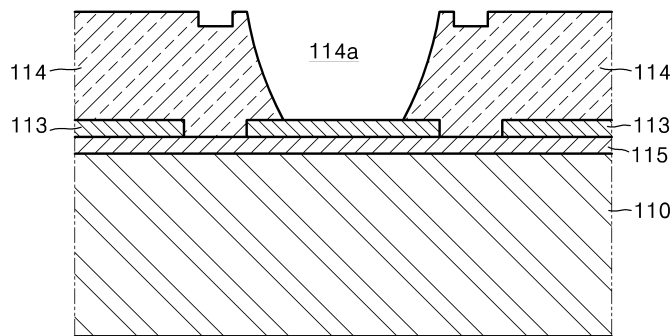
도면14b



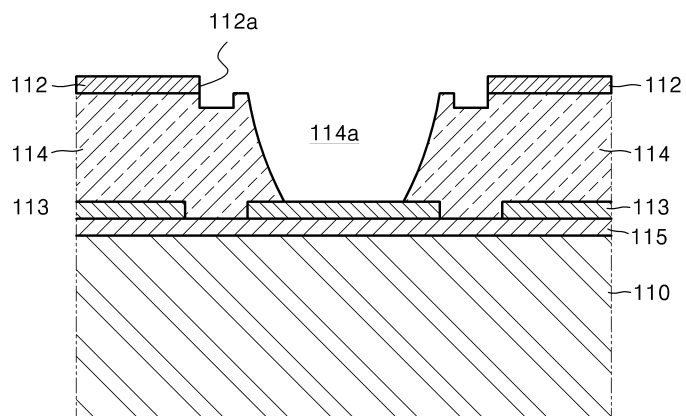
도면14c



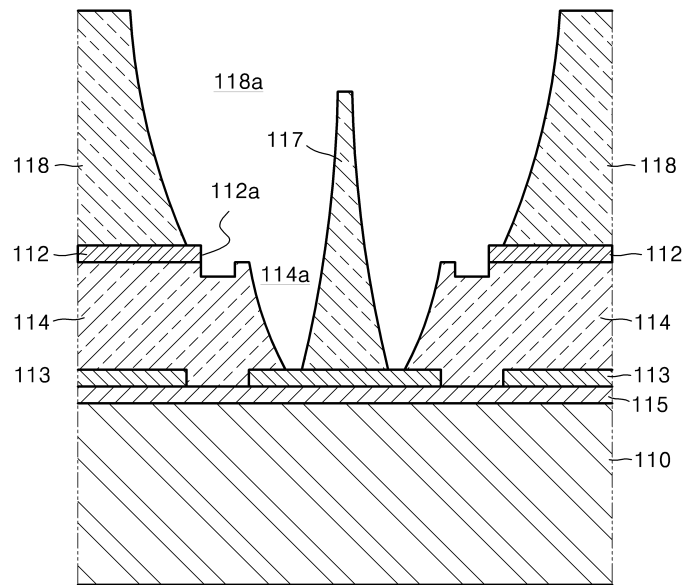
도면15



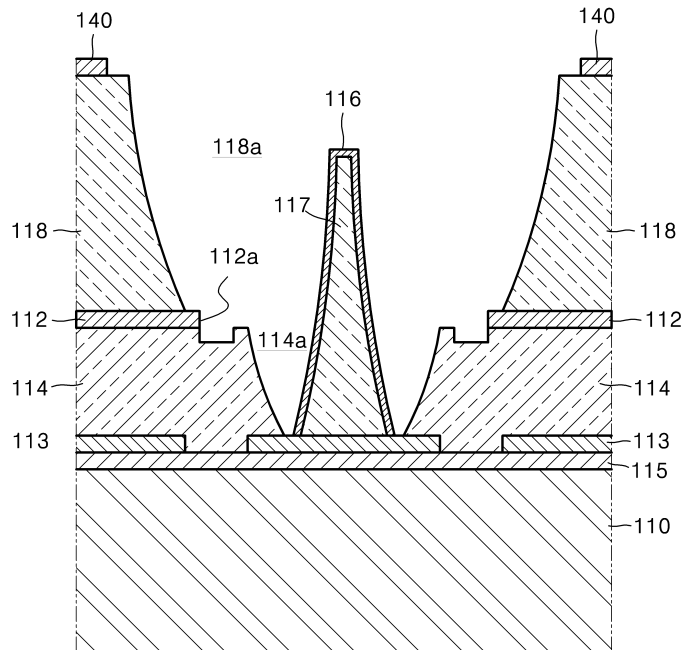
도면16



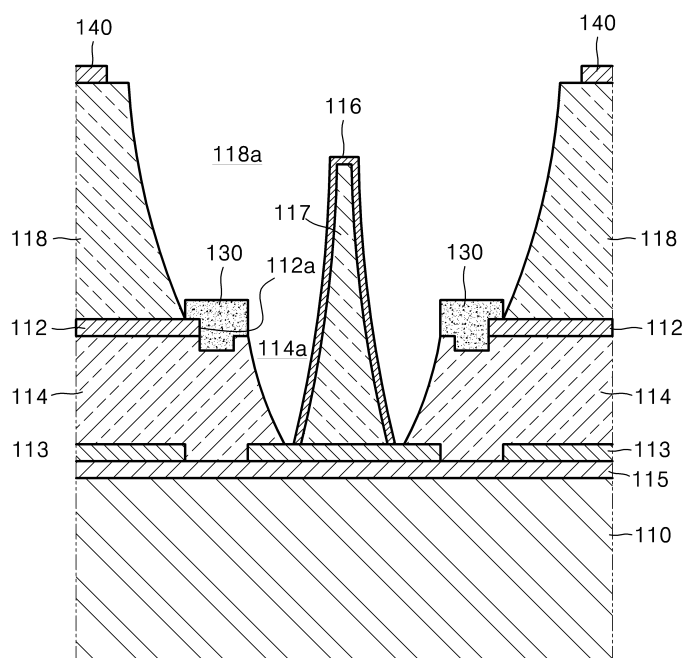
도면17



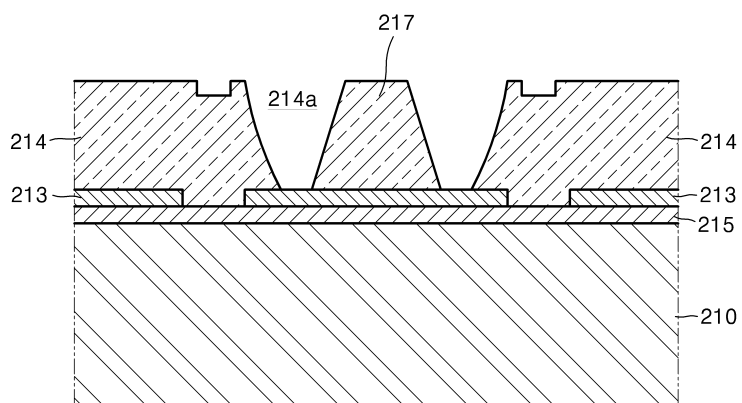
도면18



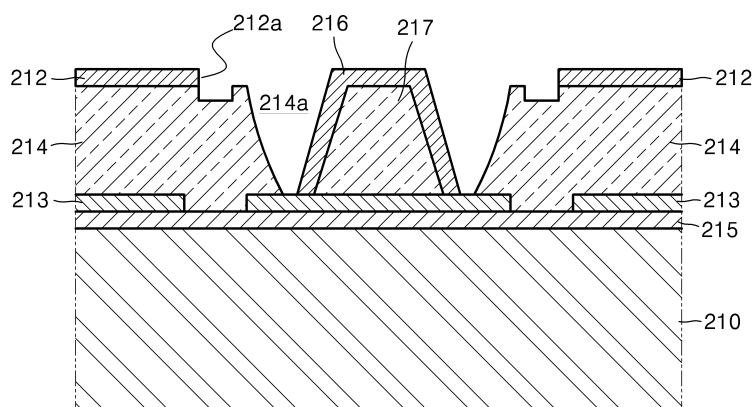
도면19



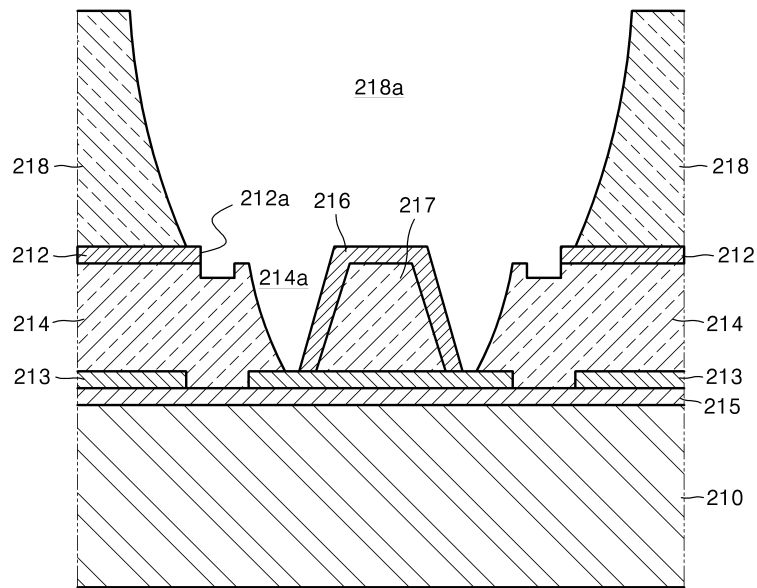
도면20



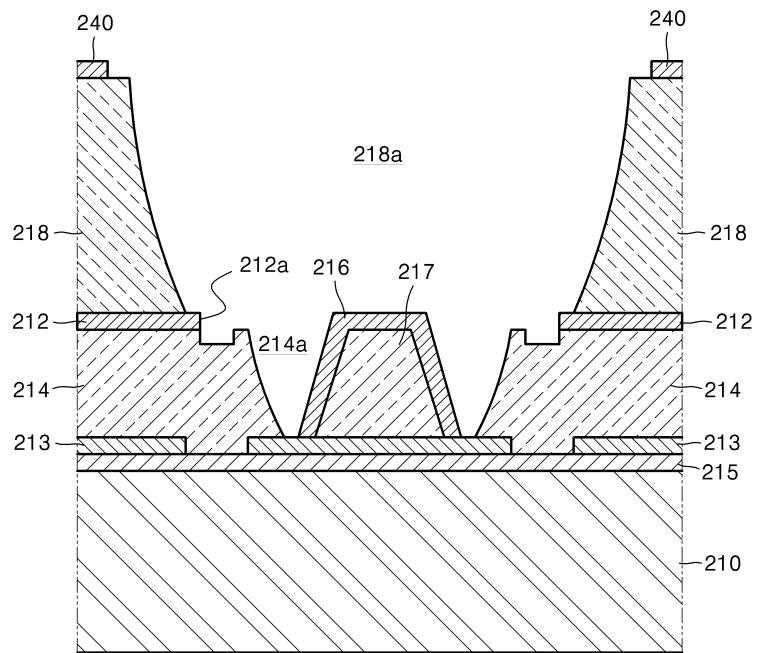
도면21



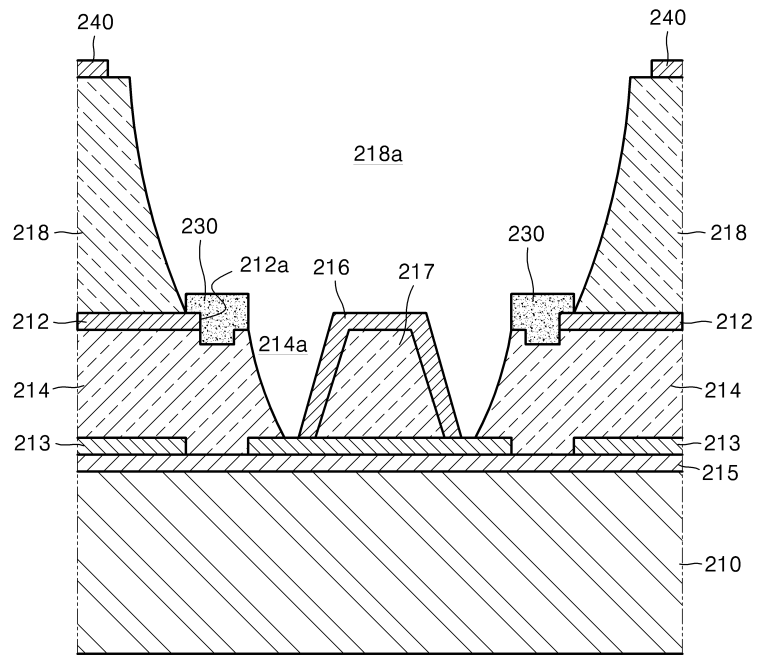
도면22



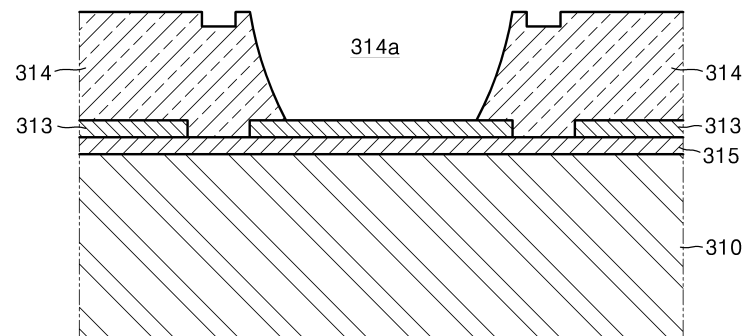
도면23



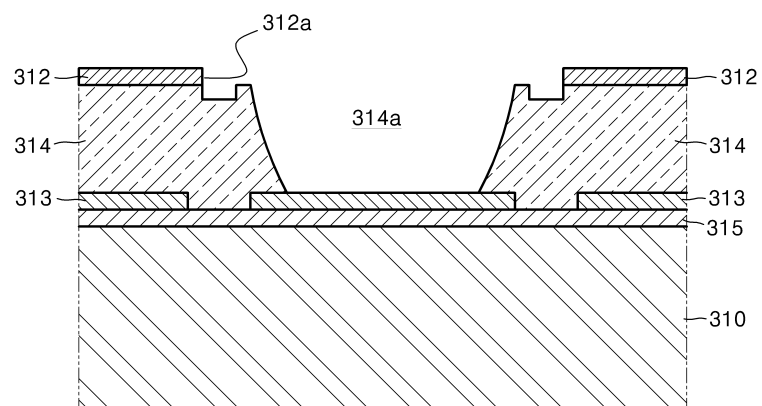
도면24



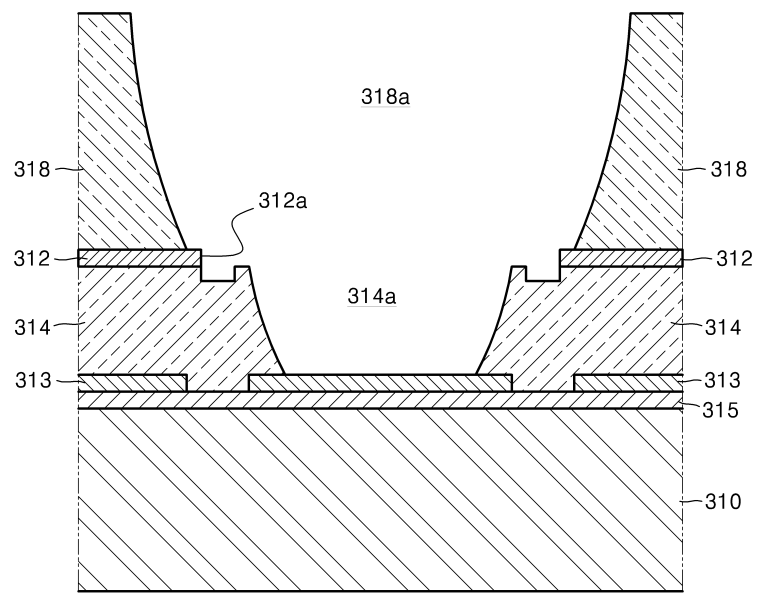
도면25



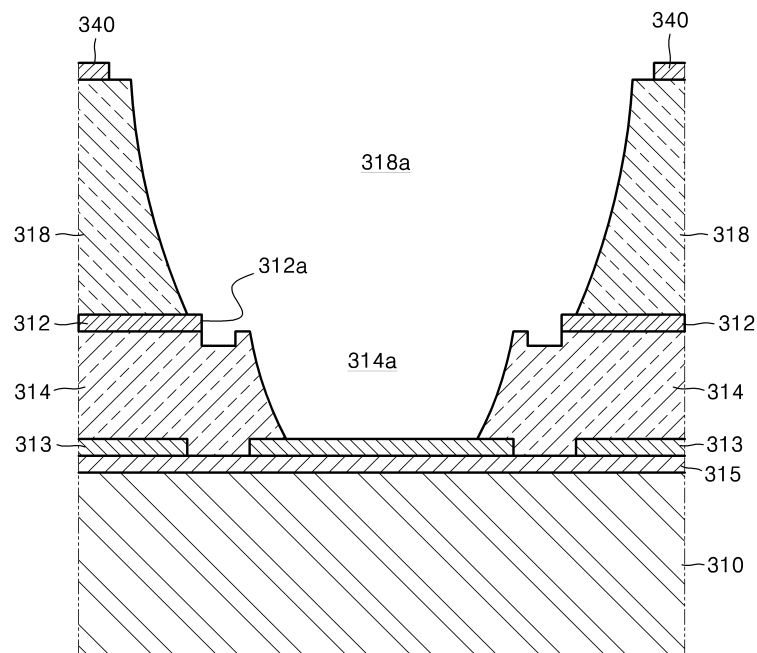
도면26



도면27



도면28



도면29

