

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年11月15日(15.11.2018)



(10) 国際公開番号

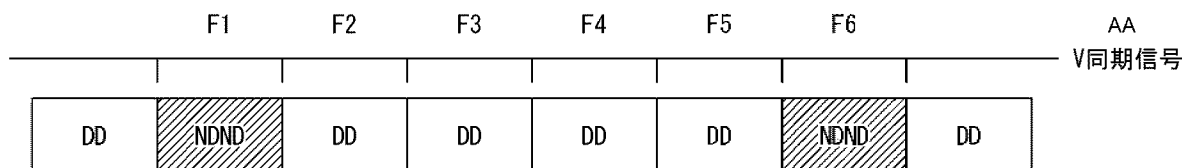
WO 2018/207665 A1

- (51) 国際特許分類:
H04N 5/365 (2011.01) *H04N 5/378* (2011.01)
H04N 5/363 (2011.01)
- (21) 国際出願番号: PCT/JP2018/017155
- (22) 国際出願日: 2018年4月27日(27.04.2018)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2017-095080 2017年5月11日(11.05.2017) JP
- (71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目1番1号 Kanagawa (JP).
- (72) 発明者: 市丸 典弘 (ICHIMARU Norihiro); 〒2430014 神奈川県厚木市旭町四丁目1番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 全真生 (ZEN Masao); 〒1418610 東京都品川区大崎二丁目10番1号 ソニービジュアルプロダクツ株式会社内 Tokyo (JP).
- (74) 代理人: 西川 孝, 外 (NISHIKAWA Takashi et al.); 〒1600023 東京都新宿区西新宿7丁目5番25号 西新宿プライムスクエア9階 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH,

(54) **Title:** SOLID-STATE IMAGING DEVICE, DRIVE METHOD, AND ELECTRONIC DEVICE

(54) 発明の名称: 固体撮像装置、駆動方法、及び電子機器

FIG. 8



AA V synchronization signal

(57) **Abstract:** The present technology relates to a solid-state imaging device, a drive method, and an electronic device that make it possible to minimize decreases in the reading speed of a signal from a solid-state imaging device. A solid-state imaging device that is a first aspect of the present technology is provided with: a pixel array in which a plurality of pixels are arranged; a signal processing unit that performs signal processing including at least A/D conversion on a noise signal and a data signal read from the pixels; and a memory unit that holds a signal obtained by the signal processing. The signal processing unit records, in the memory unit, the noise signal obtained from a predetermined frame and performs signal processing of the data signal obtained from a frame after the predetermined frame using the noise signal recorded in the memory unit. The present invention can be applied, for example, to an image sensor.

KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

(57) 要約：本技術は、固体撮像装置の信号の読み出し速度の低下を抑止することができるようにする固体撮像装置、駆動方法、及び電子機器に関する。本技術の第1の側面である固体撮像装置は、複数の画素が配列された画素アレイ部と、前記画素から読み出されたノイズ信号及びデータ信号に対して、少なくともA/D変換を含む信号処理を行う信号処理部と、前記信号処理により得られる信号を保持するメモリ部とを備え、前記信号処理部は、所定のフレームから得られた前記ノイズ信号を前記メモリ部に記録し、前記所定のフレームより後のフレームから得られた前記データ信号の前記信号処理を、前記メモリ部に記録した前記ノイズ信号を利用して行う。本技術は、例えば、イメージセンサに適用できる。

明 細 書

発明の名称： 固体撮像装置、駆動方法、及び電子機器

技術分野

[0001] 本技術は、固体撮像装置、駆動方法、及び電子機器に関し、特に、例えば、1画素分の領域に複数の光電変換部が形成された固体撮像装置、駆動方法、及び電子機器に関する。

背景技術

[0002] デジタルカメラ等のAF（オートフォーカス）方式として（像面）位相差AFが知られている（例えば、特許文献1参照）。

[0003] 位相差AFを実現するイメージセンサの画素アレイ部には、画像の画素信号を得るための通常画素に加えて、入射光を瞳分割するための位相差検出画素が所定の位置に配置されている。

[0004] 位相差検出画素は、例えば、位相差AFの用途に用いられており、位相差検出画素が配置されている位置の画素信号は補間処理によって得られていた。

[0005] そこで、位相差検出画素の出力を位相差AFの用途だけでなく、画像を構成する画素信号としても利用できるように、画素アレイ部の1画素分の領域に2つの光電変換部（フォトダイオード等）が形成された固体撮像装置が出現している。該固体撮像装置は、画素アレイの1画素分の領域に2つの光電変換部を有するので、以下、ダブル式センサと称する。

[0006] ダブル式センサでは、1画素分の領域に形成された2つの光電変換部の出力をそれぞれ個別に、位相差AFの用途に用いることができる。また、ダブル式センサでは、1画素分の領域に形成された2つの光電変換部の出力を加算して、画像を構成する画素の画素信号として用いることができる。

先行技術文献

特許文献

[0007] 特許文献1：特開2007-304188号公報

発明の概要

発明が解決しようとする課題

[0008] ただし、ダブル式センサの場合、1画素分の画素信号を得るためには、1画素分の領域に形成されている2つの光電変換部からそれぞれ読み出した信号にA/D(Analog Digital)変換を行う必要がある。したがって、1画素分の領域に1つの光電変換部が形成されたイメージセンサ（以下、シングル式センサと称する）に比較して、1画素当たりのA/D変換結果を得るまでに要する時間が長くなってしまい、ダブル式センサからの読み出し速度（fps）が低下してしまうことになる。

[0009] 本技術はこのような状況に鑑みてなされたものであり、1画素分の領域に複数の光電変換部が形成された固体撮像装置の読み出し速度の低下を抑止できるようにするものである。

課題を解決するための手段

[0010] 本開示の第1の側面である固体撮像装置は、複数の画素が配列された画素アレイ部と、前記画素から読み出されたノイズ信号及びデータ信号に対して、少なくともA/D変換を含む信号処理を行う信号処理部と、前記信号処理により得られる信号を保持するメモリ部とを備え、前記信号処理部は、所定のフレームから得られた前記ノイズ信号を前記メモリ部に記録し、前記所定のフレームより後のフレームから得られた前記データ信号の前記信号処理を、前記メモリ部に記録した前記ノイズ信号を利用して行う。

[0011] 本開示の第1の側面である駆動方法は、複数の画素が配列された画素アレイ部と、前記画素から読み出されたノイズ信号及びデータ信号に対して、少なくともA/D変換を含む信号処理を行う信号処理部と、前記信号処理により得られる信号を保持するメモリ部とを備える固体撮像装置の駆動方法において、前記信号処理部による、所定のフレームから得られた前記ノイズ信号を前記メモリ部に記録する記録ステップと、前記所定のフレームより後のフレームから得られた前記データ信号の前記信号処理を、前記メモリ部に記録した前記ノイズ信号を利用して行う信号処理ステップとを含む。

[0012] 本開示の第1の側面である電子機器は、固体撮像装置が搭載された電子機

器において、前記固体撮像装置が、複数の画素が配列された画素アレイ部と、前記画素から読み出されたノイズ信号及びデータ信号に対して、少なくともA/D変換を含む信号処理を行う信号処理部と、前記信号処理により得られる信号を保持するメモリ部とを備え、前記信号処理部は、所定のフレームから得られた前記ノイズ信号を前記メモリ部に記録し、前記所定のフレームより後のフレームから得られた前記データ信号の前記信号処理を、前記メモリ部に記録した前記ノイズ信号を利用して行う。

[0013] 本開示の第1の側面においては、所定のフレームから得られたノイズ信号がメモリ部に記録され、前記所定のフレームより後のフレームから得られたデータ信号の信号処理が、前記メモリ部に記録された前記ノイズ信号を利用して行われる。

[0014] 本技術の第2の側面である固体撮像装置は、第1の画素を含む複数の画素が配列された第1の半導体基板と、前記第1の画素から読み出された読み出し信号に対してA/D変換を行うA/D変換部を有する第2の半導体基板と、メモリ部を有する第3の半導体基板とを備え、前記第1の半導体基板を最上層とし、前記第1の半導体基板、前記第2の半導体基板、及び前記第3の半導体基板が3層に積層され、前記読み出し信号は、第1のフレームで得られる第1のノイズ信号及び第1のデータ信号と、第2のフレームで得られる第2のデータ信号とを含み、前記メモリ部は、前記第1のノイズ信号を記録し、前記A/D変換部は、前記第1のデータ信号と前記第1のノイズ信号に応じて第1のA/D変換を行い、前記第2のデータ信号と前記第1のノイズ信号に応じて第2のA/D変換を行う。

[0015] 本技術の第2の側面である駆動方法は、第1の画素を含む複数の画素が配列された第1の半導体基板と、前記第1の画素から読み出された読み出し信号に対してA/D変換を行うA/D変換部を有する第2の半導体基板と、メモリ部を有する第3の半導体基板とを備え、前記第1の半導体基板を最上層とし、前記第1の半導体基板、前記第2の半導体基板、及び前記第3の半導体基板が3層に積層され、前記読み出し信号は、第1のフレームで得られる第1の

ノイズ信号及び第1のデータ信号と、第2のフレームで得られる第2のデータ信号とを含む固体撮像装置の駆動方法において、前記メモリ部による、前記第1のノイズ信号を記録する記録ステップと、前記A/D変換部による、前記第1のデータ信号と前記第1のノイズ信号に応じて第1のA/D変換を行う第1のA/D変換ステップと、前記第2のデータ信号と前記第1のノイズ信号に応じて第2のA/D変換を行う第2のA/D変換ステップとを含む。

[0016] 本技術の第2の側面である電子機器は、固体撮像装置が搭載された電子機器において、前記固体撮像装置が、第1の画素を含む複数の画素が配列された第1の半導体基板と、前記第1の画素から読み出された読み出し信号に対してA/D変換を行うA/D変換部を有する第2の半導体基板と、メモリ部を有する第3の半導体基板とを備え、前記第1の半導体基板を最上層とし、前記第1の半導体基板、前記第2の半導体基板、及び前記第3の半導体基板が3層に積層され、前記読み出し信号は、第1のフレームで得られる第1のノイズ信号及び第1のデータ信号と、第2のフレームで得られる第2のデータ信号とを含み、前記メモリ部は、前記第1のノイズ信号を記録し、前記A/D変換部は、前記第1のデータ信号と前記第1のノイズ信号に応じて第1のA/D変換を行い、前記第2のデータ信号と前記第1のノイズ信号に応じて第2のA/D変換を行う。

[0017] 本技術の第2の側面においては、第1のフレームで得られる第1のノイズ信号及び第1のデータ信号と、第2のフレームで得られる第2のデータ信号のうち、前記第1のノイズ信号がメモリ部に記録され、前記第1のデータ信号と前記第1のノイズ信号に応じて第1のA/D変換が行われ、前記第2のデータ信号と前記第1のノイズ信号に応じて第2のA/D変換が行われる。

発明の効果

[0018] 本技術の第1の側面によれば、固体撮像装置の読み出し速度の低下を抑止することができる。

[0019] 本技術の第2の側面によれば、固体撮像装置の読み出し速度の低下を抑止することができる。

[0020] なお、ここに記載された効果は必ずしも限定されるものではなく、本開示中に記載されたいずれかの効果であってもよい。

図面の簡単な説明

[0021] [図1] 1画素の領域に1つの光電変換部が形成されたシングル式イメージセンサにおける画素アレイ部の構成例を示す図である。

[図2] シングル式センサの画素によるND駆動を説明するための図である。

[図3] 1画素の領域に2つの光電変換部が形成されたダブル式センサにおける画素アレイ部の構成例を示す図である。

[図4] ダブル式センサの画素によるNDND駆動を説明するための図である。

[図5] ダブル式センサの画素に想定できるNDD駆動を説明するための図である。

[図6] ダブル式センサの画素に適用するDD駆動を説明するための図である。

[図7] 本技術を適用した固体撮像装置の構成例を示すブロック図である。

[図8] NDND駆動とDD駆動をフレーム単位で切り替える例を示す図である。

[図9] NDND駆動時の処理を説明するフローチャートである。

[図10] DD駆動時の処理を説明するフローチャートである。

[図11] 前段処理と後段処理を並行して実行することの効果を示す図である。

[図12] NDND駆動とDD駆動をライン単位で切り替える例を示す図である。

[図13] シングル式センサにおけるND駆動とD駆動を説明するための図である。

[図14] ND駆動とD駆動をフレーム単位で切り替える例示す図である。

[図15] ND駆動とD駆動をライン単位で切り替える例示す図である。

[図16] 図7の固体撮像装置を2層の積層チップとした場合の構成例を示す平面図である。

[図17] 図7の固体撮像装置を3層の積層チップとした場合の構成例を示す平面図である。

[図18] 車両制御システムの概略的な構成の一例を示すブロック図である。

[図19] 車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

発明を実施するための形態

[0022] 以下、本技術を実施するための最良の形態（以下、実施の形態と称する）について、図面を参照しながら詳細に説明する。なお、説明は、以下の順序で行なう。

1. 本技術の概要
2. 本技術の実施の形態である固体撮像装置の構成例
3. 本技術の実施の形態である固体撮像装置によるフレーム単位のNDND駆動とDD駆動の切り替え
- 4 - 1. NDND駆動時の処理
- 4 - 2. DD駆動時の処理
5. 出力レートの安定化
6. 本技術の実施の形態である固体撮像装置によるライン単位のNDND駆動とDD駆動の切り替え
7. 変形例
8. 本技術の実施の形態である固体撮像装置を積層チップ構造とした場合の構成例
9. 移動体への応用例

[0023] なお、本明細書において、システムとは、複数の構成要素（装置、モジュール（部品）等）の集合を意味し、すべての構成要素が同一筐体中にあるか否かは問わない。したがって、別個の筐体に収納され、ネットワークを介して接続されている複数の装置、及び、1つの筐体の中に複数のモジュールが収納されている1つの装置は、いずれも、システムである。

[0024] <1. 本技術の概要>

始めに、本技術の概要について説明する。

[0025] 図1は、シングル式センサにおける画素アレイ部の構成例を示している。シングル式センサの画素アレイ部10の1画素分の領域には、1つの光電変換部（フォトダイオード等）11が形成されている。

[0026] 図2は、図1に示されたシングル式センサの画素から読み出された信号をA/D変換する一連の駆動を説明するための図である。なお、期間Tは、1画素分

の領域に形成された1つの光電変換部11からアナログの電圧信号を読み出し、A/D変換を行う期間を示す。点線L1は、画素から読み出されたアナログの電圧信号（後述するノイズ信号とデータ信号）を示し、実線L2は、前記電圧信号をA/D変換する際に前記電圧信号と比較される参照信号を示している。

[0027] ここで、例えば、CMOS(Complementary Metal Oxide Semiconductor)イメージセンサにおいて、画素の駆動（画素からの信号の読み出し及びA/D変換）としては、ノイズ信号の読出し及びA/D変換と、データ信号の読出し及びA/D変換とが行われる。

[0028] ノイズ信号の読出し及びA/D変換では、画素のFD（フローティングディフュージョン）（図示せず）をリセットした直後の、そのFDの電圧がノイズ信号として読み出されてA/D変換される。

[0029] データ信号の読出し及びA/D変換では、光電変換部11で生成された電荷がFDに転送された後の、そのFDの電圧がデータ信号として読み出されてA/D変換される。

[0030] ここで、ノイズ信号のA/D変換を行うための期間を期間Nとも称し、データ信号のA/D変換を行うための期間を期間Dとも称することにする。

[0031] 図2は、シングル式センサの画素の駆動における期間N及び期間Dを示している。

[0032] 図2において、期間Nでは、参照信号L2が一定の割合で減少する。そして、参照信号L2が減少し始める期間Nの先頭から、参照信号L2と、ノイズ信号としての電圧信号L1とが一致するまでの時間に対応する値が、ノイズ信号のA/D変換結果として出力される。

[0033] 期間Dでは、参照信号L2が一定の割合で減少する。そして、参照信号L2が減少し始める期間Dの先頭から、参照信号L2と、データ信号としての電圧信号L2とが一致するまでの時間に対応する値が、データ信号のA/D変換結果として出力される。

[0034] シングル式センサでは、データ信号のA/D変換結果からノイズ信号のA/D変換結果を減算した減算値を求める（デジタル）CDS(Correlated Double Samp

ling)処理が行われ、その減算値が、画像を構成する画素信号として出力される。

[0035] 図2に示されるように、シングル式センサの画素の一連の駆動は、ノイズ信号をA/D変換する期間Nと、データ信号をA/D変換する期間Dから成る。

[0036] 以下、図2に示された一連の駆動をND駆動と称する。ND駆動では、CDS処理は、期間Dにおいてデータ信号のA/D変換とともに行うことができる。

[0037] 次に、図3は、ダブル式センサにおける画素アレイ部の構成例を示している。すなわちダブル式センサにおける画素アレイ部21の1画素分の領域には、その左半分に光電変換部11Lが、その右半分に光電変換部11Rが形成されている。

[0038] 図4は、図3に示されたダブル式センサの画素から読み出された電圧信号をA/D変換を行う一連の駆動を説明するための図である。なお、期間TLは、1画素分の領域に形成された光電変換部11L及び11Rのうち、光電変換部11Lから電圧信号を読み出し、A/D変換を行う期間を示す。期間TRは、1画素分の領域に形成された光電変換部11L及び11Rのうち、光電変換部11Rから電圧信号を読み出し、A/D変換を行う期間を示す。点線L1は、画素から読み出されたアナログの電圧信号を示し、実線L2は、前記電圧信号をA/D変換する際に前記電圧信号と比較される参照信号を示している。後述する図5及び図6についても同様である。

[0039] 図4に示されるように、ダブル式センサの画素の駆動は、光電変換部11Lについてのノイズ信号をA/D変換する期間Nと、光電変換部11Lについてのデータ信号をA/D変換する期間Dと、光電変換部11Rについてのノイズ信号をA/D変換する期間Nと、光電変換部11Rについてのデータ信号をA/D変換する期間Dから成る。

[0040] 以下、図4に示された一連の駆動をNDND駆動と称する。NDND駆動（第1の駆動）では、光電変換部11LについてのCDS処理は、光電変換部11Lについての期間Dにおいて、光電変換部11Lについてのデータ信号のA/D変換とともに行うことができる。光電変換部11RについてのCDS処理は、光電変換

部 1 1 R についての期間Dにおいて、光電変換部 1 1 R についてのデータ信号のA/D変換とともに行うことができる。

[0041] すなわち、光電変換部 1 1 L についての期間Nでは、参照信号L2と、光電変換部 1 1 L についてのノイズ信号としての電圧信号L1とが一致するまでの時間をカウントすることにより、光電変換部 1 1 L についてのノイズ信号のA/D変換を行うこと、すなわち、参照信号L2と、光電変換部 1 1 L についてのノイズ信号としての電圧信号L1とが一致するまでの時間のカウント値を、光電変換部 1 1 L についてのノイズ信号のA/D変換結果として得ることができる。

[0042] さらに、光電変換部 1 1 L についての期間Dでは、参照信号L2と、光電変換部 1 1 L についてのデータ信号としての電圧信号L1とが一致するまでの時間をカウントすることにより、光電変換部 1 1 L についてのデータ信号のA/D変換を行うこと、すなわち、参照信号L2と、光電変換部 1 1 L についてのデータ信号としての電圧信号L1とが一致するまでの時間のカウント値を、光電変換部 1 1 L についてのデータ信号のA/D変換結果として得ることができる。

[0043] 光電変換部 1 1 L についての期間Dにおいて、時間のカウントをノイズ信号のA/D変換結果としてのカウント値を初期値として、ノイズ信号のA/D変換とは逆方向（ノイズ信号のA/D変換における時間のカウントがカウント値のデクリメントにより行われる場合、逆方向とはインクリメント）に行うことにより、光電変換部 1 1 L についてのCDS処理は、光電変換部 1 1 L についてのデータ信号のA/D変換として（とともに）行うことができる。

[0044] これら光電変換部 1 1 L 及び 1 1 R の 2 つの画素信号は、個別に、位相差A F に用いることができる。また、これら 2 つの画素信号は、加算することにより、画像の 1 画素分の画素信号として用いることができる。

[0045] ただし、図 2 と図 4 を比較して明らかなように、ND駆動ではA/D変換が期間N及び期間Dで 2 回行われることに対し、NDND駆動では、A/D変換が光電変換部 1 1 L についての期間N及び期間D、並びに、光電変換部 1 1 R についての期間N及び期間Dで 4 回行われるので、A/D変換の結果を得るまでに要する時間が倍になる。

- [0046] この対策としては、例えば、図5に示される駆動方法が考えられる。すなわち、図5は、図2に示されたダブル式センサの画素から読み出された信号をA/D変換を行う場合に要する時間を短縮できる一連の駆動を説明するための図である。
- [0047] 図5に示される駆動は、光電変換部11Lについてのノイズ信号をA/D変換する期間Nと、光電変換部11Lについてデータ信号をA/D変換する期間Dと、光電変換部11Rについてのデータ信号をA/D変換する期間Dから成る。
- [0048] すなわち、図5に示される駆動は、図4に示されたNDND駆動から、光電変換部11Rについてのノイズ信号をA/D変換する期間Nが省略されたものである。以下、図5に示された一連の駆動をNDD駆動と称する。NDD駆動の結果得られる画素の左半分の画素信号は、CDS処理が行われたものとなる。
- [0049] 図4と図5を比較して明らかなように、NDD駆動は、NDND駆動よりも、A/D変換の結果を得るまでに要する時間を3/4に短縮できることがわかる。しかしながら、ND駆動と比較した場合、依然として3/2倍の時間を要している。
- [0050] そこで、本開示では、ダブル式センサからA/D変換の結果を得るまでに要する時間を、ND駆動と同等にできる駆動方法を提案する。
- [0051] 図6は、本開示によって提案するDD駆動を説明するための図である。
- [0052] DD駆動（第2の駆動）は、光電変換部11Lについてのデータ信号をA/D変換する期間Dと、光電変換部11Rについてのデータ信号をA/D変換する期間Dから成る。ただし、DD駆動だけを実行している場合、光電変換部11L及び11Rについてのノイズ信号を読み出すことができず、CDS処理を行うことができない。そこで、DD駆動の前にNDND駆動も行うようにし、そのNDND駆動の際に読み出したノイズ信号をA/D変換してメモリ部に記録し、それ以降に実行されるDD駆動時に読み出されたデータ信号からノイズを除去するためのCDS処理に用いるようにする。
- [0053] なお、NDND駆動を短い周期で定期的に行うようにすれば、メモリ部に記録するノイズ信号を頻繁に更新することができ、CDS処理を行うデータ信号とノイズ信号の時間的な間隔を狭めることができるのでノイズ削減の効果を

高めることができる。

[0054] < 2. 本技術の実施の形態である固体撮像装置の構成例 >

次に、図 7 は、本技術の実施の形態である固体撮像装置の構成例を示すブロック図である。

[0055] 該固体撮像装置は、ダブル式センサであり、画素アレイ部 2 1、制御部 2 2、前段処理部 2 3、メモリ部 2 4、及び後段処理部 2 5 を有する。

[0056] 画素アレイ部 2 1 には、複数の画素が縦横に配置されている。画素アレイ部 2 1 の各画素の領域には、図 3 に示されたように、その左半分に光電変換部 1 1 L が形成されており、その右半分に光電変換部 1 1 R が形成されている。なお、各画素領域の光電変換部 1 1 L と光電変換部 1 1 R は、後段の前段処理部 2 3 に含まれる A/D 変換部を共有するものとする。

[0057] 制御部 2 2 は、画素アレイ部 2 1 に配置されている各画素の駆動を制御する。具体的には、各画素の領域に形成されている光電変換部 1 1 L と光電変換部 1 1 R についてのノイズ信号及びデータ信号の読み出しを個別に制御できる。

[0058] 前段処理部 2 3（信号処理部）は、画素アレイ部 2 1 から NDND 駆動及び DD 駆動によって読み出されたノイズ信号及びデータ信号に、ゲイン処理、A/D 変換処理、CDS 処理等の前段処理を行い、前段処理の結果得られる画素信号をメモリ部 2 4 に記録する。

[0059] また、前段処理部 2 3 は、画素アレイ部 2 1 から NDND 駆動により、読み出された光電変換部 1 1 L 及び 1 1 R それぞれについてのノイズ信号を A/D 変換してメモリ部 2 4 に記録する。さらに、前段処理部 2 3 は、メモリ部 2 4 に記録した A/D 変換済みのノイズ信号を読み出し、NDND 駆動の後に行われた DD 駆動によって読み出されたデータ信号から、読み出したノイズ信号を除算することにより CDS 処理を実行する。

[0060] メモリ部 2 4 は、例えば、DRAM(Dynamic Random Access Memory)等から成り、フレーム単位の画素信号を記録できる容量を有する。

[0061] 後段処理部 2 5（他の信号処理部）は、メモリ部 2 4 に記録されている前

段処理済の画素信号を読み出し、欠陥補正処理、ノイズリダクション処理、またはHDR(High Dynamic Range)処理のうちの少なくとも一つを含む後段処理を行い、後段処理済の画素信号を出力する。なお、後段処理部25は、NDND駆動時とDD駆動時において等しいレートで後段処理を行うことができる。

[0062] <3. 本技術の実施の形態である固体撮像装置によるフレーム単位のNDND駆動とDD駆動の切り替え>

図8は、本技術の実施の形態である固体撮像装置による、フレーム単位でNDND駆動とDD駆動を切り替える例を示している。

[0063] NDND駆動とDD駆動をフレーム単位で切り替える場合、垂直同期信号(V同期信号)に同期して周期的にNDND駆動とDD駆動が切り替えられる。

[0064] 同図の場合、DD駆動が4回実行される毎にNDND駆動が行われる。例えば、番号F1のフレームに対してはNDND駆動が行われる。番号F2乃至F5のフレームに対してはDD駆動が行われ、番号F6のフレームに対してはNDND駆動が行われる。

[0065] <4-1. NDND駆動時の処理>

図9は、本技術の実施の形態である固体撮像装置によるNDND駆動時の処理を説明するフローチャートである。

[0066] ステップS1において、画素アレイ部21は、制御部22からの制御に従い、各画素の光電変換部11Lについてのノイズ信号(第1のノイズ信号)を読み出して前段処理部23に出力する。

[0067] ステップS2において、前段処理部23は、読み出された光電変換部11Lについてのノイズ信号の前段処理としてA/D変換を行い、ステップS3において、そのノイズ信号(のA/D変換結果)をメモリ部24に記録する。メモリ部24に記録されたノイズ信号は、後述するDD駆動時の処理で利用される。

[0068] ステップS4において、画素アレイ部21は、制御部22からの制御に従い、各画素の光電変換部11Lについてのデータ信号(第1のデータ信号)を読み出して前段処理部23に出力する。

[0069] ステップS5において、前段処理部23は、光電変換部11Lについての

データ信号の前段処理としてのA/D変換を行う。ステップS 5の光電変換部1 1 Lについてのデータ信号のA/D変換（第1のA/D変換）は、光電変換部1 1 Lについてのデータ信号、及び、直前に行われたステップS 2で得られる光電変換部1 1 Lについてのノイズ信号のA/D変換結果に応じて行われる。すなわち、例えば、図4で説明したように、ステップS 5の光電変換部1 1 Lについてのデータ信号のA/D変換は、光電変換部1 1 Lについてのノイズ信号のA/D変換結果としてのカウント値を初期値として行われ、これにより、CDS処理も行われる。

[0070] 前段処理部2 3は、光電変換部1 1 Lについてのデータ信号のA/D変換により得られるデジタル信号を、光電変換部1 1 Lに対応する前段処理済の画素信号として、ライン毎にメモリ部2 4に順次記録する。

[0071] ステップS 6において、後段処理部2 5は、メモリ部2 4に順次記録されている、光電変換部1 1 Lに対応する、前段処理済の画素信号をライン単位に読み出して後段処理を行い、後段処理済の画素信号を出力する。

[0072] なお、ステップS 6の処理の開始は、ステップS 5の処理によって1フレーム分の前段処理済の画素信号がメモリ部2 4に記録されるまで待つ必要はなく、メモリ部2 4に前段処理済の画素信号がライン単位で記録される毎に実行することができる。

[0073] ステップS 7において、画素アレイ部2 1は、制御部2 2からの制御に従い、各画素の光電変換部1 1 Rについてのノイズ信号（第1のノイズ信号）を読み出して前段処理部2 3に出力する。

[0074] ステップS 8において、前段処理部2 3は、読み出された光電変換部1 1 Rについてのノイズ信号の前段処理としてA/D変換を行い、ステップS 9において、そのノイズ信号（のA/D変換結果）をメモリ部2 4に記録する。メモリ部2 4に記録されたノイズ信号は、後述するDD駆動時の処理で利用される。

[0075] ステップS 10において、画素アレイ部2 1は、制御部2 2からの制御に従い、各画素の光電変換部1 1 Rについてのデータ信号（第1のデータ信号）を読み出して前段処理部2 3に出力する。

[0076] ステップS 1 1において、前段処理部 2 3は、光電変換部 1 1 Rについてのデータ信号の前段処理としてのA/D変換を行う。ステップS 1 1の光電変換部 1 1 Rについてのデータ信号のA/D変換（第 1 のA/D変換）は、光電変換部 1 1 Rについてのデータ信号、及び、直前に行われたステップS 8で得られる光電変換部 1 1 Lについてのノイズ信号のA/D変換結果に応じて行われる。すなわち、例えば、図 4 で説明したように、ステップS 1 1の光電変換部 1 1 Rについてのデータ信号のA/D変換は、光電変換部 1 1 Rについてのノイズ信号のA/D変換結果としてのカウント値を初期値として行われ、これにより、CDS処理も行われる。

[0077] 前段処理部 2 3は、光電変換部 1 1 Rについてのデータ信号のA/D変換により得られるデジタル信号を、光電変換部 1 1 Rに対応する前段処理済の画素信号として、ライン毎にメモリ部 2 4に順次記録する。

[0078] ステップS 1 2において、後段処理部 2 5は、メモリ部 2 4に順次記録されている、光電変換部 1 1 Rに対応する、前段処理済の画素信号をライン単位に読み出して後段処理を行い、後段処理済の画素信号を出力する。

[0079] なお、ステップS 1 2の処理の開始は、ステップS 1 1の処理によって 1 フレーム分の前段処理済の画素信号がメモリ部 2 4に記録されるまで待つ必要はなく、メモリ部 2 4に前段処理済の画素信号がライン単位で記録される毎に実行することができる。

[0080] 以上で、NDND駆動時の処理の説明を終了する。

[0081] < 4 - 2. DD駆動時の処理 >

図 1 0 は、本技術の実施の形態である固体撮像装置によるDD駆動時の処理を説明するフローチャートである。

[0082] ステップS 2 1において、前段処理部 2 3は、メモリ部 2 4に記録されている、前回のNDND駆動で光電変換部 1 1 Lについてのノイズ信号（第 1 のノイズ信号）を読み出す。

[0083] ステップS 2 2において、画素アレイ部 2 1は、制御部 2 2からの制御に従い、各画素の光電変換部 1 1 Lについてのデータ信号（第 2 のデータ信号

）を読み出して前段処理部２３に出力する。

[0084] ステップＳ２３において、前段処理部２３は、光電変換部１１Ｌについてのデータ信号の前段処理としてのＡ/D変換を行う。ステップＳ２３の光電変換部１１Ｌについてのデータ信号のＡ/D変換（第２のＡ/D変換）は、光電変換部１１Ｌについてのデータ信号、及び、ステップＳ２１でメモリ部２４から読み出されたノイズ信号、すなわち、（直）前に行われたNDND駆動で得られた光電変換部１１Ｌについてのノイズ信号のＡ/D変換結果に応じて行われる。すなわち、例えば、図４で説明したように、ステップＳ２３の光電変換部１１Ｌについてのデータ信号のＡ/D変換は、メモリ部２４から読み出されたノイズ信号のＡ/D変換結果としてのカウント値を初期値として行われ、これにより、CDS処理も行われる。

[0085] 前段処理部２３は、光電変換部１１Ｌについてのデータ信号のＡ/D変換により得られるデジタル信号を、光電変換部１１Ｌに対応する前段処理済の画素信号としてライン毎にメモリ部２４に順次記録する。

[0086] ステップＳ２４において、後段処理部２５は、メモリ部２４に記録されている、光電変換部１１Ｌに対応する前段処理済の画素信号をライン単位で読み出して後段処理を行い、後段処理済の画素信号を出力する。

[0087] なお、ステップＳ２４の処理の開始は、ステップＳ２３の処理によって１フレーム分の前段処理済の画素信号がメモリ部２４に記録されるまで待つ必要はなく、メモリ部２４に前段処理済の画素信号がライン単位で記録される毎に実行することができる。

[0088] ステップＳ２５において、前段処理部２３は、メモリ部２４に記録されている、前回のNDND駆動で光電変換部１１Ｒについてのノイズ信号（第１のノイズ信号）を読み出す。

[0089] ステップＳ２６において、画素アレイ部２１は、制御部２２からの制御に従い、各画素の光電変換部１１Ｒについてのデータ信号（第２のデータ信号）を読み出して前段処理部２３に出力する。

[0090] ステップＳ２７において、前段処理部２３は、光電変換部１１Ｒについて

のデータ信号の前段処理としてのA/D変換を行う。ステップS 2 7の光電変換部1 1 Rについてのデータ信号のA/D変換（第2のA/D変換）は、光電変換部1 1 Rについてのデータ信号、及び、ステップS 2 5でメモリ部2 4から読み出されたノイズ信号、すなわち、（直）前に行われたNDND駆動で得られた光電変換部1 1 Rについてのノイズ信号のA/D変換結果に応じて行われる。すなわち、例えば、図4で説明したように、ステップS 2 7の光電変換部1 1 Rについてのデータ信号のA/D変換は、メモリ部2 4から読み出されたノイズ信号のA/D変換結果としてのカウント値を初期値として行われ、これにより、CDS処理も行われる。

[0091] 前段処理部2 3は、光電変換部1 1 Rについてのデータ信号のA/D変換により得られるデジタル信号を、光電変換部1 1 Rに対応する前段処理済の画素信号としてライン毎にメモリ部2 4に順次記録する。

[0092] ステップS 2 8において、後段処理部2 5は、メモリ部2 4に記録されている、光電変換部1 1 Rに対応する前段処理済の画素信号をライン単位で読み出して後段処理を行い、後段処理済の画素信号を出力する。

[0093] なお、ステップS 2 8の処理の開始は、ステップS 2 7の処理によって1フレーム分の前段処理済の画素信号がメモリ部2 4に記録されるまで待つ必要はなく、メモリ部2 4に前段処理済の画素信号がライン単位で記録される毎に実行することができる。

[0094] なお、ステップS 2 3及びステップS 2 7で行われる前段処理に含まれるデータ信号のA/D変換とともに行われるCDS処理は、周期的に実行される前回（図8の場合、最大4フレーム前）のNDND駆動時のノイズ信号が利用されるので、データ信号と同じフレームのノイズ信号が用いられる場合よりは劣るものの、データ信号と同じフレームのノイズ信号が用いられる場合に近い効果が認められる。

[0095] 以上で、DD駆動時の処理の説明を終了する。

[0096] <5. 出力レートの安定化>

通常、1フレーム分の前段処理に要する時間は、1フレーム分の後段処理

に要する時間よりも短い。また、1フレーム分の前段処理に要する時間は、NDND駆動時の方がDD駆動時よりも長い。これに対して、1フレーム分の後段処理に要する時間は、NDND駆動時とDD駆動時で変わらない。

[0097] また、前段処理部23と後段処理部25の間にメモリ部24が設けられていない構成を想定した場合、1フレーム分の前段処理と後段処理に要する時間には、NDND駆動時とDD駆動時の前段処理に要する時間差がそのまま影響する。したがって、NDND駆動とDD駆動を切り替えた場合、後段処理済の画素データの出力レートが変化してしまうことになる。

[0098] これに対して、本技術の実施の形態である固体撮像装置では、前段処理部23と後段処理部25の間にメモリ部24を設けているので、前段処理部23による前段処理と後段処理部25による後段処理を個別に並行して実行することができる。

[0099] 図11は、前段処理部23による前段処理と後段処理部25による後段処理を個別に並行して実行できることの効果を示している。

[0100] 図11において、横軸は、前段処理及び後段処理の処理時間を表し、縦軸は、前段処理及び後段処理の処理対象となるライン（処理ライン）を表す。

[0101] 前段処理と後段処理を個別に並行して実行した場合、後段処理に要する時間TBが一定で、前段処理に要する時間TFが変化するが、後段処理に要する時間TBが前段処理に要する時間TFよりも長いときには、NDND駆動とDD駆動とで、前段処理に要する時間TFの変化により、前段処理の処理レートRFが変化しても、後段処理の処理レートRBは一定とすること、すなわち、後段処理済の画素信号の出力レートを一定とすることができる。

[0102] <6. 本技術の実施の形態である固体撮像装置によるライン単位のNDND駆動とDD駆動の切り替え>

次に、図12は、本技術の実施の形態である固体撮像装置による、ライン単位でNDND駆動とDD駆動を切り替える例を示している。

[0103] ライン単位でNDND駆動とDD駆動を切り替える場合、NDND駆動とDD駆動を水平同期信号（H同期信号）に同期してライン単位で周期的に切り替えるように

する。

[0104] ただし、連続するフレームにおける同一位置のラインの一方のラインにNDND駆動を適用し、他方のラインにDD駆動を適用することとする。さらに、DD駆動が適用されるラインにおける前段処理では、その1フレーム前のNDND駆動を適用した一方のラインについてのノイズ信号を利用するようにする。

[0105] 具体的には、番号F1のフレームの奇数ラインにNDND駆動を適用し、偶数ラインにDD駆動を適用した場合、番号F2のフレームの奇数ラインにDD駆動を適用し、偶数ラインにNDND駆動を適用する。そして、番号F2のフレームのDD駆動が適用された奇数ラインの前段処理には、番号F1のフレームのNDND駆動が適用された同一位置の偶数ラインのノイズ信号が利用される。

[0106] 図12に示されたライン単位での切り替えの場合、図8に示されたフレーム単位での切り替えに比較して、NDND駆動とDD駆動の切り替え頻度が高いため、1フレーム分の前段処理に要する時間が長くなる。しかしながら、前段処理におけるCDS処理に用いられるデータ信号とノイズ信号のフレーム間隔については、ライン単位での切り替えでは、図8の場合、最大4フレームであったが、ライン単位での切り替えの場合は1フレームとなる。よって、ライン単位での切り替えは、フレーム単位での切り替えによりもCDS処理によるノイズ除去の効果を高めることができる。

[0107] <7. 変形例>

本技術の実施の形態である固体撮像装置においては、1画素分の領域の左半分と右半分にそれぞれ光電変換部11を形成するようにしたが、1画素分の領域の上半分と下半分にそれぞれ光電変換部11を形成するようにしてもよい。

[0108] また、1画素分の領域に3つ以上の光電変換部を形成するようにした場合でも、本技術を適用することが可能である。

[0109] さらに、1画素分の領域に1つの光電変換部が形成されているシングル式センサにおいて、ノイズ信号を読み出してからデータ信号を読み出すND駆動と、ノイズ信号の読み出しを省略してデータ信号だけを読み出すD駆動とを切

り替えるようにしてもよい。

[0110] 図13は、シングル式センサにおけるND駆動とD駆動を示している。同図のAは、シングル式センサにおけるND駆動を示している。ND駆動は、図2と同様であるため、その説明は省略する。同図のBは、シングル式センサにおけるD駆動を示している。D駆動では、ND駆動と比較すると期間Nが無く、期間Dを有する。D駆動は、ND駆動に比較して、要する時間が1/2となる。したがって、D駆動を行うことにより、シングル式センサからの信号の読み出し速度を高速化することができる。

[0111] 図14は、シングル式センサにおいて、D駆動とND駆動を垂直同期信号（V同期信号）に同期してフレーム単位で周期的に切り替える駆動を説明する図である。

[0112] 同図の場合、D駆動が4回実行される毎にND駆動が行われる。例えば、番号F1のフレームにはND駆動が適用され、番号F2乃至F5のフレームにはD駆動が適用され、番号F6のフレームにはND駆動が適用される。

[0113] 図15は、シングル式センサにおいて、D駆動とND駆動を水平同期信号（H同期信号）に同期してライン単位で周期的に切り替える駆動を説明する図である。

[0114] ただし、連続するフレームにおける同一位置のラインの一方のラインにND駆動を適用し、他方のラインにD駆動を適用することとする。さらに、D駆動が適用されるラインにおける前段処理では、その1フレーム前のND駆動を適用した一方のラインについてのノイズ信号を利用するようにする。

[0115] 具体的には、番号F1のフレームの奇数ラインにND駆動を適用し、偶数ラインにD駆動を適用した場合、番号F2のフレームの奇数ラインにD駆動を適用し、偶数ラインにND駆動を適用する。そして、番号F2のフレームのD駆動が適用された奇数ラインの前段処理には、番号F1のフレームのND駆動が適用された同一位置の偶数ラインのノイズ信号が利用される。

[0116] 図15に示されたライン単位での切り替えの場合、図14に示されたフレーム単位での切り替えに比較して、ND駆動とD駆動の切り替え頻度が高いため

、１フレーム分の前段処理に要する時間が長くなる。しかしながら、前段処理におけるCDS処理に用いられるデータ信号とノイズ信号のフレーム間隔については、ライン単位での切り替えでは、図１４の場合、最大４フレームであったが、ライン単位での切り替えの場合は１フレームとなる。よって、ライン単位での切り替えは、フレーム単位での切り替えによりもCDS処理によるノイズ除去の効果を高めることができる。

[0117] < ８．本技術の実施の形態である固体撮像装置を積層チップ構造とした場合の構成例 >

本技術の実施の形態である固体撮像装置は、複数のチップを積層して成る積層チップ構造を採ることができる。

[0118] 図１６は、本技術の実施の形態である固体撮像装置を第１及び第２のチップを積層して構成した場合の構成例を示す平面図である。同図のＡは第１のチップ３１を示し、同図のＢは第２のチップ３２を示している。

[0119] すなわち、同図において、本技術の実施の形態である固体撮像装置は、画素アレイ部２１が形成された第１のチップ３１と、前段処理部２３、メモリ部２４、及び後段処理部２５が形成された第２のチップ３２とを積層して成る積層チップ構造を採っている。

[0120] 第１のチップ３１に形成された画素アレイ部２１と、第２のチップ３２に形成された後段処理部２５とは、ビア(VIA)４１を介して接続される。

[0121] 次に、図１７は、本技術の実施の形態である固体撮像装置を第１乃至第３のチップを積層して構成した場合の構成例を示すブロック図である。同図のＡは第１のチップ６１（第１の半導体基板）を示し、同図のＢは第２のチップ６２（第２の半導体基板）を示し、同図のＣは第３のチップ６３（第３の半導体基板）を示している。

[0122] すなわち、同図において、本技術の実施の形態である固体撮像装置は、画素アレイ部２１が形成された第１のチップ６１と、前段処理部２３及び後段処理部２５に相当する信号処理部７１が形成された第２のチップ６２と、メモリ部２４が積層された第３のチップ６３を積層して成る積層チップ構造を

採っている。

[0123] 第1のチップ61に形成された画素アレイ部21と、第2のチップ62に形成された信号処理部71とは、ビア81を介して接続される。第2のチップ62に形成された信号処理部71と、第3のチップ63に形成されたメモリ部24とは、ビア82を介して接続される。

[0124] <9. 移動体への応用例>

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0125] 図18は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0126] 車両制御システム12000は、通信ネットワーク12001を介して接続された複数の電子制御ユニットを備える。図18に示した例では、車両制御システム12000は、駆動系制御ユニット12010、ボディ系制御ユニット12020、車外情報検出ユニット12030、車内情報検出ユニット12040、及び統合制御ユニット12050を備える。また、統合制御ユニット12050の機能構成として、マイクロコンピュータ12051、音声画像出力部12052、及び車載ネットワークI/F（interface）12053が図示されている。

[0127] 駆動系制御ユニット12010は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット12010は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0128] ボディ系制御ユニット12020は、各種プログラムにしたがって車体に

装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット 12020 は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウinker又はフォグラмп等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット 12020 には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット 12020 は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0129] 車外情報検出ユニット 12030 は、車両制御システム 12000 を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット 12030 には、撮像部 12031 が接続される。車外情報検出ユニット 12030 は、撮像部 12031 に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット 12030 は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

[0130] 撮像部 12031 は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部 12031 は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部 12031 が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

[0131] 車内情報検出ユニット 12040 は、車内の情報を検出する。車内情報検出ユニット 12040 には、例えば、運転者の状態を検出する運転者状態検出部 12041 が接続される。運転者状態検出部 12041 は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット 12040 は、運転者状態検出部 12041 から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0132] マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 又

は車内情報検出ユニット 12040 で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット 12010 に対して制御指令を出力することができる。例えば、マイクロコンピュータ 12051 は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含む ADAS (Advanced Driver Assistance System) の機能実現を目的とした協調制御を行うことができる。

[0133] また、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 又は車内情報検出ユニット 12040 で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0134] また、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 で取得される車外の情報に基づいて、ボディ系制御ユニット 12020 に対して制御指令を出力することができる。例えば、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0135] 音声画像出力部 12052 は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図 18 の例では、出力装置として、オーディオスピーカ 12061、表示部 12062 及びインストルメントパネル 12063 が例示されている。表示部 12062 は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでもよい。

[0136] 図 19 は、撮像部 12031 の設置位置の例を示す図である。

[0137] 図 19 では、車両 12100 は、撮像部 12031 として、撮像部 121

01, 12102, 12103, 12104, 12105を有する。

[0138] 撮像部12101, 12102, 12103, 12104, 12105は、例えば、車両12100のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部12101及び車室内のフロントガラスの上部に備えられる撮像部12105は、主として車両12100の前方の画像を取得する。サイドミラーに備えられる撮像部12102, 12103は、主として車両12100の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部12104は、主として車両12100の後方の画像を取得する。撮像部12101及び12105で取得される前方の画像は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0139] なお、図19には、撮像部12101乃至12104の撮影範囲の一例が示されている。撮像範囲12111は、フロントノーズに設けられた撮像部12101の撮像範囲を示し、撮像範囲12112, 12113は、それぞれサイドミラーに設けられた撮像部12102, 12103の撮像範囲を示し、撮像範囲12114は、リアバンパ又はバックドアに設けられた撮像部12104の撮像範囲を示す。例えば、撮像部12101乃至12104で撮像された画像データが重ね合わせられることにより、車両12100を上方から見た俯瞰画像が得られる。

[0140] 撮像部12101乃至12104の少なくとも1つは、距離情報を取得する機能を有していてもよい。例えば、撮像部12101乃至12104の少なくとも1つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

[0141] 例えば、マイクロコンピュータ12051は、撮像部12101乃至12104から得られた距離情報を基に、撮像範囲12111乃至12114内における各立体物までの距離と、この距離の時間的变化（車両12100に対する相対速度）を求めることにより、特に車両12100の進行路上にあ

る最も近い立体物で、車両 12100 と略同じ方向に所定の速度（例えば、0 km/h 以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ 12051 は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0142] 例えば、マイクロコンピュータ 12051 は、撮像部 12101 乃至 12104 から得られた距離情報を元に、立体物に関する立体物データを、2 輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ 12051 は、車両 12100 の周辺の障害物を、車両 12100 のドライバーが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ 12051 は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ 12061 や表示部 12062 を介してドライバーに警報を出力することや、駆動系制御ユニット 12010 を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0143] 撮像部 12101 乃至 12104 の少なくとも 1 つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ 12051 は、撮像部 12101 乃至 12104 の撮像画像中に歩行者が存在するか否かを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部 12101 乃至 12104 の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ 12051 が、撮像部 12101 乃至 12104 の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部 12052 は、当該認識された歩行者に強調のための方形輪郭線を重畳表示

するように、表示部 1 2 0 6 2 を制御する。また、音声画像出力部 1 2 0 5 2 は、歩行者を示すアイコン等を所望の位置に表示するように表示部 1 2 0 6 2 を制御してもよい。

[0144] 以上、本開示に係る技術が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、撮像部 1 2 0 3 1 に適用され得る。

[0145] なお、本明細書に記載された効果はあくまで例示であって限定されるものではなく、他の効果があってもよい。

[0146] 本技術の実施の形態は、上述した実施の形態に限定されるものではなく、本技術の要旨を逸脱しない範囲において種々の変更が可能である。

[0147] 本技術は以下のような構成も取ることができる。

(1)

複数の画素が配列された画素アレイ部と、
前記画素から読み出されたノイズ信号及びデータ信号に対して、少なくとも A/D 変換を含む信号処理を行う信号処理部と、
前記信号処理により得られる信号を保持するメモリ部と
を備え、
前記信号処理部は、所定のフレームから得られた前記ノイズ信号を前記メモリ部に記録し、前記所定のフレームより後のフレームから得られた前記データ信号の前記信号処理を、前記メモリ部に記録した前記ノイズ信号を利用して行う
固体撮像装置。

(2)

前記画素アレイ部の各画素の領域には、複数の光電変換部が形成されている
前記 (1) に記載の固体撮像装置。

(3)

前記ノイズ信号及び前記データ信号それぞれの A/D 変換を行う第 1 の駆動と

、前記データ信号のA/D変換を行う第2の駆動とを周期的に切り替える
前記(1)または(2)に記載の固体撮像装置。

(4)

前記第1の駆動と前記第2の駆動とをフレーム単位で周期的に切り替える
前記(3)に記載の固体撮像装置。

(5)

前記第2の駆動を複数フレーム実行する毎に、前記第1の駆動を実行する
前記(3)または(4)に記載の固体撮像装置。

(6)

前記第1の駆動と前記第2の駆動とをライン単位で周期的に切り替える
前記(3)に記載の固体撮像装置。

(7)

連続するフレームの同一位置のラインの一方のラインに前記第1の駆動を
適用し、他方のラインに前記第2の駆動を適用する
前記(6)に記載の固体撮像装置。

(8)

前記メモリ部に保持された前記信号処理により得られた信号に対して他の
信号処理を行う他の信号処理部をさらに備える
前記(1)から(7)のいずれかに記載の固体撮像装置。

(9)

前記他の信号処理部は、前記メモリ部に保持された前記信号処理により得
られた信号に対して、欠陥補正処理、ノイズリダクション処理、またはHDR(H
igh Dynamic Range)処理のうちの少なくとも一つを含む前記他の信号処理を
行う

前記(8)に記載の固体撮像装置。

(10)

前記他の信号処理部は、前記第1の駆動時と前記第2の駆動時において等
しい処理レートで前記他の信号処理を行う

前記（８）または（９）に記載の固体撮像装置。

（１１）

前記メモリ部は、前記信号処理の結果得られた信号をフレーム単位で保持できる容量を有する

前記（１）から（１０）のいずれかに記載の固体撮像装置。

（１２）

積層チップ構造を有する

前記（１）から（１０）のいずれかに記載の固体撮像装置。

（１３）

複数の画素が配列された画素アレイ部と、

前記画素から読み出されたノイズ信号及びデータ信号に対して、少なくともA/D変換を含む信号処理を行う信号処理部と、

前記信号処理により得られる信号を保持するメモリ部と

を備える固体撮像装置の駆動方法において、

前記信号処理部による、

所定のフレームから得られた前記ノイズ信号を前記メモリ部に記録する記録ステップと、

前記所定のフレームより後のフレームから得られた前記データ信号の前記信号処理を、前記メモリ部に記録した前記ノイズ信号を利用して行う信号処理ステップと

を含む駆動方法。

（１４）

固体撮像装置が搭載された電子機器において、

前記固体撮像装置は、

複数の画素が配列された画素アレイ部と、

前記画素から読み出されたノイズ信号及びデータ信号に対して、少なくともA/D変換を含む信号処理を行う信号処理部と、

前記信号処理により得られる信号を保持するメモリ部と

を備え、

前記信号処理部は、所定のフレームから得られた前記ノイズ信号を前記メモリ部に記録し、前記所定のフレームより後のフレームから得られた前記データ信号の前記信号処理を、前記メモリ部に記録した前記ノイズ信号を利用して行う

電子機器。

(15)

第1の画素を含む複数の画素が配列された第1の半導体基板と、

前記第1の画素から読み出された読み出し信号に対してA/D変換を行うA/D変換部を有する第2の半導体基板と、

メモリ部を有する第3の半導体基板とを備え、

前記第1の半導体基板を最上層とし、前記第1の半導体基板、前記第2の半導体基板、及び前記第3の半導体基板が3層に積層され、

前記読み出し信号は、第1のフレームで得られる第1のノイズ信号及び第1のデータ信号と、第2のフレームで得られる第2のデータ信号とを含み、

前記メモリ部は、前記第1のノイズ信号を記録し、

前記A/D変換部は、前記第1のデータ信号と前記第1のノイズ信号に応じて第1のA/D変換を行い、前記第2のデータ信号と前記第1のノイズ信号に応じて第2のA/D変換を行う

固体撮像装置。

(16)

第1の画素を含む複数の画素が配列された第1の半導体基板と、

前記第1の画素から読み出された読み出し信号に対してA/D変換を行うA/D変換部を有する第2の半導体基板と、

メモリ部を有する第3の半導体基板とを備え、

前記第1の半導体基板を最上層とし、前記第1の半導体基板、前記第2の半導体基板、及び前記第3の半導体基板が3層に積層され、

前記読み出し信号は、第1のフレームで得られる第1のノイズ信号及び第

1 のデータ信号と、第2のフレームで得られる第2のデータ信号とを含む固体撮像装置の駆動方法において、

前記メモリ部による、

前記第1のノイズ信号を記録する記録ステップと、

前記A/D変換部による、

前記第1のデータ信号と前記第1のノイズ信号に応じて第1のA/D変換を行う第1のA/D変換ステップと、

前記第2のデータ信号と前記第1のノイズ信号に応じて第2のA/D変換を行う第2のA/D変換ステップとを含む

駆動方法。

(17)

固体撮像装置が搭載された電子機器において、

前記固体撮像装置は、

第1の画素を含む複数の画素が配列された第1の半導体基板と、

前記第1の画素から読み出された読み出し信号に対してA/D変換を行うA/D変換部を有する第2の半導体基板と、

メモリ部を有する第3の半導体基板とを備え、

前記第1の半導体基板を最上層とし、前記第1の半導体基板、前記第2の半導体基板、及び前記第3の半導体基板が3層に積層され、

前記読み出し信号は、第1のフレームで得られる第1のノイズ信号及び第1のデータ信号と、第2のフレームで得られる第2のデータ信号とを含み、

前記メモリ部は、前記第1のノイズ信号を記録し、

前記A/D変換部は、前記第1のデータ信号と前記第1のノイズ信号に応じて第1のA/D変換を行い、前記第2のデータ信号と前記第1のノイズ信号に応じて第2のA/D変換を行う

電子機器。

符号の説明

[0148] 10 画素アレイ部, 11 光電変換部, 21 画素アレイ部, 22 制御部, 23 前段処理部, 24 メモリ部, 25 後段処理部, 31 第1のチップ, 32 第2のチップ, 41 ビア, 61 第1のチップ, 62 第2のチップ, 63 第3のチップ, 81 ビア, 82 VIA

請求の範囲

- [請求項1] 複数の画素が配列された画素アレイ部と、
前記画素から読み出されたノイズ信号及びデータ信号に対して、少なくともA/D変換を含む信号処理を行う信号処理部と、
前記信号処理により得られる信号を保持するメモリ部と
を備え、
前記信号処理部は、所定のフレームから得られた前記ノイズ信号を前記メモリ部に記録し、前記所定のフレームより後のフレームから得られた前記データ信号の前記信号処理を、前記メモリ部に記録した前記ノイズ信号を利用して行う
固体撮像装置。
- [請求項2] 前記画素アレイ部の各画素の領域には、複数の光電変換部が形成されている
請求項1に記載の固体撮像装置。
- [請求項3] 前記ノイズ信号及び前記データ信号それぞれのA/D変換を行う第1の駆動と、前記データ信号のA/D変換を行う第2の駆動とを周期的に切り替える
請求項1に記載の固体撮像装置。
- [請求項4] 前記第1の駆動と前記第2の駆動とをフレーム単位で周期的に切り替える
請求項3に記載の固体撮像装置。
- [請求項5] 前記第2の駆動を複数フレーム実行する毎に、前記第1の駆動を実行する
請求項4に記載の固体撮像装置。
- [請求項6] 前記第1の駆動と前記第2の駆動とをライン単位で周期的に切り替える
請求項3に記載の固体撮像装置。
- [請求項7] 連続するフレームの同一位置のラインの一方のラインに前記第1の

駆動を適用し、他方のラインに前記第2の駆動を適用する

請求項6に記載の固体撮像装置。

[請求項8] 前記メモリ部に保持された前記信号処理により得られた信号に対して他の信号処理を行う他の信号処理部をさらに備える

請求項3に記載の固体撮像装置。

[請求項9] 前記他の信号処理部は、前記メモリ部に保持された前記信号処理により得られた信号に対して、欠陥補正処理、ノイズリダクション処理、またはHDR(High Dynamic Range)処理のうちの少なくとも一つを含む前記他の信号処理を行う

請求項8に記載の固体撮像装置。

[請求項10] 前記他の信号処理部は、前記第1の駆動時と前記第2の駆動時において等しい処理レートで前記他の信号処理を行う

請求項9に記載の固体撮像装置。

[請求項11] 前記メモリ部は、前記信号処理の結果得られた信号をフレーム単位で保持できる容量を有する

請求項2に記載の固体撮像装置。

[請求項12] 積層チップ構造を有する

請求項1に記載の固体撮像装置。

[請求項13] 複数の画素が配列された画素アレイ部と、

前記画素から読み出されたノイズ信号及びデータ信号に対して、少なくともA/D変換を含む信号処理を行う信号処理部と、

前記信号処理により得られる信号を保持するメモリ部と

を備える固体撮像装置の駆動方法において、

前記信号処理部による、

所定のフレームから得られた前記ノイズ信号を前記メモリ部に記録する記録ステップと、

前記所定のフレームより後のフレームから得られた前記データ信号の前記信号処理を、前記メモリ部に記録した前記ノイズ信号を利用

して行う信号処理ステップと

を含む駆動方法。

[請求項14]

固体撮像装置が搭載された電子機器において、

前記固体撮像装置は、

複数の画素が配列された画素アレイ部と、

前記画素から読み出されたノイズ信号及びデータ信号に対して、
少なくともA/D変換を含む信号処理を行う信号処理部と、

前記信号処理により得られる信号を保持するメモリ部と

を備え、

前記信号処理部は、所定のフレームから得られた前記ノイズ信号を
前記メモリ部に記録し、前記所定のフレームより後のフレームから得
られた前記データ信号の前記信号処理を、前記メモリ部に記録した前
記ノイズ信号を利用して行う

電子機器。

[請求項15]

第1の画素を含む複数の画素が配列された第1の半導体基板と、

前記第1の画素から読み出された読み出し信号に対してA/D変換を
行うA/D変換部を有する第2の半導体基板と、

メモリ部を有する第3の半導体基板とを備え、

前記第1の半導体基板を最上層とし、前記第1の半導体基板、前記
第2の半導体基板、及び前記第3の半導体基板が3層に積層され、

前記読み出し信号は、第1のフレームで得られる第1のノイズ信号
及び第1のデータ信号と、第2のフレームで得られる第2のデータ信
号とを含み、

前記メモリ部は、前記第1のノイズ信号を記録し、

前記A/D変換部は、前記第1のデータ信号と前記第1のノイズ信号
に応じて第1のA/D変換を行い、前記第2のデータ信号と前記第1の
ノイズ信号に応じて第2のA/D変換を行う

固体撮像装置。

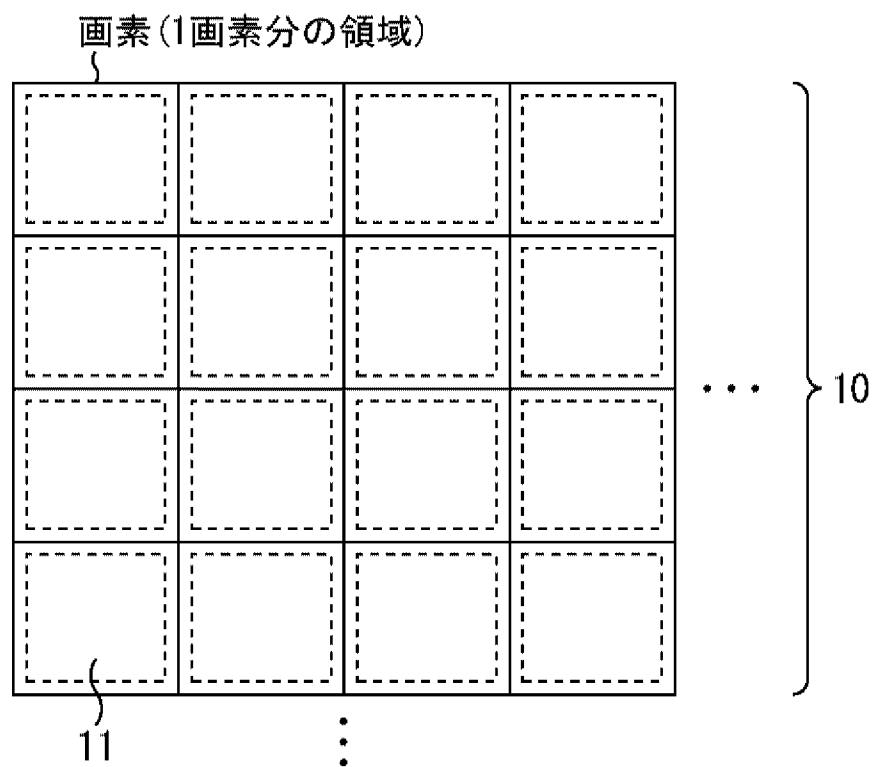
[請求項16] 第1の画素を含む複数の画素が配列された第1の半導体基板と、
前記第1の画素から読み出された読み出し信号に対してA/D変換を行うA/D変換部を有する第2の半導体基板と、
メモリ部を有する第3の半導体基板とを備え、
前記第1の半導体基板を最上層とし、前記第1の半導体基板、前記第2の半導体基板、及び前記第3の半導体基板が3層に積層され、
前記読み出し信号は、第1のフレームで得られる第1のノイズ信号及び第1のデータ信号と、第2のフレームで得られる第2のデータ信号とを含む固体撮像装置の駆動方法において、
前記メモリ部による、
前記第1のノイズ信号を記録する記録ステップと、
前記A/D変換部による、
前記第1のデータ信号と前記第1のノイズ信号に応じて第1のA/D変換を行う第1のA/D変換ステップと、
前記第2のデータ信号と前記第1のノイズ信号に応じて第2のA/D変換を行う第2のA/D変換ステップとを含む
駆動方法。

[請求項17] 固体撮像装置が搭載された電子機器において、
前記固体撮像装置は、
第1の画素を含む複数の画素が配列された第1の半導体基板と、
前記第1の画素から読み出された読み出し信号に対してA/D変換を行うA/D変換部を有する第2の半導体基板と、
メモリ部を有する第3の半導体基板とを備え、
前記第1の半導体基板を最上層とし、前記第1の半導体基板、前記第2の半導体基板、及び前記第3の半導体基板が3層に積層され、
前記読み出し信号は、第1のフレームで得られる第1のノイズ信号及び第1のデータ信号と、第2のフレームで得られる第2のデータ信号とを含み、

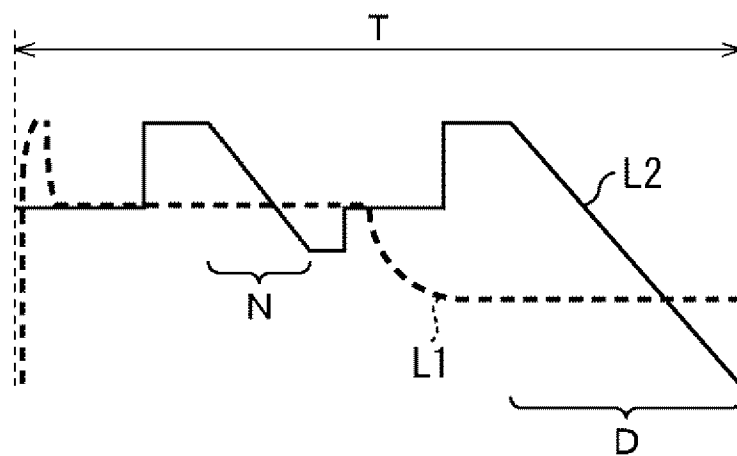
前記メモリ部は、前記第 1 のノイズ信号を記録し、

前記A/D変換部は、前記第 1 のデータ信号と前記第 1 のノイズ信号に応じて第 1 のA/D変換を行い、前記第 2 のデータ信号と前記第 1 のノイズ信号に応じて第 2 のA/D変換を行う
電子機器。

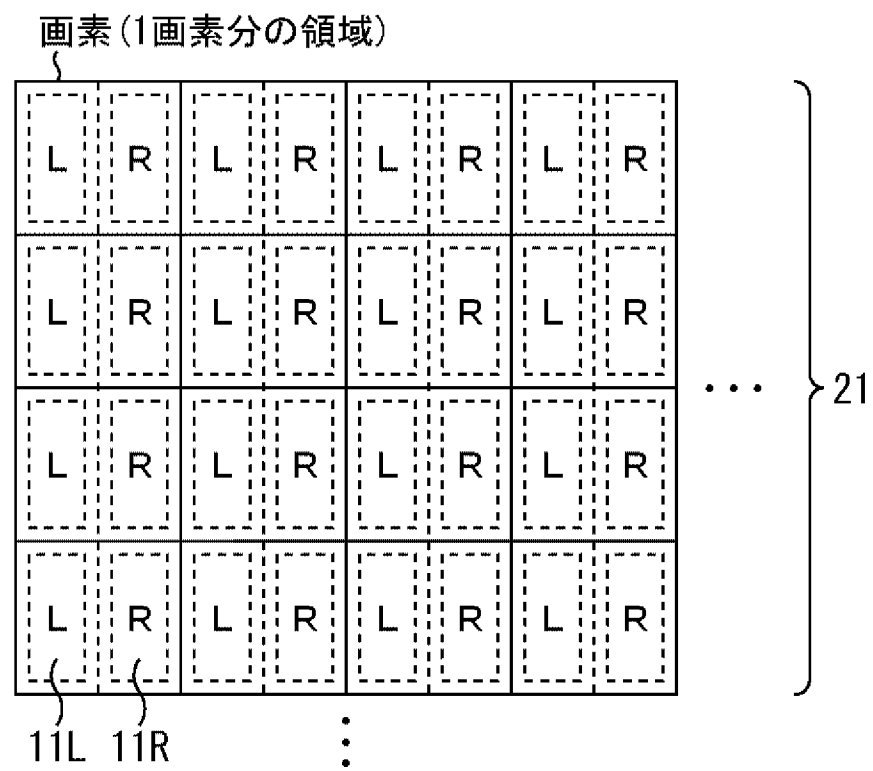
[図1]
FIG. 1



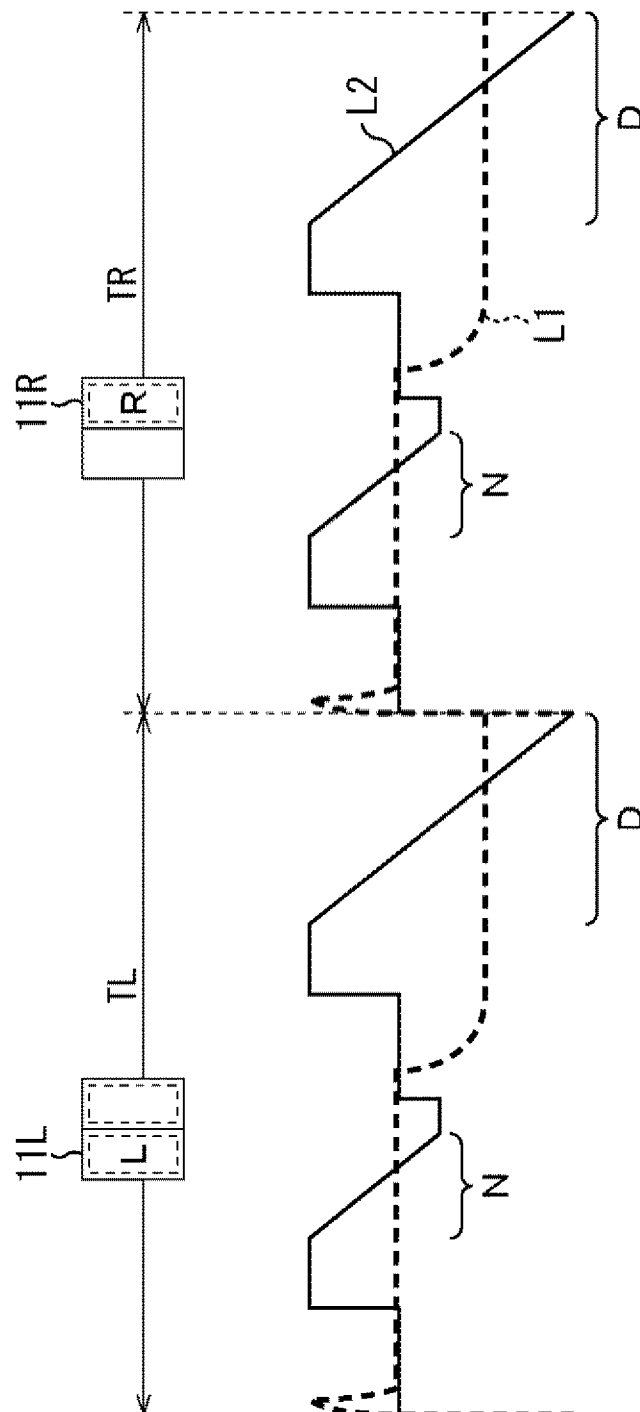
[図2]
FIG. 2



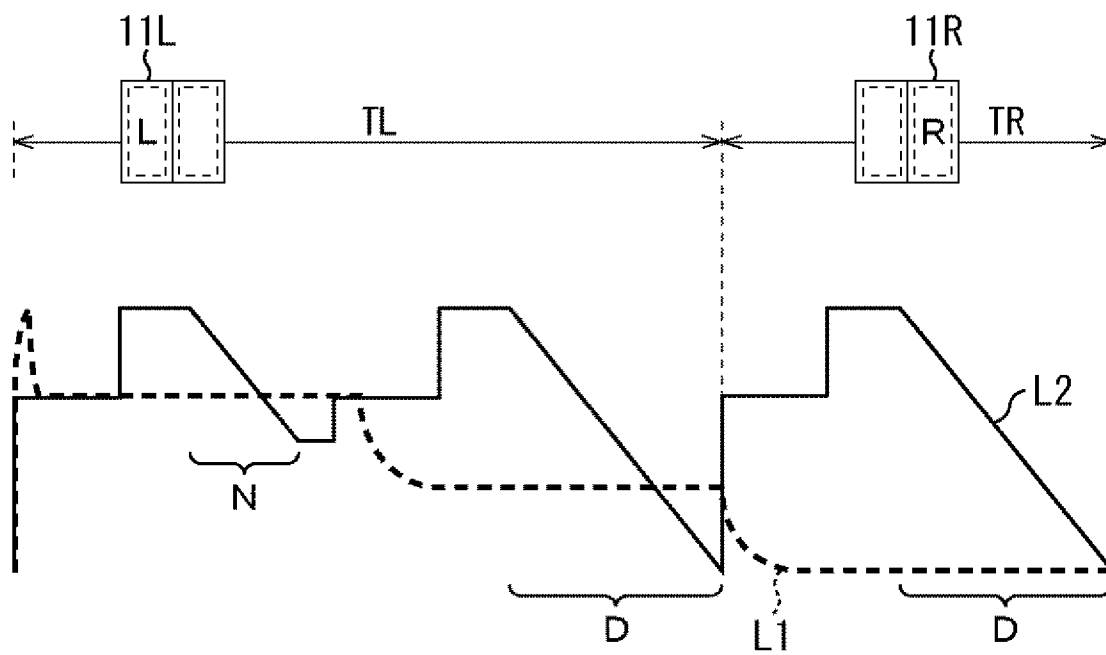
[図3]
FIG. 3



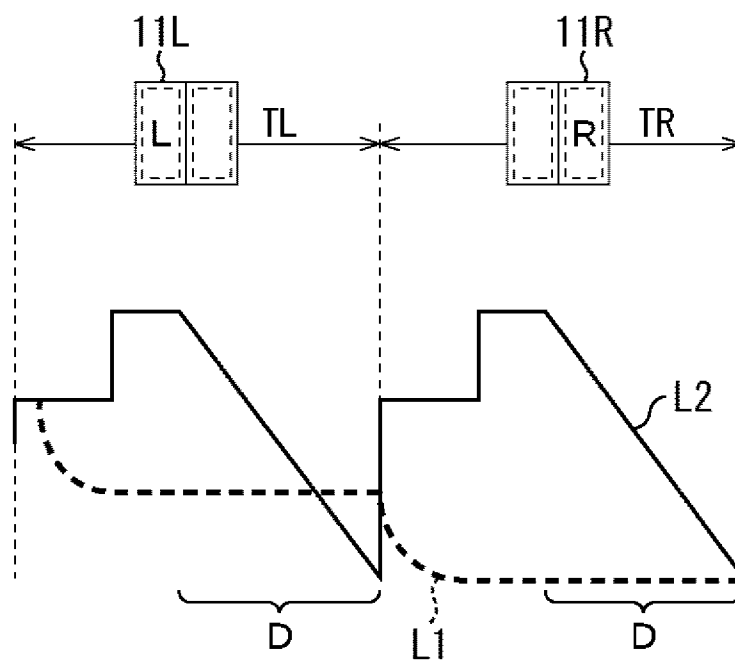
[図4]
FIG. 4



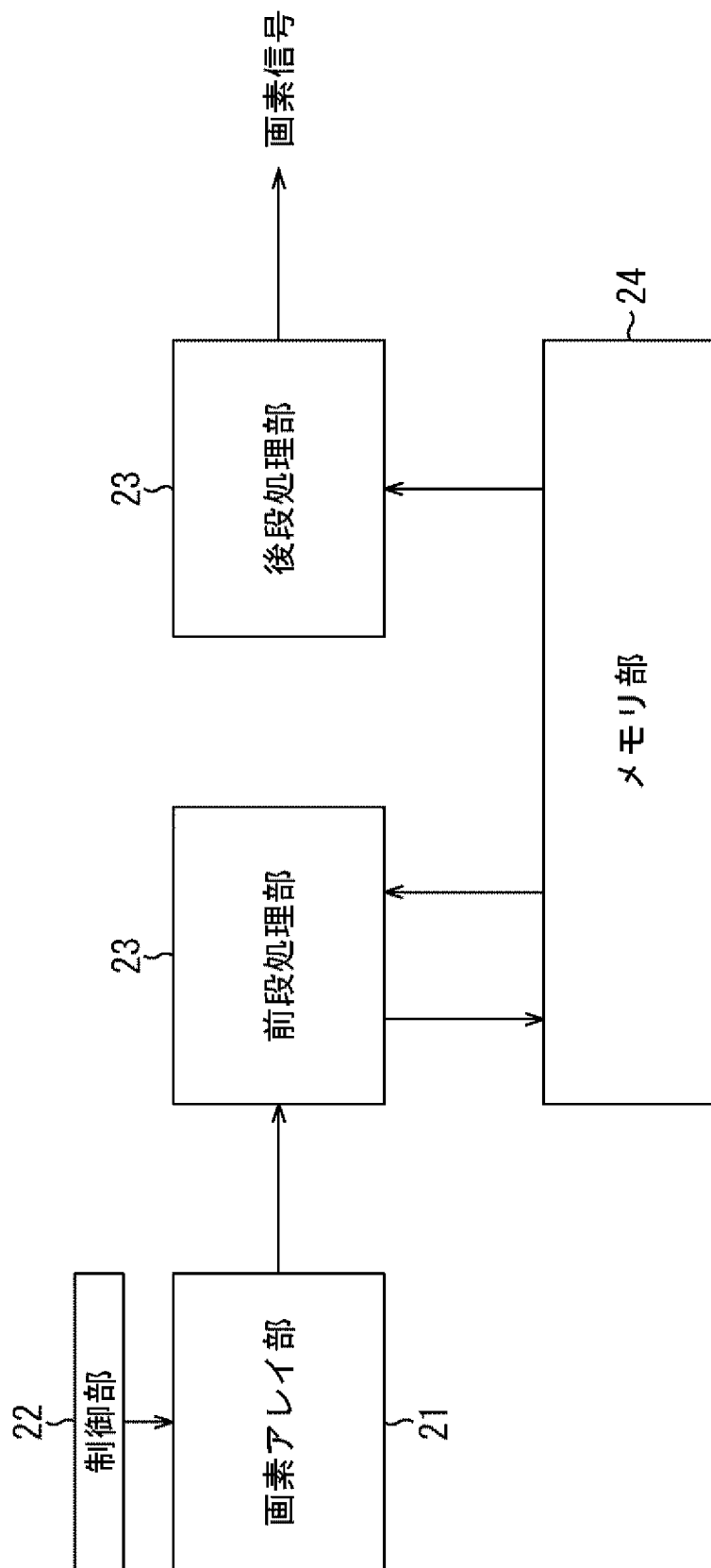
[図5]
FIG. 5



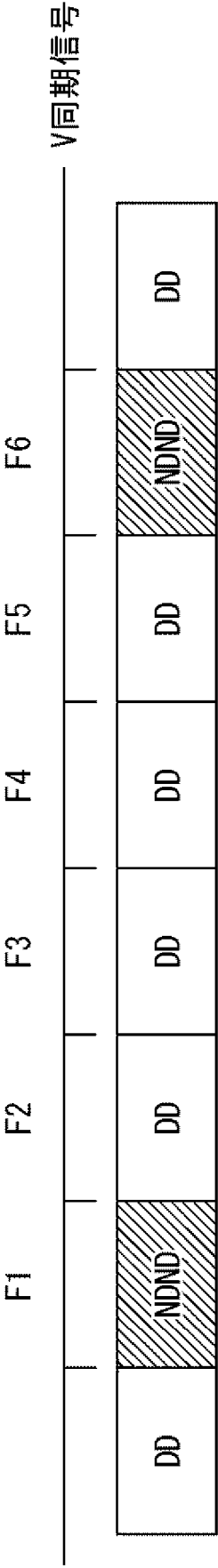
[図6]
FIG. 6



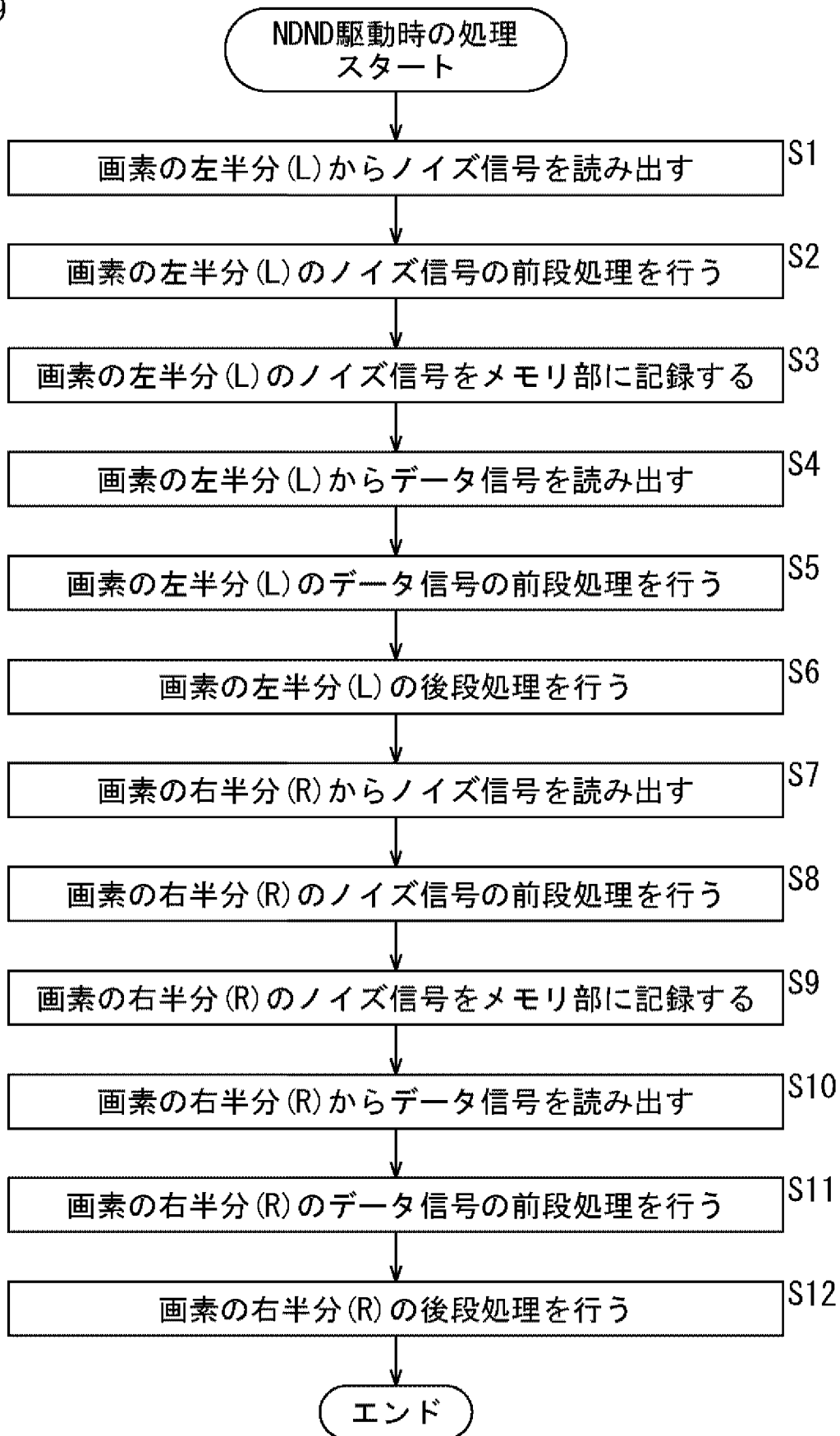
[図7]
FIG. 7



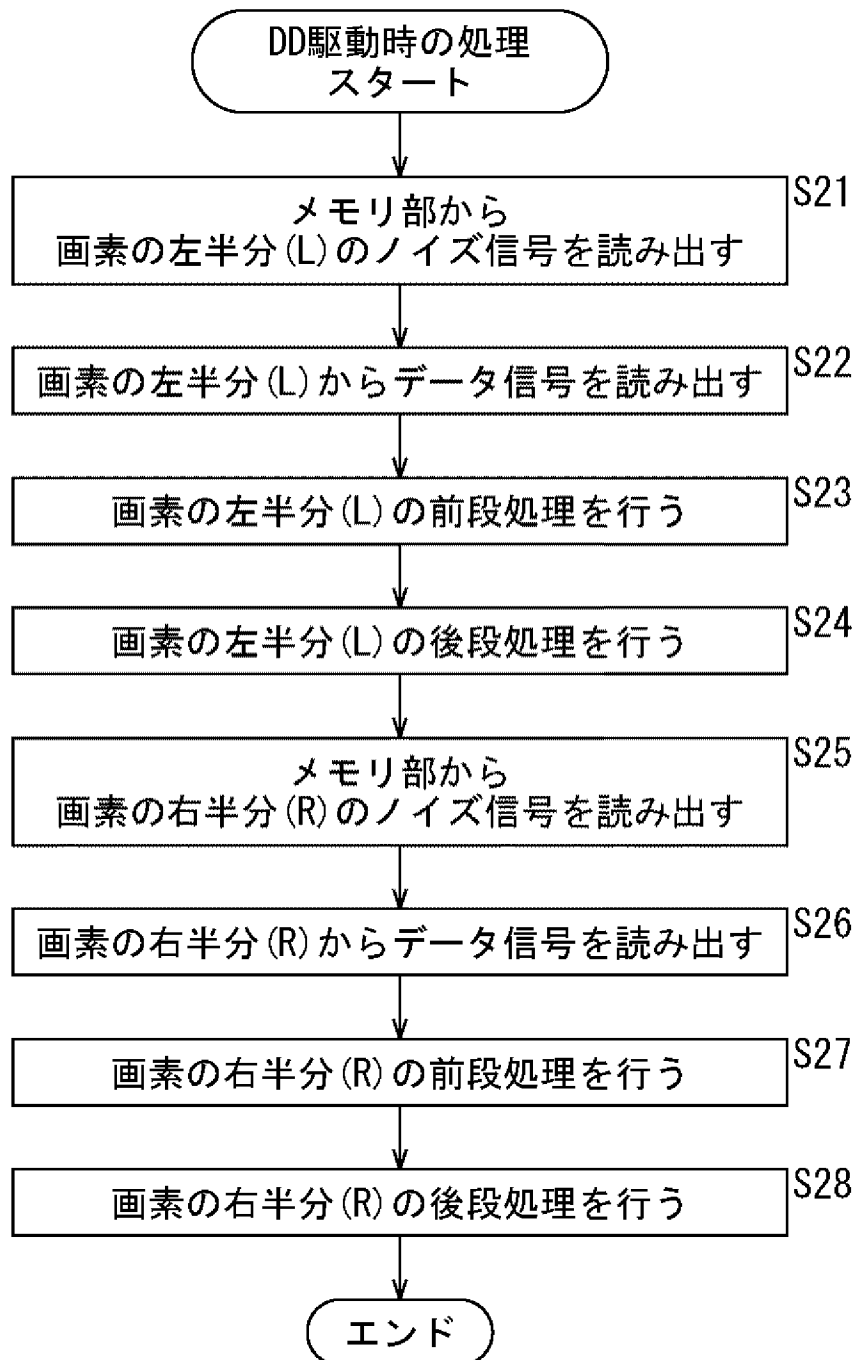
[図8]
FIG. 8



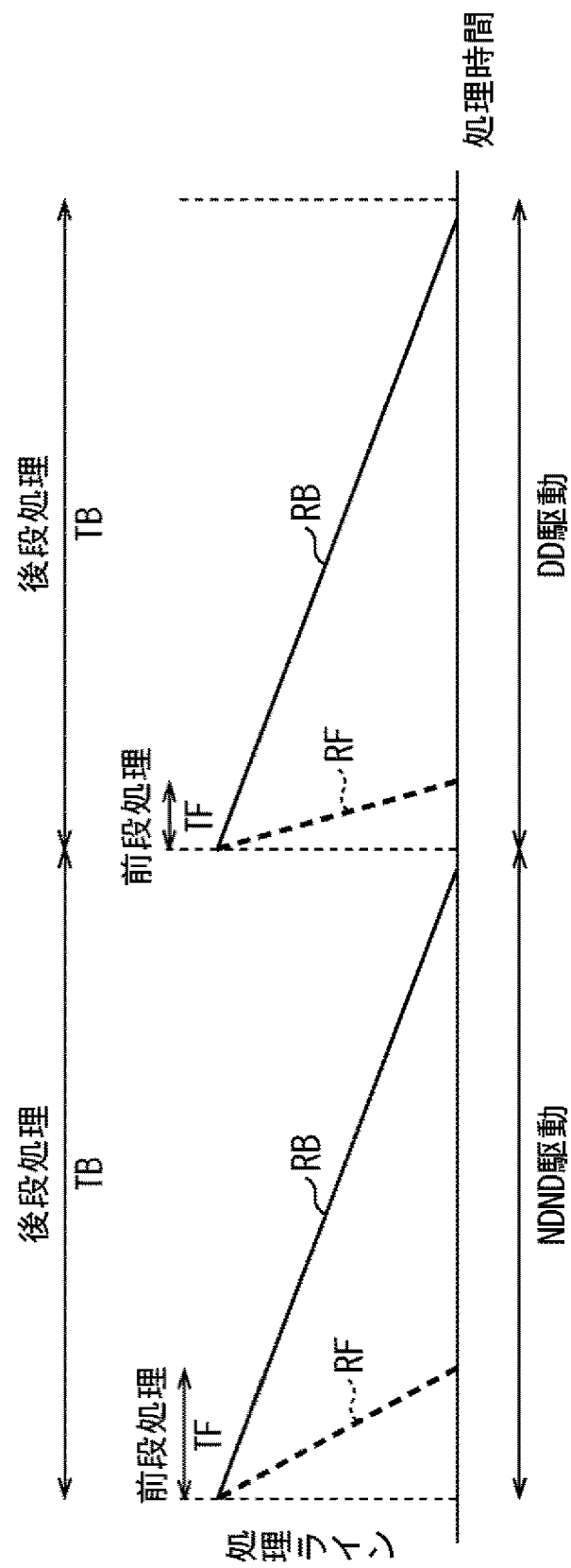
[図9]
FIG. 9



[図10]
FIG. 10



[図11]
FIG. 11

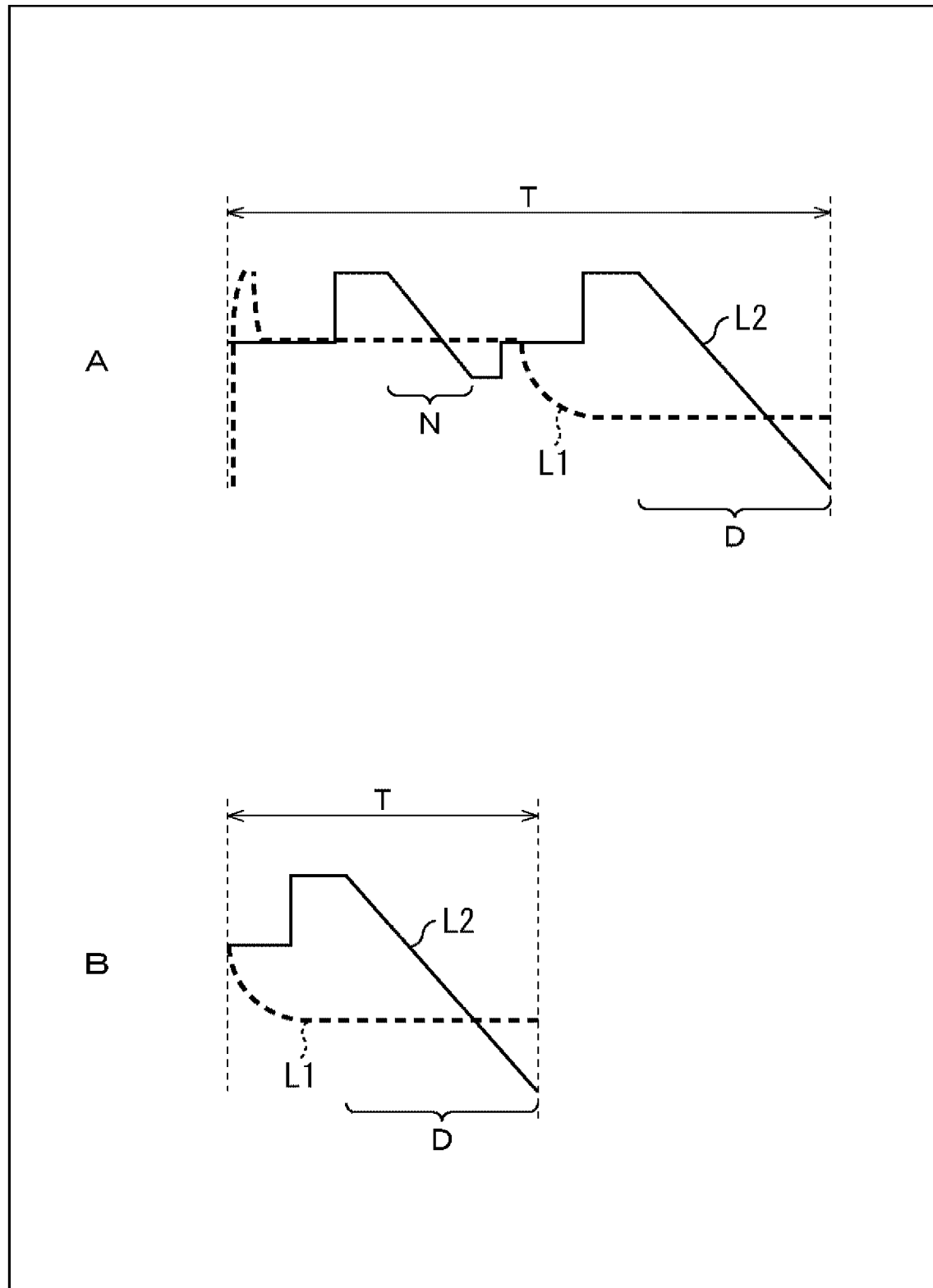


V同期信号

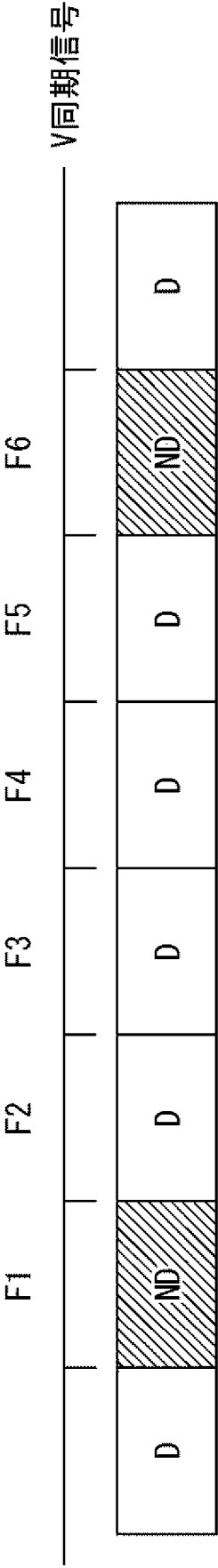
	F1	F2	F3	F4
	NDND		NDND	DD
	DD	NDND	DD	NDND
	NDND	DD	NDND	DD
	DD	NDND	DD	NDND
	NDND	DD	NDND	DD
	DD	NDND	DD	NDND

H同期信号

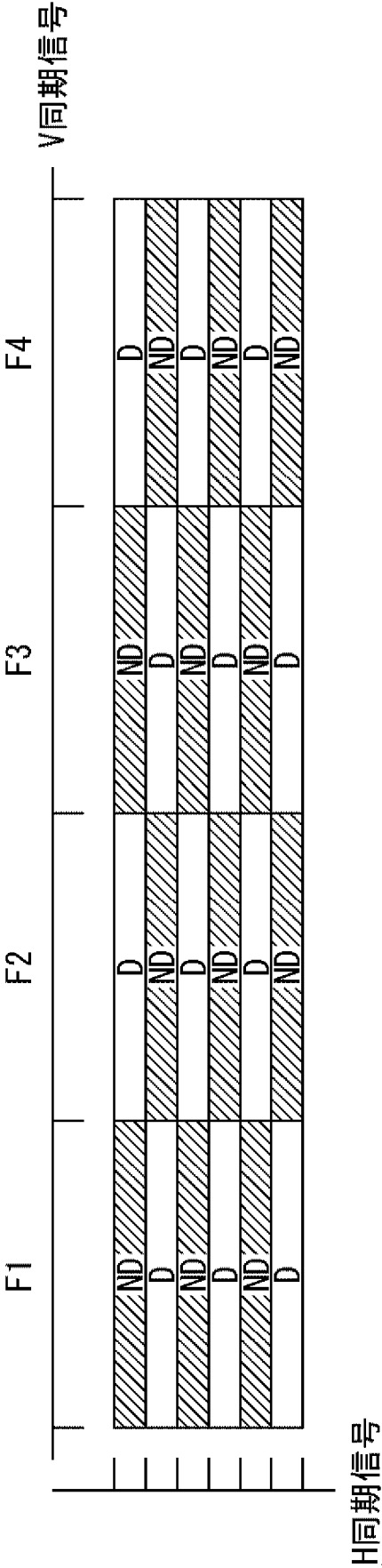
[図13]
FIG. 13



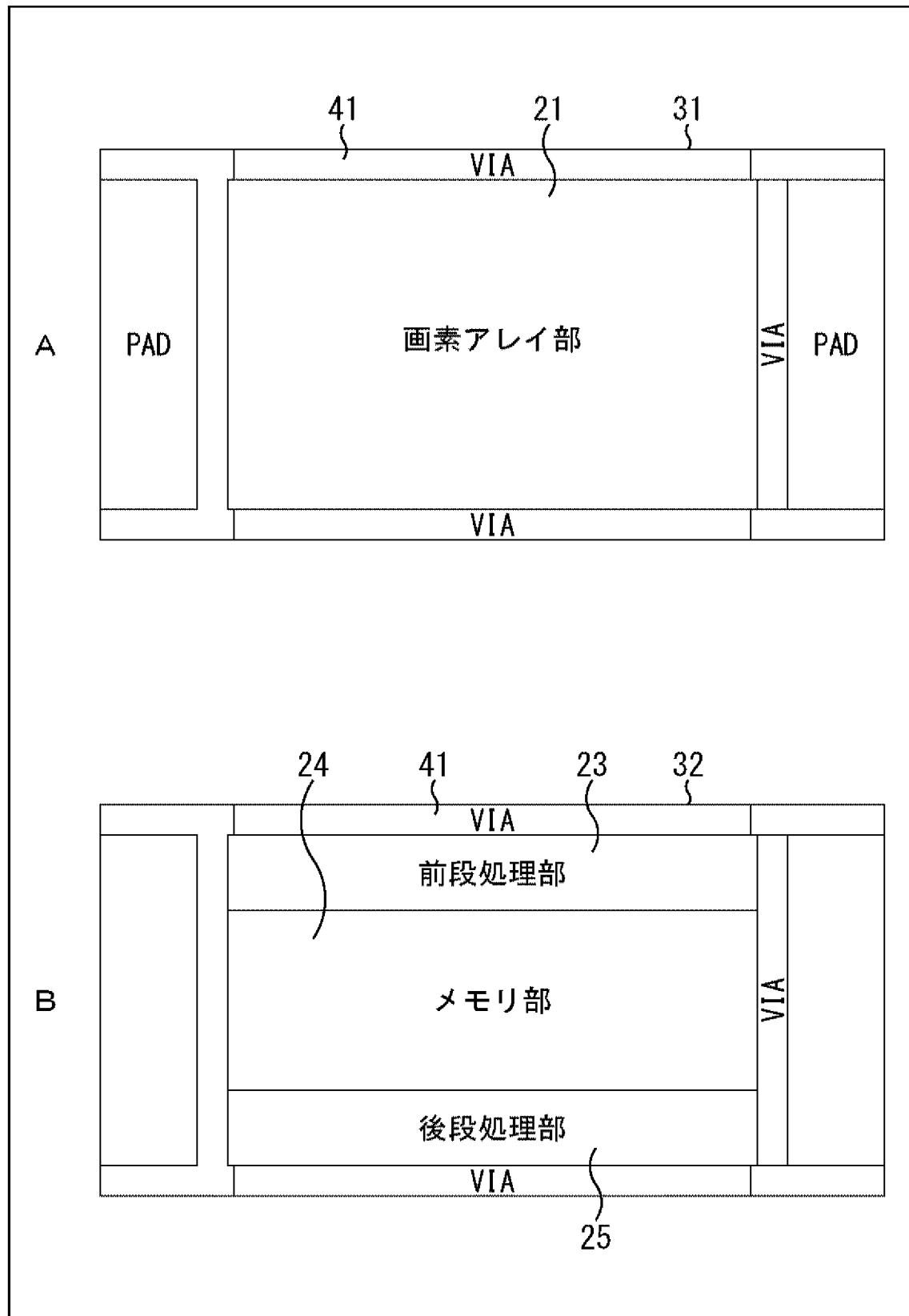
[図14]
FIG. 14



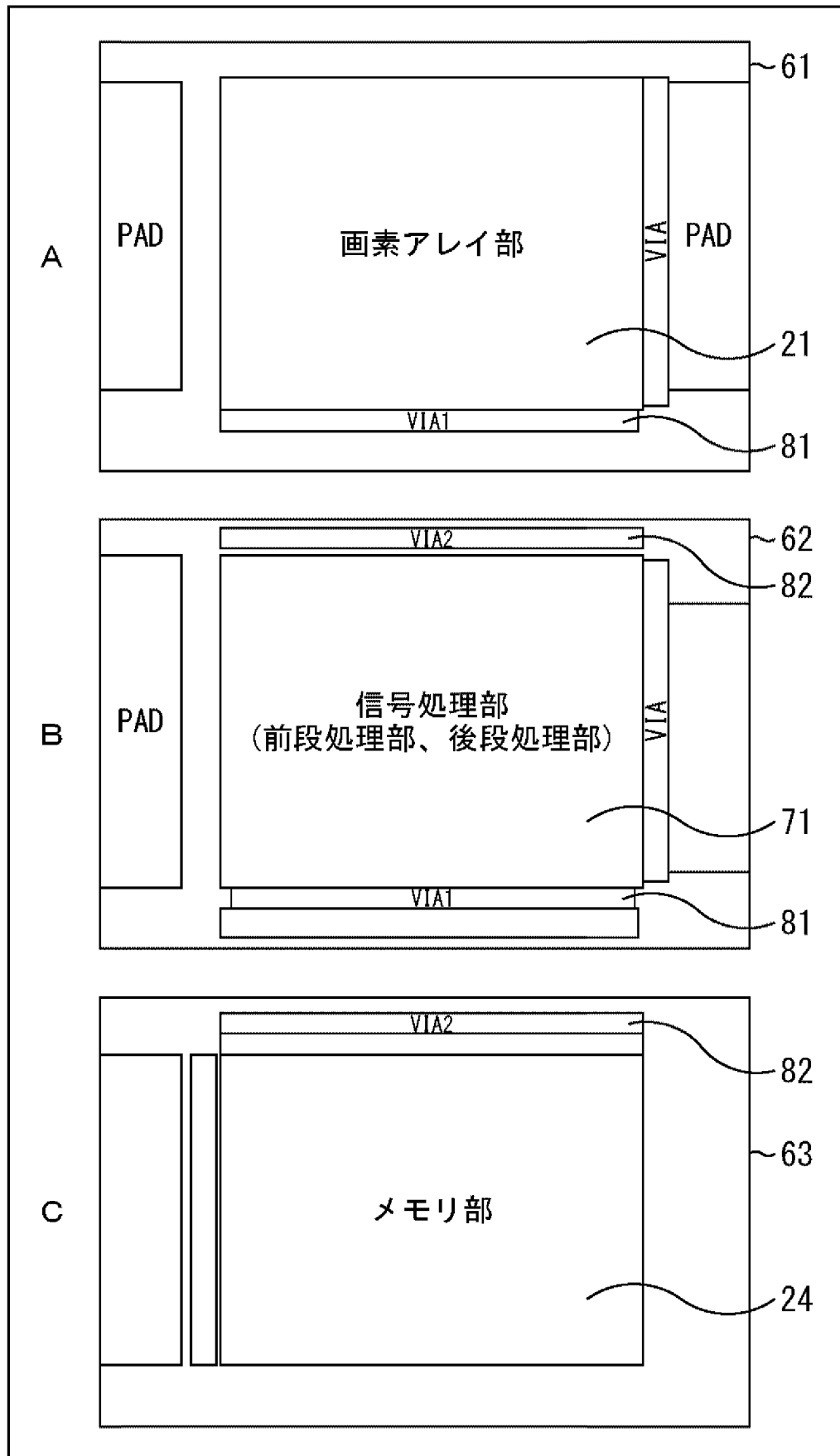
[図15]
FIG. 15



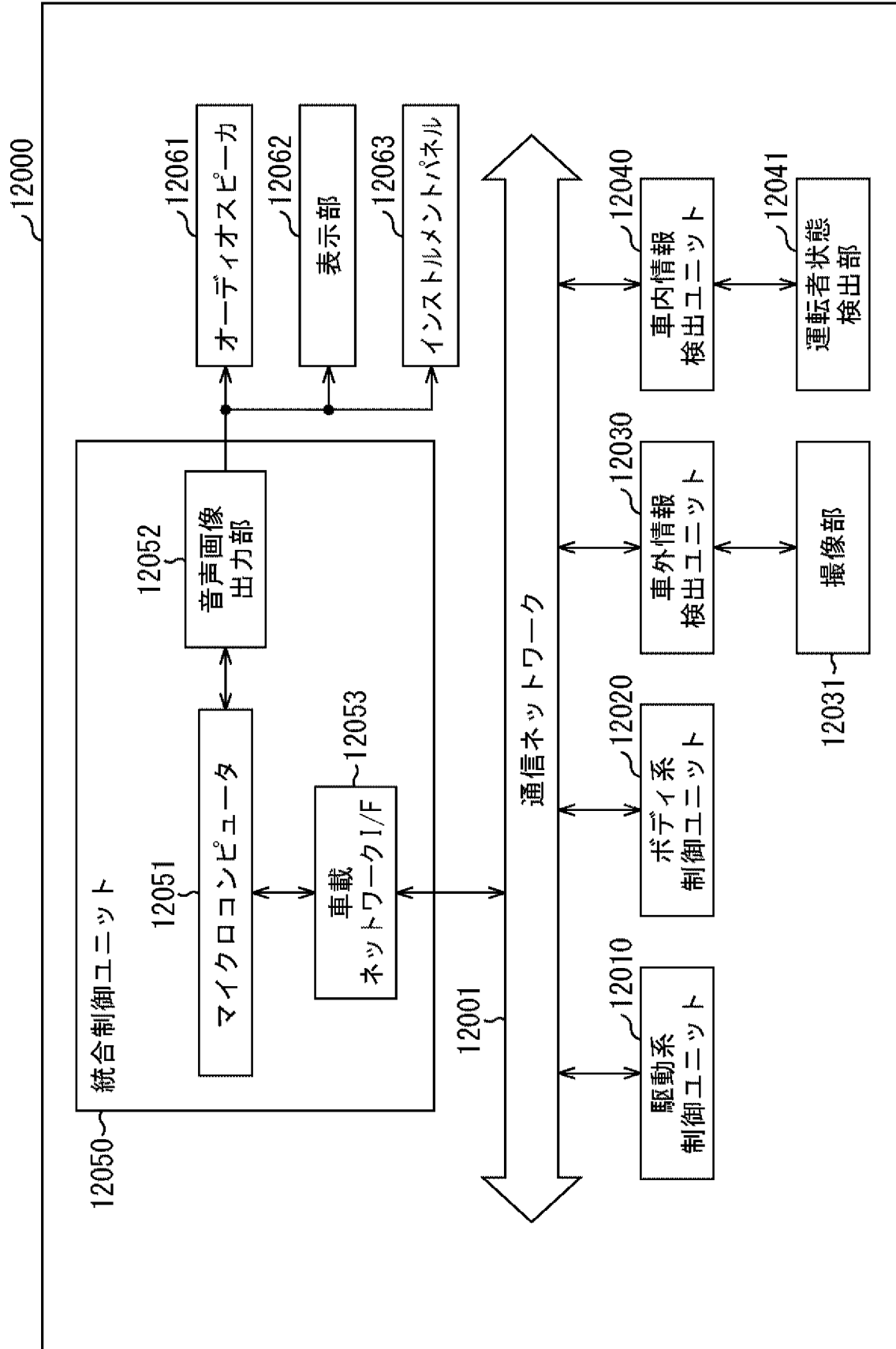
[図16]
FIG. 16



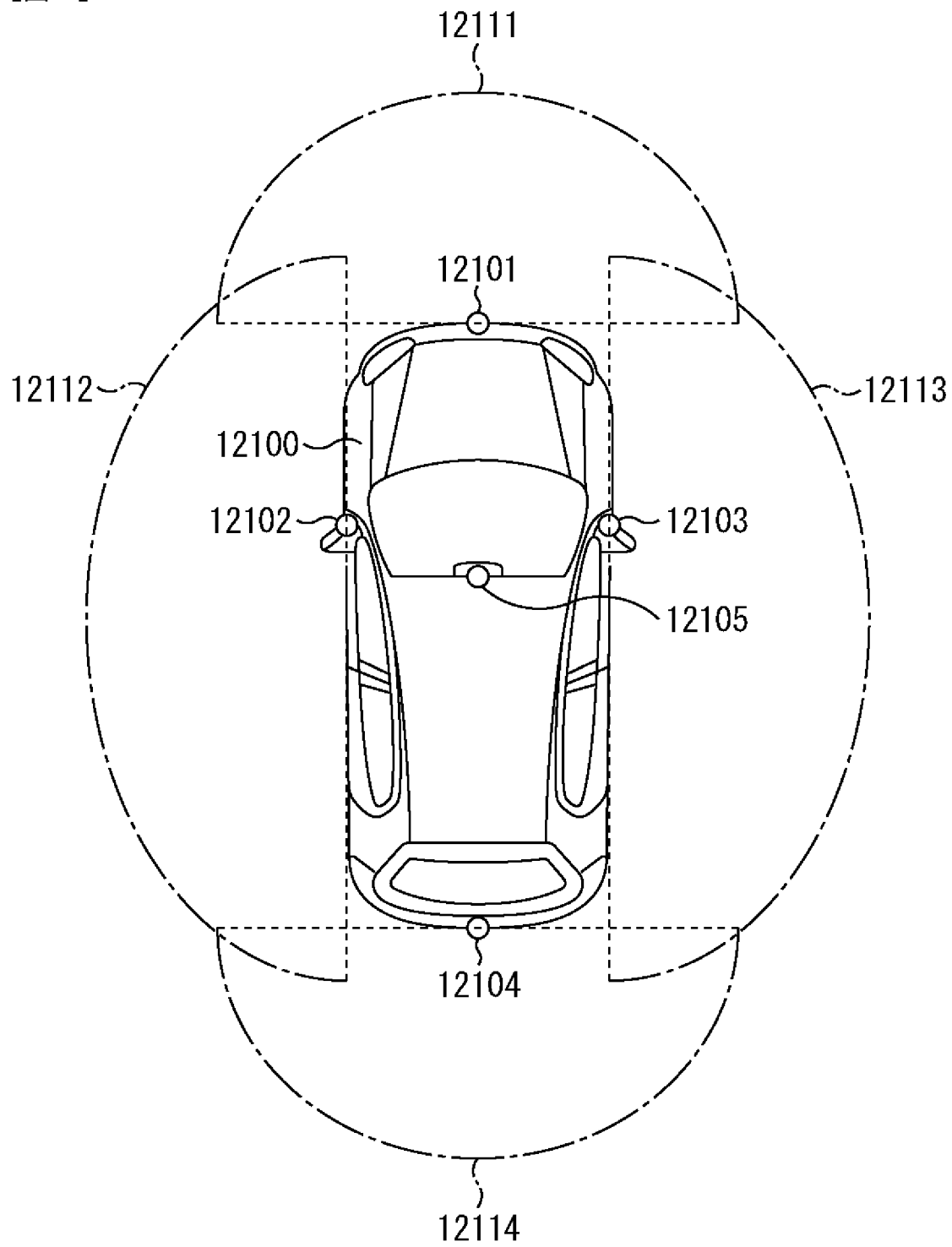
[図17]
FIG. 17



[図18]



[図19]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/017155

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H04N5/365 (2011.01) i, H04N5/363 (2011.01) i, H04N5/378 (2011.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H04N5/365, H04N5/363, H04N5/378

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2018

Registered utility model specifications of Japan 1996-2018

Published registered utility model applications of Japan 1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2011-114786 A (OLYMPUS CORP.) 09 June 2011, paragraphs	1, 2, 11, 13, 14
Y	[0008], [0014], [0036], [0077], fig. 1, 8, 10 (Family: none)	3-10, 12, 15-17
Y	JP 2016-127413 A (CANON INC.) 11 July 2016, paragraphs	3-10
	[0012], [0017] (Family: none)	
Y	JP 2015-185927 A (SONY CORP.) 22 October 2015, paragraphs	12, 15-17
	[0033]-[0220], fig. 20 & WO 2015/141491 A1, paragraphs	
	[0033]-[0220], fig. 20	

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
05 July 2018 (05.07.2018)

Date of mailing of the international search report
17 July 2018 (17.07.2018)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H04N5/365(2011.01)i, H04N5/363(2011.01)i, H04N5/378(2011.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H04N5/365, H04N5/363, H04N5/378

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2011-114786 A（オリンパス株式会社）2011.06.09, 段落 [0008][0014][0036][0077]、図 1, 8, 10（ファミリーなし）	1, 2, 11, 13, 14 3-10, 12, 15-17
Y	JP 2016-127413 A（キヤノン株式会社）2016.07.11, 段落 [0012][0017]（ファミリーなし）	3-10

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

05.07.2018

国際調査報告の発送日

17.07.2018

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

松永 隆志

5 V

4228

電話番号 03-3581-1101 内線 3571

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2015-185927 A (ソニー株式会社) 2015. 10. 22, 段落 [0033]-[0220]、図 20 & WO 2015/141491 A1, 段落[0033]-[0220]、図 20	12, 15-17