



(21) 申請案號：111126080 (22) 申請日：中華民國 111 (2022) 年 07 月 12 日

(51) Int. Cl. : **G06F1/3203 (2019.01)** **G05F1/46 (2006.01)**
G06F13/38 (2006.01) **G06F115/00 (2020.01)**

(30) 優先權：2021/08/26 美國 63/237,485
2022/03/01 美國 17/684,215

(71) 申請人：美商高通公司 (美國) QUALCOMM INCORPORATED (US)
美國

(72) 發明人：鄒 朋 ZOU, PENG (US)；林 夏簡 LIN, XIAJIAN (US)；任 剛 REN, GANG
(US)；迪貝尼 喬瑟夫 DIBENE, JOSEPH (US)；齊愛 賽勒斯 ZIAI, SYRUS (US)

(74) 代理人：李世章

申請實體審查：無 申請專利範圍項數：27 項 圖式數：10 共 95 頁

(54) 名稱

對現場可程式設計陣列中的電壓調節器單元的管理

(57) 摘要

一種電子設備具有由電壓調節器驅動並且提供軌電壓的電源軌。每個電壓調節器具有電耦合到電源軌的輸出介面，以向電源軌輸送高達預定義的調節器電流。在每個電壓調節器中，電壓調節器控制器具有經由回饋路徑耦合到輸出介面的輸入，並且控制耦合到輸出介面的驅動路徑。旁路單元耦合到驅動路徑和電壓調節器控制器，並且在待機模式或操作模式下操作。在待機模式下，旁路單元將回饋路徑旁路，並且相應的電壓調節器不向電源軌輸送電流，而在操作模式下，旁路單元不將回饋路徑旁路，並且相應的電壓調節器向電源軌輸送高達預定義的調節器電流。

An electronic device has a power rail that is driven by voltage regulators and provides a rail voltage. Each voltage regulator has an output interface electrically coupled to the power rail to deliver up to a predefined regulator current to the power rail. In each voltage regulator, a voltage regulator controller has an input coupled to the output interface by a feedback path and controls a drive path coupled to the output interface. A bypass unit is coupled to the drive path and voltage regulator controller and operates in a standby mode or an operational mode. In the standby mode, the bypass unit bypasses the feedback path and the respective voltage regulator does not deliver current to the power rail, while in the operational mode, the bypass unit does not bypass the feedback path and the respective voltage regulator delivers up to the predefined regulator current to the power rail.

指定代表圖：

【發明摘要】

【中文發明名稱】對現場可程式設計陣列中的電壓調節器單元的管理

【英文發明名稱】MANAGEMENT OF VOLTAGE REGULATOR UNITS IN
FIELD PROGRAMMABLE ARRAYS

【中文】

一種電子設備具有由電壓調節器驅動並且提供軌電壓的電源軌。每個電壓調節器具有電耦合到電源軌的輸出介面，以向電源軌輸送高達預定義的調節器電流。在每個電壓調節器中，電壓調節器控制器具有經由回饋路徑耦合到輸出介面的輸入，並且控制耦合到輸出介面的驅動路徑。旁路單元耦合到驅動路徑和電壓調節器控制器，並且在待機模式或操作模式下操作。在待機模式下，旁路單元將回饋路徑旁路，並且相應的電壓調節器不向電源軌輸送電流，而在操作模式下，旁路單元不將回饋路徑旁路，並且相應的電壓調節器向電源軌輸送高達預定義的調節器電流。

【英文】

An electronic device has a power rail that is driven by voltage regulators and provides a rail voltage. Each voltage regulator has an output interface electrically coupled to the power rail to deliver up to a predefined regulator current to the power rail. In each voltage regulator, a voltage regulator controller has an input coupled to the output interface by a feedback path and controls a drive path coupled to the output interface. A bypass unit is coupled to the drive path and voltage regulator controller and operates in a standby mode or an operational mode. In the standby mode, the bypass unit bypasses the feedback path and the respective voltage regulator does not deliver current to the

power rail, while in the operational mode, the bypass unit does not bypass the feedback path and the respective voltage regulator delivers up to the predefined regulator current to the power rail.

【指定代表圖】第 (5B) 圖。

【代表圖之符號簡單說明】

3 1 0 : 控制值

3 1 2 : 操作啟用訊號

3 1 6 : D C 電源介面

3 2 0 : 電壓調節器

5 0 2 : 輸出介面

5 0 4 : 驅動路徑

5 0 4 A : 驅動路徑

5 0 4 B : 驅動路徑

5 0 6 : 電壓調節器控制器

5 0 8 : 路徑控制訊號

5 1 0 : 開關部件

5 1 2 : 脈衝寬度調制 (P W M) 驅動器

5 1 4 : 週期性訊號

5 1 6 : 開關訊號

5 1 8 : 開關輸出

5 2 0 : 被動負載部件

5 2 2 : 回饋路徑

5 2 8 : 旁路單元

5 3 0 A : 多工器

5 3 0 B : 開 關

5 3 2 : 輔 助 路 徑

5 4 0 : 回 饋 輸 入

【特徵化學式】

無

【發明說明書】

【中文發明名稱】對現場可程式設計陣列中的電壓調節器單元的管理

【英文發明名稱】MANAGEMENT OF VOLTAGE REGULATOR UNITS IN
FIELD PROGRAMMABLE ARRAYS

【技術領域】

【0001】 本專利申請案主張享受於2021年8月26日提出申請的、名稱為「Management of Voltage Regulator Units in Field Programmable Arrays」的美國臨時專利申請案第63/237,485號的優先權，據此將該申請案的全部內容經由引用的方式併入。

【先前技術】

【0002】 電子設備通常將片上系統（SoC）與電源管理積體電路（PMIC）、通訊連接埠、外部記憶體或儲存以及其他周邊功能模組整合在主邏輯板上。SoC在單個封裝中包括一或多個微處理器或中央處理單元（CPU）核、記憶體、輸入/輸出埠和輔助儲存。PMIC通常在主邏輯板上被設置為與SoC相鄰，並且經由在主邏輯板上形成的導線向SoC提供多個直流（DC）電源軌。對於每種類型的SoC，需要至少基於在該類型的SoC中包括的微處理器或CPU核來對PMIC和通向SoC的導線進行定製設計。

【發明內容】

【0003】 在所附的請求項的範疇內的系統、方法和設備的各個實施例各自具有若干態樣，其中沒有單一態樣獨自地負責本文描述的屬性。在不限制所附的請求項的範疇的情

況下，在考慮本案內容之後，並且特別是在考慮題為「實施方式」的章節之後，將理解如何使用各個實施例的各態樣來提供半導體裝置，該半導體裝置被配置為提供具有通用PMIC的半導體裝置或系統，該通用PMIC可以自我調整地支援具有不同的微處理器或CPU核的各種不同類型的SoC。通用PMIC提供複數個電源軌來為SoC的一或多個處理器集群供電。該半導體裝置包括複數個電壓調節器，後者被佈置在現場可程式設計陣列中，並且基於與耦合到電源軌的一或多個處理器集群相關聯的負載資訊和電源狀態策略被控制以向SoC的複數個電源軌輸出電力。在一些實施例中，現場可程式設計陣列之每一者電壓調節器可以從複數個電源軌電解耦，並且在不完全斷電的情況下成為冗餘或待機電壓調節器（當（冗餘或待機電壓調節器的）旁路單元在待機模式下進行操作，以禁用冗餘或待機電壓調節器的輸出介面與輸入之間的回饋路徑時）。

【0004】 具體地，在一個態樣中，一種電子設備包括：被配置為提供軌電壓的電源軌；及複數個電壓調節器，其電耦合到電源軌並且被配置為共同提供軌電壓。複數個電壓調節器之每一者電壓調節器包括：輸出介面、一或多條驅動路徑、電壓調節器控制器以及旁路單元。輸出介面耦合到電源軌並且被配置為向電源軌提供軌電壓並輸送高達預定義的調節器電流。一或多條驅動路徑耦合到輸出介面並且被配置為以操作頻率進行操作。電壓調節器控制器具有耦合到一或多條驅動路徑的輸出以及經由回饋路徑耦合到

輸出介面的輸入，並且被配置為控制一或多條驅動路徑。旁路單元耦合到一或多條驅動路徑和電壓調節器控制器。複數個電壓調節器之每一者相應的電壓調節器被配置為根據控制設置在待機模式或操作模式下進行操作。在待機模式下，旁路單元被啟用以將從輸出介面到電壓調節器控制器的輸入的回饋路徑旁路，並且相應的電壓調節器不向電源軌輸送電流。在操作模式下，旁路單元被禁用以不將回饋路徑旁路，並且相應的電壓調節器向電源軌輸送高達預定義的調節器電流。

【0005】 在另一態樣中，實現了一種用於在具有電耦合到電源軌的複數個電壓調節器的電子設備處驅動電源軌的方法。該方法包括：產生軌電壓和軌電流以驅動電源軌。每個相應的電壓調節器具有耦合到電源軌的輸出介面，並且被配置為在相應的電壓調節器處於操作模式時向電源軌提供軌電壓並且輸送高達預定義的調節器電流。該方法亦包括：獲得針對複數個電壓調節器之每一者相應的電壓調節器的控制設置。針對每個相應的電壓調節器的控制設置決定相應的電壓調節器是在待機模式下操作的待機電壓調節器還是在操作模式下操作的操作電壓調節器。該方法亦包括：在每個待機電壓調節器處，啟用待機電壓調節器的旁路單元以將從輸出介面到電壓調節器控制器的輸入的回饋路徑旁路，使得待機電壓調節器不向電源軌輸送電流。該方法亦包括：在每個操作電壓調節器處，禁用旁路單元以

不將回饋路徑旁路，使得相應的電壓調節器向電源軌輸送電流。

【0006】 提及這些說明性實施例和實現並非為了限制或限定本案內容，而是為了提供實例以說明理解本案內容。在具體實施方式中論述了額外實施例，並且在其中提供了進一步的描述。根據本說明書中的描述和附圖，其他實現和優點對於本發明所屬領域中具有通常知識者來說可以是顯而易見的。

【圖式簡單說明】

【0007】 圖 1 A 是根據一些實施例的典型電子設備中的實例系統模組的方塊圖。

【0008】 圖 1 B 是根據一些實施例的整合半導體裝置的截面圖。

【0009】 圖 2 是根據一些實施例的電源管理系統的方塊圖。

【0010】 圖 3 是根據一些實施例的整合半導體裝置的簡化方塊圖，該整合半導體裝置包括用於向 S o C 提供一或多個電源軌的複數個電壓調節器。

【0011】 圖 4 A 圖示根據一些實施例的使用電壓調節器子集來以軌電壓 V_R 提供軌電流 I_R 的程序，並且圖 4 B 圖示根據一些實施例的基於一或多個冗餘電壓調節器來以軌電壓 V_R 提供軌電流 I_R 的程序。

【0012】 圖 5 A 是根據一些實施例的電壓調節器的方塊圖，該電壓調節器是現場可程式設計陣列中的電壓調節器之一。

【0013】 圖 5 B 是根據一些實施例的具有旁路單元的電壓調節器的方塊圖。

【0014】 圖 6 是根據一些實施例的具有輔助迴路以控制冗餘的電壓調節器的電路圖。

【0015】 圖 7 是根據一些實施例的具有基於濾波器的輔助迴路的實例電壓調節器的電路圖。

【0016】 圖 8 是根據一些實施例的電壓調節器的現場可程式設計陣列中的被配置為驅動電源軌的複數個電壓調節器的電路圖。

【0017】 圖 9 A 是根據一些實施例的當在操作模式下操作時具有複數條驅動路徑的電壓調節器中的多相驅動器的電路圖，並且圖 9 B 是根據一些實施例的當在旁路模式下操作時具有複數條旁路路徑的電壓調節器的電路圖。

【0018】 圖 9 C 和 9 D 是根據一些實施例的分別在操作模式和旁路模式下操作的電壓調節器的等效電路的電路圖。

【0019】 圖 10 是根據一些實施例的用於驅動電子設備的電源軌的方法的流程圖。

【0020】 為了更好地理解各種描述的實現，應當結合以下附圖，參考下文的具體實施方式，在附圖中，類似的元件符號代表遍及各圖的對應部分。類似的元件符號代表遍及各圖的對應部分。

【實施方式】

【0021】 現在將詳細參考具體實施例，其實例在附圖中示出。在以下詳細描述中，闡述了許多非限制性的具體細節，

以幫助理解本文所呈現的主題。但是對於本發明所屬領域中具有通常知識者來說將顯而易見的是，可以在不脫離請求項的範疇的情況下使用各種替代方式，並且可以在沒有這些具體細節的情況下實施體題。

【0022】 圖 1 A 是根據一些實施例的典型電子設備中的實例系統模組 100 的方塊圖。該電子設備中的系統模組 100 至少包括片上系統 (SoC) 102、用於儲存程式、指令和資料的記憶體模組 104、輸入/輸出 (I/O) 控制器 106、一或多個通訊介面 (諸如網路介面 108) 以及用於將這些部件進行互連的一或多個通訊匯流排 130。在一些實施例中，I/O 控制器 106 允許 SoC 102 經由通用序列匯流排介面與 I/O 設備 (例如，鍵盤、滑鼠或觸控式螢幕) 進行通訊。在一些實施例中，網路介面 108 包括用於 Wi-Fi、乙太網路和藍芽網路的一或多個介面，每個介面允許電子設備與外部源 (例如，伺服器或另一電子設備) 交換資料。在一些實施例中，通訊匯流排 130 包括將被包括在系統模組 100 中的各種系統部件進行互連並且控制各種系統部件之間的通訊的電路 (有時被稱為晶片組)。

【0023】 在一些實施例中，記憶體模組 104 包括高速隨機存取記憶體，諸如 DRAM、SRAM、DDR-RAM 或其他隨機存取固態記憶體設備。在一些實施例中，記憶體模組 104 包括非揮發性記憶體，諸如一或多個磁碟存放裝置、光碟存放裝置、快閃記憶體設備或其他非揮發性固態存放裝置。在一些實施例中，記憶體模組 104 或替代地記憶體模

組 104 內的非揮發性記憶體設備包括非暫時性電腦可讀取儲存媒體。在一些實施例中，在系統模組 100 上保留記憶體插槽以用於接收記憶體模組 104。一旦被插入到記憶體插槽中，記憶體模組 104 就整合到系統模組 100 中。

【0024】 在一些實施例中，系統模組 100 亦包括從以下各者中選擇的一或多個部件：

記憶體控制器 110，其控制 SoC 102 與電子設備中的記憶體部件（包括記憶體模組 104）之間的通訊；

固態驅動器（SSD）112，其應用積體電路組裝件以在電子設備中儲存資料，並且在許多實施例中，其是基於 NAND 或 NOR 記憶體配置的；

硬碟 114，其是用於基於機電磁碟來儲存和檢索數位資訊的傳統資料存放裝置；

電源連接器 116，其包括一或多個直流（DC）電源介面，每個 DC 電源介面被配置為接收不同的 DC 供電電壓；

電源管理積體電路（PMIC）118，其將經由 DC 電源介面接收的不同的 DC 供電電壓調節為電子設備內的各種部件或電路（例如，SoC 102 中的處理器核）所需要的其他期望內部供電電壓（亦被稱為軌電壓），例如，5 V、3.3 V 或 1.8 V；

圖形模組 120，其根據一或多個顯示裝置的期望圖像/視訊格式來產生向一或多個顯示裝置的輸出圖像的饋送；及

聲音模組 122，其在電腦程式的控制下促進向電子設備輸入音訊訊號以及從電子設備輸出音訊訊號。

【0025】 應注意，通訊匯流排 130 亦將包括部件 110-122 的各種系統部件進行互連以及控制其之間的通訊。

【0026】 此外，本發明所屬領域中具有通常知識者知道，可以使用其他非暫時性電腦可讀取儲存媒體，因為開發了新的資料儲存技術來將資訊儲存在記憶體模組 104 中和 SSD 112 中的非暫時性電腦可讀取儲存媒體中。這些新的非暫時性電腦可讀取儲存媒體包括但不限於由生物材料、奈米線、碳奈米管和單個分子製造的儲存媒體，儘管相應的資料儲存技術目前正在開發中並且尚未商業化。

【0027】 在一些實施例中，在包括一或多個積體電路的半導體封裝中實現 SoC 102，並且每個積體電路將以下各者的子集整合在單個襯底上：一或多個微處理器或 CPU 核、記憶體、輸入/輸出埠以及輔助儲存。亦在包括一或多個積體電路的半導體封裝中實現 PMIC 118，每個積體電路形成在單個襯底上。SoC 102 被配置為接收由 PMIC 118 經由一或多個電源軌提供的一或多個內部供電電壓（亦被稱為軌電壓）。在一些實施例中，SoC 102 和 PMIC 118 兩者皆安裝在主邏輯板上，例如，安裝在主邏輯板的兩個不同的區域上，並且經由在主邏輯板中形成的導線彼此電耦合。這種佈置引入了可能損害 SoC 的效能的寄生效應和電雜訊，例如，引起內部供電電壓的電壓降。替代地，根據參考圖 1B 描述各個實施例，SoC 102 和 PMIC 118 的半導體晶粒被垂直地封裝在整合半導體裝置中，使得它們經由不是在主邏輯板中形成的電連接彼此電耦合。SoC

102 和 P M I C 118 的半導體晶粒的這種垂直佈置可以減少 S o C 102 和 P M I C 118 之間的電連接的長度，並且避免由於在主邏輯板上對導線進行佈線而引起的效能降級。

【0028】 在一些實施例中，通用 P M I C 118 被配置為在不同類型的電子設備中驅動不同類型的 S o C 102。無論 P M I C 118 和 S o C 102 是並排地還是垂直地佈置，P M I C 118 皆相對於主電路板佔用相同的封裝外形（footprint），而 S o C 102 可以基於整合在其中的電子模組而具有不同的封裝外形。P M I C 118 包括被佈置在現場可程式設計陣列中的複數個電壓調節器單元（例如，圖 3 中的調節器 320）。複數個電壓調節器單元彼此相同，或者替代地包括一種以上的類型的電壓調節器單元。在特定的電子設備中，是基於電源軌的為了向 S O C 102 和其他電子模組（若有的話）供電所需要的軌電壓和軌電流來決定控制設置。對於這些電源軌中的每一者，使用對應的控制設置來選擇 P M I C 118 的現場可程式設計陣列中的電壓調節器單元的子集，並且所選擇的電壓調節器單元共同向相應的電源軌以軌電壓提供軌電流。因此，P M I C 118 被這些控制設置重新配置為向 S o C 102 的電源軌提供軌電壓和電流，並且 P M I C 118 中的複數個可配置電壓調節器之每一者電壓調節器單元是冗餘的，或者被選擇為經由控制設置中的一者來驅動電源軌中的一個電源軌。

【0029】 圖 1 B 是根據一些實施例的整合半導體裝置 180 的截面圖，在整合半導體裝置 180 中，S o C 102 和 P M I C

118 是垂直地佈置的。半導體裝置 180 將至少一個 SoC 晶粒 102 和至少一個 PMIC 晶粒 118 整合在半導體封裝中，並且至少包括封裝襯底 124，封裝襯底 124 具有第一表面 124 A 和與第一表面 124 A 相對的第二表面 124 B。SoC 晶粒 102 被設置在封裝襯底 124 的第一表面 124 A 上，並且 PMIC 晶粒 118 機械地耦合到封裝襯底 124 的第二表面 124 B。

【0030】 封裝襯底 124 亦包括複數個第一通孔互連 126，其穿過封裝襯底 124 的主體並且暴露在第一表面 124 A 和第二表面 124 B 上。PMIC 晶粒 118 經由封裝襯底 124 的複數個第一通孔互連 126 電耦合到 SoC 晶粒 102。具體地，PMIC 晶粒 118 包括複數個 DC 連接 128，其被配置為輸出經由複數個電壓軌提供給 SoC 晶粒 102 的複數個軌電壓 V_R 。當 PMIC 晶粒 118 安裝在封裝襯底 124 的第二表面 124 B 上時，DC 連接 128 電耦合到封裝襯底 124 的複數個第一通孔互連 126。在一些實施例中，SoC 晶粒 102 包括被配置為接收多個軌電壓的複數個電源連接 132。當 SoC 晶粒 102 安裝在封裝襯底 124 的第一表面 124 A 上時，電源連接 132 電耦合到封裝襯底 124 的複數個第一通孔互連 126。因此，PMIC 晶粒 118 被配置為經由 PMIC 晶粒 118 的 DC 連接 128、SoC 晶粒 102 的電源連接 132 以及封裝襯底 124 的第一通孔互連 126 來向 SoC 晶粒 102 提供 DC 電力（亦即，圖 2 中的電源軌 206 的軌電壓和軌電流）。此外，經由使用極低阻抗 DC 連接 128，相對於在其中 PMIC 晶粒 118 和 SoC 晶粒 102 分別地被封裝並且並排地被定位在主

電路板上的系統而言，由PMIC晶粒118向SoC晶粒102提供的DC電力的品質得到了大幅改善。

【0031】 在一些實施例中，PMIC晶粒118上的電源管理介面208是由SoC晶粒102的主電源管理介面來控制的，並且被配置為從SoC晶粒102接收數位電源控制訊號（例如，攜帶圖3中的負載資訊314）。第一通孔互連126的子集被配置為將數位電源控制訊號從SoC晶粒102傳輸到PMIC晶粒118。

【0032】 SoC晶粒102在封裝襯底124上具有第一封裝外形，並且PMIC118在封裝襯底124上具有第二封裝外形。在一些實施例中，為了使用複數個第一通孔互連126將PMIC晶粒118的DC連接128和SoC晶粒102的電源連接132直接進行耦合的目的，第一封裝外形和第二封裝外形至少部分地重疊。在一些情形下，SoC晶粒102的第一封裝外形大於PMIC晶粒118的第二封裝外形，並且完全包圍PMIC晶粒118的第二封裝外形。替代地，在一些情形下，SoC晶粒102的第一封裝外形與PMIC晶粒118的第二封裝外形偏移，但是與PMIC晶粒118的第二封裝外形至少部分地重疊。PMIC晶粒118的DC連接128、SoC晶粒102的電源連接132和封裝襯底124的第一通孔互連126被對準並且被包圍在第一和第二封裝外形的重疊區域中。

【0033】 此外，PMIC晶粒118包括對應於複數個DC連接128的複數個薄膜電感器150。複數個薄膜電感器150被定位為與封裝襯底124的第二表面124B相鄰或面向第二表

面 124B，例如，在 PMIC 晶粒 118 的頂表面上面向封裝襯底 124 的第二表面 124B。換句話說，複數個薄膜電感器 150 被設置在 PMIC 晶粒 118 的頂表面與封裝襯底 124 的第二表面 124B 之間。在一些實施例中，PMIC 晶粒 118 例如經由黏合劑機械地耦合到封裝襯底 124。複數個薄膜電感器 150 的高度小於預定閾值高度（例如，1 mm、100 μm），以保持 PMIC 晶粒 118 與封裝襯底 124 之間的機械耦合的穩健性。亦即，SoC 102 和 PMIC 118 的半導體晶粒的垂直佈置部分地經由在 SoC 102 和 PMIC 118 的晶粒之間的有限空間中整合薄膜電感器 150 來促成的。薄膜電感器形成並且整合在 PMIC 118 的襯底上，並且具有被控制為小於有限空間的高度的電感器高度，使得薄膜電感器可以適配在 SoC 102 和 PMIC 118 的半導體晶粒之間的有限空間中。由於薄膜電感器形成在 PMIC 118 的襯底的頂部，因此薄膜電感器可以直接連接到 PMIC 118 的內部節點或輸出節點，並且主邏輯板的導線不用以將薄膜電感器連接到 PMIC 118 的內部節點或輸出節點。

【0034】 在一些實施例中，整合半導體裝置 180 亦包括耦合到封裝襯底 124 的第一表面 124A 的封蓋 134。封蓋 134 被配置為隱藏 SoC 晶粒 102 和封裝襯底 124 的第一表面 124A 的至少一部分，從而保護 SoC 晶粒 102 和第一表面 124A 的至少一部分。此外，在一些實施例中，封蓋 134 由導電材料製成，並且被配置為接地，以便在被封蓋 134 完全隱藏的情況下為 SoC 晶粒 102 和第一表面 124A 上的任

何其他電路提供靜電遮罩，或者在第一表面124A僅被封蓋134部分地隱藏的情況下為第一表面124的被封蓋134隱藏的部分提供靜電遮罩。在一些情形下，封蓋134由導熱材料製成，該導熱材料被配置為耗散由SoC晶粒102產生的熱量。在一些實施例中，均熱器136或均熱器層用於將SoC晶粒102耦合到封蓋134的內表面，以將由SoC晶粒102產生的熱量均勻地從SoC晶粒102散佈到封蓋134。

【0035】 在一些實施例中，半導體裝置180亦包括插座襯底138。插座襯底138具有面向封裝襯底124的第二表面124B的第三表面138A。封裝襯底124經由複數個電連接器140電耦合到插座襯底138。具體地，在一些實施例中，封裝襯底124的第二表面124B包括PMIC晶粒118機械地耦合到的第一區域（例如，中心區域）和複數個電連接器140所處的第二區域（例如，周邊區域）。在一個實例中，第二區域與第一區域相鄰並且圍繞第一區域。應注意，在一些情況下，半導體裝置180被設置有插座襯底138。然而，在一些情況下，插座襯底138固定在圖1A中的電子設備的電路板上，並且不是整合半導體裝置180的一部分。確切而言，半導體裝置180是被設置以提供PMIC晶粒118和SoC晶粒102的組合的功能的可替換部分。

【0036】 在一些實施例中，插座襯底138的第三表面138A基本上是平坦的，並且PMIC晶粒118被設置在封裝襯底124的第二表面124B與插座襯底138的第三表面138A之間。複數個薄膜電感器150的高度小於由電連接器140的長

度和PMIC晶粒118的厚度之間的差決定的預定閾值高度（例如，1 mm、100 μm）。替代地，在一些實施例中，插座襯底138包括凹陷部分142（有時被稱為腔），其被配置為當PMIC晶粒118機械地且電耦合到封裝襯底124的第二表面124B時接收PMIC晶粒118。凹陷部分142的深度小於插座襯底138的厚度。在一些情形下，PMIC晶粒118懸浮在凹陷部分142中，亦即，經由氣隙與凹陷部分142的底表面分離。替代地，在一些情況下，PMIC晶粒118開始直接地或經由中間層（例如，黏合劑層、均熱器層或者既是黏合劑又是均熱器的層）與凹陷部分142的底表面接觸。

【0037】 在圖1B中未圖示的一些實施例中，凹陷部分142的深度等於插座襯底138的厚度，並且凹陷部分142是插座襯底138上的開口或切口（cutoff）。當插座襯底138安裝在電路板（例如，主邏輯板）上時，PMIC晶粒118懸浮在凹陷部分142（亦被稱為開口或切口）中，並且至少部分地被封裝襯底124、插座襯底138和電路板包圍。

【0038】 在一些實施例中，SoC晶粒102的電源連接312不直接地耦合到封裝襯底124的第一通孔互連126。確切而言，第一中介層144被設置在SoC晶粒102與封裝襯底124的第一表面124A之間。第一中介層144亦包括複數個第二通孔互連146，其被配置為至少將SoC晶粒102的電源連接132和封裝襯底124的第一通孔互連126電耦合。類似地，在一些實施例中，PMIC晶粒118的DC連接128不直接耦

合到封裝襯底 124 的第一通孔互連 126。確切而言，第二中介層 148 被設置在 PMIC 晶粒 118 與封裝襯底 124 的第二表面 124B 之間。第二中介層 148 亦包括複數個第三通孔互連 152，其被配置為至少將 PMIC 晶粒 118 的 DC 連接 128 和封裝襯底 124 的第一通孔互連 126 電耦合。因此，SoC 102 的電源軌 206 至少包括 SoC 晶粒 102 的電源連接 132、封裝襯底 124 的第一通孔互連 126 和 PMIC 晶粒 118 的 DC 連接 128，並且在一些情形下，亦包括第一中介層 144 的第二通孔互連 146 及 / 或第二中介層 148 的第三通孔互連 152。

【0039】 在一些實施例中，半導體裝置 180 亦包括一或多個個別電子模組 160（例如，電阻器、電容器、電感器、電晶體和邏輯晶片）。個別電子模組 160 可以電耦合在 SoC 晶粒 102 的輸入 / 輸出介面電路中，以控制針對 SoC 晶粒 102 的輸入 / 輸出耦合。可選地，個別電子模組 160（例如，部件 160A）的子集被設置在封裝襯底 124 的第一表面 124A 上。每個部件 160A 可以被包含在封蓋 134 內或位於封蓋 134 之外。可選地，個別電子模組 160（例如，部件 160B）的子集機械地耦合到封裝襯底 124 的第二表面 124B。若相應的部件 160B 具有低剖面（例如，比電連接器 140 的長度薄），則部件 160B 可以適配在封裝襯底 124 的第二表面 124B 與插座襯底 138 的第三表面 138A 之間間隙中。否則，若部件 160B 不具有低剖面（例如，比電連接器 140 的長度厚），則相應部件 160B 可以由插座襯底

138 的凹陷部分 142 接收並且被設置為與 PMIC 晶粒 118 相鄰。

【0040】 SoC 晶粒 102 和 PMIC 晶粒 118 被垂直地佈置在半導體裝置 180 中。SoC 晶粒 102 的電源連接 132 和 PMIC 晶粒 118 的 DC 連接 128 被對準並且被放置地彼此接近，從而減少耦合到向 SoC 晶粒 102 提供軌電壓的每個電源軌 206 的寄生電阻和電容。應注意，在一些實現中，複數個 PMIC 晶粒 118 可以被設置在插座襯底 138 的凹陷部分 142 中，並且電耦合到被設置在封裝襯底 124 的第一表面 124A 上的一或多個 SoC 晶粒 102。例如，兩個 PMIC 晶粒 118 被設置在插座襯底 138 的凹陷部分 142 中，以共同向四個 SoC 晶粒 102 供電。SoC 晶粒 102 中的一個可選地對應於微處理器或 CPU 核、或者微處理器或 CPU 核的集群。

【0041】 此外，在本案的一些實施例中，PMIC 晶粒 118 包括電壓調節器的現場可程式設計陣列，其經由控制設置而可配置以驅動不同類型的 SoC 晶粒 102。在一些情形下，相同的 PMIC 晶粒 118、封裝襯底 124 和插座襯底 138 的多個實例用於支援不同類型的 SoC 晶粒 102。在插座襯底 138 上形成的凹陷部分 142 具有固定大小以容納相同的 PMIC 晶粒 118，並且穿過封裝襯底 124 的主體的第一通孔互連 126 具有固定的位置。替代地，在一些情形下，儘管封裝襯底 124 和插座襯底 138 的封裝外形大小因不同類型的 SoC 晶粒 102 而不同，但是相同的 PMIC 晶粒 118 允許凹陷部分 142 和封裝襯底 124 的第一通孔互連 126 保持不

變，從而避免需要針對每種單獨類型的SoC晶粒102定製設計PMIC晶粒118和整個封裝。因此，在PMIC晶粒118中應用電壓調節器的現場可程式設計陣列簡化了組裝程序並且提高了半導體裝置180的成本效率。

【0042】 圖2是根據一些實施例的被配置為向SoC（諸如SoC 102）的一或多個電源軌206提供電力的電源管理系統200的方塊圖。電源管理系統200接收一或多個輸入DC供電電壓202和數位電源控制訊號204，並且將輸入DC供電電壓202轉換為一或多個軌電壓，該一或多個軌電壓由一或多個電源軌206A、206B至206N輸出並且被提供給SoC 102。電源管理系統200包括電源管理介面208、一或多個DC-DC轉換器210（例如，DC-DC轉換器210A、210B、…210N）和一或多個輸出濾波器212（例如，輸出濾波器212A、212B、…212N）。電源管理介面208接收輸入DC供電電壓202和數位電源控制訊號204。在一些實施例中，電源管理介面208由（例如，在SoC 102上）中央處理器單元的主電源管理介面控制，並且被配置為從SoC 102接收數位電源控制訊號204。DC-DC轉換器210耦合到電源管理介面208和電源軌206，並且由數位電源控制訊號204控制，以從輸入DC供電電壓202產生在電源軌206上提供的一或多個軌電壓 V_R 。輸出濾波器212耦合到DC-DC轉換器210，並且被配置為降低被提供給SoC 102的電源軌206中的雜訊並且保持電源軌206的穩定性。在一些實施例中，輸出濾波器（例如，212A、212B、…212N

中的任何一個) 包括一或多個相應的輸出電阻器 214 和一或多個輸出電容器 216 (例如, 216A、216B、... 216N)。在一些實施例中, 輸出濾波器 (例如, 212B) 包括電感器 150 和一或多個輸出電容器 (例如, 電容器 216B)。

【0043】 在一些實施例中, 在一或多個 PMIC 晶粒 118 上實現電源管理系統 200, 並且每個 PMIC 晶粒 118 具有單個襯底。在一些實施例中, 電源管理介面 208 和 DC-DC 轉換器 210 形成在單個 PMIC 晶粒 118 的襯底上, 例如, 屬於在 PMIC 晶粒 118 的襯底上製造的相同積體電路。相反, 在一些實施例中, 電源管理介面 208 和 DC-DC 轉換器 210 形成在複數個 PMIC 晶粒 118 的複數個襯底上。在一些實施例中, 除了電源管理介面 208 和 DC-DC 轉換器 210 之外, 每個 PMIC 晶粒 118 亦包括複數個薄膜電感器, 該複數個薄膜電感器被製造或安裝在 PMIC 晶粒 118 的襯底的頂表面上。可選地, 複數個薄膜電感器包括在輸出濾波器 212 中使用的一或多個電感器 150。可選地, 複數個薄膜電感器包括在 DC-DC 轉換器 210A 中使用的一或多個電感器 150'。在一些實施例中, 除了電源管理介面 208、轉換器 210 和電感器 150/150' 之外, PMIC 晶粒 118 亦整合了輸出濾波器 212 的輸出電阻器 214 和電容器 216 的子集。替代地, 在一些實施例中, PMIC 118 和 SoC 102 被垂直地佈置在整合半導體裝置 180 中, 並且輸出濾波器 212 的電容部件和電阻部件的子集或全部是使用被設置在封裝襯底 124 的任一表面上的個別電子模組 160 來形成的。

【0044】 在一些實施例中，電源管理系統200包括電壓調節器單元的現場可程式設計陣列、輸出濾波器212、一或多個輸出電阻器214、一或多個輸出電容器216和一或多個電感器150。數位電源控制訊號204是例如由SoC 102基於對於電源軌206所需要的目標電源能力（例如，軌電壓和軌電流）來決定的。換句話說，數位電源控制訊號204是由電源軌206的負載資訊和電源狀態策略來決定的。電源狀態策略要求電源軌滿足至少一個效能準則（例如，輸出紋波電壓、電源抑制比、負載瞬態回應、輸出雜訊及/或電源效率）。例如，每個電源軌被配置為向SoC 102的CPU集群、快取記憶體或功能方塊（其具有由SoC 102用於闡明由對應的電源狀態策略控制的相應的電源軌260的目標電源容量的相應的電源需求）供電。在一個實例中，特定電源軌206的電源狀態策略要求：控制特定電源軌206的對應軌電流，以最大化電源轉換效率和軌電壓回應速率之一。根據控制訊號204，現場可程式設計陣列中的電壓調節器單元被劃分和被配置為形成一或多個DC-DC轉換器210（例如，DC-DC轉換器210A、210B、…210N）以按照與電源軌206相關聯的負載資訊和電源狀態策略來驅動電源軌206。對於每個DC-DC轉換器210，亦可以經由控制訊號204的相應的子集來選擇和控制額外組件212-216和150，以實現針對對應的電源軌206的期望雜訊效能。

【0045】 圖 3 是根據一些實施例的整合半導體裝置 300 的簡化方塊圖，整合半導體裝置 300 包括用於向 SoC 102 提供一或多個電源軌 206 的複數個電壓調節器 320。複數個電壓調節器 320 被佈置在現場可程式設計陣列 330 中。電源陣列控制器 302 包括複數個電子模組（例如，SoC 介面、振盪器、微控制器、LDO 和參考產生器中的一或多個），並且耦合到複數個電壓調節器 320。電源陣列控制器 302 被配置為控制複數個電壓調節器 320 以向複數個電源軌 206 輸出電力。每個電源軌 206 以相應的軌電壓 V_R 提供相應的軌電流 I_R 。在圖 3 中所示的實例中，電壓調節器 320 的現場可程式設計陣列 330 向四個電源軌 206-1、206-2、206-3 和 206-4 供電，並且分別以軌電壓 V_{R1} 、 V_{R2} 、 V_{R3} 和 V_{R4} 提供軌電流 I_{R1} 、 I_{R2} 、 I_{R3} 和 I_{R4} 。對於複數個電源軌 206 中的每一個，電源陣列控制器 302 決定與相應的電源軌 206 相關聯的相應的軌電流 I_R ，至少根據相應的軌電流 I_R 來選擇電壓調節器 320 的子集，並且啟用電壓調節器 320 的子集以產生相應的軌電壓 V_R 並且共同提供相應的軌電流 I_R 。因此，電源陣列控制器 302 和電壓調節器 320 在一或多個 PMIC 晶粒 118 上實現用於 SoC 102 的電源管理系統。

【0046】 SoC 102 包括複數個電子部件，例如，一或多個微處理器或 CPU 核 304、記憶體 306、通訊模組 308、時序源、周邊設備（例如，時鐘、計數器計時器）、類比介面、輸入/輸出埠及/或輔助儲存。微處理器或 CPU 核 304 可選地以集群被佈置。SoC 102 由一或多個積體電路（例

如，SoC晶粒302)來實現。每個SoC晶粒102將SoC102的電子模組的子集整合在相應的半導體襯底上。在一個實例中，SoC102具有包括一或多個處理器核304的主SoC晶粒以及包括記憶體306、類比介面或不同於處理器核304的其他部件的伴隨SoC晶粒。

【0047】 對於每個電源軌206，相應的軌電壓 V_R 是由SOC102的電子部件的相應子集的操作來決定的，並且相應的軌電流 I_R 是由與SOC102的電子部件的相應的子集相關聯的負載資訊和電源狀態策略來決定的。電源陣列控制器302被配置為至少基於相應的軌電壓 V_R 來決定控制值310，至少基於相應的軌電流 I_R 來選擇電壓調節器320的被選擇子集，並且將所決定的控制值310提供給與相應的電源軌206對應的電壓調節器320的被選擇子集，從而啟用電壓調節器320的子集以產生相應的軌電壓 V_R 並且共同提供相應的軌電流 I_R 。此外，在一些實施例中，電源陣列控制器302向與每個電源軌206對應的電壓調節器的被選擇子集提供操作啟用訊號312，以產生相應的軌電壓 V_R 並且共同提供相應的軌電流 I_R 。因此，電源陣列控制器302被配置為向每個電壓調節器320提供包括控制值310和操作啟用訊號312的控制設置，從而選擇電壓調節器320的不同子集，以向每個電源軌206提供軌電壓 V_R 和軌電流 I_R 。

【0048】 在一些實施例中，電源陣列控制器302包括一或多個處理器和具有儲存在其中的指令的記憶體，該等指令在由一或多個處理器執行時使得處理器控制電壓調節器

320 以向複數個電源軌 206 輸出電力。VRU 封包配置可選地被儲存在電源陣列控制器 302 的記憶體、系統模組 100 的片外非揮發性記憶體 (NVM)、或系統模組 100 的基本輸入/輸出系統 (BIOS) 中，以將控制值 310 和啟用訊號 312 與用於電源軌 206 之每一者電源軌的電壓調節器子集進行關聯。在一些情形下，當 PMIC 118 正在被加電時，電源陣列控制器 302 載入並且實現 VRU 封包配置。

【0049】 複數個電源軌 206 之每一者電源軌被配置為向 SOC 102 的電子模組的子集供電，該子整合為相應的電源軌 206 的負載。對於每個電源軌 206，電源陣列控制器 302 被配置為決定與相應的電源軌 206 上的預期或實際負載對應的負載資訊 314，並且根據負載資訊 314 和電源狀態策略來決定與相應的電源軌相關聯的相應的軌電流 I_R 。電源狀態策略包括至少一個效能準則（例如，輸出紋波電壓、電源抑制比、負載瞬態回應、輸出雜訊及/或電源效率），並且設備 300 被配置為遵照用於每個相應的電源軌的電源狀態策略進行操作。在一些實施例中，電源軌 206 耦合到主 SoC 晶粒，主 SoC 晶粒具有以集群佈置的一或多個處理器核 304，並且該電源軌 206 的負載資訊 314 對應於用於耦合到該電源軌 206 的主 SoC 晶粒 102 的一或多個處理器集群 304 的處理器負載資訊。處理器負載資訊的實例包括將由一或多個處理器集群 304 執行的操作類型的總運算元量。相反，在一些實施例中，電源軌 206 中的一個電源軌耦合到具有記憶體 306 的伴隨 SoC 晶粒，並且被配置為向記憶

體 306 上的寫和讀操作供電。用於該電源軌 206 的負載資訊對應於用於伴隨 SoC 晶粒上的記憶體 306 的記憶體存取的記憶體負載資訊。記憶體負載資訊的實例包括記憶體 306 的記憶體類型、記憶體寫操作的頻率和記憶體讀操作的頻率。因此，每個電源軌 206 的軌電流 I_R 是基於相應的電源軌 206 的負載資訊 314（例如，處理器或記憶體負載資訊）自我調整地決定的。此外，在一些實施例中，在給定每個電源軌 206 的負載資訊的情況下，電源軌 206 的相應電源狀態策略要求：控制電源軌 206 的對應軌電流 I_R ，以最大化電源轉換效率和軌電壓回應速率之一。在一個實例中，根據電源狀態策略，電源軌 206 在電源軌 206 的啟動時提供最大軌電流，以便允許軌電壓在瞬態負載回應時間內達到軌電壓 V_R 。

【0050】 此外，在一些實施例中，現場可程式設計陣列 330 中的複數個電壓調節器 320 之每一者電壓調節器對應於從複數種預定義的電壓調節器類型中選擇的相應的電壓調節器類型。對於每個電源軌 206，電壓調節器 320 的被選擇子集對應於基於至少一個效能準則（例如，以下各項中的一項或多項：最大軌電流 I_{RLM} 、最大調節器電流 I_{RGM} 、輸出紋波電壓、電源抑制比、負載瞬態回應、輸出雜訊和電源效率）而決定的相應電壓調節器類型。

【0051】 參考圖 3，在為每個電源軌 206 選擇相應的電壓調節器 320 的子集之後，該子集之每一者電壓調節器 320 在特定的時間處唯一地與相應的電源軌 206 相關聯。例如，在

第一時間處，電源軌 206-1、206-2、206-3 和 206-4 與電壓調節器 320 的四個不同的集合相關聯，如圖 3 中所示。第一行之每一者電壓調節器 320 在第一時間處唯一地與電源軌 206-1 相關聯，並且在相同的第一時間處不能與電源軌 206-2、206-3 和 206-4 中的任何一個相關聯。然而，在與第一時間不同的第二時間處，現場可程式設計陣列 330 中的電壓調節器 320 可以被重新配置為向不同的電源軌 206 供電。第一行之每一者電壓調節器 320 在第一時間處唯一地與電源軌 206-1 相關聯，但是可以被重新配置為在第二時間處驅動電源軌 206-2、206-3 和 206-4 中的任何一個。更通常，在一些實施例中，現場可程式設計陣列 330 中的至少複數個電壓調節器 320 可以被配置為在任何時間處向複數個電源軌中的被選擇的電源軌 206 提供電力。因此，在一些實施例中，電壓調節器 320 的子集被永久地分配給特定的電源軌 206，而其他子集在其連接到哪個電源軌 206 態樣是可配置的。在一些其他實施例中，現場可程式設計陣列 330 中的所有電壓調節器 320 在其連接到哪個電源軌 206 態樣是可配置的。

【0052】 每個相應的電壓調節器 320 具有至少兩種模式，包括操作模式和待機模式。在操作模式下，相應的電壓調節器 320 向複數個電源軌 206 中的相應的電壓調節器 320 與其相關聯的一個電源軌輸出軌電壓 V_R ，並且向相關聯的電源軌 206 輸送高達預定義的調節器電流 I_R 。相反，當相應的電壓調節器 320（例如，320RA-320RD）未被分配

以驅動任何電源軌 206 時，以及當暫時地禁用相應的電壓調節器 320（例如，320E）以不將電流輸送到相應的電壓調節器 320 被分配給的電源軌 206 時，應用待機模式。具體地，在圖 3 中所示的實例中，現場可程式設計陣列 330 中的電壓調節器 320RA - 320RD 是冗餘的，並且不與任何電源軌 206 相關聯。此類電壓調節器 320RA - 320RD 在待機模式下操作，並且不退出待機模式，直到電壓調節器 320RA - 320RD 被重新分配以驅動一或多個電源軌 206 為止。關於被分配給相應電源軌 206 的每個電壓調節器 320，可以禁用相應的電壓調節器 320 以不在對應於待機模式的第一工作週期下向相應的電源軌 208 輸送電流。在不同於第一工作週期並且對應於操作模式的第二工作週期下，可以啟動相應的電壓調節器 320 以向相應的電源軌 206 提供電力並且輸送電流。例如，與電源軌 206-1 相關聯的電壓調節器 320E 可以以與待機模式（其中電壓調節器 320 不向電源軌 206-1 輸送電流）和操作模式（其中電壓調節器 320 被啟用以向電源軌 206-1 輸送電流）對應的交替工作週期進行操作。

【0053】 更具體地，在一些實施例中，每個電壓調節器 320（例如，電壓調節器 320RA - 320RD 和 320E）包括被配置為提供虛設負載部件的旁路單元。在待機模式下，旁路單元被啟用以將從輸出介面到電壓調節器 320 的輸入的回饋路徑旁路（例如，在操作啟用訊號 312 的控制下），從而禁用相應的電壓調節器 320 以不經由輸出介面對任何軌

電流 I_R 作出貢獻。在操作模式下，旁路單元被禁用以不將回饋路徑旁路，並且電壓調節器與回饋路徑一起操作，以使得輸出介面能夠將軌電壓 V_R 和軌電流 I_R 的部分軌電流輸出到對應的電源軌 206。下文參考圖 5 B 和 6 - 10 提供關於旁路單元的更多細節。

【0054】 在一些實施例中，半導體裝置 300 亦包括一或多個直流 (DC) 電源介面 316。每個 DC 電源介面 316 被配置為接收不同的 DC 供電電壓 V_{IN} 202。每個電壓調節器 302 耦合到一或多個 DC 電源介面 316 的相應的子集，並且被配置為由對應的 DC 供電電壓 V_{IN} 202 供電，並且從對應的 DC 供電電壓 V_{IN} 202 產生相應的軌電壓 V_R 。

【0055】 圖 4 A 圖示根據一些實施例的使用電壓調節器 320 的子集來以軌電壓 V_R 提供軌電流 I_R 的程序 400，並且圖 4 B 圖示根據一些實施例的基於一或多個冗餘電壓調節器 320 來以軌電壓 V_R 提供軌電流 I_R 的程序 450。軌電流 I_R 可以在 0 和最大軌電流 I_{RLM} 之間變化。電壓調節器 320 的子集之每一者電壓調節器被配置為提供高達最大調節器電流 I_{RGM} 的調節器電流。電壓調節器 320 的子集具有與最大軌電流 I_{RLM} 和最大調節器電流 I_{RGM} 的比率對應的第一數量的電壓調節器。例如，在圖 3 中，需要第一電源軌 206 - 1 輸出最大軌電流 I_{RLM} ，並且每個電壓調節器 320 可以提供高達最大調節器電流 I_{RGM} 的相應的調節器電流。根據最大軌電流 I_{RLM} (例如，0.6 A) 和最大調節器電流 I_{RGM} (例如，

80 mA) ，需要 8 個電壓調節器來為電源軌 206-1 提供高達最大軌電流 I_{RLM} 的軌電流 I_R 。

【0056】 在一些實施例中，在電源軌 206 的啟動期間應用最大軌電流 I_{RLM} ，以便在瞬態負載回應時間內達到軌電壓 V_R ，並且電源軌 206 隨後操作小於最大軌電流 I_{RLM} 的操作電流。電源軌 206 被配置為在電源軌 206 的每次啟動時的瞬態負載回應時間內達到軌電壓 V_R 。可以經由在啟動期間提供最大調節器電流 I_{RGM} 和最大軌電流 I_{RLM} ，來使得能夠向電源軌提供足夠的電力，以便在瞬態負載回應時間內達到軌電壓 V_R ，並且因此，第一數量的電壓調節器 320 是部分地基於用於電源軌 206 的啟動所需要的瞬態負載回應時間來決定的。然而，在一些實施例中，當在電源軌啟動時使相應電源軌 206 上的電壓斜升時，由電源管理系統 500 提供的電流顯著小於用於該電源軌的最大電源軌電流，以減小系統應力、避免過衝等。

【0057】 在電源軌 206 的操作期間（本文中有時被稱為正常操作，與啟動相反），向 SoC 102 供電的操作電流 I_R 發生變化，並且不超過最大軌電流 I_{RLM} 。相反，在一些實施例中，當軌電流 I_R 用於向 SoC 102 的操作供電時，至少偶爾在電源軌 206 的正常操作期間達到最大軌電流 I_{RLM} 。操作電流在 0 和最大軌電流 I_{RLM} 之間變化。在電源軌 206 的與啟動相反的正常操作期間，基於電源軌 206 的操作電流而不是在每次啟動時電源軌 206 的瞬態負載回應時間來決

定電壓調節器 320 的第一數量。電源軌 206 的瞬態負載回應時間可以經由小於最大軌電流 I_{RLM} 的瞬態軌電流來實現。

【0058】 參考圖 4A，電源軌 206 在相應時間處具有暫態軌電流 I_R ，與相應時間對應於電源軌 206 的啟動還是正常操作無關。在一些實施例中，電源陣列控制器 302 產生控制設置（例如，控制值 310 和操作啟用訊號 312），以啟用電壓調節器 302 的子集中的所有電壓調節器以共同提供電源軌 206 的暫態軌電流 I_R 。換句話說，在一些實施例中，電壓調節器 302 的子集皆不在待機模式下操作，因為暫態軌電流 I_R 在 0 和最大軌電流 I_{RLM} 之間變化。例如，第一電源軌 206-1（圖 3）在特定的時間處輸出等於 $0.5 I_{RLM}$ 的暫態軌電流 I_R ，並且被配置為提供最大軌電流 I_{RLM} 的所有 8 個電壓調節器被啟用，同時被電源陣列控制器 302 控制以共同提供僅 $0.5 I_{RLM}$ 。因此，在該實例中，利用每個電壓調節器 302 的電源容量的僅一部分。在一些情形下，與暫態軌電流 I_R 相關聯的軌電壓 V_R 與和最大軌電流 I_{RLM} 相關聯的軌電壓 V_R 相差第一軌電壓誤差。電源陣列控制器 302 及 / 或電壓調節器 320 被配置為將第一軌電壓誤差保持（例如，限制或控制）在軌漂移容差 V_{RT} 內。

【0059】 此外，在一些實施例中，電壓調節器 320 的子集被控制以基本上相等地貢獻暫態軌電流 I_R 。例如，每個電壓調節器 320 向暫態軌電流 I_R 提供相應的部分，並且該部分在被配置為向相同的電源軌 206 提供電力的電壓調節器 320 之間變化小於 5%（或 10%、20% 或其他預定義的餘

量)。每個電壓調節器 320 可以包括調節器間平衡電路，以將相應的軌電流 I_R 的由相應的電壓調節器 320 提供的部分與相應的軌電流 I_R 的由電壓調節器 320 的子集中的不同電壓調節器 320 提供的至少另一部分進行平衡。在一些實現中，調節器間平衡電路位於每個電壓調節器 320 的內部，並且使用相應的軌電流 I_R 的由相應的電壓調節器 320 提供的部分作為負反饋，以在內部並且獨立於被配置為向相同的電源軌 206 提供電力的其他電壓調節器來控制相應的軌電流 I_R 的該部分。

【0060】 參考圖 4B，在一些實施例中，在電壓調節器 320 的子集中一或多個電壓調節器 320 被禁用並且在待機模式下操作（例如，在操作啟用訊號 312 的控制下），而電壓調節器 320 的子集的其餘部分被啟用以共同提供對應電源軌的暫態軌電流 I_R 。一或多個電壓調節器 320 具有第二數量的電壓調節器 320，並且第二數量是根據暫態軌電流 $I-R$ 和最大調節器電流 I_{RGM} 之間的比較（例如，比率）或等效地根據暫態軌電流 $I-R$ 和最大軌電流 I_{RLM} 之間的比較（例如，比率）來決定的。例如，電壓調節器 320 的子集具有 8 個電壓調節器，並且第二數量等於 1 和 7 之間的值。若暫態軌電流 $I-R$ 在第一範圍內（例如， $(0, \frac{1}{8} I_{RLM}]$ ），則啟用第一電壓調節器 320A 以提供暫態軌電流 $I-R$ 。若暫態軌電流 $I-R$ 在相應的時間處增加到超過 $\frac{1}{8} I_{RLM}$ 、 $\frac{1}{4} I_{RLM}$ 、 $\frac{3}{8} I_{RLM}$ 、 $\frac{1}{2} I_{RLM}$ 、 $\frac{5}{8} I_{RLM}$ 、 $\frac{3}{4} I_{RLM}$ 以及 $\frac{7}{8} I_{RLM}$ ，則在那些相應的時間處啟用電壓調節器 320B、320C、320D、

320E、320F、320G和320H（例如，逐步地或連續地啟用）以提供在對應的軌電流範圍內的暫態軌電流 $I-R$ 。此外，在一些實施例中，當第二數量的電壓調節器320在待機模式下操作時，電壓調節器320的子集的其餘部分被控制以基本上相等地貢獻暫態軌電流 $I-R$ ，例如，每個被啟用的電壓調節器320向暫態軌電流 $I-R$ 提供在與相同的電源軌206相關聯的電壓調節器320之間變化小於5%（或10%、20%或其他預定義的餘量）的相應部分。

【0061】 在一些情況下，當一或多個電壓調節器320在待機模式下操作時，與暫態軌電流 I_R 相關聯的軌電壓 V_R 和與最大軌電流 $I-R_{LM}$ 相關聯的軌電壓 V_R 相差第二軌電壓誤差。第二軌電壓誤差被控制（例如，由電源陣列控制器302及/或電壓調節器320）以便將第二軌電壓誤差保持（例如，限制或控制）在軌漂移容差 V_{RT} 內。當相同的軌電流 I_R 是利用至少一個冗餘調節器（圖4B）提供的或在不利用冗餘調節器（圖4A）的情況下提供的時，第二軌電壓誤差小於第一軌電壓誤差，並且冗餘調節器320的參與以更複雜的調節器控制提供針對軌電壓 V_R 的更高精度。

【0062】 如上所解釋的，每個電源軌206對應於相應的第一數量的電壓調節器320，其中相應的第二數量的電壓調節器320每次被啟用以在待機模式下操作，並且相應的第二數量根據暫態軌電流 I_R 動態地變化。第二數量是基於負載資訊314和被配置為滿足至少一個效能準則（例如，輸出紋波電壓、電源抑制比、負載瞬態回應、輸出雜訊及/或

電源效率)的電源狀態策略來決定的。在一個實例中，動態調整地第二數量的電壓調節器320，以最大化用於驅動電源軌的電源轉換效率。換句話說，在一些實施例中，當電子設備被通電並且經由電源軌206向一或多個其他半導體裝置(例如，SoC 102)提供電力時的任何時間點，電壓調節器320的第一子集處於操作模式，並且電壓調節器320的第二子集處於旁路模式，如由相應的電壓調節器的控制設置(例如，操作啟用訊號312)所指定的。控制設置是由電源陣列控制器302基於負載資訊314和電源狀態策略來決定的。

【0063】 在調節器調整程序402期間，額外的電壓調節器320D和320E從待機模式切換到操作模式。驅動電源軌206的電壓調節器320A-320E的內部電壓調節器控制器動態調整地這些電壓調節器320A-320E的操作點，以校正與暫態軌電流 I_R 相關聯的軌電壓 V_R 的軌電壓誤差。由於在電壓調節器320A-320E中涉及的迴路控制濾波器的時間常數，該調節器調整程序402是相對慢的。具體地，在模式之間進行切換的額外的電壓調節器320D和320E的控制迴路可能干擾已經在操作模式下驅動電源軌206的其餘的電壓調節器320A-320C的控制迴路的操作，從而導致電源軌206的軌電壓 V_R 的偏差。因此，在一些實施例中，在待機模式下操作的冗餘電壓調節器320B-320H中的任何一者被偏置到與相同的電源軌206的其他操作電壓調節器相同的操作點(例如，包括軌電壓 V_R 的相同輸出電壓)。這

有助於減少當冗餘電壓調節器 320 在驅動電源軌 206 時加入操作電壓調節器 320 時對操作電壓調節器 320 的輸出(亦即，軌電壓 V_R) 的干擾。在給定相同的操作點的情況下，與電源軌 206 相關聯的每個相應的電壓調節器 320 被配置為從待機模式轉變到操作模式，並且在預定義的時間段內(例如，在 1、2、5 或 10 微秒內)向電源軌 206 提供預定義的調節器電流。

【0064】 圖 5A 是根據一些實施例的作為現場可程式設計陣列 330 中的電壓調節器之一的電壓調節器 320 的方塊圖。在現場可程式設計陣列 330 中，電源軌 206 電耦合到多個電壓調節器 320，複數個電壓調節器 320 被配置為共同向該電源軌提供對應的軌電壓 V_R 。每個電壓調節器 320 包括輸出介面 502、一或多條驅動路徑 504 和電壓調節器控制器 506。輸出介面 502 電耦合到電源軌 206 以輸出軌電壓 V_R 。一或多條驅動路徑 504 並聯地耦合在電壓調節器控制器 506 和輸出介面 502 之間，並且每條驅動路徑 504 被配置為在相應的相位期間並且以操作頻率進行操作，以向電源軌 206 提供相應的路徑電流 I_P 。相應的路徑電流 I_P 成為注入到電源軌 206 的軌電流 I_R 的一部分。電壓調節器控制器 506 被配置為從電源陣列控制器 302 接收控制設置(例如，控制值 310 和操作啟用訊號 312)，並且產生路徑控制訊號 508 以控制一或多條驅動路徑 504。

【0065】 電壓調節器 320 包括將輸出介面 502 耦合到電壓調節器控制器 506 的回饋路徑 522。亦即，電壓調節器控制

器 506 具有被配置為接收輸出介面 502 的輸出電壓的回饋輸入 540。電壓調節器控制器 506 被配置為基於輸出介面 502 的輸出電壓來動態地調整路徑控制訊號 508，並且產生如由控制值 310 定義的軌電壓 V_R 。具體地，在一些實施例中，路徑控制訊號 508 定義由電壓調節器控制器 506 根據輸出介面 502 的輸出電壓與如由控制值 310 定義的軌電壓 V_R 的比較來動態地調整的工作週期。

【0066】 在一些實施例中，電壓調節器 320 包括降壓轉換器，即 DC-DC 開關模式轉換器，其基於整合開關進行操作。每條驅動路徑 504 包括開關部件 510 和脈衝寬度調制 (PWM) 驅動器 512。PWM 驅動器 512 耦合在電壓調節器控制器 506 和開關部件 510 之間。PWM 驅動器 512 接收週期性訊號 514 (例如，具有正弦、方形、三角形或鋸齒波形) 和路徑控制訊號 508 以控制開關部件 510。具體地，路徑控制訊號 508 定義工作週期，並且週期性訊號 514 具有等於一或多條驅動路徑 504 的操作頻率的頻率。PWM 驅動器 512 被配置為利用路徑控制訊號 508 來修改週期性訊號 514 以產生開關訊號 516。開關部件 510 由開關訊號 516 控制，以根據工作週期以操作頻率接通和斷開。開關部件 510 亦耦合到 DC 電源介面 316，並且被配置為由對應的 DC 供電電壓 V_{IN} 供電，該對應的 DC 供電電壓 V_{IN} 由此根據工作週期並且以操作頻率被輸出到開關部件 510 的開關輸出 518。開關部件 510 的開關輸出 518 由被動負載部件 520 進一步調節 (例如，濾波) 以產生軌電壓 V_R 。軌電壓 V_R 經由

輸出介面 502 被輸出到電源軌 206。在一些實現中，軌電壓 V_R 基本上是恆定的（例如，具有小於紋波容差的輸出紋波電壓），並且具有等於 DC 供電電壓 V_{IN} 、工作週期和開關部件 510 的轉換效率的乘積的平均幅度。

【0067】 圖 5B 是電壓調節器 320 的方塊圖，電壓調節器 320 亦包括位於電壓調節器 320 的內部的旁路單元 528。在一些實施例中，每個單獨的電壓調節器 320 使用旁路單元 528 來控制電流輸出，而與被配置為驅動相同的電源軌 206 的任何其他電壓調節器 320 無關。旁路單元 528 被用於啟用待機模式，其中電壓調節器 320 被禁用以不對相應的電源軌 206 的軌電流 I_R 作出貢獻。當應用電壓調節器 320（例如，圖 3 中的 320E）來驅動電源軌 206 時，或者當不應用電壓調節器 320（例如，圖 3 中的 320RA-320RD）來驅動任何電源軌 206 時，可選地應用待機模式。旁路單元 528 耦合到一或多條驅動路徑 504 和電壓調節器控制器 506，並且被配置為當電壓調節器 320 處於待機模式時提供虛設負載部件（例如，包括被動 RC 濾波器或主動濾波器）以代替耦合到電源軌 206 的負載。

【0068】 在待機模式下，旁路單元 528 被啟用以將從輸出介面 502 到電壓調節器控制器 506 的輸入的回饋路徑 522 旁路，從而禁用電壓調節器 320 以不對相應的軌電流 I_R 作出貢獻。在如圖 5B 所示的實例中，第一開關 530A 被插入到每條驅動路徑 504 中並且斷開每條驅動路徑 504 中的攜帶開關訊號 516 的互連，並且開關 530B 被插入到回饋路徑

522 中並且斷開回饋路徑 522。在一些實現中，開關 530 A 和 530 B 中的每一個包括多工器，並且經由由電壓調節器 320 接收的操作啟用訊號 312 控制。旁路單元 528 耦合在每條驅動路徑 504 的開關 530 A 與開關 530 B 之間，並且被配置為攔截開關訊號 516，並且將電源軌 206 和回饋路徑 522 與電壓調節器控制器 506 解耦。這樣，旁路單元 528 使得輔助路徑 532 能夠在待機模式下將回饋路徑 522 旁路。在下文描述的圖 6 中圖示旁路單元 528 的實現的實例。

【0069】 圖 6 是根據一些實施例的電壓調節器 320 的電路圖，電壓調節器 320 具有輔助迴路 602，以促進在電壓調節器在旁路模式下的操作與電壓調節器在操作模式下的操作之間的快速轉變。電壓調節器控制器 506 耦合到驅動路徑 504 A - 504 B 中的每條驅動路徑，並且向每條驅動路徑提供路徑控制訊號 508。回饋路徑 522 將驅動路徑 504 A - 504 B 的輸出介面 502 連接到電壓調節器控制器 506 的回饋輸入 540。在一些實施例中，電壓調節器控制器 506 包括數位類比轉換器 (DAC) 608、誤差放大器 610 和放大器回饋電路，並且被配置為實現用於驅動路徑 504 A - 504 B 的脈衝寬度調制。DAC 608 應用控制值 310 以產生在誤差放大器 610 的輸入處接收的參考電壓 (例如，圖 7 的參考電壓 704)。放大器回饋電路和回饋路徑 522 動態地控制在輸出介面 502 處輸出的軌電壓 V_R 以匹配參考電壓。具體地，路徑控制訊號 508 是由電壓調節器控制器 506 產生的，以控制驅動路徑 504 A - 504 B 的工作週期以將軌電壓 V_R 與參考電

壓匹配。在一些情形下，電源陣列控制器 302 亦向每個電壓調節器 320 提供操作啟用訊號 312，以使得能夠產生相應的軌電壓 V_R 和相應的軌電流 I_R 。在一些實施例中，操作啟用訊號 312 可選地被應用以控制（例如，啟用和禁用）誤差放大器 610 及 / 或 DAC 608，從而當電壓調節器 320 是不與任何電源軌 206 相關聯的冗餘電壓調節器（例如，圖 3 中的 320RA - 320RD）時禁用整個電壓調節器 320。

【0070】 如上所解釋的，電壓調節器 320 具有待機模式，其中電壓調節器 320（例如，320RA - 320RD）未被啟用以向任何電源軌 206 供電，或者其中電壓調節器 320（例如，圖 4B 中的 320H）耦合到電源軌 206，但是暫時地被禁用以不對電源軌 206 的對應的軌電流 I_R 作出貢獻。在一些實施例中，無論電壓調節器 320 是否耦合到任何電源軌 206，電壓調節器 320 皆包括一或多條驅動路徑 504 和旁路單元 528。電壓調節器 320 的電壓調節器控制器 506 具有耦合到一或多條驅動路徑 504 的輸出 508 以及經由回饋路徑 522 耦合到輸出介面 502 的回饋輸入 540。旁路單元 528 耦合到一或多條驅動路徑 504 和電壓調節器控制器 506，並且被配置為提供虛設負載部件 604。在待機模式下，當旁路單元 528 被啟用時，輔助迴路 602 被形成，這將從輸出介面 502 到電壓調節器控制器 506 的輸入的回饋路徑 522 旁路，並且利用一或多個開關部件 606 驅動虛設負載部件 604。因此，輔助迴路 602 包括旁路單元 528，並且在待機模式下被啟用以代替回饋路徑 522，以禁用電壓調節器 320。

而不對電源軌 206 的對應的軌電流 I_R 作出貢獻。當輔助迴路 602 被啟用時，因為電源調節器 320 處於待機模式，所以回饋路徑 522 被禁用。

【0071】 具體地，在待機模式下，旁路單元 528 被啟用以將每條驅動路徑 504 的開關部件 510 和被動負載部件 520 旁路。每條驅動路徑 504 亦包括耦合到 PWM 驅動器 512、開關部件 510 和旁路單元 528 的多工器 530A。多工器 530A 被配置為在待機模式下選擇旁路單元 528 以及取消選擇開關部件 510，並且將 PWM 驅動器 512 電耦合到旁路單元 528。電壓調節器 320 亦包括耦合在電壓調節器控制器 506 的回饋輸入 540 與輸出介面 502 之間的多工器 530B。多工器 530B 被配置為與每條驅動路徑 504 的多工器 530A 同時地操作，以選擇旁路單元 538 並且取消選擇用於對電壓調節器控制器 506 的輸入的輸出介面 502。在一些實施例中，操作啟用訊號 312 被用於同時地控制多工器 530A 和多工器 530B 以啟用待機模式。經由這些手段，在待機模式下，每條驅動路徑 504 的開關部件 510 和被動負載部件 520 經由旁路單元 528 而被跳過，而電壓調節器控制器 506 和每條驅動路徑 504 的 PWM 驅動器 512 繼續與旁路單元 528 內的虛設負載部件 604 和開關部件 606 一起操作。

【0072】 總之，當電壓調節器 320 處於待機模式時，形成（或啟用）輔助迴路 602 來解耦輸出介面 502，而不完全關閉電壓調節器 320。電壓調節器控制器 506 和驅動路徑 504 的 PWM 驅動器 512 保持操作，從而允許電壓調節器 320 在

其從待機模式恢復並且在操作模式下恢復操作時迅速喚醒並且保持期望的瞬態回應時間。例如，在一些情形下，電壓調節器控制器 506 和驅動路徑 504 的 PWM 驅動器 512 經由在待機模式和操作模式兩者下保持相同的操作點（例如，在回饋輸入 540 處的軌電壓 V_R ）來實現到操作模式的快速切換。此外，驅動路徑 504 的開關部件 510 被解耦和禁用，並且虛設負載部件 604 和開關部件 1306 被設計為比驅動路徑 504 的開關部件 510 和負載部件 520 消耗更少的功率。在一個實例中，電壓調節器 320 在操作模式下以 1.5 A 的軌電流驅動電源軌 206，並且在待機模式下驅動虛擬負載部件 604 和開關部件 606 時消耗小於 100 mA。這高效地節省了電壓調節器 320 在待機模式下的功耗。

【0073】 相反，在一些實施例中或在一些情況下，相應的電壓調節器 320（例如，圖 3 中的電壓調節器 320RA - 320RD 中的任何一個）未被分配以驅動任何電源軌 206，並且可以被完全關閉或在待機模式下操作。在待機模式下，電壓調節器控制器 506 和驅動路徑 504 的 PWM 驅動器 512 是操作性的，並且旁路單元 528 被啟用以將驅動路徑 505 的開關部件 510 和負載部件 520 旁路。當耦合到電源軌 206 時，此類冗餘電壓調節器 320 可以在從待機模式轉變到操作模式時輸出軌電壓 V_R ，並且迅速地將電流貢獻給電源軌 206 的對應的軌電流 I_R （例如，具有瞬態回應時間）。然而，若電壓調節器 320 被關閉，則電壓調節器控制器 506 和驅動路徑 504 的 PWM 驅動器 512 在操作啟用訊

號 312 的控制下被禁用。當耦合到電源軌 206 時，當這種冗餘電壓調節器 320 從待機模式轉變到操作模式時，在其可以對電源軌 206 的對應的軌電流 I_R 作出貢獻之前其必須重新啟動。當電壓調節器 120 從完全關閉狀態恢復時，重新開機程序通常是慢的，並且折中了相對長的瞬態回應時間，而將旁路單元 528 與操作性的電壓調節器控制器 506 和 P W M 驅動器 512 一起應用允許了快速模式切換和低功耗。

【0074】 圖 7 是根據一些實施例的具有基於濾波器的輔助迴路 602 的實例電壓調節器 320 的電路圖。補償器 702 耦合到驅動路徑 504 並且向其提供路徑控制訊號 508。回饋路徑 522 將電壓調節器 320 的輸出介面 502 連接到補償器 702 的回饋輸入 540。補償器 702 連接到 D A C 608，並且被配置為啟用針對驅動路徑 504 的脈寬調制。D A C 608 應用控制值 310 以產生參考電壓 704，其在補償器 702 的參考輸入處被接收。補償器 702 動態地控制在輸出介面 502 處輸出的軌電壓 V_R ，以匹配由 D A C 608 輸出的參考電壓 704。具體地，路徑控制訊號 508 是由補償器 702 產生的，以控制驅動路徑 504 的工作週期，以匹配軌道電壓 V_R 和參考電壓 704。在一些情形下，電源陣列控制器 302 亦向每個電壓調節器 320 提供操作啟用訊號 312，以使得能夠產生相應的軌電壓 V_R 以及相應的軌電流 I_R ，並且操作啟用訊號 312 控制開關 530 以啟用用於相應的電壓調節器 320 的待機模式和操作模式之一。在一些實施例中，補償器 702 是 II 型補償

器和 III 型補償器之一。在一些實施例中，例如對於在其中需要超過閥值相位裕度的相位裕度以保持與回饋路徑 522 對應的反饋迴路和輔助迴路 602 兩者穩定的實現來說，使用 III 型補償器。

【0075】 驅動路徑 504 的開關部件 510 包括上部開關電晶體 706A 和下部開關電晶體 706B。上部開關電晶體 706A 耦合在 DC 供電電壓 V_{IN} 202 和被動負載部件 520 之間，並且是由接收和轉換由 PWM 驅動器 512 產生的開關訊號 516 的上部位準移位器 708A 來控制的。下部開關電晶體 706B 耦合在低 DC 供電電壓（例如，地，有時被稱為電路地）和被動負載部件 520 之間，並且是由接收和轉換由 PWM 驅動器 512 產生的開關訊號 516 的低位準移位器 708B 來控制的。

【0076】 電壓調節器 320 亦包括旁路單元 528，其在旁路單元 528 的輸入和輸出處耦合到開關 530A 和開關 530B。開關 530A' 被插入在驅動路徑 504 中並且斷開驅動路徑 504 中的攜帶開關訊號 516 的互連，而開關 530A' 被插入在回饋路徑 522 中並且斷開回饋路徑 522。旁路單元 528 經由開關 530A、530A'、530B 和 530B' 並聯地耦合到驅動路徑 504 的開關部件 510 和被動負載部件 520。開關 530A 和 530A' 可選地是彼此耦合的兩個單獨的開關或整合在單輸入雙輸出多工器中。開關 530B 和 530B' 可選地是彼此耦合的兩個單獨的開關或整合在雙輸入單輸出多工器中。在待機模式下，開關 530A 和 530B 被啟用，並且開關

530A'和530B'被禁用，使得輔助路徑532被啟用以將從輸出介面502到補償器702的回饋輸入的回饋路徑522旁路。因此，電壓調節器320被禁用以不對電壓調節器320被分配給其以進行驅動的電源軌206的相應的軌電流 I_R 作出貢獻。在操作模式下，開關530A'和530B'被啟用，並且開關530A和530B被禁用，使得輔助路徑532被禁用，並且開關部件510和被動負載部件520被啟用，以將軌電壓 V_R 輸出到電源軌206。開關530A、530A'、530B和530B'中的每一個是經由操作啟用訊號312或其互補訊號來控制的。

【0077】 旁路單元528包括旁路開關部件606，其具有上部開關電晶體714A和下部開關電晶體714B。上部開關電晶體714A耦合在DC供電電壓 V_{IN} 202和虛設負載部件604之間，並且是由上部位準移位器716A來控制的，上部位準移位器716A在待機模式下接收並轉換由PWM驅動器512產生的開關訊號516。下部開關電晶體714B耦合在低DC供電電壓（例如，地）和虛設負載部件604之間，並且是由下部位準移位器716B來控制的，下部位準移位器716B在待機模式下接收並轉換由PWM驅動器512產生的開關訊號516。在未圖示的一些實施例中，虛設負載部件604包括電感器-電容器（LC）諧振腔。在一些實施例中，虛設負載部件604包括主動濾波器720，以模擬LC諧振腔。主動濾波器720耦合到旁路單元528的旁路輸出722，並且包括操作放大器和被動回饋組件。在一個實例中，主

動濾波器 720 是二階 Sallen-Key 濾波器。經由這些手段，輔助迴路 602 是基於複製功率級和主動濾波器 720 來建立的，並且在不接合電壓調節器 320 的輸出介面 502 的情況下實現電壓調節器 320 的閉合迴路控制。

【0078】 在操作模式下，開關 530A 和 530B 被禁用，並且開關 530A' 和 530B' 被啟用。控制迴路控制是由從輸出介面 502 到補償器 702 的回饋輸入的回饋路徑 522 形成的。補償器 702 產生路徑控制訊號 508，以控制驅動路徑 504 以產生為電源軌 206 供電的軌電壓 V_R 。相反，在待機模式下，路徑控制訊號 508 被配置為複製功率級，同時縮小功率級以降低功耗。經由開關訊號 516 進行驅動，主動濾波器 720 可以達到縮小功率級和節省功耗的目的。具體地，在給定參考電壓 704 的情況下，在輸出介面 502 和旁路輸出 722 處的輸出電壓是由補償器 702 進行低通濾波的。

【0079】 在一些實施例中，在待機模式下在電壓調節器 320 的旁路輸出 722 處輸出的旁路電壓基本上等於（例如，在預定義的誤差餘量內）在操作模式下在電壓調節器 320 的輸出介面 502 處輸出的軌電壓 V_R 。替代地，在一些實施例中，在待機模式下在電壓調節器 320 的旁路輸出 722 處輸出的旁路電壓不等於軌電壓 V_R ，並且具有與軌電壓 V_R 的小於閾值電壓差的偏差。在一些實施例中，電壓調節器 320 的輸出介面 502 和旁路輸出 722 在 PMIC 晶粒 118 上被設置為在實體上彼此接近。經由這些手段，當待機模式被改變為操作模式時，電壓調節器 320 可以在預定義的時間段

內（例如，在 10 微秒內）向電源軌 206 提供預定義的調節器電流 I_R 和軌電壓 V_R 。

【0080】 參考圖 7，在一些實施例中，電壓調節器 320 僅包括一條驅動路徑 504，並且旁路單元 528 包括被配置為在待機模式下將電壓調節器 320 的一條驅動路徑 504 的一部分旁路的僅一條旁路路徑 724。替代地，在一些實施例中，電壓調節器 320 包括複數條驅動路徑 504，並且旁路單元 528 包括被配置為將電壓調節器 320 的複數條驅動路徑 504 旁路的複數條旁路路徑 724。旁路路徑 724 具有與驅動路徑 504 相同數量的路徑，或與其不同數量的路徑。此外並且替代地，在一些實施例中，電壓調節器 320 包括複數條驅動路徑 504，並且旁路單元 528 包括被配置為在待機模式下將電壓調節器 320 的複數條驅動路徑 504 旁路的僅一條旁路路徑 724。

【0081】 圖 8 是根據一些實施例的被配置為驅動電源軌 206 的電壓調節器的現場可程式設計陣列中的複數個電壓調節器 800 的電路圖。複數個電壓調節器 800 包括第一電壓調節器 800A、第二電壓調節器 800B 和第三電壓調節器 800C。電壓調節器 800A-800C 彼此相同。在該實例中，每個電壓調節器 800 具有與上面參考圖 7 論述的電壓調節器 320 相同的電路配置。具體地，每個電壓調節器 800 包括耦合到驅動路徑 504 和旁路路徑 724 的補償器 702。補償器 702 向驅動路徑 504 提供路徑控制訊號 508。回饋路徑 522 將耦合到驅動路徑 504 的輸出介面 502 連接到補償器 702

的回饋輸入 540。補償器 702 的參考輸入耦合到 DAC 608，並且被配置為接收由 DAC 608 根據控制值 310 產生的參考電壓 704。補償器 702 經由啟用針對驅動路徑 504 的脈衝寬度調制，來動態地控制在輸出介面 502 處輸出的軌電壓 V_R 以匹配參考電壓 704。具體地，補償器 702 產生路徑控制訊號 508 以控制驅動路徑 504 的工作週期，以將軌電壓 V_R 和參考電壓 704 匹配。旁路單元 528 耦合在旁路路徑 724 上，並且開關 530 被應用以將旁路單元 528 與 PWM 驅動器 512 和補償器 702 並聯地耦合，從而允許在待機模式下將包括耦合到電源軌 206 的輸出介面 502 的驅動路徑 504 的一部分旁路。

【0082】 電壓調節器 800A - 800C 的輸出介面 502 電耦合到相同的電源軌 206。然而，電壓調節器 800A - 800C 中的每一個經由不同的對應的操作啟用訊號 312 獨立地控制以驅動電源軌 206。在每個電壓調節器 800 中，針對該電壓調節器的操作啟用訊號 312 控制開關 530，以選擇性地僅啟用回饋路徑 522 和輔助路徑 532 中的一個。此外，電壓調節器 800A - 800C 共享相同的 DC 供電電壓 V_{IN} 202 和耦合到開關部件 510 和旁路開關部件 606 的低 DC 供電電壓（例如，地）。在一些實施例中，電壓調節器 800A - 800C 的控制值 310 彼此相同，使得電壓調節器 800A - 800C 的 PWM 驅動器 512 在不同的電壓調節器 800A - 800C 中產生具有相同工作週期的開關訊號 516。替代地，在一些實施例中，電

壓調節器 800 A - 800 C 的控制值 310 是利用電壓調節器 800 A - 800 C 的操作啟用訊號 312 獨立地控制的。

【0083】 在一些情形下，第一電壓調節器 800 A 和第二電壓調節器 800 B 中的每一個在操作模式下操作以驅動電源軌 206。在操作模式下，在相應的電壓調節器 800 A 和 800 B 的輸出介面 502 與回饋輸入 540 之間啟用這些相應的電壓調節器 800 A 和 800 B 的回饋路徑 522。相反，在待機模式下，第三電壓調節器 800 C 與電源軌 206 電解耦，在待機模式下，第三電壓調節器 800 C 的旁路單元 528 被啟用以將第三電壓調節器 800 C 的回饋路徑 522 旁路。

【0084】 替代地，在一些情形下，第一電壓調節器 800 A 和第二電壓調節器 800 B 中的每一個在待機模式下操作，並且相應的電壓調節器 800 A 和 800 B 的旁路單元 528 被啟用以將相應的電壓調節器 800 A 和 800 B 的輸出介面 502 與回饋輸入 540 之間的回饋路徑 522 旁路。相反，第三電壓調節器 800 C 在操作模式下操作，其中在該操作模式下，電壓調節器 800 C 的回饋路徑 522 在電壓調節器 800 C 的輸出介面 502 與回饋輸入 540 之間被啟用。替代地並且補充地，在一些情形下，所有三個電壓調節器 800 A - 800 C 皆在操作模式下操作，在操作模式下，每個並且每一電壓調節器 800 A - 800 C 的回饋路徑 522 在相應的電壓調節器 800 A - 800 C 的輸出介面 502 與回饋輸入 540 之間被啟用。

【0085】 參考圖 8，複數個電壓調節器 800 被配置為以可配置方式來驅動電源軌 206。在一些實施例中，對每個電壓

調節器 800 進行微調，以最小化與其他電壓調節器 800 的相對失配（例如，偏移誤差、增益誤差及 / 或頻寬誤差）。原位和並聯微調機制可選地被應用於 SoC 102 和 PMIC 118，SoC 102 和 PMIC 118 完全地被整合或被組裝，如圖 1B 所示。在原位和並聯微調期間，每個電壓調節器 800 啟用相應的輔助迴路 602 並且禁用相應的回饋路徑 522。經由這些手段，在不引起供電順序問題的情況下調整每個電壓調節器 800 的增益和偏移誤差。

【0086】 在一些情況下，複數個電壓調節器 800 被加電。當最初施加 DC 供電電壓（例如，電壓 202）時，由基於回饋的電壓調節器 800 輸出的軌電壓 V_R 之間的電壓差是大的，從而導致電壓調節器 800 彼此起反作用，並且減慢電壓調節器 800 的加電程序。這對於快速電源狀態轉變來說是不期望的。為了避免這種狀況，在一些實施例中，耦合到相同電源軌的電壓調節器 800 在耦合到電源軌 206 之前利用類比訊號位準進行預調節。具體地，在一些情形下，當最初施加 DC 供電電壓時，電壓調節器 800 的輸出介面 502 與電源軌 206 電解耦。在每個電壓調節器 800 的加電程序期間，順序地應用待機模式和操作模式。在加電操作期間，首先啟用每個電壓調節器 800 的輔助迴路 602，直到使得相應的電壓調節器 800 穩定以在旁路輸出 722 處輸出軌電壓 V_R ，並且回饋路徑 522 隨後被啟用以將相應的電壓調節器 800 耦合到電源軌 206。

【0087】 替代地，在加電操作期間，每個電壓調節器 800 在操作模式下啟動。監測在每個電壓調節器 800 的輸出介面 502 處的輸出電壓，並且將其與閾值啟動電壓進行比較。對於每個電壓調節器 800，根據關於輸出電壓超過閾值啟動電壓的決定，電壓調節器 800 的輸出介面 502 電耦合到電源軌 206。更具體地，在一個實例中，閾值啟動電壓為 1 V，並且軌電壓 V_R 為 1.8 V。電壓調節器 800 A - 800 C 各自分別地被加電，以避免調節器間的反作用。根據針對每個電壓調節器 800 A - 800 C 分別地決定在該電壓調節器（例如，800 A）的輸出介面 502 處的輸出電壓達到 1 V，該電壓調節器（例如，800 A）的輸出介面 502 電耦合到電源軌 206，例如，這使用耦合在電壓調節器（例如，800 A）的輸出介面 502 與電源軌 206 之間的開關。

【0088】 在通電測試期間，在 PMIC 118 上的每個電壓調節器 800 的正常迴路進行操作，以將軌電壓 V_R 斜升以驅動 SoC 102。在一些情形下，SoC 102 和 PMIC 118 中的一個可能故障並且導致發生硬體故障狀況。為了現場故障診斷，需要從 SoC 102 和 PMIC 118 的不同的電壓調節器 800 當中辨識出缺陷位置。因此，可以分別地隔離和監測 SoC 102 和電壓調節器 800 中的每一個，即每個 SoC 102 或電壓調節器 800 可以與任何其他 SoC 102 或電壓調節器 800 分別操作。在一個實例中，經由進入待機模式，每個電壓調節器 800 與 SoC 102 或其他電壓調節器 800 解

耦，在待機模式下，旁路單元 528 被啟用以將從輸出介面 502 到補償器 702 的回饋輸入 540 的回饋路徑 522 旁路。

【0089】 圖 9A 是根據一些實施例的具有複數條驅動路徑 504 的電壓調節器 320 的一部分 900 (本文中稱為多相驅動部分 900) 的電路圖，並且圖 9B 是根據一些實施例的具有複數條旁路路徑 724 的電壓調節器 320 的另一部分 920 (本文中稱為多相旁路部分 920) 的電路圖。驅動部分 900 對應於兩個平行驅動路徑 504A 和 504B 的部分，並且旁路部分 920 對應於兩條平行旁路路徑 724A 和 724B。驅動部分 900 的每條驅動路徑 504A 或 504B 的部分和旁路部分 920 的相應的旁路路徑 724 經由開關 530 彼此並聯耦合。參考圖 5B，開關 530 選擇驅動部分 900 或旁路部分 920 (例如，其中一者) 以電耦合到 PWM 驅動器 512 和電壓調節器控制器 506 的回饋輸入 540。除了驅動路徑 504 之外，驅動部分 900 亦包括每條驅動路徑 504 耦合到的輸出介面 502。如在完整的電壓調節器示意圖 (例如，在圖 6 中) 中所示，輸出介面 502 耦合到電壓調節器控制器 506 的回饋輸入 540。輸出介面 502 亦耦合到電源軌 206，並且被配置為向電源軌 206 提供由電壓調節器 320 產生的軌電壓 V_R 並且輸送高達預定義的調節器電流。

【0090】 每條驅動路徑 504 (例如，504A 或 504B) 包括開關部件 510 (如圖 6 中所示)、被動負載部件 520 和 PWM 驅動器 512，並且被佈置為與相同電壓調節器 320 中的其他驅動路徑 504 平行。每條驅動路徑 504 被配置為在相應的相

位期間並且以操作頻率操作，以向電源軌 206 提供相應的路徑電流 I_P 。相應的路徑電流 I_P 成為注入到電源軌 206 的軌電流 I_R 的一部分。驅動部分 900（圖 9A）包括第一數量的驅動路徑 504，並且旁路部分 920（圖 9B）具有第二數量的旁路路徑 724。可選地，第二數量等於第一數量，使得每條旁路路徑 722 被配置為將相應的單條驅動路徑 504 的開關部件 510 和被動負載部件 520 旁路。在操作模式下驅動相應的單條驅動路徑 504 的相同的 PWM 驅動器 512 被配置為在待機模式下驅動對應的旁路路徑 724。因此，在待機模式下，每條旁路路徑 724 被配置為在相應的相位期間並且以操作頻率操作，並且不同的旁路路徑 722 可選地在不同的 PWM 驅動器 512 的控制下具有不同的相位。

【0091】 在一些實施例中，旁路部分 920 充當電壓調節器 320 的旁路單元 528（例如，在圖 5B 中）。在一些實施例中，旁路部分 920 包括複數個旁路開關部件（例如，圖 6 中的部件 606，或圖 9B 和 9D 中的部件 714A 和 714B）和單個虛設負載部件 604，該單個虛設負載部件 604 耦合在複數個旁路開關部件 606 與旁路單元 528 的旁路輸出 722 之間。在該實施例中，虛設負載部件 604 包括主動濾波器 720（例如，二階 Sallen-Key 濾波器），並且旁路單元 528 的複數條旁路路徑 724 共享相同的主動濾波器 720。從該角度來看，主動濾波器 720 充當具有來自並聯旁路開關部件 606 的多個輸入的求和濾波器。相反，在圖 9B 和 9D 中未圖示的一些實施例中，旁路單元 528 具有複數條旁路路徑

724，並且每條旁路路徑724具有耦合到不同的主動濾波器720的不同旁路開關部件606。不同的主動濾波器620的旁路輸出722可選地彼此耦合或分離。

【0092】 每個旁路開關部件606對應於相應的驅動路徑504，並且被配置為在待機模式下將對應的相應的驅動路徑504的一部分旁路。具體地，驅動路徑504的開關部件510包括被配置為建立到DC供電電壓 V_{IN} 202的電流路徑的上部開關電晶體706A以及被設置為建立到低DC供電電壓（例如，地）的電流路徑的下部開關電晶體706。旁路路徑724的旁路開關部件606亦具有被配置為建立到DC供電電壓 V_{IN} 202的電流路徑的上部開關電晶體714A以及被設置為建立低DC供電電壓（例如，地）的下部開關電晶體714B。在一些實施例中，旁路路徑724的上部開關電晶體714A具有與驅動路徑504的上部開關電晶體706A相比較小的電晶體尺寸，而旁路路徑724b的下部開關電晶體714B具有與驅動路徑544的下部開關電晶體706B相比較小的電晶體尺寸。

【0093】 圖9C和9D是分別根據一些實施例的在操作模式和旁路模式下操作的電壓調節器320的等效電路940和960的電路圖。電壓調節器320是兩相降壓轉換器。在待機模式（圖9D）中，旁路單元528被啟用以將從輸出介面502到電壓調節器控制器506（具體地，其中的補償器702）的回饋輸入540的回饋路徑522旁路，並且電壓調節器320不向電源軌206輸送電流。電壓調節器520在待機模式下具

有第一交流電（AC）迴路回應。第一AC迴路回應具有第一低頻增益、第一截止頻率和第一相位裕度。在操作模式（圖9C）中，旁路單元528被禁用以不將回饋路徑522旁路，並且電壓調節器320向電源軌206輸送高達預定義的調節器電流。電壓調節器120在操作模式中具有第二AC迴路回應。第二AC迴路回應具有第二低頻增益、第二截止頻率和第二相位裕度。第一和第二低頻增益基本上彼此相等，例如，具有小於第一閾值的第一增益差。第一和第二截止頻率基本上彼此相等，例如，具有小於第二閾值（諸如5kHz）的第二頻率差。第一和第二相位裕度基本上彼此相等，例如，具有小於第三閾值（諸如5°）的第三相位裕度差。

【0094】 電壓調節器320在旁路單元528中應用主動濾波器720。主動濾波器720提供具有足夠品質因數（例如，大於品質因數閾值）的LC濾波器頻率回應。在待機模式下，基於相位裕度和增益裕度而使得輔助迴路602穩定。相位裕度大於相位裕度閾值，並且增益裕度大於增益裕度閾值。主動濾波器720包括操作放大器902，其具有用於大負載（例如，大於閾值負載的負載）的足夠驅動能力。此外，在操作模式下，旁路輸出722與電源軌206解耦，並且因此不干擾耦合到電源軌206的SoC 102的操作。

【0095】 在一些實施例中（例如，在圖9C中），在降壓轉換器中應用具有一或多條旁路路徑724的旁路單元528以將回饋路徑522旁路。應注意，在一些實施例中，在升壓

轉換器或升降壓轉換器中類似地應用具有一或多條旁路路徑 724 的旁路單元 528 以將回饋路徑 522 旁路。

【0096】 圖 10 是根據一些實施例的用於驅動電子設備的電源軌 206 的方法 1000 的流程圖。在一些實施例中，電子設備包括以垂直方式整合 SoC 102 和 PMIC 118 的整合半導體裝置 180。在一些實施例中，電子設備包括安裝在電路板上的 SoC 102 和 PMIC 118。電源軌 206 是由 PMIC 118 提供的以驅動 SoC 102 的操作。該電子設備具有複數個電壓調節器 320，其電耦合到電源軌 206 並且被配置為向電源軌 206 中的一個電源軌提供軌電壓 V_R 和軌電流 I_R 。

【0097】 電子設備產生軌電壓 V_R 和軌電流 I_R 並且將其提供給電源軌 206 (1002)。每個相應的電壓調節器 320 具有 (1004) 輸出介面，其耦合到電源軌 206 並且被配置為在相應的電壓調節器 120 處於操作模式時向電源軌 206 提供軌電壓 V_R 並且輸送高達預定義的調節器電流。電子設備獲得 (1006) 針對複數個電壓調節器之每一者相應的電壓調節器 320 的控制設置。針對每個相應的電壓調節器 320 的控制設置決定 (1008) 相應的電壓調節器 320 是在待機模式下操作的待機電壓調節器還是在操作模式下操作的操作電壓調節器。每個待機電壓調節器 320 (例如，圖 8 中的調節器 800C) 啟用 (1010) 待機電壓調節器的旁路單元 528 以將從輸出介面 502 到電壓調節器控制器 506 的輸入 540 的回饋路徑 522 旁路，使得待機電壓調節器 320 不向電源軌 206 輸送電流。每個操作電壓調節器 320 (例如，圖 8

中的調節器 800A 或 800B) 禁用 (1012) 旁路單元 528 以不將回饋路徑 522 旁路，使得相應的電壓調節器 320 向電源軌 206 輸送電流。

【0098】 在一些實施例中，複數個電壓調節器之每一者相應的電壓調節器 320 被配置為根據控制設置的變化從待機模式轉變到操作模式，並且在預定義的時間段內（例如，在 1、2、5 或 10 微秒內）向電源軌 206 提供預定義的調節器電流。亦即，在一些情形下，預定義的時段在 0.1 到 10 微秒的範圍內。鑒於每個電壓調節器 320 在待機模式下沒有被完全關閉，相應的電壓調節器 320 可以迅速地從待機模式切換到操作模式，以向電源軌 206 提供預定義的調節器電流。

【0099】 在一些實施例中，對於每個相應的電壓調節器 320，控制設置包括控制值 310 和操作啟用訊號 312。控制值 310 定義軌電壓 V_R 的幅度，並且操作啟用訊號 311 被配置為控制相應的電壓調節器 320 以在待機模式或操作模式下操作，在待機模式下，旁路單元 528 被啟用以將回饋路徑 522 旁路，在操作模式下，旁路單元 528 被禁用以不將回饋路徑 522 旁路，從而與軌電壓 V_R 相關聯地控制被注入到電源軌 206 的總電流。具體地，操作啟用訊號 312 被應用以控制開關 530 以選擇旁路單元 528 和回饋路徑 522 中的要電耦合到電壓調節器控制器 506 和 PWM 驅動器 512 的一者。

【0100】 在一些實施例中，每個相應的電壓調節器 320 包括耦合到輸出介面 502 的一或多條驅動路徑 504，並且被配置為以操作頻率操作。相應的電壓調節器 320 的電壓調節器控制器 506 具有耦合到一或多條驅動路徑 504 的輸出 508 以及經由回饋路徑 522 耦合到輸出介面 502 的輸入 540。電壓調節器控制器 506 被配置為控制一或多條驅動路徑 504 和旁路單元 528。

【0101】 在一些實施例中，電子設備基於與電源軌 206 相關聯的負載條件和電源狀態策略，動態且即時地決定 (1014) 針對耦合到電源軌 206 的每個相應的電壓調節器 320 的控制設置。

【0102】 在一些實施例中，參考圖 5B，每個電壓調節器包括耦合到輸出介面 502 和電壓調節器控制器 506 的一或多條驅動路徑 504。每條驅動路徑 505 亦包括：被動負載部件 520，其耦合到輸出介面 502；驅動器 512，其被配置為接收具有操作頻率的週期性訊號 514 並且調制週期性訊號 514 以提供具有不同相位的開關訊號 516；及電源開關部件 510，其耦合到驅動器 512 和被動負載部件 520。電源開關部件 510 被配置為在開關訊號 516 的控制下將被動負載部件 520 耦合到一或多個 DC 供電電壓 V_{IN} 。此外，在一些實施例中，在待機模式下，旁路單元 528 被啟用以將每條驅動路徑 504 的電源部件 510 和被動負載部件 520 旁路，並且每條驅動路徑 504 亦包括耦合到驅動器 512、電源開關部件 510 和旁路單元 528 的第一多工器 530A。第一多工器

530A 被配置為經由控制設置（具體地，操作啟用訊號312）來控制以啟用待機模式，即選擇對旁路單元528的存取，並且取消選擇對電源開關部件510的存取，以電耦合到驅動路徑504的驅動器512。此外，每個電壓調節器320亦包括耦合到電壓調節器控制器506的輸入540、電源軌206的輸出介面502和旁路單元528的旁路輸出722的第二多工器530B。第二多工器530B被配置為與第一多工器530A同時地經由控制設置（具體地，操作啟用訊號312）而被控制，以啟用待機模式，亦即，以選擇旁路單元528的旁路輸出722，並且取消選擇電源軌206的輸出介面502，以耦合到電壓調節器控制器506的輸入540。

【0103】 在一些實施例中，參考圖6和7，旁路單元538包括一或多條旁路路徑724，並且每條旁路路徑723包括相應的旁路開關部件606，其具有第一尺寸的旁路開關電晶體714。每條驅動路徑504的開關部件510具有路徑開關電晶體706，其具有第二尺寸。路徑開關電晶體706的第二尺寸大於旁路開關電晶體714的第一尺寸。

【0104】 在一些實施例中，複數個電壓調節器320電耦合到電源陣列控制器506。電源陣列控制器506被配置為決定針對耦合到電源軌206的每個電壓調節器320的控制設置。此外，在一些實施例中，對於每個電壓調節器320，控制設置是由電源陣列控制器506基於與電源軌206相關聯的負載條件和電源狀態策略來動態地且即時地調整的。例如，電源狀態策略要求：控制設置最大化複數個電壓調

節器的電源轉換效率，或者電壓調節器320的品質因數大於品質因數閾值。

【0105】 在本案的各個實施例中，PMIC具有電壓調節器的現場可程式設計陣列，其被配置為向複數個電源軌提供軌電壓。每個電源軌與現場可程式設計陣列中的複數個相同的電壓調節器相關聯，而在一些實施例中，現場可程式設計陣列亦包括不被用於驅動任何電源軌的一或多個冗餘電壓調節器。在一些情形下，對於每個電源軌，所有相同的電壓調節器耦合以驅動相應的電源軌以提供最大驅動能力，而在某些其他情形下，待機電壓調節器的子集可以在待機持續時間期間與相應的電源軌解耦。在待機持續時間期間，待機模式被啟用以將在操作模式下驅動電源軌的電壓調節器轉換為冗餘或待機電壓調節器。在這種待機模式下，電壓調節器的旁路單元被啟用以將從輸出介面到電壓調節器控制器的輸入的回饋路徑旁路，並且電壓調節器不向對應的電源軌輸送電流。電壓調節器在待機模式下不被完全關閉，並且可以轉變到操作模式，以迅速地向電源軌提供預定義的調節器電流（例如，在幾微秒內）。

【0106】 至少在以下編號的條款中描述了實現實例：

【0107】 條款1：一種電子設備，包括：被配置為提供軌電壓的電源軌；複數個電壓調節器，其電耦合到該電源軌並且被配置為共同提供該軌電壓，該複數個電壓調節器之每一者電壓調節器包括：輸出介面，其耦合到該電源軌並且被配置為向該電源軌提供該軌電壓並輸送高達預定義的調

節器電流；一或多條驅動路徑，其耦合到該輸出介面並且被配置為以操作頻率進行操作；電壓調節器控制器，其具有耦合到該一或多條驅動路徑的輸出以及經由回饋路徑耦合到該輸出介面的輸入，並且被配置為控制該一或多條驅動路徑；及旁路單元，其耦合到該一或多條驅動路徑和該電壓調節器控制器；其中該複數個電壓調節器之每一者相應的電壓調節器被配置為根據控制設置在待機模式或操作模式下進行操作，在該待機模式下，該旁路單元被啟用以將從該輸出介面到該電壓調節器控制器的輸入的該回饋路徑旁路，並且相應的電壓調節器不向該電源軌輸送電流，在該操作模式下，該旁路單元被禁用以不將該回饋路徑旁路，並且相應的電壓調節器向該電源軌輸送高達該預定義的調節器電流。

【0108】 條款 2：根據條款 1 之電子設備，其中該複數個電壓調節器之每一者相應的電壓調節器被配置為根據該控制設置的變化來從該待機模式轉變到該操作模式，並且在預定義的時間段內向該電源軌提供該預定義的調節器電流。

【0109】 條款 3：根據條款 1 之電子設備，其中對於每個相應的電壓調節器，該控制設置包括控制值和操作啟用訊號，該控制值定義該軌電壓的幅度，該操作啟用訊號被配置為控制相應的電壓調節器在該待機模式或該操作模式下進行操作，在該待機模式下，該旁路單元被啟用以將該回饋路徑旁路，在該操作模式下，該旁路單元被禁用以不將該回饋路徑旁路。

【0110】 條款 4：根據條款 1 之電子設備，其中該一或多條驅動路徑中的每條驅動路徑亦包括：耦合到該輸出介面的被動負載部件；驅動器，其被配置為接收具有操作頻率的週期性訊號並且調制該週期性訊號以提供具有不同相位的開關訊號；及耦合到該驅動器和該被動負載部件的電源開關部件，該電源開關部件被配置為在該開關訊號的控制下將該被動負載部件耦合到一或多個 DC 供電電壓。

【0111】 條款 5：根據條款 4 之電子設備，其中在該待機模式下，該旁路單元被啟用以將每條驅動路徑的該電源開關部件和該被動負載部件旁路，並且該一或多條驅動路徑中的每條驅動路徑亦包括：耦合到該驅動器、該電源開關部件和該旁路單元的的第一多工器，其中該第一多工器被配置為經由該控制設置而被控制以啟用該待機模式，在該待機模式下，該第一多工器選擇對該旁路單元的存取，並且取消選擇對該電源開關部件的存取，以電耦合到該驅動路徑的該驅動器。

【0112】 條款 6：根據條款 5 之電子設備，每個相應的電壓調節器亦包括：耦合到該電壓調節器控制器的輸入、該電源軌的該輸出介面和該旁路單元的輸出的第二多工器，其中該第二多工器被配置為與該第一多工器同時地經由該控制設置而被控制以啟用該待機模式，在該待機模式下，該第二多工器選擇該旁路單元的輸出，並且取消選擇該電源軌的該輸出介面，以耦合到該電壓調節器控制器的輸入。

【0113】 條款 7：根據條款 5 之電子設備，其中：該旁路單元包括一或多條旁路路徑，每條旁路路徑包括具有第一尺寸的旁路開關電晶體的相應的旁路開關部件；每條驅動路徑的該電源開關部件具有路徑開關電晶體，該路徑開關電晶體具有第二尺寸；並且該路徑開關電晶體的該第二尺寸大於該旁路開關電晶體的該第一尺寸。

【0114】 條款 8：根據條款 1 - 7 中任一項的電子設備，其中該複數個電壓調節器電耦合到電源陣列控制器，並且該電源陣列控制器被配置為決定針對耦合到該電源軌的每個電壓調節器的控制設置。

【0115】 條款 9：根據條款 8 之電子設備，其中對於每個電壓調節器，該控制設置是由該電源陣列控制器基於與該電源軌相關聯的負載條件和電源狀態策略來動態地且即時地調整的。

【0116】 條款 10：根據條款 1 - 6 中任一項所述的電子設備，其中該旁路單元包括一或多條旁路路徑，每條旁路路徑具有相應的旁路開關部件和相應的虛設負載部件，該虛設負載部件耦合在該旁路開關部件與該旁路單元的輸出之間，每條旁路路徑被配置為在該待機模式下將該回饋路徑的相應驅動路徑旁路。

【0117】 條款 11：根據條款 10 之電子設備，其中對於每條旁路路徑，相應的虛設負載部件包括主動濾波器。

【0118】 條款 12：根據條款 11 之電子設備，其中該主動濾波器是二階 Sallen - Key 濾波器。

【0119】 條款 13：根據條款 1 - 12 中任一項所述的電子設備，其中對於每個相應的電壓調節器，該旁路單元在該待機模式下與該電源軌電解耦，並且被配置為在該待機模式下輸出該軌電壓並且向該電壓調節器控制器的輸入提供該軌電壓，使得當該待機模式被改變為該操作模式時，相應的電壓調節器能夠在預定義的時間段內向該電源軌提供該預定義的調節器電流。

【0120】 條款 14：根據條款 1 之電子設備，其中：該旁路單元包括一或多個旁路開關部件和虛設負載部件，該虛設負載部件耦合在該一或多個旁路開關部件與該旁路單元的輸出之間；並且在該待機模式下，每個旁路開關部件耦合到相應的驅動路徑。

【0121】 條款 15：根據條款 14 之電子設備，其中該虛設負載部件包括主動濾波器中的一者，並且該主動濾波器是 Sallen - Key 濾波器。

【0122】 條款 16：根據條款 1 - 15 中任一項所述的電子設備，其中：該複數個電壓調節器包括第一電壓調節器、第二電壓調節器和第三電壓調節器；該第一電壓調節器和該第二電壓調節器中的每一者在該操作模式下進行操作以驅動該電源軌，並且在該操作模式下，相應的電壓調節器的該回饋路徑是在該相應的電壓調節器的該輸出介面與該輸入之間被啟用的；該第三電壓調節器在該待機模式下與該電源軌電解耦，在該待機模式下，該第三電壓調節器的該

旁路單元被啟用以將該第三電壓調壓器的該回饋路徑旁路。

【0123】 條款 17：根據條款 1-16 中任一項所述的電子設備，其中耦合到該電源軌的該複數個電壓調節器彼此相同。

【0124】 條款 18：根據條款 1-17 中任一項所述的電子設備，其中：每個電壓調節器在該待機模式下具有第一交流（AC）迴路回應，該第一 AC 迴路回應具有第一低頻增益、第一截止頻率和第一相位裕度；每個電壓調節器在該操作模式下具有第二 AC 迴路回應，該第二 AC 迴路回應具有第二低頻增益、第二截止頻率和第二相位裕度；該第一低頻增益與該第二低頻增益之間的第一差小於第一閾值；該第一截止頻率與該第二截止頻率之間的第二差小於第二閾值；並且該第一相位裕度與該第二相位裕度之間的第三差小於第三閾值。

【0125】 條款 19：一種用於驅動電源軌的方法，進一步包括：在具有電耦合到該電源軌的複數個電壓調節器的電子設備處：產生軌電壓和軌電流以驅動該電源軌，每個相應的電壓調節器具有輸出介面，該輸出介面耦合到該電源軌並且被配置為當相應的電壓調節器處於操作模式時向該電源軌提供該軌電壓並且輸送高達預定義的調節器電流；獲得針對該複數個電壓調節器之每一者相應的電壓調節器的控制設置，針對每個相應的電壓調節器的該控制設置用於決定相應的電壓調節器是在待機模式下操作的待機電壓調節器還是在該操作模式下操作的操作電壓調節器；在每個

待機電壓調節器處，啟用該待機電壓調節器的旁路單元以將從該輸出介面到電壓調節器控制器的輸入的回饋路徑旁路，使得該待機電壓調節器不向該電源軌輸送電流；及在每個操作電壓調節器處，禁用該旁路單元以不將該回饋路徑旁路，使得相應的電壓調節器向該電源軌輸送電流。

【0126】 條款 20：根據條款 19 之方法，其中每個相應的電壓調節器包括耦合到該輸出介面並且被配置為以操作頻率進行操作的一或多條驅動路徑，相應的電壓調節器的該電壓調節器控制器具有耦合到該一或多條驅動路徑的輸出以及經由該回饋路徑耦合到該輸出介面的輸入，並且被配置為控制該一或多條驅動路徑、耦合到該一或多條驅動路徑的該旁路單元和該電壓調節器控制器。

【0127】 條款 21：根據條款 19 之方法，亦包括：基於與該電源軌相關聯的負載條件和電源狀態策略來動態地且即時地決定針對耦合到該電源軌的每個相應的電壓調節器的該控制設置。

【0128】 條款 22：一種非暫時性電腦可讀取儲存媒體，其儲存供具有電耦合到電源軌的複數個電壓調節器電子設備執行的一或多個程式，該一或多個程式包括當由該電子設備執行時使得該電子設備執行根據條款 19 - 22 中任一項所述的方法的指令

【0129】 條款 23：一種用於在具有電耦合到該電源軌的複數個電壓調節器的電子設備處驅動電源軌的裝置，包括用於根據條款 19 - 22 中任一項所述的方法的至少一個單元。

【0130】 已經參考具體實現提供了以上描述。然而，以上說明性論述並非意欲詳盡的或者限於所揭示的精確形式。鑒於以上教導，許多修改和變化是可能的。選擇和描述這些實現是為了最好地解釋所揭示的原理以及其實際應用，從而使他人能夠最好地利用本案內容和具有適於設想的特定用途的各種修改的各種實現。

【0131】 本文中各種描述的實現中使用的術語僅用於描述特定實現的目的，而並非意欲進行限制。如在各種描述的實現和所附的請求項的描述中所使用的，除非上下文另有明確指示，否則單數形式「一 (a)」、「一 (a n)」和「該 (t h e)」亦意欲包括複數形式。亦將理解，如本文中使用的術語「及 / 或」意欲並且包括相關聯列出的項目中的一或多個項目的任何和所有可能組合。將進一步理解，術語「包含 (i n c l u d e s)」、「包含 (i n c l u d i n g)」、「包括 (c o m p r i s e s)」及 / 或「包括 (c o m p r i s i n g)」當在本說明書中使用時指定該特徵、整數、步驟、操作、元素及 / 或部件的存在，但不排除一或多個其他特徵、整數、步驟、操作、元素、部件及 / 或其群組的存在或添加。此外，將理解，儘管本文中可以使用術語「第一」、「第二」等來描述各種元素，但這些元素不應當受到這些術語的限制。這些術語僅用於將一個元素與另一元素進行區分。

【0132】 如本文所使用的，術語「若」可選地解釋為意指「當 …… 時」或「在 …… 時」或「回應於決定」或「回應於偵測」或「根據決定」，這具體取決於上下文。類似地，

短語「若決定」或「若偵測到[該條件或事件]」可選地解釋為意指「在決定……時」或「回應於決定」或「在偵測到[該條件或事件]時」或「回應於偵測[該條件或事件]」或「根據決定偵測到[該條件或事件]」，這取決於上下文。

【0133】 儘管各個圖以特定順序圖示多個邏輯階段，但是可以對不依賴於順序的階段進行重新排序，並且可以對其他階段進行組合或分解。儘管具體提到了一些重新排序或其他封包，但是其他重新排序或封包對於本發明所屬領域中具有通常知識者來說將是顯而易見的，因此本文中提供的排序和封包並不是替代方案的詳盡列表。此外，應當認識到，這些階段可以在硬體、韌體、軟體或其任何組合中實現。

【符號說明】

【0134】

100: 系統模組

102: 片上系統 (SoC)

104: 記憶體模組

106: 輸入/輸出 (I/O) 控制器

108: 網路介面

110: 記憶體控制器

112: 固態驅動器 (SSD)

114: 硬碟

116: 電源連接器

118: 電源管理積體電路 (PMIC)

- 1 2 0 : 圖 形 模 組
- 1 2 2 : 聲 音 模 組
- 1 2 4 : 封 裝 襯 底
- 1 2 4 A : 第 一 表 面
- 1 2 4 B : 第 二 表 面
- 1 2 6 : 第 一 通 孔 互 連
- 1 2 8 : D C 連 接
- 1 3 0 : 通 訊 匯 流 排
- 1 3 2 : 電 源 連 接
- 1 3 4 : 封 蓋
- 1 3 6 : 均 熱 器
- 1 3 8 : 插 座 襯 底
- 1 3 8 A : 第 三 表 面
- 1 4 0 : 電 連 接 器
- 1 4 2 : 凹 陷 部 分
- 1 4 4 : 第 一 中 介 層
- 1 4 6 : 第 二 通 孔 互 連
- 1 4 8 : 第 二 中 介 層
- 1 5 0 : 電 感 器
- 1 5 0 ' : 電 感 器
- 1 5 2 : 第 三 通 孔 互 連
- 1 6 0 : 電 子 模 組
- 1 6 0 A : 部 件
- 1 6 0 B : 部 件

- 1 8 0 : 半 導 體 裝 置
- 2 0 0 : 電 源 管 理 系 統
- 2 0 2 : 輸 入 D C 供 電 電 壓
- 2 0 4 : 數 位 電 源 控 制 訊 號
- 2 0 6 - 1 : 電 源 軌
- 2 0 6 - 2 : 電 源 軌
- 2 0 6 - 3 : 電 源 軌
- 2 0 6 - 4 : 電 源 軌
- 2 0 6 A : 電 源 軌
- 2 0 6 B : 電 源 軌
- 2 0 6 N : 電 源 軌
- 2 0 8 : 電 源 管 理 介 面
- 2 1 0 N : D C - D C 轉 換 器
- 2 1 2 A : 輸 出 濾 波 器
- 2 1 2 B : 輸 出 濾 波 器
- 2 1 2 N : 輸 出 濾 波 器
- 2 1 4 : 輸 出 電 阻 器
- 2 1 6 : 輸 出 電 容 器
- 2 1 6 A : 輸 出 電 容 器
- 2 1 6 B : 輸 出 電 容 器
- 2 1 6 N : 輸 出 電 容 器
- 3 0 0 : 半 導 體 裝 置
- 3 0 2 : 電 源 陣 列 控 制 器
- 3 0 4 : 微 處 理 器 或 C P U 核

- 3 0 6 : 記 憶 體
- 3 0 8 : 通 訊 模 組
- 3 1 0 : 控 制 值
- 3 1 2 : 操 作 啟 用 訊 號
- 3 1 4 : 負 載 資 訊
- 3 1 6 : D C 電 源 介 面
- 3 2 0 : 電 壓 調 節 器
- 3 2 0 A : 第 一 電 壓 調 節 器
- 3 2 0 B : 冗 餘 電 壓 調 節 器
- 3 2 0 C : 冗 餘 電 壓 調 節 器
- 3 2 0 D : 冗 餘 電 壓 調 節 器
- 3 2 0 E : 冗 餘 電 壓 調 節 器
- 3 2 0 F : 冗 餘 電 壓 調 節 器
- 3 2 0 G : 冗 餘 電 壓 調 節 器
- 3 2 0 H : 冗 餘 電 壓 調 節 器
- 3 2 0 I : 電 壓 調 節 器
- 3 2 0 R A : 電 壓 調 節 器
- 3 2 0 R B : 電 壓 調 節 器
- 3 2 0 R C : 電 壓 調 節 器
- 3 2 0 R D : 電 壓 調 節 器
- 3 3 0 : 現 場 可 程 式 設 計 陣 列
- 4 0 0 : 程 序
- 4 0 2 : 調 節 器 調 整 程 序
- 4 5 0 : 程 序

- 5 0 2 : 輸 出 介 面
- 5 0 4 : 驅 動 路 徑
- 5 0 4 A : 驅 動 路 徑
- 5 0 4 B : 驅 動 路 徑
- 5 0 6 : 電 壓 調 節 器 控 制 器
- 5 0 8 : 路 徑 控 制 訊 號
- 5 1 0 : 開 關 部 件
- 5 1 2 : 脈 衝 寬 度 調 制 (P W M) 驅 動 器
- 5 1 4 : 週 期 性 訊 號
- 5 1 6 : 開 關 訊 號
- 5 1 8 : 開 關 輸 出
- 5 2 0 : 被 動 負 載 部 件
- 5 2 2 : 回 饋 路 徑
- 5 2 8 : 旁 路 單 元
- 5 3 0 A : 多 工 器
- 5 3 0 A ' : 開 關
- 5 3 0 B : 開 關
- 5 3 0 B ' : 開 關
- 5 3 2 : 輔 助 路 徑
- 5 4 0 : 回 饋 輸 入
- 6 0 2 : 輔 助 迴 路
- 6 0 4 : 虛 設 負 載 部 件
- 6 0 6 : 旁 路 開 關 部 件
- 6 0 8 : 數 位 類 比 轉 換 器 (D A C)

610: 誤差放大器
702: 補償器
704: 參考電壓
706A: 上部開關電晶體
706B: 下部開關電晶體
708A: 上部位準移位器
708B: 低位準移位器
714A: 上部開關電晶體
714B: 下部開關電晶體
716A: 上部位準移位器
716B: 下部位準移位器
720: 主動濾波器
722: 旁路輸出
724: 旁路路徑
724A: 平行旁路路徑
724B: 平行旁路路徑
800: 電壓調節器
800A: 第一電壓調節器
800B: 第二電壓調節器
800C: 第三電壓調節器
900: 驅動部分
920: 旁路部分
940: 等效電路
960: 等效電路

1000: 方法

1002: 方塊

1004: 方塊

1006: 方塊

1008: 方塊

1010: 方塊

1012: 方塊

1014: 方塊

I_R : 軌電流

V_R : 軌電壓

V_{in} : DC 供電電壓

【生物材料寄存】

國內寄存資訊(請依寄存機構、日期、號碼順序註記)

無

國外寄存資訊(請依寄存國家、機構、日期、號碼順序註記)

無

【發明申請專利範圍】

【請求項 1】 一種電子設備，包括：

被配置為提供一軌電壓的一電源軌；

複數個電壓調節器，其電耦合到該電源軌並且被配置為共同提供該軌電壓，該複數個電壓調節器之每一者電壓調節器包括：

一輸出介面，其耦合到該電源軌並且被配置為向該電源軌提供該軌電壓並輸送高達一預定義的調節器電流；

一或多條驅動路徑，其耦合到該輸出介面並且被配置為以一操作頻率進行操作；

一電壓調節器控制器，其具有耦合到該一或多條驅動路徑的一輸出以及經由一回饋路徑耦合到該輸出介面的一輸入，並且被配置為控制該一或多條驅動路徑；及

一旁路單元，其耦合到該一或多條驅動路徑和該電壓調節器控制器；

其中該複數個電壓調節器之每一者相應的電壓調節器被配置為根據一控制設置在一待機模式或一操作模式下進行操作，在該待機模式下，該旁路單元被啟用以將從該輸出介面到該電壓調節器控制器的該輸入的該回饋路徑旁路，並且該相應的電壓調節器不向該電源軌輸送電流，在該操作模式下，該旁路單元被禁用以不將該回饋路徑旁路，並且該相應的電壓調節器向

該電源軌輸送高達該預定義的調節器電流。

【請求項 2】 根據請求項 1 之電子設備，其中該複數個電壓調節器之每一者相應的電壓調節器被配置為：根據該控制設置的一變化來從該待機模式轉變到該操作模式，並且在一預定義的時間段內向該電源軌提供該預定義的調節器電流。

【請求項 3】 根據請求項 1 之電子設備，其中對於每個相應的電壓調節器，該控制設置包括一控制值和一操作啟用訊號，該控制值定義該軌電壓的一幅度，該操作啟用訊號被配置為控制相應的電壓調節器在該待機模式或該操作模式下進行操作，在該待機模式下，該旁路單元被啟用以將該回饋路徑旁路，在該操作模式下，該旁路單元被禁用以不將該回饋路徑旁路。

【請求項 4】 根據請求項 1 之電子設備，其中該一或多條驅動路徑中的每條驅動路徑亦包括：

耦合到該輸出介面的一被動負載部件；

一驅動器，其被配置為：接收具有一操作頻率的一週期性訊號，並且調制該週期性訊號以提供具有一不同相位的一開關訊號；及

耦合到該驅動器和該被動負載部件的一電源開關部件，該電源開關部件被配置為在該開關訊號的控制下將該被動負載部件耦合到一或多個 DC 供電電壓。

【請求項 5】 根據請求項 4 之電子設備，其中在該待機模式下，該旁路單元被啟用以將每條驅動路徑的該電源開

關部件和該被動負載部件旁路，並且該一或多條驅動路徑中的每條驅動路徑亦包括：

耦合到該驅動器、該電源開關部件和該旁路單元的第一多工器，其中該第一多工器被配置為經由該控制設置而被控制以啟用該待機模式，在該待機模式下，該第一多工器選擇對該旁路單元的一存取，並且取消選擇對該電源開關部件的一存取，以電耦合到該驅動路徑的該驅動器。

【請求項 6】 根據請求項 5 之電子設備，每個相應的電壓調節器亦包括：

耦合到該電壓調節器控制器的該輸入、該電源軌的該輸出介面和該旁路單元的一輸出的一第二多工器，其中該第二多工器被配置為與該第一多工器同時地經由該控制設置而被控制以啟用該待機模式，在該待機模式下，該第二多工器選擇該旁路單元的該輸出，並且取消選擇該電源軌的該輸出介面，以耦合到該電壓調節器控制器的該輸入。

【請求項 7】 根據請求項 4 之電子設備，其中：

該旁路單元包括一或多條旁路路徑，每條旁路路徑包括具有一第一尺寸的一旁路開關電晶體的一相應的旁路開關部件；

每條驅動路徑的該電源開關部件具有一路徑開關電晶體，該路徑開關電晶體具有一第二尺寸；並且

該路徑開關電晶體的該第二尺寸大於該旁路開關電晶

體的該第一尺寸。

【請求項 8】 根據請求項 1 之電子設備，其中該複數個電壓調節器電耦合到一電源陣列控制器，並且該電源陣列控制器被配置為：決定針對耦合到該電源軌的每個電壓調節器的該控制設置。

【請求項 9】 根據請求項 8 之電子設備，其中對於每個電壓調節器，該控制設置是由該電源陣列控制器基於與該電源軌相關聯的一負載條件和一電源狀態策略來動態地且即時地調整的。

【請求項 10】 根據請求項 1 之電子設備，其中該旁路單元包括一或多條旁路路徑，每條旁路路徑具有一相應的旁路開關部件和一相應的虛設負載部件，該虛設負載部件耦合在該旁路開關部件與該旁路單元的一輸出之間，每條旁路路徑被配置為在該待機模式下將該回饋路徑的一相應驅動路徑旁路。

【請求項 11】 根據請求項 10 之電子設備，其中對於每條旁路路徑，相應的虛設負載部件包括一主動濾波器。

【請求項 12】 根據請求項 11 之電子設備，其中該主動濾波器是一二階 Sallen-Key 濾波器。

【請求項 13】 根據請求項 1 之電子設備，其中對於每個相應的電壓調節器，該旁路單元在該待機模式下與該電源軌電解耦，並且被配置為在該待機模式下輸出該軌電壓並且向該電壓調節器控制器的該輸入提供該軌電壓，使得當該待機模式被改變為該操作模式時，該相應的電壓

調節器能夠在一預定義的時間段內向該電源軌提供該預定義的調節器電流。

【請求項 14】根據請求項 1 之電子設備，其中：

該旁路單元包括一或多個旁路開關部件和一虛設負載部件，該虛設負載部件耦合在該一或多個旁路開關部件與該旁路單元的一輸出之間；並且

在該待機模式下，每個旁路開關部件耦合到一相應的驅動路徑。

【請求項 15】根據請求項 14 之電子設備，其中該虛設負載部件包括一主動濾波器中的一者，並且該主動濾波器是一 Sallen-Key 濾波器。

【請求項 16】根據請求項 1 之電子設備，其中：

該複數個電壓調節器包括一第一電壓調節器、一第二電壓調節器和一第三電壓調節器；

該第一電壓調節器和該第二電壓調節器中的每一者在該操作模式下進行操作以驅動該電源軌，並且在該操作模式下，相應的電壓調節器的該回饋路徑是在該相應的電壓調節器的該輸出介面與該輸入之間被啟用的；

該第三電壓調節器在該待機模式下與該電源軌電解耦，在該待機模式下，該第三電壓調節器的該旁路單元被啟用以將該第三電壓調節器的該回饋路徑旁路。

【請求項 17】根據請求項 1 之電子設備，其中耦合到該電源軌的該複數個電壓調節器彼此相同。

【請求項 18】根據請求項 1 之電子設備，其中：

每個電壓調節器在該待機模式下具有一第一交流(AC)迴路回應，該第一AC迴路回應具有一第一低頻增益、一第一截止頻率和一第一相位裕度；

每個電壓調節器在該操作模式下具有一第二AC迴路回應，該第二AC迴路回應具有一第二低頻增益、一第二截止頻率和一第二相位裕度；

該第一低頻增益與該第二低頻增益之間的一第一差小於一第一閾值；

該第一截止頻率與該第二截止頻率之間的一第二差小於一第二閾值；並且

該第一相位裕度與該第二相位裕度之間的一第三差小於一第三閾值。

【請求項19】一種用於驅動一電源軌的方法，進一步包括以下步驟：

在具有電耦合到該電源軌的複數個電壓調節器的一電子設備處：

產生一軌電壓和一軌電流以驅動該電源軌，每個相應的電壓調節器具有一輸出介面，該輸出介面耦合到該電源軌並且被配置為當該相應的電壓調節器處於一操作模式時向該電源軌提供該軌電壓並且輸送高達一預定義的調節器電流；

獲得針對該複數個電壓調節器之每一者相應的電壓調節器的一控制設置，針對每個相應的電壓調節器的該控制設置用於決定該相應的電壓調節器是在一待機

模式下操作的一待機電壓調節器還是在該操作模式下操作的操作電壓調節器；

在每個待機電壓調節器處，啟用該待機電壓調節器的一旁路單元以將從該輸出介面到一電壓調節器控制器的一輸入的一回饋路徑旁路，使得該待機電壓調節器不向該電源軌輸送電流；及

在每個操作電壓調節器處，禁用該旁路單元以不將該回饋路徑旁路，使得該相應的電壓調節器向該電源軌輸送電流。

【請求項 20】 根據請求項 19 之方法，其中每個相應的電壓調節器包括耦合到該輸出介面並且被配置為以一操作頻率進行操作的一或多條驅動路徑，該相應的電壓調節器的該電壓調節器控制器具有耦合到該一或多條驅動路徑的一輸出以及經由該回饋路徑耦合到該輸出介面的該輸入，並且被配置為控制該一或多條驅動路徑、耦合到該一或多條驅動路徑的該旁路單元和該電壓調節器控制器。

【請求項 21】 根據請求項 19 之方法，亦包括以下步驟：

基於與該電源軌相關聯的一負載條件和一電源狀態策略來動態地且即時地決定針對耦合到該電源軌的每個相應的電壓調節器的該控制設置。

【請求項 22】 一種非暫時性電腦可讀取儲存媒體，其儲存供具有電耦合到一電源軌的複數個電壓調節器的一電子設備執行的一或多個程式，該一或多個程式包括當由該

電子設備執行時使得該電子設備執行以下操作的指令：

產生一軌電壓和一軌電流以驅動該電源軌，每個相應的電壓調節器具有一輸出介面，該輸出介面耦合到該電源軌並且被配置為當該相應的電壓調節器處於操作模式時向該電源軌提供該軌電壓並輸送高達一預定義的調節器電流；

獲得針對該複數個電壓調節器之每一者相應的電壓調節器的一控制設置，針對每個相應的電壓調節器的該控制設置用於決定該相應的電壓調節器是在一待機模式下操作的一待機電壓調節器還是在該操作模式下操作的一操作電壓調節器；

在每個待機電壓調節器處，啟用該待機電壓調節器的一旁路單元以將從該輸出介面到一電壓調節器控制器的一輸入的一回饋路徑旁路，使得該待機電壓調節器不向該電源軌輸送電流；及

在每個操作電壓調節器處，禁用該旁路單元以不將該回饋路徑旁路，使得該相應的電壓調節器向該電源軌輸送電流。

【請求項 23】 根據請求項 22 之非暫時性電腦可讀取儲存媒體，其中該複數個電壓調節器之每一者相應的電壓調節器被配置為：根據該控制設置的一變化來從該待機模式轉變到該操作模式，並且在一預定義的時間段內向該電源軌提供該預定義的調節器電流。

【請求項 24】 根據請求項 22 之非暫時性電腦可讀取儲存

媒體，其中對於每個相應的電壓調節器，該控制設置包括一控制值和一操作啟用訊號，該控制值定義該軌電壓的一幅度，該操作啟用訊號被配置為控制該相應的電壓調節器在該待機模式或該操作模式下進行操作，在該待機模式下，該旁路單元被啟用以將該回饋路徑旁路，在該操作模式下，該旁路單元被禁用以不將該回饋路徑旁路。

【請求項 25】 一種用於在具有電耦合到一電源軌的複數個電壓調節器的一電子設備處驅動該電源軌的裝置，包括：

用於產生一軌電壓和一軌電流以驅動該電源軌的單元，每個相應的電壓調節器具有一輸出介面，該輸出介面耦合到該電源軌並且被配置為當該相應的電壓調節器處於一操作模式時向該電源軌提供該軌電壓並輸送高達一預定義的調節器電流；

用於獲得針對該複數個電壓調節器之每一者相應的電壓調節器的一控制設置的單元，針對每個相應的電壓調節器的該控制設置用於決定該相應的電壓調節器是在一待機模式下操作的一待機電壓調節器還是在該操作模式下操作的一操作電壓調節器；

用於在每個待機電壓調節器處，啟用該待機電壓調節器的一旁路單元以將從該輸出介面到一電壓調節器控制器的一輸入的一回饋路徑旁路，使得該待機電壓調節器不向該電源軌輸送電流的單元；及

用於在每個操作電壓調節器處，禁用該旁路單元以不將該回饋路徑旁路，使得該相應的電壓調節器向該電源軌輸送電流的單元。

【請求項 26】根據請求項 25 之裝置，其中每個相應的電壓調節器包括耦合到該輸出介面並且被配置為以一操作頻率進行操作的一或多條驅動路徑，該相應的電壓調節器的該電壓調節器控制器具有耦合到該一或多條驅動路徑的一輸出以及經由該回饋路徑耦合到該輸出介面的一輸入，並且被配置為控制該一或多條驅動路徑、耦合到該一或多條驅動路徑的該旁路單元和該電壓調節器控制器。

【請求項 27】根據請求項 25 之裝置，亦包括：

用於基於與該電源軌相關聯的一負載條件和一電源狀態策略來動態地且即時地決定針對耦合到該電源軌的每個相應的一電壓調節器的該控制設置的單元。

(發明圖式)

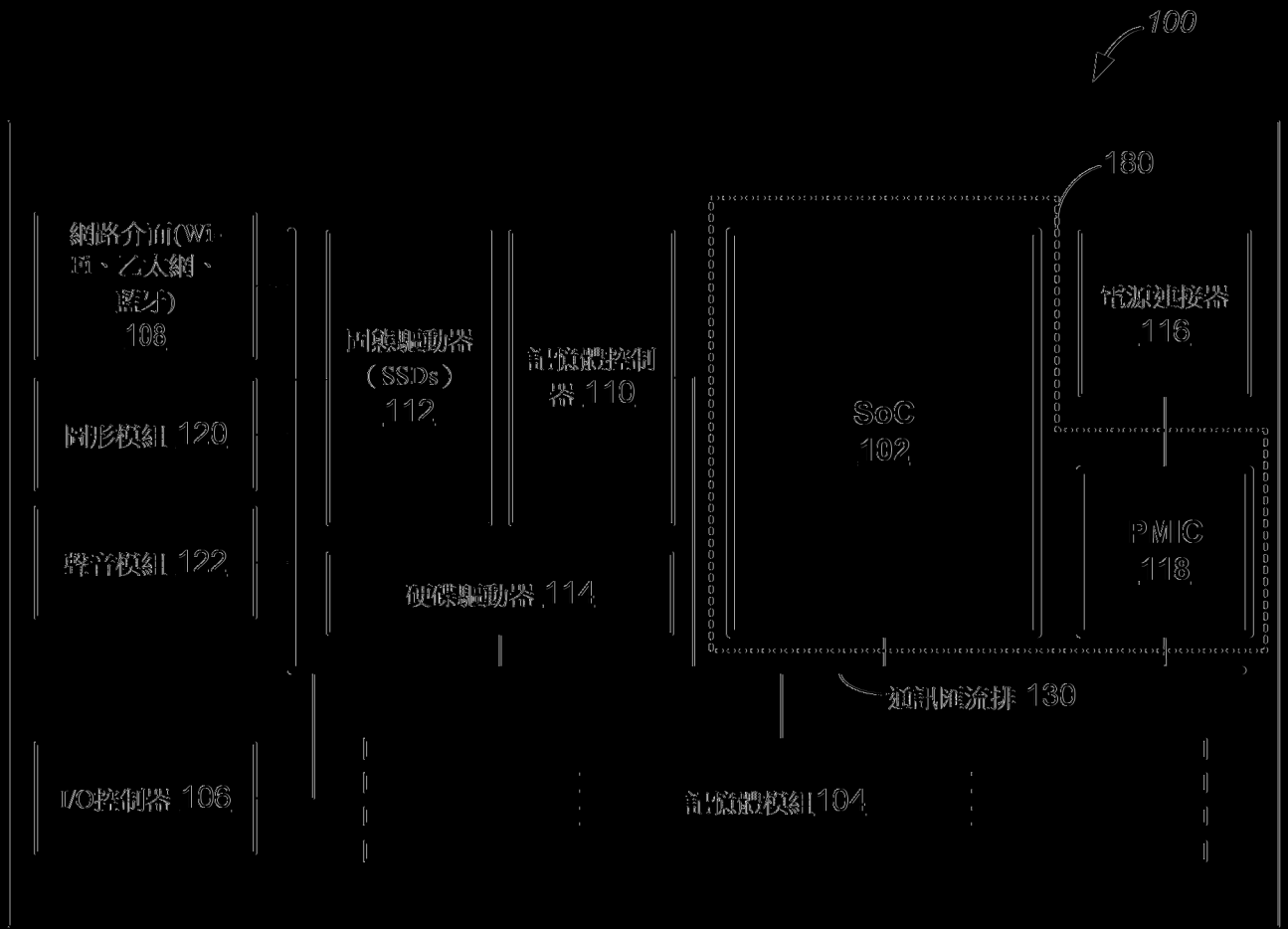


圖1A

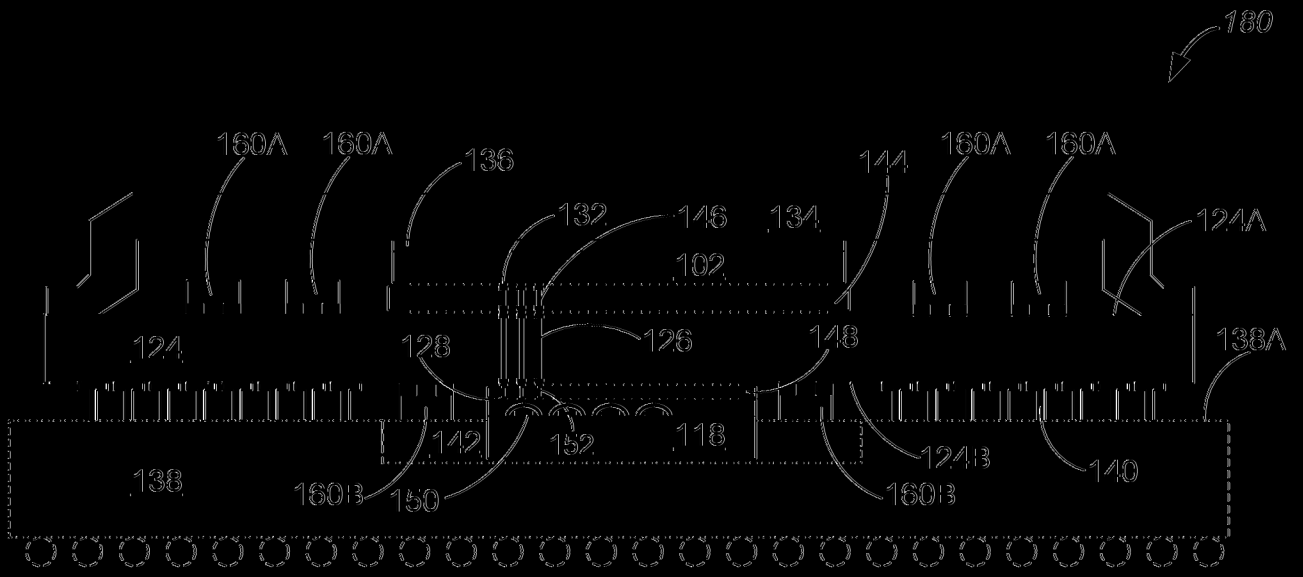


圖1B

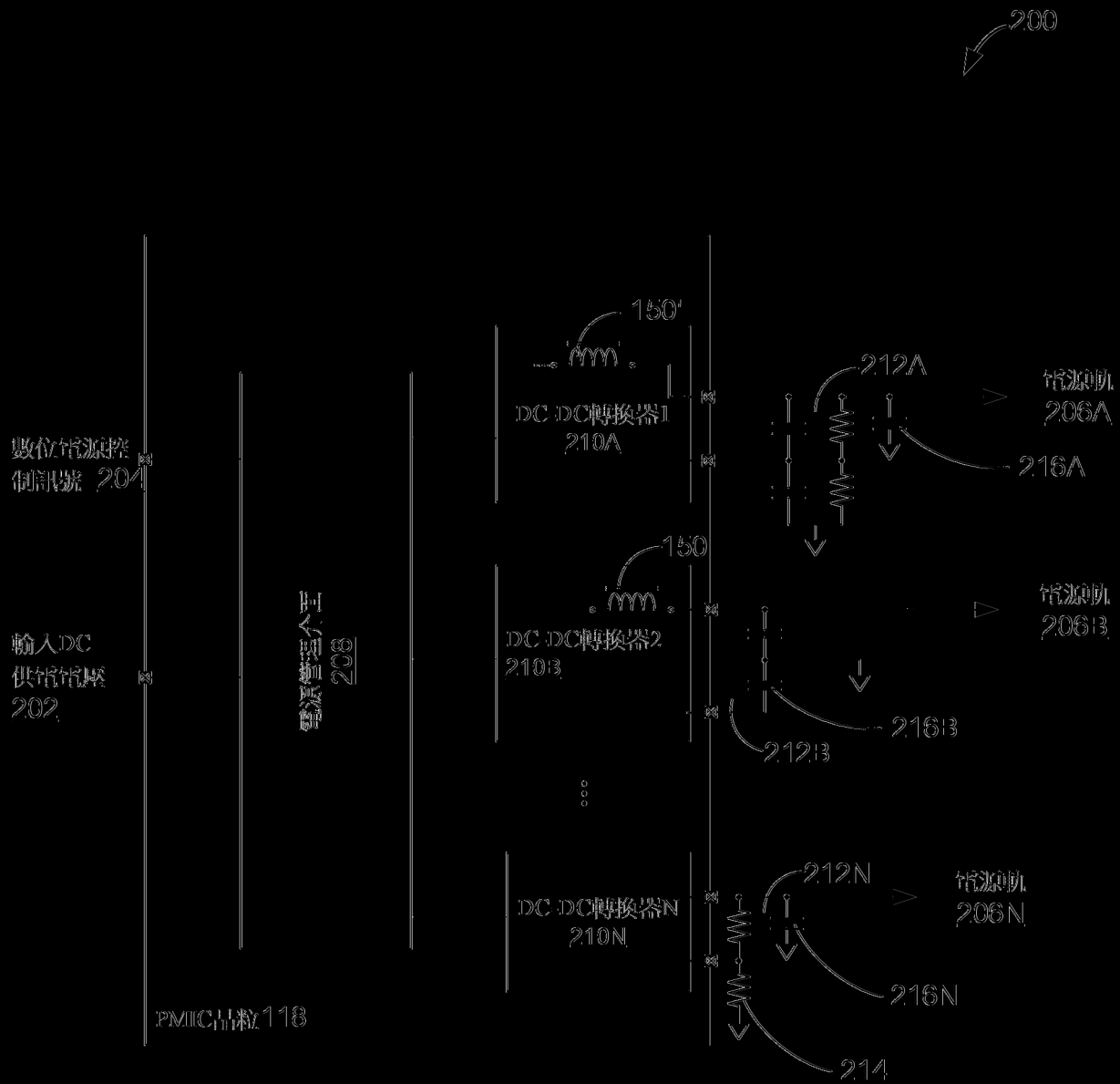


圖2

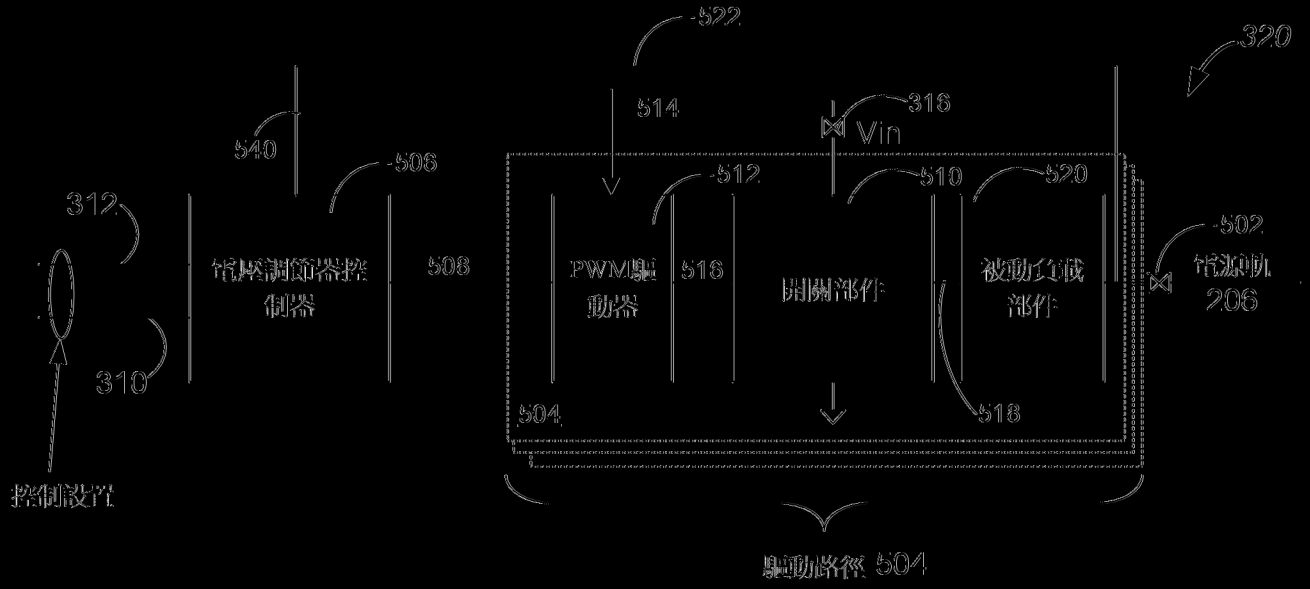


圖5A

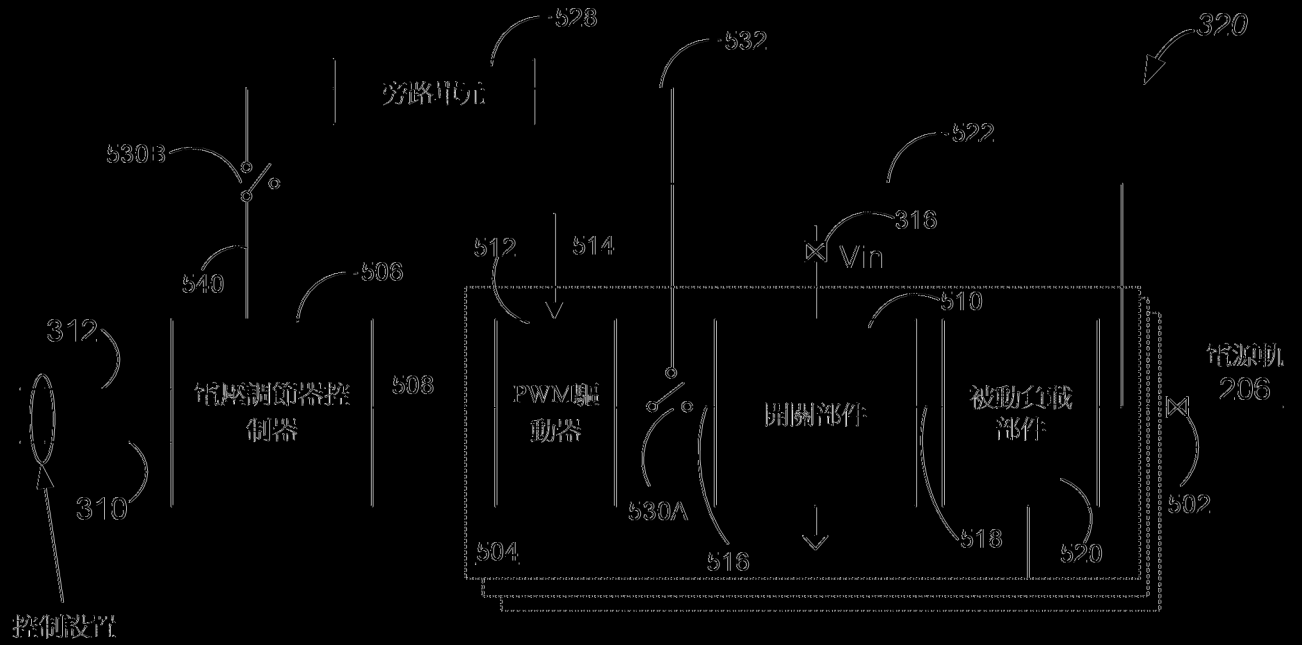


圖5B

320

522

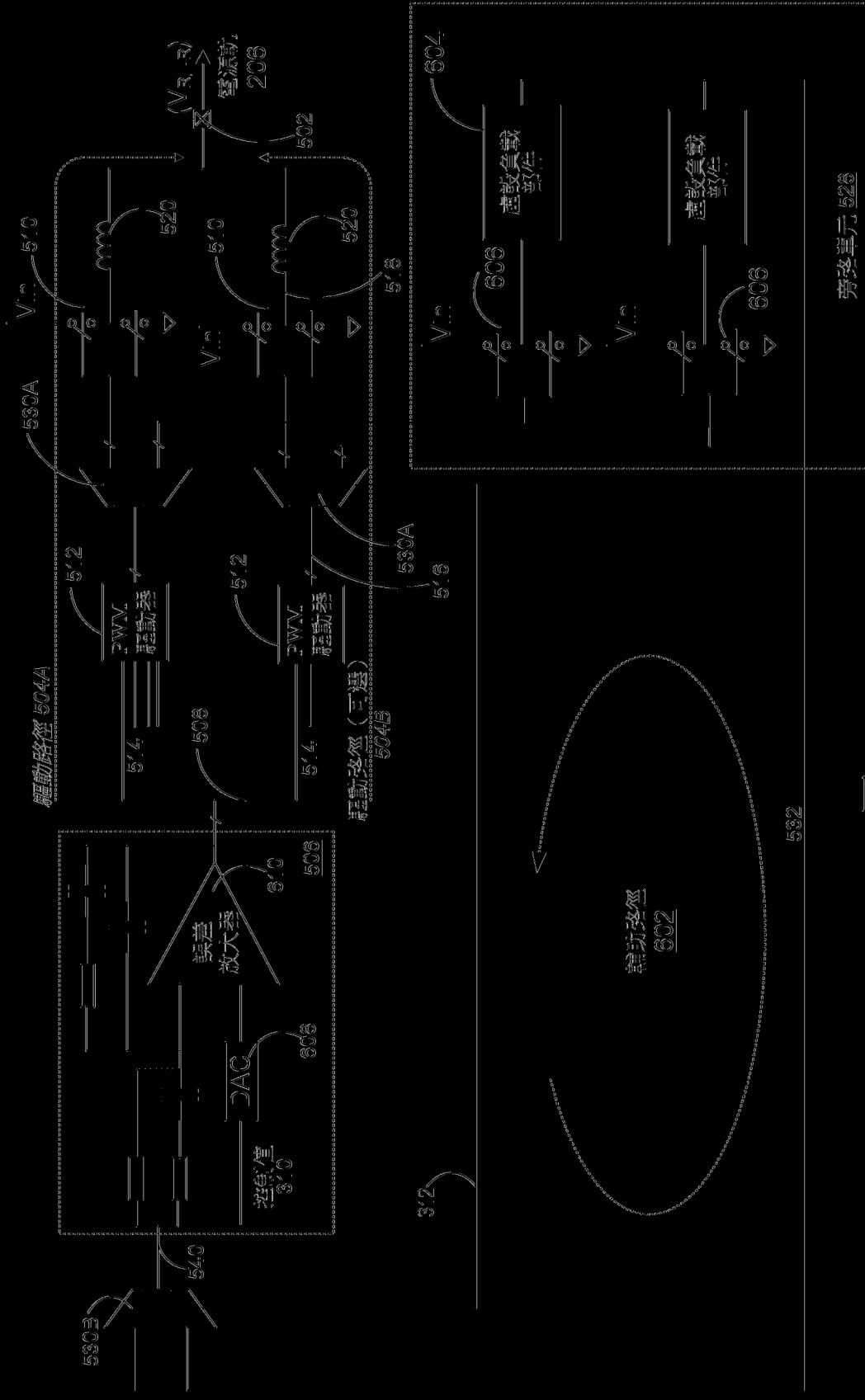
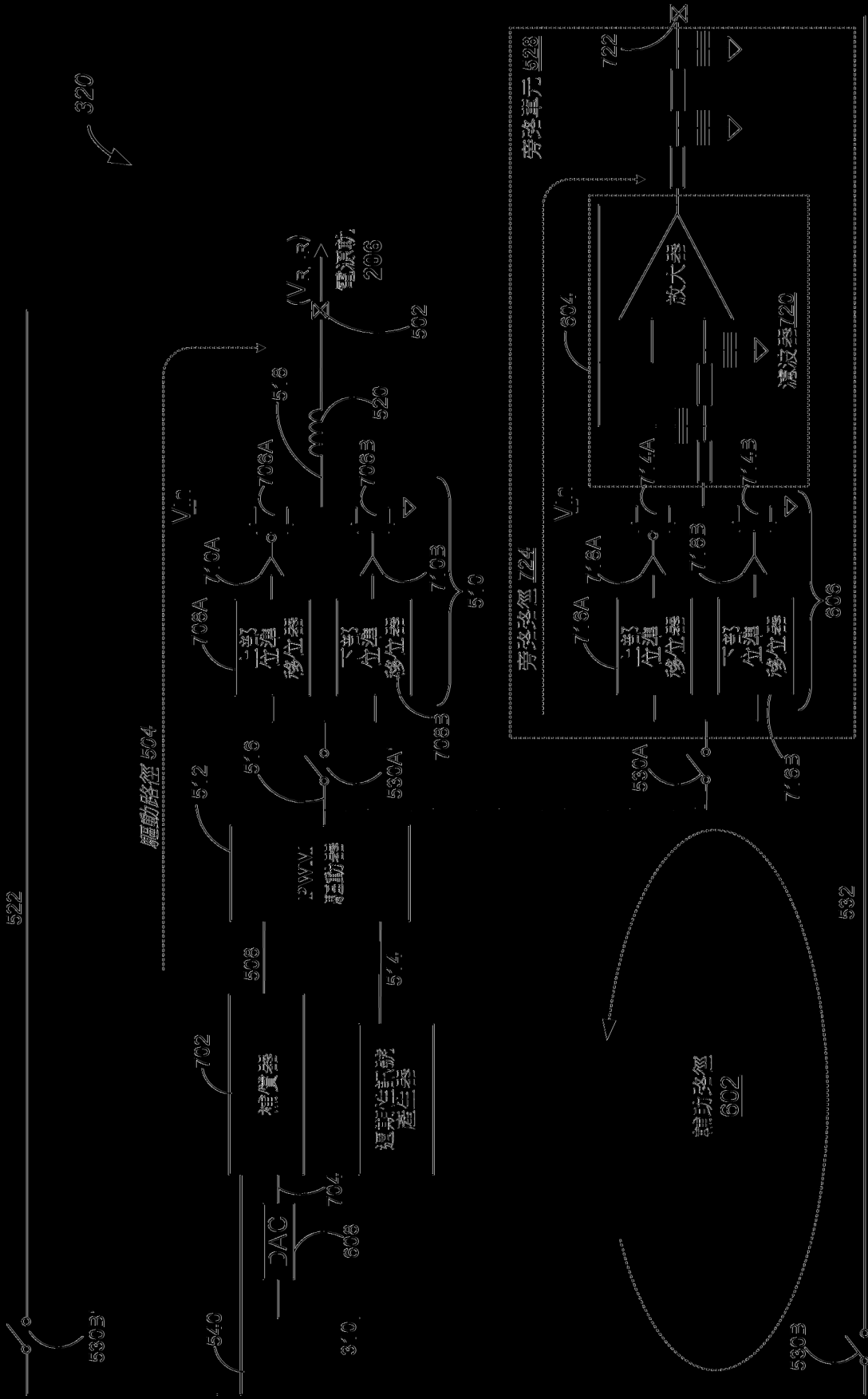


圖6

532



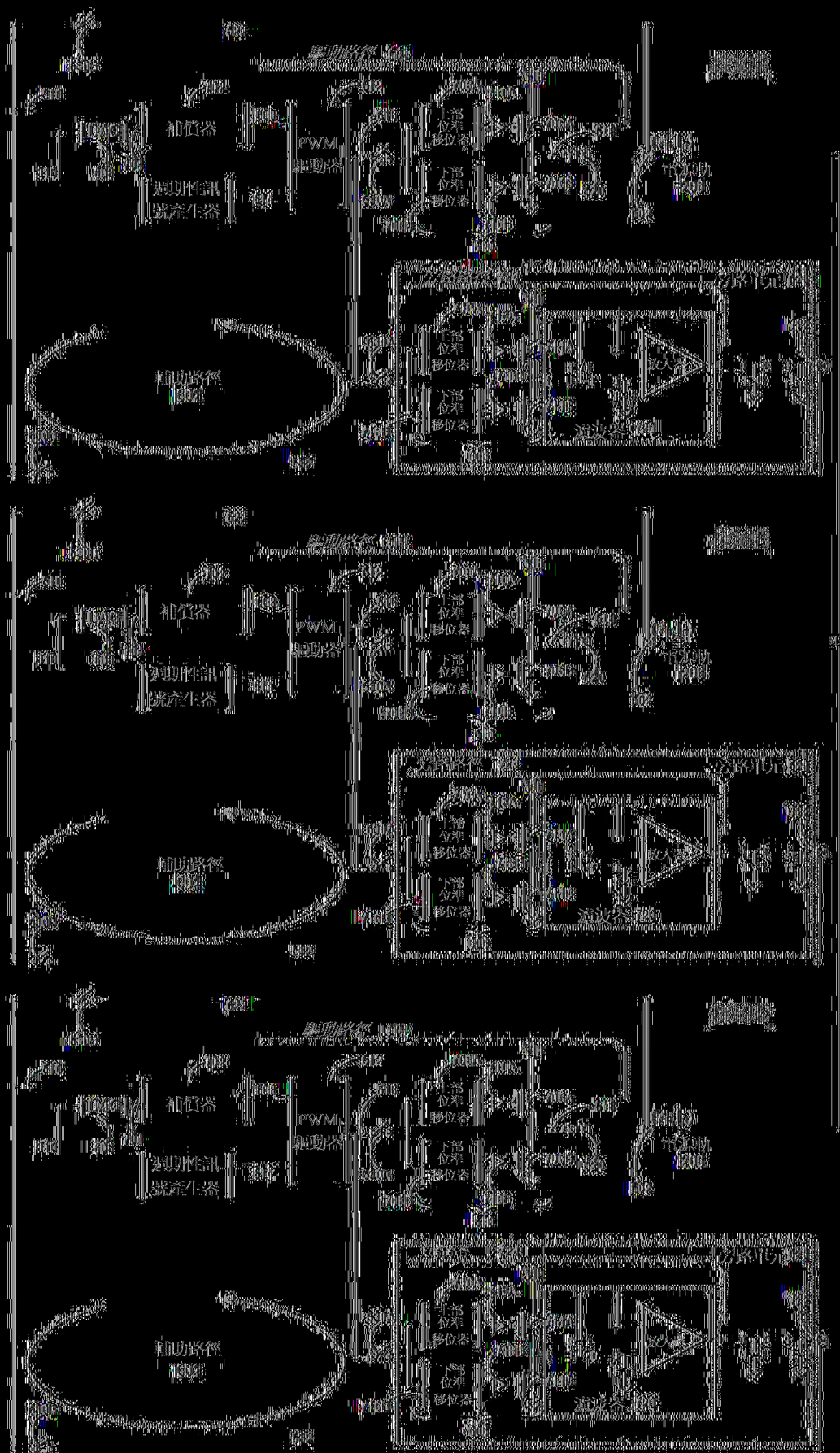


圖7

圖8

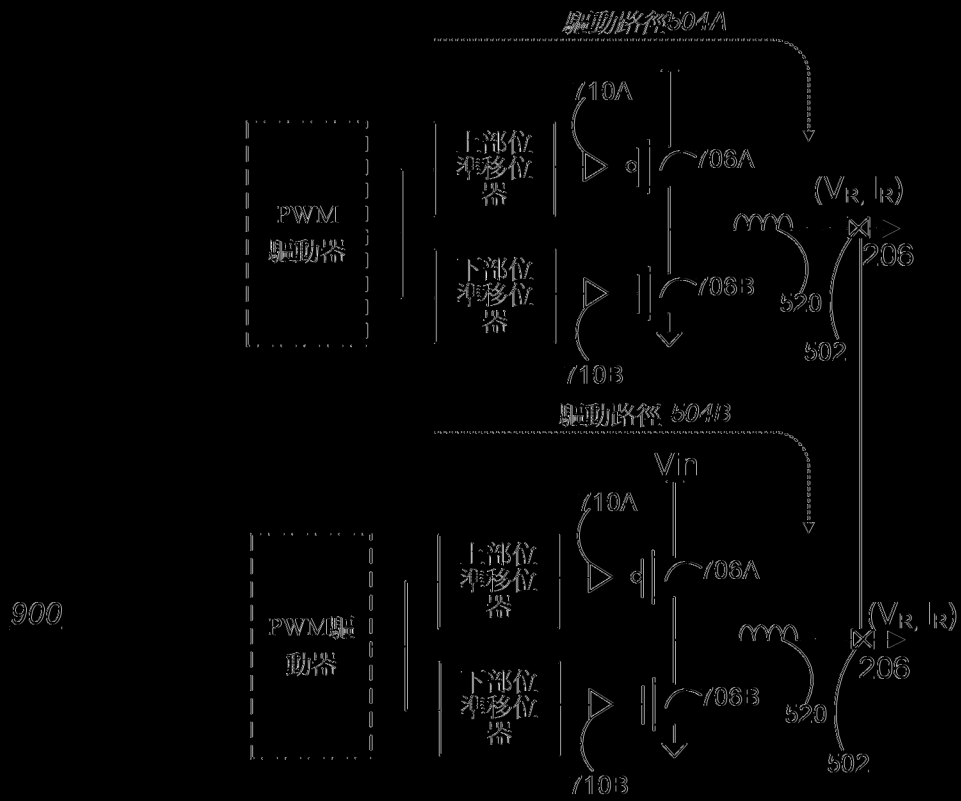


圖9A

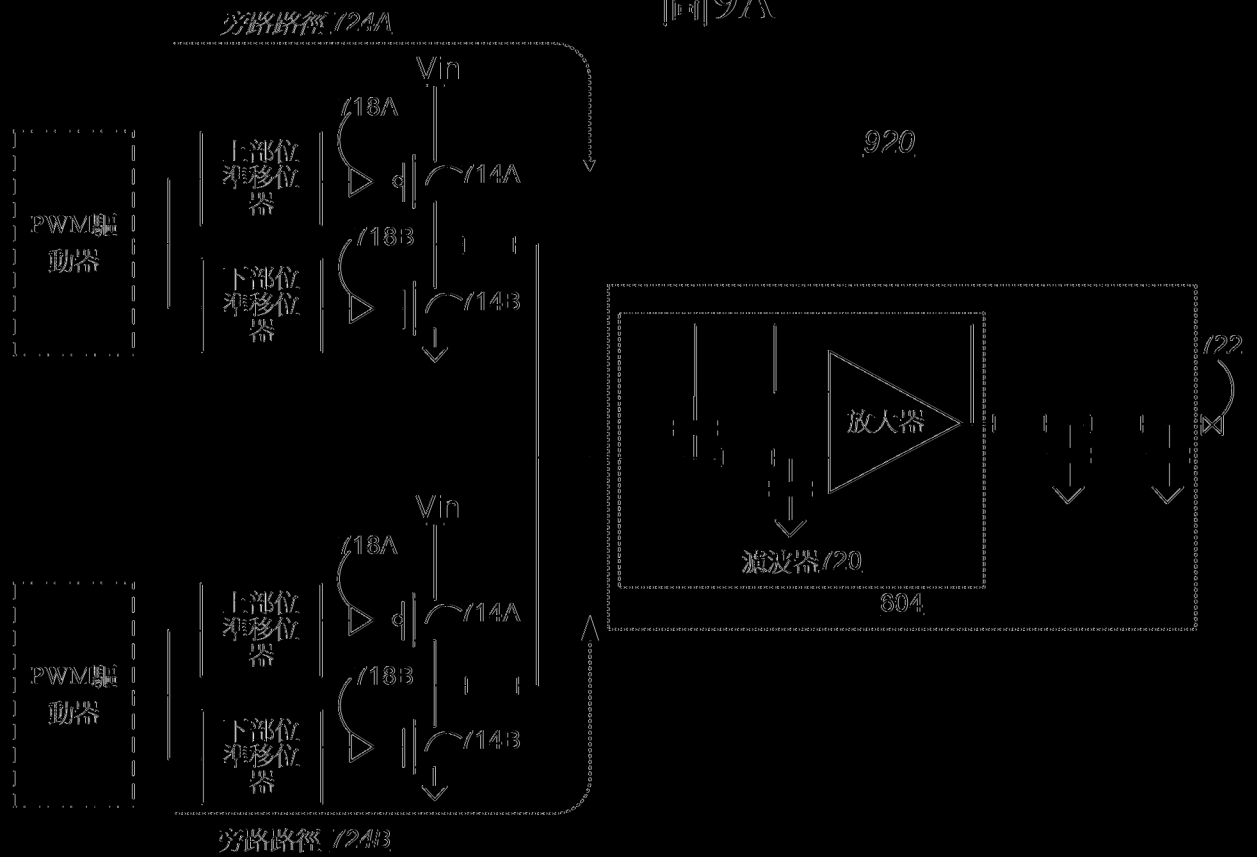


圖9B

522

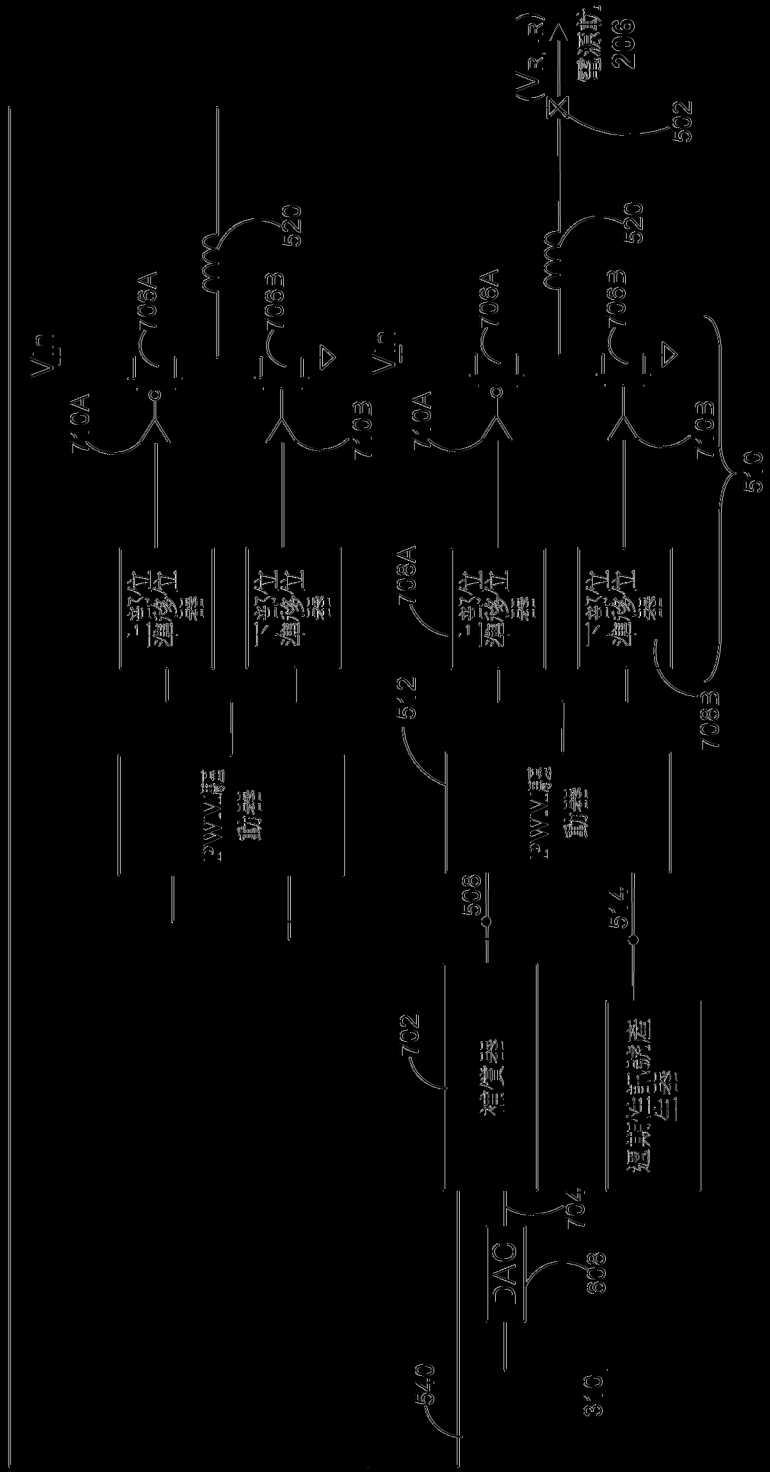


圖9C

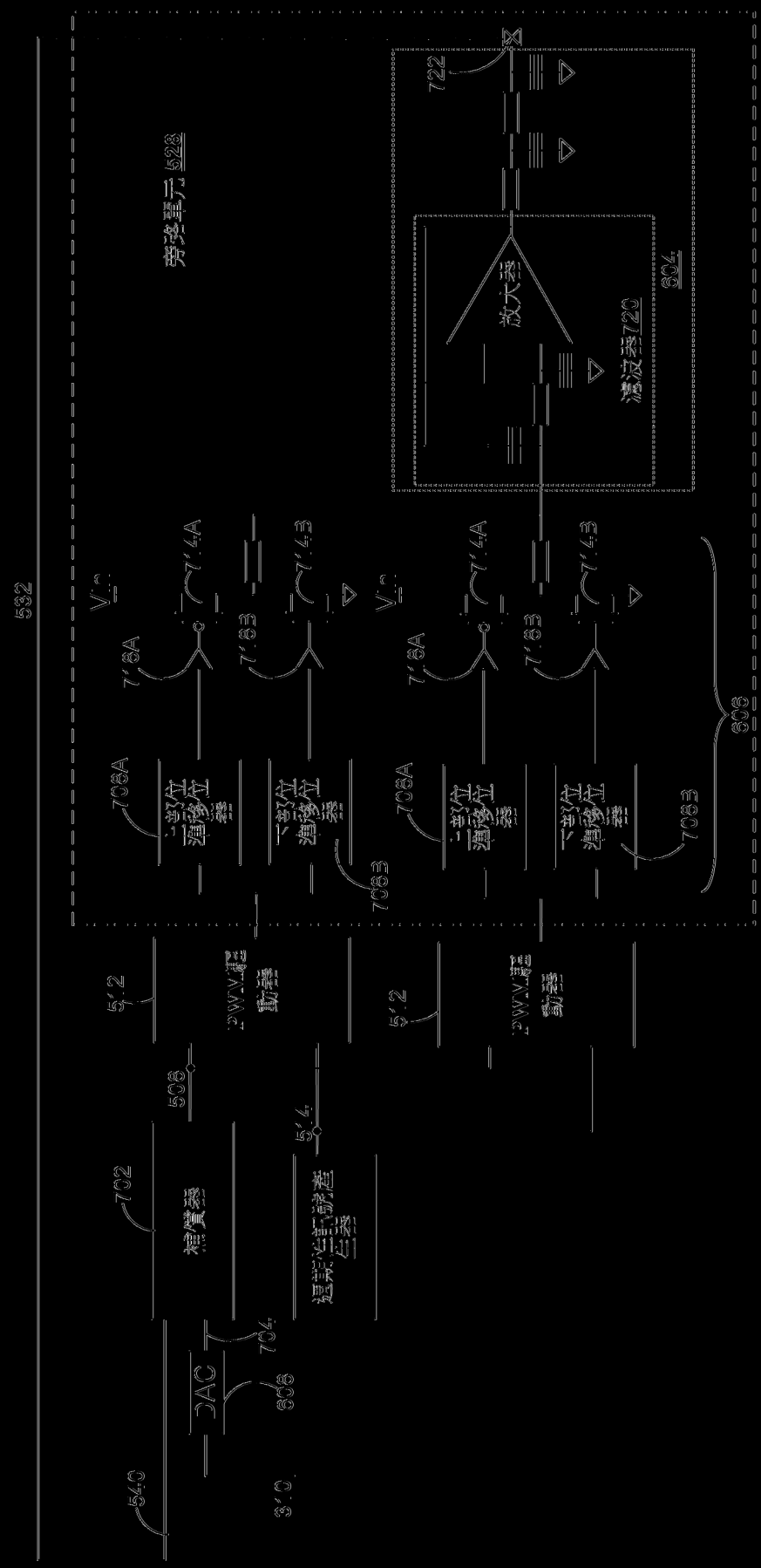


圖 9

1000

產生去往電源軌的軌電壓和軌電流。1002

每個相應的電壓調節器具有輸出介面，其耦合到電源軌並且被配置為在相應的電壓調節器處於操作模式時向電源軌提供軌電壓並且輸送高差預定義的調節器電流。1004

獲得針對多個電壓調節器中的每個相應的電壓調節器的控制設置。1006

針對每個相應的電壓調節器的控制設置確定相應的電壓調節器是在待機模式下操作的待機電壓調節器還是在操作模式下操作的操作電壓調節器。1008

基於與電源軌相關聯的負載條件和電源狀態策略，動態地且即時地確定針對耦合到電源軌的每個相應的電壓調節器的控制設置。1014

在每個待機電壓調節器處，啟用待機電壓調節器的旁路單元以將從輸出介面到電壓調節器控制器的輸入的回饋路徑旁路，使得待機電壓調節器不向電源軌輸送電流。1010

在每個操作電壓調節器處，禁用旁路單元以不將回饋路徑旁路，使得相應的電壓調節器向電源軌輸送電流。1012

圖 10