

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第5228890号
(P5228890)

(45) 発行日 平成25年7月3日 (2013.7.3)

(24) 登録日 平成25年3月29日 (2013.3.29)

(51) Int.Cl.

F I

HO 1 G 4/232 (2006.01)

HO 1 G 4/30 (2006.01)

HO 1 G 4/12 3 5 2

HO 1 G 4/30 3 O 1 B

HO 1 G 4/30 3 1 1 E

請求項の数 6 (全 10 頁)

(21) 出願番号	特願2008-327456 (P2008-327456)	(73) 特許権者	000006231
(22) 出願日	平成20年12月24日 (2008.12.24)		株式会社村田製作所
(65) 公開番号	特開2010-153445 (P2010-153445A)		京都府長岡京市東神足1丁目10番1号
(43) 公開日	平成22年7月8日 (2010.7.8)	(74) 代理人	100085143
審査請求日	平成23年11月2日 (2011.11.2)		弁理士 小柴 雅昭
		(72) 発明者	松本 誠一
			京都府長岡京市東神足1丁目10番1号
			株式会社村田製作所内
		(72) 発明者	岩永 俊之
			京都府長岡京市東神足1丁目10番1号
			株式会社村田製作所内
		(72) 発明者	小川 誠
			京都府長岡京市東神足1丁目10番1号
			株式会社村田製作所内

最終頁に続く

(54) 【発明の名称】 電子部品およびその製造方法

(57) 【特許請求の範囲】

【請求項 1】

部品本体と、前記部品本体の表面の特定の領域上に形成された外部電極とを備え、
前記外部電極は、前記部品本体の表面に直接めっきを施すことにより形成されたものであり、

前記部品本体は、互いに対向する1対の主面、互いに対向する1対の側面および互いに対向する1対の端面を有する実質的に直方体状をなしており、前記外部電極は、1対の前記端面上ならびに前記主面および前記側面の各一部であって各前記端面に隣接する各部分上に形成され、

前記部品本体の前記主面および前記側面上には、前記特定の領域を区画する位置において前記部品本体を周囲するように段差が設けられ、前記特定の領域からの前記段差における立ち上がる壁面が与える高さまたは深さは、2 ~ 2 0 0 μ m に選ばれ、前記高さまたは深さは、前記部品本体の前記1対の主面間の寸法の1 / 2 0 以下とされ、前記外部電極の端縁は、前記段差の部分に位置されている、
電子部品。

【請求項 2】

前記段差は、前記部品本体の表面の前記特定の領域から所定の高さまでほぼ垂直に立ち上がる壁面をもって形成されている、請求項 1 に記載の電子部品。

【請求項 3】

前記段差は、前記部品本体の表面の前記特定の領域から所定の深さまでほぼ垂直に垂れ

下がる壁面をもって形成されている、請求項 1 に記載の電子部品。

【請求項 4】

前記部品本体は、前記主面方向に延びながら積層された複数の電気絶縁層および前記電気絶縁層間の特定の界面に沿って形成された内部電極をもって構成される積層構造を有し、前記内部電極の端縁が前記部品本体の少なくとも一方の前記端面上に露出しており、前記外部電極は、前記内部電極の露出した端縁を覆うように形成されている、請求項 1 ないし 3 のいずれかに記載の電子部品。

【請求項 5】

部品本体と、前記部品本体の表面の特定の領域上に形成された外部電極とを備え、前記部品本体は、互いに対向する 1 対の主面、互いに対向する 1 対の側面および互いに対向する 1 対の端面を有する実質的に直方体状をなしており、前記外部電極は、1 対の前記端面上ならびに前記主面および前記側面の各一部であって各前記端面に隣接する各部分上に形成された、電子部品を製造する方法であって、

前記主面および前記側面上の、前記外部電極を形成すべき前記特定の領域を区画する位置において周回するように段差が設けられ、前記特定の領域からの前記段差における立ち上がる壁面が与える高さまたは深さが、 $2 \sim 200 \mu\text{m}$ に選ばれ、前記高さまたは深さが、前記部品本体の前記 1 対の主面間の寸法の $1/20$ 以下とされた、前記部品本体を用意する工程と、

前記部品本体の表面に直接めっきを施すことにより、前記特定の領域に前記外部電極となるめっき膜を析出させる、めっき工程とを備え、

前記めっき工程は、前記段差に向かって前記めっき膜を成長させる工程と、前記段差の部分で前記めっき膜の成長を実質的に停止または遅延させる工程とを含む、電子部品の製造方法。

【請求項 6】

前記部品本体は、前記主面方向に延びながら積層された複数の電気絶縁層および前記電気絶縁層間の特定の界面に沿って形成された内部電極をもって構成される積層構造を有し、前記内部電極の端縁が前記部品本体の少なくとも一方の前記端面上に露出しており、

前記めっき工程において、前記めっき膜は、前記内部電極の露出した端縁を析出の開始点としかつ前記段差の部分を終端点としながら、前記内部電極の露出した端縁を覆うとともに、1 対の前記端面上ならびに前記主面および前記側面の各一部であって各前記端面に隣接する各部分上に形成される、請求項 5 に記載の電子部品の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、電子部品およびその製造方法に関するもので、特に、外部電極が部品本体の表面の特定の領域上に直接めっきを施すことによって形成された、電子部品およびその製造方法に関するものである。

【背景技術】

【0002】

この発明にとって興味ある外部電極形成方法がたとえば特開昭 63 169014 号公報（特許文献 1）に記載されている。特許文献 1 では、たとえば積層セラミックコンデンサの外部電極の形成方法が記載されている。より詳細には、積層セラミックコンデンサに備える部品本体は、互いに対向する 1 対の主面、互いに対向する 1 対の側面および互いに対向する 1 対の端面を有する直方体状をなしており、内部電極の端縁は上記端面上に露出している。外部電極は、部品本体の端面上に露出した内部電極の端縁を短絡するように、無電解めっきによって形成される。

【0003】

特許文献 1 では、外部電極が部品本体の端面上にのみ形成された構造が開示されている。しかしながら、外部電極が部品本体の端面上にのみ形成された積層セラミックコンデン

10

20

30

40

50

サは、表面実装性に劣る。表面実装性を向上させるには、外部電極を、部品本体の端面上だけでなく、主面および側面の各一部であって端面に隣接する部分上にまで延びるように形成する必要がある。

【0004】

部品本体の表面に直接めっきを施すことにより外部電極を形成する場合、めっき成長力の高いめっき液およびめっき条件を用いることにより、めっき膜を、部品本体の端面上だけでなく、主面および側面の各一部であって端面に隣接する部分上にまで成長させることが可能ではある。しかし、めっき膜の成長の到達点、すなわち部品本体の主面および側面上での回り込み部分の端縁を所望の位置にばらつきなく制御することは困難である。

【0005】

なお、特許文献1に記載の技術では、外部電極の形成のために無電解めっきを適用しているが、電解めっきを適用した場合にも同様のことが言える。

【特許文献1】特開昭63 169014号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

そこで、この発明の目的は、上述のような問題を解決し得る、すなわち、外部電極が部品本体の表面に直接めっきを施すことにより形成される場合において、外部電極となるめっき膜の端縁の位置を良好に制御し得る、電子部品およびその製造方法を提供しようとするのである。

【課題を解決するための手段】

【0007】

この発明は、部品本体と、部品本体の表面の特定の領域上に形成された外部電極とを備え、外部電極が、部品本体の表面に直接めっきを施すことにより形成され、部品本体は、互いに対向する1対の主面、互いに対向する1対の側面および互いに対向する1対の端面を有する実質的に直方体状をなしており、外部電極は、1対の端面上ならびに主面および側面の各一部であって各端面に隣接する各部分上に形成された、そのような電子部品にまず向けられるものであって、上述した技術的課題を解決するため、部品本体の主面および側面上には、上記特定の領域を区画する位置において部品本体を周回するように段差が設けられ、特定の領域からの段差における立ち上がる壁面が与える高さまたは深さは、 $2 \sim 200 \mu\text{m}$ に選ばれ、高さまたは深さは、部品本体の1対の主面間の寸法の $1/20$ 以下とされ、外部電極の端縁は、段差の部分に位置されていることを特徴としている。

【0008】

この発明において、段差は、部品本体の表面の特定の領域から所定の高さまでほぼ垂直に立ち上がる壁面をもって形成されていても、部品本体の表面の特定の領域から所定の深さまでほぼ垂直に垂れ下がる壁面をもって形成されていてもよい。

【0010】

この発明において、より好ましくは、部品本体が、主面方向に延びながら積層された複数の電気絶縁層および電気絶縁層間の特定の界面に沿って形成された内部電極をもって構成される積層構造を有し、内部電極の端縁が部品本体の少なくとも一方の端面上に露出しており、外部電極は、内部電極の露出した端縁を覆うように形成される。

【0011】

この発明は、また、部品本体と、部品本体の表面の特定の領域上に形成された外部電極とを備え、部品本体は、互いに対向する1対の主面、互いに対向する1対の側面および互いに対向する1対の端面を有する実質的に直方体状をなしており、外部電極は、1対の端面上ならびに主面および側面の各一部であって各端面に隣接する各部分上に形成された、電子部品を製造する方法にも向けられる。

【0012】

この発明に係る電子部品の製造方法は、主面および側面上の、外部電極を形成すべき特定の領域を区画する位置において周回するように段差が設けられ、上記特定の領域からの

10

20

30

40

50

段差における立ち上がる壁面が与える高さまたは深さが、 $2 \sim 200 \mu\text{m}$ に選ばれ、この高さまたは深さが、部品本体の1対の主面間の寸法の $1/20$ 以下とされた、部品本体を用意する工程と、部品本体の表面に直接めっきを施すことにより、上記特定の領域に外部電極となるめっき膜を析出させる、めっき工程とを備える。そして、めっき工程は、段差に向かってめっき膜を成長させる工程と、段差の部分でめっき膜の成長を実質的に停止または遅延させる工程とを含むことを特徴としている。

【0013】

この発明に係る電子部品の製造方法において、好ましくは、部品本体は、主面方向に延びながら積層された複数の電気絶縁層および電気絶縁層間の特定の界面に沿って形成された内部電極をもって構成される積層構造を有し、内部電極の端縁が部品本体の少なくとも一方の端面上に露出している。そして、めっき工程において、めっき膜は、内部電極の露出した端縁を析出の開始点としかつ段差の部分を終端点としながら、内部電極の露出した端縁を覆うとともに、1対の端面上ならびに主面および側面の各一部であって各端面に隣接する各部分上に形成される。

10

【発明の効果】

【0014】

この発明によれば、外部電極となるめっき膜の成長を、段差の部分で実質的に停止または遅延させることができるので、めっき膜が形成される領域を良好な精度をもって制御することができる。したがって、電解めっきが適用される場合には、めっき膜の形成領域を規定するための下地の導体膜の形成が不要となり、他方、無電解めっきが適用される場合には、特定の領域に対する触媒処理を行なうことが不要となり、これらのことから、外部電極形成のためのコストを低減することができる。

20

【0015】

また、この発明によれば、電子部品が直方体状の部品本体を備え、外部電極が1対の端面上ならびに主面および側面の各一部であって各端面に隣接する各部分上に形成されるが、外部電極の、主面および側面の各一部上に回り込む部分の寸法精度を高めることができるので、電子部品の表面実装工程を高い精度および能率性をもって実施することができる。

【発明を実施するための最良の形態】

【0016】

図1ないし図4は、この発明の第1の実施形態を説明するためのものである。ここで、図1は、電子部品1の外観を示す正面図であり、図2は、図1に示した外部電極の形成前の段階にある電子部品1に備える部品本体2を示す正面図であり、図3は、図2に示した部品本体2の斜視図であり、図4は、図1の部分Aを拡大して示す断面図である。

30

【0017】

電子部品1は、たとえば積層セラミックコンデンサを構成している。部品本体2は、互いに対向する1対の主面4および5、互いに対向する1対の側面6および7ならびに互いに対向する1対の端面8および9を有する実質的に直方体状をなしている。

【0018】

また、部品本体2は、図3に示されるように、主面4および5方向に延びながら積層された複数の電気絶縁層としての複数の誘電体セラミック層10およびこれら誘電体セラミック層10間の特定の界面に沿って形成された複数の内部電極11をもって構成される積層構造を有している。図3には、内部電極11の端縁が部品本体2の一方の端面8上に露出している状態が図示されているが、部品本体2において、一方の端面8に端縁を露出させる内部電極11と他方の端面9に端縁を露出させる内部電極11とが交互に配置されている。

40

【0019】

外部電極3は、上述した内部電極11の露出した端縁を覆うように、1対の端面8および9上に形成されるばかりでなく、主面4および5と側面6および7との各一部であって端面8および9の各々に隣接する各部分上にも回り込むように形成される。このような外

50

部電極 3 は、部品本体 2 の表面に直接めっきを施すことにより形成されたものである。

【 0 0 2 0 】

以下に、この発明の特徴となる構成について説明する。

【 0 0 2 1 】

部品本体 2 の表面には、外部電極 3 を形成すべき特定の領域を区画する位置に段差 1 2 が設けられ、図 4 によく示されているように、外部電極 3 の端縁 1 3 は、この段差 1 2 の部分に位置されている。より具体的には、段差 1 2 は、部品本体 2 の上記特定の領域から所定の高さ H までほぼ垂直に立ち上がる壁面 1 4 をもって形成されている。また、段差 1 2 は、部品本体 2 を周回するように主面 4 および 5 ならびに側面 6 および 7 上に設けられている。

10

【 0 0 2 2 】

上述した段差 1 2 における壁面 1 4 が与える高さ H は、 $2 \sim 200 \mu\text{m}$ に選ばれることが好ましい。なお、図 1 ないし図 3 では、上記高さ H は誇張されて示されている。また、この高さ H の実際の上限値は、上記 $200 \mu\text{m}$ を上限とする範囲内において、電子部品のサイズや規格により適宜設定すればよい。たとえば、図示した電子部品 1 のように、直方体型の 2 端子のチップ部品の場合、段差の高さ H は厚み（1 対の主面 4 および 5 間の寸法）の $1/20$ 以下に抑えることが望ましい。このことは、後述する第 2 の実施形態における深さ D についても同様である。

【 0 0 2 3 】

電子部品 1 を製造するため、まず、上述のような段差 1 2 が設けられた部品本体 2 が用意される。

20

【 0 0 2 4 】

次に、部品本体 2 の表面に直接めっきを施すことにより、内部電極 1 1 の露出した端縁を覆うとともに、1 対の端面 8 および 9 上ならびに主面 4 および 5 と側面 6 および 7 との各一部であって端面 8 および 9 の各々に隣接する各部分上に、外部電極 3 となるめっき膜を析出させる、めっき工程が実施される。このめっき工程において、電解めっきが適用されても、無電解めっきが適用されてもよい。

【 0 0 2 5 】

上述のめっき工程では、外部電極 3 となるめっき膜は、まず、内部電極 1 1 の露出した端縁を析出の開始点とし、複数の内部電極 1 1 の各々の露出した端縁を覆いながら、内部電極 1 1 の各々の露出した端縁上にそれぞれ析出しためっき析出物同士が架橋するように成長し、端面 8 および 9 上において連続的に延びる状態となる。

30

【 0 0 2 6 】

さらにめっき処理を続けると、めっき膜は、主面 4 および 5 ならびに側面 6 および 7 の各一部であって端面 8 および 9 の各々に隣接する各部分上において、段差 1 2 に向かって成長し、回り込み部分 1 6 を形成する。そして、段差 1 2 の部分でめっき膜の成長が実質的に停止または遅延する。したがって、この段階で、めっき処理工程を終えれば、外部電極 3 となるめっき膜の端縁を、段差 1 2 の部分に安定して位置させることができる。すなわち、めっき処理工程を終える時点の制御をそれほど厳密に行なわなくても、めっき膜の端縁の位置を高精度に制御することができ、その結果、外部電極 3 となるめっき膜の回り込み部分 1 6 の寸法精度を高めることができる。

40

【 0 0 2 7 】

上述のように、めっき膜の成長が段差 1 2 の部分で実質的に停止または遅延する明確な理由は明らかではないが、次のように推測することができる。段差 1 2 の部分では、めっき膜の成長方向が、限られた距離の範囲内で、2 回ほぼ直角に曲げられることになり、めっき膜の成長が実質的に停止または遅延するものと推測される。

【 0 0 2 8 】

図 5 ないし図 7 は、この発明の第 2 の実施形態を説明するためのものである。ここで、図 5 は図 1 に対応し、図 6 は図 2 に対応し、図 7 は図 4 に対応している。図 5 ないし図 7 において、図 1、図 2 および図 4 に示す要素に相当する要素には同様の参照符号を付し、

50

重複する説明は省略する。

【0029】

第2の実施形態では、電子部品1aに備える部品本体2aに設けられる段差12aが、部品本体2aの表面の外部電極3が形成されるべき領域から所定の深さDまでほぼ垂直に垂れ下がる壁面17をもって形成されていることを特徴としている。その他の構成は、前述の第1の実施形態の場合と実質的に同様である。

【0030】

すなわち、外部電極3となるめっき膜は、第1の実施形態の場合と同様、内部電極11（図3参照）の露出した端縁を析出の開始点としかつ段差12aの部分を終端点としながら、内部電極11の露出した端縁を覆うとともに、1対の端面8および9上ならびに主面4および5と側面6および7との各一部であって端面8および9の各々に隣接する各部分上に形成される。

【0031】

めっき膜を析出させるめっき工程では、めっき膜の成長が段差12aの部分で実質的に停止または遅延するため、めっき膜の回り込み部分16の寸法精度を高めることができることは、第1の実施形態の場合と同様である。

【0032】

また、上述した段差12aにおける壁面17が与える深さDは、2～200μmに選ばれることが好ましい。なお、図5および図6では、上記深さDは誇張されて示されている。

【0033】

図8および図9は、それぞれ、この発明の第3および第4の実施形態を説明するための図2または図6に対応する図である。図8および図9において、図2または図6に示す要素に相当する要素には同様の参照符号を付し、重複する説明は省略する。

【0034】

図8に示す第3の実施形態では、部品本体2bを周回するように、主面4および5ならびに側面6および7上に突条18が設けられ、この突条18の一方側に、立ち上がる壁面14をもって段差12が形成されている。

【0035】

図9に示す第4の実施形態では、部品本体2cを周回するように、主面4および5ならびに側面6および7上に溝19が設けられ、この溝19の一方側に、垂れ下がる壁面17をもって段差12aが形成されている。

【0036】

これら段差12および12aの機能については、第1および第2の実施形態における段差12および12aの機能と実質的に同様である。

【0037】

以上、この発明の実施形態として説明した電子部品1または1aは、積層セラミックコンデンサを構成するものであったが、この発明は、他の積層セラミック電子部品、たとえば、積層型圧電素子、積層型インダクタ、積層型サーミスタ、多層セラミック基板などにも適用することができる。また、この発明は、上述のような積層セラミック電子部品に限らず、積層構造を与える電気絶縁層が樹脂から構成されるものにも適用することができる。

【0039】

また、この発明において形成される外部電極は、その上に、さらにめっき等によって形成された導体膜を備えていてもよい。

【0040】

次に、この発明による効果を確認するために実施した実験例について説明する。

【0041】

〔実験例1〕

長さ1.0mm、幅0.5mmおよび厚み0.5mmの積層セラミックコンデンサのた

10

20

30

40

50

めの部品本体を用意した。図 2 を参照して説明すれば、この部品本体 2 において、端面 8 および 9 の各々からの距離 L が $250\ \mu\text{m}$ の位置に、高さ H が $2\ \mu\text{m}$ の立ち上がる壁面 14 を有する段差 12 を形成した。

【0042】

次に、容積 $320\ \text{cm}^3$ のバレルに、上記のような 100 個の部品本体を入れるとともに、メディアとしての直径 $0.7\ \text{mm}$ のダミーボールを 80 ミリリットル分入れ、バレル回転数を $12\ \text{rpm}$ 、電流 $10\ \text{A}$ の条件にて、P 比が 14 のピロリン酸銅ストライク浴を用いて、銅の電解めっきを実施した。

【0043】

この電解めっきにおいて、銅めっき膜は、内部電極の露出した端縁を析出の開始点として成長し、部品本体の端面の全面を覆った後、さらに、主面および側面の各一部であって各端面に隣接する各部分上に成長し、200 分を経過した時点で、段差の部分を終端点として、めっき成長が実質的に停止した。このようにして、主面および側面上への回り込み部分での寸法精度に優れた状態で外部電極となるめっき膜を形成することができた。

【0044】

[実験例 2]

実験例 1 の場合と同様の部品本体を用意した。図 6 を参照して説明すれば、この部品本体 2a において、端面 8 および 9 の各々からの距離 L が $250\ \mu\text{m}$ の位置に、深さ D が $30\ \mu\text{m}$ の垂れ下がる壁面 17 を有する段差 12a を形成した。

【0045】

次に、実験例 1 の場合と同様の方法により、めっきを実施した。その結果、実験例 1 の場合と同様、外部電極となるめっき膜は、内部電極の露出した端縁を析出の開始点としつつ段差の部分を終端点として成長し、回り込み部分での寸法精度に優れた外部電極となるめっき膜を形成することができた。

【図面の簡単な説明】

【0046】

【図 1】この発明の第 1 の実施形態による電子部品 1 を示す正面図である。

【図 2】図 1 に示した電子部品 1 に備える部品本体 2 を示す正面図である。

【図 3】図 2 に示した部品本体 2 の斜視図である。

【図 4】図 1 の部分 A を拡大して示す断面図である。

【図 5】この発明の第 2 の実施形態による電子部品 1a を示す正面図である。

【図 6】図 5 に示した電子部品 1a に備える部品本体 2a を示す正面図である。

【図 7】図 5 の部分 A を拡大して示す断面図である。

【図 8】この発明の第 3 の実施形態を説明するための図 2 に対応する図である。

【図 9】この発明の第 4 の実施形態を説明するための図 6 に対応する図である。

【符号の説明】

【0047】

1, 1a 電子部品

2, 2a, 2b, 2c 部品本体

3 外部電極

4, 5 主面

6, 7 側面

8, 9 端面

10 誘電体セラミック層

11 内部電極

12, 12a 段差

13 端縁

14 立ち上がる壁面

16 回り込み部分

17 垂れ下がる壁面

10

20

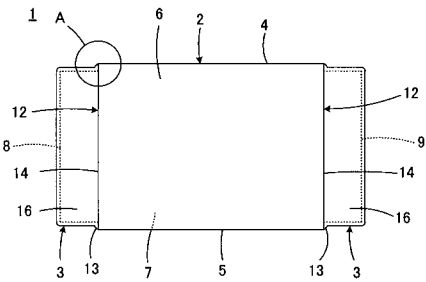
30

40

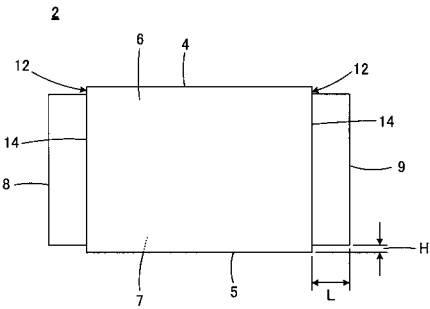
50

H 高さ
D 深さ

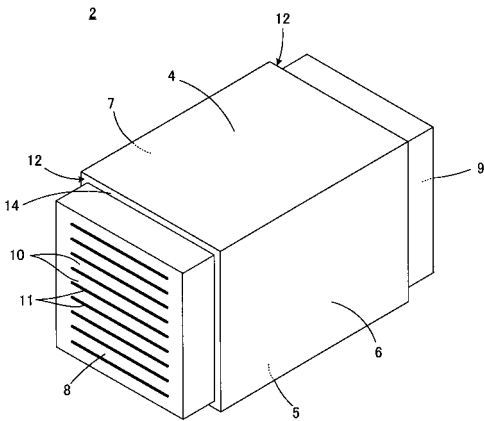
【図 1】



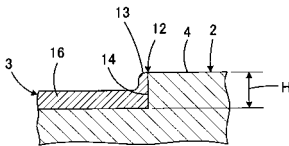
【図 2】



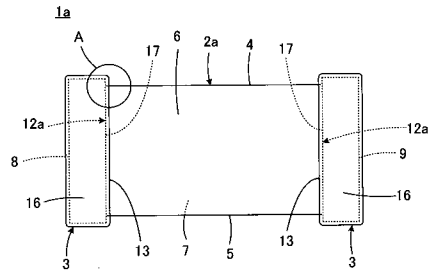
【図 3】



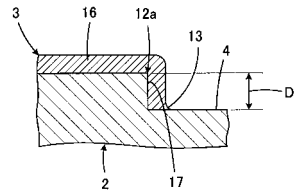
【図 4】



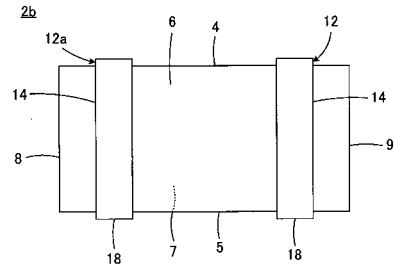
【図 5】



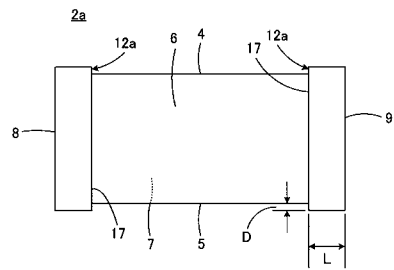
【図 7】



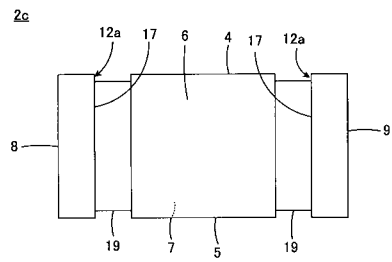
【図 8】



【図 6】



【図 9】



フロントページの続き

(72)発明者 元木 章博

京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内

審査官 小林 大介

(56)参考文献 特開平06-069061(JP,A)

国際公開第2007/072617(WO,A1)

特開昭63-169014(JP,A)

国際公開第2008/059666(WO,A1)

特開2005-277205(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01G 4/12

H01G 4/232

H01G 4/30