

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2010年3月18日(18.03.2010)

PCT

(10) 国際公開番号
WO 2010/029645 A1

- (51) 国際特許分類:
H01L 27/10 (2006.01) H01L 45/00 (2006.01)
G11B 9/04 (2006.01) H01L 49/00 (2006.01)
- (21) 国際出願番号: PCT/JP2008/066603
- (22) 国際出願日: 2008年9月12日(12.09.2008)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人(米国を除く全ての指定国について): 株式会社 東芝(KABUSHIKI KAISHA TOSHIBA) [JP/JP]; 〒1058001 東京都港区芝浦一丁目1番1号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人(米国についてのみ): 荒木 猛司(ARAKI, Takeshi) [JP/JP]; 〒1058001 東京都港区芝浦一丁目1番1号 株式会社東芝 知的財産部内 Tokyo (JP). 山口 豪(YAMAGUCHI, Takeshi) [JP/JP]; 〒1058001 東京都港区芝浦一丁目1番1号 株式会社東芝 知的財産部内 Tokyo (JP).
- (74) 代理人: 日向寺 雅彦(HYUGAJI, Masahiko); 〒2310015 神奈川県横浜市中区尾上町1丁目4番1号 関内S Tビル Kanagawa (JP).

- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

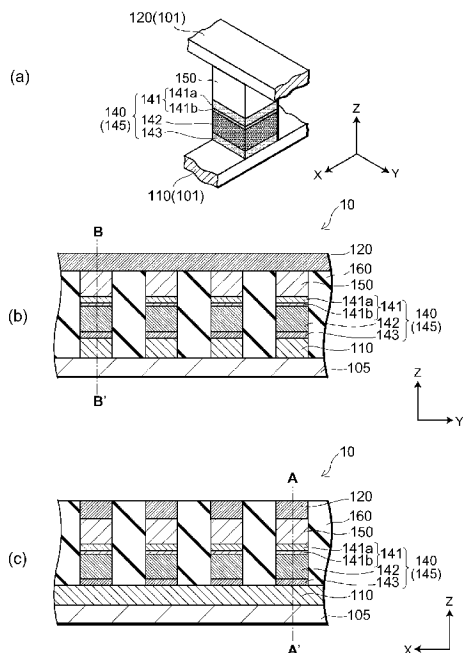
添付公開書類:

— 国際調査報告(条約第21条(3))

(54) Title: NONVOLATILE STORAGE DEVICE AND METHOD FOR MANUFACTURING THE SAME

(54) 発明の名称: 不揮発性記憶装置及びその製造方法

[図1]



(57) Abstract: A nonvolatile storage device is provided with an electrode, and a storage layer which is connected to the electrode and permits resistance to change by a current applied from the electrode. The electrode is provided with a first layer and a second layer. The first layer contains a metal element and a first nonmetal element having a first valence (n). The second layer is arranged between the first layer and the storage layer and has a second valence (n+1), which is larger than the first valence (n) by 1.

(57) 要約: 電極と、前記電極に接続され、前記電極から流される電流により抵抗が変化する記憶層と、を備え、前記電極は、金属元素と、第1価数nを有する第1非金属元素と、を含む第1層と、前記第1層と前記記憶層との間に設けられ、前記金属元素と、前記第1価数nよりも1大きい第2価数(n+1)を有する第2非金属元素と、を含む第2層と、を有することを特徴とする不揮発性記憶装置が提供される。

明 細 書

不揮発性記憶装置及びその製造方法

技術分野

[0001] 本発明は、不揮発性記憶装置及びその製造方法に関する。

背景技術

[0002] 近年、小型の携帯機器が世界的に普及すると同時に、高速情報伝送網の大幅な進展がみられ、小型大容量不揮発性メモリの需要が急速に拡大してきている。その中で、NAND型フラッシュメモリ及び小型HDD(hard disk drive)は、特に、急速な記録密度の進化を遂げ、携帯音楽市場や携帯ゲーム記録用メモリ、パソコンの記憶装置等、さまざまな用途に用いられている。しかしながら、これらの不揮発性メモリは、高密度化の限界があると言われている。

[0003] これに対し、次の不揮発性記憶装置として、相変化を利用するもの、磁気変化を用いるもの、強誘電体を利用するもの、抵抗変化を利用するものなど、さまざまなメモリが提案されている。このなかで、抵抗変化型のメモリ、いわゆるReRAM(Resistive Random Access Memory)は、微細加工により消費電力が低減し、書き込み読み出し速度が従来よりも大幅に改善できるとして、期待が大きい。

[0004] このReRAMにおいては、記憶層となる抵抗変化型材料に電流を通電するための電極が設けられる。この時、ReRAMの動作中に、記憶層に電流が流れ込む側の電極が酸化され、この電極の特に記憶層に接する界面に高抵抗層が形成されることが懸念される。この高抵抗層は、ReRAMの動作を不安定にし、また、消費電力が増大させる他、例えば、大電流が通電されるリセット時に発生するジュール熱を大きくし、さらなる酸化を引き起こし、ReRAMの寿命を縮めてしまう。

[0005] 一方、上記の電極として、酸化されにくい例えばPtなどの貴金属を用いることも考えられるが、高コストであり、また、加工性の点で実用性が低い。すなわち、上記の電極には、例えば金属酸化物などの金属化合物を用いることが望ましい。

[0006] 従って、安価で加工性の高い金属化合物を用い、電極の劣化を抑制する技術が強く望まれている。

[0007] なお、特許文献1に、電気信号により抵抗が変化する金属酸化物層に接する電極として、TiNやZnOなどの窒化物や酸化物を用いる技術が開示されている。

特許文献1:特開2007-42784号公報

発明の開示

発明が解決しようとする課題

[0008] 本発明は、電極の劣化を抑制し、動作寿命の長い不揮発性記憶装置及びその製造方法を提供する。

課題を解決するための手段

[0009] 本発明の一態様によれば、電極と、前記電極に接続され、前記電極から流される電流により抵抗が変化する記憶層と、を備え、前記電極は、金属元素と、第1価数 n を有する第1非金属元素と、を含む第1層と、前記第1層と前記記憶層との間に設けられ、前記金属元素と、前記第1価数 n よりも1大きい第2価数($n+1$)を有する第2非金属元素と、を含む第2層と、を有することを特徴とする不揮発性記憶装置が提供される。

[0010] また、本発明の他の一態様によれば、電極と、前記電極から流される電流により抵抗が変化する記憶層と、を有する積層構造体を有する不揮発性記憶装置の製造方法であって、前記電極の一部となる、金属元素と、第1価数 n を有する第1非金属元素と、を有する第1層膜を形成する工程と、前記電極の別の一部であり前記記憶層の側の第2層となる、前記金属元素と、前記第1価数 n よりも1大きい第2価数($n+1$)を有する第2非金属元素と、を有する第2層膜を形成する工程と、を備えたことを特徴とする不揮発性記憶装置の製造方法が提供される。

図面の簡単な説明

[0011] [図1]本発明の第1の実施形態に係る不揮発性記憶装置の構成を例示する模式図である。

[図2]本発明の第1の実施形態に係る不揮発性記憶装置の構成を例示する模式図である。

[図3]本発明の第1の実施形態に係る別の不揮発性記憶装置の構成を例示する模

式的斜視図である。

[図4]本発明の第1の実施形態に係る不揮発性記憶装置における電極表面の状態を例示する模式的斜視図である。

[図5]本発明の第1の実施形態に係る不揮発性記憶装置における動作を例示する模式的断面図である。

[図6]比較例の不揮発性記憶装置における電極表面の状態を例示する模式的斜視図である。

[図7]比較例の不揮発性記憶装置における動作を例示する模式的断面図である。

[図8]本発明の第2の実施形態に係る不揮発性記憶装置の製造方法を例示するフローチャート図である。

[図9]本発明の第2の実施形態に係る不揮発性記憶装置の製造方法を例示する工程順断面模式図である。

[図10]図9に続く工程順断面模式図である。

[図11]本発明の第3の実施形態に係る不揮発性記憶装置の構成を例示する模式的斜視図である。

[図12]本発明の第3の実施形態に係る不揮発性記憶装置の構成を例示する模式的平面図である。

符号の説明

[0012] 10、20、21、30 不揮発性記憶装置

101 電圧印加部

105 基板

110 第1の配線

110f 第1の導電膜

120 第2の配線

120f 第2の導電膜

130 交差部

140 記憶部

141 第1電極

141a 第1層
141af 第1層膜
141b 第2層
141bf 第2層膜
141p 酸化層
142 記憶層
142f 記憶層膜
143 第2電極
143f 第2電極膜
145 積層構造体
150 整流素子部
150f 整流素子部膜
160 絶縁部
160f 絶縁部膜
201 金属元素
202 第1非金属元素
203 第2非金属元素
205 格子欠陥
206 第1格子欠陥(陽イオン空孔)
207 第2格子欠陥(陰イオン空孔)
515 ドライバ
516 XYスキャナ
520、523 基板
521 導電層
522 記憶部
524 プローブ
525、526 マルチプレクストドライバ

発明を実施するための最良の形態

[0013] 以下、本発明の実施の形態について図面を参照して詳細に説明する。

なお、図面は模式的または概念的なものであり、各部分の厚みと幅との関係、部分間の大きさの比率などは、必ずしも現実のものと同じとは限らない。また、同じ部分を表す場合であっても、図面により互いの寸法や比率が異なって表される場合もある。

なお、本願明細書と各図において、既出の図に関して前述したものと同様の要素には同一の符号を付して詳細な説明は適宜省略する。

[0014] (第1の実施の形態)

図1は、本発明の第1の実施形態に係る不揮発性記憶装置の構成を例示する模式図である。

すなわち、同図(a)は要部の模式的斜視図、同図(b)は同図(c)のA-A'線断面図、同図(c)は同図(b)のB-B'線断面図である。

図2は、本発明の第1の実施形態に係る不揮発性記憶装置の構成を例示する模式図である。

すなわち、同図(a)は模式的斜視図、同図(b)は平面図である。

図3は、本発明の第1の実施形態に係る別の不揮発性記憶装置の構成を例示する模式的斜視図である。

[0015] 第1の実施形態に係る不揮発性記憶装置はクロスポイント型の不揮発性記憶装置である。

まず、図1及び図2により、本実施形態の不揮発性記憶装置の構成の概要を説明する。図2(a)、(b)に表したように、本発明の第1の実施形態に係る不揮発性記憶装置10においては、基板105の主面の上に、X軸方向に延在する帯状の第1の配線110が設けられている。そして、基板105に平行な面内でX軸と直交するY軸方向に延在する帯状の第2の配線120が、第1の配線110に対向して設けられている。

なお、上記では、第1の配線110と第2の配線120が直交する例であるが、第1の配線110と第2の配線120とは交差(非平行)であれば良い。

なお、このように、基板105の主面に対して並行な平面をX-Y平面とし、第1の配線110の延在する方向をX軸とし、X-Y平面内においてX軸と直交する軸をY軸とし、X軸及びY軸に対して垂直方向をZ軸とする。

- [0016] なお、図2(a)、(b)においては、第1の配線110と第2の配線120とは、それぞれ4本ずつ設けられている例が示されているが、これには限らず、第1の配線110と第2の配線120の数は任意である。そして、例えば、第1の配線110がビット配線(BL)となり、第2の配線120がワード線(WL)となる。ただし、この場合、第1の配線110をワード線(WL)、第2の配線120をビット線(BL)としても良い。以下では、第1の配線110がビット配線(BL)であり、第2の配線120がワード線(WL)であるとして説明する。
- [0017] そして、第1の配線110と第2の配線120の間に記憶部140が挟まれている。すなわち、不揮発性記憶装置10では、ビット配線とワード配線が3次元的に交差して形成される交差部130(クロスポイント)に記憶部140が設けられている。
- [0018] 図1に表したように、記憶部140は、第1電極(電極)141と、第2電極143と、第1電極141と第2電極143との間に設けられた記憶層142を有する積層構造体145を有する。
- [0019] 記憶層142には、例えば、電圧を印加して電流が流れると電気抵抗値が変化する、酸化ニッケル(NiO_x)、酸化チタン(TiO_x)、 $\text{ZnMn}_{2/4}\text{O}_4$ 、 $\text{Pr}_x\text{Ca}_{1-x}\text{MnO}_3$ 等を用いることができる。さらに、記憶層142には、Ti、Ta、Zr、Hf、W、Mo、Ni、Er、Mn、Ir、Nb、Sr、及び、Ceよりなる群から選ばれた少なくとも1つを含む酸化物を含むことができる。ただし、本発明はこれに限らず、記憶層142には、電圧を印加して電流が流れると抵抗変化を示す全ての材料を用いることができる。
- [0020] そして、第1の配線110に与える電位と第2の配線120に与える電位の組み合わせによって、各記憶部140(各積層構造体145)に印加される電圧が変化し、その時の記憶部140の特性によって、情報を記憶することができる。
- [0021] この時、記憶部140に印加される電圧の極性に方向性を持たせるために、例えば整流特性を有する整流素子部150を設けることができる。整流素子部150には、例えば、PINダイオードやMIM(Metal-Insulator-Metal)素子などを用いることができる。なお、整流素子部150は、第1の配線110と第2の配線120とが対向する領域以外の領域に設けても良い。

なお、第1配線110と第2配線120との間に、記憶部140(積層構造体145)及び整流素子部150を設ける場合において、記憶部140及び整流素子部150の積層順は

任意である。そして、後述するように、第1配線110、記憶部140、整流素子部150及び第2配線120からなる積層構造が、さらに複数設けられる場合において、記憶部140及び整流素子部150の積層順は任意であり、例えば、それぞれの積層構造において、記憶部140及び整流素子部150の積層順を同一にしても良く、また、変えても良い。

[0022] 基板105には、例えばシリコン基板を用いることができ、不揮発性記憶装置を駆動する駆動回路を設けることもできる。

第1の配線110及び第2の配線120には、金属元素を含む各種の導電性材料を用いることができる。

[0023] なお、図1(a)及び図2(b)に表したように、第1の配線110と第2の配線120とが、3次元的に交差して形成される両者間の領域に、記憶部140は設けられ、この1つの記憶部140が1つの要素であり、セルと言う。

[0024] また、図1(b)、(c)に表したように、第1の配線110と、第2の配線120と、記憶部140は、間隔を置いて設けられた複数の領域を有しており、その複数の領域に挟まれるように、絶縁部160が設けられている。なお、図1(a)及び、図2(a)、(b)においては、絶縁部160は省略されて描かれている。

これら、絶縁部160には、例えば、電気抵抗の高い酸化珪素(SiO_2)等を用いることができる。ただし、これに限らず、絶縁部160には、記憶部140の電気抵抗より高い各種の材料を用いることができる。

[0025] なお、上記において、第1電極141及び第2電極143の少なくともいずれかは、第1配線110及び第2配線120のいずれかで兼用されても良い。また、第1電極141及び第2電極143の少なくともいずれかは、整流素子部150となる導電層の例えば一部で兼用されても良い。

[0026] 上記のように、本実施形態に係る不揮発性記憶装置10は、電極(第1電極141)と記憶層142とを有する積層構造体145と、記憶層142に電圧を印加し電流を流して記憶層142に抵抗変化を生じさせて情報を記憶させる電圧印加部101(すなわち、第1配線110及び第2配線120)と、を備える。

[0027] なお、以上の図1及び図2においては、第1の配線110、第2の配線120及びその

間の記憶部140が積層された1層の積層構造体のみを例示しているが、この積層構造体を多数積層することで、高密度の記憶装置が構成できる。

すなわち、本実施形態に係る不揮発性記憶装置は、図3(a)に例示した不揮発性記憶装置20のような2層の積層構造体、図3(b)に例示した不揮発性記憶装置21のような4層構造の他、それ以上の数の層構造を有することができる。以下では、本実施形態に係る不揮発性記憶装置として、図1及び図2に例示した不揮発性記憶装置10を例に挙げて説明する。

[0028] 本実施形態に係る不揮発性記憶装置10においては、第1電極(電極)141から第2電極143に向けて電流が通電されるものとする。すなわち、第1電極141は、第1電極141から記憶層142に向けて電流を通電する。

[0029] そして、本実施形態に係る不揮発性記憶装置10においては、第1電極141は、第1層141aと、第1層141aと記憶層142との間に設けられた第2層141bとを有する。

[0030] 第1電極141は、金属元素と、第1価数 n を有する第1非金属元素と、を含む。

そして、第1電極141は、記憶層142との界面に設けられた第2層141bを有し、第2層141bは、金属元素と、第1非金属元素よりも価数(の絶対値)が1つ大きい第2非金属元素と、を含んでいる。なお、第2層141bは、金属元素及び第2非金属元素に加え、上記の第1非金属元素を含んでも良い。

[0031] すなわち、第2層141bにおいては、金属元素及び第1非金属元素からなる化合物において、例えば、第1非金属元素の少なくとも一部が第2非金属元素に置換されている。なお、本発明は、これに限らず、第1電極141の記憶層142との界面側に、第1非金属元素よりも価数(の絶対値)が1つ大きい第2非金属元素を含めば良い。

[0032] これにより、第1電極141の酸化の進行を防止し、電極(第1電極141)の劣化を抑制し、動作寿命の長い不揮発性記憶装置が提供される。

[0033] 以下、一例として、上記の第1非金属元素が酸素である場合として説明する。

すなわち、第1電極141が、金属酸化物または金属複合体の酸化物からなり、記憶層142が別の金属酸化物または金属複合体の酸化物からなる場合において、第1電極141の記憶層142との界面の近傍に、例えば、窒素などのV族元素を導入することにより、第1電極141に含まれる金属元素が動き難くなり、その結果、金属元素の酸

化層が増大することが防止できる。

[0034] 図4は、本発明の第1の実施形態に係る不揮発性記憶装置における電極表面の状態を例示する模式的斜視図である。

すなわち、同図は、一例として、第1電極141が酸化コバルトである場合について、第1電極141の記憶層142との界面側の第2層141bにおける元素の状態を例示している。

図4に表したように、第1電極141は酸化コバルトで構成されている。すなわち、金属元素201がコバルトであり、第1非金属元素202が酸素である。そして、第2非金属元素203として窒素を含有している。

[0035] この時、本実施形態に係る不揮発性記憶装置10においては、第1電極141の第2層141bに、第1非金属元素202(酸素)に比べて価数が1大きい第2非金属元素203(窒素)が導入されている。第2層141bにおける格子欠陥205においては、電気的中性を保つために、非金属元素に対応する陰イオンの第2格子欠陥(陰イオン空孔)207の数に比べて、金属元素に対応する陽イオンの第1格子欠陥(陽イオン空孔)206の数が相対的に減少する。すなわち、酸素の代わりに導入した窒素の数が多くなると、コバルトの欠損による第1格子欠陥206が減少する。そして、このコバルトの密度が相対的に高くなった第2層141bにおいてコバルトは移動し難くなり、拡散速度が低下する。例えば、酸化コバルトにおいて、窒素を導入しない場合に比べて、窒素を導入すると、コバルトの拡散速度は、 $1/10 \sim 1/100$ 以下に低下する。これにより、第1電極141の第2層141bから第1層141aに向けて金属元素201の酸化が進行することを抑制することができる。

[0036] 図5は、本発明の第1の実施形態に係る不揮発性記憶装置における動作を例示する模式的断面図である。

すなわち、同図(a)は、不揮発性記憶装置10の記憶部140の初期状態を例示しており、同図(b)は、記憶動作を所定回数繰り返した状態を例示しており、同図(c)は、同図(b)よりも記憶動作の繰り返し回数が多い時の状態を例示している。

[0037] 図5(a)に表したように、不揮発性記憶装置10の初期状態において、第1電極141と記憶層142とは、共に酸化物で構成されている。そして、第1電極141の記憶層14

2との界面にV族元素でドーピングされた領域、すなわち、第2層141bが設けられている。

[0038] そして、図5(b)に表したように、不揮発性記憶装置10の記憶動作を繰り返し、記憶層142への通電により、電流を記憶層142に向けて通電する第1電極141において、第1電極141の記憶層142の側の界面が酸化され、酸化層141pが部分的に形成され得る。

この時、本実施形態に係る不揮発性記憶装置10においては、第1電極141の記憶層142の側の界面に、第2非金属元素を含む第2層141bが設けられている。このため、第2層141bにおいて、図4で説明した金属元素に対応する陽イオンの第1格子欠陥206の数が相対的に減少しており、コバルト元素は移動し難いので、界面に発生した酸化層141pが成長することを抑制する。すなわち、酸化層141pが、例えば第1層141aの内部に進行することを抑制する。

[0039] このため、通電によって発生する酸化層141pの厚さは、非常に薄いままである。例えば、本実施形態に係る不揮発性記憶装置10においては、通電によって発生する酸化層141pの厚さは1nm程度以下に抑制される。これにより、酸化層141pの部分的形成による記憶部140の電気的特性は、実施的に変化しない。

[0040] そして、図5(c)に表したように、さらに、駆動動作を繰り返し、記憶層142への通電の回数と時間が増した場合において、酸化層141pは、第1電極141と記憶層142との界面の全面に形成され得る。ただし、この場合においても、酸化層141pの厚さは非常に薄いままであり、例えば、酸化層141pの厚さは、やはり1nm程度以下に抑制される。これにより、酸化層141pの部分的形成による記憶部140の電気的特性は、実施的に変化しない。

[0041] このように、本実施形態に係る不揮発性記憶装置10においては、第1電極141の記憶層142との界面において、格子欠陥を制御することにより、第1電極141が厚い厚さで酸化されることを抑制することができる。すなわち、不揮発性記憶装置10によれば、電極(第1電極141)の劣化を抑制し、動作寿命の長い不揮発性記憶装置が提供される。

[0042] (比較例)

図6は、比較例の不揮発性記憶装置における電極表面の状態を例示する模式的斜視図である。

すなわち、同図は、第1電極141が酸化コバルトである場合について、第1電極141の記憶層142との界面側の第2層141bにおける元素の状態を例示している。

比較例の不揮発性記憶装置においては、第1電極141の記憶層142との界面側には第2層141bが設けられていない。

図6に表したように、比較例の不揮発性記憶装置における第1電極141は酸化コバルトで構成されている。すなわち、金属元素201がコバルトであり、第1非金属元素202が酸素である。

[0043] そして、第1電極141となる酸化コバルトには、格子欠陥205が形成される。この時、格子欠陥205においては、陽イオンと陰イオンの電気的中性を保とうとするため、金属元素201(コバルト)の欠損、すなわち、陽イオン空孔による第1格子欠陥206と、第1非金属元素202(酸素)の欠損、すなわち、陰イオン空孔による第2格子欠陥207と、が実質的に同数存在することとなる。

例えば、図6に表したように、所定の面積において、例えば、陽イオン空孔である第1格子欠陥206は5つ形成され、陰イオン空孔である第2格子欠陥207は、5つ形成される。このように、比較例の不揮発性記憶装置においては、格子欠陥が多数形成される。これにより、第1の電極141は酸化し易くなる。

[0044] 図7は、比較例の不揮発性記憶装置における動作を例示する模式的断面図である。

すなわち、同図(a)は、不揮発性記憶装置の記憶部140の初期状態を例示しており、同図(b)は、記憶動作を所定回数繰り返した状態を例示しており、同図(c)は、同図(b)よりも記憶動作の繰り返し回数が多い時の状態を例示している。

[0045] 図7(a)に表したように、比較例の不揮発性記憶装置の初期状態において、第1電極141と記憶層142とは、共に酸化物で構成されている。

[0046] そして、図7(b)に表したように、不揮発性記憶装置を一定の時間動作させると、記憶層142に電流を流れ込ませる第1電極141は酸化され、第1電極141の記憶層142との界面側に酸化層141pが、例えば部分的に形成される。

[0047] すなわち、記憶層142に第1電極141から電流を通電すると、記憶層142から第1電極141へと電子が渡される。その際、第1電極14の記憶層142との界面における電子が、第1電極141の内部の奥側に移動した後に、記憶層142から第1電極141へと電子が渡されることになる。

この時、第1電極141の内部の電子のサイトが空になった時に第1電極141に含まれる金属元素201は酸化されやすい状態となる。そして、その金属元素201が、記憶層142に含まれる酸素により酸化される材料であれば、電子を受け渡すことなく酸化が起き、抵抗層となる酸化層141pが形成されてしまう。また、不揮発性記憶装置において、電流の導通、特に大電流が流れるリセット時にもジュール熱が発生すればそれによる金属元素の酸化も起こり易くなる。

[0048] そして、図7(c)に表したように、さらに動作を続けると、この酸化層141pは、その厚みが増大し、また、第1電極141の記憶層142の側の全面に形成される。

[0049] この酸化層141pの厚さは、透過型電子顕微鏡による観察の結果、5nm～10nmである。また、この厚みで酸化層141pが形成された場合、第1電極141と記憶層142との界面において、導電性が悪くなるなどの影響が大きく出る。その結果、記憶部140の動作が不安定となる。

そしてこのような酸化層141pが形成された記憶部140に電圧を印加した場合、この酸化層141pの抵抗による消費電流が上乘せされ、また発熱することにもなる。このように、比較例の不揮発性記憶装置においては、記憶層142に通電することにより、酸化層141pが厚く形成され、この酸化層141pが抵抗増大と動作不安定の原因となり、また場合によっては発熱を招き、不揮発性記憶装置自体の寿命を縮めることにもつながる。

[0050] これに対し、本実施形態に係る不揮発性記憶装置10においては、図4に表したように、図6に例示した比較例の不揮発性記憶装置における2つの酸素の位置に、例えば2つの窒素が導入されている。このため、既に説明したように、電気的中性を保つために、4つのコバルトが導入される。その結果、陽イオン空孔である第1格子欠陥206は1つに減少し、陰イオン空孔である第2格子欠陥207は、3つとなる。

[0051] このように、本実施形態に係る不揮発性記憶装置10においては、第1格子欠陥20

6の数が、比較例の不揮発性記憶装置に対して、 $1/5$ と著しく減少させることができる。

[0052] すなわち、第2層141bにおいて、コバルトの欠陥の密度が低くなり、コバルトは移動し難くなり、拡散速度が低下する。

[0053] これにより、既に説明したように、第1電極141の記憶層142との界面において、第1電極141が厚い厚さで酸化されることを抑制することができ、電極(第1電極141)の劣化を抑制し、動作寿命の長い不揮発性記憶装置が提供される。

[0054] 例えば、第1電極141に形成され得る酸化層141pの厚さは、本実施形態の効果により、比較例の半分以上となる。そして、金属元素の欠損による第1格子欠陥206の数が極度に低減される。そして、界面から第1電極141の内部側への酸化が極度に抑制される場合は、酸化層141pの厚さは、比較例の $1/5$ 程度の1nm程度の厚みに抑制される。これにより、記憶動作回数が増えるに伴って酸化層141pが成長し、酸化層141pが第1電極141の記憶層142との界面の全面を覆う場合においても、酸化層141pの厚さが比較例よりも薄く、良好な記憶動作を継続することができる。

[0055] なお、本実施形態に係る不揮発性記憶装置10においては、第1電極141の記憶層142の側の界面部分に第2非金属元素203を含むようにするが、もし、第1電極141の全ての膜厚にわたって、第2非金属元素203を含有するように構成した場合には、第1電極141の電気的特性に悪影響を与えるために望ましくない。すなわち、本実施形態に係る不揮発性記憶装置10においては、第1電極141の記憶層142の側の界面に第2非金属元素を含有する第2層141bを薄い層厚で設け、第1電極141の電気的特性は第1層141aで発揮させ、薄い第2層141bには、第1層141aの酸化を防止する機能を持たせる。これにより、第1電極141の電気的特性を維持したまま、第1電極141の酸化を抑制できる。

[0056] すなわち、本実施形態に係る不揮発性記憶装置10において、電極から記憶層142に向けて電流を通電する第1電極141は、金属元素201と、第1価数 n を有する第1非金属元素202と、を含む第1層141aと、第1層141aと記憶層142との間に設けられ、金属元素201と、前記第1価数 n よりも1大きい第2価数($n+1$)を有する第2非金属元素203と、を含む第2層141bと、を有する。なお、第2層141bは、さらに第1非

金属元素202を含んでも良い。

[0057] すなわち、本実施形態に係る不揮発性記憶装置10において、電極から記憶層142に向けて電流を通電する第1電極141は、金属元素201と、第1価数 n を有する第1非金属元素202と、を含み、記憶層142側の界面において、金属元素201に加え、前記第1価数 n よりも1大きい第2価数 $(n+1)$ を有する第2非金属元素203と、を含む。

[0058] これにより、既に説明したように、金属元素201の欠陥の密度が低くなり、金属元素(例えばコバルト)は移動し難くなり、拡散速度が低下する。

[0059] 上記において、例えば、上記の第1価数 n を2とし、上記の第2価数 $(n+1)$ を3とすることができる。

この場合、例えば、上記の第1非金属元素202が酸素であり、上記の第2非金属元素203は、窒素、リン、ヒ素、アンチモンからなる群から選ばれた少なくとも1つを含むことができる。

[0060] 例えば、金属元素201をCoとし、第1非金属元素202を酸素とし、第2非金属元素203を窒素やリンとすることができる。すなわち、第1電極141が CoO_2 であり、記憶層142との界面側に窒素やリンを含む。また、金属元素201をWとし、第1非金属元素202を酸素とし、第2非金属元素203を窒素やリンとすることができる。すなわち、第1電極141が WO_3 であり、記憶層142との界面側に窒素やリンを含む。

[0061] また、上記の第2非金属元素203が窒素、リン、ヒ素、アンチモンからなる群から選ばれた少なくとも1つを含む時、第2の非金属元素203のうち、窒素が占める割合は50モルパーセント以上とすることができる。すなわち、窒素、リン、ヒ素、アンチモンのうち、より安定な窒素を多く用いることにより、より安定して酸化層141pの生成を抑制することができる。

[0062] また、上記の第1価数 n を3とし、上記の第2価数 $(n+1)$ を4とすることができる。

この場合、例えば、上記の1非金属元素202は窒素であり、上記の第2非金属元素203は、炭素、シリコン、ゲルマニウムからなる群から選ばれた少なくとも1つを含むことができる。

[0063] 例えば、金属元素201をTiとし、第1非金属元素202を窒素とし、第2非金属元素203を炭素とし、記憶層142側の界面において、金属元素201に加え、前記第1価数 n よりも1大きい第2価数 $(n+1)$ を有する第2非金属元素203と、を含む。

03を炭素とすることができる。すなわち、第1電極141がTiNであり、記憶層142との界面側に炭素を含む。

[0064] さらに、第2非金属元素203の第1非金属元素202に対する割合は、0.03モルパーセント(mol%)～10モルパーセント(mol%)とすることが望ましい。第2非金属元素203の第1非金属元素202に対する割合が、0.03mol%よりも低い場合は、上記で説明した本実施形態に係る不揮発性記憶装置によって得られる効果が小さくなる。一方、第2非金属元素203の第1非金属元素202に対する割合が、10mol%よりも高い場合は、異相を形成し易く、電氣的接触性の悪化に繋がる。

[0065] さらに、第2非金属元素203の第1非金属元素202に対する割合は、0.5モルパーセント～10モルパーセントであることがさらに望ましい。

[0066] また、第2層141bの厚さは、0.1nm以上10nm以下であることが望ましい。第2層141bの厚さが0.1nmよりも薄い場合は、上記で説明した本実施形態に係る不揮発性記憶装置によって得られる効果が小さくなる。また、第2層141bの厚さが10nmよりも厚い場合は、例えば第2層141bの電気抵抗が第1層141aに比べて高くなり、結果として第1電極141の抵抗を上昇させ、望ましくない。

[0067] さらに、第2層141bの厚さは、1nm以上5nm以下であることがさらに望ましい。

[0068] 金属元素201は、Ti、Ta、Zr、Hf、W、Mo、Ni、Er、Mn、Nb、Co、Fe、Cu、Zn、及び、Srよりなる群から選ばれた少なくとも1つを含むことができる。すなわち、第1電極141は、Ti、Ta、Zr、Hf、W、Mo、Ni、Er、Mn、Nb、Co、Fe、Cu、Zn、及び、Srよりなる群から選ばれた少なくとも1つを含む。

[0069] また、記憶層142は、Ti、Ta、Zr、Hf、W、Mo、Ni、Er、Mn、Ir、Nb、Sr、及び、Ceよりなる群から選ばれた少なくとも1つを含む酸化物を含むことができる。

さらに、記憶層142は、2種類以上の金属元素を含む酸化物を含むことができる。

[0070] なお、第2非金属元素203を第2層141bに導入する方法としては、例えば、第1電極141を、PLD(Pulsed Laser Deposition)法やスパッタ法によって成膜する場合に、その成膜の一部に、第2非金属元素となる材料を混入させたターゲットを用いて成膜する工程を含む方法を用いることができる。

[0071] 例えば、金属元素201と第2非金属元素202を含む、例えば酸化物に、第2非金属

元素203となる微量の窒化物などを混入し、可能な限り均一性を保ってターゲットを焼結し、そのターゲットからレーザーによるプルーム形成やスパッタ法によるたたき出しにより材料の成膜を行うことにより、第2非金属元素203がドーピングされた金属酸化物が得られる。

[0072] また、MOCVD (Metal Organic Chemical Vapor Deposition) 法のような方法を用いる場合は、第2非金属元素203となる、例えば窒素化合物の原材料を別途準備し、これにより成膜を行うことにより、第2層141bの形成が実現できる。この際、第2非金属元素203を含む化合物(例えば窒素化合物)の増大に応じて、金属元素201及び第1非金属元素を含む化合物(例えば酸化化合物)の量を減じることができる。

[0073] また、MOD (Metal Organic Decomposition) 法のような化学溶液法を用いる場合においては、第2非金属元素203となる、例えば窒化物を、原材料に沈殿を生じない範囲でコーティング溶液に溶解させることにより可能となる。この場合も、MOCVD法の場合と同様に、例えば窒素化合物量の増大分の酸素化合物の量を減じる必要があるが、これにより化学量論が保たれることとなる。この手法は、溶液から沈殿させるため、材料の組成均一性の向上が特に容易となる手法でもある。

[0074] また、上記において、第1電極141の形成と、記憶層142の形成と、の順序は技術的に可能な限り任意である。

[0075] なお、例えば、酸化物からなる第1電極141を形成した後に、酸化物からなる記憶層142を形成する場合には、第1電極141の第1層141aの形成後に、第2層141bとなる例えば窒化物の薄膜を物理蒸着法で成膜する方法を用いることができる。この時、第2層141bの膜厚は、成膜時間と成膜条件で制御可能であり、第2層141bの合計の厚さを10nm以下とし、その上に記憶層142となる層を成膜することができる。

なお、ここで、第2層141bの合計の厚さを10nm以下としたのは、記憶層142となる材料が成膜時に受ける熱履歴(例えば500℃程度で合計1時間、または、900℃で数秒)によって、他の酸化物系の酸化膜の成長が、少ない場合に1nm程度、多い場合で10nmという膜厚であるという透過型電子顕微鏡M観察結果に基づいている。

[0076] また、記憶層142を形成した後に整流素子部150となる膜を形成する場合、記憶層142となる材料は、整流素子部150となる例えばダイオードの活性化時において7

00～900℃で数秒の温度履歴を受ける。これにより、p型半導体とn型半導体とが相互拡散し、本実施形態の構成が実現することとなる。なお、この時に、記憶層142の第1電極141の側の界面にも、微量の第2非金属元素(例えば窒素)の成分が拡散することとなる。

[0077] 一方、記憶層142を形成した後に第1電極141を形成する場合においても、上に説明した方法と同様の各種手法を用いることができる。この場合も、熱履歴により十分な相互拡散が期待できる距離に、第2非金属元素203となる例えば窒素、リン、ヒ素、アンチモンを含む第2層141bが形成される。すなわち、記憶層142となるこれら非金属層が拡散する。

[0078] 本実施形態に係る不揮発性記憶装置10においては、第1電極141の記憶層142の側の界面に、第2非金属元素203(例えば窒素、リン、ヒ素、アンチモンなど)を導入し、第1非金属元素202(例えば酸素)を置換する。すなわち、例えば、窒素が金属酸化物に導入されれば酸素が存在するサイトに入るため、電気的な中性を保とうとして格子欠陥の移動が起きる。この場合、金属元素に特に新たな物質が加わるわけでない場合には、窒素が3価をとり酸素の2価よりも価数が多いため、酸素が主として存在する側に欠陥が多い状態が実現する。

[0079] 格子欠陥の量は物質や温度などにより決まるが、ドーピングされた物質が少量である場合には格子欠陥の総量が大きく変化しない場合が多い。そのため窒素が金属酸化物に微量ドーピングされた状態では、ドーピング前と格子欠陥数がほぼ同一である上に、非金属サイトである酸素と窒素を占める側に電気的な中性を保つために格子欠陥が多くなる。逆に言えば金属サイトの格子欠陥、すなわち、第1格子欠陥206は少なくなることになる。

[0080] 金属側の格子欠陥量が減少すれば、記憶層142と第1電極141の界面において、第1電極141の金属元素201が、密に存在することになる。そのため、酸化が起きたとしても境界層付近に存在する金属元素201に酸化が限られることになる。

[0081] もし、そうでない場合は、金属元素201の欠陥により、第1電極141の内部の金属元素201が酸化される可能性が高く、この場合は、第1電極141の内部の金属元素201の酸化による体積膨張などが起き得るために、接触抵抗が増大する。一般に、金

属原子が酸化されるとユニットの分子量が増大し、かつ密度が低下するために体積が倍程度に膨張することが多い。

[0082] このように本発明においては、例えば、共に酸化物からなる記憶層142と第1電極141において、第1電極141の記憶層142の界面に、第2非金属元素203を含ませることにより、第1電極141の酸化を抑制し、長期にわたる動作で界面抵抗を増大させることなく安定して動作させることが可能となる。

[0083] また、同様に、第1電極141の記憶層142の側の界面に、第2非金属元素203(例えば炭素、シリコン、ゲルマニウムなど)を導入し、第1非金属元素202(例えば窒素)を置換しても良い。この場合も上記と同様の機構により、第1電極141の酸化を抑制し、長期にわたる動作で界面抵抗を増大させることなく安定して動作させることが可能となる。

[0084] なお、第1電極141として、金属酸化物を用いる場合には、記憶層142にも酸化物を用いることが望ましい。もし、記憶層142として酸化物でない物質を用いた場合には、第1電極141の酸化物との間で、相互拡散や別の化合物などが形成され、安定を損なう可能性があるためである。このため、記憶層142に電流が流れ込む側の第1電極141と、記憶層142と、の両方に、酸化物を基礎とした材料を用いることが望ましい。

[0085] 以下、本実施形態に係る実施例の不揮発性記憶装置について説明する。本実施形態に係る不揮発性記憶装置においては、記憶層142と第1電極141を含む記憶部140に特徴があるので、その他の構成要素である例えば第1配線110、第2配線120及び整流素子部150については説明を省略する。

[0086] (第1の実施例)

第1の実施例の不揮発性記憶装置においては、第1電極141の第1層141aには、TiNが用いられ、第2層141bには、 TiO_2 に窒素を含む材料が用いられる例である。すなわち、金属元素201がTiであり、第1非金属元素202が酸素であり、第2非金属元素203が窒素である例である。そして、第2層141bにおける窒素のドーピング量が変わえられる。また、記憶層142として、 ZnMn_2O_4 が用いられている。以下では、第1電極141及び記憶層142と、これらを含む記憶部140の特性について説明する。

[0087] TiO_2 粉末にTiN粉末を、非金属元素のモル比で、それぞれ0.010、0.030、0.10、0.30、1.0、3.0、5.0、10、20、25%で混合して焼結し、直径2インチのターゲットをそれぞれ作製する。上記の非金属元素のモル比0.010、0.030、0.10、0.30、1.0、3.0、5.0、10、20、25%に対応するターゲットを、それぞれ、1Ta、1Tb、1Tc、1Td、1Te、1Tf、1Tg、1Th、1Ti及び1Tjとする。

[0088] 第1電極141の第1層141aとなるTiN層が設けられたSi基板を真空チャンバー中に設置し、上記のターゲット1Ta～1Tjのそれぞれを用い、PLD法により成膜する。この時、Si基板の温度は500℃とし、 1×10^{-1} Paの酸素条件で、レーザー光出力は130mJ/mm²とする。そして、成膜時間を調整することにより成膜する膜厚を約10nmとする。これにより、シリコン基板のTiN層の上に、各種の成分比で TiO_2 の酸素(O)が窒素(N)で置換された第2層141bが成膜された試料が得られる。すなわち、金属元素201がTiであり、第1非金属元素202が酸素であり、第2非金属元素203が窒素である、第2層141bが得られる。

使用したターゲット1Ta、1Tb、1Tc、1Td、1Te、1Tf、1Tg、1Th、1Ti及び1Tjに対応して得られた試料を、試料1Tab、1Tbb、1Tcb、1Tdb、1Teb、1Tfb、1Tgb、1Thb、1Tib及び1Tjbとする。そして、上記の各試料においては、第2非金属元素203である窒素の含有比率が変えられている。

[0089] 上記の試料1Tab、1Tbb、1Tcb、1Tdb、1Teb、1Tfb、1Tgb、1Thb、1Tib及び1Tjbのそれぞれの第2層141bの上に、 ZnMn_2O_4 からなるターゲットを用い、PLD法により記憶層142となる記憶層膜を形成する。

[0090] この時、成膜時間を調整することにより、膜厚を約20nmとする。成膜温度は400℃であり、酸素分圧は1Paである。こうして得られた、上記の試料1Tab、1Tbb、1Tcb、1Tdb、1Teb、1Tfb、1Tgb、1Thb、1Tib及び1Tjbに対応する試料を、それぞれ、試料1Tar、1Tbr、1Tcr、1Tdr、1Ter、1Tfr、1Tgr、1Thr、1Tir及び1Tjrとする。

[0091] そして、試料1Tar、1Tbr、1Tcr、1Tdr、1Ter、1Tfr、1Tgr、1Thr、1Tir及び1Tjrを、真空チャンバー内にセットし、記憶層膜の上に、マスクを用いたスパッタ法により、直径50 μm の円柱状のPtパッドを成膜する。こうして得られた、上記の試料1Tar、1Tbr、1Tcr、1Tdr、1Ter、1Tfr、1Tgr、1Thr、1Tir及び1Tjrに対応する試料を

、それぞれ、試料1Tas、1Tbs、1Tcs、1Tds、1Tes、1Tfs、1Tgs、1Ths、1Tis及び1Tjsとする。

[0092] このようにして得られた各試料において、それぞれの積層膜の表面に微小領域での切り込みを入れ、TiN層に導通するように一方のプローブをTiN層に接触させ、もう片方のプローブをPtパッドに接触させ、抵抗変化素子としての動作試験を行う。すなわち、Ptパッド側を正極とし、TiN層側を負極として、最大3Vまでの電圧により第1電極141及び記憶層142に電流を通電する。この時、オン状態とオフ状態を切り替えて繰り返してスイッチング動作を行い、それぞれの試料について、5万回のオン及びオフの切り替えのスイッチング動作試験を行う。この時、100回のオン及びオフの切り替えのスイッチング動作において、オン及びオフの状態における電位差が平均1V以上維持された状態を、「動作状態」と判定する。

[0093] そして、上記の各試料において、スイッチング動作が、1万回以下で動作状態ではなくなった試料は、試料1Tas、1Ths、1Tis及び1Tjsである。一方、試料1Tbs、1Tcs、1Tds、1Tes、1Tfs及び1Tgsは、スイッチング回数が5万回においても、動作状態が確認される。

[0094] すなわち、上記において、ドーピングする窒素量が、0.030mol%～10.0mol%の時に、特にスイッチング回数の増大の効果がある。すなわち、第1電極141の酸化が抑制されている。一方、ドーピングする窒素量が、0.030mol%よりも少ない場合においては、第1電極141の酸化防止力が不足しているものと考えられる。

[0095] (第2の実施例)

第2の実施例の不揮発性記憶装置においては、第1の実施形態と同様に、第1電極141の第1層141aには、TiNが用いられ、第2層141bには、 TiO_2 に窒素を含む材料が用いられる。ただし、本実施例においては、記憶層142として、 ZnMnO_3 が用いられている。なお、実施例1と同様に、第2層141bにおける窒素のドーピング量が変わえられる。

[0096] まず、第1の実施例と同様に、 TiO_2 粉末にTiN粉末を、非金属元素のモル比で、それぞれ0.010、0.030、0.10、0.30、1.0、3.0、5.0、10、20、25%で混合して焼結し、それぞれ、ターゲット2Ta、2Tb、2Tc、2Td、2Te、2Tf、2Tg、2Th、2Ti

及び2Tjとする。

[0097] 第1の実施例と同様に、第1電極141の第1層141aとなるTiN層が設けられたSi基板を真空チャンバー中に設置し、上記の各種のターゲットを用い、PLD法により成膜する。この時の条件は第1の実施例と同様である。

これにより、シリコン基板のTiN層の上に、各種の成分比で TiO_2 とTiNとを含む第2層141bが成膜された試料が得られる。

使用したそれぞれのターゲットに対応して得られた試料を、試料2Tab、2Tbb、2Tcb、2Tdb、2Teb、2Tfb、2Tgb、2Thb、2Tib及び2Tjbとする。

[0098] 上記の試料のそれぞれの第2層141bの上に、 ZnMnO_3 からなるターゲットを用い、PLD法により記憶層142となる記憶層膜を形成する。この時の条件は第1の実施例と同様である。こうして得られた試料を、それぞれ、試料2Tar、2Tbr、2Tcr、2Tdr、2Ter、2Tfr、2Tgr、2Thr、2Tir及び2Tjrとする。

[0099] そして、上記の各種の試料に対して、第1の実施例と同様に、Ptパッドを成膜する。こうして得られた試料を、それぞれ、試料2Tas、2Tbs、2Tcs、2Tds、2Tes、2Tfs、2Tgs、2Ths、2Tis及び2Tjsとする。

[0100] このようにして得られた各試料について、第1の実施例と同様に、スイッチング動作試験を行う。

[0101] 上記の各試料において、スイッチング動作が、1万回以下で動作状態ではなくなった試料は、試料2Tas、2Ths、2Tis及び2Tjsである。一方、試料2Tbs、2Tcs、2Tds、2Tes、2Tfs及び2Tgsは、スイッチング回数が5万回においても、動作状態が確認される。

[0102] すなわち、上記において、ドーピングする窒素量が、0.030mol%～10.0mol%の時に、特にスイッチング回数の増大の効果がある。すなわち、第1電極141の酸化が抑制されている。一方、ドーピングする窒素量が、0.030mol%よりも少ない場合においては、第1電極141の酸化防止力が不足しているものと考えられる。

[0103] このように、第1の実施例に対して記憶層142の材料を変えた第2の実施例においても、第1の実施例と同様の効果が得られる。

[0104] (第3の実施例)

第3の実施例の不揮発性記憶装置においては、第1の実施形態と同様に、第1電極141の第1層141aには、TiNが用いられ、第2層141bには、 TiO_2 と窒素とリンとを含む材料が用いられる。そして、窒素とリンのドーピングの割合が変えられる。なお、記憶層142としては、第1の実施例と同様に、 ZnMn_2O_4 が用いられている。

[0105] まず、 TiO_2 ターゲットに、酸素比換算で、窒素とリンとを、合計1原子百分率(atm%)でドーピングしたターゲットを準備する。この時、窒素とリンの合計量に対する窒素比を、10、20、30、40、50、60、70、80、90、100%とする。なお、ターゲットは、直径2インチの大きさである。そして、窒素比が、10、20、30、40、50、60、70、80、90、100%のターゲットを、それぞれ、ターゲット3Ta、3Tb、3Tc、3Td、3Te、3Tf、3Tg、3Th、3Ti及び3Tjとする。

[0106] そして、第1の実施例と同様に、第1電極141の第1層141aとなるTiN層が設けられたSi基板の上に、上記のターゲット3Ta～3Tjのそれぞれを用い、PLD法により成膜する。この時の条件は、第1の実施例と同様である。これにより、シリコン基板のTiN層の上に、各種の成分比で TiO_2 と窒素とリンを含む第2層141bが成膜された試料が得られる。すなわち、金属元素201がTiであり、第1非金属元素202が酸素であり、第2非金属元素203が窒素及びリンの少なくともいずれかを含む、第2層141bが得られる。

それぞれのターゲットに対応して得られた試料を、試料3Tab、3Tbb、3Tcb、3Tdb、3Teb、3Tfb、3Tgb、3Thb、3Tib及び3Tjbとする。そして、上記の各試料においては、第2非金属元素203における窒素とリンと含有比率が変えられている。

[0107] 上記の各試料のそれぞれの第2層141bの上に、 ZnMn_2O_4 からなるターゲットを用い、PLD法により記憶層142となる記憶層膜を形成する。この時の条件は、第1の実施例と同様である。こうして得られた試料を、それぞれ、試料3Tar、3Tbr、3Tcr、3Tdr、3Ter、3Tfr、3Tgr、3Thr、3Tir及び3Tjrとする。

[0108] そして、上記の各種の試料に対して、第1の実施例と同様に、Ptパッドを成膜する。こうして得られた試料を、それぞれ、試料3Tas、3Tbs、3Tcs、3Tds、3Tes、3Tfs、3Tgs、3Ths、3Tis及び3Tjsとする。

[0109] このようにして得られた各試料について、第1の実施例と同様に、スイッチング動作

試験を行う。ただし、本実施例の動作試験においては、オン状態とオフ状態を切り替えの繰り返しの回数は、8万回とした。なお、動作状態の判定は、第1の実施例と同様である。

[0110] そして、上記の各試料において、スイッチング動作が、1万回以下で動作状態ではなくなった試料は、試料3Tfs、3Tgs、3Ths、3Tis及び3Tjsである。一方、試料3Tas、3Tbs、2Tcs、2Tds及び2Tesは、スイッチング回数が8万回においても、動作状態が確認される。

[0111] すなわち、上記において、第2非金属元素203として、窒素量が多い試料で大きな酸化防止効果が現れているが、リンなどでは同じV族元素で効果があるものの反応性の関係から燐酸など別の化合物を形成すると考えられ、このために、リンを相対的に多く含む場合にはスイッチング回数減少につながったものと考えられる。

[0112] このように、第2非金属元素203が窒素、リン、ヒ素、アンチモンからなる群から選ばれた少なくとも1つを含む時、第2の非金属元素203のうち、窒素が占める割合は50モルパーセント以上とすることができる。すなわち、窒素、リン、ヒ素、アンチモンのうち、より安定な窒素を多く用いることにより、より安定して酸化層141pの生成を抑制することができる。

[0113] (第4の実施例)

第4の実施例の不揮発性記憶装置においては、第1の実施形態と同様に、第1電極141の第1層141aには、TiNが用いられ、第2層141bには、 CoO_2 と窒素を含む材料が用いられる。すなわち、金属元素201がCoであり、第1非金属元素202が酸素であり、第2非金属元素203が窒素である例である。また、記憶層142としては、第1の実施例と同様に、 ZnMn_2O_4 が用いられている。そして、記憶層142の膜厚が変えられる。

[0114] まず、 CoO_2 ターゲットに、酸素比換算で窒素を1.0atm%でドーブしたターゲットを準備する。

[0115] そして、第1の実施例と同様に、第1電極141の第1層141aとなるTiN層が設けられたSi基板の上に、上記のターゲットを用いて、PLD法により成膜する。この時の条件は、第1の実施例と同様である。

これにより、シリコン基板のTiN層の上に、 CoO_2 と窒素とを含む第2層141bが成膜された試料が得られる。そして、得られた試料を試料4Tabとする。

[0116] 上記の試料4Tabの第2層141bの上に、 ZnMn_2O_4 からなるターゲットを用い、PLD法により記憶層142となる記憶層膜を形成する。

この時、成膜時間を調整することにより、膜厚を、5、10、15、20、25、30、40、50、75、100nmとする。成膜温度は400℃であり、酸素分圧は1Paである。こうして得られた、膜厚が、5、10、15、20、25、30、40、50、75、100nmにそれぞれ対応する試料を、それぞれ、試料4Tar、4Tbr、4Tcr、4Tdr、4Ter、4Tfr、4Tgr、4Thr、4Tir及び4Tjrとする。

[0117] そして、上記の各種の試料に対して、第1の実施例と同様に、Ptパッドを成膜する。こうして得られた試料を、それぞれ、試料3Tas、3Tbs、3Tcs、3Tds、3Tes、3Tfs、3Tgs、3Ths、3Tis及び3Tjsとする。

[0118] このようにして得られた各試料について、第1の実施例と同様に、スイッチング動作試験を行う。すなわち、この場合のスイッチングの繰り返しの回数は5万回である。

[0119] そして、上記の各試料において、スイッチング動作が、1万回以下で動作状態ではなくなった試料は、試料4Tasのみである。すなわち、試料3Tbs、3Tcs、3Tds、3Tes、3Tfs、3Tgs、3Ths、3Tis及び3Tjsは、スイッチング回数が5万回においても、動作状態が確認される。

[0120] このように、第1電極141の第2層141bがCo系電極であっても、窒素のドーピングにより、酸化防止の効果が発揮される。なお、記憶層142の膜厚が薄い試料4Tbsにおいては、電極どうしのショートなどによりスイッチング回数が少なかった可能性がある。

[0121] このように、第1電極141において、第1層141aがCo系酸化物であり、第2層がCo系酸化物に窒素を含む材料を用いた場合も、第1電極141の酸化の進行を抑制することができる。

[0122] (第5の実施例)

第5の実施例の不揮発性記憶装置においては、第1の実施形態と同様に、第1電極141の第1層141aには、TiNが用いられ、第2層141bには、 TiO_2 に窒素を含む材料が用いられる。ただし、本実施例においては、記憶層142として、 $\text{Pr}_2\text{CaMn}_3\text{O}_6$

が用いられている。なお、実施例1と同様に、第2層141bにおける窒素のドーピング量が変わえられる。

[0123] まず、第1の実施例と同様に、 TiO_2 粉末にTiN粉末を、非金属元素のモル比で、それぞれ0.010、0.030、0.10、0.30、1.0、3.0、5.0、10、20、25%で混合して焼結し、それぞれ、ターゲット5Ta、5Tb、5Tc、5Td、5Te、5Tf、5Tg、5Th、5Ti及び5Tjとする。

[0124] 第1の実施例と同様に、第1電極141の第1層141aとなるTiN層が設けられたSi基板を真空チャンバー中に設置し、上記の各種のターゲットを用い、PLD法により成膜する。この時の条件は第1の実施例と同様である。

これにより、シリコン基板のTiN層の上に、各種の成分比で TiO_2 とTiNとを含む第2層141bが成膜された試料が得られる。

使用したそれぞれのターゲットに対応して得られた試料を、試料5Tab、5Tbb、5Tcb、5Tdb、5Teb、5Tfb、5Tgb、5Thb、5Tib及び5Tjbとする。

[0125] 上記の試料のそれぞれの第2層141bの上に、 $\text{Pr}_2\text{CaMn}_3\text{O}_6$ からなるターゲットを用い、PLD法により記憶層142となる記憶層膜を形成する。この時の条件は第1の実施例と同様である。ただし、成膜温度は700°Cである。こうして得られた試料を、それぞれ、試料5Tar、5Tbr、5Tcr、5Tdr、5Ter、5Tfr、5Tgr、5Thr、5Tir及び5Tjrとする。

[0126] そして、上記の各種の試料に対して、第1の実施例と同様に、Ptパッドを成膜する。こうして得られた試料を、それぞれ、試料5Tas、5Tbs、5Tcs、5Tds、5Tes、5Tfs、5Tgs、5Ths、5Tis及び5Tjsとする。

[0127] このようにして得られた各試料について、第1の実施例と同様に、スイッチング動作試験を行う。

[0128] そして、上記の各試料において、スイッチング動作が、1万回以下で動作状態ではなくなった試料は、試料5Tas、5Ths、5Tis及び5Tjsである。一方、試料5Tbs、5Tcs、5Tds、5Tes、5Tfs及び5Tgsは、スイッチング回数が5万回においても、動作状態が確認される。

[0129] すなわち、実施例1と同様に、ドーピングする窒素量が、0.030mol%～10.0mol%

の時に、特にスイッチング回数の増大の効果がある。すなわち、第1電極141の酸化が抑制されている。一方、ドーピングする窒素量が、0.030mol%よりも少ない場合においては、第1電極141の酸化防止力が不足しているものと考えられる。

そして、本実施例の場合は、記憶層142に用いる材料として、成膜温度が比較的高いペロブスカイト系酸化物を用いているが、この場合も第1の実施例と同様の第1電極141に対する酸化防止効果が得られる。

[0130] (第2の実施の形態)

図8は、本発明の第2の実施形態に係る不揮発性記憶装置の製造方法を例示するフローチャート図である。

本実施形態に係る不揮発性記憶装置の製造方法は、記憶層142と、記憶層142に向けて電流を流す電極(第1電極141)と、を有する積層構造体145と、記憶層142に電圧を印加し電流を流して記憶層142に抵抗変化を生じさせて情報を記憶させる電圧印加部101と、を有する不揮発性記憶装置の製造方法である。

[0131] 上記の電圧印加部101は、例えば、第1の配線110であるビット配線(BL)と、第2の配線120であるワード線(WL)と、を含むことができる。

[0132] 図8に表したように、実施形態に係る不揮発性記憶装置の製造方法においては、まず、前記電極(第1の電極141)の一部となる、金属元素201と、第1価数 n を有する第1非金属元素202と、を有する第1層膜141afを形成する(ステップS110)。

[0133] そして、前記電極(第1の電極141)の別の一部であり記憶層142の側の第2層141bとなる、前記金属元素201と、前記第1非金属元素202の第1価数 n よりも1大きい第2価数($n+1$)を有する第2非金属元素203と、を有する第2層膜141bfを形成する(ステップS120)。なお、このとき、第2層膜141bfは、さらに前記第1非金属元素202を含んでも良い。

[0134] これにより、第1電極141の記憶層142の界面側に、第1非金属元素202よりも価数が1大きい第2非金属元素203を含ませることができ、電極(第1電極141)の劣化を抑制し、動作寿命の長い不揮発性記憶装置の製造方法が提供される。

[0135] 図8に例示した製造方法においては、第1電極141の第1層141aとなる第1層膜141afを形成するステップS110の後に、第2層141bとなる第2層膜141bfを形成する

ステップS120を実施する。この場合は、ステップS120の後に、記憶層142となる膜の形成が実施される。

ただし、上記のステップS110とステップS120との順序は入れ替えが可能であり、第2層141bとなる第2層膜141bfを形成するステップS120の後に、第1電極141の第1層141aとなる第1層膜141afを形成するステップS110を実施しても良い。この場合には、ステップS120の前に、記憶層142となる膜の形成が実施される。

[0136] さらに、上記のステップS110、ステップS120及び、記憶層142となる膜の形成の、前または後に、例えば、整流素子部150となる各種の膜、第1配線110となる膜、及び、第2配線120となる膜の形成を行うことができる。

[0137] 以下、本実施形態に係る不揮発性記憶装置の製造方法が、第1及び第2の配線110、120の間に、第1電極141と記憶層142とを含む積層構造体145が挟まれた、クロスポイント型の不揮発性記憶装置の製造方法である場合として説明する。

[0138] 図9は、本発明の第2の実施形態に係る不揮発性記憶装置の製造方法を例示する工程順断面模式図である。

図10は、図9に続く工程順断面模式図である。

また、図9と図10において、左側の図はY軸に平行な断面図(図2のA-A'線断面図)、右側の図はX軸に平行な断面図(図2のB-B'線断面図)である。

[0139] 図9(a)に表したように、まず、シリコンからなる基板105の上に、第1の配線110となる膜(第1の導電膜110f)を形成し、その上に、第2電極143となる第2電極膜143fを形成し、さらにその上に記憶層142となる記憶層膜142fを形成し、さらに、その上に第2層141bとなる第2層膜141bfを形成する。

なお、既に説明したように、第1の配線110と第2電極143とは兼用することができ、この場合には、上記の第1の導電膜110fまたは第2電極膜143fは省略できる。

第1の導電膜110fには、第1の配線110の少なくとも表面に導電性を付与するものであり、Ti、Ta、Zr、Hf、W、Mo、W、Ni、Pt、Er、Ni、Ir、Ru、Au、Nb、Sr、Si、Ga及びAsよりなる群から選ばれた少なくとも1つを用いることができる。さらに、この群から選ばれた少なくとも2つを含む合金を用いることができる。

[0140] 第2層膜141bfは、金属元素201と、第2非金属元素203を含む。第2非金属元素

203は、第1非金属元素202の第1価数 n よりも1大きい第2価数($n+1$)を有する。なお、このとき、第2層膜141bfは、さらに第1非金属元素202を含んでも良い。第2層膜141bfは、例えば、既に説明した、PLD法、MOCVD法、MOD法等の各種の方法により形成することができる。

なお、図9(a)に例示した工程が、図8に例示したステップS120に相当する。

[0141] そして、図9(b)に表したように、第2層膜141bfの上に、第1層141aとなる第1層膜141afを形成する。

[0142] 第1層膜141afは、金属元素201と第1非金属元素202とを含む各種の材料を用いることができる。金属元素201としては、Ti、Ta、Zr、Hf、W、Mo、Ni、Er、Mn、Nb、Co、Fe、Cu、Zn、及び、Srよりなる群から選ばれた少なくとも1つを含むことができる。第1非金属元素としては、例えば酸素や窒素とすることができる。第1非金属元素202は、第1価数 n を有する。

[0143] なお、この工程が、図8に例示したステップS110に相当する。

このように、図9に例示する製造方法では、図8に例示したステップS110及びステップS120が逆の順序で実施される例である。

[0144] 上記の第1層膜141afは、例えば、既に説明した、PLD法、MOCVD法、MOD法等の各種の方法により形成することができる。

[0145] なお、例えば、記憶層膜142fの上に第1層膜141afを形成し、その後、記憶層膜142fに含まれる第2非金属元素203を、第1層膜141afに拡散させることによって、第2層膜141bfを形成することもできる。この場合は、第2層膜141bfは、膜の堆積という方法ではなく、第2非金属元素203の拡散の方法によって形成される。以下では、図9(a)に例示したように、第2層膜141bfを膜の堆積によって形成する方法場合として説明する。

[0146] この後、図9(c)に表したように、整流素子部150となる整流素子部膜150fを形成する。

[0147] なお、上記の第1の導電膜110f、第2電極膜143f、記憶層膜142f、第2層膜141bf、第1層膜141af、及び、整流素子部膜150fの形成は、連続して実施することができる。

[0148] そして、図9(d)に表したように、整流素子部膜150f、第1層膜141af、第2層膜141bf、記憶層膜142f、第2電極膜143f、及び、第1の導電膜110fを、例えば、フォトリソグラフィとドライエッチング法を用いてパターンニングし、絶縁部160となる膜(絶縁部膜160f)をCVD(Chemical Vapor Deposition)または塗布法により成膜(形成)し、必要に応じてCMP(Chemical Mechanical Polishing)法により表面を平坦化する。なお、上記において、第1の配線110が、X軸に平行な方向に延在するように、パターンニングする。

[0149] そして、図10(a)に表したように、第2の配線120用の膜(第2の導電膜120f)をスパッタまたはCVD法により成膜し、例えばフォトリソグラフィ法とドライエッチング法により、第2の導電膜120f、整流素子部膜150f、第1層膜141af、第2層膜141bf、記憶層膜142f、第2電極膜143f、及び、絶縁部膜160fをパターンニングする。

なお、第2の配線120の材料には、例えば、タングステン、タングステンシリサイド、タングステンナイトライド等を用いることができる。また、この時、これらの膜は、第1の配線110のパターンニング方向と直交するように、すなわち、第2の配線120がY軸方向に延在するようにパターンニングする。

[0150] そして、図10(b)に表したように、絶縁部160となる膜として、例えば SiO_2 膜をCVD法や塗布法により、記憶部140等の間を埋め込むようにして成膜し、必要に応じてCMP法により表面を平坦化する。

これにより、図1～図3に例示した、1層の記憶層142を有する不揮発性記憶装置10が形成できる。

[0151] さらに、上記の工程を繰り返すことにより多層の記憶部140を有する不揮発性記憶装置が形成できる。

なお、上記において、図9(d)に例示した、整流素子部膜150f、第1層膜141af、第2層膜141bf、記憶層膜142f、第2電極膜143f、及び、第1の導電膜110fのパターンニングの後に、第2の配線120用の膜(第2の導電膜120f)を形成して1層目の記憶層142を含む記憶部を形成した後、さらに、2層目の整流素子部膜150f、第1層膜141af、第2層膜141bf、記憶層膜142f、第2電極膜143fを形成し、1層目の第2の配線120用の第2の導電膜120f、整流素子部膜150f、第1層膜141af、第2層膜

141bf膜、記憶層膜142f、第2電極膜143f、及び、絶縁部膜160fのパターニングと同時に、2層目の整流素子部膜150f、第1層膜141af、第2層膜141bf、記憶層膜142f、及び、第2電極膜143fを、第2の配線120がY軸方向に延在するようにパターニングすることもできる。これにより、工程の省略ができる。さらに、これを繰り返して実施することができる。

[0152] このように、本実施形態に不揮発性記憶装置の製造方法によって、電極(第1電極141)の劣化を抑制し、動作寿命の長い不揮発性記憶装置の製造方法が提供される。

[0153] (第3の実施の形態)

第3の実施の形態は、プローブメモリ型の不揮発性記憶装置である。

図11及び図12は、本発明の第3の実施形態に係る不揮発性記憶装置の構成を例示する模式的斜視図及び模式的平面図である。

図11及び図12に表したように、本発明の第3の実施形態に係る不揮発性記憶装置30では、XYスキャナ516の上には、導電層521の上に設けられた記憶部522が配置されている。そして、この記憶部522に対向する形で、プローブアレイが配置される。

[0154] プローブアレイは、基板523と、基板523の一面側にアレイ状に配置される複数のプローブ(ヘッド)524と、を有する。複数のプローブ524の各々は、例えば、カンチレバーから構成され、マルチプレクスドライバ525、526により駆動される。

複数のプローブ524は、それぞれ、基板523内のマイクロアクチュエータを用いて個別に動作可能であるが、全てをまとめて同じ動作をさせて記憶媒体のデータエリアに対してアクセスを行うこともできる。

[0155] まず、マルチプレクスドライバ525、526を用いて、全てのプローブ524をX方向に一定周期で往復動作させ、記憶媒体のサーボエリアからY方向の位置情報を読み出す。Y方向の位置情報は、ドライバ515に転送される。

ドライバ515は、この位置情報に基づいてXYスキャナ516を駆動し、記憶媒体をY方向に移動させ、記憶媒体とプローブとの位置決めを行う。

両者の位置決めが完了したら、データエリア上のプローブ524の全てに対して、同

時、かつ、連続的に、データの読み出し又は書き込みを行う。

データの読み出し及び書き込みは、プローブ524がX方向に往復動作していることから連続的に行われる。また、データの読み出し及び書き込みは、記憶部522のY方向の位置を順次変えることにより、データエリアに対して、一行ずつ、実施される。

なお、記憶部522をX方向に一定周期で往復運動させて記憶媒体から位置情報を読み出し、プローブ524をY方向に移動させるようにしても良い。

[0156] 記憶部522は、例えば、基板520に設けられた導電層521の上に設けられる。

記憶部522は、複数のデータエリア、並びに、複数のデータエリアのX方向の両端にそれぞれ配置されるサーボエリアを有する。複数のデータエリアは、記憶部522の主要部を占める。

[0157] サーボエリア内には、サーボバースト信号が記憶される。サーボバースト信号は、データエリア内のY方向の位置情報を示している。

[0158] 記憶部522内には、これらの情報の他に、さらに、アドレスデータが記憶されるアドレスエリア及び同期をとるためのプリアンプルエリアが配置される。

データ及びサーボバースト信号は、記憶ビット(電気抵抗変動)として記憶部522に記憶される。記憶ビットの“1”及び“0”情報は、記憶部522の電気抵抗を検出することにより読み出す。

[0159] 本例では、1つのデータエリアに対応して1つのプローブ(ヘッド)が設けられ、1つのサーボエリアに対して1つのプローブが設けられる。

データエリアは、複数のトラックから構成される。アドレスエリアから読み出されるアドレス信号によりデータエリアのトラックが特定される。また、サーボエリアから読み出されるサーボバースト信号は、プローブ524をトラックの中心に移動させ、記憶ビットの読み取り誤差をなくすためのものである。

ここで、X方向をダウントラック方向、Y方向をトラック方向に対応させることにより、HDDのヘッド位置制御技術を利用することが可能になる。

[0160] このような構成の不揮発性記憶装置30において、記憶部522は、電極(図示しない第1電極141)と記憶層(図示しない)とを有する積層構造体を有している。そして、前記記憶層に電圧を印加し電流を流して前記記憶層に抵抗変化を生じさせて情報を

記憶させる電圧印加部が設けられている。この場合の電圧印加部は、導電層521及びプローブ524である。なお、上記において、導電層521と、記憶部522の電極(第1電極141)とが兼用されても良い。

[0161] そして、記憶部522の前記電極(第1電極141)は、前記電極から前記記憶層に向けて電流を通電する。そして、この電極は、金属元素201と、第1価数 n を有する第1非金属元素202と、を含む第1層141aと、第1層141aと記憶層142との間に設けられ、金属元素201と、第1非金属元素202と、前記第1価数 n よりも1大きい第2価数($n+1$)を有する第2非金属元素203と、を含む第2層141bと、を有する。

これにより、第1電極141の酸化の進行を防止し、電極(第1電極141)の劣化を抑制し、動作寿命の長い不揮発性記憶装置が提供される。

[0162] なお、本実施形態に係る不揮発性記憶装置30においても、第1の実施形態と同様に、金属元素201、第1非金属元素202、及び、第2非金属元素203の組み合わせが適用可能である。また、第2層141bの等も第1の実施形態と同様に実施することができる。

[0163] また、本実施形態に係るプローブメモリ型の不揮発性記憶装置30においても、既に説明した第2の実施形態に係る不揮発性記憶装置の製造方法が適用できる。

[0164] 以上、具体例を参照しつつ、本発明の実施の形態について説明した。しかし、本発明は、これらの具体例に限定されるものではない。例えば、不揮発性記憶装置及びその製造方法を構成する各要素の具体的な構成に関しては、当業者が公知の範囲から適宜選択することにより本発明を同様に実施し、同様の効果を得ることができる限り、本発明の範囲に包含される。

また、各具体例のいずれか2つ以上の要素を技術的に可能な範囲で組み合わせたものも、本発明の要旨を包含する限り本発明の範囲に含まれる。

[0165] その他、本発明の実施の形態として上述した不揮発性記憶装置及びその製造方法を基にして、当業者が適宜設計変更して実施し得る全ての不揮発性記憶装置及びその製造方法も、本発明の要旨を包含する限り、本発明の範囲に属する。

[0166] その他、本発明の思想の範疇において、当業者であれば、各種の変更例及び修正例に想到し得るものであり、それら変更例及び修正例についても本発明の範囲に

属するものと了解される。

産業上の利用可能性

[0167] 本発明によれば、電極の劣化を抑制し、動作寿命の長い不揮発性記憶装置及びその製造方法が提供される。

請求の範囲

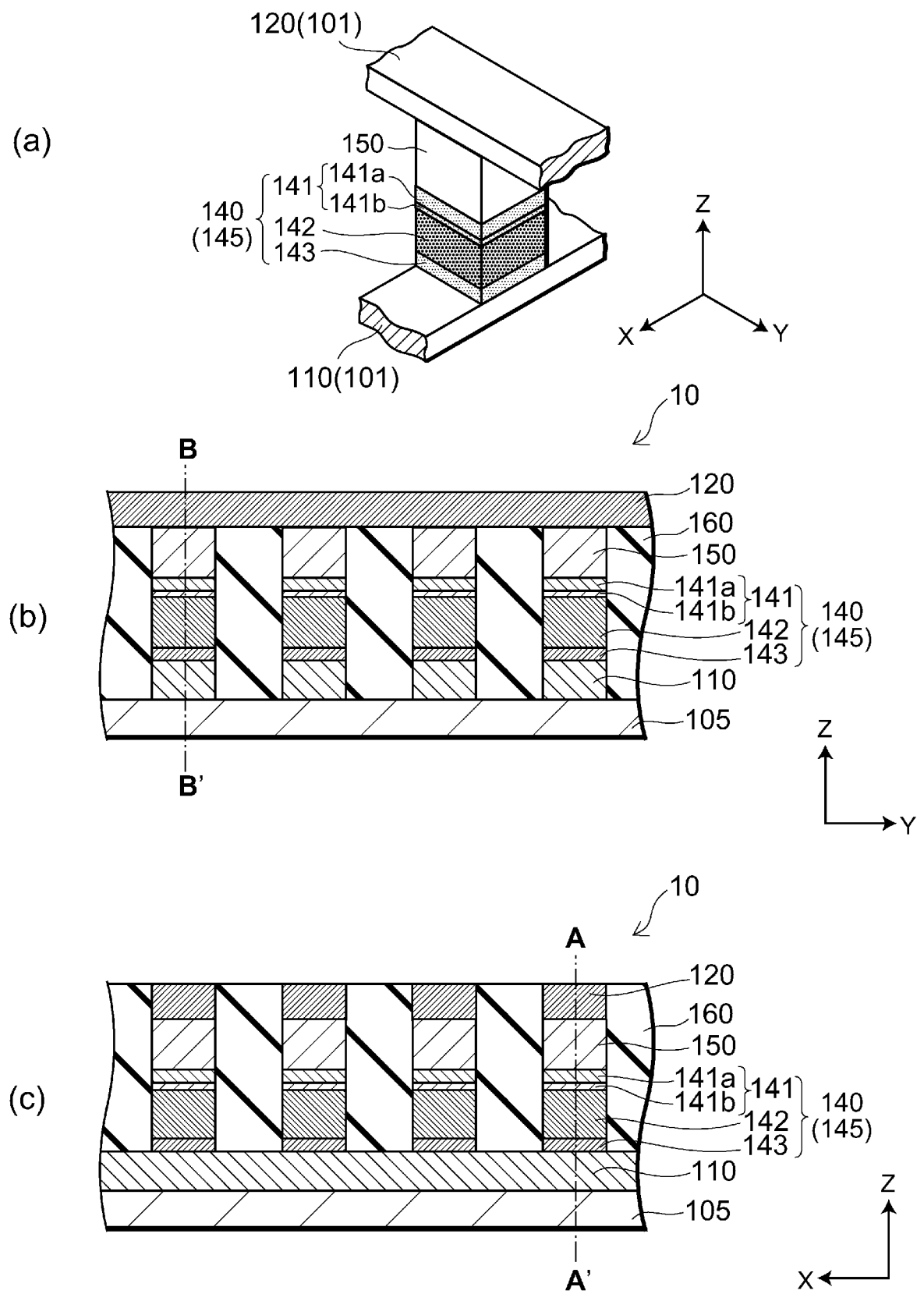
- [1] 電極と、
前記電極に接続され、前記電極から流される電流により抵抗が変化する記憶層と、
を備え、
前記電極は、
金属元素と、第1価数 n を有する第1非金属元素と、を含む第1層と、
前記第1層と前記記憶層との間に設けられ、前記金属元素と、前記第1価数 n よりも1大きい第2価数 $(n+1)$ を有する第2非金属元素と、を含む第2層と、
を有することを特徴とする不揮発性記憶装置。
- [2] 前記第1価数 n は2であり、前記第2価数 $(n+1)$ は3であることを特徴とする請求項1記載の不揮発性記憶装置。
- [3] 前記第1非金属元素は酸素であり、前記第2非金属元素は窒素、リン、ヒ素、アンチモンよりなる群から選ばれた少なくとも1つを含むことを特徴とする請求項1記載の不揮発性記憶装置。
- [4] 前記第2非金属元素のうち、窒素が占める割合は50モルパーセント以上であることを特徴とする請求項3記載の不揮発性記憶装置。
- [5] 前記第1価数 n は3であり、前記第2価数 $(n+1)$ は4であることを特徴とする請求項1記載の不揮発性記憶装置。
- [6] 前記第1非金属元素は窒素であり、前記第2非金属元素は炭素、シリコン、ゲルマニウムからなる群から選ばれた少なくとも1つを含むことを特徴とする請求項1記載の不揮発性記憶装置。
- [7] 前記第2非金属元素の前記第1非金属元素に対する割合は、0.03モルパーセント～10モルパーセントであることを特徴とする請求項1記載の不揮発性記憶装置。
- [8] 前記第2非金属元素の前記第1非金属元素に対する割合は、0.5モルパーセント～102モルパーセントであることを特徴とする請求項1記載の不揮発性記憶装置。
- [9] 前記第2層の厚さは、0.1nm以上10nm以下であることを特徴とする請求項1記載の不揮発性記憶装置。
- [10] 前記第2層の厚さは、1nm以上5nm以下であることを特徴とする請求項1記載の不

揮発性記憶装置。

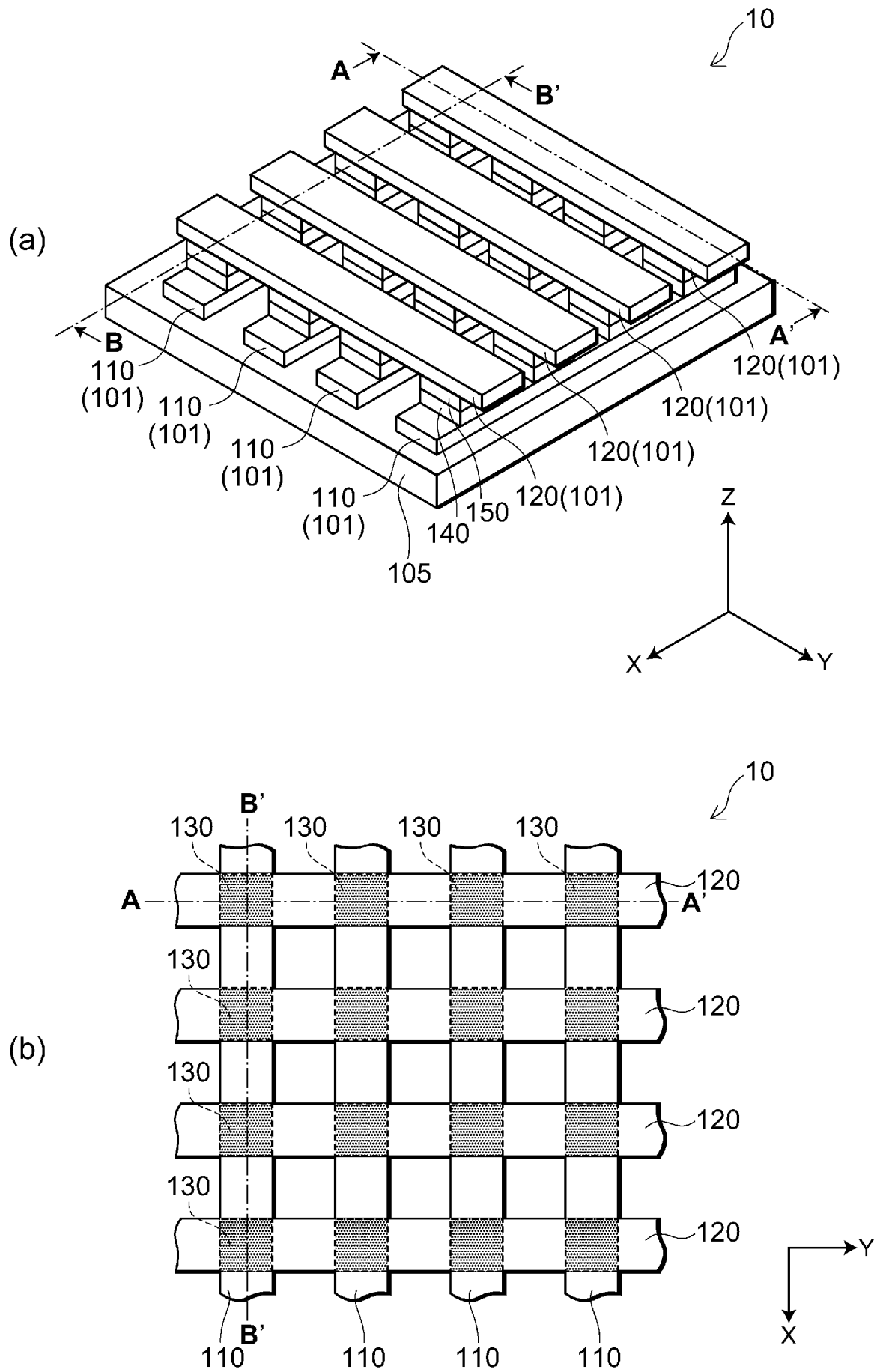
- [11] 前記金属元素は、Ti、Ta、Zr、Hf、W、Mo、Ni、Er、Mn、Nb、Co、Fe、Cu、Zn、及び、Srよりなる群から選ばれた少なくとも1つを含むことを特徴とする請求項1記載の不揮発性記憶装置。
- [12] 前記記憶層は、Ti、Ta、Zr、Hf、W、Mo、Ni、Er、Mn、Ir、Nb、Sr及びCeよりなる群から選ばれた少なくとも1つを含む酸化物を含むことを特徴とする請求項1記載の不揮発性記憶装置。
- [13] 前記記憶層は、2種類以上の金属元素を含む酸化物を含むことを特徴とする請求項1記載の不揮発性記憶装置。
- [14] 前記電極と前記記憶層とを含む積層構造体は、ワード線とビット線との間に挟まれてなることを特徴とする請求項1記載の不揮発性記憶装置。
- [15] 前記電極と前記記憶層とを含む積層構造体に前記電流を供給するプローブを含むことを特徴とする請求項1記載の不揮発性記憶装置。
- [16] 電極と、前記電極から流される電流により抵抗が変化する記憶層と、を有する積層構造体を有する不揮発性記憶装置の製造方法であって、
前記電極の一部となる、金属元素と、第1価数 n を有する第1非金属元素と、を有する第1層膜を形成する工程と、
前記電極の別の一部であり前記記憶層の側の第2層となる、前記金属元素と、前記第1価数 n よりも1大きい第2価数 $(n+1)$ を有する第2非金属元素と、を有する第2層膜を形成する工程と、
を備えたことを特徴とする不揮発性記憶装置の製造方法。
- [17] 前記第1価数 n は2であり、前記第2価数 $(n+1)$ は3であることを特徴とする請求項16記載の不揮発性記憶装置の製造方法。
- [18] 前記第1非金属元素は酸素であり、前記第2非金属元素は窒素、リン、ヒ素、アンチモンからなる群から選ばれた少なくとも1つであることを特徴とする請求項16記載の不揮発性記憶装置の製造方法。
- [19] 前記第1価数 n は3であり、前記第2価数 $(n+1)$ は4であることを特徴とする請求項16記載の不揮発性記憶装置の製造方法。

- [20] 前記第1非金属元素は炭素であり、前記第2非金属元素は炭素、シリコン、ゲルマニウムからなる群から選ばれた少なくとも1つであることを特徴とする請求項16記載の不揮発性記憶装置の製造方法。

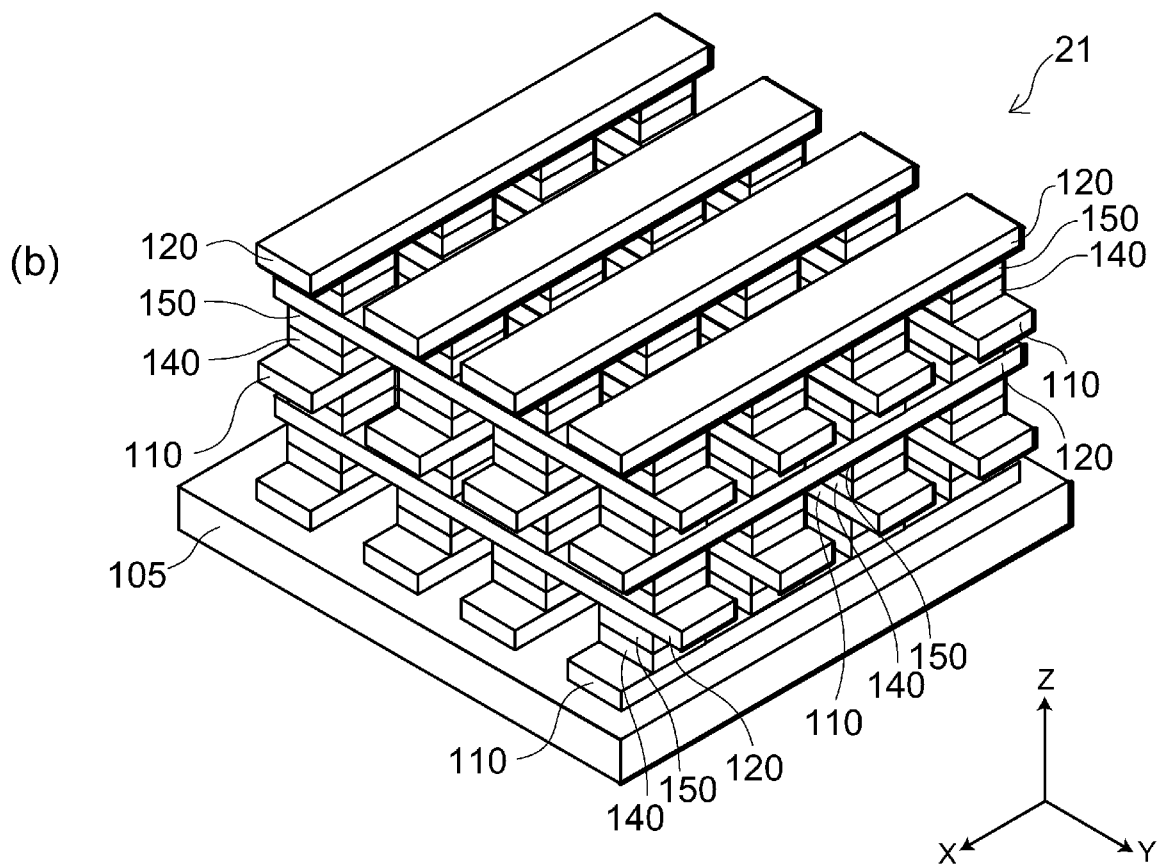
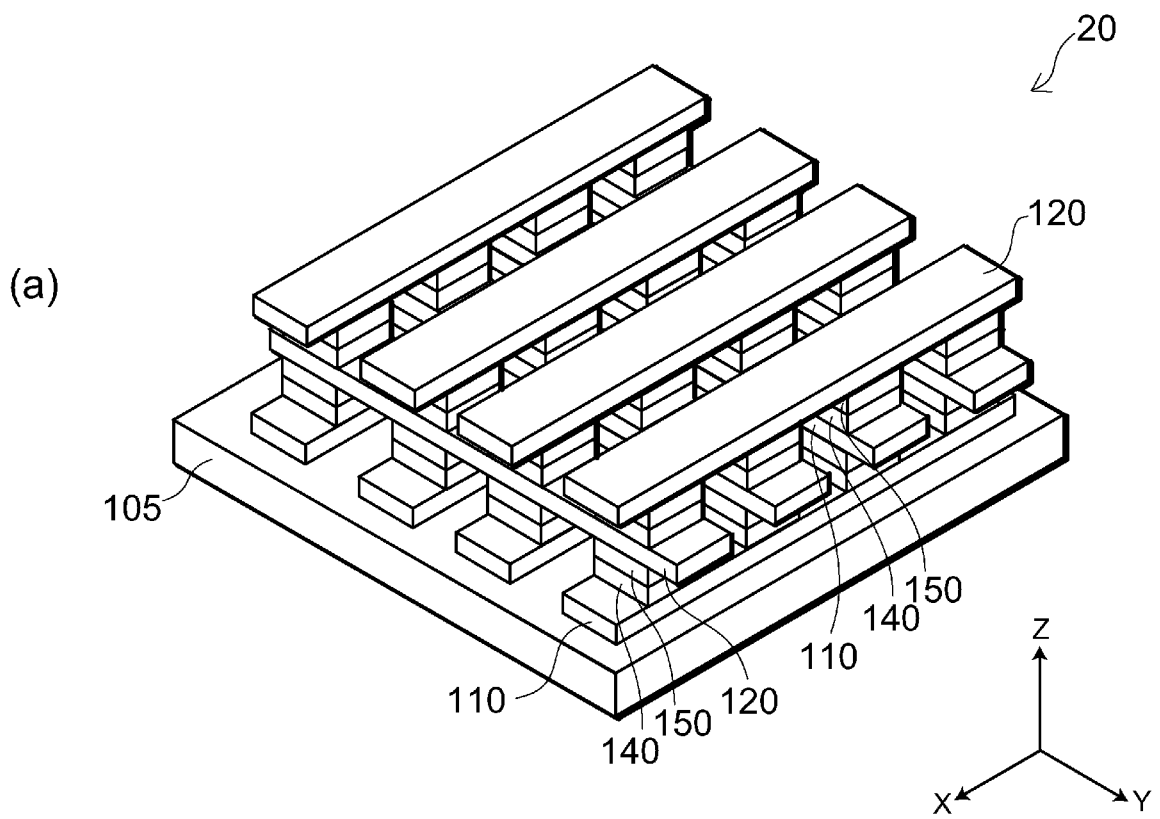
[図1]



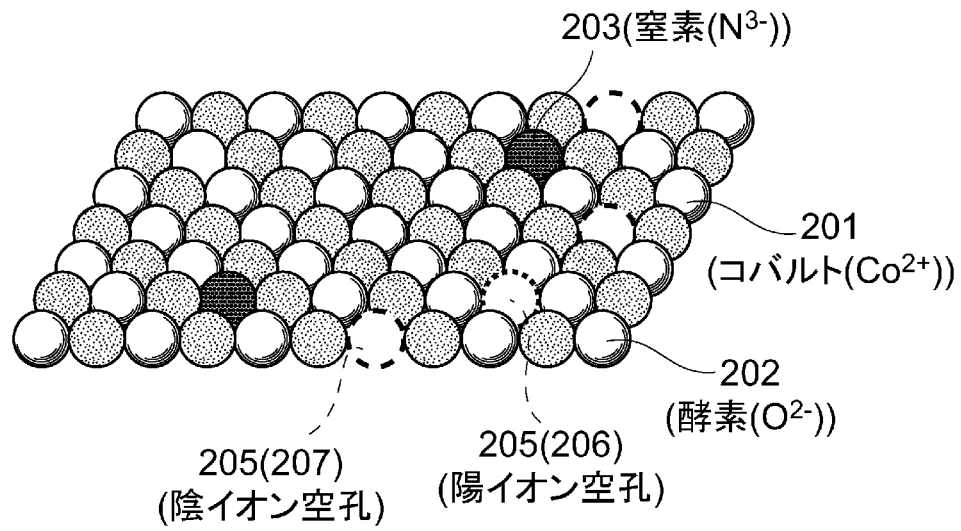
[図2]



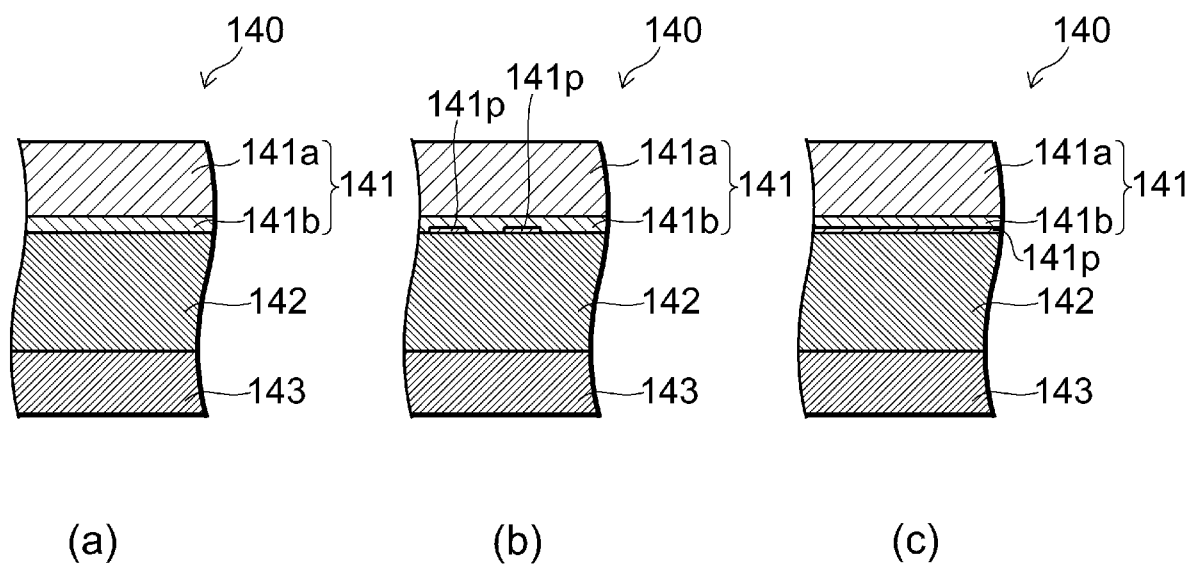
[図3]



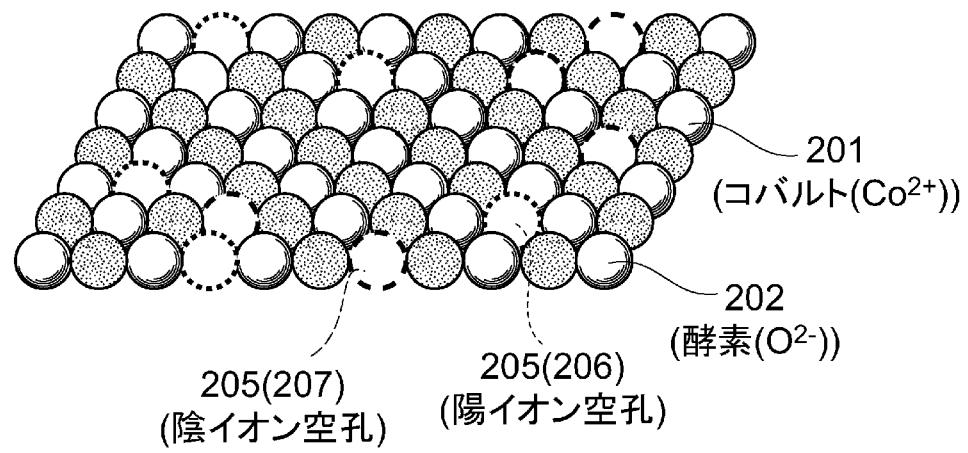
[図4]



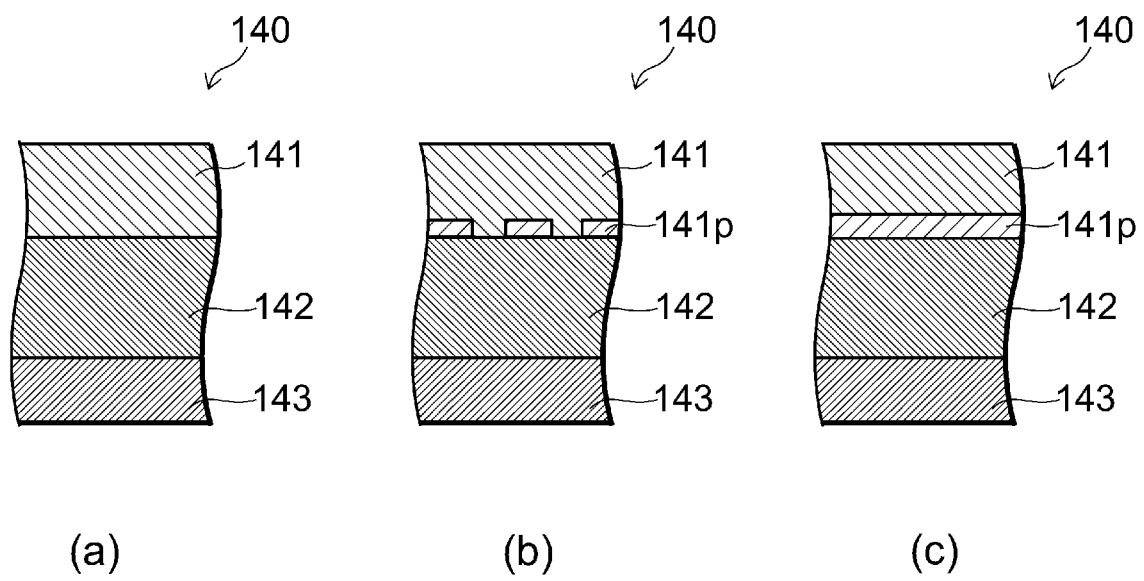
[図5]



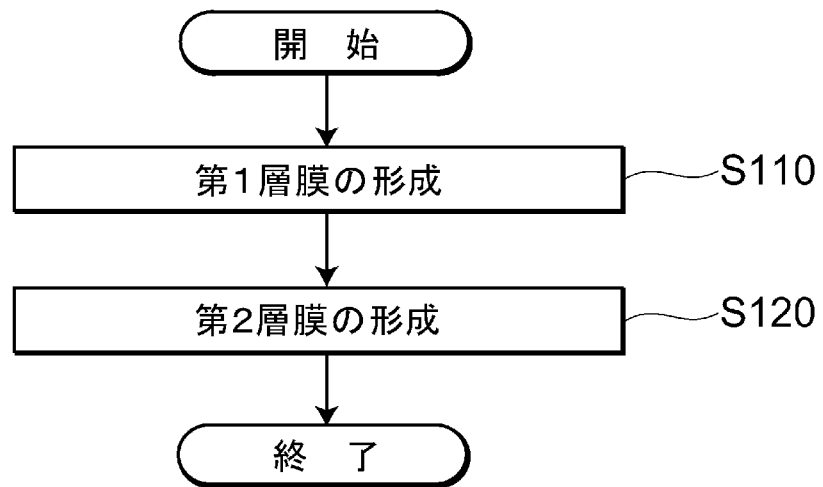
[図6]



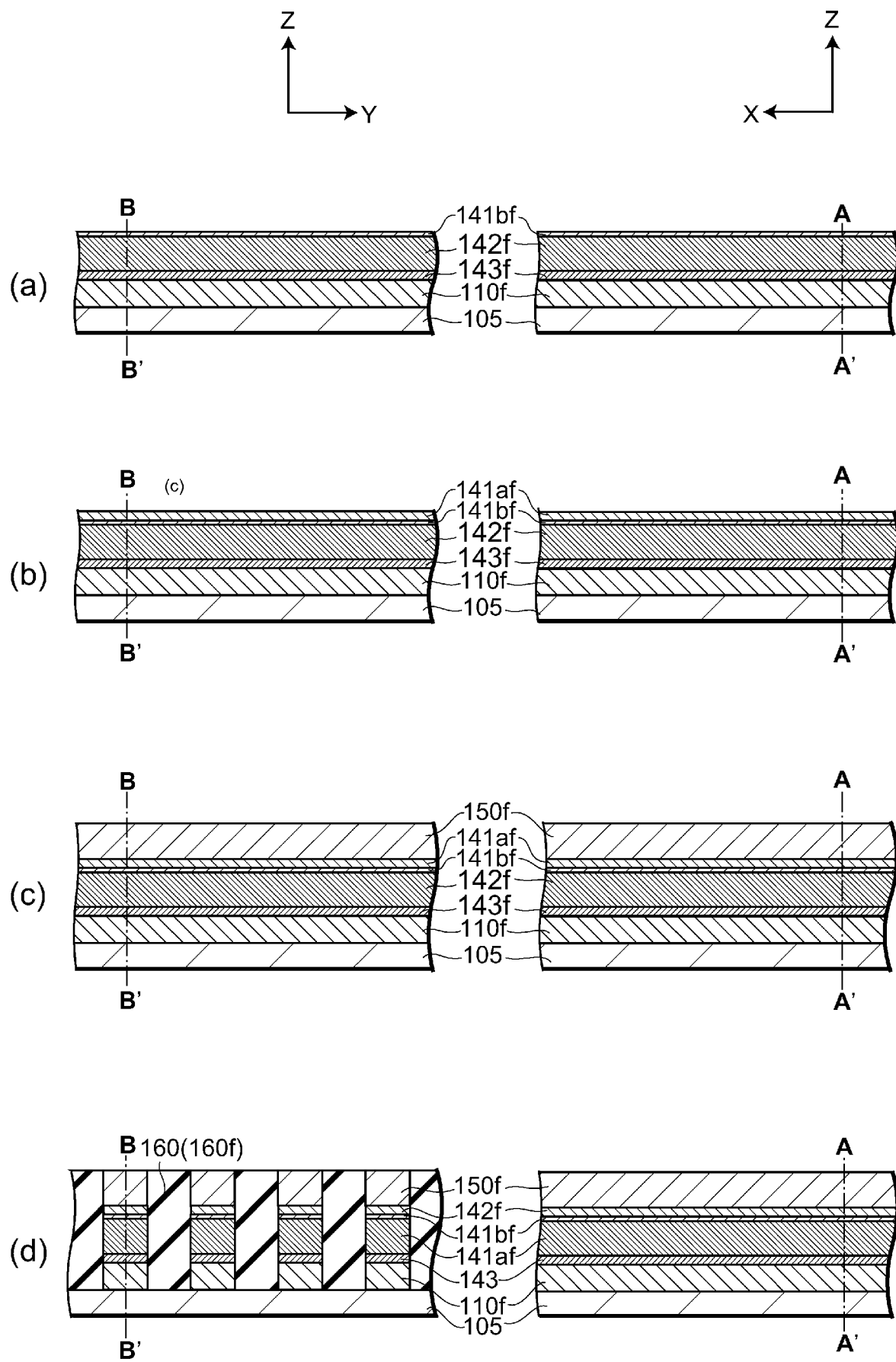
[図7]



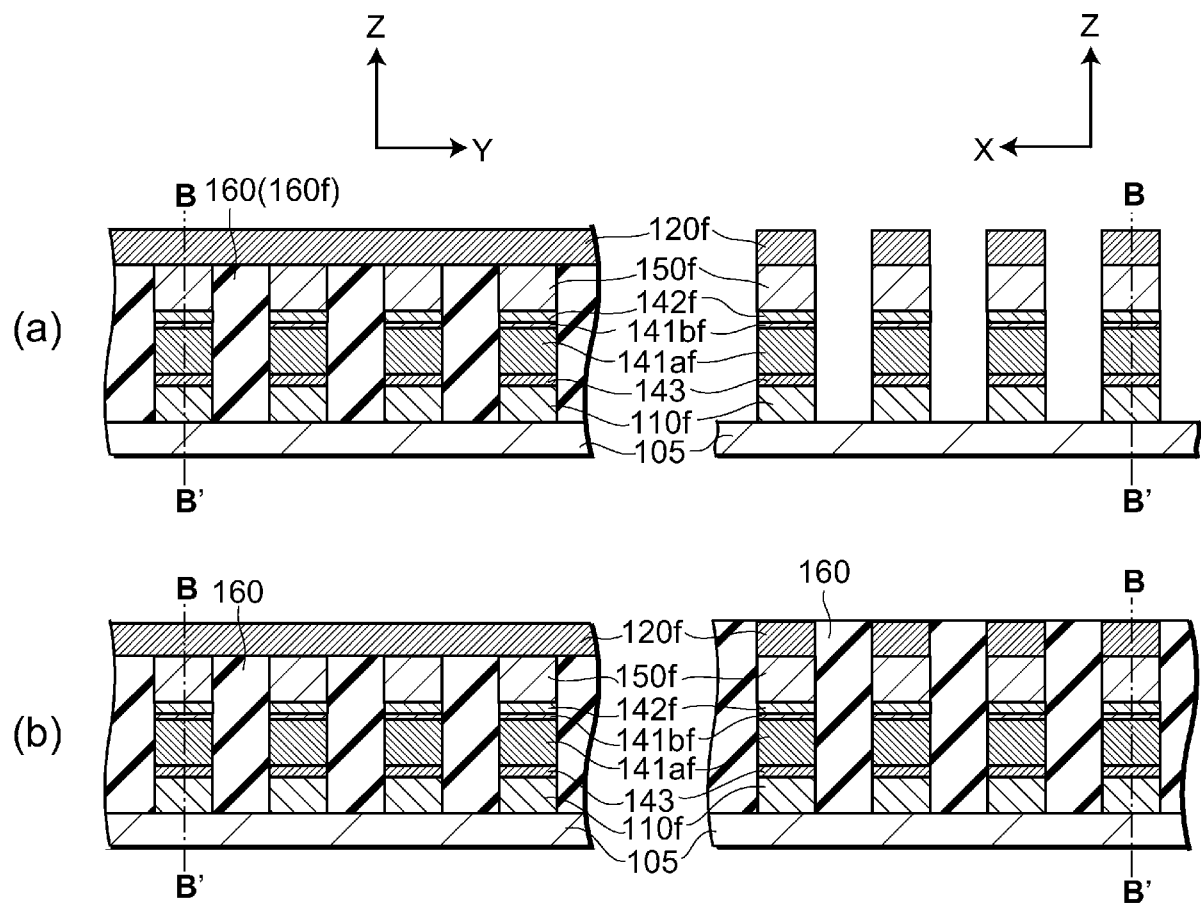
[図8]



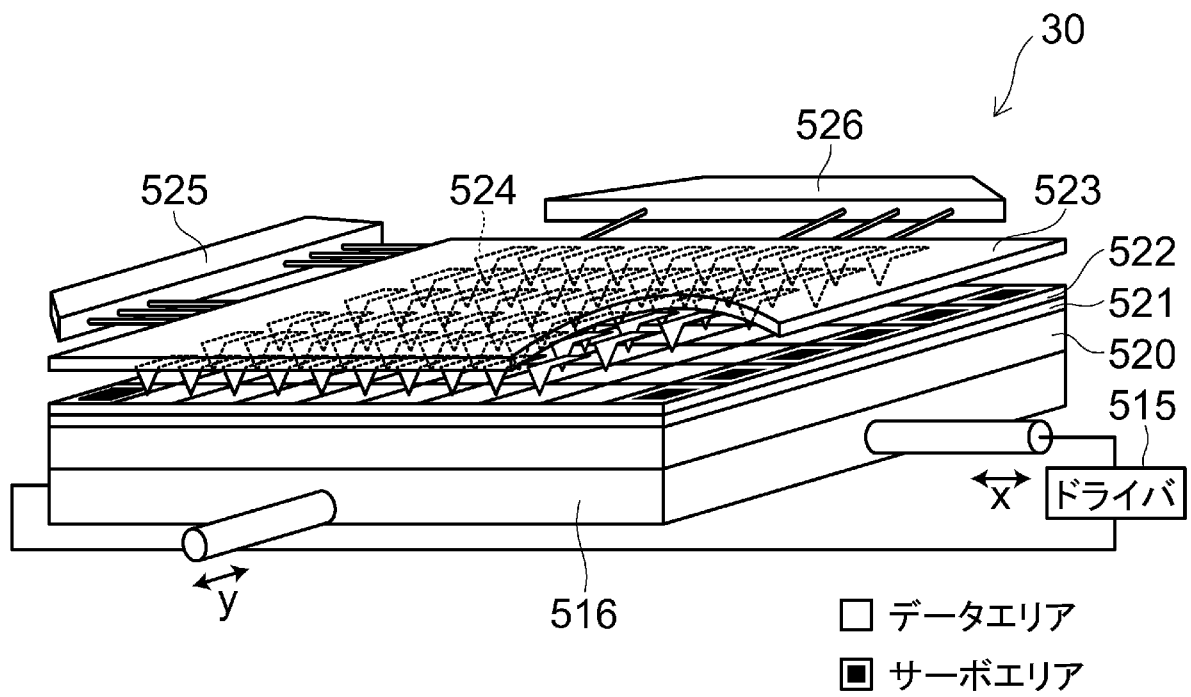
[図9]



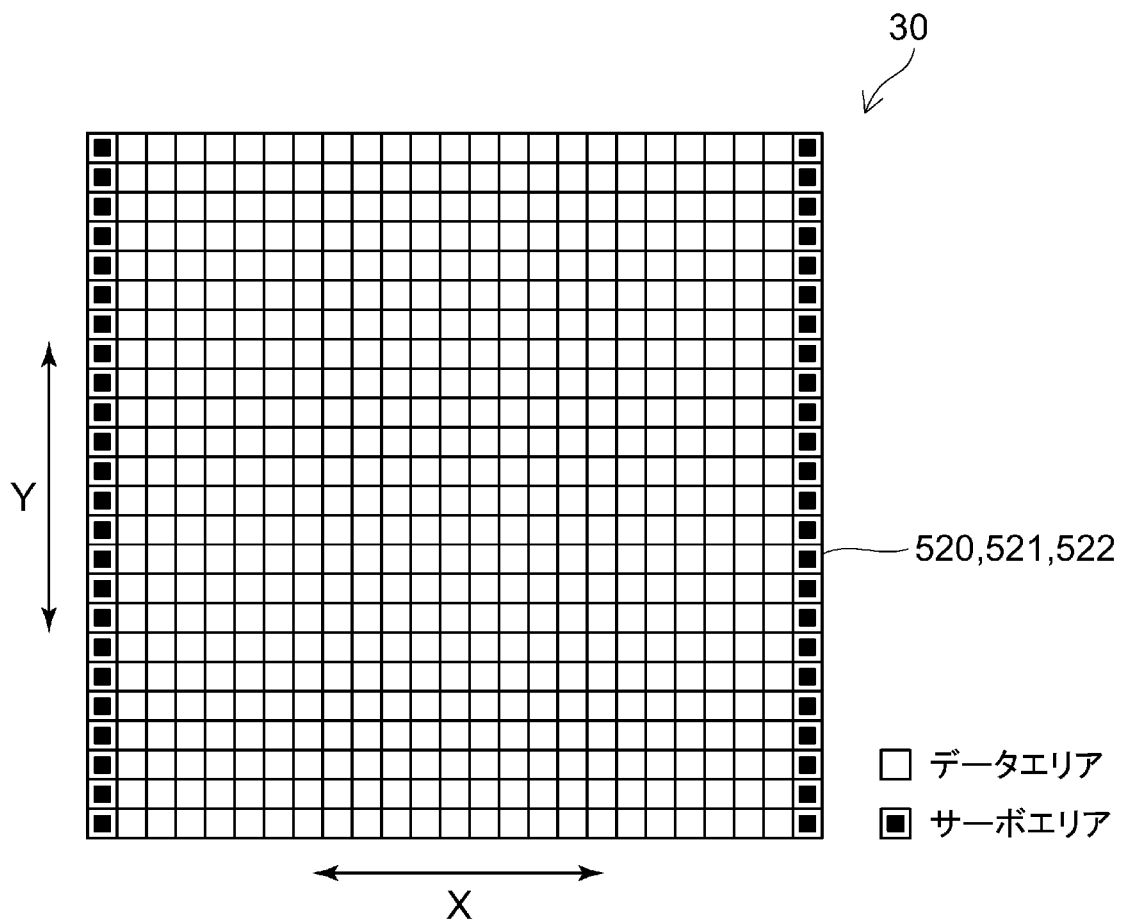
[図10]



[図11]



[図12]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/066603

A. CLASSIFICATION OF SUBJECT MATTER

H01L27/10(2006.01)i, G11B9/04(2006.01)i, H01L45/00(2006.01)i, H01L49/00(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L27/10, G11B9/04, H01L45/00, H01L49/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2008
Kokai Jitsuyo Shinan Koho	1971-2008	Toroku Jitsuyo Shinan Koho	1994-2008

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
E, X	JP 2008-244397 A (Matsushita Electric Industrial Co., Ltd.), 09 October, 2008 (09.10.08), Par. Nos. [0047] to [0051]; Figs. 1, 7 (Family: none)	1-4, 11-13, 16-18
E, A	WO 2008/126365 A1 (Panasonic Corp.), 23 October, 2008 (23.10.08), Par. Nos. [0061] to [0064]; Fig. 4 (Family: none)	1-20
A	JP 2007-273548 A (Toshiba Corp.), 18 October, 2007 (18.10.07), Par. Nos. [0058] to [0093]; Fig. 11 (Family: none)	1-20

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier application or patent but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
08 December, 2008 (08.12.08)

Date of mailing of the international search report
16 December, 2008 (16.12.08)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/066603

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2007-134724 A (Samsung Electronics Co., Ltd.), 31 May, 2007 (31.05.07), Full text & US 2007/0120580 A1 & EP 1786046 A2 & KR 10-0668348 B1 & CN 1964050 A	1-20
A	WO 2006/075574 A1 (Matsushita Electric Industrial Co., Ltd.), 20 July, 2006 (20.07.06), Full text & JP 2008-60091 A	1-20
A	WO 2006/009218 A1 (Nippon Telegraph And Telephone Corp.), 26 January, 2006 (26.01.06), Full text & US 2007/0107774 A1 & EP 1770778 A1 & KR 10-2006-0061381 A & CN 1860609 A & KR 10-2007-0106047 A	1-20
A	JP 2007-273618 A (Toshiba Corp.), 18 October, 2007 (18.10.07), Full text (Family: none)	1-20

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L27/10(2006.01)i, G11B9/04(2006.01)i, H01L45/00(2006.01)i, H01L49/00(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L27/10, G11B9/04, H01L45/00, H01L49/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 0 8 年
日本国実用新案登録公報	1 9 9 6 - 2 0 0 8 年
日本国登録実用新案公報	1 9 9 4 - 2 0 0 8 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
E, X	JP 2008-244397 A（松下電器産業株式会社）2008. 10. 09, 段落【0047】－【0051】，図1，図7（ファミリーなし）	1-4, 11-13, 16-18
E, A	WO 2008/126365 A1（パナソニック株式会社）2008. 10. 23, 段落[0061]－[0064]，図4（ファミリーなし）	1-20
A	JP 2007-273548 A（株式会社東芝）2007. 10. 18, 段落【0058】－【0093】，図11（ファミリーなし）	1-20

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

0 8 . 1 2 . 2 0 0 8

国際調査報告の発送日

1 6 . 1 2 . 2 0 0 8

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

正山 旭

4 M

9 2 7 6

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 4 6 2

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2007-134724 A (三星電子株式会社) 2007.05.31, 全文 & US 2007/0120580 A1 & EP 1786046 A2 & KR 10-0668348 B1 & CN 1964050 A	1-20
A	WO 2006/075574 A1 (松下電器産業株式会社) 2006.07.20, 全文 & JP 2008-60091 A	1-20
A	WO 2006/009218 A1 (日本電信電話株式会社) 2006.01.26, 全文 & US 2007/0107774 A1 & EP 1770778 A1 & KR 10-2006-0061381 A & CN 1860609 A & KR 10-2007-0106047 A	1-20
A	JP 2007-273618 A (株式会社東芝) 2007.10.18, 全文 (ファミリーなし)	1-20