



(12)发明专利

(10)授权公告号 CN 107769552 B

(45)授权公告日 2019.09.17

(21)申请号 201610706895.X

(22)申请日 2016.08.23

(65)同一申请的已公布的文献号
申请公布号 CN 107769552 A

(43)申请公布日 2018.03.06

(73)专利权人 炬芯(珠海)科技有限公司
地址 519085 广东省珠海市唐家湾镇高新区科技四路1号1#厂房一层C区

(72)发明人 张亮 彭祥

(74)专利代理机构 北京同达信恒知识产权代理有限公司 11291

代理人 刘醒晗

(51)Int.Cl.

H02M 3/158(2006.01)

(56)对比文件

CN 104467423 A,2015.03.25,
CN 103701307 A,2014.04.02,
US 6801026 B2,2004.10.05,
US 7315153 B2,2008.01.01,
CN 105846678 A,2016.08.10,

审查员 边境

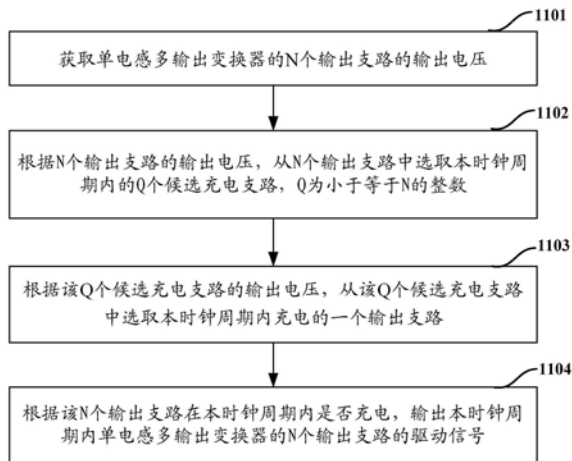
权利要求书3页 说明书17页 附图9页

(54)发明名称

一种单电感多输出变换器的控制方法、装置及变换器

(57)摘要

本发明公开了一种单电感多输出变换器的控制方法、装置及变换器。本发明方法包括在每个时钟周期执行以下步骤:获取单电感多输出变换器的N个输出支路的输出电压;根据N个输出支路的输出电压,从N个输出支路中选取本时钟周期内的Q个候选充电支路,Q为小于等于N的整数;根据该Q个候选充电支路的输出电压,从该Q个候选充电支路中选取本时钟周期内充电的一个输出支路;根据N个输出支路在本时钟周期内是否充电,输出本时钟周期内单电感多输出变换器的N个输出支路的驱动信号。本发明提供一种能够取得较佳控制效果的单电感多输出变换器的控制方案。



1. 一种单电感多输出变换器的控制方法,其特征在于,在每个时钟周期执行以下步骤:
获取单电感多输出变换器的N个输出支路的输出电压,N为大于1的整数;

根据所述N个输出支路的输出电压,从所述N个输出支路中选取本时钟周期内的Q个候选充电支路,Q为小于等于N的整数;

根据所述Q个候选充电支路的输出电压,从所述Q个候选充电支路中选取本时钟周期内充电的一个输出支路;

根据所述N个输出支路在本时钟周期内是否充电,输出本时钟周期内所述单电感多输出变换器的N个输出支路的驱动信号;

其中,根据所述Q个候选充电支路的输出电压,从所述Q个候选充电支路中选取本时钟周期内充电的一个输出支路,包括:

将输出电压最小的候选充电支路选取为本时钟周期内充电的一个输出支路;或者

将电压误差最大的候选充电支路选取为本时钟周期内充电的一个输出支路,其中,一个候选充电支路的电压误差为该候选充电支路的输出电压与该候选充电支路的基准电压之间的差值。

2. 如权利要求1所述的方法,其特征在于,根据所述N个输出支路的输出电压,从所述N个输出支路中选取本时钟周期内的Q个候选充电支路,包括:

将上个时钟周期内的候选充电支路的输出电压与第一阈值进行比较,将上个时钟周期内的非候选充电支路的输出电压与第二阈值进行比较;其中,所述第一阈值大于所述第二阈值;

根据比较结果,从所述N个输出支路中选取本时钟周期内的Q个候选充电支路。

3. 如权利要求2所述的方法,其特征在于,所述根据比较结果,从所述N个输出支路中选取本时钟周期内的Q个候选充电支路,包括:

将输出电压不大于第一阈值的上个时钟周期内的候选充电支路、以及输出电压不大于第二阈值的上个时钟周期内的非候选充电支路,确定为本时钟周期内的候选充电支路。

4. 如权利要求1所述的方法,其特征在于,所述单电感多输出变换器中包括功率级电路,所述功率级电路用于向所述N个输出支路提供能量输入;

在每个时钟周期,还包括执行以下步骤:

判断本时钟周期内是否存在候选充电支路;

若本时钟周期内不存在候选充电支路,则输出本时钟周期内用于关断所述功率级电路向所述N个输出支路输出能量的主开关的驱动信号;否则,输出本时钟周期内用于导通所述功率级电路向所述N个输出支路输出能量的主开关的驱动信号。

5. 一种单电感多输出变换器的控制装置,其特征在于,包括:逻辑选择单元、驱动单元以及N个迟滞比较器;

所述N个迟滞比较器,用于分别获取所述单电感多输出变换器的N个输出支路的输出电压,N为大于1的整数;以及用于将获取到的输出电压进行迟滞比较,并向所述逻辑选择单元输出迟滞比较结果;

所述逻辑选择单元,用于在时钟周期信号的触发下,根据所述N个迟滞比较器输出的N个迟滞比较结果,从所述N个输出支路中选取本时钟周期内的Q个候选充电支路,Q为小于等于N的整数;以及,用于根据所述Q个候选充电支路的输出电压,从所述Q个候选充电支路中

选取本时钟周期内充电的一个输出支路,并将选取结果输出给所述驱动单元;

所述驱动单元,用于根据每个时钟周期内所述逻辑选择单元输出的选取结果,输出所述单电感多输出变换器的N个输出支路的驱动信号;

所述逻辑选择单元,具体用于将输出电压最小的候选充电支路选取为本时钟周期内充电的一个输出支路;或者将电压误差最大的候选充电支路选取为本时钟周期内充电的一个输出支路,其中,一个候选充电支路的电压误差为该候选充电支路的输出电压与该候选充电支路的基准电压之间的差值。

6.如权利要求5所述的控制装置,其特征在于,所述N个迟滞比较器,具体用于:

将上个时钟周期内的候选充电支路的输出电压与第一阈值进行比较,将上个时钟周期内的非候选充电支路的输出电压与第二阈值进行比较;其中,所述第一阈值大于所述第二阈值;

向所述逻辑选择单元输出N个分别用于指示所述N个输出电压迟滞比较结果的电平信号。

7.如权利要求6所述的控制装置,其特征在于,所述逻辑选择单元,具体用于:

根据所述N个迟滞比较器输出的N个电平信号所指示的所述N个输出电压迟滞比较的结果,将输出电压不大于第一阈值的上个时钟周期内的候选充电支路、以及输出电压不大于第二阈值的上个时钟周期内的非候选充电支路,确定为本时钟周期内的候选充电支路。

8.如权利要求5所述的控制装置,其特征在于,所述单电感多输出变换器中包括功率级电路,所述功率级电路用于向所述N个输出支路提供能量输入;所述逻辑选择单元,还用于:

在时钟周期信号的触发下,判断本时钟周期内是否存在候选充电支路,并将判断结果输出给所述驱动单元;

所述驱动单元,具体用于:

若所述逻辑选择单元输出的判断结果为本时钟周期内不存在候选充电支路时,则输出本时钟周期内用于关断所述功率级电路向所述N个输出支路输出能量的主开关的驱动信号;否则,输出本时钟周期内用于导通所述功率级电路向所述N个输出支路输出能量的主开关的驱动信号。

9.一种单电感多输出变换器,其特征在于,包括:功率级电路、以及如权利要求5-8中任一项所述的控制装置;

所述功率级电路通过N个次开关分别连接至N个输出支路;N为大于1的整数;所述控制装置用于在每个时钟周期选取本时钟周期内充电的一个输出支路,以及输出本时钟周期内所述单电感多输出变换器的N个输出支路的驱动信号以驱动所述N个次开关的导通或关断。

10.如权利要求9所述的单电感多输出变换器,其特征在于,所述功率级电路为降压Buck型电路,所述降压Buck型电路中设有主开关PMOS管;

所述控制装置还用于:

在每个时钟周期内,判断本时钟周期内是否存在候选充电支路;

若本时钟周期内不存在候选充电支路,则输出本时钟周期内用于关断所述主开关PMOS管的驱动信号;否则,输出本时钟周期内用于导通所述主开关PMOS管的驱动信号。

11.如权利要求9所述的单电感多输出变换器,其特征在于,所述功率级电路为升压Boost型电路,所述升压Boost型电路中设有主开关NMOS管;

所述控制装置还用于：

在每个时钟周期内，判断本时钟周期内是否存在候选充电支路；

若本时钟周期内不存在候选充电支路，则输出本时钟周期内用于关断所述主开关NMOS管的驱动信号；否则，输出本时钟周期内用于导通所述主开关NMOS管的驱动信号。

一种单电感多输出变换器的控制方法、装置及变换器

技术领域

[0001] 本发明涉及电力电子技术领域,尤其涉及一种单电感多输出变换器的控制方法、装置及变换器。

背景技术

[0002] 随着便携式电子产品的迅速发展,电源设备的成本、体积和效率等要求也愈加严格,而在这些产品中,往往不只需要一个电源,如果采用传统的单输出变换器,则需要多个驱动集成电路(Integrated Circuit,IC)及多个电感电容等外部元件,这样产品的体积和成本都会极大的增加。单电感多输出(Single-Inductor Multiple-Output,SIMO)变换器利用分时复用原理,控制各个支路分时工作,只需一个电感便可得到多个稳定的电压输出,因而近年来受到了学术界和工业界的广泛关注。

[0003] 单电感多输出变换器常用的两种控制方式是脉冲宽度调制(Pulse Width Modulation,PWM)与脉冲频率调制(Pulse frequency modulation,PFM)。PWM能够提供较大的负载能力与较小的纹波,但是其环路非常复杂,稳定性难以分析,不太适用输出支路较多的情况,并且瞬态响应较差,交调影响严重。PFM控制的电路结构较为简单,一般采用数字控制,不存在稳定性问题,并且响应速度较快,但是其负载能力相对较低,纹波也相对PWM要大。从现今便携式电子设备的发展趋势来看,低功耗技术将成为一大主流,特别是可穿戴设备的崛起,更加促进了其发展。

[0004] 因此,如何改善传统单电感多输出变换器的控制方式各自所存在的诸如负载不平衡、瞬态特性不佳、交调效应影响严重等不同的缺点,对单电感多输出变换器提供一种控制效果更好的控制方案,以使得基于该控制方案所实现的单电感多输出变换器能够在负载均衡、瞬态特性以及交调效应等方面得到综合优化,是业界所亟待研究和解决的问题。

发明内容

[0005] 本发明实施例提供一种单电感多输出变换器的控制方法、装置及变换器,用以对单电感多输出变换器提供一种控制效果更好的控制方案,以使得基于该控制方案所实现的单电感多输出变换器能够在负载均衡、瞬态特性以及交调效应等方面得到综合优化。

[0006] 本发明的一个实施例提供的单电感多输出变换器的控制方法,在每个时钟周期执行以下步骤:

[0007] 获取单电感多输出变换器的N个输出支路的输出电压,N为大于1的整数;

[0008] 根据所述N个输出支路的输出电压,从所述N个输出支路中选取本时钟周期内的Q个候选充电支路,Q为小于等于N的整数;

[0009] 根据所述Q个候选充电支路的输出电压,从所述Q个候选充电支路中选取本时钟周期内充电的一个输出支路;

[0010] 根据所述N个输出支路在本时钟周期内是否充电,输出本时钟周期内所述单电感多输出变换器的N个输出支路的驱动信号。

[0011] 本发明的一个实施例提供的单电感多输出变换器的控制装置,包括:逻辑选择单元、驱动单元以及N个迟滞比较器;

[0012] 所述N个迟滞比较器,用于分别获取所述单电感多输出变换器的N个输出支路的输出电压,N为大于1的整数;以及用于将获取到的输出电压进行迟滞比较,并向所述逻辑选择单元输出迟滞比较结果;

[0013] 所述逻辑选择单元,用于在时钟周期信号的触发下,根据所述N个迟滞比较器输出的N个迟滞比较结果,从所述N个输出支路中选取本时钟周期内的Q个候选充电支路,Q为小于等于N的整数;以及,用于根据所述Q个候选充电支路的输出电压,从所述Q个候选充电支路中选取本时钟周期内充电的一个输出支路,并将选取结果输出给所述驱动单元;

[0014] 所述驱动单元,用于根据每个时钟周期内所述逻辑选择单元输出的选取结果,输出所述单电感多输出变换器的N个输出支路的驱动信号。

[0015] 本发明的一个实施例提供的单电感多输出变换器,包括:功率级电路、以及如本发明上述任一实施例所提供的单电感多输出变换器的控制装置;

[0016] 所述功率级电路通过N个次开关分别连接至N个输出支路;N为大于1的整数;所述控制装置用于在每个时钟周期选取本时钟周期内充电的一个输出支路,以及输出本时钟周期内所述单电感多输出变换器的N个输出支路的驱动信号以驱动所述N个次开关的导通或关断。

[0017] 可以看到,在本发明上述实施例所提供的单电感多输出变换器的控制方案中,在每个时钟周期内通过以下步骤来实现对单电感多输出变换器输出的控制,包括有首先获取单电感多输出变换器的N个输出支路的输出电压,根据获取到的N个输出电压,首先确定出本时钟周期内的Q个候选充电支路,再从该Q个候选充电支路中选取本时钟周期内充电的一个输出支路,进而根据该N个输出支路在本时钟周期内是否充电,输出本时钟周期内该N个输出支路的驱动信号。因而可以看到,本发明上述实施例所提供的控制方案,一方面是基于PFM控制方式来实现对单电感多输出变换器的控制,从而继承了PFM控制方式在诸如响应速度,电路稳定性、结构简单等方面的优势;同时又一方面,每个时钟周期内确定出的唯一进行充电的输出支路是依据各个输出支路的输出电压动态确定的,而各个输出支路的输出电压又与其负载的大小密切相关,比如,重负载的支路电压在放电时下降较快,在充电时上升较慢,因而通过在每个时钟周期内依据各个输出支路的输出电压动态地确定进行充电的输出支路,能够达到了自动调节各个输出支路获得充电的时间的效果,在负载不平衡的情况下能够对各个输出支路及时地补充能量,从而在瞬态特性以及交调效应等方面较传统控制方案能够取得更好的效果。综合来看,本发明的上述实施例所提供的单电感多输出变换器的控制方案,较传统的单电感多输出变换器的控制方案而言,能够取得更好的控制效果,相应地,本发明的上述实施例所提供的基于该控制方案实现的单电感多输出传感器,较传统的单电感多输出变换器能够在负载均衡、瞬态特性以及交调效应等方面得到综合优化。

附图说明

[0018] 为了更清楚地说明本发明实施例中的技术方案,下面将对实施例描述中所需要使

用的附图作简要介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域的普通技术人员来讲,在不付出创造性劳动性的前提下,还可以根据这些附图获得其他的附图。

[0019] 图1为现有技术中单电感多输出Buck变换器的拓扑结构示意图;

[0020] 图2为本发明的一些实施例提供的单电感多输出变换器的控制装置的结构示意图;

[0021] 图3为本发明的一些实施例所提供的单电感多三输出变换器的控制装置中用于进行误差比较以选取充电的一个输出支路的电路结构示意图;

[0022] 图4为本发明的又一些实施例所提供的单电感多三输出变换器的控制装置中用于进行误差比较以选取充电的一个输出支路的电路结构示意图;

[0023] 图5为应用了本发明的一些实施例所提供的单电感多输出变换器的控制方案的单电感多输出Buck变换器的电路结构示意图;

[0024] 图6为应用了本发明的一些实施例所提供的单电感多输出变换器的控制方案的单电感多输出Boost变换器的电路结构示意图;

[0025] 图7为应用了本发明的一些实施例提供的控制方案的单电感三输出变换器对应的状态机流程图;

[0026] 图8为应用了本发明的一些实施例所提供的控制方案的单电感三输出变换器在负载不平衡场景下的输出电压时序图;

[0027] 图9为应用了本发明的一些实施例所提供的控制方案的单电感三输出变换器由轻载跳变为重载场景下的输出电压时序图;

[0028] 图10应用了本发明的一些实施例所提供的控制方案的单电感三输出变换器由重载跳变为轻载场景下的输出电压时序图;

[0029] 图11为本发明的一些实施例提供的单电感多输出变换器的控制方法的流程示意图;

[0030] 图12为本发明的一些实施例中从N个输出支路中确定出当前时钟周期内充电的一个输出支路的逻辑流程示意图。

具体实施方式

[0031] 为了使本发明的目的、技术方案和优点更加清楚,下面将结合附图对本发明作进一步地详细描述,显然,所描述的实施例仅仅是本发明一部份实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其它实施例,都属于本发明保护的范围。

[0032] 单电感多输出(Single Inductor Multiple output,SIMO)变换器利用各输出支路分时工作原理,通过使用一个电感便可独立控制多路能量输出。由于多个输出支路共享一个电感,能够分时工作,减少了电路所需电感的数目,因而在实现对各个输出支路独立控制的同时,还能够减小变换器系统的尺寸。

[0033] 通常地,单电感多输出变换器的电路结构可分为能量产生部分与能量分配部分,其中能量产生部分一般可以与单输出变换器的电路结构相同,决定输入输出电压的关系(比如采用升压Boost型、降压Buck型或升降压Buck-Boost型等),能量分配部分一般是通过

在电路结构中设置开关来实现多个输出。

[0034] 其中,为了方便描述,在本申请中,将能量产生部分采用的是降压Buck型电路的单电感多输出变换器称为单电感多输出Buck变换器;将能量产生部分采用的是升压Boost型电路的单电感多输出变换器称为单电感多输出Boost变换器;将能量产生部分采用的是升降压Buck-Boost型电路的单电感多输出变换器称为单电感多输出Buck-Boost变换器。

[0035] 图1示出了现有技术中单电感多输出Buck变换器的一种拓扑结构示例。如图1所示的单电感多输出Buck变换器中,能量产生部分101采用了P沟道金属氧化物半导体场效应晶体管(Positive channel Metal Oxide Semiconductor,PMOS)作为主开关,能量分配部分102采用了 S_{P1} 、 \dots 、 S_{PN} 作为N个能量分配开关(或也可以称为次开关),这N个能量分配开关分别对应于N个输出支路不同的电压输出。从如图1所示的单电感多输出变换器的电路结构可以看出,如何控制这些开关(比如包括主开关以及次开关)以使得单电感多输出变换器能够产生适当的能量并合理的分配这些能量是单电感多输出变化器电路实现中的重要部分,往往需要考虑到电路的效率、稳定性、响应速率、交调效应、纹波以及负载能力等多个方面的性能。

[0036] 就目前的单电感多输出变换器的控制方式而言,主要分为两种:PWM与PFM。其中,目前大多数研究集中于PWM控制方式,PFM控制方式的研究则相对较少。PWM控制方式能够提供更大的负载能力与更小的纹波,但是其环路非常复杂,稳定性难以分析,不太适用输出支路较多的情况,并且瞬态响应较差,交调影响严重。PFM控制方式的电路结构较为简单,一般采用数字控制,不存在稳定性问题,并且响应速度较快,但是其负载能力相对较低,纹波也相对PWM要大。

[0037] 考虑到如上所述的传统的单电感多输出变换器的控制方式各自所存在的诸多不足之处,并考虑到目前日益增长的低功耗需求,本发明实施例提供了一种单电感多输出变换器的控制方案。

[0038] 在本发明实施例所提供的单电感多输出变换器的控制方案中,主要通过在每个时钟周期内获取单电感多输出变换器的N个输出支路的输出电压,根据所获取到的N个输出电压,先确定出本时钟周期内的Q个候选充电支路,再根据这Q个候选充电支路的输出电压,从这Q个候选充电支路中选取本时钟周期内充电的一个输出支路,进而根据这N个输出支路在本时钟周期内是否充电,输出本时钟周期内这N个输出支路的驱动信号,以实现单电感多输出变换器的控制。

[0039] 可以看到,一方面,本发明实施例所提供的控制方案基于PFM控制方式来实现对单电感多输出变换器的控制,从而继承了PFM控制方式在诸如响应速度,电路稳定性等方面的优势;同时另一方面,本发明实施例所提供的控制方案中每个时钟周期内确定出唯一进行充电的输出支路是依据各个输出支路的输出电压所动态确定出来的,而各个输出支路的输出电压又与其负载的大小密切相关,因而通过在每个时钟周期内依据各个输出支路的输出电压动态地确定充电的一个输出支路,能够达到自动调节各个输出支路获得充电的时间的效果,在负载不平衡的情况下也能够及时地对各个输出支路补充能量,从而在瞬态特性、负载平衡以及交调效应等方面较传统控制方案能够取得更好的效果,因而综合来看,本发明的实施例所提供的单电感多输出变换器的控制方案,较传统的单电感多输出变换器的控制方案而言,能够取得更好的控制效果。

[0040] 考虑到本发明实施例所提供的控制方案涉及到对单电感多输出变换器的控制,可以应用于单电感多输出变换器的电路设计中,并可以具体实现为电路结构,因而为了更清楚的说明本发明实施例所提供的单电感多输出变换器的控制方案,下面将首先对本发明的一个实施例提供的单电感多输出变换器的控制装置进行介绍。

[0041] 图2示出了本发明的一个实施例提供的单电感多输出变换器的控制装置的结构示意图,该结构示意图可以应用于单电感多输出变换器的电路设计中,比如可以具体实现为单电感多输出变换器的控制级电路,用以实现对单电感多输出变换器输出的控制。

[0042] 比如,图2所示出的单电感多输出变换器的控制装置可以应用于如图1所示的单电感多输出Buck变换器的电路设计中,通过在如图1所示的能量产生部分101与能量分配部分102的基础上,添加如图2所示的控制装置,从而实现对如图1所示的单电感多输出Buck变换器的控制。

[0043] 如图2所示,本发明的一个实施例提供的单电感多输出变换器的控制装置中包括有:N个迟滞比较器201、逻辑选择单元202以及驱动单元203。

[0044] 具体地,如图2所示的控制装置中:

[0045] N个迟滞比较器201,用于分别获取单电感多输出变换器的N个输出支路的输出电压,N为大于1的整数;以及用于将获取到的输出电压进行迟滞比较,并向逻辑选择单元202输出迟滞比较结果;

[0046] 逻辑选择单元202,用于在时钟周期信号的触发下,根据N个迟滞比较器201输出的N个迟滞比较结果,从所述N个输出支路中选取本时钟周期内的Q个候选充电支路,Q为小于等于N的整数;以及,用于根据该Q个候选充电支路的输出电压,从该Q个候选充电支路中选取本时钟周期内充电的一个输出支路,并将选取结果输出给驱动单元203;

[0047] 驱动单元203,用于根据每个时钟周期内逻辑选择单元202输出的选取结果,输出本时钟周期内所述单电感多输出变换器的N个输出支路的驱动信号。

[0048] 具体地,在本发明的一些可选实施例中,N个迟滞比较器201,具体用于:

[0049] 将上个时钟周期内的候选充电支路的输出电压与第一阈值进行比较,将上个时钟周期内的非候选充电支路的输出电压与第二阈值进行比较;其中,所述第一阈值大于所述第二阈值;进而,向逻辑选择单元202输出N个分别用于指示该N个输出电压迟滞比较结果的电平信号。

[0050] 比如,在本发明的一些具体实施例中,迟滞比较器可以是具有迟滞回环传输特性的比较器,具有双门限值,一个最低门限值(相当于上述的第二阈值)和一个最高门限值(相当于上述的第一阈值),对应于双门限值,迟滞比较器可以输出两种输出电平信号,进而可以用于指示与其连接的输出支路是候选充电支路、还是非候选充电支路。

[0051] 其中,在本发明的实施例中,候选充电支路用于表示输出电压未能充电至最高门限值、仍然处于需要充电状态的输出支路,该类支路在充电至输出电压等于或大于最高门限值后变更为非候选充电支路;相应地,非候选充电支路用于表示输出电压已经充电至最高门限值,进入放电状态的输出支路,该类支路在放电至输出电压等于或小于最低门限值后变更为候选充电支路。

[0052] 在具体的电路设计中,N个迟滞比较器201可以通过分别连接至单电感多输出变换器的N个输出支路来分别获取N个输出支路的输出电压,比如迟滞比较器201可以在每个时

钟周期对与其连接的输出支路的输出电压进行采样;进而通过将获取到的输出电压与自身的两个门限值进行迟滞比较来得到用于确定与其连接的输出支路是否为候选充电支路的电平信号。

[0053] 考虑到迟滞比较器输出的电平信号在采样得到的输出电压降低至最低门限值、或者在采样得到的输出电压升高至最高门限值的情况下的输出电平信号将相对上个时钟周期的输出电平信号反相,否则保持与上个时钟周期相同的输出电平信号。因而基于迟滞比较器的上述电气特性,在本发明的一些可选实施例中,迟滞比较器201可以具体用于:

[0054] 若所获取到的输出电压为升高至大于或等于所述第一阈值,则输出用于将该迟滞比较器对应的输出支路确定为非候选充电支路的电平信号;

[0055] 若所获取到的输出电压为降低至小于或等于所述第二阈值,则输出用于将该迟滞比较器对应的输出支路确定为候选充电支路的电平信号;

[0056] 否则,输出与上个时钟周期相同的电平信号。

[0057] 比如,以在某一个时钟周期内充电的输出支路为例,若与该输出支路所连接到的迟滞比较器201检测到该输出支路的输出电压通过充电过程已经升高至高于或等于最高门限值,则输出与上个时钟周期反相的电平信号,即从指示该支路为候选充电支路的电平信号反相为指示该支路为本时钟周期的非候选充电支路的电平信号;而在后续的若干个时钟周期内将保持输出指示该输出支路为非候选充电支路的电平信号,直到在某一个时钟周期检测到该支路的输出电压通过先前若干个时钟周期的放电过程降低至小于或等于最低门限值时,才再次反相输出指示该支路为候选充电支路的电平信号;以此往复。

[0058] 应当理解的是,考虑到迟滞比较器的电气特性,若不存在上个时钟周期,或者比如认为是在初始时刻,尽管迟滞比较器能够通过输出不同的电平信号来将一个输出支路分类为候选充电支路还是非候选充电支路,对于初始输出电压位于第一阈值和第二阈值之间的输出支路,其被划分为的状态并不固定,但不论这些输出支路在初始时刻被划分为候选充电支路还是非候选充电支路,可以看到,在后续的时钟周期中通过迟滞比较器的上述迟滞比较过程,这些输出支路的划分也能够逐渐被有序化,即这些输出支路被划分为的状态也将具有确定性。因而在本申请中主要关注于整体的有序性,并不过多考虑初始时刻可能存在的不确定性。

[0059] 进一步地,基于N个迟滞比较器201输出的N个比较结果,逻辑选择单元202将能够在时钟周期信号的触发下,确定出本时钟周期内的Q个候选充电支路,并进一步地能够根据该Q个候选充电支路的输出电压,从该Q个候选充电支路中选取本时钟周期内充电的一个输出支路,从而将选取结果输出给驱动单元203进行驱动。其中,时钟周期信号在实际电路实现中可以通过设置振荡器等电路结构得到。

[0060] 具体地,在本发明的一些可选实施例中,逻辑选择单元202,具体用于:

[0061] 根据N个迟滞比较器201输出的N个电平信号所指示的N个输出电压迟滞比较的结果,将输出电压不大于第一阈值的上个时钟周期内的候选充电支路、以及输出电压不大于第二阈值的上个时钟周期内的非候选充电支路,确定为本时钟周期内的候选充电支路。

[0062] 或者可以理解为,逻辑选择单元202在时钟周期信号的触发下获取N个迟滞比较器201输出的N个电平信号,从而能够根据这N个电平信号确定出上个时钟周期内未充电至第一阈值的候选充电支路以及上个时钟周期内放电至小于或等于第二阈值的非候选充电支

路,并将其作为本时钟周期内的候选充电支路。

[0063] 进一步地,在本发明的一些可选实施例中,逻辑选择单元202可通过以下方式来实现从该Q个候选充电支路中选取本时钟周期内充电的一个输出支路:

[0064] 将输出电压最小的候选充电支路选取为本时钟周期内充电的一个输出支路,比如,可以将该Q个候选充电支路的输出电压的大小相互进行比较;或者

[0065] 将电压误差最大的候选充电支路选取为本时钟周期内充电的一个输出支路,其中,一个候选充电支路的电压误差为该候选充电支路的输出电压与该候选充电支路的基准电压之间的差值。具体比如,可以分别比较该Q个候选充电支路的输出电压与该Q个候选充电支路对应的基准电压。

[0066] 其中,比较该Q个候选充电支路的输出电压大小,将输出电压最小的候选充电支路选取为本时钟周期内充电的一个输出支路,或者也可以理解为比较这Q个候选充电支路的输出电压与相同的基准电压的大小,将输出电压与该基准电压误差最大的候选充电支路选取为本时钟周期内充电的一个输出支路。

[0067] 可以看到,逻辑选择单元202通过上述误差比较的方式所选取的本时钟周期内充电的一个输出支路也可以认为是当前时钟周期内最需要进行充电的支路,因而,能够在每个时钟周期将能量补充给最需补充能量的电路,使得在各路负载不均衡的情况下,也能够有效减小负载不均衡对电路的影响。

[0068] 在具体电路设计中,逻辑选择单元202可以与N个输出支路相连接,从而在每个时钟周期采样这N个输出支路的输出电压,用于后续从Q个候选充电支路中选取出一个输出支路的过程。其中,由于N个迟滞比较器输出的电平信号能够指示出本时钟周期内的Q个候选充电支路,进而逻辑选择单元202可以首先通过逻辑电路,基于N个迟滞比较器201输出的电平信号转换得到逻辑信号,从而基于转换得到的逻辑信号从N个输出支路中确定出该Q个候选充电支路并采用该Q个候选充电支路的输出电压,再由选取电路进一步地进行上述的误差比较过程,以实现对本时钟周期充电的一个输出支路的选取。

[0069] 比如,图3示出了本发明的一些实施例所提供的单电感三输出变换器的控制装置中用于进行误差比较以选取充电的一个输出支路的电路结构示意图。

[0070] 可以看到,在如图3所示出的电路结构中,包括有误差产生部分301、误差比较部分302以及逻辑转换部分303。其中,误差产生部分301具体可以通过跨导放大器GM1~GM3来实现,对任一个输出支路而言,输出电压越低,与其自身对应的基准电压相比所得到的误差电压越大。误差比较部分302主要将误差信号进行比较,得到其中最大的误差支路EAMAX。逻辑转换部分303则用于将误差信号比较信号EAMAX转换成用于指示该最大误差支路为进行充电的输出支路的信号,比如可以用于指示这N个支路各自对应的次开关时序信号 $S_{P1_ON} \sim S_{PN_ON}$,其中最大误差支路的开关时序信号为高电平,用于使驱动电路选通该输出支路进行充电,其余为低电平。

[0071] 又比如,图4示出了本发明又一些实施例所提供的单电感三输出变换器的控制装置中用于进行误差比较以选取充电的一个输出支路的电路结构示意图。

[0072] 可以看到,在如图4所示出的电路结构中,包括有误差比较部分401以及逻辑转换部分402。其中,如图4所示的电路结构中,可以认为是将各个输出支路的输出电压的理论值(基准电压)设计成相同,从而能够直接用输出电压作为误差信号,通过误差比较部分401比

较处理后从而得到最大误差支路,进而由逻辑转换部分402转换为用于指示该最大误差支路为充电的输出支路的信号,其中,逻辑转换部分402功能可以与图3所示逻辑转换部分303相同。

[0073] 进而,基于逻辑选择单元202根据确定出的本时钟周期充电的一个输出支路所输出的选取结果,驱动单元203便可以根据这N个输出支路在本时钟周期内是否充电,输出本时钟周期内该单电感多输出变换器的N个输出支路的驱动信号。

[0074] 具体地,对应于逻辑选择单元202确定出的本时钟周期充电的输出支路,驱动单元203所输出的驱动信号用于控制该输出支路在本时钟周期内进行充电,对应于该N个输出支路中的其它输出支路,包括未被确定进行充电的候选充电支路以及非候选充电支路,驱动单元203所输出的驱动信号则用于控制这些输出支路在本时钟周期内不充电。

[0075] 相应地,考虑到单电感多输出变换器的电路结构,在本发明的一些可选实施例中,单电感多输出变换器中具体可以包括有功率级电路,该功率级电路用以向N个输出支路提供能量输入。比如图1所示的单电感多输出Buck变换器的示例,能量产生部分101即可以理解为该单电感多输出Buck变换器的功率级电路,能量分配部分102可以理解为该单电感多输出Buck变换器的N个输出支路,其中,能量产生部分101用以向能量分配部分102中的N个输出支路提供能量输入。

[0076] 在本发明的一些可选实施例中,在每个时钟周期,逻辑选择单元202还可以在时钟周期信号的触发下,判断本时钟周期内是否存在候选充电支路,并将判断结果输出给驱动单元203。

[0077] 考虑到在一些实际场景中,逻辑选择单元202在时钟周期信号的触发下,根据N个迟滞比较器201输出的N个迟滞比较结果,从N个输出支路中可能选取不出本时钟周期内的候选充电支路,或可以理解为逻辑选择单元202从N个输出支路中选取本时钟周期内的Q个候选充电支路中的Q取值为0,比如在N个输出支路均不需要充电的场景中等。在本发明的一些可选实施例中,逻辑选择单元202可以基于N个迟滞比较器201的输出结果,判断本时钟周期内是否存在候选充电支路,比如若基于N个迟滞比较器201的输出结果确定出本时钟周期内候选充电支路数量为0,则逻辑选择单元202判断本时钟周期内不存在候选充电支路。

[0078] 进而,在本发明的一些可选实施例中,在逻辑选择单元202输出的判断结果为本时钟周期内不存在候选充电支路时,则驱动单元203输出的本时钟周期内该功率级电路的驱动信号用于关断该功率级电路向N个输出支路输出能量的主开关;否则,输出的本时钟周期内该功率级电路的驱动信号用于导通该功率级电路向N个输出支路输出能量的主开关。

[0079] 比如以将本发明的一些实施例所提供的单电感多输出变换器的控制装置应用于如图1所示的单电感多输出Buck变换器为例,图1所示的单电感多输出Buck变换器中的能量产生部分101即可以理解为该单电感多输出Buck变换器的功率级电路,能量产生部分101中的PMOS管则可以理解为功率级电路的主开关,该主开关导通时,功率级电路向能量分配部分102中的N个输出支路提供能量输入。如果逻辑选择电路202确定出在当前时钟周期内不存在候选充电支路,可以认为这N个输出支路均已完成了一次完整的充电过程,而进入放电阶段,在输出电压降低至低于第二阈值之前,将不再进行充电,因而逻辑选择电路202输出的确定结果将使得驱动单元201控制能量产生部分101中的PMOS管关断,否则,如果有至少一个候选充电支路,则可以认为目前至少有一个输出支路需要充电,因而逻辑选择电路202

输出的确定结果将使得驱动单元201控制能量产生部分101中的PMOS管导通以向输出支路提供能量输入。

[0080] 相应地,在本发明的一些可选实施例中,单电感多输出变换器的功率级电路具体可以通过N个次开关分别连接至N个输出支路。比如图1所示的单电感多输出Buck变换器的示例,能量产生部分101即可以理解为该单电感多输出Buck变换器的功率级电路,能量分配部分102可以理解为该单电感多输出Buck变换器的N个输出支路,其中,能量产生部分101通过N个次开关(S_{P1} 、 \dots 、 S_{PN})分别连接至N个输出支路。

[0081] 进而在本发明的一些可选实施例中,在每个时钟周期,驱动单元203可以具体根据逻辑选择单元202输出的选取结果,对本时钟周期内充电的输出支路,输出用于导通该输出支路对应的次开关的驱动信号;对本时钟周期内不进行充电的输出支路,输出用于关断该输出支路对应的次开关的驱动信号。

[0082] 可以看到,通过本发明的上述实施例所提供的单电感多输出变换器的控制装置,一方面,能够基于PFM控制方式来实现对单电感多输出变换器的控制,从而继承了PFM控制方式在诸如电路结构简单、响应速度快,电路稳定等方面的优势;同时又一方面,在每个时钟周期内都是依据各个输出支路的输出电压动态确定出进行充电的唯一的输出支路,比如具体基于各个输出支路输出电压的迟滞比较结果进行逻辑选取的处理,从而动态地确定出各个时钟周期内充电的输出支路,而各个输出支路的输出电压又与其负载的大小密切相关,因而在每个时钟周期内动态地确定进行充电的输出支路,能够达到自动调节各个输出支路获得充电的时间的效果,从而能够及时地对各个输出支路补充能量,同时由于可采取误差比较的方式选取出每个时钟周期充电的输出支路,因而能够进一步地保证在每个时钟周期将能量补充到当前最需补充能量的支路,因而瞬态响应快、交调效应小,各路负载不平衡也基本对电路无影响,较传统的单电感多输出变换器的控制方案,能够取得更好的控制效果,在电路的环路控制、响应速度、交调效应、纹波以及负载不平衡等需求方面均得到了提高。

[0083] 为了更清楚的对本发明的上述实施例所提供的单电感多输出变换器的控制装置以及本发明的实施例所提供的控制方案进行阐述,下面将结合具体的电路实现来描述本发明的一些实施例所提供的单电感多输出变换器的控制装置在实际场景中的应用示例。

[0084] 图5示出了应用了本发明的一些实施例所提供的单电感多输出变换器的控制方案的单电感多输出Buck变换器的电路结构示意图。

[0085] 如图5所示,该单电感多输出Buck变换器中包括有功率级电路501、N个输出支路502以及控制级电路503。其中,该控制级电路503可以认为是本发明的一些实施例所提供的单电感多输出变换器的控制装置在该场景中的一种具体电路实现示例。

[0086] 具体地,如图5所示,功率级电路501以及N个输出支路502分别对应于能量产生与能量分配两个部分。在该具体应用示例中,功率级电路501中采用了PMOS管作为主开关、并采用了NMOS管作为同步整流管;N个输出支路分别通过N个次开关(如图5所示的 $S_{P1} \sim S_{PN}$)连接至功率级电路;控制级电路503中包括有N个迟滞比较器(如图5所示的 $CMP1 \sim CMPN$) 5031、以及由振荡器、最大误差检测电路、逻辑电路组成的逻辑选择单元5032、以及包括有主驱动电路和次驱动电路的驱动单元5033;其中,逻辑选择单元5032中的振荡器用于为逻辑选择单元5032中逻辑电路与最大误差检测电路提供时钟信号;此外,在该具体应用示例中,控制

级电路503还适应性地包括了用于为PMOS管提供电流保护的峰值电流限制5034,该峰值电流限制5034通过获取PMOS管处的电流,并向逻辑选择单元5032提供输入,使得在逻辑选择单元5032根据迟滞比较结果确定需要导通PMOS管时,能够保证在POMS管处的电流达到限流点时,能够控制PMOS管关断。

[0087] 具体地,作为能量产生部分的功率级电路501中的主开关PMOS的导通或关断、可以由驱动单元5033中的主驱动电路根据逻辑选择单元5032中的逻辑电路的输出来实现控制(如图5所示出的PGATE脉冲时序驱动信号),同时由于功率级电路501中的同步整流管NMOS用于同步整流,因而在驱动单元5033中的主驱动电路控制PMOS关断时,同时可以控制NMOS导通(如图5所示出的NGATE脉冲时序驱动信号);作为能量分配部分的N个输出支路502对应的N个次开关($S_{P1} \sim S_{PN}$)各自的导通或关断,可以由驱动单元5033中的次驱动电路根据逻辑选择单元5032中的最大误差检测电路的输出来实现控制(如图5所示出的N个次开关($S_{P1} \sim S_{PN}$)的脉冲时序驱动信号)。

[0088] 具体地,如图5所示,控制级电路503中的迟滞比较器CMP1~CMPN用于实现对输出电压的迟滞控制功能,比如以任一输出支路为例,假定初始时该输出支路(假设对应的次开关为 S_{PX})的输出电压低于阈值电压 V_{REFX_L} (相当于第二阈值),迟滞比较器将输出高电平,通过逻辑控制后将导通该输出支路对应的次开关 S_{PX} 以使该输出支路进行充电,直到该输出支路的输出电压高于阈值电压 V_{REFX_H} (相当于第一阈值)后,迟滞比较器才输出低电平,通过逻辑控制后将断开该输出支路对应的次开关 S_{PX} ,此后由负载电容提供输出负载,直到输出电压降到 V_{REFX_L} 时,迟滞比较器输出再次翻转为高电平,重复前面的过程。

[0089] 进一步地,如图5所示,控制级电路503中的逻辑选择单元5032通过逻辑电路对迟滞比较器的输出控制信号VC1~VCN进行处理,逻辑选择单元5032中的逻辑电路一方面将基于处理结果(比如对应与候选充电支路是否存在的逻辑信号)以及来自峰值电流限制504的输入(OCP)控制主驱动电路对功率级电路501中的主开关PMOS管和同步整流NMOS管输出进行相应的驱动,另一方面将处理结果(比如对应与所确定出的Q个候选充电支路的逻辑信号)输入给逻辑选择单元5032中的最大误差检测电路,以进一步地确定本时钟周期进行充电的一个输出支路。

[0090] 比如图5所示出的,逻辑选择单元5032中的逻辑电路向驱动单元5033中的主驱动电路输出的PMOSON信号对应于主开关PMOS管的开关时序,当其为高时表示开通主开关PMOS管,NMOSON信号对应于同步整流NMOS管的开关时序,当其为高时表示开通同步整流NMOS管;逻辑选择单元5032中的逻辑电路向最大误差检测电路输出的PFM1ON~PFMNON信号分别对应于 $V_{O1} \sim V_{ON}$ 的输出电压状态,当其为高时表示该信号对应的输出支路需要充电(即为候选充电支路);

[0091] 进而最大误差检测电路在检测最大误差支路时,其从N个输出支路的输出电压中根据PFM1ON~PFMNON的指示将检测范围限定在Q个需要充电的输出支路(候选充电支路)中,其中,在如图5所示的最大误差检测电路中将各个输出支路的理论值(即基准电压)设计为相等,因而误差信号可以直接用反馈的输出电压信号表示,在一些示例中最大误差检测电路中各个输出支路的基准电压不完全相等,因而误差信号也可以是反馈的输出电压信号与基准电压的差分放大信号。具体地,最大误差检测电路检测到的最大误差支路(充电的一个输出支路)对应的次开关的控制信号将变为高电平,其余输出支路对应的次开关的控制

信号为低电平。驱动单元5033中的次驱动电路用于将各个次开关对应的逻辑控制信号($S_{P1_ON} \sim S_{PN_ON}$)转化为驱动信号($S_{P1} \sim S_{PN}$),并对各个输出支路对应的次开关的驱动信号产生相应的死区时间,以防止次开关的交叠串通。

[0092] 图6示出了应用了本发明的一些实施例所提供的单电感多输出变换器的控制方案的单电感多输出Boost变换器的电路结构示意图。

[0093] 其中,由于图6所示的应用了本发明的一些实施例所提供的单电感多输出变换器的控制方案的单电感多输出Boost变换器与图5所示的应用了本发明的一些实施例所提供的单电感多输出变换器的控制方案的单电感多输出Buck变换器相比,只是功率级电路在具体的电路结构以及电气特性上有所不同,两者分别对应Boost型和Buck型,而并不影响本发明实施例所提供的单电感多输出变换器的控制装置的应用,因而对图6的电路设计的具体描述可以参考前面对图5所示的应用有本发明的一些实施例所提供的单电感多输出变换器的控制方案的单电感多输出Buck变换器的描述,在此不再赘述。

[0094] 进一步地,在本发明的上述实施例中,通过迟滞比较器的迟滞比较以及逻辑选择单元的选取过程,在各个时钟周期内,各个输出支路分别处于候选充电状态、充电状态以及非候选充电状态,其中,充电过程可以认为是各个输出支路状态变化的中间状态,伴随着各自的充电和放电过程,可以认为在每个时钟周期结束时,各个输出支路的状态在候选充电状态与非候选充电状态之间变化,因而从逻辑上,也可以将本发明的实施例所提供的单电感多输出变换器的控制方案中各个输出支路的状态变化理解作为一种状态机的机制。

[0095] 为了更加清楚地从逻辑层面上说明本发明的一些实施例所提供的单电感多输出变换器的控制方案的工作机制,图7示出了应用了本发明的一些实施例提供的控制方案的单电感三输出变换器对应的状态机流程图。

[0096] 如图7所示,假设将该单电感三输出变换器中的三个输出支路的通过逻辑选择单元中的逻辑电路后得到的状态位从高到低依次表示PFM30N PFM20N PFM10N的状态,当PFM i 0N为0时代表该第 i 输出支路不需要充电(非候选充电支路),当PFM i 0N为1时代表该第 i 输出支路需要充电(候选充电支路), i 为1、2或3;例如001表示第3输出支路 V_{03} 与第2输出支路 V_{02} 不需要充电,第1输出支路 V_{01} 需要充电。

[0097] 如图7所示,可以看到,该状态机中的任一种状态都可以通过一定的变化过程而跳转到该状态机中的另一种状态,因而初始时理论上可以从任何一个状态开始。假设在一个示例中以111为初始状态,此时 V_{01} 、 V_{02} 和 V_{03} 均需要充电,因而首先从 V_{01} 、 V_{02} 和 V_{03} 中检测出误差最大的一路进行充电,一个时钟周期后如果 V_{01} 、 V_{02} 和 V_{03} 仍然小于设定的最高阈值,则再次进行最大误差检测,重复前面的过程,可以认为这个过程中状态机未能达到状态跳转的条件,直到某一支路大于最高阈值时,开始进行转状态。假设此时 $V_{01} > V_{REF1_H}$,其中, V_{REF1_H} 表示 V_{01} 对应的设定最高阈值(第一阈值),那么状态机跳转到110状态,此时 V_{01} 对应的输出支路将不需要充电(非候选充电支路),因而对 V_{02} 和 V_{03} 中确定出的最大误差支路进行充电,并通过周期不断的循环检测与充电,在此过程中会出现以下三种情况:如果首先出现 $V_{02} > V_{REF2_H}$,其中, V_{REF2_H} 表示 V_{02} 对应的设定最高阈值,那么状态机跳转到100状态;如果首先出现 $V_{03} > V_{REF3_H}$,其中, V_{REF3_H} 表示 V_{03} 对应的设定最高阈值,那么状态机跳转到010状态;而如果首先出现 $V_{01} < V_{REF1_L}$ 时,其中, V_{REF1_L} 表示 V_{01} 对应的设定最低阈值(第二阈值),那么状态机将返回到111状态。进入其它状态后,状态机会进行与上述状态跳转相同的操作。

[0098] 可以看出,对于单电感三输出变换器,如图7所示的状态机中包含了所有可能出现的状态,并且各个状态之间均对应有明确的操作与状态转换,因而可以看到基于本发明的实施例所提供的控制方案所实现的状态机的状态控制是完整地,在逻辑层面上不会出现某一状态遗漏与死循环的情况,因而能够在控制上保证对单电感多输出变换器控制的可靠性。

[0099] 进一步地,在本发明的上述实施例中,通过迟滞比较器的迟滞比较以及逻辑选择单元的基于误差比较的选取过程来实现对多个输出的控制(或者可以理解为对能量分配开关进行控制),因而在每个时钟周期内都能够将能量补充到当前时钟周期内最需能量的输出支路,因而克服了传统控制方式负载不平衡、瞬态特性差、交调效应影响严重的缺点。

[0100] 为了更加清楚地说明本发明的一些实施例所提供的单电感多输出变换器的控制方案在负载均衡、瞬态特性以及交调效应等方面所具有的优势,下面将结合图8、图9和图10所分别示出的应用了本发明的一些实施例所提供的单电感多输出变换器的控制方案的单电感三输出变换器在不同场景下的输出电压时序图进行说明。

[0101] 图8示出了应用了本发明的一些实施例所提供的控制方案的单电感三输出变换器在负载不平衡场景下的输出电压时序图。

[0102] 其中,假设 V_{01} 支路的负载较轻, V_{03} 支路的负载较重。如图8所示,在 t_1 时,检测到 $V_{01} < V_{REF1_L}$,因而首先向其充电一个时钟周期(S_{p1} 为高电平); t_2 时,检测到 $V_{02} < V_{REF2_L}$ 且 V_{02} 误差较大($EA_2 > EA_1$),因而向 V_{02} 充电一个时钟周期(S_{p2} 为高电平); t_3 时,检测到 $V_{03} < V_{REF3_L}$ 且 $EA_3 > EA_2 > EA_1$,因而向 V_{03} 充电一个时钟周期(S_{p3} 为高电平); t_4 时,检测到 EA_3 仍然为最大,因而继续向 V_{03} 充电(S_{p3} 为高电平); t_5 时,检测到 $EA_2 > EA_3 > EA_1$,因而又向 V_{02} 充电一个时钟周期。如此工作到 t_6 时, $V_{01} > V_{REF1_H}$,因而 V_{01} 将不需要充电,因而下一个时钟周期最大误差仅在 V_{02} 与 V_{03} 中进行选择。到 t_7 时,由于 $V_{02} > V_{REF2_H}$,因而 V_{02} 也将不需要充电,因而仅余下 V_{03} 直到充电到 V_{REF3_H} 。可以看到,在整个过程中,由于 V_{01} 的负载较轻,因而将首先达到最高阈值电压,在 V_{01} 下降到 V_{REF1_L} 之前,其能量分配开关(V_{01} 对应的次开关)将不会再打开,最大误差检测只在 V_{02} 和 V_{03} 中进行,因而不会影响到另外两路的输出; V_{03} 的负载最重,因而最后才达到最高阈值电压,也不会影响到另外两路的输出。因此,可以看到负载不平衡的场景并不会影响到本发明的实施例所提供的控制方案对单电感多输出变换器的控制效果,即本发明的实施例所提供的控制方案能够很好的适用于负载不均衡的应用场景中。

[0103] 基于图8所示出的时序图,进一步地,图9示出了应用了本发明的一些实施例所提供的控制方案的单电感三输出变换器由轻载跳变为重载场景下的输出电压时序图。

[0104] 其中,假设 V_{01} 的负载突然由轻载跳变为重载。如图9所示,在 V_{01} 的负载突然由轻载跳变为重载时,当前进行充电的 V_{01} 的输出电压上升速率会变慢,同时,在未充电的时钟周期内的下降速率将变快,但是由于在每个时钟周期内采用了误差比较的方式确定充电的输出支路(相当于在次级能量分配中采用误差比较的方式),因而在 V_{01} 较快速度下降到一定值时,将会因其误差比较确定充电的输出支路的机制被判定为最大误差支路,因而重新得到充电,使输出电压逐渐提升,并且,可以看到由于整个过程由于采用的是数字信号控制,因而响应速度很快, V_{01} 的输出电压不会出现较大下冲,瞬态特性较好;并且对于另外两个负载未发生变化的支路而言,其仅仅是上升到最高阈值的时间变长,并不会影响到纹波的大小,因而交调效应基本无影响。

[0105] 基于图8所示出的时序图,进一步地,图10示出了应用了本发明的一些实施例所提供的控制方案的单电感三输出变换器由重载跳变为轻载场景下的输出电压时序图。

[0106] 其中,假设 V_{03} 的负载突然由重载跳变为轻载。如图10所示,在 V_{03} 的负载突然由重载跳变为轻载时,当前放电的 V_{03} 的下降速率会变慢,同时在其获得充电的时钟周期内的上升速率会变快,比如图10所示的, V_{03} 通过在后续的仅一个时钟周期内的充电就上升到了最高阈值 V_{REF3_H} ,此后在 V_{03} 下降到最低阈值 V_{REF3_L} 之前,将不会对其进行周期充电,也不会参与最大误差检测,因而 V_{03} 的输出电压不会出现较大过冲,瞬态特性较好;并且对于另外两个负载未发生变化的支路而言,其仅仅是上升到最高阈值的时间变短,同样不会影响到纹波的大小,因而交调效应基本无影响。

[0107] 通过以上描述可以看出,在本发明上述实施例所提供的单电感多输出变换器的控制方案中,在每个时钟周期内通过以下步骤来实现对单电感多输出变换器输出的控制,包括有首先获取单电感多输出变换器的 N 个输出支路的输出电压,根据获取到的 N 个输出电压,首先确定出本时钟周期内的 Q 个候选充电支路,比如具体通过对 N 个输出支路的输出电压进行迟滞比较实现;再从该 Q 个候选充电支路中选取本时钟周期内充电的一个输出支路,比如具体通过对该 Q 个候选充电支路的输出电压进行误差比较实现;进而根据该 N 个输出支路在本时钟周期内是否充电,输出本时钟周期内该 N 个输出支路的驱动信号。

[0108] 因而可以看到,本发明上述实施例所提供的控制方案,一方面基于PFM控制方式来实现对单电感多输出变换器的控制,从而继承了PFM控制方式在诸如电路结构简单、响应速度快,电路稳定等方面的优势;同时又一方面,每个时钟周期内确定出的唯一充电的输出支路是依据各个输出支路的输出电压所动态确定出来的,而各个输出支路的输出电压又与其负载的大小密切相关,因而通过在每个时钟周期内动态地确定唯一进行充电的输出支路,达到了自动调节各个输出支路获得充电的时间的效果,因而能够对各个输出支路及时地补充能量,从而在瞬态特性以及交调效应等方面较传统控制方案能够取得更好的效果。并且,通过在每个时钟周期内动态确定充电的输出支路时采用误差比较的方式确定出误差最大的支路作为充电的输出支路,误差最大的支路又可以理解为最需要补充能量的支路,因而在每个时钟周期都能够将能量补充到最需能量的支路,克服了传统方式负载不平衡、瞬态特性差、交调效应影响严重的缺点;同时,通过上述对本发明的实施例所提供的状态机的描述也可以看出,本发明的实施例所提供的控制方案对支路输出的各种情况均进行了考虑,因而可靠性好。综合来看,本发明的上述实施例所提供的单电感多输出变换器的控制方案,较传统的单电感多输出变换器的控制方案而言,能够在负载均衡、瞬态特性以及交调效应等多方面得到综合优化,进而取得更好的控制效果。

[0109] 举例来说,对于现有的一些技术方案中采用逐次将输出电压充电到最高阈值的做法分析可知,如果前级支路的负载较重,将会导致后级支路等待充电的时间很长,而若后级支路的负载也较重,则其最低值下降十分严重,则将进一步导致纹波非常大,此纹波则逐级放大,最后一级的纹波很可能会超过电路的裕度指标;此外,当前级支路突然由轻载变为重载时,后级支路等待充电的时间也会增加,即表现为交调效应,各支路有交调效应的影响,为了使各支路的纹波满足设计的要求,负载能力将会很小,而过低的负载能力往往不能满足最大瞬时负载的要求。而本发明实施例所提供的单电感多输出变换器的控制方案,相当于在每个时钟周期动态的确定充电的输出支路,因而可以根据负载的大小自动调节各支路

的开通时间,从而能够在每个时钟周期将能量补充到最需能量的支路,各路负载不平衡基本对电路无影响,具有瞬态响应快、交调效应小等诸多优势。

[0110] 进一步地,相对于现有技术而言,本发明实施例所提供的单电感多输出变换器的控制方案,不仅能够在每个时钟周期将能量补充到最需要的输出支路,并且由于整个过程采用的是数字信号控制,因而能够更好的适应负载不均衡以及负载变化的场景,响应速度更快,瞬态特性较好,并能够应用到各种单电感多输出变换器的电路设计中,不受限于应用场景,并易于产品实现。

[0111] 综上所述,本发明实施例所提供的单电感多输出变换器的控制方案,较之传统的单电感多输出变换器的控制方案而言,不仅能够继承采用PFM控制方式所具有的结构简单,响应速度快,无稳定性问题等优点,还能够在每个时钟周期动态地确定充电的输出支路,从而能够将能量补充到最需能量的支路,以及能够根据负载的大小自动调节各支路的获得充电的时间,因而瞬态响应快、交调效应小,各路负载不平衡也基本对电路无影响,使电路能够在效率、稳定性、响应速率、交调效应、纹波以及负载能力等方面相较于传统方式均有所提高。

[0112] 基于相同的技术构思,本发明实施例还提供一种单电感多输出变换器的控制方法,该方法流程可由上述任一实施例所提供的单电感多输出变换器执行,该方法流程可应用于单电感多输出变换器的电路设计中,并可以具体实现为控制级电路,用以实现对单电感多输出变换器的控制。

[0113] 图11示出了本发明的一些实施例提供的单电感多输出变换器的控制方法的流程示意图。

[0114] 具体地,如图11所示,该方法流程包括在每个时钟周期执行对单电感多输出变换器的控制过程,该控制过程可包括以下几个步骤:

[0115] 步骤1101:获取单电感多输出变换器的N个输出支路的输出电压,N为大于1的整数;

[0116] 步骤1102:根据所述N个输出支路的输出电压,从所述N个输出支路中选取本时钟周期内的Q个候选充电支路,Q为小于等于N的整数;

[0117] 步骤1103:根据该Q个候选充电支路的输出电压,从该Q个候选充电支路中选取本时钟周期内充电的一个输出支路;

[0118] 步骤1104:根据该N个输出支路在本时钟周期内是否充电,输出本时钟周期内单电感多输出变换器的N个输出支路的驱动信号。

[0119] 具体地,在本发明的一些可选实施例中,通过步骤1101获取到单电感多输出变换器的N个输出支路的输出电压后,步骤1102中所描述的确本时钟周期内的Q个候选充电支路可以按照以下方式来实现:

[0120] 将上个时钟周期内的候选充电支路的输出电压与第一阈值进行比较,将上个时钟周期内的非候选充电支路的输出电压与第二阈值进行比较;其中,所述第一阈值大于所述第二阈值;进而根据比较结果,从所述N个输出支路中选取本时钟周期内的Q个候选充电支路。

[0121] 在本发明的一些可选实施例中,具体可以将输出电压不大于第一阈值的上个时钟周期内的候选充电支路、以及输出电压不大于第二阈值的上个时钟周期内的非候选充电支

路,确定为本时钟周期内的候选充电支路。

[0122] 比如,对于上个时钟周期内充电的输出支路,若其输出电压大于或等于第一阈值,则将该支路变更为本时钟周期内的非候选充电支路;否则,仍然将该支路确定为本时钟周期内的候选充电支路;对于上个时钟周期内未充电的候选充电支路仍确定为本时钟周期内的候选充电支路;对于上个时钟周期内的非候选充电支路,若其输出电压小于或等于第二阈值,则将该支路变更为本时钟周期内的候选充电支路。

[0123] 进一步地,在本发明的一些可选实施例中,通过步骤1102确定出本时钟周期内的Q个候选充电支路后,步骤1103中所描述的从该Q个候选充电支路中选取本时钟周期内充电的一个输出支路,具体可以是将输出电压最小的候选充电支路选取为本时钟周期内充电的一个输出支路;或者将电压误差最大的候选充电支路选取为本时钟周期内充电的一个输出支路,其中,一个候选充电支路的电压误差为该候选充电支路的输出电压与该候选充电支路的基准电压之间的差值。

[0124] 为了更清楚的表述本发明的一些实施例中从N个输出支路中确定出当前时钟周期内充电的一个输出支路的过程,图12从逻辑层面示出了本发明的一些实施例中从N个输出支路中确定出当前时钟周期内充电的一个输出支路的逻辑流程示意图。

[0125] 在如图12所示的流程中,定义了三个数据库用以从逻辑上将各个输出支路的输出电压进行分类。其中为了方便描述,在如图3所示的逻辑流程中,从逻辑上假设了一种初始时刻的处理,其包括初始时,可以认为所有的输出支路的输出电压(假设用 V_{01} 、 \dots 、 V_{0N} 表示)均置于Z库中;通过与第一阈值(假设用 V_{REFH} 表示)的比较分为两部分:X库和Y库;其中,所有输出电压小于 V_{REFH} 的输出支路置于X库中(假设X库中的输出支路用 $V_{0(p1)} \dots V_{0(pn)}$ 表示),所有输出电压不小于 V_{REFH} 的输出支路置于Y库中(假设Y库中的输出支路用 $V_{0(q1)} \dots V_{0(qm)}$ 表示),其中 $N=n+m$ 。

[0126] 如图3所示,X库中的输出支路可以认为是候选充电支路,因而在每一个时钟周期,都将通过相互间的比较(既可以理解为前述误差比较过程),来选取其中的一个输出支路作为当前时钟周期内充电的输出支路,比如图3所示出的,通过将X库中的输出支路的输出电压与基准电压间的误差电压(假设表示为 $EA_{(p1)} \dots EA_{(pn)}$),选择出误差最大的支路 $EA_{(X)max}$ ($X=p_x$),使得该输出支路在当前时钟周期内得到充电。充电后的该输出支路的输出电压 V_{0x} 将再次与设定的最高阈值 V_{REFH} 进行比较,如果小于 V_{REFH} ,则仍归于X库,即仍然作为候选充电支路,进入下一次充电的输出支路的选取循环;如果大于或等于 V_{REFH} ,则将该输出支路归类到Y库中,而Y库中的输出支路为不进行充电的支路,即可以认为是非候选充电支路,由负载电容提供负载电流,因而其输出电压会下降,而当Y库中的某一支路电压 V_{0y} 下降到小于 V_{REFL} 时,则说明该支路需要进行充电,因而将该支路置于X库中,参与最大误差检测过程以确定是否进行充电。在一个时钟周期结束后,X库中剩下的支路将在下一个时钟周期进行下一次的循环,Y库中的支路将不进行充电。应当理解的是,上述初始时刻的处理是一种逻辑上的假设,但是各个输出支路经过充电以及放电的过程以及通过后续时钟周期内的处理,都会逐渐被有序化(在X库或Y库中),因而在本申请中并不过多考虑初始时刻可能存在的不确定性。

[0127] 在本发明的一些可选实施例中,单电感多输出变换器中具体可以包括有功率级电路,该功率级电路用以向N个输出支路提供能量输入。

[0128] 进而在本发明的一些可选实施例中,在每个时钟周期,还可以判断本时钟周期内是否存在候选充电支路,从而能够根据本时钟周期是否存在候选充电支路,输出本时钟周期内该单电感多输出变换器的功率级电路的驱动信号,以控制单电感多输出变换器的功率级电路是否向输出支路提供能量输入。

[0129] 在本发明的一些可选实施例中,若本时钟周期内不存在候选充电支路,则输出本时钟周期内用于关断所述功率级电路向所述N个输出支路输出能量的主开关的驱动信号;否则,输出本时钟周期内用于导通所述功率级电路向所述N个输出支路输出能量的主开关的驱动信号。

[0130] 在本发明的一些可选实施例中,单电感多输出变换器的功率级电路可以通过N个次开关分别连接至N个输出支路。

[0131] 进而在本发明的一些可选实施例中,在每个时钟周期,步骤204中所描述的根据N个输出支路在本时钟周期内是否充电,输出本时钟周期内单电感多输出变换器的N个输出支路的驱动信号,具体可以是对本时钟周期内充电的输出支路,输出用于导通该输出支路对应的次开关的驱动信号;对本时钟周期内不进行充电的输出支路,输出用于关断该输出支路对应的次开关的驱动信号。

[0132] 其中,本发明的上述实施例所提供的单电感多输出变换器的控制方法在具体的电路实现中,可以参见本发明前述实施例所提供的单电感多输出变换器的控制装置,本申请在此将不再赘述。

[0133] 基于相同的技术构思,本发明的一个实施例还提供了一种单电感多输出变换器,该单电感多输出变换器中包括有功率级电路、以及如本发明前述任一实施例所提供的控制装置,该控制装置可以用于实现前述方法实施例。

[0134] 其中,功率级电路通过N个次开关分别连接至N个输出支路;N为大于1的整数;控制装置用于在每个时钟周期选取本时钟周期内充电的一个输出支路,以及输出本时钟周期内所述单电感多输出变换器的N个输出支路的驱动信号以驱动所述N个次开关的导通或关断。

[0135] 其中,本发明的一些可选实施例所提供的单电感多输出变换器中的控制装置,可以参见前述对本发明实施例所提供的单电感多输出变换器的控制装置的描述,本申请在此将不做赘述。

[0136] 在本发明的一些可选实施例中,功率级电路可以是降压Buck型电路,所述降压Buck型电路中设有主开关PMOS管;

[0137] 所述控制装置还用于:在每个时钟周期内,判断本时钟周期内是否存在候选充电支路;若本时钟周期内不存在候选充电支路,则输出本时钟周期内用于关断所述主开关PMOS管的驱动信号;否则,输出本时钟周期内用于导通所述主开关PMOS管的驱动信号。

[0138] 具体地,对本发明的一些可选实施例所提供的采用降压Buck型电路为功率级电路的单电感多输出变换器,可以参见前述图5所示出的应用了本发明的一些实施例所提供的单电感多输出变换器的控制方案的单电感多输出Buck变换器的电路结构示意图以及相关的描述,本申请在此也将不做赘述。

[0139] 在本发明的一些可选实施例中,所述功率级电路为升压Boost型电路,所述升压Boost型电路中设有主开关NMOS管;

[0140] 所述控制装置还用于:在每个时钟周期内,判断本时钟周期内是否存在候选充电

支路;若本时钟周期内不存在候选充电支路,则输出本时钟周期内用于关断所述主开关NMOS管的驱动信号;否则,输出本时钟周期内用于导通所述主开关NMOS管的驱动信号。

[0141] 具体地,对本发明的一些可选实施例所提供的采用降压Buck型电路为功率级电路的单电感多输出变换器,可以参见前述图6所示出的应用了本发明的一些实施例所提供的单电感多输出变换器的控制方案的单电感多输出Boost变换器的电路结构示意图以及相关的描述,本申请在此也将不做赘述。

[0142] 本发明是参照根据本发明实施例的方法、设备(系统)、和计算机程序产品的流程图和/或方框图来描述的。应理解可由计算机程序指令实现流程图和/或方框图中的每一流程和/或方框、以及流程图和/或方框图中的流程和/或方框的结合。可提供这些计算机程序指令到通用计算机、专用计算机、嵌入式处理机或其他可编程数据处理设备的处理器以产生一个机器,使得通过计算机或其他可编程数据处理设备的处理器执行的指令产生用于实现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能的装置。

[0143] 这些计算机程序指令也可存储在能引导计算机或其他可编程数据处理设备以特定方式工作的计算机可读存储器中,使得存储在该计算机可读存储器中的指令产生包括指令装置的制造品,该指令装置实现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能。

[0144] 这些计算机程序指令也可装载到计算机或其他可编程数据处理设备上,使得在计算机或其他可编程设备上执行一系列操作步骤以产生计算机实现的处理,从而在计算机或其他可编程设备上执行的指令提供用于实现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能的步骤。

[0145] 尽管已描述了本发明的优选实施例,但本领域内的技术人员一旦得知了基本创造性概念,则可对这些实施例作出另外的变更和修改。所以,所附权利要求意欲解释为包括优选实施例以及落入本发明范围的所有变更和修改。

[0146] 显然,本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型在内。

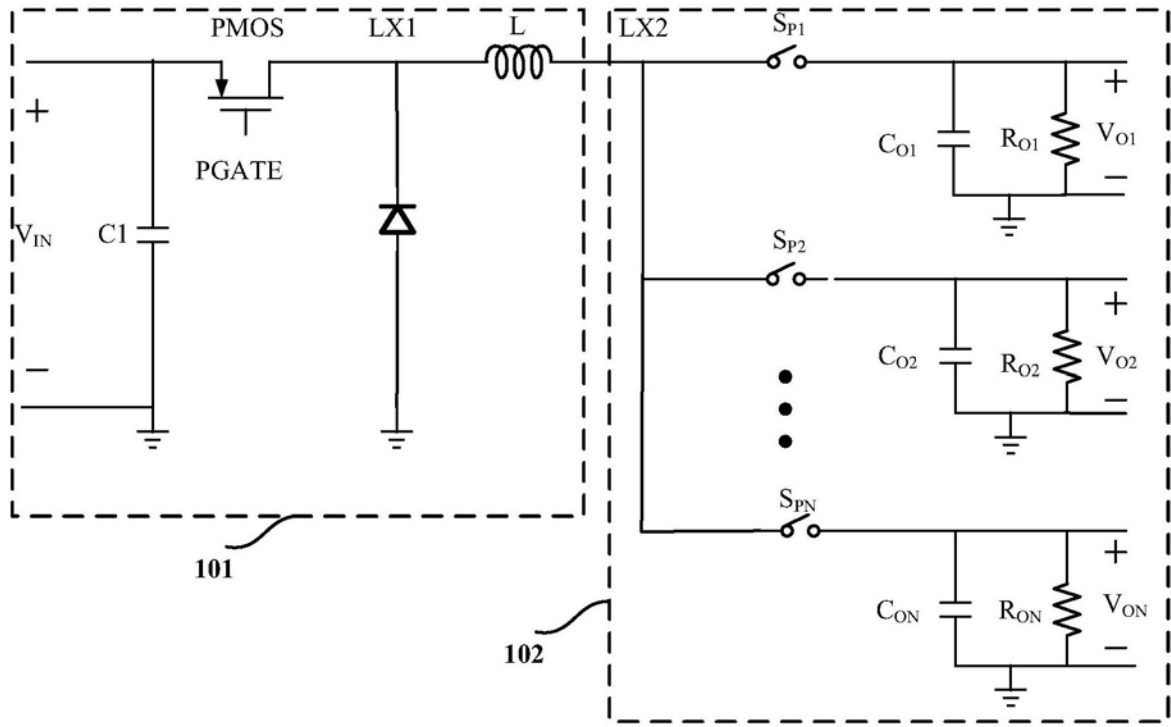


图1

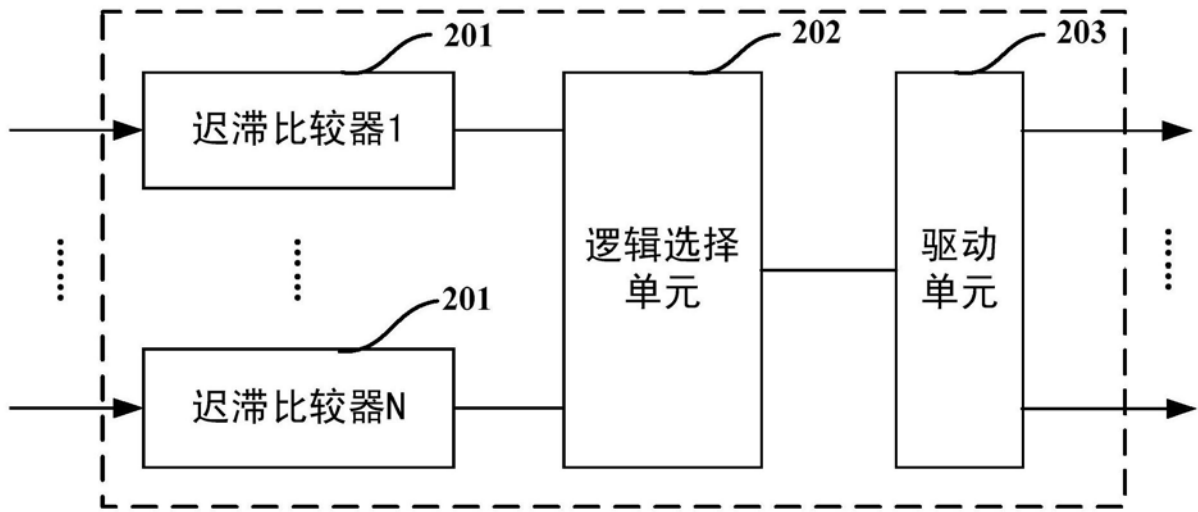


图2

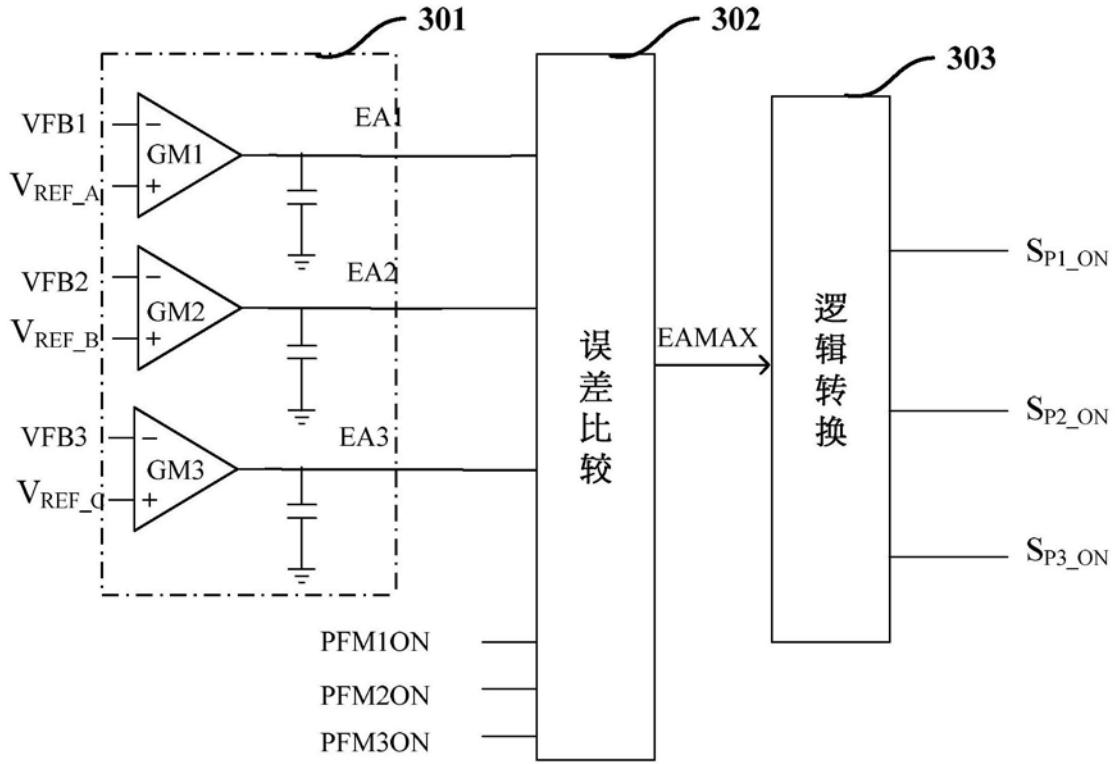


图3

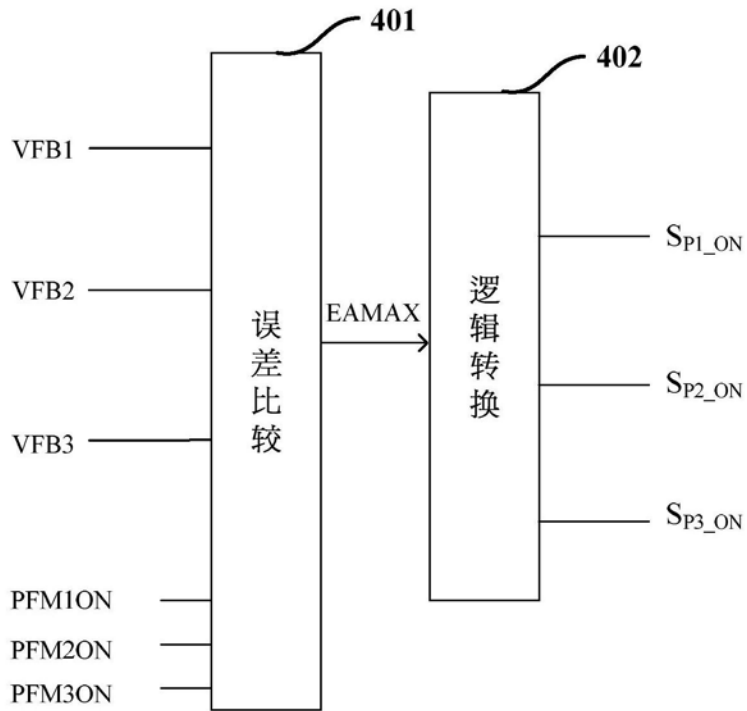


图4

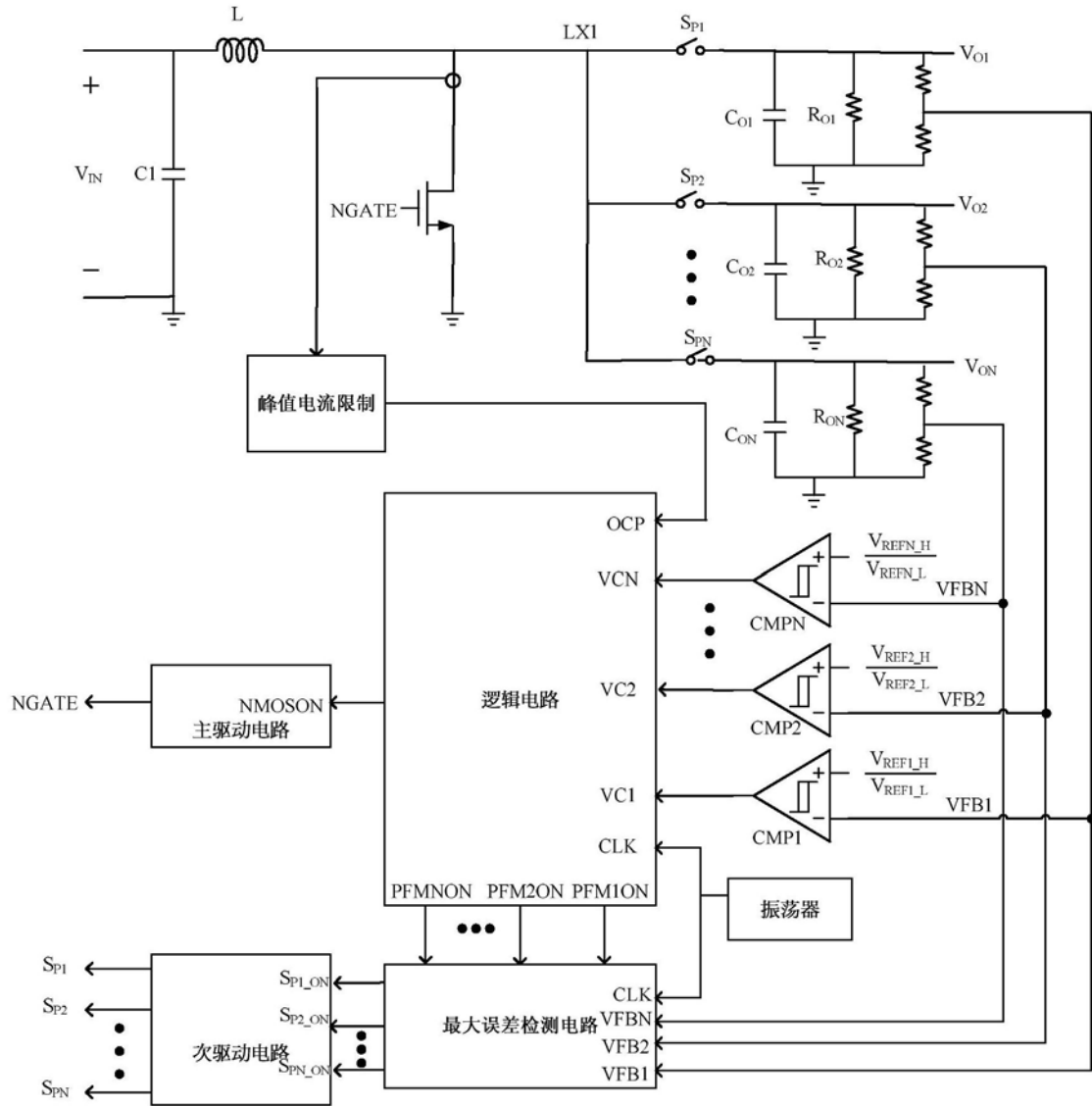


图6

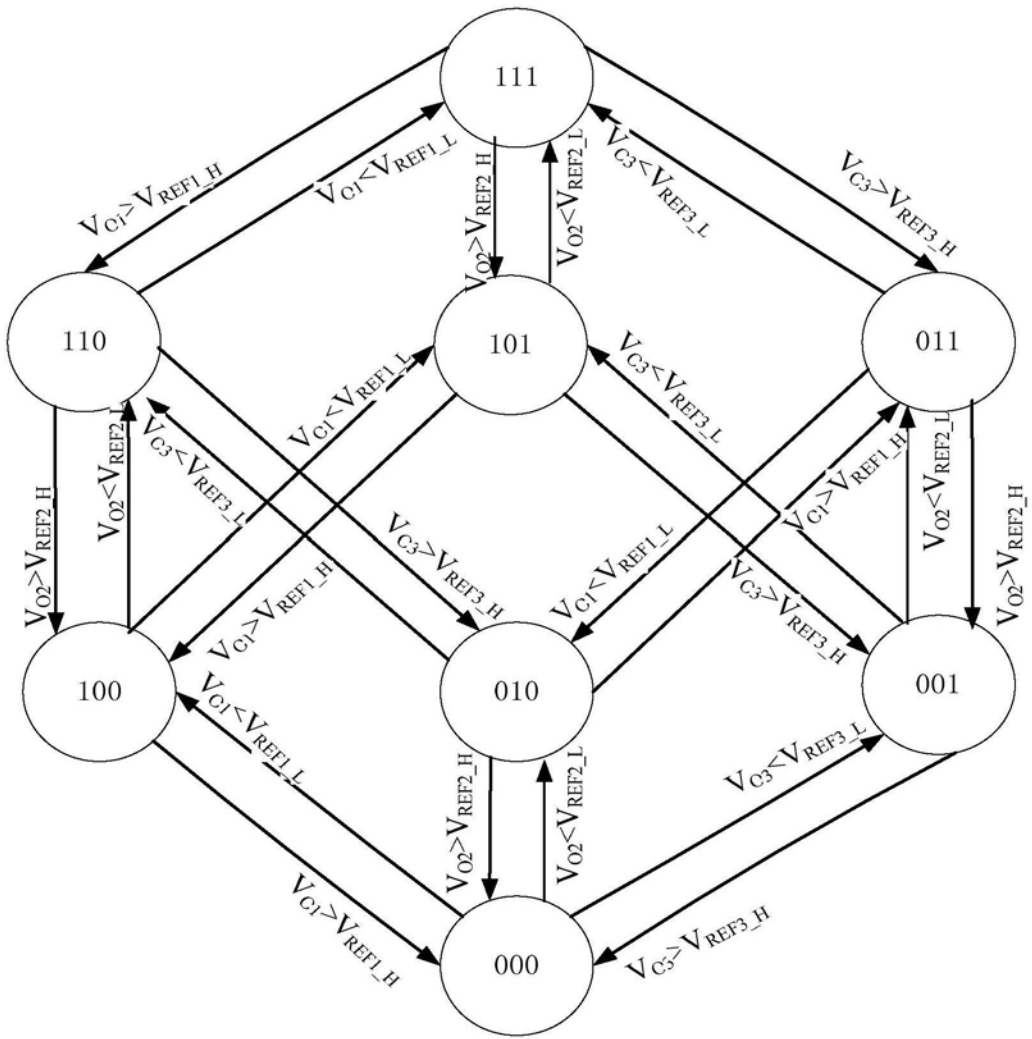


图7

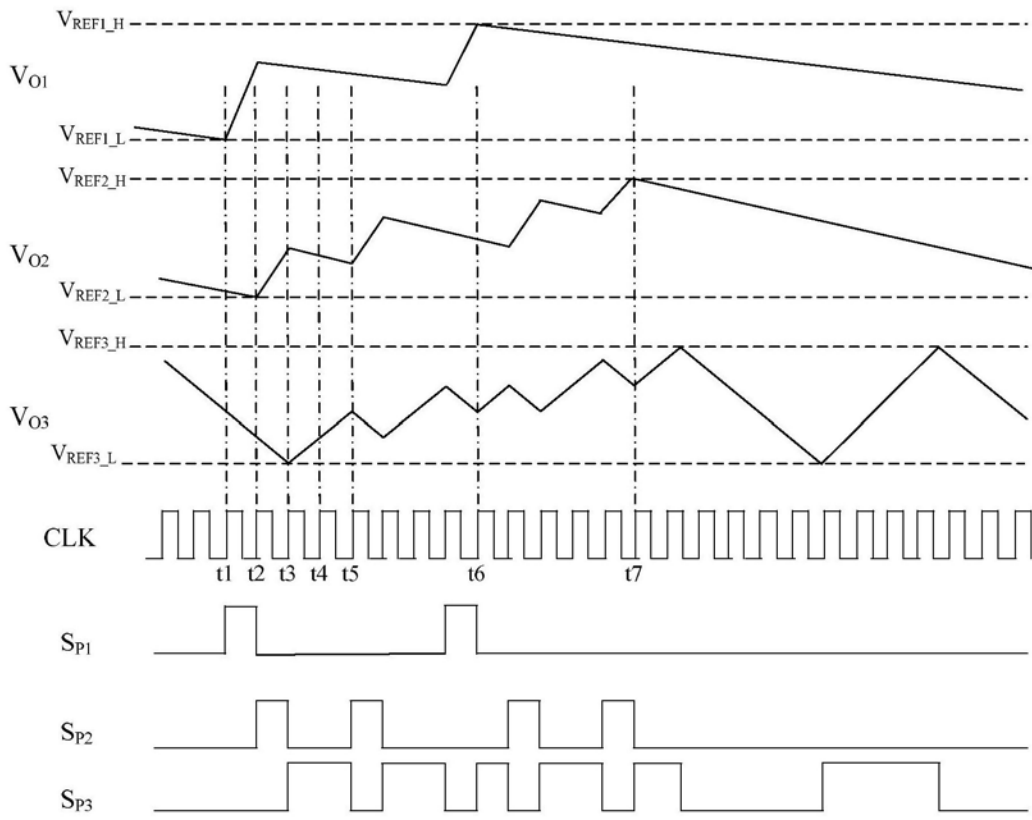


图8

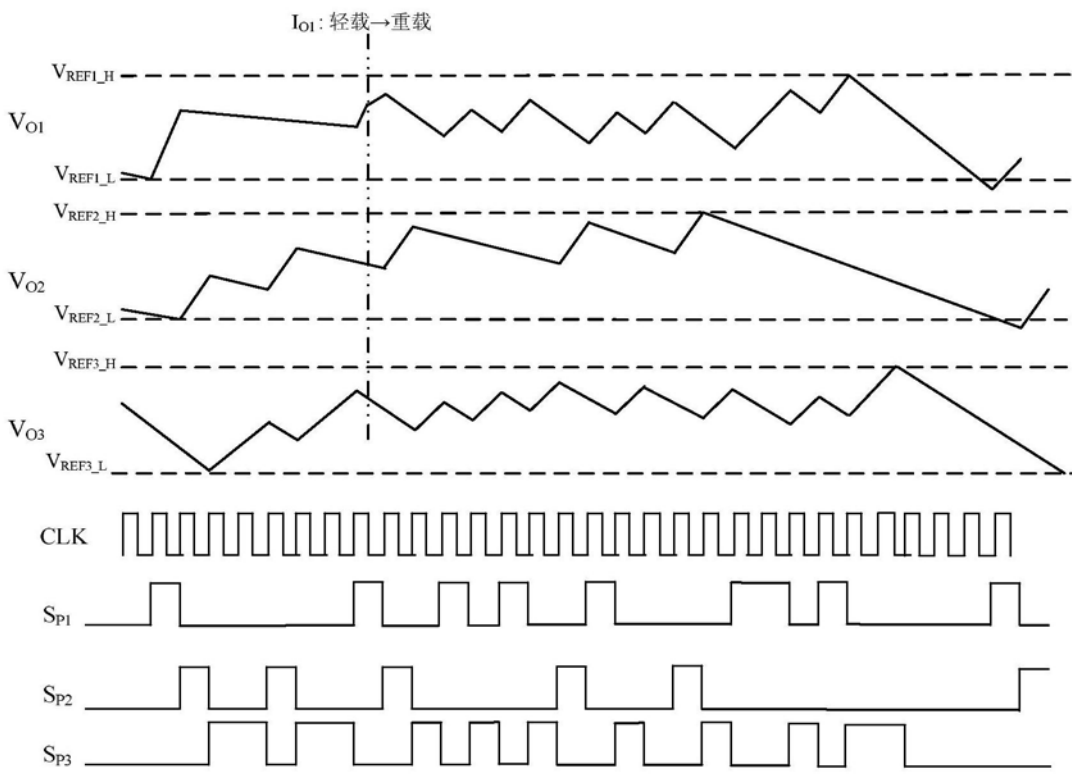


图9

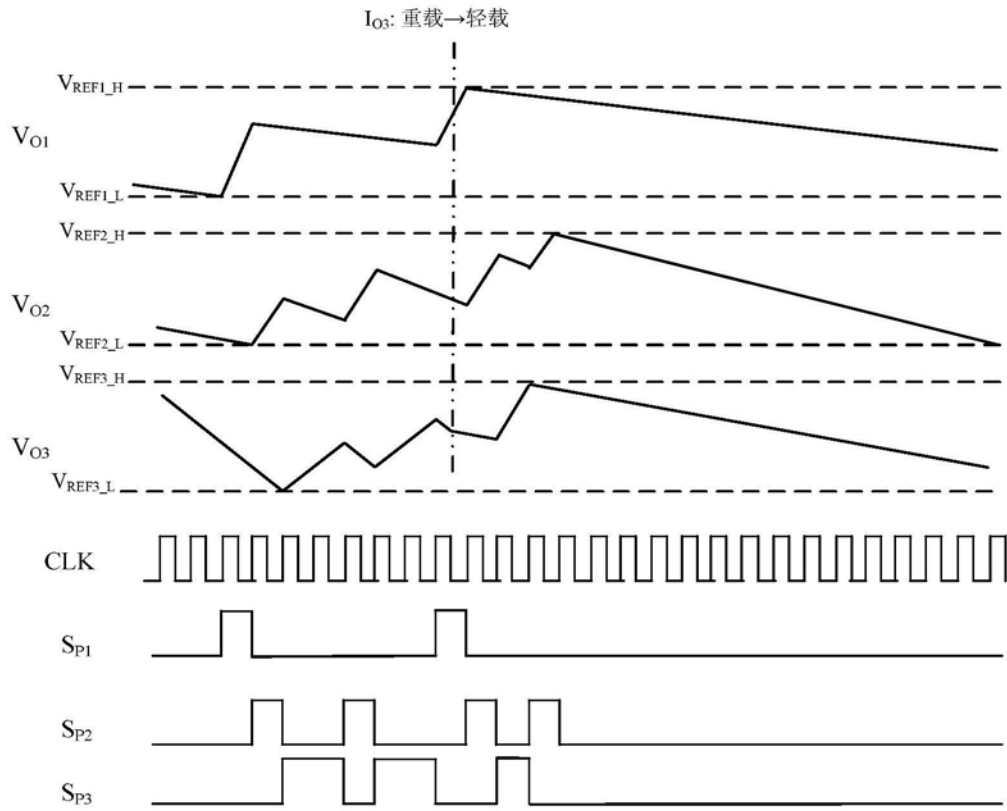


图10

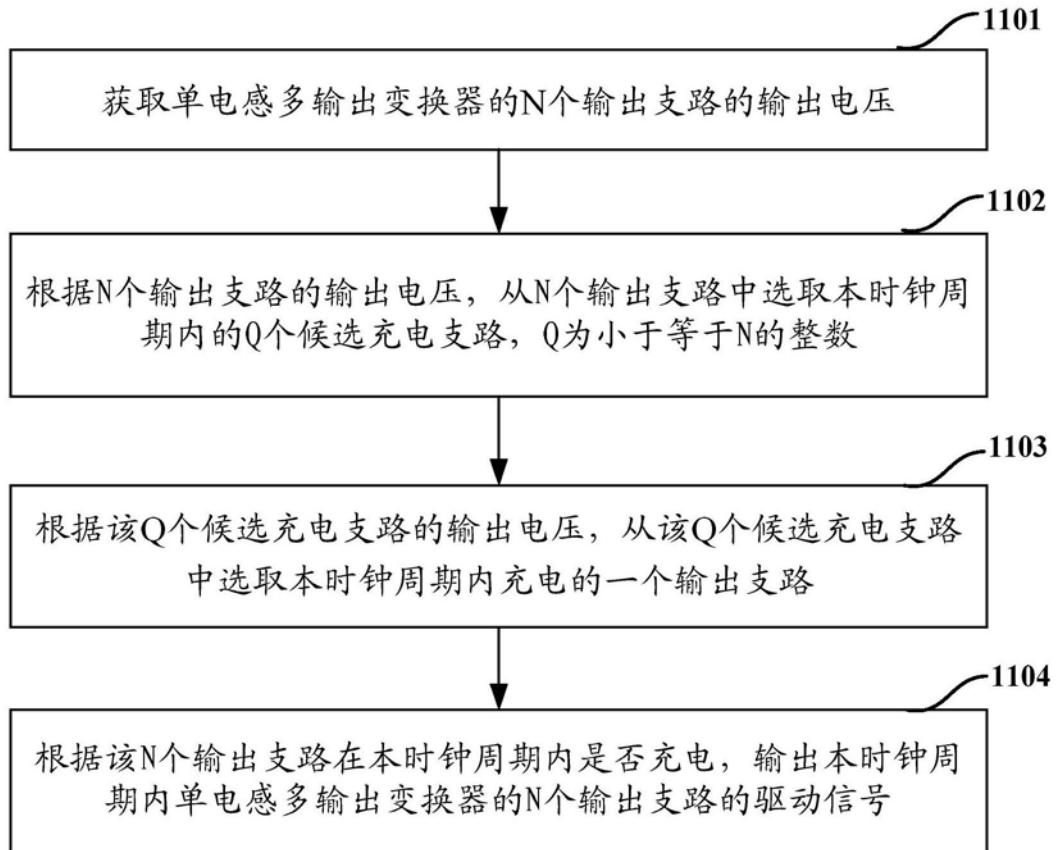


图11

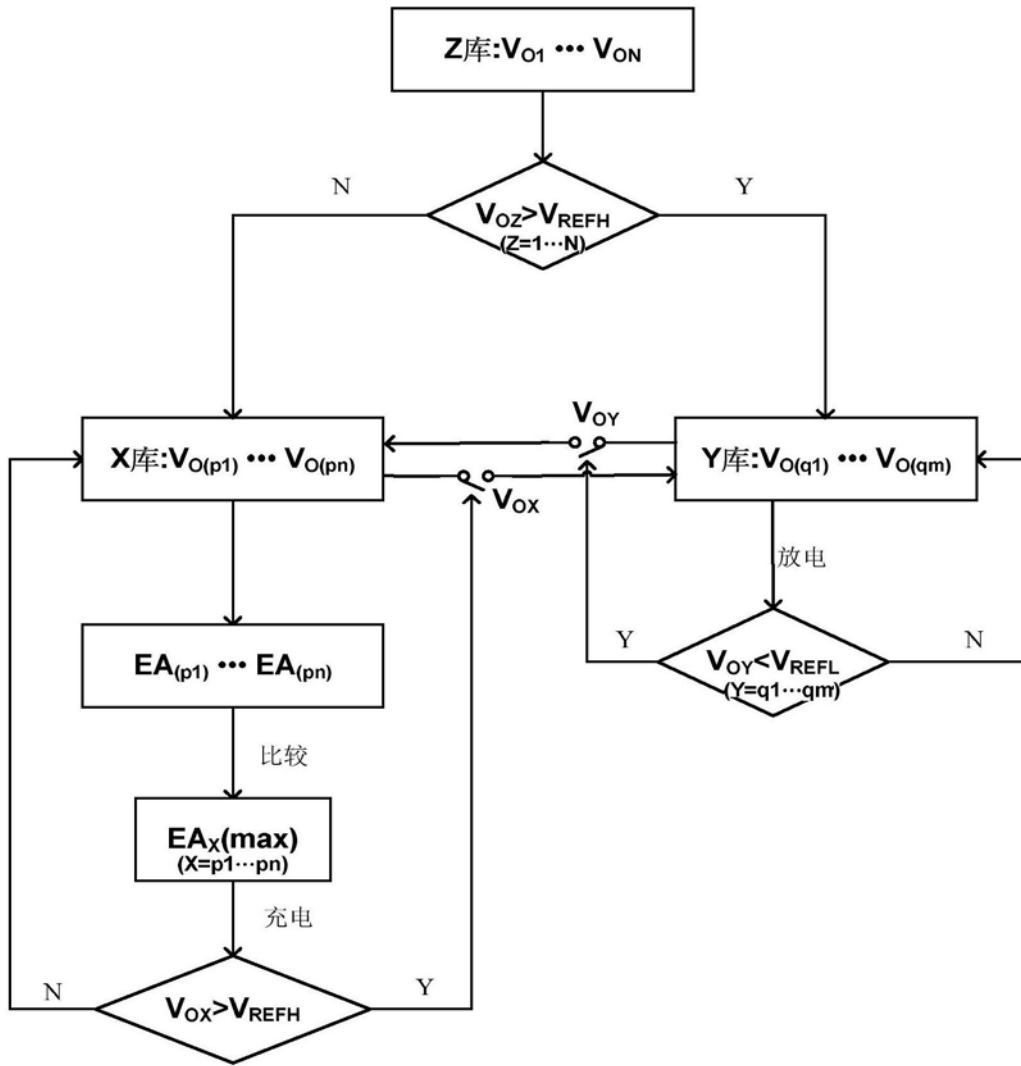


图12