

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-287255

(P2005-287255A)

(43) 公開日 平成17年10月13日(2005. 10. 13)

(51) Int. Cl.⁷

H02M 3/155

F I

H02M 3/155

H

テーマコード (参考)

5H730

審査請求 未請求 請求項の数 11 O L (全 18 頁)

(21) 出願番号 特願2004-101437 (P2004-101437)
 (22) 出願日 平成16年3月30日 (2004. 3. 30)

(71) 出願人 000005049
 シャープ株式会社
 大阪府大阪市阿倍野区長池町22番22号
 (74) 代理人 100078282
 弁理士 山本 秀策
 (74) 代理人 100062409
 弁理士 安村 高明
 (74) 代理人 100107489
 弁理士 大塩 竹志
 (72) 発明者 塩江 英紀
 大阪府大阪市阿倍野区長池町22番22号
 シャープ株式会社内
 Fターム(参考) 5H730 AA11 AA15 AS01 BB13 BB14
 BB15 BB57 BB91 DD04 DD26
 EE59 FD01 FD51 FF06 FG01

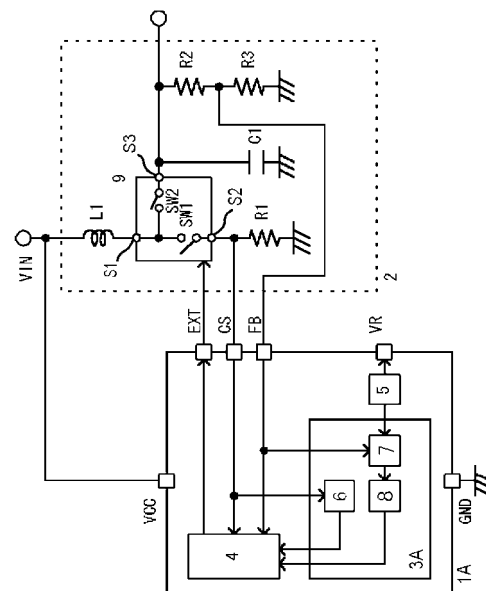
(54) 【発明の名称】 スイッチングレギュレータ

(57) 【要約】

【課題】 端子を追加することなく、また、外部信号源を必要とせず、電圧変換回路部が、昇圧型、降下型、反転型のいずれかであることを自動的に判別する。

【解決手段】 判別回路3Aによって電流センス端子CSの電圧レベルとフィードバック端子FBのスイッチング開始前の電圧レベルから電圧変換回路部2が昇圧型、降圧型および反転型のいずれかであることを判別し、制御信号発生回路4によって判別結果に応じた制御信号を電圧変換回路部2のスイッチング装置9に供給する。電圧変換回路部2が昇圧型のときには、スイッチング制御の開始前には電流センス端子CSは接地電圧付近になる。反転型のときには、フィードバック端子FBは、スイッチング制御の開始前には基準電圧V1となる。降圧型のときには、スイッチング制御の開始前には、電流センス端子CSおよびフィードバック端子FBは、昇圧型および反転型とは異なる。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

入力電圧を、スイッチング部のスイッチング動作によって、昇圧状態、降圧状態、極性反転状態のいずれか一つに変換して出力する電圧変換回路部と、

該電圧変換回路部が昇圧型、降圧型、反転型のいずれであるかを判別する判別回路と、該判別回路による判別結果に対応する制御信号を、該電圧変換回路部から出力される電圧に基づいて調整して、該電圧変換回路部のスイッチング部に出力する制御信号発生部とを有する制御回路部とを備え、

該制御回路部の判定部は、該電圧変換回路部におけるスイッチング動作の開始前における所定の電圧に基づいて、昇圧型、降圧型、反転型のいずれであるかを判定することを特徴とするスイッチングレギュレータ。 10

【請求項 2】

前記電圧変換回路部は、

入力電圧が入力される入力端子と、

該入力端子に一端が接続されたコイルと、

該コイルの他端にそれぞれの一端が接続された第 1 スイッチおよび第 2 スイッチを有するスイッチング装置と、

該スイッチング装置における第 1 スイッチの他端と接地との間に設けられた第 1 抵抗と

、該スイッチング装置における第 2 スイッチの他端に接続された出力端子と、 20

該スイッチング装置における第 2 スイッチの他端と接地との間に設けられた容量と、

該出力端子と容量との接続点と接地との間に直列接続された状態で設けられた第 2 抵抗および第 3 抵抗とを備えた昇圧型であり、

前記制御回路部の判定回路は、前記第 1 抵抗と第 1 スイッチとの接続点におけるスイッチング動作の開始前の電位に基づいて該電圧変換回路部が昇圧であることを判定する、請求項 1 に記載のスイッチングレギュレータ。

【請求項 3】

前記電圧変換回路部は、

入力電圧が入力される入力端子と、

該入力端子に一端が接続された第 1 抵抗と、 30

該第 1 抵抗の他端と接地との間に直列接続された第 1 スイッチおよび第 2 スイッチを有するスイッチング装置と、

該スイッチング装置の第 1 スイッチおよび第 2 スイッチの接続点に一端が接続されたコイルと、

該コイルの他端に接続された出力端子と、

該コイルの他端と接地との間に設けられた容量と、

該出力端子と容量との接続点と接地との間に直列接続された状態で設けられた第 2 抵抗および第 3 抵抗とを備えた降圧型であって、

前記制御回路部の判定回路は、前記第 1 抵抗と第 1 スイッチとの接続点におけるスイッチング動作開始前の電位と、前記第 2 抵抗と第 3 抵抗との接続点におけるスイッチング動作開始前の電位とに基づいて該電圧変換回路部が降圧型であることを判定する、請求項 1 に記載のスイッチングレギュレータ。 40

【請求項 4】

前記電圧変換回路部は、

入力電圧が入力される入力端子と、

該入力端子に一端が接続された第 1 抵抗と、

該第 1 抵抗の他端に一端が接続された第 1 スイッチと、該第 1 スイッチの他端に一端が接続された第 2 スイッチとを有するスイッチング装置と、

該スイッチング装置の第 1 スイッチおよび第 2 スイッチの接続点と接地との間に設けられたコイルと、 50

該スイッチング装置における該第 2 スイッチの他端に接続された出力端子と、
該スイッチング装置における該第 2 スイッチの他端と接地との間に設けられた容量と、
該出力端子と容量との接続点に一端が接続された第 2 抵抗と、
該第 2 抵抗の他端に一端が接続された第 3 抵抗とを備えた反転型であり、
前記制御回路部は、該第 3 抵抗の他端に所定の基準電圧を与える規準電圧発生回路を備え、

前記制御回路部の判定回路は、前記第 2 抵抗と第 3 抵抗との接続点におけるスイッチング動作開始前の電位に基づいて該電圧変換回路部が反転型であることを判定する、請求項 1 に記載のスイッチングレギュレータ。

【請求項 5】

前記第 1 スイッチは、N チャンネル MOS トランジスタまたは NPN トランジスタである請求項 2 に記載のスイッチングレギュレータ。

【請求項 6】

前記第 1 スイッチは、P チャンネル MOS トランジスタまたは PNP トランジスタである請求項 3 または 4 に記載のスイッチングレギュレータ。

【請求項 7】

前記第 2 スイッチはダイオードである請求項 2 ～ 4 のいずれかに記載のスイッチングレギュレータ。

【請求項 8】

前記制御回路部の判別部は、前記第 1 抵抗と第 1 スイッチとの接続点におけるスイッチング動作開始前の電位を判定するための第 1 の判定部と、

前記第 2 抵抗と第 3 抵抗との接続点におけるスイッチング動作開始前の電位を、接地電位または基準電位と比較して判定するための第 2 の判定部と、

該第 2 の判定部の出力を保持するラッチ回路部とを有する請求項 2 ～ 4 のいずれかに記載のスイッチングレギュレータ。

【請求項 9】

前記第 1 の判定部および前記第 2 の判定部は、それぞれ、CMOS インバータである請求項 8 に記載のスイッチングレギュレータ。

【請求項 10】

前記制御信号発生部は、前記第 2 判定部によって前記電圧変換回路部が反転型と判定された場合に、出力される制御信号の極性を、前記電圧変換回路部が昇圧型または降圧型と判定された場合の極性を反転させて出力する請求項 8 に記載のスイッチングレギュレータ。

【請求項 11】

前記電圧変換回路部は、取り外し可能なディスクリート部品である請求項 1 ～ 10 のいずれかに記載のスイッチングレギュレータ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、例えば携帯用の半導体集積回路等に用いられ、入力電圧を、昇圧、降圧、極性反転することによって所定の電圧に変換する DC / DC コンバータの一種であるスイッチングレギュレータに関する。

【背景技術】

【0002】

入力電圧を所定の電圧に変換して出力する回路としては、シリーズレギュレータ、スイッチングレギュレータ、チャージポンプ回路などが知られている。

【0003】

スイッチングレギュレータは、DC / DC コンバータの一種であり、入力電圧を昇圧して出力する昇圧型、入力電圧を降圧して出力する降圧型、入力電圧の極性を反転させて出力する反転型など、様々な変換方式のものがある。このようなスイッチングレギュレータ

10

20

30

40

50

として、例えば非特許文献 1 に記載されている。

【0004】

図 8 は、非特許文献 1 に記載されたスイッチングレギュレータの概略構成を示すブロック図である。

【0005】

図 8 に示すスイッチングレギュレータは、入力端子 V I N から入力された 1 次側電圧を変換し、出力側端子 V O U T から所望の 2 次側出力電圧として出力する電圧変換回路部 2 と、外部制御信号発生部 1 2 からの信号に応じて電圧変換回路部 2 を制御する制御信号を電圧変換回路部 2 に出力する制御回路部 1 とを有している。制御回路部 1 は、半導体集積回路によって構成されており、また、電圧変換回路部 2 は、入力される電圧を、昇圧、降
10 圧、極性の反転のいずれかを実施するように、制御回路部 1 に対して取り外し可能なディスクリット部品になっている。制御回路部 1 には、電圧変換回路部 2 が昇圧型、降圧型、反転型に応じて適切な制御信号を出力する外部制御信号発生部 1 2 が接続されており、この外部制御信号発生部 1 2 が操作されることによって、電圧変換回路部 2 の電圧変換モードに対応した信号が制御回路部 1 に出力される。

【0006】

電圧変換回路部 2 は、昇圧型、降圧型、反転型によって回路構成が異なる。具体的な回路構成を、図 9 ～図 1 1 にそれぞれ示す。図 9 は、昇圧型の電圧変換回路部 2 が設けられたスイッチングレギュレータの構成を示し、図 1 0 は、降圧型の電圧変換回路部 2 が設けられたスイッチングレギュレータの構成を示し、図 1 1 は、反転型の電圧変換回路部 2 が
20 設けられたスイッチングレギュレータの構成を示している。以下に、それぞれの回路構成について説明する。

【0007】

図 9 ～図 1 1 にそれぞれ示すスイッチングレギュレータは、半導体集積回路によって構成された制御回路部 1 と、外部回路である電圧変換回路部 2 と、制御信号発生部 1 2 とをそれぞれ有している。それぞれの制御回路部 1 は、電源端子 V C C、接地端子 G N D、制御端子 E X T、電流センス端子 C S (C u r r e n t S e n s e)、フィードバック端子 F B (F e e d B a c k)、電圧参照端子 V R (V o l t a g e R e f e r e n s e)、選択端子 S E L (S e l e c t) の 7 つの入出力端子を有している。また、制御回路部 1 には、基準電圧 V 1 を発生する基準電圧発生回路 5 と、電圧変換回路部 2 が昇圧型
30 、降圧型、反転型のいずれであるかを判別する判別回路 3 と、制御信号発生回路 4 とを有している。制御信号発生回路 4 は、判別回路 3 での判別結果に基づいて、電圧変換モードに対応した制御信号を制御端子 E X T に出力する。

【0008】

図 9 に示す昇圧型の電圧変換回路 2 は、1 次側の入力電圧が印加されるコイル L 1 と、コイル L 1 に接続されたスイッチング装置 9 とを有している。スイッチング装置 9 は、第 1 スイッチ S W 1 および第 2 スイッチ S W 2 を有しており、制御回路部 1 の制御端子 E X T から出力される制御信号によって、第 1 スイッチ S W 1 および第 2 スイッチ S W 2 のいずれか、または両方が制御される。

【0009】

スイッチング装置 9 は、第 1 スイッチ S W 1 および第 2 スイッチ S W 2 のそれぞれの一端が共通接続された接続点 S 1 と、第 1 スイッチ S W 1 の他端が接続された接続点 S 2 と、第 2 スイッチ S W 2 の他端が接続された接続点 S 3 とを有している。接続点 S 1 は、1 次側電圧が印加されるコイル L 1 に接続されている。コイル L 1 の他端は、入力端子 V I N に接続されており、入力端子 V I N から 1 次側の入力電圧が入力される。入力端子 V I N は、制御回路部 1 の電源端子 V C C に接続されており、入力端子 V I N から入力される 1 次側の入力電圧が、制御回路部 1 の電源電圧として電源端子 V C C に与えられている。

【0010】

接続点 S 2 は、一端が接地された第 1 抵抗 R 1 の他端に接続されている。この第 1 抵抗 R 1 は、コイル L 1 にエネルギーを蓄積する際に第 1 スイッチ S W 1 を流れる電流を検出
40 50

するために設けられており、非常に小さな抵抗値になっている。接続点 S 3 は、電圧変換回路部 2 の出力端子 V O U T に接続されている。接続点 S 2 は、制御回路部 1 の電流センス端子 C S に接続されている。第 2 スイッチ S W 2 に接続された出力端子 V O U T は、容量 C 1 を介して接地されている。また、出力端子 V O U T は、直列接続された第 2 抵抗 R 2 および第 3 抵抗 R 3 を介して接地されている。第 2 抵抗 R 2 および第 3 抵抗 R 3 の接続点は、制御回路部 1 のフィードバック端子 F B に接続されている。

【0011】

このような構成のスイッチング装置 9 では、第 1 のスイッチ S W 1 は、入力端子 V I N からの一次側の電圧のエネルギーをコイル L 1 に蓄積させる際に導通状態となり、コイル L 1 に蓄積されたエネルギーを容量 C 1 に蓄積する際に非導通状態となる。また、第 2 の
10 スイッチ S W 2 は、コイル L 1 にエネルギーを蓄積する際に非導通状態になり、コイル L 1 に蓄積されたエネルギーを容量 C 1 に蓄積して昇圧し出力端子 V O U T から放出する際に導通状態になる。

【0012】

図 10 に示す降圧型の電圧変換回路部 2 では、入力端子 V I N に抵抗 R 1 を介してスイッチング装置 9 が接続されており、抵抗 R 1 とスイッチング装置 9 との接続点 S 1 が、制御回路部 1 の電流センス端子 C S に接続されている。スイッチング装置 9 には、第 1 スイッチ S W 1 と第 2 スイッチ S W 2 とが直列に接続されている。第 2 スイッチ S W 2 の他端である接続点 S 2 は接地されている。第 1 スイッチ S W 1 と第 2 スイッチ S W 2 との接続点 S 3 には、コイル L 1 の一端が接続されて、コイル L 1 の他端が容量 C 1 および出力端
20 子 V O U T に接続されている。出力端子 V O U T と接地との間には、直列に接続された第 2 抵抗 R 2 および第 3 抵抗 R 3 が設けられており、第 2 抵抗 R 2 および第 3 抵抗 R 3 の接続点の電位が、制御回路部 1 のフィードバック端子 F B に入力されている。

【0013】

電圧変換回路部 2 が反転型の場合のスイッチングレギュレータの構成を図 11 に示す。この場合には、入力端子 V I N に抵抗 R 1 を介してスイッチング装置 9 が接続されており、抵抗 R 1 とスイッチング装置 9 との接続点 S 1 が、制御回路部 3 の電流センス端子 C S に接続されている。スイッチング装置 9 には、第 1 スイッチ S W 1 と第 2 スイッチ S W 2 とが直列に接続されている。第 1 スイッチ S W 1 と第 2 スイッチ S W 2 との接続点 S 2 には、コイル L 1 の一端が接続されており、コイル L 1 の他端が接地されている。第 2 スイ
30 ッチ S W 2 の他端である接続点 S 3 は、容量 C 1 および出力端子 V O U T に接続されている。

【0014】

この反転型の電圧変換回路部 2 においては、出力端子 V O U T および容量 C 1 に、第 2 抵抗 R 2 の一端が接続され、この第 2 抵抗 R 2 の他端に第 3 抵抗 R 3 が直列接続されており、第 3 抵抗 R 3 の他端が、制御回路部 1 の電圧参照端子 V R に接続されている。第 2 抵抗 R 2 および第 3 抵抗 R 3 の接続点は、制御回路部 3 のフィードバック端子 F B に接続されている。

【0015】

図 9 ～図 11 に示すスイッチングレギュレータでは、外部回路である各電圧変換回路部
40 2 の構成が異なり、各電圧変換回路部 2 を制御する制御回路部 1 は、各電圧変換回路部 2 が、昇圧型、降圧型、反転型のいずれであるかを判定する必要がある。このために、制御回路部 1 には、選択端子 S E L が設けられて、この選択端子 S E L に、外部信号発生部 1 2 が接続されている。そして、外部信号発生部 1 2 から、昇圧型、降圧型、反転型に対応した判定信号が入力されると、制御回路部 1 に設けられた判定回路 3 は、入力される判定信号に基づいて、電圧変換回路部 2 が昇圧型、降圧型、反転型のいずれであるかを判定し、その判定結果に対応した信号を、制御信号発生回路 4 に出力する。

【0016】

制御信号発生回路 4 では、判定回路 3 からの出力に基づいて、昇圧型、降圧型、反転型のいずれかである電圧変換回路部 2 に対応した制御信号を、制御端子 E X T から出力する
50

。そして、この制御端子 E X T から出力される制御信号に基づいて、各電圧変換回路部 2 のスイッチング装置 9 が制御されることによって、各電圧変換回路部 2 は 1 次側の入力電圧を、所定の変換モードで変換して 2 次側電圧として出力する。

【非特許文献 1】富士電機株式会社 カタログ「富士スイッチング電源制御 I C F A 7 7 1 5 J A p p l i c a t i o n N o t e」('03-08)

【発明の開示】

【発明が解決しようとする課題】

【0017】

図 9～図 11 に示すスイッチングレギュレータにおいては、外部回路である電圧変換回路部 2 の構成が、昇圧型、降圧型、反転型のいずれであるかを、外部信号発生部 12 から制御回路部 1 に入力される信号に基づいて判定している。しかしながら、このように、外部信号部 12 を使用する構成では、制御回路部 1 に、外部信号発生部 12 を接続するための選択端子 S E L を設ける必要がある。また、外部信号発生部 12 が必要であるために、スイッチングレギュレータ自体が大型化するおそれもある。

【0018】

本発明は、上記従来技術の課題を鑑みてなされたものであり、制御回路部の端子を追加することなく、電圧変換回路部が、昇圧型、降圧型および反転型のいずれであるかを判別し、適切な制御を行うことができるスイッチングレギュレータを提供することを目的とする。

【課題を解決するための手段】

【0019】

本発明のスイッチングレギュレータは、入力電圧を、スイッチング部のスイッチング動作によって、昇圧状態、降圧状態、極性反転状態のいずれか一つに変換して出力する電圧変換回路部と、該電圧変換回路部が昇圧型、降圧型、反転型のいずれであるかを判別する判別回路と、該判別回路による判別結果に対応する制御信号を、該電圧変換回路部から出力される電圧に基づいて調整して、該電圧変換回路部のスイッチング部に出力する制御信号発生部とを有する制御回路部とを備え、該制御回路部の判定部は、該電圧変換回路部におけるスイッチング動作の開始前における所定の電圧に基づいて、昇圧型、降圧型、反転型のいずれであるかを判定することを特徴とする。

【0020】

好ましくは、前記電圧変換回路部は、入力電圧が入力される入力端子と、該入力端子に一端が接続されたコイルと、該コイルの他端にそれぞれの一端が接続された第 1 スイッチおよび第 2 スイッチを有するスイッチング装置と、該スイッチング装置における第 1 スイッチの他端と接地との間に設けられた第 1 抵抗と、該スイッチング装置における第 2 スイッチの他端に接続された出力端子と、該スイッチング装置における第 2 スイッチの他端と接地との間に設けられた容量と、該出力端子と容量との接続点と接地との間に直列接続された状態で設けられた第 2 抵抗および第 3 抵抗とを備えた昇圧型であり、前記制御回路部の判定回路は、前記第 1 抵抗と第 1 スイッチとの接続点におけるスイッチング動作の開始前の電位に基づいて該電圧変換回路部が昇圧であることを判定する。

【0021】

好ましくは、前記電圧変換回路部は、入力電圧が入力される入力端子と、該入力端子に一端が接続された第 1 抵抗と、該第 1 抵抗の他端と接地との間に直列接続された第 1 スイッチおよび第 2 スイッチを有するスイッチング装置と、該スイッチング装置の第 1 スイッチおよび第 2 スイッチの接続点に一端が接続されたコイルと、該コイルの他端に接続された出力端子と、該コイルの他端と接地との間に設けられた容量と、該出力端子と容量との接続点と接地との間に直列接続された状態で設けられた第 2 抵抗および第 3 抵抗とを備えた降圧型であって、前記制御回路部の判定回路は、前記第 1 抵抗と第 1 スイッチとの接続点におけるスイッチング動作開始前の電位と、前記第 2 抵抗と第 3 抵抗との接続点におけるスイッチング動作開始前の電位とに基づいて該電圧変換回路部が降圧型であることを判定する。

10

20

30

40

50

【0022】

好ましくは、前記電圧変換回路部は、入力電圧が入力される入力端子と、該入力端子に一端が接続された第1抵抗と、該第1抵抗の他端に一端が接続された第1スイッチと、該第1スイッチの他端に一端が接続された第2スイッチとを有するスイッチング装置と、該スイッチング装置の第1スイッチおよび第2スイッチの接続点と接地との間に設けられたコイルと、該スイッチング装置における該第2スイッチの他端に接続された出力端子と、該スイッチング装置における該第2スイッチの他端と接地との間に設けられた容量と、該出力端子と容量との接続点に一端が接続された第2抵抗と、該第2抵抗の他端に一端が接続された第3抵抗とを備えた反転型であり、前記制御回路部は、該第3抵抗の他端に所定の基準電圧を与える規準電圧発生回路を備え、前記制御回路部の判定回路は、前記第2抵抗と第3抵抗との接続点におけるスイッチング動作開始前の電位に基づいて該電圧変換回路部が反転型であることを判定する。

【0023】

好ましくは、前記第1スイッチは、NチャンネルMOSトランジスタまたはNPNトランジスタである。

【0024】

好ましくは、前記第1スイッチは、PチャンネルMOSトランジスタまたはPNPトランジスタである。

【0025】

好ましくは、前記第2スイッチはダイオードである。

【0026】

好ましくは、前記制御回路部の判別部は、前記第1抵抗と第1スイッチとの接続点におけるスイッチング動作開始前の電位を判定するための第1の判定部と、前記第2抵抗と第3抵抗との接続点におけるスイッチング動作開始前の電位を、接地電位または基準電位と比較して判定するための第2の判定部と、該第2の判定部の出力を保持するラッチ回路部とを有する。

【0027】

好ましくは、前記第1の判定部および前記第2の判定部は、それぞれ、CMOSインバータである。

【0028】

好ましくは、前記制御信号発生部は、前記第2判定部によって前記電圧変換回路部が反転型と判定された場合に、出力される制御信号の極性を、前記電圧変換回路部が昇圧型または降圧型と判定された場合の極性を反転させて出力する。

【0029】

好ましくは、前記電圧変換回路部は、取り外し可能なディスクリット部品である。

【発明の効果】

【0030】

以上のように、本発明によれば、電圧変換回路部を制御する制御回路部への端子の追加、電圧変換回路部の構成に応じた信号を出力するための外部信号源が不要となり、電圧変換回路部が、昇圧型、降圧型、反転型のいずれであるかを自動的に判定することができる。従って、昇圧型、降圧型、反転型のいずれの電圧変換回路部であっても、特別な操作をすることなく、対応することができる。

【発明を実施するための最良の形態】

【0031】

以下に、本発明のスイッチングレギュレータの実施形態を、図面に基づいて説明する。なお、以下の実施形態において、図9～図11に示す従来技術と共通する部分および箇所については、同じ符号を付して説明する。

【0032】

図1は、本発明のスイッチングレギュレータの実施形態1の構成を示すブロック図である。

10

20

30

40

50

【0033】

図1に示すスイッチングレギュレータは、入力端子VINから入力される1次側電圧である入力電圧を、昇圧、降圧、反転のいずれかの電圧変換をして、出力端子VOUTから所望の2次側の電圧を出力する電圧変換回路部2と、この電圧変換回路部2が昇圧型、降圧型、反転型のいずれであるかを判別して電圧変換回路部2を制御する制御信号を出力する制御回路部1Aとを有している。制御回路部1Aは半導体集積回路によって構成されており、電圧変換回路部2は、制御回路部1Aの外部回路であり、制御回路部1Aに対して取り外し可能なディスクリット部品になっている。

【0034】

図2は、図1に示すスイッチングレギュレータにおける制御回路部1Aおよび電圧変換回路部2の具体例を示す回路図である。 10

【0035】

図2に示すように、制御回路部1Aは、電源端子VCCと、接地端子GNDと、制御端子EXTと、電流センス端子CSと、フィードバック端子FBと、電圧参照端子VRとの6つの入出力端子を有している。また、制御回路部1Aには、基準電圧V1を発生する基準電圧発生回路5と、電圧変換回路部2の電圧変換モードが、昇圧型、降圧型、反転型のいずれであるかを判別する判別回路3Aと、制御信号発生回路4とを有している。制御信号発生回路4は、判別回路3Aにおける判別結果に基づいて、電圧変換回路部2から出力される電圧を制御する制御信号を、制御端子EXTに出力する。

【0036】

電圧変換回路部2は、入力される1次側電圧を昇圧して、昇圧された電圧を2次側電圧として出力する昇圧型、入力される1次側電圧を降圧して、降圧された電圧を2次側電圧として出力する降圧型、入力される1次側電圧を昇圧して極性を反転して出力する反転型のいずれかになっている。図2に示すスイッチングレギュレータでは、入力される1次側電圧を昇圧して、昇圧された電圧を2次側電圧として出力する昇圧型である。 20

【0037】

この昇圧型の電圧変換回路2は、1次側電圧が印加されるコイルL1と、このコイルL1に接続されたスイッチング装置9とを有している。スイッチング装置9は、第1スイッチSW1および第2スイッチSW2を有しており、制御回路部1Aの制御端子EXTから出力される制御信号によって、第1スイッチSW1および第2スイッチSW2のいずれかまたは両方がスイッチング制御される。 30

【0038】

スイッチング装置9は、第1スイッチSW1および第2スイッチSW2のそれぞれの一端が共通接続された接続点S1と、第1スイッチSW1の他端が接続された接続点S2と、第2スイッチSW2の他端が接続された接続点S3とを有している。接続点S1は、1次側の入力電圧が印加されるコイルL1に接続されている。コイルL1の他端は、入力端子VINに接続されており、入力端子VINから1次側の電圧が入力される。

【0039】

なお、入力端子VINは、制御回路部1Aの電源端子VCCに接続されており、入力端子VINから入力される1次側の電圧が、制御回路部1Aの電源電圧として電源端子VC 40 Cに与えられている。

【0040】

スイッチング装置9の接続点S2は、一端が接地された第1抵抗R1の他端に接続されている。この第1抵抗R1は、コイルL1にエネルギーを蓄積する際に第1スイッチSW1に流れる電流を検出するために設けられており、非常に小さな抵抗値になっている。接続点S3は、電圧変換回路部2の出力端子VOUTに接続されている。第1スイッチSW1と第1抵抗R1との接続点S2は、制御回路部1Aの電流センス端子CSに接続されている。第2スイッチSW2に接続された出力端子VOUTは、容量C1を介して接地されている。また、出力端子VOUTは、直列接続された第2抵抗R2および第3抵抗R3を介して接地されている。第2抵抗R2および第3抵抗R3の接続点は、制御回路部1Aの 50

フィードバック端子 F B に接続されている。

【0041】

このような構成のスイッチング装置 9 では、第 1 スイッチ S W 1 は、入力端子 V I N から入力される 1 次側の電圧のエネルギーをコイル L 1 に蓄積させる際に導通状態となり、コイル L 1 に蓄積されたエネルギーを容量 C 1 に蓄積する際に非導通状態となる。また、第 2 スイッチ S W 2 は、コイル L 1 にエネルギーを蓄積する際に非導通状態になり、コイル L 1 に蓄積されたエネルギーを容量 C 1 に蓄積して昇圧し出力端子 V O U T から放出する際に導通状態になる。

【0042】

昇圧型の電圧変換回路部 2 に設けられるスイッチング装置 9 において、例えば、図 5 (a) に示すように、第 1 スイッチ S W 1 が、N チャンネル M O S トランジスタによって構成されている。この N チャンネル M O S トランジスタは、ドレインが接続点 S 1 を介してコイル L 1 に接続され、ソースが接続点 S 2 を介して接地され、ゲートが制御回路部 1 A の制御端子 E X T に接続されている。第 2 スイッチ S W 2 はダイオードによって構成されており、ダイオードのアノードが接続点 S 1 を介してコイル L 1 に接続され、カソードが接続点 S 3 を介して容量 C 1 および出力端子 V O U T に接続されている。

【0043】

従って、制御回路部 1 A の制御端子 E X T からハイレベルの制御信号が出力されることによって、第 1 スイッチ S W 1 である N チャンネル M O S トランジスタが導通状態になる。この場合、第 2 スイッチ S W 2 であるダイオードは、電流を容量 C 1 側には流さない非導通状態である。コイル L 1 にエネルギーが蓄積されると、制御回路部 1 A の制御端子 E X T からローレベルの制御信号が出力され、第 1 スイッチ S W 1 である N チャンネル M O S トランジスタが導通状態になり、第 2 スイッチ S W 2 であるダイオードは、電流を容量 C 1 に流す導通状態になる。これにより、コイル L 1 に蓄積されたエネルギーが容量 C 1 に蓄積されて昇圧される。そして、昇圧された電圧が、出力端子 V O U T から出力される。

【0044】

出力端子 V O U T から出力される電圧によって、直列接続された第 2 抵抗 R 2 と第 3 抵抗 R 3 との接続点の電圧が変動し、この電圧が制御回路部 1 A のフィードバック端子 F B に与えられている。従って、制御回路部 1 A のフィードバック端子 F B には、出力端子 V O U T から出力される電圧に対応した電圧が出力される。

【0045】

また、第 1 スイッチ S W 1 である N チャンネル M O S トランジスタが導通状態になって、コイル L 1 にエネルギーが蓄積される際には、第 1 抵抗 R 1 に電流が流れ、この電流値に対応した電圧が、電流センス端子 C S に出力される。

【0046】

このような昇圧型の電圧変換回路部 2 では、スイッチング装置 9 によるスイッチング動作が開始されない電圧変換動作の開始前には、第 1 スイッチ S W 1 および第 2 スイッチ S W 2 が非導通状態であるために、出力端子 V O U T から電圧は出力されず、出力端子 V O U T と接地との間に直列接続された第 2 抵抗 R 2 と第 3 抵抗 R 3 との接続点は、接地電圧付近の電圧レベルになる。従って、フィードバック端子 F B には、接地電圧付近の電圧が与えられる。同様に、第 1 スイッチ S W 1 が非導通状態であって電圧変換回路部 2 による電圧変換動作が開始される前は、第 1 スイッチ S W 1 と接地された第 1 抵抗 R 1 との接続点の電圧は、接地電圧付近の電圧レベルになり、電流センス端子 C S には接地電圧付近の電圧レベルが与えられる。

【0047】

なお、このような昇圧型の電圧変換回路部 2 では、スイッチング装置 9 の第 1 スイッチ S W 1 として、N チャンネル M O S トランジスタに代えて、N P N M O S トランジスタ (バイポーラトランジスタ) トランジスタを使用してもよい。

【0048】

電圧変換回路部 2 が降圧型の場合のスイッチングレギュレータの構成を図 3 に示す。この場合には、入力端子 V_{IN} に第 1 抵抗 R_1 を介してスイッチング装置 9 が接続されており、第 1 抵抗 R_1 とスイッチング装置 9 との接続点 S_1 が、制御回路部 1 A の電流センス端子 C_S に接続されている。スイッチング装置 9 には、直列に接続された第 1 スイッチ SW_1 および第 2 スイッチ SW_2 が設けられている。第 2 スイッチ SW_2 の他端が接続されたスイッチング装置 9 の接続点 S_2 は接地されている。第 1 スイッチ SW_1 と第 2 スイッチ SW_2 との接続点 S_3 には、コイル L_1 の一端が接続されており、コイル L_1 の他端が容量 C_1 および出力端子 V_{OUT} に接続されている。出力端子 V_{OUT} と接地との間には、直列に接続された抵抗 R_2 および R_3 が設けられており、抵抗 R_2 および R_3 の接続点の電位が、制御回路部 1 A のフィードバック端子 FB に入力されている。

10

【0049】

このような降圧型の電圧変換回路部 2 のスイッチング装置 9 において、例えば、図 5 (b) に示すように、第 1 スイッチ SW_1 が P チャンネル MOS トランジスタで構成され、第 2 スイッチ SW_2 がダイオードで構成される。第 1 スイッチ SW_1 で構成される P チャンネル MOS トランジスタは、ソースが第 1 抵抗 R_1 との接続点 S_1 に接続され、ドレインが接地との接続点 S_2 に接続され、ゲートが制御回路部 1 A の制御信号端子 EXT に接続されている。第 2 のスイッチ SW_2 であるダイオードは、アノードが、接地との接続点 S_2 に接続され、カソードがコイル L_1 との接続点 S_3 に接続されている。

【0050】

従って、制御回路部 1 A の制御端子 EXT からハイレベルの制御信号が出力されることによって、第 1 スイッチ SW_1 である P チャンネル MOS トランジスタが導通状態になる。この場合、第 2 スイッチ SW_2 であるダイオードは、電流を接地側に流さない非導通状態であり、コイル L_1 にエネルギーが蓄積される。その後、制御回路部 1 A の制御端子 EXT からローレベルの制御信号が出力され、第 1 スイッチ SW_1 である P チャンネル MOS トランジスタが非導通状態になると、第 2 スイッチ SW_2 であるダイオードは、電流を接地側に流さない非導通状態であり、コイル L_1 に蓄積されたエネルギーが容量 C_1 に蓄積される。そして、容量 C_1 に蓄積された電圧が、出力端子 V_{OUT} から出力される。このように、スイッチング装置 9 によって、1 次側の電圧が間欠的に出力端子 V_{OUT} から出力されるために、出力端子 V_{OUT} からは、1 次側の電圧が降下した 2 次電圧が出力される。

20

30

【0051】

出力端子 V_{OUT} から出力される電圧によって、直列に接続された抵抗 R_2 と抵抗 R_3 との接続点の電圧が変動し、この電圧が制御回路部 1 A のフィードバック端子 FB に与えられている。従って、制御回路部 1 A のフィードバック端子 FB には、出力端子 V_{OUT} から出力される電圧に対応した電圧が出力される。

【0052】

このような降圧型の電圧変換回路部 2 では、スイッチング装置 9 によるスイッチング動作が開始されない電圧変換動作の開始前には、第 1 スイッチ SW_1 および第 2 スイッチ SW_2 が非導通状態であるために、出力端子 V_{OUT} から電圧は出力されず、出力端子 V_{OUT} と接地との間に直列接続された第 2 抵抗 R_2 と第 3 抵抗 R_3 との接続点は、接地電圧付近の電圧レベルになる。従って、フィードバック端子 FB には、接地電圧付近の電圧が与えられる。これに対して、入力端子 V_{IN} に接続された第 1 抵抗 R_1 とスイッチング装置 9 の第 1 スイッチ SW_1 との接続点の電位は、入力端子 V_{IN} に電圧が印加されるために高電圧レベルになる。従って、電流センス端子 C_S には、高電位の電圧が与えられる。

40

【0053】

なお、このような降圧型の電圧変換回路部 2 では、スイッチング装置 9 の第 1 スイッチ SW_1 として、P チャンネル MOS トランジスタに代えて、PNP MOS トランジスタ (バイポーラトランジスタ) を使用してもよい。

【0054】

電圧変換回路部 2 が反転型の場合のスイッチングレギュレータの構成を図 4 に示す。こ

50

の場合には、入力端子V I Nに第1抵抗R 1を介してスイッチング装置9が接続されており、第1抵抗R 1とスイッチング装置9との接続点S 1が、制御回路部1 Aの電流センス端子C Sに接続されている。スイッチング装置9には、直列に接続された第1スイッチS W 1および第2スイッチS W 2が設けられている。第1スイッチS W 1と第2スイッチS W 2との接続点S 2には、コイルL 1の一端が接続されており、コイルL 1の他端が接地されている。第2スイッチS W 2の他端は接続点S 3に接続されており、接続点S 3は、容量C 1および出力端子V O U Tに接続されている。

【0055】

この反転型の電圧変換回路部2においては、出力端子V O U Tおよび容量C 1に、第2抵抗R 2の一端が接続され、この第2抵抗R 2の他端に第3抵抗R 3が直列接続されており、第3抵抗R 3の他端が、制御回路部1 Aの電圧参照端子V Rに接続されている。第2抵抗R 2および第3抵抗R 3の接続点は、制御回路部1 Aのフィードバック端子F Bに接続されている。なお、制御回路部3 Aの電圧参照端子V Rには、制御回路部1 Aに設けられた基準電圧発生回路5から出力される規準電圧V 1が与えられている。

10

【0056】

このような反転型の電圧変換回路部2のスイッチング装置9において、例えば、図5 (c)に示すように、第1スイッチS W 1がPチャンネルM O Sトランジスタで構成され、第2スイッチS 2がダイオードで構成される。第1スイッチS W 1で構成されるPチャンネルM O Sトランジスタは、ソースが第1抵抗R 1との接続点S 1に接続され、ドレインが第2スイッチS W 2およびコイルL 1との接続点S 2に接続され、ゲートが制御回路部の制御端子E X Tに接続されている。第2スイッチS 2であるダイオードは、カソードがコイルL 1および第1スイッチS W 1であるPチャンネルM O Sトランジスタとの接続点S 3に接続され、アノードが、容量C 1および出力端子V O U Tとの接続点S 3に接続されている。

20

【0057】

従って、制御回路部1 Aの制御端子E X Tからハイレベルの制御信号が出力されることによって、第1スイッチS W 1であるPチャンネルM O Sトランジスタが導通状態になる。これにより、コイルL 1に電流が流れる。この場合、第2スイッチS W 2であるダイオードは、電流を容量C 1側に流さない非導通状態であり、コイルL 1にエネルギーが蓄積されるとともに、容量C 1に電荷が蓄積される。その後、制御回路部1 Aの制御端子E X Tからローレベルの制御信号が出力され、第1スイッチS W 1であるPチャンネルM O Sトランジスタが非導通状態になると、第2スイッチS W 2であるダイオードは、電流をコイルL 1側に流す導通状態になり、容量C 1に蓄積された電荷による電流が、コイルL 1に流れる。これにより、出力端子V O U Tからは、1次側の入力電圧に対して極性が反転した2次電圧が出力される。

30

【0058】

出力端子V O U Tから出力される電圧によって、直列に接続された抵抗R 2と抵抗R 3との接続点の電圧が変動し、この電圧が制御回路部1 Aのフィードバック端子F Bに与えられている。従って、制御回路部1 Aのフィードバック端子F Bには、出力端子V O U Tから出力される電圧に対応した電圧が出力される。

40

【0059】

このような反転型の電圧変換回路部2では、スイッチング装置9によるスイッチング動作が開始されない電圧変換動作の開始前には、第1スイッチS W 1が非導通状態であるために、第1スイッチS W 1および第2スイッチS W 2が非導通状態であるために、出力端子V O U Tから電圧は出力されないが、出力端子V O U Tと接地との間に直列接続された第2抵抗R 2と第3抵抗R 3との接続点は、制御回路部1 Aの電圧参照端子V Rに与えられる基準電圧発生回路5からの基準電圧V 1付近の電圧になる。従って、フィードバック端子F Bには、基準電圧V 1付近の電圧が与えられる。これに対して、入力端子V I Nに接続された第1抵抗R 1とスイッチング装置9の第1スイッチS W 1との接続点の電位は、入力端子V I Nに電圧が印加されるために高電圧レベルになる。従って、電流センス端

50

子CSには、高電位の電圧が与えられる。

【0060】

なお、このような反転型の電圧変換回路部2では、スイッチング装置9の第1スイッチSW1として、PチャンネルMOSトランジスタに代えて、PNPMOSトランジスタ(バイポーラトランジスタ)を使用してもよい。

【0061】

本発明のスイッチングレギュレータでは、昇圧型、降圧型、反転型のいずれかの電圧変換回路部2が選択的に使用される。そして、制御回路部1Aは、電圧変換回路部2が昇圧型、降圧型、反転型のいずれであっても、電圧変換回路部2のスイッチング装置9を最適に制御することができる。

10

【0062】

制御回路部1Aの判別回路3Aには、第1の判定器6と、第2の判定器7と、ラッチ回路8とが設けられている。第1の判定器には、電流センス端子CSに入力されるスイッチング装置9と抵抗R1との接続点の電圧が入力されるようになっている。第2の判定器7には、電圧がフィードバック端子FBから入力される抵抗R2と抵抗R3との接続点の電圧が入力されると共に、基準電圧発生回路5からの基準電圧V1が入力されるようになっている。

【0063】

第2の判定器7では、フィードバック端子FBの電圧レベルを、基準電圧発生回路5から入力される基準電圧V1と比較して、ラッチ回路8に出力するようになっている。ラッチ回路8は、第2の判定器7の出力を保持する。第1の判定器6および第2の判定器7は、例えばCMOSインバーター回路によって構成されている。

20

【0064】

第1の判定器6では、電圧変換回路部2による電圧変換のためのスイッチング装置9のスイッチング制御が開始される前において、電流センス端子CSの電圧レベルが入力端子VINに入力される1次側の入力電圧付近であるか、接地電圧付近であるかが判定され、これにより電圧変換回路部2が昇圧型であるか、昇圧型以外(降圧型または反転型)であるかを判別するようになっている。すなわち、電圧変換回路部2による電圧変換のためのスイッチング装置9のスイッチング制御が開始される前には、昇圧型の電圧変換回路部2の場合にのみ、電流センス端子CSの出力が接地電圧付近になるのに対して、降圧型および反転型の電圧変換回路部2では、電流センス端子CSの出力は、入力端子VINに入力される1次側の入力電圧付近になる。これにより、電圧変換回路部2が昇圧型であるか、昇圧型以外(反転型または降圧型)であるかが判別される。

30

【0065】

また、第2の判定器7では、電圧変換回路部2による電圧変換のためのスイッチング装置9のスイッチング制御が開始される前のフィードバック端子FBの電圧レベルが、基準電圧発生回路5から出力される基準電圧V1付近であるか、接地電圧付近であるかが判定され、これにより電圧変換回路部2が反転型であるか、またはそれ以外(昇圧型または降圧型)であるかが判別される。すなわち、電圧変換回路部2による電圧変換のためのスイッチング装置9のスイッチング制御が開始される前には、昇圧型および降圧型の電圧変換回路部2の場合には、フィードバック端子FBの出力が接地電圧付近になるのに対して、反転型の電圧変換回路部2では、フィードバック端子FBには、基準電圧発生回路5から出力される基準電圧V1付近の電位になる。これにより、電圧変換回路部2が反転型であるか、反転型以外(昇圧型または降圧型)であるかが判別される。

40

【0066】

そして、第1の判定器6において昇圧型と判定されず、また、第2の判定器7において反転型と反転されない場合には、降圧型と判定される。

【0067】

ラッチ回路8では、第2の判定器7の出力が保持される。すなわち、第2の判定器7ではフィードバック端子FB電圧が検出されており、フィードバック端子FBの電圧は、ス

50

スイッチング制御が開始された後に目標電圧に向かってシフトする。例えば、電圧変換回路部 2 が昇圧型である場合には、スイッチング制御の開始前にはフィードバック端子 F B の電圧は接地電圧付近であるが、スイッチング制御の開始後は基準電圧 V 1 付近になり、第 2 の判定器 7 の出力が逆転される。したがって、第 2 の判定器 7 の出力は、スイッチング制御が開始された後に、判定が覆らないように、ラッチ回路 8 にて保持する必要がある。これに対して、第 1 の判定器 6 では、電流センス端子 C S に入力される電圧が検出されており、電流センス端子 C S の電圧は、スイッチング制御が開始された後も、通常、接地電圧付近で推移するため、スイッチング制御が開始された後に第 1 の判定器 6 の出力が覆ることはない。

【0068】

10

図 6 は、図 2 ～図 4 に示す制御信号発生回路 4 の構成例を示す回路図である。

【0069】

制御信号発生回路 4 には、フィードバック端子 F B に入力される電圧を比較基準電圧 V r e f とを比較する差動増幅器（エラーアンプ）4 a と、この差動増幅器 4 a の出力 E O が入力されるコンパレータ 4 c と、コンパレータ 4 c の出力が入力されるラッチ回路 4 d と、ラッチ回路 4 d の出力が入力される反転制御部 4 e とを有しており、反転制御部 4 e の出力が、制御端子 E X T に出力される。

【0070】

コンパレータ 4 c には、差動増幅器 4 a の出力 E O 以外に、図示しない発振器からの出力信号 O S C が入力されている。この発振器からは三角波信号が出力される。

20

【0071】

差動増幅器 4 a では、フィードバック端子 F B に入力される電圧が、予め設定された比較基準電圧 V r e f よりも小さくなっている場合に、比較基準電圧 V r e f との差分に相当する信号を出力する。

【0072】

コンパレータ 4 c では、図 7 に示すように、図示しない発振器からの三角波の出力信号 O S C に電流センス端子 C S から入力される電圧波形を重ねた O S C C S と、差動増幅器 4 a の出力電圧 E O とが比較され、E O 電圧が O S C C S よりも低い期間にローレベル、高い期間にハイレベルの信号が出力される。従って、フィードバック端子 F B に入力される電圧（電圧変換回路部 2 の出力電圧）が低下して、差動増幅器 4 a の出力電圧 E O が低下すると、ハイレベル信号の出力期間が長くなり、デューティ比が大きな信号が出力される。

30

【0073】

コンパレータ 4 c の出力は、ラッチ回路 4 d によってラッチされて、反転制御部 4 e に出力される。反転制御部 4 e は、ラッチ回路 4 d によってラッチされた出力信号を、インバータ 4 f によって反転して出力する状態と、インバータ 4 f によって反転することなく出力する状態とに、判別回路 3 A の第 2 の判定器 7 から出力される信号に基づいて切り換えられるようになっている。すなわち、第 2 の判定器 7 から出力される信号が、反転型の電圧変換回路部 2 を示す場合には、反転制御部 4 e は、インバータ 4 f によって反転した信号を出力し、昇圧型および降圧型の場合には、インバータ 4 f によって反転していない信号を出力する。

40

【0074】

これにより、電圧変換回路部 2 の動作モード（昇圧型、降圧型および反転型のいずれか）に応じて最適な制御信号が制御信号発生回路 4 から制御端子 E X T に出力されて、電圧変換回路部 2 のスイッチング装置 9 に供給される。

【0075】

なお、制御回路部 1 A に設けられる基準電圧発生回路 5 は、バンドギャップ回路などを用いて、外部電圧に依存しない基準電圧 V 1 を発生するように構成されている。

【0076】

図 2 ～図 4 に示す本発明のスイッチングレギュレータでは、電圧変換回路部 2 による電

50

圧変換のためのスイッチング装置 9 のスイッチング制御が開始される前において、前述したように、制御回路部 1 A にて、昇圧型、反転型、降圧型のいずれであるかが判定される。

【0077】

すなわち、図 2 に示すように、電圧変換回路部 2 が昇圧型の場合には、電流センス端子 C S の電圧レベルが、接地電圧付近であることが第 1 の判定器 6 によって判定されることによって、制御信号発生回路 4 には、電圧変換回路部 2 が降圧型であることを示す信号が入力される。制御信号発生回路 4 は、この入力信号に基づいて、昇圧型の電圧変換回路部 2 に対応した最適な制御信号を、制御端子 E X T に出力し、この制御端子 E X T に出力される制御信号に基づいて、電圧変換回路部 2 のスイッチング装置 9 の第 1 スイッチ S W 1 が制御される。これにより、電圧変換回路部 2 の出力端子 V O U T からは、1 次側電圧が、所定の電圧にまで昇圧された状態の 2 次側電圧が出力される。

10

【0078】

また、図 3 に示すように、電圧変換回路部 2 が降圧型の場合には、電流センス端子 C S の電圧レベルが、接地電圧付近でないことが第 1 の判定器 6 によって判定され、フィードバック端子 F B の電圧レベルが、基準電圧 V 1 付近でないことが第 2 の判定器 7 によって判定されることによって、制御信号発生回路 4 には、電圧変換回路部 2 が降圧型であることを示す信号が入力される。制御信号発生回路 4 は、この入力信号に基づいて、昇圧型の電圧変換回路部 2 に対応した最適な制御信号を、制御端子 E X T に出力し、この制御端子 E X T に出力される制御信号に基づいて、電圧変換回路部 2 のスイッチング装置 9 の第 1 スイッチ S W 1 が制御される。これにより、電圧変換回路部 2 の出力端子 V O U T からは、1 次側電圧が所定の電圧にまで降圧された状態の 2 次電圧が出力される。

20

【0079】

さらに、図 4 に示すように、電圧変換回路部 2 が反転型の場合には、フィードバック端子 F B の電圧レベルが、基準電圧 V 1 付近であることが第 2 の判定器 7 によって判定されることによって、制御信号発生回路 4 には、電圧変換回路部 2 が反転型であることを示す信号が入力される。制御信号発生回路 4 は、この入力信号に基づいて、昇圧型の電圧変換回路部 2 に対応した最適な制御信号を制御端子 E X T に出力し、この制御端子 E X T に出力される制御信号に基づいて、電圧変換回路部 2 のスイッチング装置 9 の第 1 スイッチ S W 1 が制御される。これにより、電圧変換回路部 2 の出力端子 V O U T からは、1 次側電圧が所定の電圧にまで昇圧されて反転状態になった 2 次電圧が出力される。

30

【0080】

このように、本発明のスイッチングレギュレータによれば、制御回路部 1 A によって電圧変換回路部 2 の動作モードが昇圧型、降圧型、反転型のいずれであるかの判別を、自動的に判別して、判別された動作モードに対応した制御信号を出力することができる。

【0081】

以上のように、本発明の好ましい実施形態を用いて本発明を例示してきたが、本発明は、この実施形態に限定して解釈されるべきものではない。本発明は、特許請求の範囲によってのみその範囲が解釈されるべきであることが理解される。当業者は、本発明の具体的な好ましい実施形態の記載から、本発明の記載および技術常識に基づいて等価な範囲を実施することが理解される。本明細書において引用した特許、特許出願および文献は、その内容自体が具体的に本明細書に記載されているのと同様にその内容が本明細書に対する参考として援用されるべきであることが理解される。

40

【産業上の利用可能性】

【0082】

本発明によれば、電圧変換回路部を制御する制御回路部への端子を追加する必要なく、電圧変換回路部の構成に応じて制御方法を切り替える制御信号を発生する外部信号源が不要となるため、小型化および低消費電力化を図ることが可能であり、特に、携帯用の半導体集積回路や電子機器などの電源回路として好適に利用することが可能である。

【図面の簡単な説明】

50

【0083】

【図1】本発明のスイッチングレギュレータの構成を示すブロック図である。

【図2】本発明のスイッチングレギュレータにおいて、電圧回路部が昇圧型の場合の構成を示す回路図である。

【図3】本発明のスイッチングレギュレータにおいて、電圧回路部が降圧型の場合の構成を示す回路図である。

【図4】本発明のスイッチングレギュレータにおいて、電圧回路部が反転型の場合の構成を示す回路図である。

【図5】（a）は、電圧回路部が昇圧型の場合のスイッチング装置の構成を示す回路図、（b）は、電圧回路部が降圧型の場合のスイッチング装置の構成を示す回路図、（c）は、電圧回路部が反転型の場合のスイッチング装置の構成を示す回路図である。 10

【図6】本発明のスイッチングレギュレータの制御信号発生部の構成を示す回路図である。

【図7】本発明のスイッチングレギュレータの制御信号発生部の動作を説明するための信号波形図である。

【図8】従来のスイッチングレギュレータの構成を示すブロック図である。

【図9】従来のスイッチングレギュレータにおいて、電圧回路部が昇圧型の場合の構成を示す回路図である。

【図10】従来のスイッチングレギュレータにおいて、電圧回路部が降圧型の場合の構成を示す回路図である。 20

【図11】従来のスイッチングレギュレータにおいて、電圧回路部が反転型の場合の構成を示す回路図である。

【符号の説明】

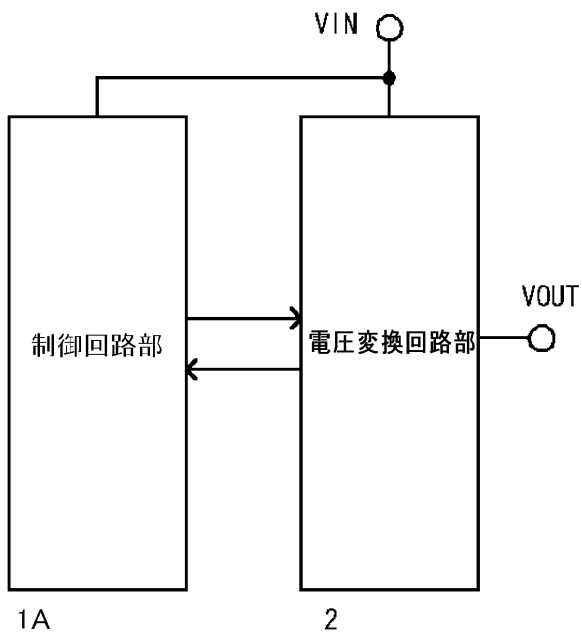
【0084】

- 1 A 制御回路部
- 2 電圧変換回路部
- 3 A 判別回路
- 4 制御信号発生回路
- 5 基準電圧発生回路
- 6 第1の判定器
- 7 第2の判定器
- 8 ラッチ回路
- 9 スwitchング装置
- L 1 コイル
- R 1 第1抵抗
- R 2 第2抵抗
- R 3 第3抵抗
- C 1 容量
- S W 1 第1スイッチ
- S W 2 第2スイッチ
- V 1 基準電圧
- V C C 電源端子
- V I N 入力端子
- V O U T 出力端子
- C S 電流センス端子
- F B フィードバック端子

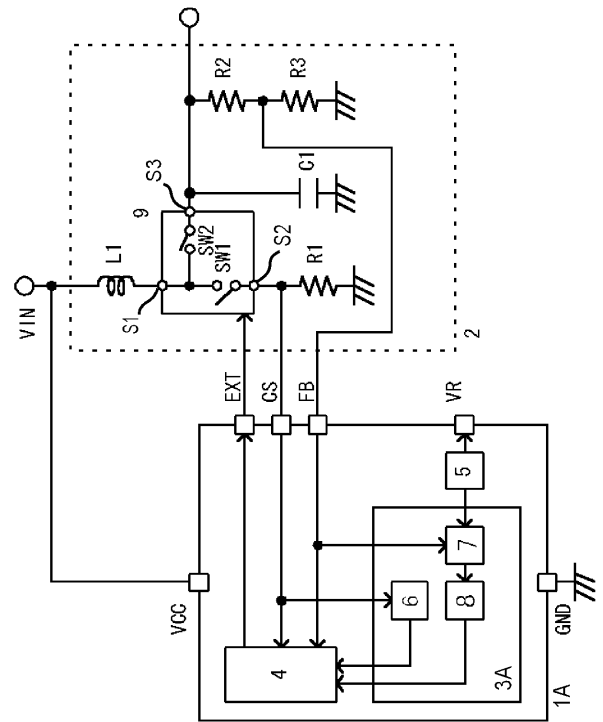
30

40

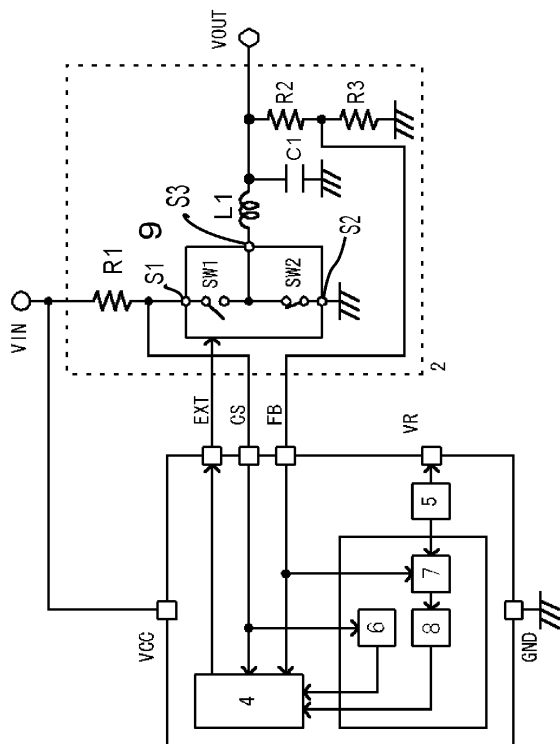
【図 1】



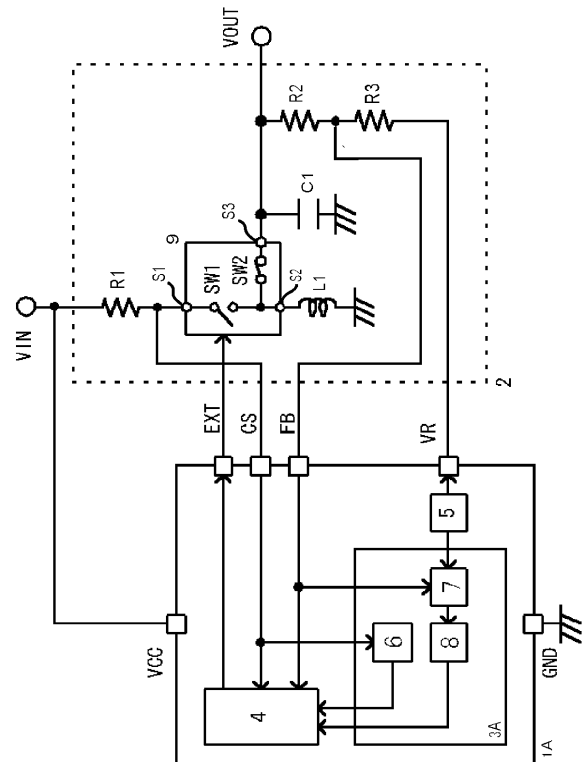
【図 2】



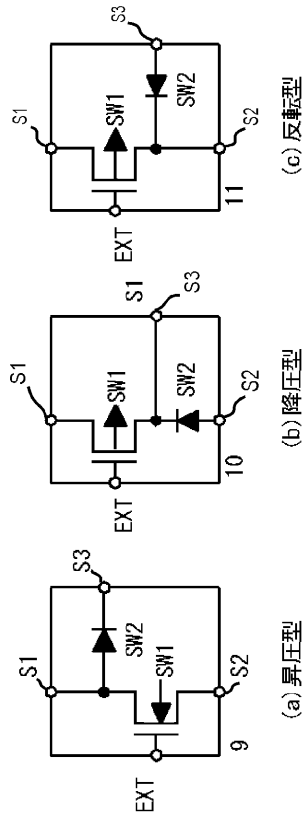
【図 3】



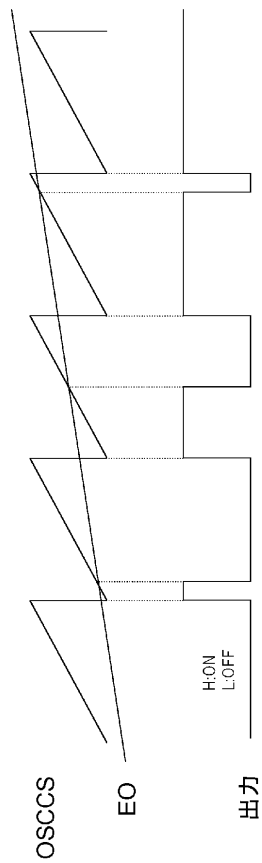
【図 4】



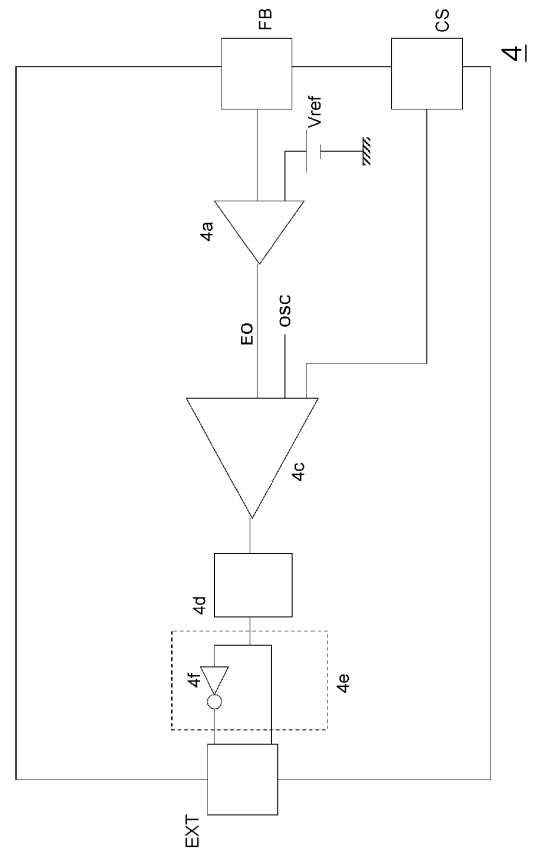
【図 5】



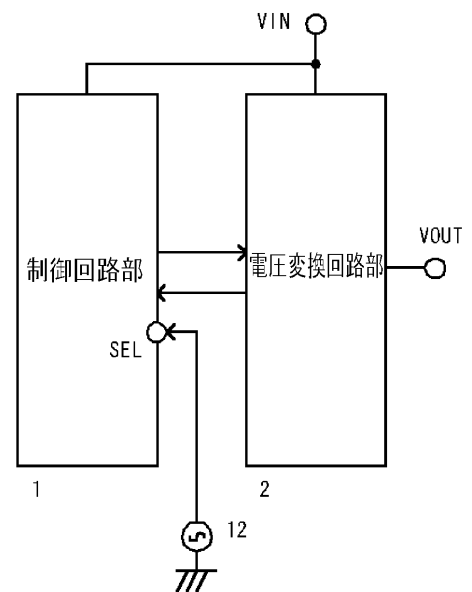
【図 7】



【図 6】



【図 8】



【 図 1 0 】

