

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-234530
(P2006-234530A)

(43) 公開日 平成18年9月7日(2006.9.7)

(51) Int. Cl. F I テーマコード (参考)
GO 1 D 5/18 (2006.01) GO 1 D 5/18 E 2 F O 7 7
F 1 6 C 41/00 (2006.01) F 1 6 C 41/00

審査請求 未請求 請求項の数 7 O L (全 18 頁)

(21) 出願番号 特願2005-48271 (P2005-48271)
 (22) 出願日 平成17年2月24日 (2005.2.24)

(71) 出願人 000102692
 NTN株式会社
 大阪府大阪市西区京町堀1丁目3番17号
 (74) 代理人 100086793
 弁理士 野田 雅士
 (74) 代理人 100087941
 弁理士 杉本 修司
 (72) 発明者 高橋 亨
 静岡県磐田市東貝塚1578番地 NTN
 株式会社内
 Fターム(参考) 2F077 CC02 JJ01 JJ12 JJ23 VV01

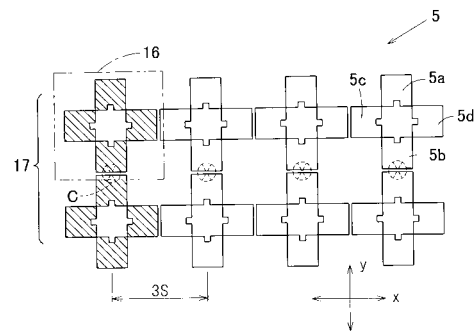
(54) 【発明の名称】 回転検出装置および回転検出装置付き軸受

(57) 【要約】

【課題】 シリコンチップの歪みに起因するオフセット信号に影響されずに角度検出精度を向上させることができる回転検出装置を提供する。

【解決手段】 磁気センサアレイと、この磁気センサアレイに対向して回転する磁石とを組み合わせる回転検出装置を構成する。磁気センサアレイの各センサ素子は、それぞれ縦横の4方向に向けて配置された4個で一組のセンサ素子組16とし、このセンサ素子組16をさらに並列接続してセンサ画素17を構成する。

【選択図】 図10



【特許請求の範囲】

【請求項 1】

磁気センサアレイと、この磁気センサアレイに対向して回転する磁石とを組み合わせた回転検出装置において、前記磁気センサアレイの各センサ素子を、それぞれ異なる方向を向き互いに並列に接続された4個で一組のセンサ素子組とし、このセンサ素子組をさらに並列接続してセンサ画素を構成したことを特徴とする回転検出装置。

【請求項 2】

請求項 1 において、前記各センサ素子組の4個のセンサ素子を分散して配置した回転検出装置。

【請求項 3】

請求項 1 において、前記各センサ素子組の4個のセンサ素子を、十字形に配置した回転検出装置。

10

【請求項 4】

請求項 3 において、4個のセンサ素子を十字形に配置したセンサ素子組における縦方向に並ぶ2つのセンサ素子、または横方向に並ぶ2つのセンサ素子を互いに近接させて配置した配置した回転検出装置。

【請求項 5】

請求項 3 において、センサ素子組を千鳥状に配列した回転検出装置。

【請求項 6】

請求項 1 ないし請求項 5 のいずれか 1 項において、1画素を構成するセンサ素子組の配置を所定方向に対称とし、各画素の前記所定方向の中心座標を同一ライン上に並べた回転検出装置。

20

【請求項 7】

請求項 1 ないし請求項 6 のいずれか 1 項に記載の回転検出装置を転がり軸受に設けた回転検出装置付き軸受。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、磁気センサアレイを用いた回転検出装置であって、各種の機器における回転検出、例えば小型モータの回転制御のための回転検出や、事務機器の位置検出のための回転検出に用いられる回転検出装置、およびその回転検出装置を備えた軸受に関する。

30

【背景技術】

【0002】

従来、コンパクトで組み立てが容易な利点に着目して、回転センサを転がり軸受に内蔵したものがある。その例を図 25 に示す。この例では、転がり軸受 51 の回転輪 52 に、円周方向に交互に磁極 N, S を持つゴム磁石製の磁気エンコーダ 54 を固定し、静止輪 53 に例えばホール素子等の磁気センサ 55 を配置することで、回転パルス信号や回転方向を得ている。

ところが、上記のように磁気エンコーダ 54 を設けた構造では、転がり軸受 51 のサイズが小さい小径軸受においては、磁気センサ 55 を静止輪 53 の外径寸法内に収容することが難しかったり、1回転での回転パルス数を 500 以上確保できる程度の高精度な回転角度検出が難しいなどの欠点がある。

40

【0003】

そこで、小型の機器に組み込み可能で、かつ高精度の回転角度出力が可能な回転角度検出装置として、センサアレイを用いるものが提案されている（例えば特許文献 1）。これは、磁気センサ素子を多数並べたセンサアレイを、信号増幅回路、A/D変換回路、およびデジタル信号処理回路と共にセンサチップに集積し、このセンサチップを、回転側部材に配置される磁石ヘッドに対向配置したものである。センサチップと対向配置した磁気ヘッドの発生する磁界分布を、磁気センサアレイによって検出し、その分布から磁石の回転

50

角度を検出するのがこの方法の原理である。

しかし、この構成の場合、半導体回路において、シリコン上に集積された回路素子に特性ばらつきが発生するのは避けられず、磁気センサアレイにおいてもセンサ素子のオフセットばらつきが発生し、角度検出精度の悪化原因となっている。

【0004】

特許文献1の改良として、上記センサアレイにおける磁気センサ素子を複数平行に配置し、オフセットばらつき量を低減することにより、角度検出精度の悪化低減を図るようにしたのも提案されている(例えば特許文献2)。しかし複数平行に配置しても、残留するオフセットばらつきが角度検出に影響を与えていた。

【0005】

この他に、磁気センサ素子のオフセットをキャンセルする方法として、素子を並列接続する方法がある。その接続例を図26に示す。同図の接続例では、2つの素子45a, 45bの各2つのドレイン端子D1, D2のうち、同じドレイン端子D1同士、およびD2同士をクロスさせて接続している。

シリコンウェハ上に並べて形成される2つの磁気センサ素子45a, 45bの間で、それぞれの2つのドレイン電流の大きさは無磁界状態で等しくなるのが理想であるが、製造プロセスによって傾斜成分が発生する。この傾斜成分が、例えば矢印Aに示す方向に存在するとすると、各磁気センサ素子45a, 45bでは、同図に矢印a, bで示すように右方向に行くほど電流が流れ易くなり、これがオフセット信号の原因となる。上記のドレイン端子同士をクロスさせて接続する方法は、このように2つの素子45a, 45bに発生するオフセット電流を互いに相殺させるものである。

【0006】

なお、ピエゾ抵抗効果について研究報告例としては、非特許文献1, 2があり、ホール素子における応力影響の低減手法の報告例としては非特許文献3がある。

【特許文献1】特開2003-148999号公報

【特許文献2】特開2004-037133号公報

【非特許文献1】ヨウゾウ・カンダ(Yozo Kanda)著「シリコンのピエゾ抵抗効果の解析(A Graphical Representation of the Piezoresistance Coefficient in Silicon)」IEEE トランスエレクトロニクス(Trans. Electron Devices) vol ED-29, No.1, Jan 1982.

【非特許文献2】ジェフリー・シー・シューリング(Jefferey C. Suhling)著, 「シリコンのピエゾ抵抗式応力センサ(Silicon Piezoresistive Stress Sensors and Their Application in Electronic Packaging), IEEE センサジャーナル(Sensors Journal), vol.1, No.1, 2001.

【非特許文献3】アール・ステイナ等(R.Steiner, et.al.) 著「連続的スピニングカレントによるホール素子のオフセット低減(“Offset reduction in Hall devices by continuous spinning current method.”), センサとアクチュエータ(Sensors and Actuators), A66, pp.167-172, 1998.

【発明の開示】

【発明が解決しようとする課題】

【0007】

しかし、図26の例のように磁気センサ素子45a, 45bを並列接続した構成の場合でも、残留するオフセットばらつきが角度検出精度に悪影響を与えるのを回避できない。特に、使用する磁気センサ素子がネイティブ基板型の場合には、シリコンチップの歪みによって発生するピエゾ抵抗効果が大きく現れるため、センサのオフセットが大きく変化するという問題を有する。

【0008】

すなわち、図27に示すシリコンウェハ40上に形成されたセンサ素子において、ピエゾ抵抗効果によって発生するオフセットの成分は、主としてセンサ素子に対して45°方向の抵抗率の変化が原因となる(非特許文献2より)。この場合のピエゾ抵抗効果とは、

10

20

30

40

50

同図におけるウェハ40のx1方向とx2方向の電気抵抗率が、ウェハ40に負荷される応力状態によって変化する現象である。

【0009】

図26の磁気センサ素子の並列接続において、図28(A)のように、シリコンチップの応力(同図に符号Sで示す)による影響は素子45a, 45bに対して45°の方向の電気抵抗率の変化として現れる。このため、2つの素子45a, 45bに発生するオフセットは同じ極性となり、この接続ではオフセットが相殺されない。つまり、同図では、右斜め上方向(左斜め下方向)の抵抗率が、これと直交する方向の抵抗率よりも小さくなり、結果として各センサ素子45a, 45bの内部に矢印a, bで示すような電流のアンバランスが生じる。図28(B)は、図28(A)の状態では磁界が印加された状態を示す。この場合のセンサ信号は磁界強度に比例した出力となるが、応力によるオフセットが重畳した信号となっている。

10

【0010】

このような課題を解消するものとして、本出願人は、磁気センサアレイと、この磁気センサアレイに対向して回転する磁石とを組み合わせた回転検出装置において、前記磁気センサアレイの各センサ素子を、十字状に配置され互いに並列に接続された4個で一組のセンサ素子組としたものを先に提案した(特願2004-361740号)。

この提案例によると、センサチップに応力が存在する場合に、その影響でセンサ信号が変化してしまうことが、センサ素子毎の影響の相殺によって低減される。

しかし、検出精度の向上、およびシリコンチップ等の半導体チップの利用効率の面で、さらなる改良が望まれる。

20

【0011】

この発明の目的は、シリコンチップの歪みや製造プロセスのばらつきに起因するオフセット信号に影響されず、角度検出精度を向上させることができる回転検出装置、およびこの回転検出装置を備えた軸受を提供することである。

この発明の他の目的は、センサ素子を密に配置することができて、より一層の検出精度の向上が図れ、また、半導体チップの利用効率を上げることができるようになることである。

【課題を解決するための手段】

【0012】

この発明の回転検出装置は、磁気センサアレイと、この磁気センサアレイに対向して回転する磁石とを組み合わせた回転検出装置において、前記磁気センサアレイの各センサ素子を、互いに並列に接続された4個で一組のセンサ素子組とし、このセンサ素子組をさらに並列接続してセンサ画素を構成したことを特徴とする。センサ素子組を構成する4個のセンサ素子は、それぞれ異なる方向を向くものとし、例えば、それぞれ縦横の4方向に向けて配置する。

30

この構成によると、一組のセンサ素子組を構成する4個のセンサ素子がそれぞれ異なる方向に配置されているため、これら4つのセンサ素子では、作用する応力の効果がそれぞれ異なる。そのため、これら4つのセンサ素子を並列に接続してセンサ素子組とすることで、このセンサ素子組から出力される磁気信号から、半導体チップの歪みに起因するセンサ素子のオフセット信号を低減できる。この4個で一組のセンサ素子組をさらに並列接続してセンサ画素とするため、センサ画素を構成する並列接続されたセンサ素子数が増え、そのため前記半導体チップの歪みに起因するセンサ素子のオフセット信号がより一層低減される。そのため、応力や製造プロセスのばらつきの影響がより低減された出力を得ることができる。このようなオフセットばらつきを低減できる効果を持ったセンサ画素をアレイ状に並べることにより、検出した磁界分布信号に重畳するノイズ成分を低減することができて、回転検出装置の角度検出機能が向上し、ロータリエンコーダとしての分解能・精度を向上させることができる。

40

【0013】

この発明において、前記各センサ素子組の4個のセンサ素子を分散して配置しても良い

50

。ここで言う「分散して配置」とは、各センサ素子のドレイン端子を集めずに分散させる配置の意味であり、各センサ素子の全体は、例えば一列や複数列に並んで配置されていても良い。分散配置にすると、センサ素子の配置が制限されず、基板上に無駄な領域ができるだけ少なくなるように、センサ素子を効率良く配置することができる。そのため、センサ画素の配置ピッチを狭めて高密度なセンサアレイを構成し、角度検出精度を向上させることができる。シリコンチップ等の半導体チップの利用効率も上げることができる。

【0014】

各センサ素子組の4個のセンサ素子は十字形に配置しても良い。十字形に配置すると、センサ素子組の4個のセンサ素子の配置が重心対称となるため、半導体チップの応力による歪みや製造プロセスによるばらつきに起因する影響の低減効果を高くできる。

10

【0015】

センサ素子組の4個のセンサ素子を十字形に配置した場合に、そのセンサ素子組における縦方向に並ぶ2つのセンサ素子、または横方向に並ぶ2つのセンサ素子を互いに近接させて配置してもよい。

センサ素子を十字形に配置した場合に、単純にそのセンサ素子組を配列すると、半導体チップ上のセンサ素子の配置密度が低くなってしまふ。しかし、上記のように、縦方向または横方向に並ぶセンサ素子を互いに近接させて配置することで、センサ素子の配置密度を高くすることができる。センサ素子の配置密度が高くなると、センサ画素の配列密度を高くでき、角度検出精度をさらに向上させることができる。

【0016】

20

センサ素子組の4個のセンサ素子を十字形に配置した場合に、センサ素子組は千鳥状に配列しても良い。千鳥状に配置することで、隣合うセンサ素子組につき、十字状であっても、一方のセンサ素子組の横方向を向くセンサ素子と他方のセンサ素子組の縦方向を向くセンサ素子とを近接させて配置することができ、センサ素子の配置密度を高めることができる。これにより、センサ画素の配置ピッチを狭め、角度検出精度をより一層向上させることができる。

【0017】

この発明において、1画素を構成するセンサ素子組の配置を所定方向に対称とし、各画素の前記所定方向の中心座標を同一ライン上に並べても良い。センサ素子をこのように配置することで、センサ画素の中心座標のずれに起因して信号出力に階段状のノイズが重畳するのを回避することができ、さらに角度検出精度を向上させることができる。

30

【0018】

この発明の回転検出装置付き軸受は、この発明における上記いずれかの構成の回転検出装置を転がり軸受に設けたものである。その場合に、磁石は回転側軌道輪に、上記センサアレイは静止側軌道輪にそれぞれ配置する。

転がり軸受に回転検出装置を一体化することで、軸受使用機器の部品点数、組立工数の削減、およびコンパクト化が図れる。その場合に、回転検出装置は、上記のように小型で高精度な回転角度出力が可能であるため、小径軸受等の軸受においても、満足できる回転角度出力を得ることができる。

【発明の効果】

40

【0019】

この発明の回転検出装置は、磁気センサアレイと、この磁気センサアレイに対向して回転する磁石とを組み合わせた回転検出装置において、前記磁気センサアレイの各センサ素子を、それぞれ異なる方向を向き互いに並列に接続された4個で一組のセンサ素子組とし、このセンサ素子組をさらに並列接続してセンサ画素を構成したため、シリコンチップの歪みや製造プロセスのばらつきに起因するオフセット信号に影響されず、角度検出精度を向上させることができる。

この発明の回転検出装置付き軸受は、この発明における回転検出装置を転がり軸受に設けたため、軸受使用機器の部品点数、組立工数の削減、およびコンパクト化が図れる。

【発明を実施するための最良の形態】

50

【0020】

この発明の第1の実施形態を図1ないし図10と共に説明する。図1は、この実施形態の回転検出装置の原理構成を示す。回転側部材1および非回転側部材2は、相対的に回転する回転側および非回転側の部材のことである。この回転検出装置3は、回転側部材1に配置された磁気発生手段である磁石4と、非回転側部材2に配置された磁気センサレイ5と、この磁気センサレイ5の出力から磁石4の回転角度を算出する角度算出手段6とを備える。磁気センサレイ5は、磁石4に対して僅かな隙間を隔てて配置される。

【0021】

磁石4は、発生する磁気が回転側部材1の回転中心Oの回りの円周方向異方性を有するものであり、永久磁石の単体、あるいは永久磁石と磁性材の複合体からなる。ここでは、磁石4は、1つの永久磁石7を2つの磁性体ヨーク8, 8で挟んで一体化したものとされて、概形が二又のフォーク状とされ、一方の磁性体ヨーク8の一端がN磁極、他方の磁性体ヨーク8の一端がS磁極となる。磁石4をこのような構造とすることにより、シンプルでかつ堅牢に構成できる。この磁石4は、回転側部材1の回転中心Oが磁石4の中心と一致するように回転側部材1に取付けられ、回転側部材1の回転によって上記回転中心Oの回りをN磁極およびS磁極が旋回移動する。

10

【0022】

磁気センサレイ5は磁石4の磁気を検出するセンサであって、回転側部材1の回転中心Oの軸方向に向けて磁石4と対向するように、非回転側部材2に配置される。ここでは磁気センサレイ5は、図2のように一つの半導体チップ9の面上に、仮想の矩形の4辺における各辺に沿って配置される。矩形の中心O'は、回転側部材1の回転中心Oに一致する。

20

【0023】

各辺のセンサ列5A~5Dにおける磁気センサ素子は、図4のように4個で1組のセンサ素子組16とされ、このセンサ素子組16を、例えば図10のように2個ずつ縦並び(y方向)に配置して並列接続し、センサ画素17を構成する。このセンサ画素17の1列または複数列の配列により、図2のセンサ列5A~5Dが構成される。

【0024】

図4において、各センサ素子組16の4つのセンサ素子5a~5dはそれぞれ縦横の4方向に向けて配置され、かつ互いに並列に接続されている。この場合に、各センサ素子5a~5dにおける各2つのドレイン端子D1, D2のうち、第1(黒丸で示す)のドレイン端子D1同士、および第2(白丸で示す)のドレイン端子D2同士がそれぞれ接続される。

30

このように磁気センサレイ5が形成された半導体チップ9は、その素子形成面が前記磁石4と対向するように非回転側部材2に取付けられる。半導体チップ9はシリコンチップである。

【0025】

図5(A)~(C)に、前記磁気センサ素子5a~5cの構造を、平面図、断面図、および斜視図で示している。この磁気センサ素子5a~5dはMAGFET(電界効果トランジスタ型の磁気センサ素子)からなり、p-Si基板32の表層に形成されたソース領域33とドレイン領域34の間に酸化膜35を介してゲート電極36を形成して構成される。ドレイン領域34は、互いに離れた2つの領域34₁, 34₂に分割されていて、それぞれの分割領域34₁, 34₂にドレイン端子D1, D2が設けられている。

40

この磁気センサ素子5a~5dでは、ソース領域33からドレイン領域34に向かって流れる電子e⁻にローレンツ力が働き、磁界B_zの強さに応じて2つのドレイン端子D1, D2に流れる電流I₁, I₂が変化することから、センサ素子5a~5dに印加されている磁界B_zの強さを検出する。

【0026】

シリコンウェハに形成された半導体回路では、前記のように、その製造プロセスにおける様々な要因によって、素子特性のばらつきが発生することは避けられない。図5のよう

50

なセンサ素子 5 a ~ 5 d において、ドレイン電流 I_1 と I_2 の大きさが無磁界状態で等しくなるのが理想であるが、実際には素子毎に少しずつオフセット信号として現れている。アレイ状態に並べた多数のセンサ素子の出力を使用して、対向して配置された磁石の磁界分布を求め、その分布から回転角度を計算する手法の場合、個々の素子が発生するオフセット信号は磁界分布におけるノイズとなって角度検出精度を悪化させる。

このようなオフセット信号のうち、センサチップの応力に起因するオフセット信号による角度検出精度の悪化が、図 4 に示したように、縦横に向く 4 個のセンサ素子 5 a ~ 5 d を並列接続してセンサ組 1 6 とすることで、後述のように防止される。

【0027】

図 1, 図 2 における角度算出手段 6 は集積回路からなり、半導体チップ 9 上に、磁気センサアレイ 5 と共に集積されている。角度算出手段 6 は、磁気センサアレイ 5 の矩形配置の内部に配置される。これにより、磁気センサアレイ 5 および角度算出手段 6 をコンパクトに配置することができる。

【0028】

図 3 は、角度算出手段 6 からアブソリュート出力を得るものとした場合の、上記半導体チップ 9 上での回路の概念構成例を示す。各センサ列 5 A ~ 5 D には、センサ素子組 1 6 の配列のほかに、センサ列 5 A ~ 5 D の出力を増幅する増幅部 1 1 がそれぞれ含まれる。また、各センサ列 5 A ~ 5 D と角度算出手段 6 との間には、各増幅部 1 1 で増幅されたアナログ出力をデジタル化する A/D 変換部 1 2 がそれぞれ配置される。角度算出手段 6 は、前記各 A/D 変換部 1 2 のデジタル出力からノイズを除去する空間フィルタ部 1 3 と、この空間フィルタ部 1 3 の出力から磁界分布のゼロクロスを検出するゼロ検出部 1 4 と、このゼロ検出部 1 4 の出力から磁石 4 の回転角度を算出する角度算出部 1 5 とを有する。前記空間フィルタ部 1 3 は、磁気センサアレイ 5 の出力に対してデジタルフィルタを掛けることでセンサばらつきによるノイズを低減する機能を有するものであり、例えばくし形フィルタが用いられる。

【0029】

図 6 および図 7 は、角度算出部 1 5 による角度算出処理の説明図である。図 6 (A) ~ (D) は、回転側部材 1 が回転している時の磁気センサアレイ 5 の各センサ列 5 A ~ 5 D による出力波形図を示し、それらの横軸は各センサ列 5 A ~ 5 D におけるセンサ素子組 1 6 を、縦軸は検出磁界の強度をそれぞれ示す。

いま、図 7 に示す位置 X 1 と X 2 に磁気センサアレイ 5 の検出磁界の N 磁極と S 磁極の境界であるゼロクロス位置があるとす。この状態で、磁気センサアレイ 5 の各センサ列 5 A ~ 5 D の出力が、図 6 (A) ~ (D) に示す信号波形となる。したがって、ゼロクロス位置 X 1, X 2 は、センサ列 5 A, 5 C の出力からゼロ付近のデータを使って直線近似することで算出できる。

角度計算は、次式 (1) で行うことができる。

$$= \tan^{-1}(2L/b) \quad \dots \dots (1)$$

ここで、 θ は、磁石 4 の回転角度を絶対角度 (アブソリュート値) で示した値である。2L は、矩形に並べられる各磁気センサアレイ 5 の 1 辺の長さである。b は、ゼロクロス位置 X 1, X 2 間の横方向長さである。

ゼロクロス位置 X 1, X 2 がセンサ列 5 B, 5 D にある場合には、それらの出力から得られるゼロクロス位置データにより、上記と同様にして回転角度 θ が算出される。

【0030】

ここでは、磁気センサアレイ 5 におけるセンサ素子組 1 6 を構成する 4 つの磁気センサ素子 5 a ~ 5 d は、図 4 のように並列接続される。このため、図 8 (A) のように矢印 S で示す方向に半導体チップ 9 に応力が掛かって抵抗率にアンバランスが発生している場合などにおいて、応力の影響を低減することができる。すなわち、4 つのセンサ素子 5 a ~ 5 d をそれぞれ縦横の 4 方向に向けて配置したため、各センサ素子 5 a ~ 5 d は、互いに 90° ずれた向きとなる。この互いに 90° ずれた向きのセンサ素子 5 a ~ 5 d では、応力の効果が逆になる。そのため、上記のように 4 つのセンサ素子 5 a ~ 5 d をそれぞれ縦

10

20

30

40

50

横の4方向に向けて配置し、かつ互いに並列に接続してセンサ素子組16とすることで、磁気センサレイ5から出力される磁気信号から、半導体チップ9の歪みに起因するセンサ素子5a~5dのオフセット信号を低減できる。

【0031】

このセンサ素子組16は、さらに並列接続して図10のようにセンサ画素17とするため、センサ画素17を構成する並列接続されたセンサ素子数5a~5dの個数が増え、その個数が8個となっている。そのため、前記半導体チップの歪みに起因するセンサ素子5a~5dのオフセット信号がより一層低減される。

【0032】

図8(A)の状態では図8(B)のように、さらに磁界Bzが印加された場合、各センサ素子5a~5dによる磁界信号が互いに加算されるが、応力によるオフセット信号は互いに相殺されることになり、センサ素子組16から出力されるセンサ信号からオフセット信号を低減できる。

10

【0033】

なお、上記センサ素子組16を構成する4つの磁気センサ素子5a~5dにおいて、図9のように接続を入れ替えた場合には、磁界信号が相殺されて、応力によるオフセット信号だけが出力されることになる。同図の接続形態は、縦方向のセンサ素子5a, 5bの第1のドレイン端子D1と、横方向のセンサ素子5c, 5dの第2のドレイン端子D2とを接続した形態である。この接続形態の場合、センサ素子組16から応力信号が出力されることになり、磁気センサレイ5を応力センサとして機能させることができる。

20

また、磁気センサレイ5として、1つの半導体チップ9の上に、図8の接続形態のセンサ素子組16からなる磁気センサレイ5と、図9の接続形態のセンサ素子組16からなる磁気センサレイ5とを並設するか、接続方法を切替可能として、いずれか一方の出力だけを選択使用することにより、回転センサと応力センサとに切替え使用するようにしても良い。

【0034】

このように、この回転検出装置3によると、磁気センサレイ5の各センサ素子を、4個で一組のセンサ素子組16とし、各組のセンサ素子組16の4つのセンサ素子5a~5dはそれぞれ縦横の4方向に向けて配置し、かつ互いに並列に接続している。また、センサ素子組16を2組ずつ並列接続し、合計8個のセンサ素子5a~5dでセンサ画素17

30

を構成している。そのため、磁気センサレイ5から出力される磁気信号から、シリコンチップの歪みに起因するセンサ素子5a~5dのオフセット信号を低減できる。その結果、回転検出装置3の角度検出精度が向上し、ロータリエンコーダとしての分解能・精度を向上させることができる。

また、上記オフセット信号の低減処置として、センサ素子5a~5dの製造プロセスの変更を必要としないので、コスト増を招くこともない。

【0035】

また、この実施形態では、各センサ素子組16の4個のセンサ素子5a~5dを、十字形に配置しているため、センサ素子5a~5d間を接続する接続配線のパターンが短く、かつ簡素にできる。

40

【0036】

なお、上記実施形態では、センサ素子組16を構成する4つの上記センサ素子5a~5dを十字状に配置した例を示したが、接続形態が同じであれば、4つの磁気センサ素子5a~5dの配列は十字状にこだわる必要はない。例えば図11のように縦向きとした2つのセンサ素子5a, 5bに対して、横向きとした他の2つのセンサ素子5c, 5dを縦に並べて配列している。図11(A)は応力が掛かった状態を示し、図11(B)は応力の掛かった状態で磁界Bzが印加された状態を示す。センサ素子5a~5d間の接続は、図示を省略している。

【0037】

このように、各センサ素子組16の4個のセンサ素子5a~5dを分散して配置する場

50

合には、センサ素子 5 a ~ 5 d の配置が制限されないことから、基板上に無駄な領域ができるだけ少なくなるように、センサ素子 5 a ~ 5 d を効率良く配置することができる。

【0038】

図 1 2 は、この発明の他の実施形態を示す。この実施形態では、磁気センサアレイ 5 の各センサ素子 5 a ~ 5 d を、互いに並列に接続された 4 個で一組のセンサ素子組 1 6 とすると共に、このセンサ素子組 1 6 をさらに並列接続して 1 つのセンサ画素 1 7 とし、このセンサ画素 1 7 を一方向 (x 方向) に並べて磁気センサアレイ 5 としたものである。ここでは、センサ素子組 1 6 として、図 1 1 と共に前述したように、4 個のセンサ素子 5 a ~ 5 d を縦並び (y 方向) に分散して配置したものが用いられる。そのセンサ素子組 1 6 の 2 つを素子の並び方向である縦方向 (y 方向) に並べて 1 つのセンサ画素 1 7 が構成されている。図 1 2 では、図を簡略化するために、4 つのセンサ画素 1 7 を並べて磁気センサアレイ 5 とした例を示しているが、実際にはさらに多数のセンサ画素 1 7 を並べて磁気センサアレイ 5 が構成される。

10

回転検出装置における他の構成は先の実施形態の場合と同じであり、ここではその説明を省略する。

【0039】

この実施形態の場合、磁気センサアレイ 5 の長手方向 (x 方向) に並ぶセンサ画素 1 7 の配置間隔は、センサ素子 1 個分の間隔 S となる。第 1 の実施形態の場合は、図 1 0 のように、磁気センサアレイ 5 の長手方向 (x 方向) に並ぶセンサ画素 1 7 の配置間隔は、センサ素子 3 個分の間隔 3 S となるため、図 1 2 の実施形態では、センサ画素 1 7 を密に配

20

【0040】

この実施形態においても、磁気センサアレイ 5 を構成する各センサ素子 5 a ~ 5 d を、それぞれ縦横の 4 方向に向けた配置として並列接続し、かつその並列接続された 4 個のセンサ素子 5 a ~ 5 d で構成されるセンサ素子組 1 6 を 2 個並列に接続し、センサ画素 1 7 としているので、センサ画素 1 7 を構成する並列素子数を増やして角度検出精度を向上させることができる。すなわち、並列接続された 8 つのセンサ素子で 1 つのセンサ画素 1 7 が構成されるので、これら 8 つのセンサ素子の合計出力をセンサ画素 1 7 の中心座標 c での出力として処理することができ、シリコンチップの応力による歪みや製造プロセスによるばらつきに起因する影響が低減された出力を得ることができる。また、8 つのセンサ素子を、配置密度を十分に保ったまま並列接続できるので、シリコンチップの利用効率も上げることができる。

30

【0041】

なお、図 1 2 の実施形態では、センサ素子組 1 6 が分散配置されたセンサ素子 5 a ~ 5 d からなるので、4 つのセンサ素子 5 a ~ 5 d の配置が重心対称でなく、シリコンチップの応力による歪みや製造プロセスによるばらつきに起因する影響の低減効果が十分ではない。これに対して、第 1 の実施形態は、図 4 あるいは図 1 0 に示すように、センサ素子組 1 6 の 4 つのセンサ素子 5 a ~ 5 d の配置が重心対称となる十字配置であるため、シリコンチップの応力による歪みや製造プロセスによるばらつきに起因する影響の低減効果を高くできる。しかし、十字配置であるため、図 1 0 のようにその十字状配置のセンサ素子組 1 6 を単に配列すると、上記のようにセンサ素子の 3 つ分の幅 3 S が必要となり、センサ素子 5 a ~ 5 d の配置密度が低く、またシリコンチップの利用効率も低い。

40

【0042】

このため、十字配置のセンサ素子組 1 6 を用いながら、センサ素子 5 a ~ 5 d の配置密度を高くできる実施形態を種々案出した。以下は、そのような各実施形態について説明する。

【0043】

図 1 3 は、この発明のさらに他の実施形態を示す。この実施形態では、図 1 0 に示す第 1 の実施形態において、各センサ画素 1 7 を構成する十字配置のセンサ素子組 1 6 を千鳥

50

状に配置したものである。すなわち、この場合、隣り合うセンサ画素 17, 17 は、縦方向 (y 方向) にセンサ素子 1.5 個分だけ互いにずれた位置とされ、センサ画素 17 の並び方向 (x 方向) の配置間隔は、センサ素子 2 個分の間隔 2S とされている。その他の構成は第 1 の実施形態と同じである。

【0044】

この実施形態のように、センサ画素 17 を構成する十字配置のセンサ素子組 16 を千鳥状に配置して磁気センサアレイ 5 を構成した場合、十字配置のセンサ素子組 16 における 4 隅に分散した周辺部位を、隣のセンサ素子組 16 の配置に利用でき、十字配置のセンサ素子組 16 を用いながら、センサ素子の配置密度を確保できる。

【0045】

図 14 は、この発明のさらに他の実施形態を示す。この実施形態も、図 10 等に示す第 1 の実施形態において、各センサ画素 17 を構成する十字配置のセンサ素子組 16 を千鳥状に配置したものである。この場合、1 つのセンサ画素 17 を構成する 2 つの十字配置のセンサ素子組 16, 16 の縦並び配置において、センサ素子 1 個分の間隔を設けている。また、この間隔に、両隣りのセンサ画素 17 を構成する十字配置のセンサ素子組 16 の一部が入るように、これら両隣りのセンサ画素 17 が隣接している。

これにより、センサ画素 17 の並び方向 (x 方向) の配置間隔を、センサ素子 1.5 個分の間隔 1.5S とすることができる。

【0046】

なお、図 13 および図 14 の各実施形態では、各センサ画素 17 の中心座標 c は隣接するセンサ画素 17, 17 間で縦方向 (y 方向) にずれてしまう。このため、検出する磁界信号の y 方向分布状態によっては、図 15 に示すように、信号出力に階段状のノイズが重畳する場合がある。したがって、このようなノイズを避けるためには、各センサ画素 17 の中心座標 c が、センサ画素 17 の並び方向 (x 方向) において同一ライン上に並ぶようにセンサ素子を配置するのが好ましい。

【0047】

図 16 は、この発明のさらに他の実施形態を示す。この実施形態は、図 13 の実施形態において、隣接するセンサ画素 17, 17 の中心座標 c が、センサ画素 17 の並び方向 (x 方向) において同一ライン上に並ぶようにセンサ素子を配置したものである。具体的には、図 13 の実施形態において、2 つのセンサ素子組 16, 16 を隙間無く縦に並べて構成される 1 つのセンサ画素 17 の左右 (x 方向) に隣接する他のセンサ画素 17 では、そのセンサ画素 17 を構成する 2 つのセンサ素子組 16, 16 の縦方向 (y 方向) の間隔を、センサ素子略 3 個分としている。

【0048】

センサ素子をこのように配置することで、センサ画素 17 の並び方向 (x 方向) の配置ピッチを変えることなく、センサ画素 17 の中心座標 c の縦方向 (y 方向) へのずれを無くすことができ、信号出力に階段状のノイズが重畳するのを回避することができる。

【0049】

図 17 は、この発明のさらに他の実施形態を示す。この実施形態は、図 14 の実施形態において、隣接するセンサ画素 17, 17 の中心座標 c が、センサ画素 17 の並び方向 (x 方向) において同一ライン上に並ぶようにセンサ素子を配置したものである。具体的には、図 14 の実施形態において、1 つのセンサ画素 17 を挟んで隣接する 2 つのセンサ画素 17, 17 における 2 つのセンサ素子組 16, 16 の縦方向 (y 方向) の間隔をセンサ素子略 4 個分とすると共に、これら 2 つのセンサ画素 17 に挟まれるセンサ画素 17 を構成する 2 つのセンサ素子組 16, 16 を縦方向 (y 方向) に隙間無く並べている。

【0050】

この場合も、センサ画素 17 の並び方向 (x 方向) の配置ピッチを変えることなく、センサ画素 17 の中心座標 c の縦方向 (y 方向) へのずれを無くすことができ、信号出力に階段状のノイズが重畳するのを回避することができる。

【0051】

10

20

30

40

50

なお、図16や図17の実施形態では、y方向全体の寸法が若干増加することになるので、センサ画素17の配置ピッチ(x方向の間隔)を狭めることを優先する場合に採用するのが好ましい。

【0052】

図18および図19は、この発明のさらに他の実施形態を示す。この実施形態は、図10等に示す第1の実施形態において、センサ画素17を構成する2つの十字配置のセンサ素子組16として、図18に示すように、2つのセンサ素子5c, 5cを横方向(x方向)に近接させて配置したものをを用いている。

【0053】

この場合、センサ画素17の並び方向(x方向)の配置間隔は、センサ素子2個分の間隔2Sとなり、図10の実施形態の場合よりもセンサ素子1個分狭くすることができる。この実施形態では、センサ素子組16の重心対称性は若干低くなるが、センサ素子が近接して配置されているため、シリコンチップの応力による歪みや製造プロセスによるばらつきに起因する影響の低減効果は低下しない。

【0054】

図20は、この発明のさらに他の実施形態を示す。この実施形態は、図13の実施形態において、センサ画素17を構成する2つの十字配置のセンサ素子組16として、図18に示すように、2つのセンサ素子5c, 5cの配置を横方向(x方向)に狭めたものをを用いている。

【0055】

この場合、センサ画素17の並び方向(x方向)の配置間隔は、センサ素子1.5個分の間隔1.5Sとなり、図13の実施形態の場合よりもセンサ素子0.5個分狭くすることができ、センサ素子を高密度に配置できる。この実施形態でも、センサ素子組16の重心対称性は若干低くなるが、センサ素子が近接して配置されているため、シリコンチップの応力による歪みや製造プロセスによるばらつきに起因する影響の低減効果は低下しない。

【0056】

図21は、この発明のさらに他の実施形態を示す。この実施形態は、図14の実施形態において、センサ画素17を構成する2つの十字配置のセンサ素子組16として、図18に示すように、2つのセンサ素子5c, 5cの配置を横方向(x方向)に狭めたものをを用いている。

【0057】

この構成の場合、センサ画素17の並び方向(x方向)の配置間隔は、センサ素子1個分の間隔Sとなり、図14の実施形態の場合よりもセンサ素子0.5個分狭くすることができ、センサ素子を高密度に配置できる。この実施形態でも、センサ素子組16の重心対称性は若干低くなるが、センサ素子が近接して配置されているため、シリコンチップの応力による歪みや製造プロセスによるばらつきに起因する影響の低減効果は低下しない。

【0058】

図22は、この発明のさらに他の実施形態を示す。この実施形態は、図16の実施形態において、センサ画素17を構成する2つの十字配置のセンサ素子組16として、図18に示すように、2つのセンサ素子5c, 5cの配置を横方向(x方向)に狭めたものをを用いている。

【0059】

この構成の場合、センサ画素17の並び方向(x方向)の配置間隔は、センサ素子1.5個分の間隔1.5Sとなり、図16の実施形態の場合よりもセンサ素子0.5個分狭くすることができる。したがって、各センサ画素17の中心座標cを画素の並び方向(x方向)の同一ライン上に並べられると共に、センサ素子を高密度に配置できる。この実施形態においても、センサ素子組16の重心対称性は若干低くなるが、センサ素子が近接して配置されているため、シリコンチップの応力による歪みや製造プロセスによるばらつきに起因する影響の低減効果は低下しない。

【0060】

図23は、この発明のさらに他の実施形態を示す。この実施形態は、図17の実施形態において、センサ画素17を構成する2つの十字配置のセンサ素子組16として、図18に示すように、2つのセンサ素子5c, 5cの配置を横方向(x方向)に狭めたものを用いている。

【0061】

この構成の場合、センサ画素17の並び方向(x方向)の配置間隔は、センサ素子1個分の間隔Sとなり、図17の実施形態の場合よりもセンサ素子0.5個分狭くすることができる。したがって、各センサ画素17の中心座標cを画素の並び方向(x方向)の同一ライン上に並べられると共に、センサ素子を高密度に配置できる。この実施形態でも、センサ素子組16の重心対称性は若干低くなるが、センサ素子が近接して配置されているため、シリコンチップの応力による歪みや製造プロセスによるばらつきに起因する影響の低減効果は低下しない。

10

【0062】

なお、図20~図23の実施形態では、十字配置のセンサ素子組16として、図18に示すように、2つのセンサ素子5c, 5dを横方向(x方向)に近接させて配置したものを用いているが、例えば上下に隣合う2つのセンサ素子5a, 5bを縦方向(y方向)に近接させて配置したものを用いても良い。

【0063】

図24は、上記いずれかの実施形態の回転検出装置3を転がり軸受に組み込んだ例を示す。この転がり軸受20は、内輪21と外輪22の転走面間に、保持器23に保持された転動体24を介在させたものである。転動体24はボールからなり、この転がり軸受20は深溝玉軸受とされている。また、軸受空間の一端を覆うシール25が、外輪22に取付けられている。回転軸10が嵌合する内輪21は、転動体24を介して外輪23に支持されている。外輪23は、軸受使用機器のハウジング(図示せず)に設置されている。

20

【0064】

内輪21には、磁石取付部材26が取付けられ、この磁石取付部材26に磁石4が取付けられている。磁石取付部材26は、内輪21の一端の内径孔を覆うように設けられ、外周縁に設けられた円筒部26aを、内輪21の肩部外周面に嵌合させることにより、内輪21に取付けられている。また、円筒部26aの近傍の側板部が内輪21の幅面に係合して軸方向の位置決めがなされている。

30

外輪22にはセンサ取付部材27が取付けられ、このセンサ取付部材27に、図1の磁気センサアレイ5および角度算出手段6の集積された半導体チップ9が取付けられている。また、このセンサ取付部材27に、角度算出手段6の出力を取り出すための出力ケーブル29も取付けられている。センサ取付部材27は、外周部の先端円筒部27aを外輪22の内径面に嵌合させ、この先端円筒部27aの近傍に形成した鍔部27bを外輪22の幅面に係合させて軸方向の位置決めがなされている。

【0065】

このように、転がり軸受20に回転検出装置3を一体化することで、軸受使用機器の部品点数、組立工数の削減、およびコンパクト化が図れる。その場合に、回転検出装置3は、上記のように小型で高精度な回転角度出力が可能であるため、小径軸受等の小型の軸受においても、満足できる回転角度出力を得ることができる。

40

【図面の簡単な説明】

【0066】

【図1】この発明の第1の実施形態に係る回転検出装置の概念構成を示す斜視図である。

【図2】同回転検出装置における半導体チップを示す斜視図である。

【図3】同回転検出装置における半導体チップ上の回路構成例を示すブロック図である。

【図4】同回転検出装置の磁気センサアレイにおけるセンサ素子組の構成例を示す平面図である。

【図5】(A), (B), (C)はそれぞれ同回転検出装置における磁気センサ素子の平

50

面図、断面図、および斜視図である。

【図 6】磁気センサレイの出力を示す波形図である。

【図 7】角度算出手段による角度算出処理の説明図である。

【図 8】(A)はセンサ素子組の応力に伴う電流の流れを示す説明図、(B)は同センサ素子組の磁界印加状態での電流の流れを示す説明図である。

【図 9】(A)は他の接続形態におけるセンサ素子組の応力に伴う電流の流れを示す説明図、(B)は同センサ素子組の磁界印加状態での電流の流れを示す説明図である。

【図 10】同実施形態に係る回転検出装置の磁気センサレイにおけるセンサ素子の配置構成を示す平面図である。

【図 11】(A)はセンサ素子組の他の配列例の応力に伴う電流の流れを示す説明図、(B)は同センサ素子組の磁界印加状態での電流の流れを示す説明図である。 10

【図 12】この発明の他の実施形態に係る回転検出装置の磁気センサレイにおけるセンサ素子の配置構成を示す平面図である。

【図 13】この発明のさらに他の実施形態に係る回転検出装置の磁気センサレイにおけるセンサ素子の配置構成を示す平面図である。

【図 14】この発明のさらに他の実施形態に係る回転検出装置の磁気センサレイにおけるセンサ素子の配置構成を示す平面図である。

【図 15】センサ画素の中心座標のずれに起因する信号出力におけるノイズの説明図である。

【図 16】この発明のさらに他の実施形態に係る回転検出装置の磁気センサレイにおけるセンサ素子の配置構成を示す平面図である。 20

【図 17】この発明のさらに他の実施形態に係る回転検出装置の磁気センサレイにおけるセンサ素子の配置構成を示す平面図である。

【図 18】この発明のさらに他の実施形態に係る回転検出装置の磁気センサレイに用いられるセンサ素子組のセンサ素子配置構成を示す平面図である。

【図 19】同磁気センサレイにおけるセンサ素子の配置構成を示す平面図である。

【図 20】この発明のさらに他の実施形態に係る回転検出装置の磁気センサレイにおけるセンサ素子の配置構成を示す平面図である。

【図 21】この発明のさらに他の実施形態に係る回転検出装置の磁気センサレイにおけるセンサ素子の配置構成を示す平面図である。 30

【図 22】この発明のさらに他の実施形態に係る回転検出装置の磁気センサレイにおけるセンサ素子の配置構成を示す平面図である。

【図 23】この発明のさらに他の実施形態に係る回転検出装置の磁気センサレイにおけるセンサ素子の配置構成を示す平面図である。

【図 24】同回転検出装置を備えた転がり軸受の一例を示す断面図である。

【図 25】従来例の断面図である。

【図 26】従来例における磁気センサ素子の並列接続例を示す説明図である。

【図 27】シリコンウェハに作用するピエゾ抵抗効果の説明図である。

【図 28】図 26 におけるセンサ素子の並列接続例でのピエゾ抵抗効果の説明図である。

【符号の説明】 40

【0067】

3 ... 回転検出装置

4 ... 磁石

5 ... 磁気センサレイ

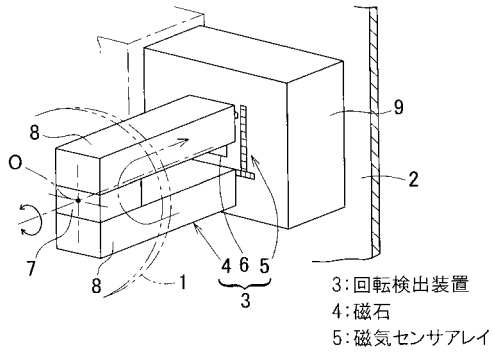
5 a ~ 5 d ... 磁気センサ素子

1 6 ... センサ素子組

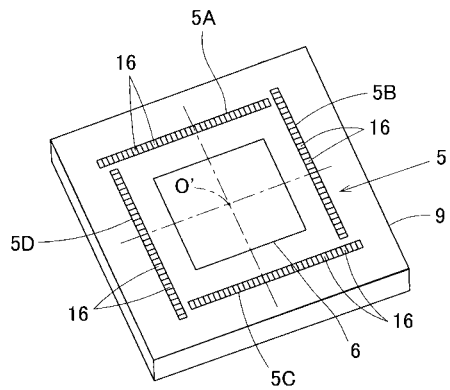
1 7 ... センサ画素

2 0 ... 転がり軸受

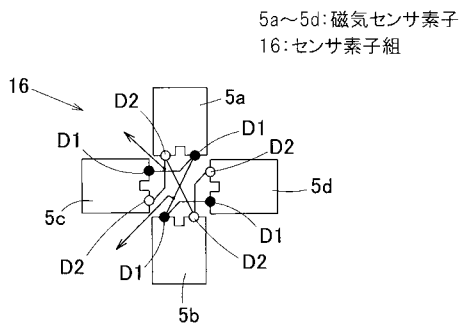
【 図 1 】



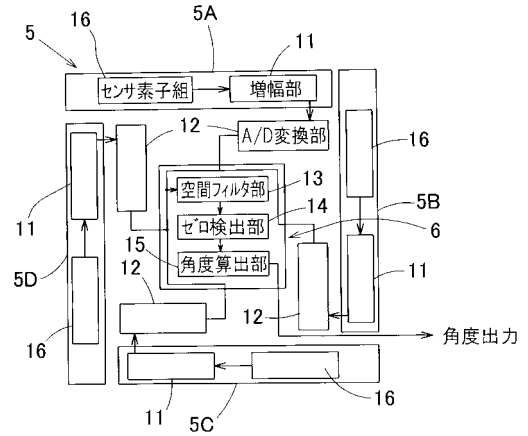
【 図 2 】



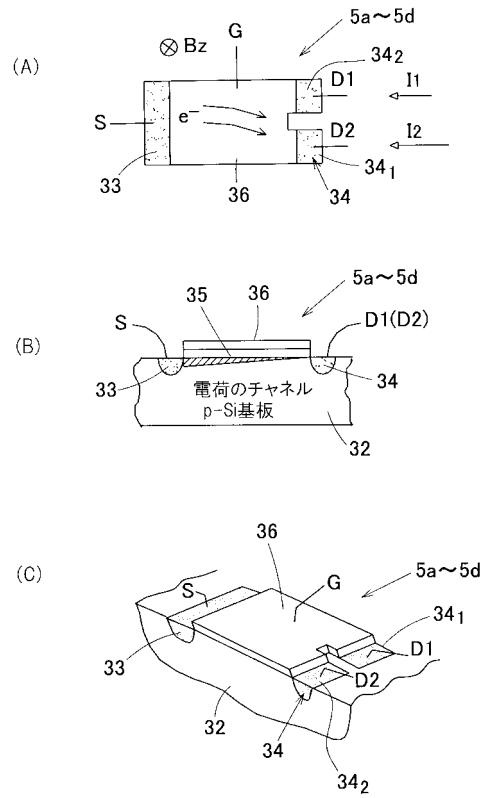
【 図 4 】



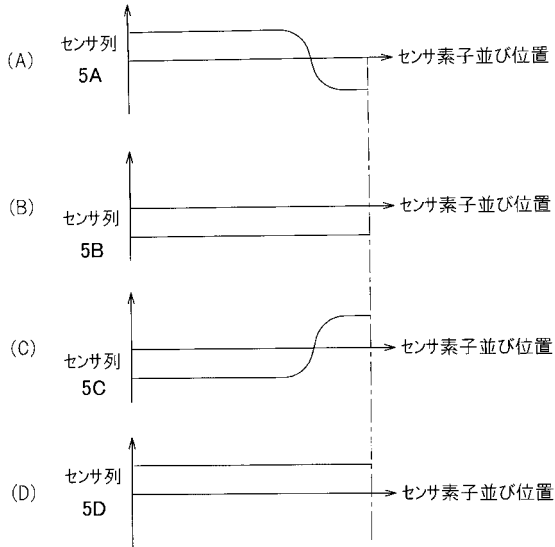
【 図 3 】



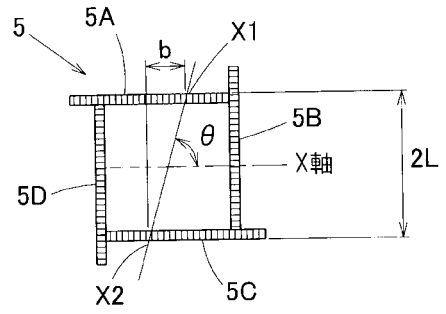
【 図 5 】



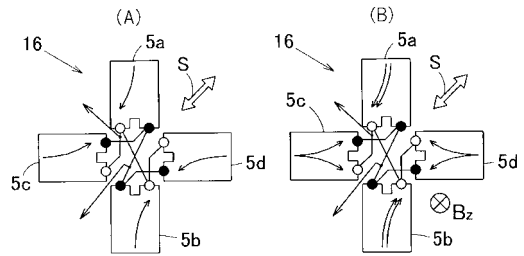
【 図 6 】



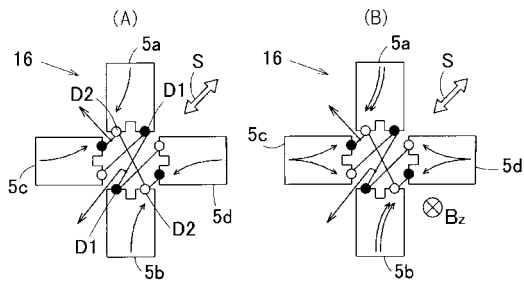
【 図 7 】



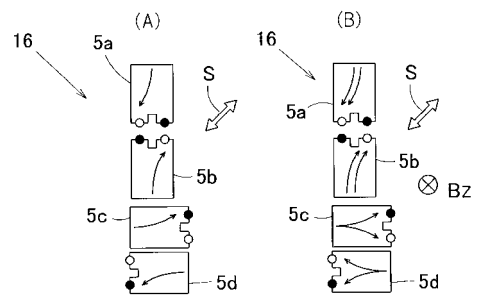
【 図 8 】



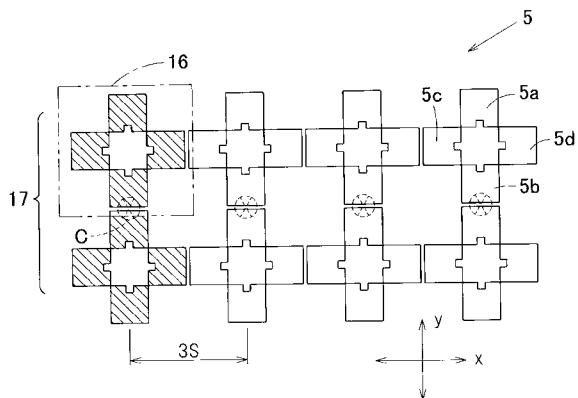
【 図 9 】



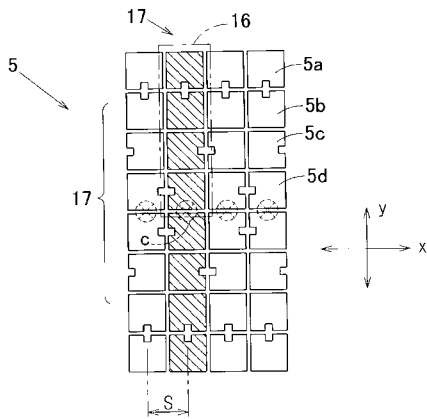
【 図 1 1 】



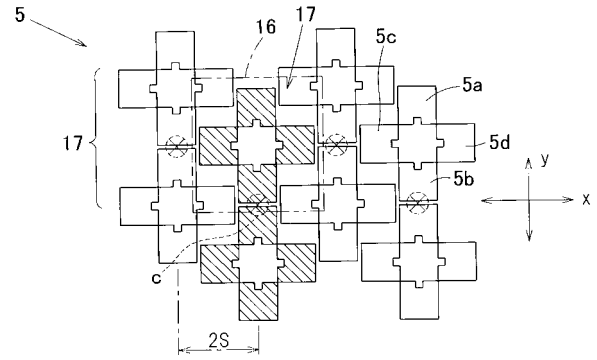
【 図 1 0 】



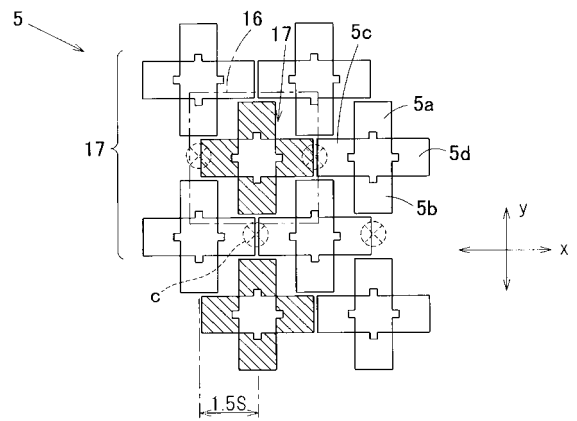
【 図 1 2 】



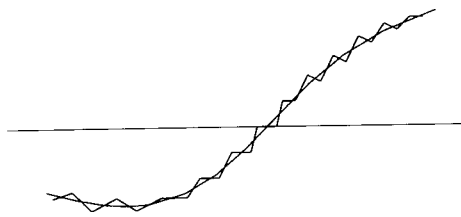
【 図 1 3 】



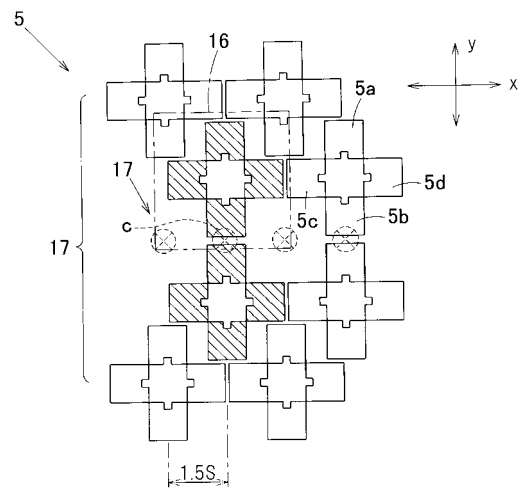
【 図 1 4 】



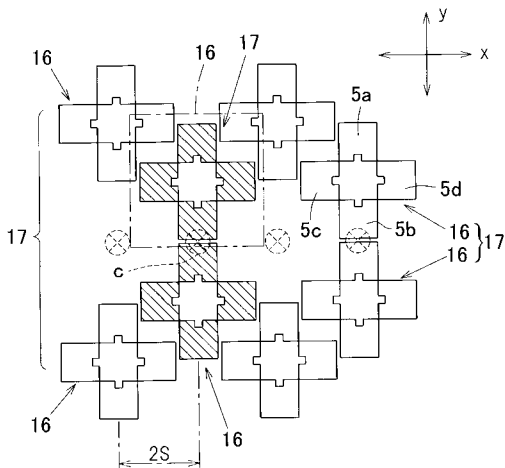
【 図 1 5 】



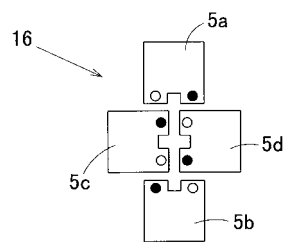
【 図 1 7 】



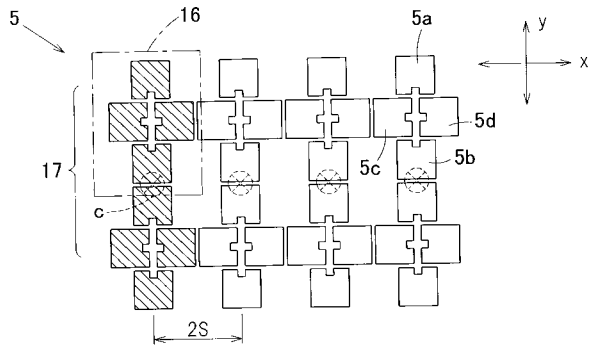
【 図 1 6 】



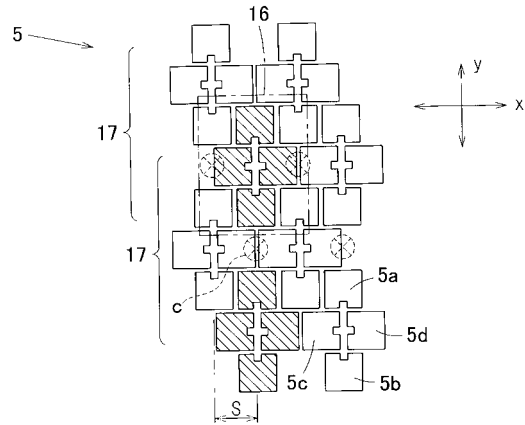
【 図 1 8 】



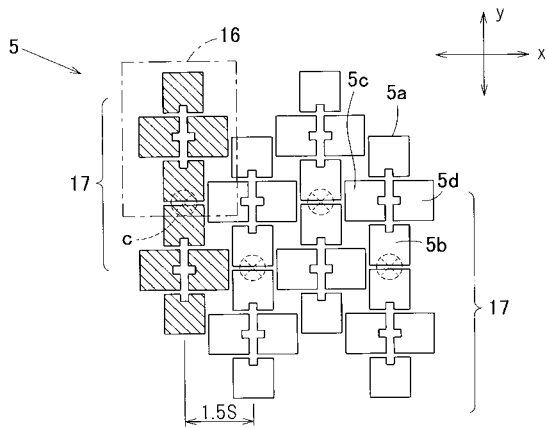
【 図 1 9 】



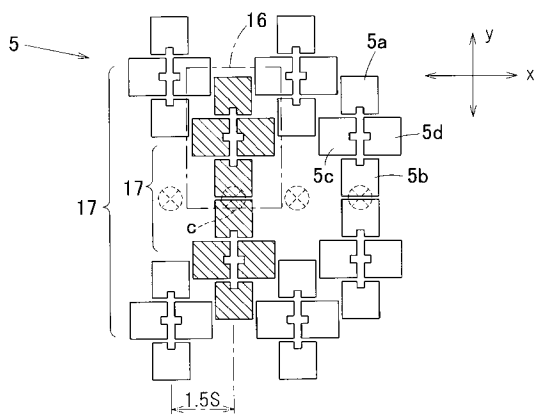
【 図 2 1 】



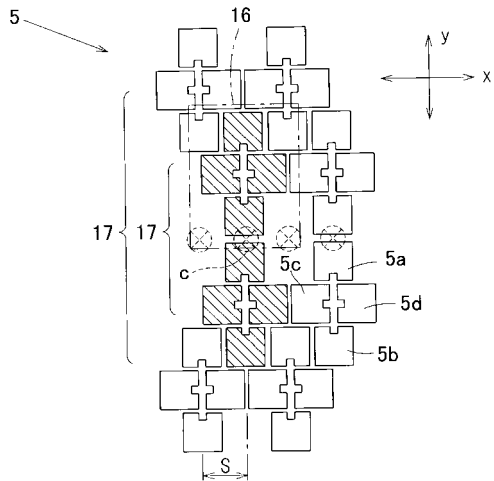
【 図 2 0 】



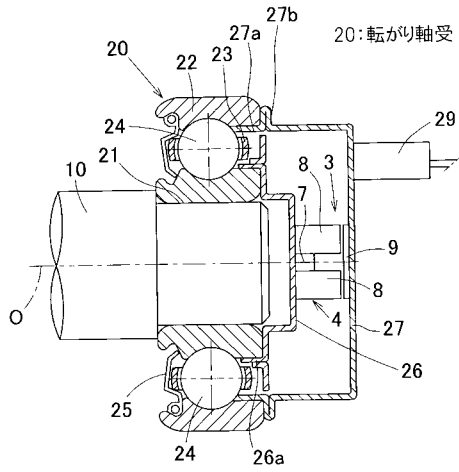
【 図 2 2 】



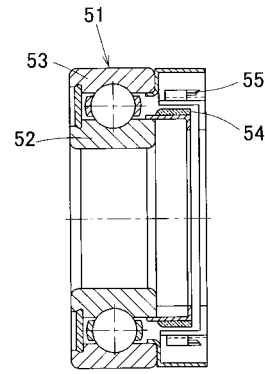
【 図 2 3 】



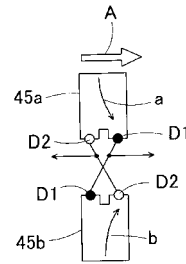
【 図 2 4 】



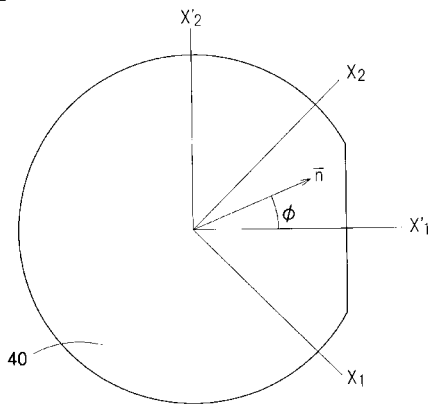
【 図 2 5 】



【 図 2 6 】



【 図 2 7 】



【 図 2 8 】

