

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2023 年 12 月 14 日 (14.12.2023)



(10) 国际公布号
WO 2023/236502 A1

(51) 国际专利分类号:
G09G 3/3208 (2016.01)

(21) 国际申请号: PCT/CN2022/140911

(22) 国际申请日: 2022 年 12 月 22 日 (22.12.2022)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202210638239.6 2022年6月8日 (08.06.2022) CN

(71) 申请人: 惠科股份有限公司(HKC CORPORATION LIMITED) [CN/CN]; 中国广东省深圳市宝安区石岩街道石龙社区工业二路1号惠科工业园厂房1栋一层至三层、五至七层, 6栋七层, Guangdong 518000 (CN)。

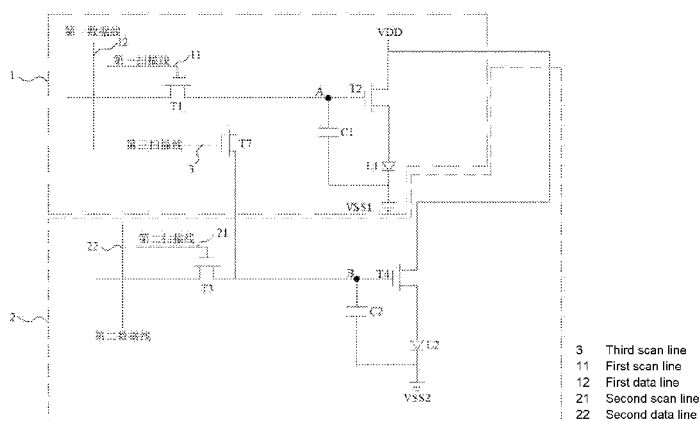
(72) 发明人: 周仁杰 (ZHOU, Renjie); 中国广东省深圳市宝安区石岩街道石龙社区工业二路1号惠科工业园厂房1栋一层至三层、五至七层, 6栋七层, Guangdong 518000 (CN)。袁海江 (YUAN, Haijiang); 中国广东省深圳市宝安区石岩街道石龙社区工业二路1号惠科工业园厂房1栋一层至三层、五至七层, 6栋七层, Guangdong 518000 (CN)。

(74) 代理人: 深圳市联鼎知识产权代理有限公司 (SHENZHEN LIANDING INTELLECTUAL PROPERTY AGENT LTD.); 中国广东省深圳市福田区南园路上田大厦4A 阙龙燕, Guangdong 518000 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG,

(54) Title: PIXEL DRIVING CIRCUIT, PIXEL DRIVING METHOD, AND DISPLAY PANEL

(54) 发明名称: 像素驱动电路、像素驱动方法及显示面板



BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

- (84) 指定国(除另有指明，要求每一种可提供的地区保护): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告(条约第21条(3))。

像素驱动电路、像素驱动方法及显示面板

本申请要求于 2022 年 6 月 8 日提交中国专利局，申请号为 CN 202210638239.6，申请名称为“像素驱动电路、像素驱动方法及显示面板”的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

技术领域

本公开属于显示技术领域，具体涉及一种像素驱动电路、像素驱动方法及显示面板。

背景技术

OLED(Organic Light Emitting Diode, 有机发光二极管)显示面板具有高亮度、宽视角、响应速度快、低功耗等优点，目前已被广泛地应用于高性能显示领域中。

但在不断反转数据线极性的过程中，电源会被不断的消耗掉，造成资源的浪费。

申请内容

本公开提供一种像素驱动电路、像素驱动方法及显示面板，能够降低功耗，并达到省电的作用。

本公开第一方面提供了一种像素驱动电路，包括：

第一像素电路，包括第一晶体管、第一驱动晶体管、第一电容和第一发光元件，所述第一晶体管的控制端与第一扫描线连接，所述第一晶体管的第一端与第一数据线连接，所述第一晶体管的第二端、所述第一驱动晶体管的控制端和所述第一电容的第一端连接于第一节点 A，所述第一驱动晶体管的第一端与第一电源信号端连接，所述第一驱动晶体管的第二端与所述第一发光元件的第一端连接，所述第一发光元件和所述第一电容的第二端均与第二电源信号端连接；第二像素电路，包括第二晶体管、第二驱动晶体管、第二电容和第二发光元件，所述第二晶体管的控制端与第二扫描线连接，所述第二晶体管的第一端与第二数据线连接，所述第二晶体管的第二端、所述第二驱动晶体管的控制端和所述第二电容的第一端连接于第二节点 B，所述第二驱动晶体管的第一端与第一电源信号端连接，所述第二驱动晶体管的第二端与所述第二发光元件的第一端连接，所述第二发光元件和所述第一电容的第二端均与第三电源信号端连接，且所述第二数据线与所述第一数据线极性相反；电荷共享开关，所述电荷共享开关的控制端连接于第三扫描线，所述电荷共享开关的第一端连接于第一节点 A，所述电荷共享开关的第二端连接于第二节点 B，所述电荷共享开关的控制端能够响应第三扫描线的扫描信号，以使得第一节点 A 与所述第二节

点 B 连接。

本公开第二方面提供了一种像素驱动方法，用于驱动如像素电路，所述像素驱动方法包括：充电阶段，利用所述第一扫描线的扫描信号打开所述第一晶体管，利用所述第二扫描线的扫描信号打开所述第二晶体管，同时，利用所述第三扫描线的扫描信号关闭所述电
5 荷共享开关；发光阶段，利用所述第一扫描线的扫描信号关闭所述第一晶体管，利用所述第二扫描线的扫描信号关闭所述第二晶体管，同时，利用所述第三扫描线的扫描信号关闭所述电荷共享开关；数据极性切换阶段，利用所述第三扫描线的扫描信号打开所述电荷共享开关，同时，利用所述第一扫描线的扫描信号关闭所述第一晶体管，利用所述第二扫描线的扫描信号关闭所述第二晶体管。

10 本公开第三方面提供了一种显示面板，包括像素单元和上述任一项所述的像素驱动电路，所述像素驱动电路与所述像素单元一一对应。

本公开像素驱动电路、像素驱动方法及显示面板，可用于省电。该像素驱动电路包括分别与极性相反的第一数据线和第二数据线连接的第一像素电路和第二像素电路，以及设于第一像素电路和第二像素电路中的电荷共享开关；通过该电荷共享开关对第一数据线和
15 第二数据线的电压进行中和，进而使得第一数据线和第二数据线的电压回复到中间值，等到电压反转时，第一数据线和第二数据线的电压起点就变成了该中间值，从而更加容易达到目标电压，进而达到省电的目的。

本公开的其他特性和优点将通过下面的详细描述变得显然，或部分地通过本公开的实践而习得。

20 应当理解的是，以上的一般描述和后文的细节描述仅是示例性和解释性的，并不能限制本公开。

附图说明

此处的附图被并入说明书中并构成本说明书的一部分，示出了符合本申请的实施例，
25 并于说明书一起用于解释本申请的原理。

为了使本公开的内容更容易被清楚的理解，下面根据本公开的具体实施例并结合附图，对本公开作进一步详细的说明，其中：

图 1 示出了本公开实施例一提供的所述像素驱动电路的示意图。

图 2 示出了本公开实施例一提供的所述第一像素电路和第二像素电路设有反向
30 器的结构示意图。

图 3 示出了本公开实施例一提供的数据线极性中数据电压变化的过程。

图 4 示出了本公开实施例一提供的不同帧数下数据线的极性变化。

图 5 示出了本公开实施例二提供的像素驱动方法流程示意图。

图 6 示出了本公开实施例二提供的增设反向器的像素驱动方法流程示意图。

5 图 7 示出了本公开实施例二提供的各扫描线在不同时序的电位情况。

图 8 示出了本公开实施例二提供的充电阶段的结构示意图。

图 9 示出了本公开实施例二提供的发光阶段的结构示意图。

图 10 示出了本公开实施例二提供的数据极性切换阶段的结构示意图。

10 图 11 示出了本公开实施例二提供地增设反向器像素电路在充电阶段的结构示意图。

图 12 示出了本公开实施例二提供地增设反向器像素电路在发光阶段的结构示意图。

图 13 示出了本公开实施例二提供地增设反向器像素电路在数据极性切换阶段的结构示意图。

15

具体实施方式

现在将参考附图更全面地描述示例实施方式。然而，示例实施方式能够以多种形式实施，且不应被理解为限于在此阐述的范例；相反，提供这些实施方式使得本公开将更加全面和完整，并将示例实施方式的构思全面地传达给本领域的技术人员。

20 在本公开中，术语“第一”、“第二”仅用于描述目的，而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此，限定有“第一”、“第二”的特征可以明示或者隐含地包括一个或者更多个该特征。在本公开的描述中，“多个”的含义是两个或两个以上，除非另有明确具体的限定。

25 在本公开中，除非另有明确的规定和限定，术语“装配”、“连接”等术语应做广义理解，例如，可以是固定连接，也可以是可拆卸连接，或成一体；可以是机械连接，也可以是电连接；可以是直接相连，也可以通过中间媒介间接相连，可以是两个元件内部的连通或两个元件的相互作用关系。对于本领域的普通技术人员而言，可以根据具体情况理解上述术语在本公开中的具体含义。

30 此外，所描述的特征、结构或特性可以以任何合适的方式结合在一个或更多实施例中。在下面的描述中，提供许多具体细节从而给出对本公开的实施例的充分理解。

然而，本领域技术人员将意识到，可以实践本公开的技术方案而没有特定细节中的一个或更多，或者可以采用其它的方法、组元、装置、步骤等。在其它情况下，不详细示出或描述公知方法、装置、实现或者操作以避免模糊本公开的各方面。

实施例一

5 参见图 1 所示，本公开实施例提供了一种像素驱动电路，其包括第一像素电路 1、第二像素电路 2 和电荷共享开关 T7。

其中，参见图 1 所示，该第一像素电路 1 包括第一晶体管 T1、第一驱动晶体管 T2、第一电容 C1 和第一发光元件 L1，第一晶体管 T1 的控制端与第一扫描线 11 连接，第一晶体管 T1 的第一端与第一数据线 12 连接，第一晶体管 T1 用于接收第一扫描线 11 的扫描信号（即：第一扫描信号 Scan1），以将第一数据线 12 的第一数据信号 DATA1 输入至第一电容 C1；第一晶体管 T1 的第二端、第一驱动晶体管 T2 的控制端和第一电容 C1 的第一端连接于第一节点 A，也即将第一数据信号 DATA1 对应的电压值传输至第一节点 A 处；第一驱动晶体管 T2 的第一端与第一电源信号端 VDD 连接，第一驱动晶体管 T2 的第二端与第一发光元件 L1 的第一端连接，第一发光元件 L1 和第一电容 C1 的第二端与第二电源信号端 VSS1 连接。

10

15

参见图 1 所示，第二像素电路 2，包括第二晶体管 T3、第二驱动晶体管 T4、第二电容 C2 和第二发光元件 L2，第二晶体管 T3 的控制端与第二扫描线 21 连接，第二晶体管 T3 的第一端与第二数据线 22 连接，第二晶体管 T3 用于接收第二扫描线 21 的扫描信号（即：第二扫描信号 Scan2），以将第二数据线 22 的第二数据信号 DATA2 输入至第二电容 C2；第二晶体管 T3 的第二端、第二驱动晶体管 T4 的控制端和第二电容 C2 的第一端连接于第二节点 B，也即将第二数据信号 DATA2 对应的电压值传输至第二节点 B 处，第二驱动晶体管 T4 的第一端与第一电源信号端 VDD 连接，第二驱动晶体管 T4 的第二端与第二发光元件 L2 的第一端连接，第二发光元件 L2 和第二电容 C2 的第二端与第三电源信号端 VSS2 连接，且第二数据线 22 与第一数据线 12 极性相反。

20

25

参见图 1 所示，电荷共享开关 T7 的控制端连接于第三扫描线 3，电荷共享开关 T7 的第一端连接于第一节点 A，电荷共享开关 T7 的第二端连接于第二节点 B，电荷共享开关 T7 的控制端能够响应第三扫描线 3 的扫描信号（即：第三扫描信号 Scan3），以使得第一节点 A 与第二节点 B 连接。

30 需要说明的是，第一数据线 12 与第二数据线 22 的极性相反指的是第一数据线

12 提供的第一数据信号 DATA1 对应的电压值与第二数据线 22 提供的第二数据信号 DATA2 对应的电压值互为正负值；例如，第一数据信号 DATA1 对应的电压值为正值，第二数据信号 DATA2 对应的电压值为负值；第一数据信号 DATA1 对应的电压值为负值，第二数据信号 DATA2 对应的电压值为正值。

5 具体说明，电荷共享开关 T7 的控制端用于接收第三扫描线 3 所发出的第三扫描信号 Scan3，将电荷共享开关 T7 进行导通，将第一节点 A 和第二节点 B 连接，以使其第一节点 A 处的电压值和第二节点 B 处的电压值变为其两者之间的平均值 $V_{\text{平均}}$ ；当需要对第一数据线 12 和第二数据线 22 进行极性反转时，即从平均值 $V_{\text{平均}}$ 进行变化，从而更加容易达到第一数据线 12 和第二数据线 22 的目标电压 $V_{\text{目标}}$ ，而无需从
10 当前电压 $V_{\text{当前}}$ 变为目标电压 $V_{\text{目标}}$ ，节省了反转电压，进而达到省电的目的。

举例而言，参见图 1、图 3 和图 4 所示，在 N 帧时，第一数据信号 DATA1 对应的电压值为正值，第二数据信号 DATA2 对应的电压值为负值时，通过电荷共享开关 T7 对第一节点 A 和第二节点 B 进行连通，以使其第一节点 A 处的电压值 V_1 和第二节点 B 处的电压值变为其两者之间的平均值 $V_{\text{平均}}$ ；在空白区域进行极性反转时，第
15 一数据信号 DATA1 对应的电压值从该平均值 $V_{\text{平均}}$ 变为负值，第二数据信号 DATA2 对应的电压值从该平均值 $V_{\text{平均}}$ 变为正压值，然后进入第 N+1 帧；其中，N 为大于 1 的整数；相较于第一数据信号 DATA1 对应的电压值从正值变为负值，以及第二数据信号 DATA2 对应的电压值从负值变为正值所消耗的反转电压更少，进而达到省电的目的。

20 此外，参见图 2 所示，第一像素电路还包括第三晶体管 T5、第三电容 C3 和第一反向器 13，第三晶体管 T5 的控制端与第一扫描线 11 连接，第三晶体管 T5 的第一端与第一电源信号端 VDD 连接，第三晶体管 T5 的第二端、第一驱动晶体管 T2 的第一端和第三电容 C3 的第一端连接于第三节点 C，第三电容 C3 的第二端与第四电源信号端 VSS3 连接；第一反向器 13 的输入端与第一扫描线 11 的一端相连，所述第一反
25 向器 13 的输出端与第三晶体管 T5 的控制端相连。

第二像素电路 2 还包括第四晶体管 T6、第四电容 C4 和第二反向器 23，第四晶体管 T6 的控制端与第二扫描线 21 连接，第四晶体管 T6 的第一端与第一电源信号端 VDD 连接，第四晶体管 T6 的第二端、第二驱动晶体管 T4 的第一端和第四电容 C4 的第一端连接于第四节点 D，第四电容 C4 的第二端与第五电源信号端 VSS4 连接，
30 第二反向器 23 的输入端与第二扫描线 21 的一端相连，所述第二反向器 23 的输出端

与第四晶体管 T6 的控制端相连。

其中，第一反向器 13 和第二反向器 23 可以调整第一扫描线 11 和第二扫描线 21 所输入的扫描信号，也即，可以调整第一扫描信号 Scan1 和第二扫描信号 Scan2 的电平高低；举例而言，当第一扫描信号 Scan1 为低电平，经过第一反向器 13 之后将第一扫描信号 Scan1 转换为高电平；当第一扫描信号 Scan1 为高电平，经过第一反向器 13 之后将第一扫描信号 Scan1 转换为低电平。也即第一扫描信号 Scan1 经第一反向器 13 控制第三晶体管 T5 导通；第二扫描信号 Scan2 经第二反向器 23 控制第四晶体管 T6 导通。

需要说明的是，在未进行数据极性切换时，第三晶体管 T5 和第四晶体管 T6 分别接收第一扫描信号 Scan1 和第二扫描信号 Scan2 的输入而导通，并将第一电源信号输入至第三电容 C3 和第四电容 C4 中储电；在进行数据极性切换的同时断开第一电源信号端 VDD，第三晶体管 T5 和第四晶体管 T6 分别接收第一扫描信号 Scan1 和第二扫描信号 Scan2，以控制第三晶体管 T5 和第四晶体管 T6 关闭，第三电容 C3 和第四电容分别向第三节点 C 和第四节点 D 放电，以补充第三晶体管 T5 和第四晶体管 T6 第二端的电压，以驱使第一驱动晶体管 T2 和第二驱动晶体管 T4 导通，使得第一发光元件 L1 和第二发光元件 L2 发光。通过第一反向器 13、第二反向器 23、第三电容 C3 和第四电容 C4 可达到第二次省电的作用，还可以降低第一电源信号端 VDD 的功耗，降低使用成本；此外还可对第一发光元件 L1 和第二发光元件 L2 进行一定的保护。

应当理解的是，第一晶体管 T1、第二晶体管 T3、第三晶体管 T5、第四晶体管 T6、电荷共享开关 T7 与第一驱动晶体管 T2 和第二驱动晶体管 T4 相同，均具有第一端、第二端和控制端。各晶体管的控制端对应为晶体管的栅极，第一端和第二端中的一者对应为晶体管的源极，另一者对应为晶体管的漏极。

示例地，本公开实施例的第一驱动晶体管 T2、第二驱动晶体管 T4、第一晶体管 T1、第二晶体管 T3、第三晶体管 T5、第四晶体管 T6 和电荷共享开关 T7 可均为氧化物薄膜晶体管，即：各晶体管的有源层的材料可为氧化物，例如，可采用 IGZO(Indium Gallium Zinc Oxide, 铟锌氧化物)等金属氧化物材料，也可以采用 a-Si(非晶硅)薄膜晶体管，具体可根据不同的实施方式进行设计。

举例而言，各晶体管可为底栅型，即：晶体管的栅极位于有源层的下方(靠近玻璃基板的一侧)，以能够适当减薄产品，但不限于此，各晶体管也可可为顶栅型，视具

体情况而定。

此外，各晶体管可为增强型或耗尽型晶体管，本公开实施例对此不做具体限定。

示例地，像素驱动电路中所有晶体管可为 N 型薄膜晶体管，即：第一驱动晶体管 T2、第二驱动晶体管 T4、第一晶体管 T1、第二晶体管 T3、第三晶体管 T5、第四晶体管 T6 和电荷共享开关 T7 可均为 N 型薄膜晶体管，则各个晶体管的驱动电压对应为高电平电压；前述第一电源信号端 VDD 所输入的第一电源信号可为直流高电平信号，第二电源信号端 VSS1 的第二电源信号、第三电源信号端 VSS2 的第三电源信号、第四电源信号端 VSS3 的第四电源信号和第五电源信号端 VSS4 的第五电源信号可为直流低电平信号。

应当理解的是，像素驱动电路中各晶体管不限于前述提到的 N 型薄膜晶体管，也可以均为 P 型薄膜晶体管，或者部分为 N 型薄膜晶体管，部分为 P 型薄膜晶体管。在晶体管为 P 型薄膜晶体管时，其驱动电压可对应为低电平电压。

示例地，第一发光元件 L1 可为电流驱动型发光元件 L，由流经第一驱动晶体管 T2 的电流控制其进行发光；第二发光元件 L2 可为电流驱动型发光元件，由流经第二驱动晶体管 T4 的电流控制其进行发光；例如：第一发光元件 L1 和第二发光元件 L2 可为有机发光二极管(OLED)，也就是说，此像素驱动电路可应用于 OLED 显示装置。第一发光元件 L1 的第一端为 OLED 的阳极，第一发光元件 L1 的第二端为 OLED 的阴极；第二发光元件 L2 的第一端为 OLED 的阳极，第二发光元件 L2 的第二端为 OLED 的阴极；也即第一像素电路 1 中的有机发光二极管的阳极与第一驱动晶体管 T2 的第二端连接，第一像素电路 1 中的有机发光二极管的阴极与第二电源信号端 VSS1 连接；第二像素电路 2 中的有机发光二极管的阳极与第二驱动晶体管 T4 的第二端连接，第二像素电路 2 中的有机发光二极管的阴极与第三电源信号端 VSS2 连接。

需要说明的是，该第一像素电路 1 和第二像素电路 2 可以采用 2T1C 的结构，也可以采用 4T1C 或 4T2C 等结构，具体可根据不同的显示面板进行设计。

此外，该第一像素电路 1 和第二像素电路 2 可以位于同一列，也可位于同一行，其可根据不同的显示面板进行设计，在此不做具体限定。此外，相邻的像素驱动电路之间不进行电荷共享，也即两个像素电路为一组像素驱动电路进行电荷共享。

示例地，当第一像素电路 1 和第二像素电路 2 位于同一列时，该第一数据线 12 和第二数据线 22 可以位于第一像素电路 1 和第二像素电路 2 的同一侧，也可位于第一像素电路 1 和第二像素电路 2 的相对侧。

需要说明的是，显示面板包括显示区和非显示区，其中，电荷共享开关 T7 设于非显示区处，以避免电荷共享开关 T7 影响显示面板的显示效果。

进一步地，像素驱动电路的扫描方向可以从第 1 行至最后一行；举例而言，第一扫描信号 Scan1 由第 N 行扫描信号线提供，第二扫描信号 Scan2 由第 N+1 行扫描信号线提供；第三扫描信号 Scan3 由第 N+2 行扫描信号线提供。其中，应当理解的是，N 为大于或等于 1 的正整数。通过利用三个相邻的扫描信号线分别对应提供第一至第三扫描信号 Scan3，可简化电路结构设计，减少扫描信号的布线数量，从而可增加像素开口率。

工作原理：向第一电容 C1 和第二电容 C2 进行充电时，第一晶体管 T1 接收第一扫描线 11 的第一扫描信号 Scan1 而导通，第二晶体管 T3 接收第二扫描线 21 的第二扫描信号 Scan2 而导通，以将第一数据线 12 的第一数据信号 DATA1 和第二数据线 22 的第二数据信号 DATA2 分别输入第一节点 A 和第二节点 B，对第一电容 C1 和第二电容 C2 进行充电，并使第一电容 C1 和第二电容 C2 充电至第一数据信号 DATA1 和第二数据信号 DATA2 对应的电压值，且此时流经第一驱动晶体管 T2 和第二驱动晶体管 T4 的电压值小于阈值电压，因此，第一发光元件 L1 和第二发光元件 L2 不发光；发光阶段，第一晶体管 T1 和第二晶体管 T3 分别接收第一扫描信号 Scan1 和第二扫描信号 Scan2 而关闭，第一电容 C1 和第二电容 C2 开始放电，以驱使第一发光元件 L1 和第二发光元件 L2 进行发光。数据极性切换空白（blanking）区域时，电荷共享开关 T7 接收第三扫描线 3 的第三扫描信号 Scan3 而导通，将第一节点 A 和第二节点 B 连通，使得第一电容 C1 存储的电荷和第二电容 C2 存储的电荷进行分享，进而将电压进行中和，使得第一节点 A 和第二节点 B 处的电压值处于平均值 $V_{\text{平均}}$ ，使其反转时所需要的电压更少，进而达到省电的目的；此外，通过对第一数据线 12 和第二数据线 22 上的电压进行中和，还可以降低源极（source）线的功耗，更耐用。

应当理解的是，空白（blanking）区域是每个画面在显示过程中，会有一段空白而未实际显示的画面的时间。

基于此，本公开实施例的像素驱动电路采用在两个相邻的像素电路之间增设电荷共享开关 T7，可以对极性相反的数据线上的电压进行中和，降低极性偏转时的启动电压，进而达到省电的作用；此外，在每个像素电路中增设反向器和电容，可以对发光元件进行更好地保护，而且还可以达到第二次省电的目的以及降低第一电源信号的功耗。

实施例二：

参见图 5 所示，本实施例二提供了一种像素驱动方法，用于驱动如实施例一的像素电路，像素驱动方法包括：

5 步骤 S100、充电阶段 t1，利用第一扫描线 11 的扫描信号打开第一晶体管 T1，利用第二扫描线 21 的扫描信号打开第二晶体管 T3，同时，利用第三扫描线 3 的扫描信号关闭电荷共享开关 T7。

10 步骤 S200、发光阶段 t2，利用第一扫描线 11 的扫描信号关闭第一晶体管 T1，利用第二扫描线 21 的扫描信号关闭第二晶体管 T3，同时，利用第三扫描线 3 的扫描信号关闭电荷共享开关 T7。

 步骤 S300a、数据极性切换阶段 t3，利用第三扫描线 3 的扫描信号打开电荷共享开关 T7，同时，利用第一扫描线 11 的扫描信号关闭第一晶体管 T1，利用第二扫描线 21 的扫描信号关闭第二晶体管 T3。

15 下面结合图 7 所示的像素驱动电路的工作时序图对图 1 或图 2 所示的像素驱动电路对应的像素驱动方法(即：工作过程)进行详细说明。

 参见图 7、图 8 和图 11 所示，在充电阶段 t1：第一扫描信号 Scan1 为高电平，第二扫描信号 Scan2 为高电平，第三扫描信号 Scan3 为低电平；使得第一晶体管 T1、第二晶体管 T3 打开，电荷共享开关 T7 关闭；在另一些实施例中，第一晶体管 T1、第二晶体管 T3 和电荷共享开关 T7 为 P 型薄膜晶体管时，第一扫描信号 Scan1 和第二扫描信号 Scan2 为低电平，第三扫描信号 Scan3 为高电平。

25 在此阶段，由于第一扫描信号 Scan1 为高电平，第二扫描信号 Scan2 为高电平，第三扫描信号 Scan3 为低电平，也即该第一晶体管 T1、第二晶体管 T3 打开，以将第一数据线 12 中的第一数据信号 DATA1 传输至第一电容 C1 的第一端和第二数据线 22 中的第二数据信号 DATA2 传输至第二电容 C2 的第一端，以向第一电容 C1 和第二电容 C2 充电至 Vdata；且此时第一驱动晶体管 T2 和第二驱动晶体管 T4 的电压小于阈值电压，发光元件 L 不发光。并且，电荷共享开关 T7 未打开不进行电荷共享。

30 参见图 7、图 9 和图 12 所示，在发光阶段 t2，第一扫描信号 Scan1 为低电平，第二扫描信号 Scan2 为低电平，第三扫描信号 Scan3 为低电平；使得第一晶体管 T1、第二晶体管 T3 和电荷共享开关 T7 关闭；在另一些实施例中，第一晶体管 T1、第二晶体管 T3 和电荷共享开关 T7 为 P 型薄膜晶体管时，第一扫描信号 Scan1 和第二扫

描信号 Scan2 和第三扫描信号 Scan3 为高电平。

在此阶段，由于第一扫描信号 Scan1、第二扫描信号 Scan2 和第三扫描信号 Scan3 均为低电平，也即该第一晶体管 T1、第二晶体管 T3 和电荷共享开关 T7 均关闭，第一电容 C1 和第二电容 C2 放电，以驱动第一驱动晶体管 T2 和第二驱动晶体管 T4 导通，以使第一发光元件 L1 和第二发光元件 L2 发光。

参见图 7、图 10 和图 13 所示，在数据极性切换阶段 t3，第一扫描信号 Scan1 为低电平，第二扫描信号 Scan2 为低电平，第三扫描信号 Scan3 为高电平；使得第一晶体管 T1 和第二晶体管 T3 关闭，电荷共享开关 T7 打开；在另一些实施例中，第一晶体管 T1、第二晶体管 T3 和电荷共享开关 T7 为 P 型薄膜晶体管时，第一扫描信号 Scan1 和第二扫描信号 Scan2 为高电平，第三扫描信号 Scan3 为低电平。

在此阶段，电荷共享开关 T7 接收第三扫描线 3 的第三扫描信号 Scan3 而导通，将第一节点 A 和第二节点 B 连通，使得第一电容 C1 存储的电荷和第二电容 C2 存储的电荷进行分享，进而将电压进行中和，使得第一节点 A 和第二节点 B 处的电压值处于平均值 $V_{\text{平均}}$ ，使其反转时所需要的电压更少，进而达到省电的目的；此外，通过对第一数据线 12 和第二数据线 22 上的电压进行中和，还可以降低源极（source）线的功耗，更耐用。

此外，参见图 11、图 12 和图 13 所示，该第一像素电路还包括第三晶体管 T5、第三电容 C3 和第一反向器 13，第三晶体管 T5 的控制端与第一扫描线 11 连接，第三晶体管 T5 的第一端与第一电源信号端 VDD 连接，第三晶体管 T5 的第二端、第一驱动晶体管 T2 的第一端和第三电容 C3 的第一端连接于第三节点 C，第三电容 C3 的第二端与第四电源信号端 VSS3 连接；第一反向器 13 的一端与第一扫描线 11 的一端相连，所述第二反向器的输出端与第三晶体管 T5 的控制端相连；第二像素电路 2 还包括第四晶体管 T6、第四电容 C4 第二反向器 23，第四晶体管 T6 的控制端与第二扫描线 21 连接，第四晶体管 T6 的第一端与第一电源信号端 VDD 连接，第四晶体管 T6 的第二端、第二驱动晶体管 T4 的第一端和第四电容 C4 的第一端连接于第四节点 D，第四电容 C4 的第二端与第五电源信号端 VSS4 连接，第二反向器 23 的一端与第二扫描线 21 的一端相连，所述第二反向器的输出端与第四晶体管 T6 的控制端相连。

其中，参见图 6 所示，在数据极性切换阶段还包括：通过断开第一电源信号端 VDD，关闭第三晶体管 T5 和第四晶体管 T6。也即，步骤 S300b：数据极性切换阶段 t3，利用第三扫描线 3 的扫描信号打开电荷共享开关 T7，同时，利用第一扫描线 11

的扫描信号关闭第一晶体管 T1，利用第二扫描线 21 的扫描信号关闭第二晶体管 T3；通过断开第一电源信号端 VDD，关闭第三晶体管 T5 和第四晶体管 T6。

参见图 12 所示，在未进行数据极性切换时，第三晶体管 T5 和第四晶体管 T6 分别受第一扫描信号 Scan1 和第二扫描信号 Scan2 的输入而导通，并将第一电源信号输入至第三电容 C3 和第四电容 C4 中储电；参见图 13 所示，在进行数据极性切换的同时断开第一电源信号端 VDD，以控制第三晶体管 T5 和第四晶体管 T6 关闭，第三电容 C3 和第四电容 C4 分别向第三节点 C 和第四节点 D 放电，以补充第三晶体管 T5 和第四晶体管 T6 第二端的电压，以驱使第一驱动晶体管 T2 和第二驱动晶体管 T4 导通，使得第一发光元件 L1 和第二发光元件 L2 发光。通过第一反向器 13、第二反向器 23、第三电容 C3 和第四电容 C4 可达到第二次省电的作用，还可以降低第一电源信号端 VDD 的功耗，降低使用成本；此外还可对第一发光元件 L1 和第二发光元件 L2 进行一定的保护。

实施例三：

本实施例三提供了一种显示面板，其包括像素单元和实施例一中所提及的像素驱动电路，该像素驱动电路和像素单元一一对应。

具体地，该显示面板可为有机发光二极管(OLED)显示面板、电子纸、手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

此外，该像素单元包括显示区和非显示区，为了保证显示面板的显示效果，该电荷共享开关 T7 位于非显示区。

在本说明书的描述中，参考术语“一些实施例”、“示例地”等的描述意指结合该实施例或示例描述的具体特征、结构、材料或者特点包含于本公开的至少一个实施例或示例中。在本说明书中，对上述术语的示意性表述不必须针对的是相同的实施例或示例。而且，描述的具体特征、结构、材料或者特点可以在任一个或多个实施例或示例中以合适的方式结合。此外，在不相互矛盾的情况下，本领域的技术人员可以将本说明书中描述的不同实施例或示例以及不同实施例或示例的特征进行结合和组合。

尽管上面已经示出和描述了本公开的实施例，可以理解的是，上述实施例是示例性的，不能理解为对本公开的限制，本领域的普通技术人员在本公开的范围内可以对上述实施例进行变化、修改、替换和变型，故但凡依本公开的权利要求和说明书所做

的变化或修饰，皆应属于本公开专利涵盖的范围之内。

尽管上面已经示出和描述了本申请的实施例，可以理解的是，上述实施例是示例性的，不能理解为对本申请的限制，本领域的普通技术人员在本申请的范围内可以对上述实施例进行变化、修改、替换和变型，故但凡依本申请的权利要求和说明书所做

5 的变化或修饰，皆应属于本申请专利涵盖的范围之内。

权利要求

1. 一种像素驱动电路，包括：

第一像素电路，包括第一晶体管、第一驱动晶体管、第一电容和第一发光元件，所述第一晶体管的控制端与第一扫描线连接，所述第一晶体管的第一端与第一数据线连接，所述第一晶体管的第二端、所述第一驱动晶体的控制端和所述第一电容的第一端连接于第一节点 A，所述第一驱动晶体管的第一端与第一电源信号端连接，所述第一驱动晶体的第二端与所述第一发光元件的第一端连接，所述第一发光元件和所述第一电容的第二端均与第二电源信号端连接；

第二像素电路，包括第二晶体管、第二驱动晶体管、第二电容和第二发光元件，所述第二晶体管的控制端与第二扫描线连接，所述第二晶体管的第一端与第二数据线连接，所述第二晶体管的第二端、所述第二驱动晶体的控制端和所述第二电容的第一端连接于第二节点 B，所述第二驱动晶体管的第一端与第一电源信号端连接，所述第二驱动晶体的第二端与所述第二发光元件的第一端连接，所述第二发光元件和所述第二电容的第二端均与第三电源信号端连接，且所述第二数据线与所述第一数据线极性相反；

电荷共享开关，所述电荷共享开关的控制端连接于第三扫描线，所述电荷共享开关的第一端连接于所述第一节点 A，所述电荷共享开关的第二端连接于所述第二节点 B，所述电荷共享开关的控制端能够响应第三扫描线的扫描信号，以使得第一节点 A 与所述第二节点 B 连接。

2. 根据权利要求 1 所述的像素驱动电路，其中，

所述第一像素电路还包括第三晶体管、第三电容和第一反向器，所述第三晶体管的控制端与所述第一扫描线连接，所述第三晶体管的第一端与所述第一电源信号端连接，所述第三晶体管的第二端、所述第一驱动晶体管的第一端和所述第三电容的第一端连接于第三节点 C，所述第三电容的第二端与第四电源信号端连接；所述第一反向器的输入端与所述第一扫描线的一端相连，所述第一反向器的输出端与所述第三晶体管的控制端相连；

所述第二像素电路还包括第四晶体管、第四电容和第二反向器，所述第四晶体管的控制端与所述第二扫描线连接，所述第四晶体管的第一端与所述第一电源信号端连接，所述第四晶体管的第二端、所述第二驱动晶体管的第一端和所述第四电容的第一端连接于第四节点 D，所述第四电容的第二端与第五电源信号端连接，所述第二反向器的输入端与所述第二扫描线的一端相连，所述第二反向器的输出端与所述第四晶体管的控制端相连。

3. 根据权利要求 1 所述的像素驱动电路，其中，所述像素驱动电路的扫描方向为从第一行至最后一行；其中，

第一扫描信号由第 N 行扫描线提供，第二扫描信号由第 N+1 行扫描线提供，第

三扫描信号由第 $N+2$ 行扫描线提供, 其中, N 为大于或等于 1 的正整数。

4. 根据权利要求 1 所述的像素驱动电路, 其中,

所述第一发光元件和所述第二发光元件均为有机发光二极管, 所述第一像素电路中的有机发光二极管的阳极与第一驱动晶体管的第二端连接, 所述第一像素电路中的有机发光二极管的阴极与第二电源信号端连接;

所述第二像素电路中的有机发光二极管的阳极与第四驱动晶体管的第二端连接, 所述第二像素电路中的有机发光二极管的阴极与第三电源信号端连接。

5. 根据权利要求 1 所述的像素驱动电路, 其中,

所述第一像素电路和所述第二像素电路在列方向依次设置。

6. 根据权利要求 1 所述的像素驱动电路, 其中, 所述第一像素电路和所述第二像素电路位于同一列, 或位于同一行。

7. 根据权利要求 6 所述的像素驱动电路, 其中, 当所述第一像素电路和所述第二像素电路位于同一列时, 所述第一数据线和所述第二数据线位于所述第一像素电路和所述第二像素电路的同一侧, 或位于所述第一像素电路和所述第二像素电路的相对侧。

8. 根据权利要求 1 所述的像素驱动电路, 其中, 各所述晶体管可为底栅型。

9. 一种像素驱动方法, 用于像素驱动电路, 其中, 所述像素驱动方法包括:

充电阶段, 利用第一扫描线的扫描信号打开第一晶体管, 利用第二扫描线的扫描信号打开第二晶体管, 同时, 利用第三扫描线的扫描信号关闭电荷共享开关;

发光阶段, 利用所述第一扫描线的扫描信号关闭所述第一晶体管, 利用所述第二扫描线的扫描信号关闭所述第二晶体管, 同时, 利用所述第三扫描线的扫描信号关闭所述电荷共享开关;

数据极性切换阶段, 利用所述第三扫描线的扫描信号打开所述电荷共享开关, 同时, 利用所述第一扫描线的扫描信号关闭所述第一晶体管, 利用所述第二扫描线的扫描信号关闭所述第二晶体管。

10. 根据权利要求 9 所述的像素驱动方法, 其中, 所述像素驱动电路包括:

第一像素电路, 包括第一驱动晶体管、第一电容、第一发光元件和所述第一晶体管, 所述第一晶体管的控制端与所述第一扫描线连接, 所述第一晶体管的第一端与第一数据线连接, 所述第一晶体管的第二端、所述第一驱动晶体管的控制端和所述第一电容的第一端连接于第一节点 A, 所述第一驱动晶体管的第一端与第一电源信号端连接, 所述第一驱动晶体管的第二端与所述第一发光元件的第一端连接, 所述第一发光元件和所述第一电容的第二端均与第二电源信号端连接;

第二像素电路, 包括第二驱动晶体管、第二电容、第二发光元件和所述第二晶体管, 所述第二晶体管的控制端与所述第二扫描线连接, 所述第二晶体管的第一端与第

二数据线连接,所述第二晶体管的第二端、所述第二驱动晶体管的控制端和所述第二电容的第一端连接于第二节点B,所述第二驱动晶体管的第一端与第一电源信号端连接,所述第二驱动晶体管的第二端与所述第二发光元件的第一端连接,所述第二发光元件和所述第二电容的第二端均与第三电源信号端连接,且所述第二数据线与所述第一数据线极性相反;

所述电荷共享开关,所述电荷共享开关的控制端连接于第三扫描线,所述电荷共享开关的第一端连接于所述第一节点A,所述电荷共享开关的第二端连接于所述第二节点B,所述电荷共享开关的控制端能够响应第三扫描线的扫描信号,以使得第一节点A与所述第二节点B连接。

11. 根据权利要求10所述的像素驱动方法,其中,

所述第一像素电路还包括第三晶体管、第三电容和第一反向器,所述第三晶体管的控制端与所述第一扫描线连接,所述第三晶体管的第一端与所述第一电源信号端连接,所述第三晶体管的第二端、所述第一驱动晶体管的第一端和所述第三电容的第一端连接于第三节点C,所述第三电容的第二端与第四电源信号端连接;所述第一反向器的一端与所述第一扫描线的一端相连,所述第一反向器的输出端与所述第三晶体管的控制端相连;

所述第二像素电路还包括第四晶体管、第四电容和第二反向器,所述第四晶体管的控制端与所述第二扫描线连接,所述第四晶体管的第一端与所述第一电源信号端连接,所述第四晶体管的第二端、所述第二驱动晶体管的第一端和所述第四电容的第一端连接于第四节点D,所述第四电容的第二端与第五电源信号端连接,所述第二反向器的输入端与所述第二扫描线的一端相连,所述第二反向器的输出端与所述第四晶体管的控制端相连;其中,在所述数据极性切换阶段还包括:

通过断开第一电源信号端,关闭所述第三晶体管和所述第四晶体管。

12. 根据权利要求10所述的像素驱动方法,其中,

充电阶段,所述第一扫描线的扫描信号和所述第二扫描线的扫描信号为高电平,所述第三扫描线的扫描信号为低电平;

发光阶段,所述第一扫描线的扫描信号和所述第二扫描线的扫描信号为低电平,所述第三扫描线的扫描信号为低电平;

数据极性切换阶段,所述第一扫描线的扫描信号和所述第二扫描线的扫描信号为低电平,所述第三扫描线的扫描信号为高电平。

13. 一种显示面板,包括像素单元和像素驱动电路,所述像素驱动电路与所述像素单元一一对应,所述像素驱动电路包括:

第一像素电路,包括第一晶体管、第一驱动晶体管、第一电容和第一发光元件,所述第一晶体管的控制端与第一扫描线连接,所述第一晶体管的第一端与第一数据线

连接, 所述第一晶体管的第二端、所述第一驱动晶体管的控制端和所述第一电容的第一端连接于第一节点 A, 所述第一驱动晶体管的第一端与第一电源信号端连接, 所述第一驱动晶体管的第二端与所述第一发光元件的第一端连接, 所述第一发光元件和所述第一电容的第二端均与第二电源信号端连接;

第二像素电路, 包括第二晶体管、第二驱动晶体管、第二电容和第二发光元件, 所述第二晶体管的控制端与第二扫描线连接, 所述第二晶体管的第一端与第二数据线连接, 所述第二晶体管的第二端、所述第二驱动晶体管的控制端和所述第二电容的第一端连接于第二节点 B, 所述第二驱动晶体管的第一端与第一电源信号端连接, 所述第二驱动晶体管的第二端与所述第二发光元件的第一端连接, 所述第二发光元件和所述第二电容的第二端均与第三电源信号端连接, 且所述第二数据线与所述第一数据线极性相反;

电荷共享开关, 所述电荷共享开关的控制端连接于第三扫描线, 所述电荷共享开关的第一端连接于所述第一节点 A, 所述电荷共享开关的第二端连接于所述第二节点 B, 所述电荷共享开关的控制端能够响应第三扫描线的扫描信号, 以使得第一节点 A 与所述第二节点 B 连接。

14. 根据权利要求 13 所述的显示面板, 其中,

所述像素单元包括显示区和非显示区, 所述电荷共享开关设于所述非显示区。

15. 根据权利要求 13 所述的显示面板, 其中,

所述第一像素电路还包括第三晶体管、第三电容和第一反向器, 所述第三晶体管的控制端与所述第一扫描线连接, 所述第三晶体管的第一端与所述第一电源信号端连接, 所述第三晶体管的第二端、所述第一驱动晶体管的第一端和所述第三电容的第一端连接于第三节点 C, 所述第三电容的第二端与第四电源信号端连接; 所述第一反向器的输入端与所述第一扫描线的一端相连, 所述第一反向器的输出端与所述第三晶体管的控制端相连;

所述第二像素电路还包括第四晶体管、第四电容和第二反向器, 所述第四晶体管的控制端与所述第二扫描线连接, 所述第四晶体管的第一端与所述第一电源信号端连接, 所述第四晶体管的第二端、所述第二驱动晶体管的第一端和所述第四电容的第一端连接于第四节点 D, 所述第四电容的第二端与第五电源信号端连接, 所述第二反向器的输入端与所述第二扫描线的一端相连, 所述第二反向器的输出端与所述第四晶体管的控制端相连。

16. 根据权利要求 13 所述的显示面板, 其中, 所述像素驱动电路的扫描方向为从第一行至最后一行; 其中,

第一扫描信号由第 N 行扫描线提供, 第二扫描信号由第 N+1 行扫描线提供, 第三扫描信号由第 N+2 行扫描线提供, 其中, N 为大于或等于 1 的正整数。

17. 根据权利要求 13 所述的显示面板，其中，

所述第一发光元件和所述第二发光元件均为有机发光二极管，所述第一像素电路中的有机发光二极管的阳极与第一驱动晶体管的第二端连接，所述第一像素电路中的有机发光二极管的阴极与第二电源信号端连接；

所述第二像素电路中的有机发光二极管的阳极与第四驱动晶体管的第二端连接，所述第二像素电路中的有机发光二极管的阴极与第三电源信号端连接。

18. 根据权利要求 13 所述的显示面板，其中，

所述第一像素电路和所述第二像素电路在列方向依次设置。

19. 根据权利要求 13 所述的显示面板，其中，所述第一像素电路和所述第二像素电路位于同一列，或位于同一行。

20. 根据权利要求 19 所述的显示面板，其中，当所述第一像素电路和所述第二像素电路位于同一列时，所述第一数据线和所述第二数据线位于所述第一像素电路和所述第二像素电路的同一侧，或位于所述第一像素电路和所述第二像素电路的相对侧。

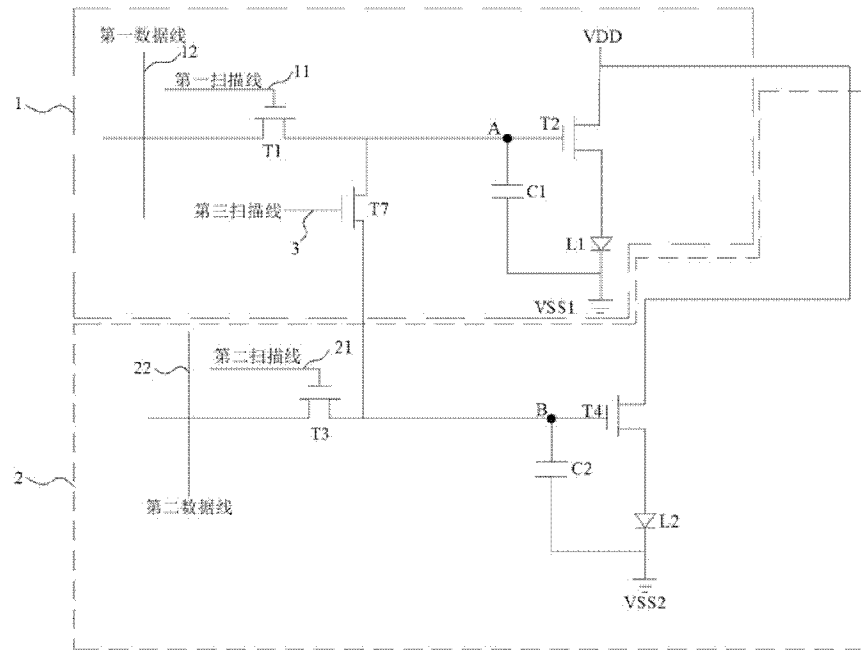


图 1

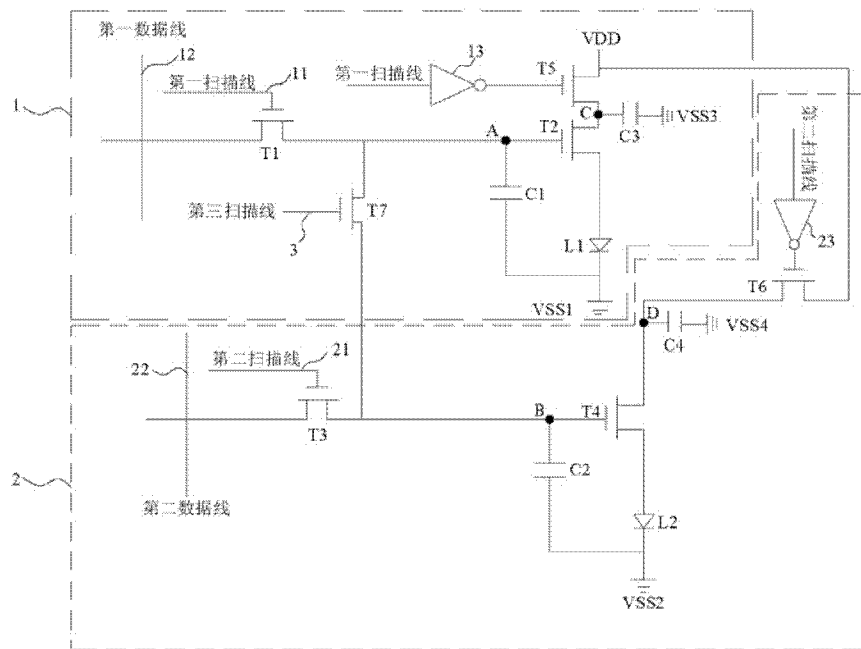


图 2

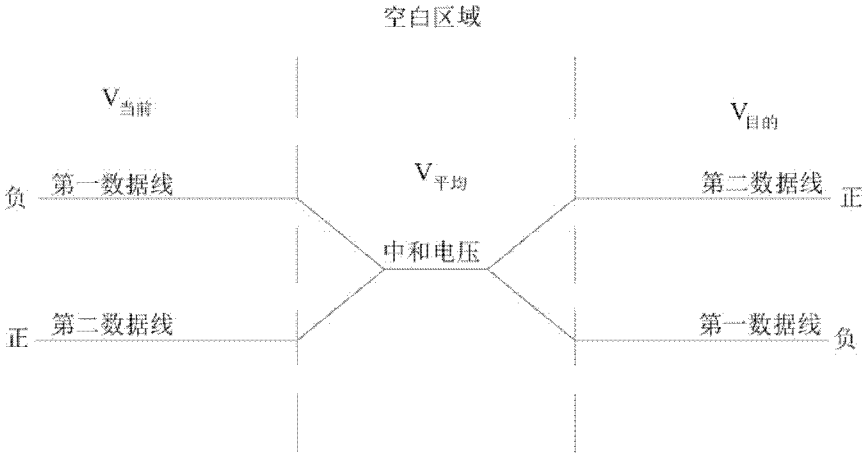


图 3

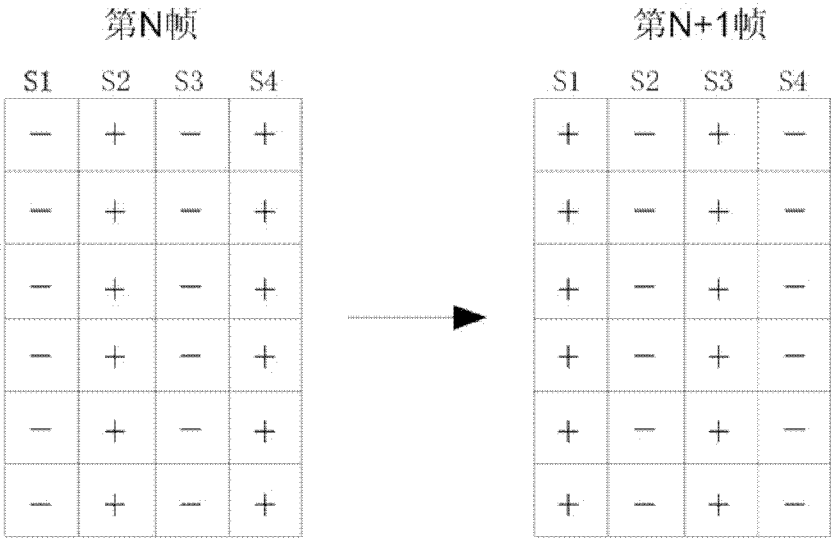


图 4

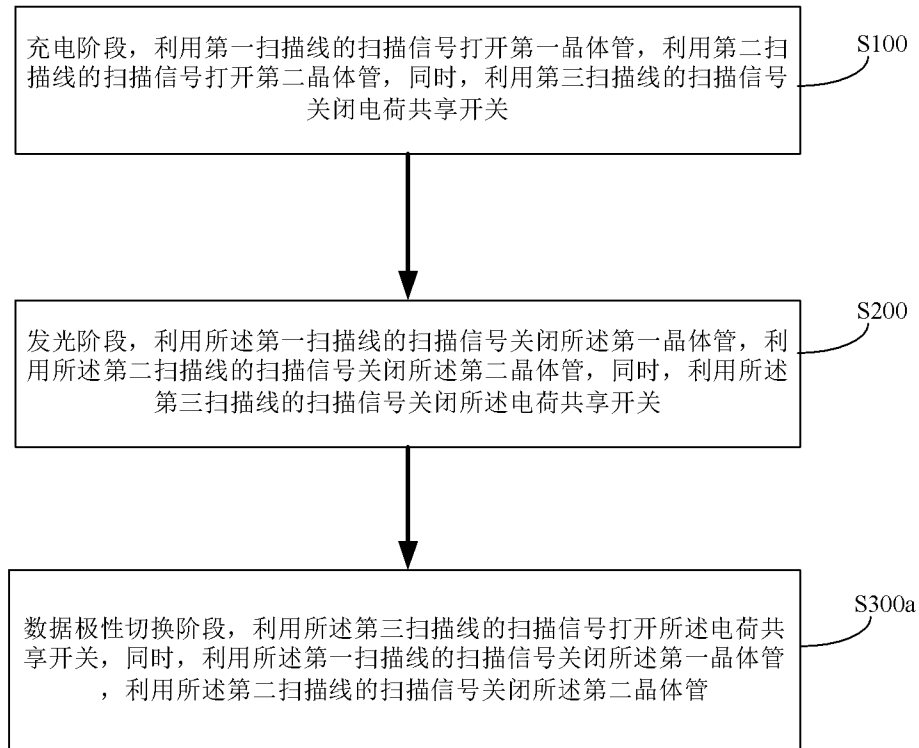


图 5

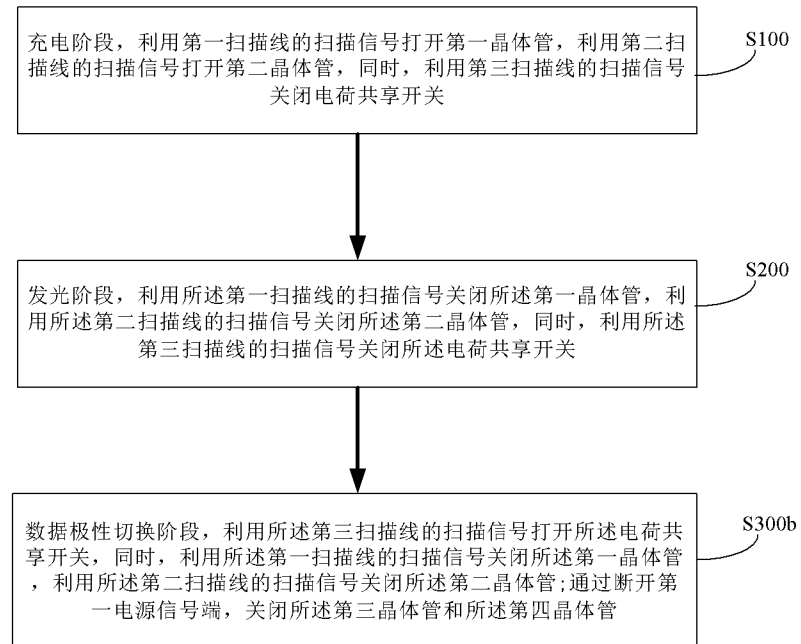


图 6

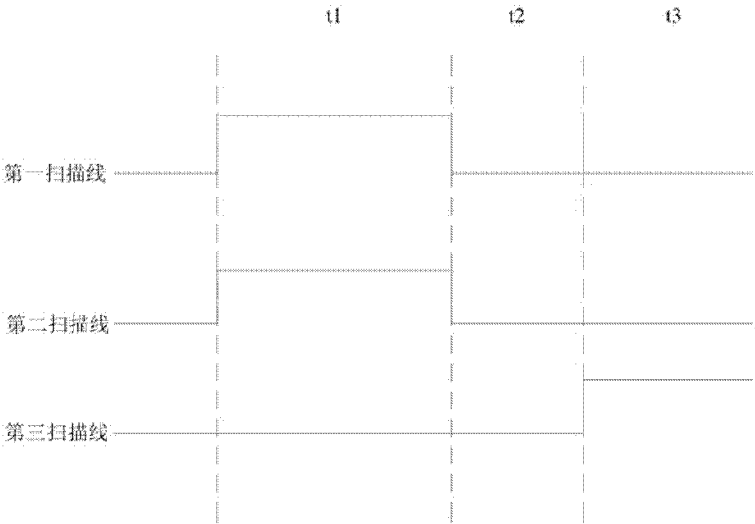


图 7

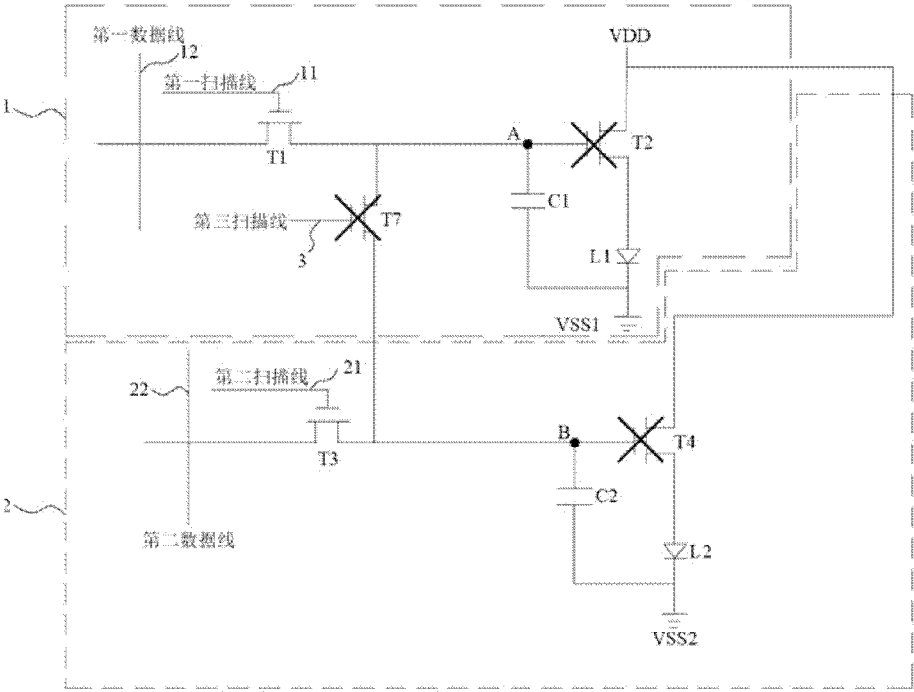


图 8

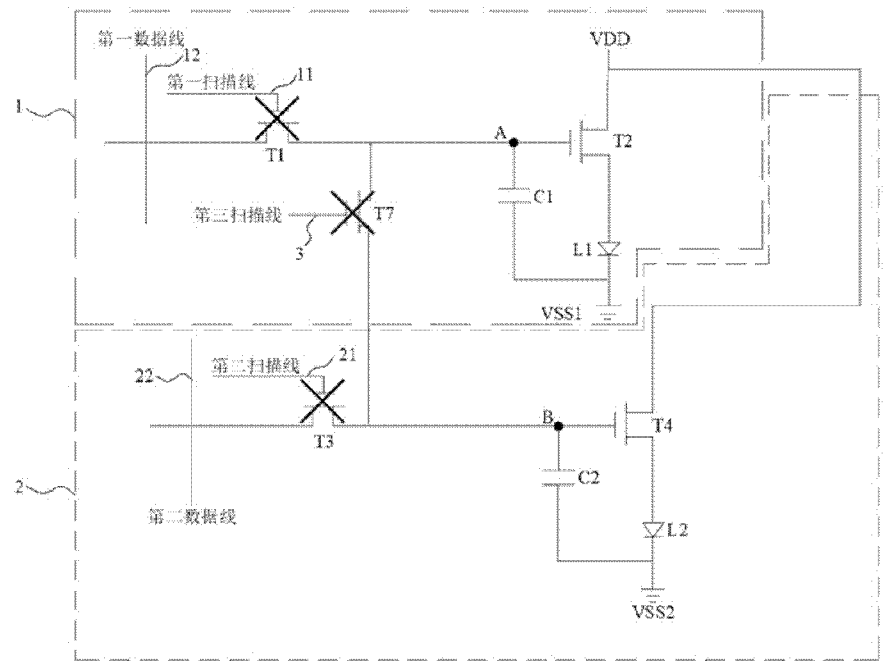


图 9

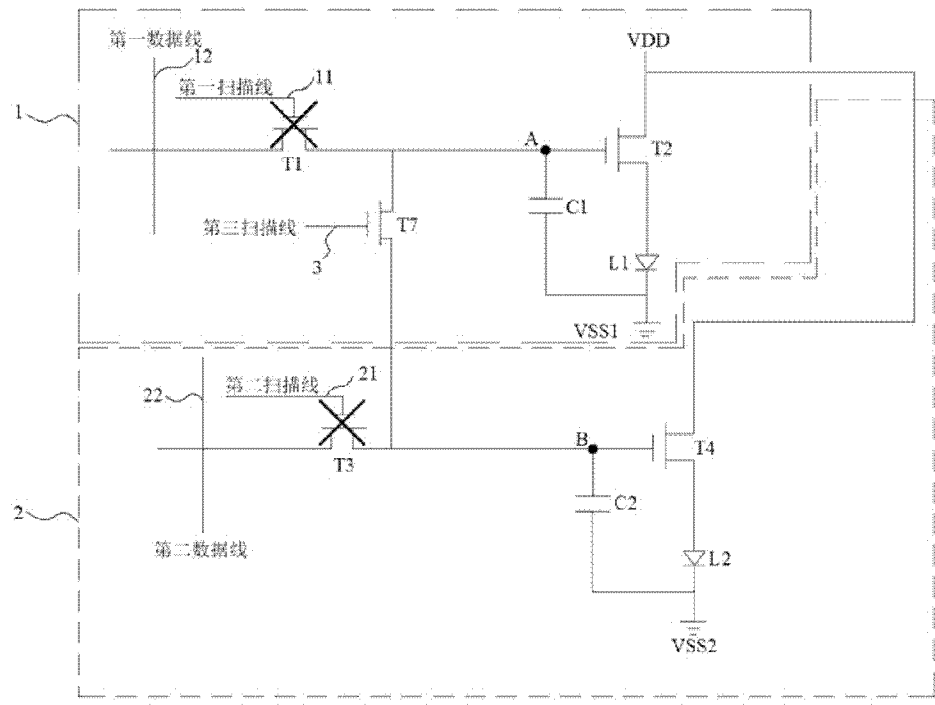


图 10

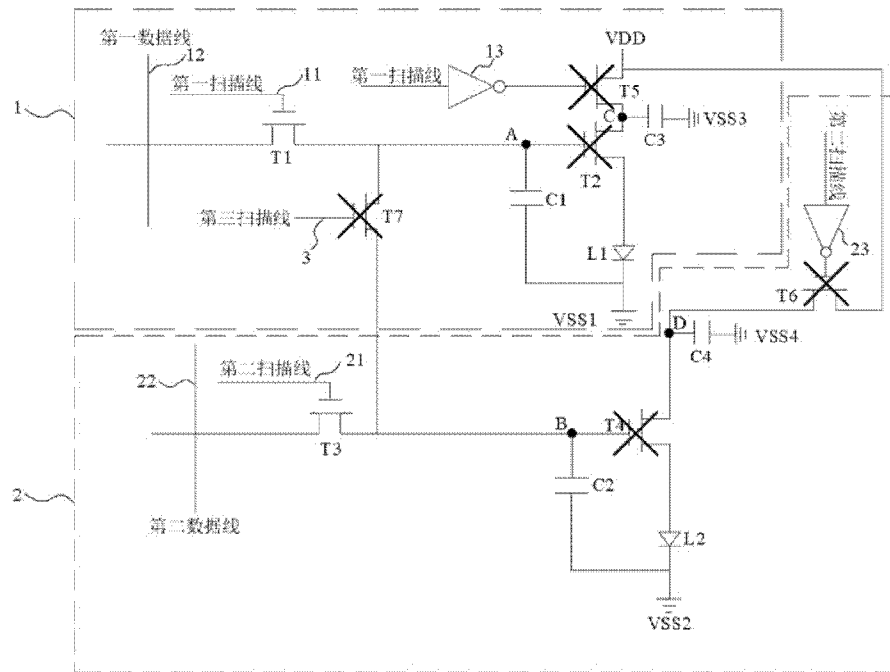


图 11

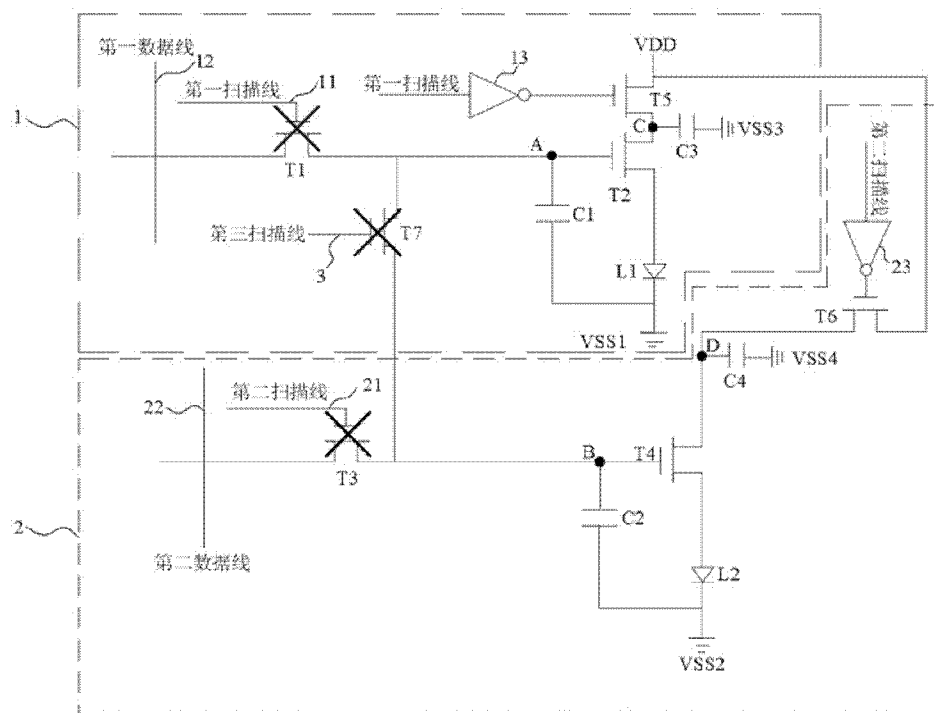


图 12

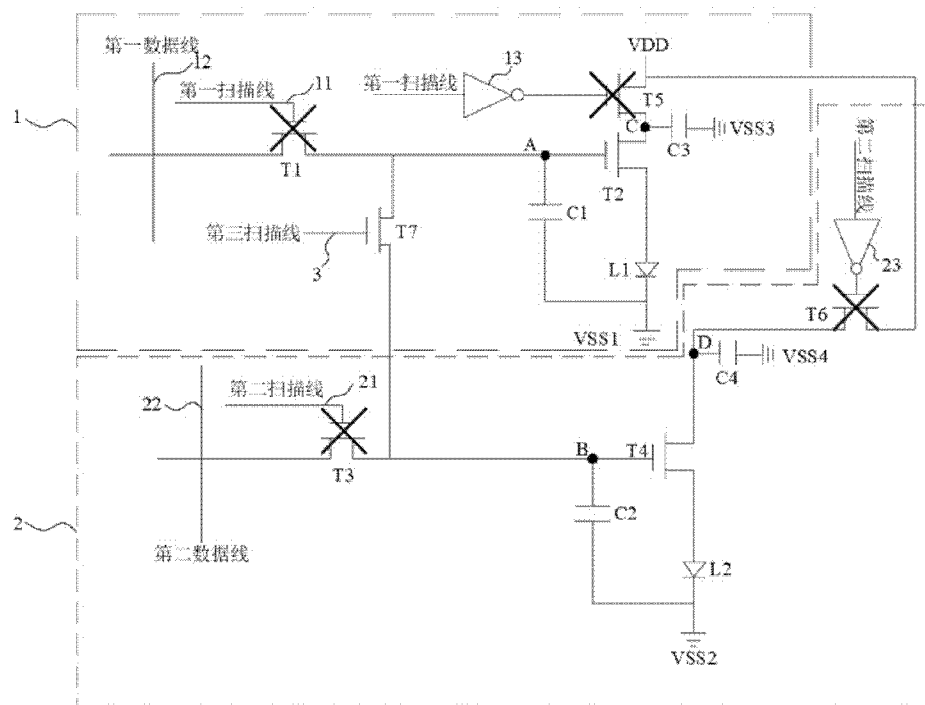


图 13

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2022/140911

A. CLASSIFICATION OF SUBJECT MATTER

G09G3/3208(2016.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: G09G3/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNTEXT, ENTXT, ENTXTC, VEN, WPABSC: 充电, 储, 第二, 第二电源, 第一电源, 电, 电荷共享, 电容, 发光, 发光器件, 发光元件, 发光装置, 反相器, 反向器, 放电, 功耗, 惠科, 极性, 接地, 节能, 控制端, 控制极, 驱动, 扫描, 省电, 数据线, 像素电路, 阴极, 有机发光, 袁海江, 栅极, 周仁杰, consumption, energy, gate, OLED, power, second, source, VSS, capacit+, +VSS, decreas+, +VDD, +charg+, driv+, +LED, sav+, emit+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 114724511 A (HKC CO., LTD.) 08 July 2022 (2022-07-08) description, paragraphs 0037-0077, and figures 1-13	1-20
Y	CN 107424576 A (HKC CO., LTD. et al.) 01 December 2017 (2017-12-01) description, paragraphs 0032-0059, and figures 1-6	1, 3-10, 12-14, 16-20
Y	CN 203480803 U (BOE TECHNOLOGY GROUP CO., LTD. et al.) 12 March 2014 (2014-03-12) description, paragraphs 0003-0006, and figure 1	1, 3-10, 12-14, 16-20
A	CN 105185285 A (AU OPTRONICS CORPORATION) 23 December 2015 (2015-12-23) entire document	1-20
A	KR 20170049780 A (SAMSUNG DISPLAY CO., LTD.) 11 May 2017 (2017-05-11) entire document	1-20
A	US 2006208975 A1 (ONO SHINYA) 21 September 2006 (2006-09-21) entire document	1-20

☒ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"D" document cited by the applicant in the international application	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"E" earlier application or patent but published on or after the international filing date	"&" document member of the same patent family
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search

14 March 2023

Date of mailing of the international search report

16 March 2023

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
China No. 6, Xitucheng Road, Jimenqiao, Haidian District,
Beijing 100088

Authorized officer

Facsimile No. (86-10)62019451

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2022/140911**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2016204165 A1 (BOE TECHNOLOGY GROUP CO., LTD. et al.) 14 July 2016 (2016-07-14) entire document	1-20
A	US 2016275859 A1 (BOE TECHNOLOGY GROUP CO., LTD. et al.) 22 September 2016 (2016-09-22) entire document	1-20

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2022/140911

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	114724511	A	08 July 2022	CN	114724511	B	26 August 2022
CN	107424576	A	01 December 2017	US	2019189068	A1	20 June 2019
				US	10733945	B2	04 August 2020
				WO	2019024187	A1	07 February 2019
				CN	107424576	B	31 December 2019
CN	203480803	U	12 March 2014	None			
CN	105185285	A	23 December 2015	TW	201704821	A	01 February 2017
				TWI	599999	B	21 September 2017
				US	2017018221	A1	19 January 2017
				US	10181280	B2	15 January 2019
				CN	105185285	B	29 May 2018
KR	20170049780	A	11 May 2017	US	2017124939	A1	04 May 2017
				US	10032408	B2	24 July 2018
				KR	102490147	B1	20 January 2023
US	2006208975	A1	21 September 2006	US	7808455	B2	05 October 2010
				JP	2006259373	A	28 September 2006
				JP	5037795	B2	03 October 2012
US	2016204165	A1	14 July 2016	US	10068950	B2	04 September 2018
				WO	2016011707	A1	28 January 2016
				CN	104112427	A	22 October 2014
				CN	104112427	B	13 October 2017
US	2016275859	A1	22 September 2016	US	10152918	B2	11 December 2018
				WO	2015135288	A1	17 September 2015
				CN	103943064	A	23 July 2014

国际检索报告

国际申请号

PCT/CN2022/140911

A. 主题的分类

G09G3/3208(2016.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: G09G3/-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNTEXT, ENTXT, ENTXTC, VEN, WPABSC: 充电, 储, 第二, 第二电源, 第一电源, 电, 电荷共享, 电容, 发光, 发光器件, 发光元件, 发光装置, 反相器, 反向器, 放电, 功耗, 惠科, 极性, 接地, 节能, 控制端, 控制极, 驱动, 扫描, 省电, 数据线, 像素电路, 阴极, 有机发光, 袁海江, 栅极, 周仁杰, consumption, energy, gate, OLED, power, second, source, VSS, capacit+, +VSS, decreas+, +VDD, +charg+, driv+, +LED, sav+, emit+

C. 相关文件

类型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN 114724511 A (惠科股份有限公司) 2022年7月8日 (2022 - 07 - 08) 说明书第0037-0077段, 图1-13	1-20
Y	CN 107424576 A (惠科股份有限公司 等) 2017年12月1日 (2017 - 12 - 01) 说明书第0032-0059段, 图1-6	1、3-10、 12-14、16-20
Y	CN 203480803 U (京东方科技集团股份有限公司 等) 2014年3月12日 (2014 - 03 - 12) 说明书第0003-0006段, 图1	1、3-10、 12-14、16-20
A	CN 105185285 A (友达光电股份有限公司) 2015年12月23日 (2015 - 12 - 23) 全文	1-20
A	KR 20170049780 A (SAMSUNG DISPLAY CO., LTD.) 2017年5月11日 (2017 - 05 - 11) 全文	1-20
A	US 2006208975 A1 (ONO SHINYA) 2006年9月21日 (2006 - 09 - 21) 全文	1-20

☒ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “D” 申请人在国际申请中引证的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件
--	---

国际检索实际完成的日期

2023年3月14日

国际检索报告邮寄日期

2023年3月16日

ISA/CN的名称和邮寄地址

中国国家知识产权局
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

授权官员

陈晨

电话号码 (+86) 028-62968017

C. 相关文件		
类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	US 2016204165 A1 (BOE TECHNOLOGY GROUP CO., LTD. et al.) 2016年7月14日 (2016 - 07 - 14) 全文	1-20
A	US 2016275859 A1 (BOE TECHNOLOGY GROUP CO., LTD. et al.) 2016年9月22日 (2016 - 09 - 22) 全文	1-20

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2022/140911

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	114724511	A	2022年7月8日	CN	114724511	B	2022年8月26日
CN	107424576	A	2017年12月1日	US	2019189068	A1	2019年6月20日
				US	10733945	B2	2020年8月4日
				WO	2019024187	A1	2019年2月7日
				CN	107424576	B	2019年12月31日
CN	203480803	U	2014年3月12日	无			
CN	105185285	A	2015年12月23日	TW	201704821	A	2017年2月1日
				TWI	599999	B	2017年9月21日
				US	2017018221	A1	2017年1月19日
				US	10181280	B2	2019年1月15日
				CN	105185285	B	2018年5月29日
KR	20170049780	A	2017年5月11日	US	2017124939	A1	2017年5月4日
				US	10032408	B2	2018年7月24日
				KR	102490147	B1	2023年1月20日
US	2006208975	A1	2006年9月21日	US	7808455	B2	2010年10月5日
				JP	2006259373	A	2006年9月28日
				JP	5037795	B2	2012年10月3日
US	2016204165	A1	2016年7月14日	US	10068950	B2	2018年9月4日
				WO	2016011707	A1	2016年1月28日
				CN	104112427	A	2014年10月22日
				CN	104112427	B	2017年10月13日
US	2016275859	A1	2016年9月22日	US	10152918	B2	2018年12月11日
				WO	2015135288	A1	2015年9月17日
				CN	103943064	A	2014年7月23日