

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 3 区分

【発行日】平成 25 年 3 月 7 日 (2013.3.7)

【公表番号】特表 2012-515386 (P2012-515386A)

【公表日】平成 24 年 7 月 5 日 (2012.7.5)

【年通号数】公開・登録公報 2012-026

【出願番号】特願 2011-545792 (P2011-545792)

【国際特許分類】

G 0 6 F 9/38 (2006.01)

G 0 6 F 9/46 (2006.01)

【F I】

G 0 6 F 9/38 3 7 0 X

G 0 6 F 9/38 3 7 0 B

G 0 6 F 9/38 3 8 0 B

G 0 6 F 9/46 4 1 0

【手続補正書】

【提出日】平成 25 年 1 月 17 日 (2013.1.17)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

異なるハードウェアリソースを備えた複数のハードウェアスレッドを有するマルチスレッド式プロセッサ上で命令を実行する方法であって、

複数のハードウェアスレッド上の実行のための命令の複数のストリームを受信する段階と、

どのハードウェアスレッドが実行のための命令を受信することができるかを判断する段階と、

命令を実行するのに利用可能であると判断されたスレッドが、その命令によって要求されるハードウェアリソースを有するか否かを判断する段階と、

前記判断の結果に基づいて前記命令を実行する段階と、

を含み、

ハードウェアスレッドが命令を実行できるかを判断する前記段階が、各スレッド上の命令を事前復号すること及び命令が前記スレッドによってサポートされていることを検出することを特徴とする方法。

【請求項 2】

スレッドが命令によって要求される前記ハードウェアリソースを有するか否かを判断する前記段階は、該命令によって要求される該リソースを判断する段階と、これらを各利用可能なハードウェアスレッド上のリソースに対して比較する段階とを含むことを特徴とする請求項 1 に記載の方法。

【請求項 3】

前記判断する段階は、各クロックサイクルで実施されることを特徴とする請求項 2 に記載の方法。

【請求項 4】

前記判断する段階は、命令復号処理の事前復号部分で実施されることを特徴とする請求項 2 又は請求項 3 に記載の方法。

【請求項 5】

前記判断する段階の結果が命令を実行すべきではないという結果である場合に、事前符号化部分でフラグを発生させる段階を含むことを特徴とする請求項 4 に記載の方法。

【請求項 6】

前記命令がそのサイクルで実行するのに利用可能ではないことを指示するために前記フラグを命令スケジューラーに通す段階を含むことを特徴とする請求項 5 に記載の方法。

【請求項 7】

異なるハードウェアリソースを備えた複数のハードウェアスレッド上で命令を実行するためのスレッド式プロセッサであって、

複数のハードウェアスレッド上で実行するための命令の複数のストリームを受信するための手段と、

どのハードウェアスレッドが実行のための命令を受信することができるかを判断するための手段と、

命令を実行するのに利用可能であると判断されたスレッドが、その命令によって要求されるハードウェアリソースを有するか否かを判断するための手段と、

前記判断の結果に基づいて前記命令を実行するための手段と、

を含み、

前記判断するための手段が、各スレッド上の命令を事前復号するための手段、及び命令が前記スレッドによってサポートされているか否かを検出するための手段を含むことを特徴とするプロセッサ。

【請求項 8】

前記判断するための手段が、命令によって要求されるリソースのリストを各利用可能なハードウェアスレッド上の前記リソースと比較することを特徴とする請求項 7 に記載のマルチスレッド式プロセッサ。

【請求項 9】

前記判断は、各クロックサイクルで行われることを特徴とする請求項 8 に記載のマルチスレッド式プロセッサ。

【請求項 10】

前記判断するための手段は、それが命令を実行すべきでないと判断した場合に事前復号手段においてフラグを発生させることを特徴とする請求項 8 又は請求項 9 に記載のマルチスレッド式プロセッサ。

【請求項 11】

前記事前復号手段は、前記命令が利用可能でないことを指示するために前記フラグを命令スケジューラーに通すことを特徴とする請求項 10 に記載のマルチスレッド式プロセッサ。

【請求項 12】

各ハードウェアスレッドが、命令フェッチ手段、事前復号命令を記憶するためのレジスタ段、及び命令事後復号手段を含み、各レジスタ段が、命令を該命令事後復号手段に提供する命令スケジューラーに連結されることを特徴とする請求項 7 に記載のマルチスレッド式プロセッサ。