



⑩ A **Terinzagelegging** ⑪ **8201832**

Nederland

⑲ NL

- ⑤4 **Werkwijze en inrichting voor de overdracht van numerieke gegevens met hoge bitsnelheid in sterkstroomcircuits met sterke harmonische stoorsignalen.**
- ⑤1 Int.Cl³: H04B 3/54, H04L 27/10.
- ⑦1 Aanvrager: General Electric Company te Schenectady, New York, Ver. St. v. Am.
- ⑦4 Gem.: Ir. G.H. Boelsma c.s.
Octrooibureau Polak & Charlouis
Laan Copes van Cattenburch 80
2585 GD 's-Gravenhage.

-
- ②1 Aanvraag Nr. 8201832.
- ②2 Ingediend 4 mei 1982.
- ③2 Voorrang vanaf 4 mei 1981.
- ③3 Land van voorrang: Ver. St. v. Am. (US).
- ③1 Nummer van de voorrangsaanvraag: 260432 .
- ⑥2 - -

-
- ④3 Ter inzage gelegd 1 december 1982.

De aan dit blad gehechte afdruk van de beschrijving met conclusie(s) en eventuele tekening(en) bevat afwijkingen ten opzichte van de oorspronkelijk ingediende stukken; deze laatste kunnen bij de Octrooiraad op verzoek worden ingezien.

Werkwijze en inrichting voor de overdracht van numerieke gegevens met hoge bitsnelheid in sterkstroomcircuits met sterke harmonische stoorsignalen.

De uitvinding heeft betrekking op numerieke gegevenscommunicatie en in
5 het bijzonder op een werkwijze en inrichting voor het overdragen van numerieke gegevens met een hoge bitsnelheid in een sterkstroomcircuit met sterke harmonische stoorsignalen.

Het is vaak wenselijk numerieke gegevens over te dragen over bestaande geleidingen, zoals de vertakkingen van het lichtnet in een gebouw. De overdracht
10 van een gemoduleerde draaggolf via het lichtnet levert unieke moeilijkheden door de niet-Gaussische stoorspanningen in het medium. Het medium is vaak vervuild met stoorpieken die optreden met tussenpozen gelijk aan de reciproke van de lichtnetfrequentie (60Hz in de Verenigde Staten van Amerika), d.w.z. stoorpieken die optreden met tussenpozen van 1/60 seconden. Deze pieken geven
15 aanleiding tot een stoorspectrum met harmonischen van de lichtnetfrequentie (60Hz) naast Gaussische "witte" ruis. De harmonischen van de lichtnetfrequentie verlagen de signaal/ruis-verhouding die anders zou kunnen worden verkregen en voeren vaak tot onaanvaardbaar hoge foutfrequenties of het totaal falen van de communicatie. Het is vaak niet doenlijk, het probleem van harmonische
20 stoorsignalen te overwinnen door hogere draaggolf-signaalspanningen in te voeren in het lichtnet. Dit wordt gedeeltelijk veroorzaakt door wettelijke beperkingen die worden opgelegd door overheden, maar ook gedeeltelijk door de ongunstige invloed op apparatuur die vermogen opneemt uit de lichtnetvertakkingen of door het veroorzaken van onaanvaardbare stoorniveaus tussen aangrenzende
25 communicatiestelsels die hetzelfde medium gebruiken.

Een voorgesteld alternatief voor het verlichten van de moeilijkheden door harmonischen van de lichtnetfrequentie is het gebruik van technieken met gespreid spectrum, waarbij het modulatieproces de energie van de communicatie-signalen verspreidt over een veel grotere overdracht-bandbreedte dan de oorspronkelijke signaalbandbreedte. Een geschikte demodulator sommeert selectief
30 de signaalenergie die aanwezig is in de overdracht-bandbreedte en onderdrukt de ruis, waardoor een verbeterde signaal/ruis-verhouding wordt verkregen. Modulatie met gespreid spectrum en in het bijzonder modulatie door chirp-frequentiemodulatie als beschreven in "Spread Spectrum Systems" door Robert
35 C. Dixon (Wiley-Interscience, 1976) is voor dat doel voorgesteld. Bij een typerend chirp-stelsel met gespreid spectrum zijn betrekkelijk ingewikkelde ontvangers en zenders nodig voor het overdragen van een signaalgolfvorm die aanvankelijk in een eerste richting van een eerste frequentie naar een tweede frequentie verandert voor een logisch bit met de waarde één en in de tegen-
40 gestelde richting van een tweede frequentie naar de eerste frequentie verandert

voor een bit met de logische waarde nul. Deze chirp-golfvorm levert bijzondere complicaties ten aanzien van de bit-synchronisatie en er is extra apparatuur nodig voor het leveren van gegevensbit-synchronisatie en klok-synchronisatie aan het ontvangeinde. Verdere moeilijkheden kunnen optreden door de frequentie-
5 discontinuïteiten die optreden bij de overdracht van een reeks identieke bits. Een methode voor het moduleren van een draaggolf voor overdracht via het lichtnet waarbij draaggolfsignalen kunnen worden overgedragen die zijn gemoduleerd met numerieke gegevens met een hoge bitsnelheid en waarbij een betrekkelijke ongevoeligheid bestaat voor stoorsignalen bestaande uit harmonischen van de
10 lichtnetfrequentie, terwijl toch een betrekkelijk eenvoudige ontvanger en zender kunnen worden toegepast en bitsynchronisatie wordt verkregen tussen de zender en de ontvanger van het stelsel, is derhalve zeer wenselijk.

Volgens de uitvinding wordt de uitgangsfrequentie van een zender bij een stelsel voor overdracht over het lichtnet zo gestuurd dat hij een momentele
15 frequentie heeft die aan het begin, het midden en het einde van elk bit-tijd-interval een voorafbepaalde centrale frequentie heeft. De momentele zendfrequentie varieert eenmaal binnen elk bit-interval naar een maximale frequentie en een minimale frequentie, waarbij de aanwezigheid van de maximale en minimale frequentie of minimale en maximale frequentie op een kwart resp. driekwart
20 van de tijd van het bit-interval plaatsvindt voor een eerste resp. tweede binaire toestand. Bij voorkeur vinden binnen elk kwart van het bit-interval aanmerkelijke lineaire veranderingen van de momenteel uitgezonden frequentie met de tijd plaats. Opheffing van de invloed van harmonischen van de lichtnetfrequentie ontstaat door de resulterende uit drie zaagtanden opgebouwde golfvorm
25 in elk bit-interval.

Volgens een voorkeursuitvoering maakt een zender voor het leveren van de uit drie zaagtanden opgebouwde in frequentie gemoduleerde chirp-golfvorm aan het lichtnet gebruik van een schuifregister met parallelle ingang en reeks-
30 volgende integrator voor het leveren van een uit drie zaagtanden opgebouwde analogon-spanning aan de frequentiestuuringang van een spanninggestuurde oscillator waarbij de chirp-golfvorm aan de uitgang daarvan wordt toegevoerd aan het lichtnet. Geschikte niveauverschuivingen, golfvorm-inversie en versterking worden toegepast voor het verkrijgen van een zender die kan bestaan uit niet
35 meer dan drie geïntegreerde circuits van standaarduitvoering. Een voorkeursuitvoering van een ontvanger voor het terugwinnen van zowel de gegevensinformatie als de klokimpulsinformatie uit het lichtnet waarin de uit drie zaagtanden opgebouwde in frequentie gemoduleerde chirp-golfvorm aanwezig is maakt gebruik van een fasevergrendelde lus waarvan het uitgangssignaal passeert door een
40 integrator en daaropvolgende comparator voor het terugwinnen van de binaire

gegevens, waarbij het uitgangssignaal van de integrator dubbelfasig wordt
gelijkgericht en wordt onderworpen aan drempel-detectie teneinde de klokimpulsen
voor de bit-tijdbepaling te leveren. Bij voorkeur wordt het communicatiesignaal
dat is ontleend aan het lichtnet voorbereid door versterking, zachte begrenzing
5 en banddoorlaat-filtering, voordat het wordt toegevoerd aan de fasevergrendelde
lus. Een inrichting volgens de uitvinding levert een sterke mate van onder-
drukking van harmonischen van de lichtnetfrequentie met betrekkelijk eenvoudige
en goedkope apparatuur en verschaft tevens een gemakkelijke bit-synchronisatie
tussen de zender en de ontvanger.

10 De uitvinding beoogt een werkwijze te verschaffen voor het moduleren van
een communicatiedraaggolf voor overdracht via het lichtnet voor het overdragen
van een draaggolf die is gemoduleerd met numerieke gegevens met hoge bitsnelheid
langs een lichtnet waarin sterke harmonische stoorsignalen aanwezig zijn.

De uitvinding beoogt verder een zender en ontvanger voor deze werkwijze
15 te verschaffen.

De uitvinding wordt hieronder nader toegelicht aan de hand van de
tekening, die betrekking heeft op een uitvoeringsvoorbeeld van een inrichting
volgens de uitvinding.

Figuur 1 is een vereenvoudigd blokschema van een lichtnet-communicatie-
20 stelsel en de belastingen en storingbronnen die daar invloed op hebben, aan de
hand waarvan de grondbeginselen van de uitvinding worden toegelicht.

Figuren 1a en 1b zijn gecoördineerde frequentie-golfvormen en stuur-
spanning-golfvormen voor de overdracht van bits van numerieke gegevens volgens
de uitvinding.

25 Figuur 1c is een diagram van de betrekking tussen de stuurspanning van
een spanninggestuurde oscillator en zijn frequentie.

Figuren 2 en 2a zijn een blokschema resp. een schema van een zender
volgens de uitvinding.

Figuren 3a-3e zijn diagrammen van gecoördineerde golfvormen die worden
30 opgewekt in de voorkeursuitvoering van de zender volgens Figuur 2.

Figuren 4 en 4a zijn een blokschema resp. gedeeltelijk uitgewerkt schema
van een voorkeursuitvoering van een ontvanger voor het terugwinnen van numerieke
gegevens uit een lichtnet-communicatiestelsel, overgedragen volgens de uit-
vinding.

35 Figuren 5a-5d zijn diagrammen van gecoördineerde golfvormen die optreden
in de ontvanger uit Figuur 4, aan de hand waarvan zijn werking wordt toegelicht.

Figuren 6a-6b en 6c-6d zijn diagrammen van gecoördineerde golfvormen
aan de hand waarvan de onderdrukking van harmonischen van de lichtnetfrequentie
in een lichtnet-communicatiestelsel volgens de uitvinding wordt toegelicht.

40 Een lichtnet-communicatiestelsel 10 volgens de Figuren 1, 1a, 1b en 1c

8201832

omvat een zender 11 voor het overdragen van numerieke gegevens naar een ontvanger 12, waarbij een lichtnet-aftakking 14 wordt toegepast als overdrachtsmedium. In het typerend geval omvat de aftakking 14 alle circuits die zijn aangesloten op de secundaire wikkeling van een verdeeltransformator 15. De aftakking 14 kan bijvoorbeeld een aftakking voor 220v zijn die één of meer huizen bedient vanuit de secundaire wikkeling van een omlaag transformerende verdeeltransformator, of kan bestaan uit alle bedrading in een geheel kantoorgebouw bij een hogere spanning (van ongeveer 440v), waarbij het vermogen voor het gebouw wordt geleverd door de secundaire wikkeling van een enkele omlaag transformerende verdeeltransformator. Het hoofddoel van de aftakking 14 is het leveren van elektrisch vermogen met de lichtnetfrequentie aan tenminste één belasting 17, zoals elektrische lampen, motoren e.d. Het neven doel van de aftakking 14 is te dienen als communicatie-medium. Dit neven doel wordt belemmerd door andere belastingen 19, die kunnen worden gestuurd door inrichting 20, zoals een lichtregelaar, een motorsnelheidregelaar of dergelijke, die niet alleen Gaussische "witte" ruis veroorzaken, doch tevens een bron zijn van harmonischen van de lichtnetfrequentie (in een typerend geval 60Hz in de Verenigde Staten van Amerika). De harmonischen van de lichtnetfrequentie verlagen de signaal/ruis-verhouding die anders zou kunnen worden verkregen bij communicatie via het lichtnet en leiden vaak tot onaanvaardbaar hoge bitfout-frequenties en soms tot het volkomen uitvallen van de communicatie tussen de zender 11 en de ontvanger 12.

Volgens de uitvinding wordt de uitgangsfrequentie F van de zender 11 gestuurd volgens de chirp-frequentiebetrekking afgebeeld in Figuur 1a, door middel van een ingangs-frequentiestuurspanning V volgens Figuur 1b, met de betrekking volgens Figuur 1c. De frequentie-stuurspanning V heeft een centrale waarde V_c en de zenderfrequentie F heeft een centrale frequentie f_c aan het begin, in het midden en aan het einde van elk bit-interval T .

Een binair gegevensbit met de waarde één wordt in een bit-interval T overgedragen door de frequentie-stuurspanning V en de frequentie F nagenoeg lineair te doen stijgen vanaf de centrale spanning V_c resp. de centrale frequentie f_c naar een maximale stuurspanning $V_c + \Delta V$ resp. maximale frequentie $f_c + \Delta f$ tijdens het eerste kwart van het bit-interval. Vervolgens nemen de stuurspanning en de frequentie beide nagenoeg lineair af tijdens de middelste helft van het bit-interval, tot een minimale stuurspanning $V_c - \Delta V$, waarbij de momentele draaggolffrequentie daalt tot de minimale frequentie $f_c - \Delta f$. Vervolgens stijgen tijdens het laatste kwart van het bit-interval van een binaire één de stuurspanning en de momenteel afgegeven frequentie beide nagenoeg lineair tot de centrale spanning V_c resp. de centrale frequentie f_c .

Een gegevensbit met de binaire waarde nul wordt volgens het spiegelbeeld

8201832

afgegeven tijdens een verder tijdinterval T' . Het gegevensbit met de binaire waarde nul begint bij de centrale spanning V_c en de centrale momentele overdracht-frequentie f_c en wordt overgedragen door in het eerste kwart van het bit-interval de frequentie-stuurspanning V nagenoeg lineair te doen dalen tot de minimale
5 waarde $V_c - \Delta V$, waarbij een nagenoeg lineaire daling van de momentele frequentie tot de minimale frequentie $f_c - \Delta f$ optreedt, vervolgens tijdens de middelste helft van het bit-interval zowel de stuurspanning als de bijbehorende momentele frequentie van de respectieve minimumwaarden $V_c - \Delta V$ en $f_c - \Delta f$ nagenoeg lineair te doen stijgen tot de maximale stuurspanning $V_c + \Delta V$ resp. de bijbehorende
10 maximale frequentie $f_c + \Delta f$ en tenslotte in het laatste kwart van het bit-interval zowel de stuurspanning als de momenteel overgedragen frequentie nagenoeg lineair te doen dalen van hun maximale waarde naar de centrale waarden V_c resp. f_c . Het is duidelijk dat bepaalde apparaten het nodig kunnen maken, dat de stuurspanning een inverse betrekking tot de momentele frequentie heeft, waarbij der-
15 halve een daling resp. stijging van de stuurspanning resulteert in een stijging resp. daling van de momentele frequentie. Ook kunnen de hierboven beschreven positieve logische golfvormen worden omgekeerd voor het overdragen van negatieve logische gegevens, als dat voor een bepaald stelsel wenselijk is.

Door het uitgangssignaal van de zender op deze wijze in frequentie te
20 moduleren kan betrekkelijk eenvoudige apparatuur worden gebruikt voor de zender 11 en de ontvanger 12, terwijl een hoge mate van onderdrukking van harmonischen van de lichtnetfrequentie wordt verkregen ter vermindering van de invloed van harmonische stoorsignalen. Gebruik van deze chirp-golfvorm maakt tevens een gemakkelijk volgen van de momentele draaggolffrequentie in de ontvanger mogelijk,
25 daar er geen abrupte frequentiesprongen optreden (zoals het geval is bij vele andere vormen van chirp-modulatie). Verder omzeilt deze vorm van chirp-modulatie de noodzaak voor bitsynchronisatie tussen de zender en de ontvanger, daar de ontvanger zowel de stroom van gegevensbits als klokimpulsen voor de bit-tijd-bepaling levert als reactie op de chirp-frequentiemodulatie die vanuit de zender
30 wordt ontvangen.

In de Figuren 2 en 2a en 3a t/m 3e is een voorkeursuitvoering van een zender 11 afgebeeld in de vorm van een blokschema resp. een uitgewerkt schema. Een gegevensingang 11a voor de zender ontvangt via niet afgebeelde circuits binaire gegevens in een tempo van $1/T$ bits per seconde die moeten worden over-
35 gedragen. Een klokgolfvorm met een tempo van $1/(4T)$ impulsen per seconde wordt gelijktijdig door de niet afgebeelde gegevenscircuits afgegeven aan een klok-ingang 11b. De klok-ingangsgolfvorm wordt toegevoerd aan de ingang 30a van een door vier delende keten 30, die kan bestaan uit een gebruikelijk geïntegreerd circuit van het type CMOS 4027 met logica in de vorm van twee bistabiele ketens
40 of dergelijke. De golfvorm aan de uitgang 30b van het door vier delende orgaan

8201832

30 is een reeks van klokimpulsen in een tempo van $1/T$ impulsen per seconde. Deze golfvorm wordt geïnverteerd door een eerste invertor 32 en als een eerste kloksignaal CLK1 toegevoerd aan de klokingang 34a van een schuifregister 34 met een parallelle ingang voor vier bits en een uitgang in reeksvorm, dat kan
5 bestaan uit een gebruikelijk geïntegreerd circuit van het type CMOS 4035 en dergelijke. De klok-golfvorm aan de ingang 11b wordt als een tweede kloksignaal CLK2 toegevoerd aan een ingang 34b voor een uitgangs-kloksignaal in reeksvorm van het uit vier trappen bestaande schuifregister 34. Het schuifregister 34 heeft een afzonderlijke gegevensingang 34c-1 tot en met 34c-4 voor elk van zijn
10 vier trappen. De gegevensingangen 34c-1 en 34c-4 van zijn eerste en vierde trap zijn samen verbonden met de uitgang van een tweede invertor 36 waarvan een ingang is verbonden met de gegevensingang 11a van de zender. De invertor 36 kan worden gevormd door beide ingangen van een NAND-poort met twee ingangen met elkaar te verbinden, waarvoor bijvoorbeeld een deel van een gebruikelijk
15 geïntegreerd circuit van het type CMOS 4011 of dergelijke kan worden gebruikt. De gegevensingang 11a is rechtstreeks verbonden met de ingangen 34c-2 en 34c-3 van de tweede en derde trap van het schuifregister. Als een schuifregister van het type CMOS 4035 wordt toegepast, wordt de uitgang 34d van de trap Q3 van het schuifregister verbonden met de ingang van een hulp-invertor 38, die
20 een verder deel kan zijn van het circuit van het type CMOS 4011 en zijn uitgang is verbonden met de ingangen J en K van de eerste trap van het register teneinde een juiste schuifwerking met een uitgangssignaal in reeksvorm te verkrijgen.

De uitgang 34d van het schuifregister is tevens verbonden met de ingang 40a van een niveauverschuiver en een invertor 40. De keten 40 wijzigt de logische
25 niveaus van het uitgangssignaal van het schuifregister (welke spanningen in een typerend geval ongeveer nul v zijn voor het logische niveau nul en ongeveer +V zijn, dat wil zeggen de voedingsspanning van het schuifregister, zijn voor het logische niveau 1) in een golfvorm van soortgelijke vorm maar met andere niveaus voor een logische nul en een logische één, zoals nodig voor de ingang
30 42a van een integrator 42. De golfvorm aan de uitgang 42b van de integrator is een driehoekgolf met nagenoeg lineair veranderende spanningsegmenten tijdens elk van de opeenvolgende kwarten van het bit-interval T of T'.

De niveauverschuiver en invertor 40 en de integrator 42 kunnen zoals blijkt uit Figuur 2a bestaan uit een paar operationele versterkers 40' en 42'.
35 De niet-inverterende ingang 48' van de eerste operationele versterker is rechtstreeks verbonden met de uitgang 34d van het schuifregister. De inverterende ingang 40b' van de eerste operationele versterker is verbonden met de loper van een potentiometer 44 die is aangesloten tussen de positieve voedingsspanning +V en aarde. De eerste operationele versterker werkt als een niveauverschuiver
40 en zijn uitgang 40c' is aangesloten op een potentiometer 44 waarvan de loper

8201832

via een weerstand 46 is verbonden met de inverterende ingang 42a' van een tweede operationele versterker 42'. De niet-inverterende ingang 42b' van de tweede operationele versterker is verbonden met aarde. De tweede operationele versterker is een inverterende integrator en zijn uitgang 42c' is via een
5 tegenkoppelnetwerk 50 dat een integratie condensator 50a en een betrekkelijk hoge weerstand 50b parallel daaraan bevat aangesloten op de niet-inverterende ingang 42a'.

De uitgang 42b van de integrator is verbonden met de ingang 52a van een versterker 52 met instelbare versterkingfactor waarvoor een verdere operationele
10 versterker 52' wordt toegepast. De versterker 52 heeft een versterking die kan worden ingesteld tussen nul en -2. Een niet-inverterende ingang 52a' is geaard, terwijl een inverterende ingang 52b' via een ingangsnetwerk 54 bestaande uit een weerstand 54a in serie met een condensator 54b is aangesloten op de uitgang 42b van de integrator. De uitgang 52c' van de operationele versterker is via
15 een variabele weerstand 56 voor het instellen van de versterking verbonden met de inverterende ingang 52b'. Het uitgangssignaal op het punt 52b wordt afgenomen van de uitgang 52c' van de operationele versterker en wordt toegevoerd aan de ingang 58a van een niveauverschuiver 58. De niet-inverterende ingang 58a' van de operationele versterker is aangesloten op de loper van een potentiometer 60
20 die is aangesloten tussen de positieve voedingsspanning +V en aarde. Een inverterende ingang 58b' is via een serie-ingangsweerstand 62 aangesloten op de ingang 58a van de niveauverschuiver, die is verbonden met de uitgang 52b van de versterker. Een tegenkoppelweerstand 64 is aangesloten tussen de inverterende ingang 58b' en de uitgang 58c' van de operationele versterker waaraan
25 het uitgangssignaal 58b van de niveauverschuiver optreedt. Elk van de operationele versterkers 40', 42', 52' en 58' kan een afzonderlijke operationele versterker zijn, zoals deze verkrijgbaar is als het gebruikelijke geïntegreerde circuit van het type 741, dan wel kan een deel zijn van een geïntegreerd circuit met verscheidene operationele versterkers, zoals het geïntegreerde circuit
30 van het type 747, dan wel kan een van de vele gebruikelijke uit vier versterkers bestaande geïntegreerde circuits zijn. Alle operationele versterkers zijn aangesloten tussen positieve en negatieve voedingsbronnen +V en -V.

De uitgang 58b van de niveauverschuiver is aangesloten op de stuurspanning-
ingang 66a van een spanninggestuurde oscillator 66. De frequentie van de golfvorm
35 aan de uitgang 66b van de spanninggestuurde oscillator wordt ingesteld op een gewenste centrale frequentie f_c van de orde van bijv. 150kHz in het besproken geval en wordt ten opzichte van die centrale frequentie gevarieerd als reactie op de spanning aan de sturingang 66a. De spanninggestuurde oscillator 66 kan bijv. bestaan uit een geïntegreerd circuit 66' van het gebruikelijke
40 type LM566 of dergelijke en heeft een sturingang 66a' die de frequentie aan een

8201832

paar uitgangen 66b' en 66b'' bepaalt. De uitgangen van de spanninggestuurde oscillator kunnen via een lichtnet-koppeling 68 die kan bestaan uit een paar scheidingscondensatoren 68a en 68b worden toegevoerd aan de beide aders van de lichtnet-aftakking. Als voor de spanninggestuurde oscillator een geïntegreerd
5 circuit van het type LM566 wordt toegepast, worden daarop een condensator 70 die de centrale frequentie bepaalt en weerstanden 72a en 72b aangesloten, waarbij de waarde van de variabele weerstand 72b zo wordt ingesteld dat de gewenste centrale frequentie wordt verkregen. Tevens wordt een condensator 74 toegepast die de schuifsnelheid bepaalt.

10 Hieronder wordt de werking van de zender 11 beschouwd als de zender een gegevensbit met logische waarde één afgeeft in het tijdinterval T en een gegevensbit met de logische waarde nul afgeeft in het volgende tijdinterval T'. De gegevensingang 11a ontvangt op het tijdstip t_0 een logisch niveau één, welk logische niveau voortduurt gedurende het gehele eerste interval T totdat
15 op het tijdstip t_0' het volgende tijdinterval T' begint. Op het tijdstip t_0' en gedurende het gehele tweede tijdinterval T' heeft de gegevensingang 11a een logisch niveau nul. Op het tijdstip t_0 treedt dus het logische ingangsniveau één op aan de ingangen van de tweede en derde trap van het schuifregister 34c-2 en 34c-3; het logische niveau één wordt geïnverteerd en als een logisch niveau
20 nul toegevoerd aan de ingangen 34c-1 en 34c-4 voor het eerste en het vierde bit van het schuifregister. Het kloksignaal aan de ingang 11b is gesynchroniseerd met de overgangen van de gegevens aan de ingang 11a, zodat de juiste klokevergang optreedt aan de klokingang 45a voor parallelle opschuiving van het schuifregister op het tijdstip t_0 , waardoor de ingangsgegevens D_0-D_3 van de vier trappen van
25 het schuifregister worden ingevoerd. Onmiddellijk daarna activeert de eerste van vier klokimpulsen (optredende in elk tijdinterval T of T') de klokingang 34b voor de reeksuitgang en hij levert het logische niveau aanwezig in de vierde trap van het schuifregister aan de uitgang 34d van het schuifregister. Daar die trap aanvankelijk was ingesteld op een logisch niveau nul, neemt de uitgangsspanning V34d van het schuifregister (Figuur 3a) het logische niveau nul aan
30 in het eerste kwart van het tijdinterval T, d.w.z. tussen het tijdstip t_0 en het tijdstip t_1 . Vervolgens worden de logische niveaus één van de derde en de tweede trap en het logische niveau nul van de eerste trap achtereenvolgens opgeschoven naar de uitgang 34d en de uitgangsspanning V34d neemt achtereenvolgen
35 de niveaus +V, +V en 0 v aan in het tweede resp. derde resp. vierde kwart van het tijdinterval T, d.w.z. tussen de tijdstippen t_1 en t_2 resp. t_2 en t_3 resp. t_3 en t_0' .

Het gegevensbit met de logische waarde nul aan de ingang 11a dat optreedt op het tijdstip t_0' aan het begin van het tijdinterval T' doet de ingangen
40 van de vier trappen van het schuifregister logische niveaus één resp. nul resp.

8201832

nul resp. één ontvangen, waarbij vervolgens de klokingang 34a voor de parallelle opschuiving in werking wordt gesteld. Onmiddellijk daarna schuiven de klok-impulsen aan de klokingang 34b voor de reeksuitgang de inhoud van de trappen naar de uitgang, zodat de uitgangsspanning V34d logische waarden +V, 0, 0 en +V aanneemt tijdens de respectieve kwarten van het tijdinterval T', d.w.z. 5 tussen de tijdstippen t_0' en t_1' resp. t_1' en t_2' resp. t_2' en t_3' resp. t_3' en t_0'' .

Als de integrator 42 een integrator met enkele uitgang zou zijn, wat inderdaad mogelijk is, zou de uitgangsspanning van het register wellicht niet 10 in niveau behoeven te worden verschoven, afhankelijk van de stuurspanningeisen van de spanninggestuurde oscillator 66. De afgebeelde integrator met dubbele uitgang vereist echter een ingangssignaal met een gelijkspanningsniveau van nul v. Derhalve is de geïnverteerde en verschoven spanning aan de uitgang van het circuit 40 als afgebeeld in Figuur 3b de in niveau verschoven inverse van de 15 golfvorm uit Figuur 3a, zodat op het tijdstip t_0 de uitgangsspanning V40b van de niveauverschuiver en invertor het niveau +V aanneemt, op het tijdstip t_1 overgaat naar het niveau -V en op het tijdstip t_3 overgaat naar het niveau +V. Aan het begin van het tweede tijdinterval T' gaat de uitgangsspanning V40b van de niveauverschuiver en invertor naar het niveau -V, waarna hij verandert 20 in het niveau +V tussen de tijdstippen t_1' en t_3' , op welk laatste tijdstip het niveau verandert in -V en die waarde houdt tot het einde van het tweede tijdinterval op het tijdstip t_0'' .

De golfvorm volgens Figuur 3b wordt in de integrator 42 geïntegreerd en treedt op als de uitgangsspanning V42b (Figuur 3c) en heeft een momentele 25 waarde nul aan het begin, in het midden en aan het einde van elk tijdinterval, d.w.z. op de tijdstippen t_0 , t_2 , t_0' , t_2' , t_0'' enz. De positieve ingangsspanning 70a doet derhalve tijdens het eerste kwart van het eerste tijdinterval de uitgangsspanning van de integrator nagenoeg lineair stijgen vanaf de momentele waarde nul volgens een zaagtanddeel 70b, waarbij een maximale waarde van +kV optreedt op het tijdstip t_1 . Terwijl de ingangsspanning van de integrator 30 op het tijdstip t_1 verandert in -V begint de uitgangsspanning van de integrator (deel 71b) een nagenoeg lineaire daling op dat tijdstip en deze gaat voort tijdens het gehele tijdinterval t_1-t_3 , tijdens welk tijdinterval de ingangsspanning 71a een negatieve waarde blijft houden. Derhalve daalt het golfvorm 35 deel 71b nagenoeg lineair vanaf een topwaarde van +kV op het tijdstip t_1 naar nul v op het tijdstip t_2 en naar een negatieve topwaarde -kV op het tijdstip t_3 . Vervolgens keert de ingangsspanning in het deel 72a om naar de positieve waarde en de uitgangsspanning van de integrator neemt nagenoeg lineair toe tijdens het deel 72b, totdat op het tijdstip t_0' aan het einde van het tijdinterval 40 T een uitgangsspanning nul is bereikt. Op soortgelijke wijze begint de uitgangs-

8201832

spanning van de integrator voor een gegevensbit met logische waarde nul op het nulniveau op het tijdstip t_0' , waarna hij nagenoeg lineair daalt (golfvorm deel 70b') tot de topwaarde $-kV$ op het tijdstip t_1' als reactie op de negatieve ingangsspanning 70a' van de integrator, waarna hij nagenoeg lineair toeneemt (deel 71b') tot de waarde nul op het tijdstip t_2 en tot de waarde $+kV$ op het tijdstip t_3' , als reactie op de positieve ingangsspanning 71a' tijdens die middelste helft van het tweede tijdinterval waarna hij nagenoeg lineair daalt (deel 72b') tot de waarde nul op het tijdstip t_0'' als reactie op de negatieve spanning 72a' tijdens het laatste kwart van het tweede tijdinterval.

De uit drie zaagtanden bestaande uitgangsgolfvorm van de integrator die op deze wijze wordt gevormd tijdens elk tijdinterval wordt in de versterker 52 versterkt en wordt in het circuit 58 opnieuw in niveau verschoven teneinde de stuur-ingangsspanning V58b volgens Figuur 3d voor de spanninggestuurde oscillator te leveren. Deze sturgolfvorm heeft de centrale spanningwaarde V_C aan het begin, in het midden en aan het einde van elk bit-interval, waarbij nagenoeg lineaire uitslagen optreden tot de maximale stuurspanning $V_C + \Delta V$ en de minimale stuurspanning $V_C - \Delta V$ op een kwart en driekwart van het bit-interval. Als reactie daarop wordt de nagenoeg sinusvormige uitgangsgolfvorm V66b van de spanninggestuurde oscillator uit Figuur 3e opgewekt. Hoewel dat niet onmiddellijk blijkt uit Figuur 3e heeft de frequentie van de uitgangsgolfvorm de centrale waarde f_c aan het begin, in het midden en aan het einde van elk bit-interval en een maximale waarde $f_c + \Delta f$ op een kwart van het bit-interval bij een gegevensbit met de logische waarde één, resp. op driekwart van het bit-interval bij een gegevensbit met de logische waarde nul, terwijl hij de minimale waarde $f_c - \Delta f$ heeft op driekwart van het bit-interval bij een gegevensbit met de logische waarde één resp. een kwart van het bit-interval bij een gegevensbit met de logische waarde nul, waartussen nagenoeg lineaire frequentieveranderingen optreden volgens Figuur 1a.

In de Figuren 4, 4a en 5a-5b is een voorkeursuitvoering van een ontvanger 12 volgens de uitvinding afgebeeld, die de in frequentie gemoduleerde chirp-golfvorm ontvangt uit een lichtnet-aftakking 14 via een lichtnet-koppelinrichting 78. Het ontvangen chirp-signaal wordt toegevoerd aan de ingang 80a van een versterker 80 en afhankelijk van de soort versterker 80 die wordt toegepast kan de lichtnet-koppelinrichting 78 bestaan uit dezelfde soort capacitieve koppelinrichting 68 als is toegepast in de zender, of een andere van de grote verscheidenheid van beschikbare koppelinrichtingen kan worden toegepast. De versterker 80 kan desgewenst een versterker met automatische versterking-regeling zijn, waarbij de versterking wordt ingesteld door een signaal aan de stuuringang 80c via de leiding 85. Het versterkte ontvangen signaal aan de 40 uitgang 80b van de versterker wordt toegevoerd aan de ingang 82a van een zachte

begrenzer 82. Het in frequentie gemoduleerde signaal aan de uitgang van de zachte begrenzer 82 heeft een absolute waarde die nooit het begrenzningsniveau overschrijdt, bijv. ongeveer 0,6 v bij de afgebeelde uitvoering, waardoor de energie van eventuele stoorpieken wordt verminderd. Het versterkte en begrensde
5 ontvangen signaal wordt toegevoerd aan de ingang 84a van een banddoorlaatfilter 84 met een doorlaatband die in het hier besproken voorbeeld, waarbij een centrale frequentie f_c van 150kHz wordt toegepast, ligt tussen 100kHz en 200kHz, waardoor buiten de band vallende harmonischen en witte ruis worden onderdrukt.

Het aan banddoorlaat-filtering, begrenzing en versterking onderworpen
10 signaal aan de uitgang 84b van het filter wordt toegevoerd aan de ingang 86a van een fasevergrendelde lus 86. De frequentie-stuurspanning van de fasevergrendelde lus wordt toegevoerd aan de uitgang 86b van de fasevergrendelde lus en is beschikbaar aan een eerste ontvangeruitgang OUT1. Bij de afgebeelde uitvoering van de ontvanger kan de fasevergrendelde lus 86 een geïntegreerd
15 circuit 86' zoals het gebruikelijke geïntegreerde circuit LM 556 of dergelijke bevatten. Het aan banddoorlaat-filtering onderworpen signaal wordt via een koppelcondensator 88 toegevoerd aan de ingang 86a van de lus, waarbij een afsluitweerstand 90 is aangesloten tussen de ingang 86a' van het geïntegreerde circuit en aarde. Positieve en negatieve voedingsspanningen +V en -V worden
20 toegevoerd aan het geïntegreerde circuit 86' en componenten 92a-92f voor de instelling, stabilisatie en bepaling van de centrale frequentie die het betreffende circuit nodig heeft zijn daarop aangesloten. Een paar differentiële stuuruitgangen 86b' en 86b'' zijn via serieweerstanden 94a resp. 94b verbonden met de inverterende ingang 96a resp. niet-inverterende ingang 96b van een ver-
25 schilversterker 96. Weerstanden 98a en 98b voor het instellen van de versterking zijn aangesloten tussen de ingang 96b en aarde resp. de ingang 96a en de versterker uitgang 96c, van welke uitgang het uitgangssignaal 86b van de fasevergrendelde lus en het eerste uitgangssignaal OUT1 van de ontvanger worden
afgenomen. De spanning aan de uitgang 86b van de fasevergrendelde lus, afgebeeld
30 in Figuur 5a, heeft in het ideale geval dezelfde golfvorm als de golfvorm (Figuur 3d) die is toegevoerd aan de sturingang van de spanninggestuurde oscillator in de zender, hoewel de topamplitude, bijv. aV, kan verschillen. De uitgangsgolfvorm van de fasevergrendelde lus heeft in het ideale geval een waarde nul aan het begin, in het midden en aan het einde van elk bit-interval,
35 dat identiek is aan de frequentie-stuurgolfvorm van de zender. In het niet-ideale geval kan een piek 99 op de uitgangsgolfvorm van de fasevergrendelde lus optreden door harmonischen van de lichtnetfrequentie (let op de nagenoeg constante tijd na het begin van elk bit-interval waarbij een der pieken 99a en 99b optreden). Door de zachte begrenzing van het circuit 82 is de topwaarde van
40 de piek 99 echter niet veel groter dan de topwaarde van de gewenste uitgangs-

8201832

golfvorm van het circuit 86.

Het uit drie zaagtanden bestaande uitgangssignaal 86b van de fasevergrendelde lus wordt toegevoerd aan de ingang 101a van een integrator 101.

Dit circuit bestaat uit een operationele versterker 103 met een niet-inverterende
5 ingang die is aangesloten op de looper van een potentiometer 105 voor het instellen van de verschuiving, aangesloten tussen de positieve en negatieve voedingsspanningen +V en -V. De inverterende ingang 103b is via een ingangsweerstand 107 verbonden met de ingang 101a van de integrator. Een integratiecondensator 109 is aangesloten tussen de inverterende ingang 103b en de uitgang 103c van
10 de versterker en is overbrugd door een betrekkelijk grote weerstand 111. De uitgang 103c van de versterker is verbonden met de uitgang 101b van de integrator waar een tweede uitgangssignaal OUT2 van de ontvanger wordt afgenomen.

De uitgangsgolfvorm van de integrator (Figuur 5b) is in het ideale geval een halve periode van een sinusgolf met een periodeduur $2T$ en heeft een amplitude
15 van nagenoeg nul aan het begin en het einde van elk bit-interval. De polariteit van de uitgangsgolfvorm in de vorm van een halve periode van de integrator wordt bepaald door de polariteit van de uitgangs-zaagtand van de fasevergrendelde lus in het eerste kwart van elk bit-interval. Als een gegevensbit met de logische waarde één wordt ontvangen, stijgt het zaagtand-deel 115a in het eerste kwart
20 van het bit-interval in positieve richting, zodat de bijbehorende uitgangsgolfvorm van de integrator een halve periode van een sinusgolf 116a en een positieve polariteit is. Als een gegevensbit met de logische waarde nul wordt ontvangen, is de zaagtand-golfvorm 115b in het eerste kwart van het bit-interval op soortgelijke wijze van negatieve polariteit, zodat de overeenkomstige uitgangsgolfvorm van de integrator een halve periode van een sinusgolf 116b met negatieve
25 polariteit is. In het niet-ideale en meer algemene geval vervormt een stoornis die wordt ontvangen tijdens het bit-interval slechts de amplitude maar niet de polariteit van de uitgangsgolfvorm van de integrator 116. Als in het ideale geval een topamplitude van $+bV$ optreedt, kan de aanwezigheid van een harmonische
30 piek 99 ten hoogste de topamplitude veranderen in $+b'V$ of $-b'V$, afhankelijk van de polariteit en het tijdstip van optreden tijdens elk bit-interval, de waarde van de uitgangsgolfvorm van de integrator kan van de waarde nul afwijken aan het begin of het einde van een bit-interval. Als de piek 99a optreedt tijdens het eerste kwart van een bit-interval behorende bij een gegevensbit met logische
35 waarde één en als de piek 99a positieve polariteit heeft, neemt de amplitude van de uitgangsgolfvorm van de integrator abrupt toe op het punt 118a bij het optreden van de piek 99a en door de positieve polariteit van de piek heeft de amplitude een iets grotere waarde 119a voor het resterende deel van het bit-interval. Als geen verdere piek wordt ontvangen, veroorzaakt de positieve ver-
40 schuiving 120 aan het begin van het volgende bit-interval T' eenvoudig een

positieve verschuiving van de sinusvormige halve periode met negatieve polariteit van de uitgangsgolfvorm van de integrator 119b in het bit-interval T' behorende bij een gegevensbit met de logische waarde nul. Als op soortgelijke wijze een piek 99b met positieve polariteit wordt ontvangen in het eerste kwart van het bit-interval T' behorende bij een gegevensbit met de logische waarde nul, wordt het niet verschoven sinusvormige deel 116b door de piekenergie verschoven in het deel 118b en het heeft een minder negatieve topamplitude $-b'V$, overeenkomende met een in positieve richting verschoven deel 119b. Het blijkt echter dat de uitgangsgolfvorm van de integrator voor een gegevensbit met de logische waarde één overwegend van positieve polariteit is en voor een gegevensbit met de logische waarde nul overwegend van negatieve polariteit is.

Door vergelijking van de uitgangsgolfvorm van de integrator met een spanning met de waarde nul kan de toestand van het overgedragen gegevensbit worden teruggewonnen. Daartoe is de uitgang 101b van de integrator verbonden met de ingang 122a van een comparator 122. De comparator maakt gebruik van een operationele versterker 124 met een inverterende ingang 124a die aan een weerstand 126 is geaard en een niet-inverterende ingang 125b die via een nagenoeg identieke weerstand 128 is verbonden met de comparatoringang 122a. Daar in geen van beide ingangen terugkoppeling vanuit de uitgang van de versterker 124c optreedt, heeft de uitgang 122b van de comparator (afgenomen van de versterkeruitgang 124c en geleverd als gegevens-uitgangssignaal OUT3 van de ontvanger) nagenoeg de voedingsspanning $+V$ als de amplitude van het signaal aan de comparatoringang 122a groter is dan nul en nagenoeg de negatieve voedingsspanning $-V$ voor een comparator-ingangssignaal 122a onder nul, als afgebeeld in Figuur 5c. Tijdens het bit-interval T behorende bij een gegevensbit met de logische waarde één treedt derhalve een positief uitgangsniveau 130 op aan de gegevensuitgang van de ontvanger, terwijl een negatief uitgangsniveau 132 optreedt tijdens het bit-interval T' behorende bij een gegevensbit met logische waarde nul van het ideale geval. In het afgebeelde niet-ideale geval blijft ten gevolge van de positieve verschuiving 120 de gegevensuitgang op het positieve niveau 130a gedurende een klein deel aan het begin van het volgende bit-interval T' en hij daalt dan bij de flank 134 naar het negatieve uitgangsniveau 132. Aangezien de niet-ideale golfvorm 119b het nulniveau bereikt op een tijdstip vóór het einde van het bit-interval T' , heeft het teruggewonnen gegevens-uitgangssignaal een stijgende flank 136 en een kort deel 130b met positieve polariteit onmiddellijk voor het einde van het bit-interval.

De klokimpulsen voor de bit-tijdbepaling, die worden toegevoerd aan een verdere ontvangeruitgang OUT4, worden geleverd door gebruik te maken van de dubbelfasige gelijkrichter 140 en een drempeldetector 142. De uitgang 101b van de integrator is verbonden met de ingang 140a van de dubbelfasige gelijkrichte

8201832

De dubbelfasige gelijkrichter gebruikt een operationele versterker 144 waarvan zowel de inverterende ingang 144a als de niet-inverterende ingang 144b met aarde zijn verbonden via één van een paar nagenoeg identieke weerstanden 146a en 146b. Een paar dioden 148a en 148b is in serie aangesloten tussen de ingangen 144a en 144b, waarbij de anode van de diode 148a is verbonden met de ingang 144a en de kathode van de diode 148b is verbonden met de ingang 144b. Het knooppunt van de beide dioden is via een ingangsweerstand 150 verbonden met de gelijkrichteringang 140a. Een tegenkoppelweerstand 152 is aangesloten tussen de inverterende ingang 144a en de uitgang 144c van de operationele versterker, welke uitgang tevens de uitgangsaansluiting 140b van de dubbelfasige gelijkrichter vormt. De drempeldetector 142 gebruikt een verdere operationele versterker 166 met een niet-inverterende ingang 156a die via een ingangsweerstand 158 is verbonden met de ingang 142a van de drempeldetector, die zelf is verbonden met de uitgang 140b van de gelijkrichter. Een potentiometer 160 is aangesloten tussen de positieve voedingsspanning +V en aarde en zijn looper is verbonden met een inverterende ingang 156b van de operationele versterker. De operationele versterker 156 is niet tegengekoppeld en zijn uitgang 156c is rechtstreeks verbonden met de uitgang 142b van de drempeldetector, waar het uitgangssignaal OUT4 wordt afgenomen.

De uitgang van de drempeldetector (Figuur 5d) zal als de potentiometer 160 is ingesteld op een niveau van +cV (zie Figuur 5b) de spanning nul voeren aan het begin en einde van elk bit-interval en vertoont een stijgende flank naar een positieve waarde 166 (nagenoeg gelijk aan de positieve voedingsspanning +V) als de golfvorm 116a de drempelspanning +cV bereikt op het punt 165a. De positieve impuls heeft een achterflank 167 als de uitgangsgolfvorm 116a van de integrator daalt onder de drempelspanning op het punt 167a. In het niet-ideale geval, waarbij de impuls 99a optreedt voordat de uitgangsgolfvorm van de integrator de drempelspanning +cV bereikt, bereikt de feitelijke uitgangsgolfvorm 119a van de integrator de drempelspanning op een eerder tijdstip 165a', waardoor de feitelijke voerflank 165' iets eerder optreedt dan in het ideale geval, maar toch ruim na het begin van het bit-interval. Op soortgelijke wijze vindt de nuldoorgang in negatieve richting van de niet-ideale golfvorm 119a plaats op een later tijdstip 167a', zodat de feitelijke achterflank 167' iets later optreedt dan de ideale achterflank 167, maar toch ruimschoots voor het einde van het bit-interval T. Bij een bit-interval T' voor een gegevensbit met de logische waarde nul inverteert de werking van de dubbelfasige gelijkrichter 140 het uitgangssignaal met negatieve polariteit van de integrator, waardoor de drempeldetector 142 een sinusvormig deel met positieve polariteit ontvangt. In het ideale geval treedt de stijgende flank 169 op hetzelfde tijdstip binnen het bit-interval op als de ideale stijgende

8201832

flank 165 optrad in zijn eigen bit-interval, waarbij het uitgangssignaal 142b van de drempeldetector nagenoeg de positieve voedingsspanning +V van het deel 170 heeft totdat de dalende flank 171 optrad, op nagenoeg hetzelfde tijdstip, voor het einde van het bit-interval T', zoals de achterflank 167 optrad in
5 zijn eigen bit-interval T. Beide klokimpulsen 166 en 170 zijn in het ideale geval nagenoeg gecentreerd om het midden (tijdstip t_2 of tijdstip t_2') van het bijbehorende bit-interval. In het niet-ideale geval treedt de stijgende flank 169' van de klokimpuls voor een logische waarde nul iets later op dan de stijgende flank 169 in het ideale geval, terwijl de feitelijke dalende flank
10 171' iets eerder optreedt dan de ideale dalende flank 171, voor het afgebeelde geval met stoorimpulsen met positieve polariteit. Het is duidelijk dat de dubbelfasige gelijkrichter en de daaropvolgende drempeldetector het mogelijk maken, de bit-tijdinformatie op gemakkelijke wijze te verkrijgen, zelfs bij aanwezigheid van storingen door impulsen die harmonischen van de lichtnet-
15 frequentie zijn. Desgewenst kan de gegevenscomparator 122 worden gevolgd door een monster-en-houd orgaan 175 waarvan de monsteringang 175a is verbonden met de uitgang 142b van de drempeldetector, zodat de gegevensimpulsen aan de uitgang 122b van de comparator worden toegevoerd aan de ingang 175b en worden bemonsterd en vastgehouden teneinde een gesynchroniseerde uitgangsgolfvorm 175c te verkrijgen
20 De integrator 101 van de ontvanger moet derhalve zodanig werken dat de waarde van het geïntegreerde uitgangssignaal slechts één uitslag maakt vanaf een lagere waarde dan de drempel van de detector 142 naar een waarde boven die drempel tijdens elk bit-interval. Verder moet de uitgangsgolfvorm van de integrator tegen het einde van hetzelfde bit-interval terugkeren naar een waarde
25 onder de drempelwaarde, teneinde te verzekeren dat voor elk ontvangen gegevensbit slechts één tijdsimpuls wordt opgewekt. De instelling van de potentiometer 160 wordt zo gekozen dat aan deze criteria wordt voldaan. Verder dient de uitgangsgolfvorm van de integrator tijdens elk bit-interval met een logische waarde één tenminste eenmaal een positieve waarde te vertonen en tijdens elk bit-interval met een logische waarde nul tenminste eenmaal een negatieve waarde te vertonen.
30 Door de eisen van het uitgangssignaal van de integrator zo te kiezen, maakt de ontvanger 12 de invloeden van synchrone pieken zo gering mogelijk en de invloed op harmonische stoorsignalen is als volgt:

a) de versterking van de versterker 80, gevolgd door de zachte begrenzer
35 82, onderdrukt het grootste deel van de piekenergie, zodat de piek-sterkte niet noemenswaardig stijgt boven het signaalniveau van de in frequentie gemoduleerde chirp-draaggolf;

b) het banddoorlaatfilter 84 onderdrukt grotendeels de buiten de band liggende inhoud van harmonische pieken;

40 c) de fasevergrendelde lus 86 maakt gebruik van een smalbandig laag-

8201832

doorlaatfilter en wordt daardoor in wezen uitsluitend beïnvloed door de harmonischen van de lichtnetfrequentie die binnen de betrekkelijk smalle doorlaatband van het laagdoorlaatfilter (dat de condensator 92c bevat) vallen.

Zelfs de harmonischen van de lichtnetfrequentie die binnen de doorlaatband

- 5 van het laagdoorlaatfilter vallen worden enigszins verzwakt door een harmonische compensatie die hieronder wordt beschreven. Het is van bijzonder voordeel dat er geen discontinuïteiten optreden in de momentele draaggolffrequentie (als afgebeeld in Figuur 1a) en de fasevergrendelde lus kan daardoor gebruik maken van een zeer smalbandig laagdoorlaatfilter, waardoor de gevoeligheid
10 van de fasevergrendelde lus voor zowel harmonischen als witte ruis wordt verminderd;

d) de chirp-frequentiemodulatie-techniek vermindert de gevoeligheid voor de harmonische ruis ten gevolge van de eerder genoemde harmonische compensati

- Aan de hand van de Figuren 6a-6d wordt de opheffing van harmonischen
15 toegelicht. Daarbij wordt aanvankelijk (Figuren 6a en 6b) uitgegaan van het geval dat slechts één harmonische aanwezig is bij een frequentie f_H in de overdracht-bandbreedte tussen de minimale frequentie $f_c - \Delta f$ en de maximale frequentie $f_c + \Delta f$. Hoewel zowel een gegevensbit met de logische waarde één als een gegevensbit met de logische waarde nul kan worden overgedragen en de harmonische frequentie boven of onder de centrale frequentie kan liggen, zijn de resultaten
20 dezelfde. Derhalve wordt de opheffing van harmonischen besproken aan de hand van de overdracht van een gegevensbit met de logische waarde één en een harmonische frequentie f_H die groter is dan de centrale frequentie f_c , maar kleiner is dan de maximale frequentie $f_c + \Delta f$. Tijdens het bit-interval T begint derhalve de uitgangsspanning $V_{86b'}$ van de fasevergrendelde lus op een waarde nul
25 op het tijdstip t_0 en deze neemt vervolgens lineair toe terwijl de momenteel overgedragen frequentie eveneens nagenoeg lineair toeneemt vanaf de centrale frequentie f_c . Als de chirp-frequentie de harmonische frequentie f_H bereikt op het tijdstip t_a blijft de frequentie van de fasevergrendelde lus gedurende
30 enige tijd Δt op de harmonische frequentie, waarbij de uitgangsspanning van de fasevergrendelde lus op de waarde V_H blijft tot het tijdstip t_b , voordat het volgen van de draaggolf wordt hervat aan het einde van dit korte interval. Derhalve neemt de uitgangsspanning $V_{86b'}$ nagenoeg lineair van de waarde nul op het tijdstip t_0 toe tot de waarde V_H op het tijdstip t_a en hij blijft dan
35 op de waarde V_H gedurende het interval Δt , totdat het tijdstip t_b is bereikt. Vervolgens hervat de uitgangsspanning van de fasevergrendelde lus zijn stijging tot de maximale waarde V_P is bereikt op het tijdstip t_1 , als een kwart van het bit-interval T is verstreken. Vervolgens daalt de uitgangsspanning naarmate de chirp-frequentie nagenoeg lineair daalt, totdat de harmonische frequentie
40 f_H opnieuw wordt bereikt. Op dat tijdstip t_c vergrendelt de fasevergrendelde lus

8201832

opnieuw gedurende een interval $\Delta t'$ op de harmonische frequentie, waarbij de nagenoeg constante uitgangsspanning V_H wordt afgegeven. Aan het einde van het interval $\Delta t'$, d.w.z. op het tijdstip t_d , hervat de fasevergrendelde lus het volgen van de draaggolf en de uitgangsspanning daalt tot de negatieve topwaarde $-V_p$ op het tijdstip t_3 , voordat hij nagenoeg lineair toeneemt tot de waarde nul op het tijdstip t_0' , als reactie op de nu stijgende chirp-frequentie.

De uitgangsspanning $V_{101b'}$ van de integrator begint derhalve op een waarde nul op het tijdstip t_0 en heeft gewoonlijk de ideale golfvorm 180, waarbij hij een top bereikt op het tijdstip t_2 (in het midden van het bit-interval T) en op het tijdstip t_0 terugkeert tot de waarde nul aan het einde van het bit-interval T . Op het tijdstip t_a blijft de ingangsspanning van de integrator echter constant in plaats van voort te gaan met een nagenoeg lineaire stijging, zodat de feitelijke uitgangsspanning de neiging heeft iets langzame te stijgen dan in het ideale geval, zoals aangegeven met het deel 181. Op het tijdstip t_b begint de stijging van de ingangsspanning van de integrator opnieuw en een snellere stijging van de uitgangsspanning van de integrator (deel 182) vindt plaats. Op het tijdstip t_c daalt de feitelijke ingangsspanning niet nagenoeg lineair, maar hij blijft gedurende het interval $\Delta t'$ constant, zodat de feitelijke uitgangsspanning blijft stijgen (deel 183) tot het tijdstip t_d , in een tempo dat sneller is dan het tempo dat zou optreden als een nagenoeg lineair dalende ingangsspanning aanwezig zou zijn. Als de intervallen Δt en $\Delta t'$ identiek zijn, is de uitgangsgolfvorm van de integrator in wezen identiek na het tijdstip t_d , zowel in het ideale geval zonder harmonischen als in het feitelijke geval waarbij harmonischen aanwezig zijn. Zelfs als deze intervallen enigszins verschillen blijft de rest van de golfvorm 180 nagenoeg identiek na het tijdstip t_d in de beide gevallen. Het blijkt dus dat de invloeden van harmonischen van de lichtnetfrequentie grotendeels worden opgeheven, hoewel de symmetrie van de uitgangsgolfvorm van de integrator verloren gaat.

In de Figuren 6c en 6d zijn verscheidene harmonischen, bijv. twee, aanwezig, waarbij een eerste harmonische optreedt bij een frequentie V_{H1} boven de centrale frequentie f_c en een tweede harmonische optreedt bij een frequentie V_{H2} onder de centrale frequentie. Ook hier worden dezelfde resultaten verkregen bij de overdracht van een gegevensbit met de logische waarde één en de overdracht van een gegevensbit met de logische waarde nul en de compensatie van harmonischen wordt besproken aan de hand van de overdracht van een gegevensbit met een logische waarde één.

Tijdens het bit-interval T begint de uitgangsspanning $V_{86b''}$ van de fasevergrendelde lus op een waarde nul op het tijdstip t_0 en hij neemt nagenoeg lineair toe naarmate de momenteel overgedragen frequentie eveneens nagenoeg lineair toeneemt vanaf de centrale frequentie f_c . De chirp-frequentie bereikt

8201832

de harmonische frequentie f_{H1} op het tijdstip t_a en de frequentie van de fasevergrendelde lus blijft op deze harmonische frequentie gedurende het korte interval Δt tot het tijdstip t_b . De uitgangsspanning van de fasevergrendelde lus blijft derhalve op de waarde $+V_{H1}$ van het tijdstip t_a tot het tijdstip t_b en hervat dan het volgen van de draaggolf met een nagenoeg lineaire stijging naar de positieve topwaarde $+V_p$ op het tijdstip t_1 , als een kwart van het bit-interval T is verstreken. Vervolgens daalt de uitgangsspanning naarmate de chirp-frequentie nagenoeg lineair daalt, totdat de harmonische frequentie f_{H1} opnieuw wordt bereikt. Op dat tijdstip t_c vergrendelt de fasevergrendelde lus opnieuw gedurende het interval $\Delta t'$ met de harmonische frequentie, waarbij een nagenoeg constante uitgangsspanning $+V_{H1}$ van de fasevergrendelde lus wordt afgegeven. Aan het einde van het interval $\Delta t'$, d.w.z. op het tijdstip t_b , hervat de fasevergrendelde lus het volgen van de draaggolf en zijn uitgangsspanning daalt nagenoeg lineair totdat de lus op het tijdstip t_e vergrendelt met de onderste harmonische frequentie f_{H2} . De fasevergrendelde lus blijft met de onderste harmonische frequentie vergrendeld gedurende het interval $\Delta t''$ en daarbij wordt een nagenoeg constante spanning $-V_{H2}$ afgegeven door de fasevergrendelde lus. Op het tijdstip t_f hervat de fasevergrendelde lus het volgen van de draaggolf en zijn uitgangsspanning daalt tot de negatieve topwaarde $-V_p$ op het tijdstip t_3 . Vervolgens neemt de uitgangsspanning van de fasevergrendelde lus nagenoeg lineair toe totdat de lus op het tijdstip t_g opnieuw vergrendelt met de onderste harmonische frequentie f_{H2} gedurende een interval $\Delta t'''$. De uitgangsspanning van de lus blijft nagenoeg constant op $-V_{H2}$ tot het tijdstip t_h waarop de lus het volgen hervat en de uitgangsspanning stijgt om op het tijdstip t_0' aan het einde van het bit-interval een waarde nul te bereiken.

De uitgangsspanning $V_{101b''}$ van de integrator begint derhalve op het tijdstip t_0 met een waarde nul en volgt gewoonlijk de ideale golfvorm 180, waarbij een top wordt bereikt op het tijdstip t_2 in het midden van het bit-interval T , waarna de uitgangsspanning terugkeert tot de waarde nul op het tijdstip t_0' aan het einde van het bit-interval T . Evenals in het geval van een enkele harmonische blijft op het tijdstip t_a de ingangsspanning van de integrator constant in plaats van voort te gaan met nagenoeg lineair te stijgen, zodat de feitelijke uitgangsspanning in het deel 181' iets langzamer stijgt dan in het ideale geval. Op het tijdstip t_b begint de ingangsspanning van de integrator opnieuw te stijgen en in het deel 182' treedt een snellere stijging van de uitgangsspanning van de integrator op. Op het tijdstip t_c daalt de feitelijke ingangsspanning niet nagenoeg lineair, maar hij blijft gedurende het interval $\Delta t!$ constant, waarbij de feitelijke uitgangsspanning in het deel 183' blijft stijgen tot het tijdstip t_d , en wel sneller dan de snelheid die zou optreden als een nagenoeg lineair dalende ingangsspanning aanwezig zou zijn. Vervolgens

8201832

daalt de uitgangsspanning van de integrator tot het tijdstip t_e , waarbij de
ingangsspanning van de integrator constant blijft op de waarde $-V_{H2}$, in plaats
van voort te gaan met nagenoeg lineair te dalen. De feitelijke uitgangsspanning
daalt daardoor in het deel 185 iets langzamer dan in het ideale geval. Op het
5 tijdstip t_f wordt de daling van de ingangsspanning van de integrator hervat
en er treedt in het deel 186 een snellere daling van de uitgangsspanning van
de integrator op. De stijgende uitgangsspanning van de integrator gaat voort
tot het tijdstip t_g , waarbij de feitelijke ingangsspanning ophoudt te dalen
en constant blijft gedurende het interval $\Delta t'''$, waarbij de uitgangsspanning
10 van de integrator in het deel 187 sneller daalt dan het geval zou zijn als
een nagenoeg lineair stijgende spanning aanwezig zou zijn aan de ingang.
Het blijkt dat als de intervallen Δt en $\Delta t'$ identiek zijn en de intervallen
 $\Delta t''$ en $\Delta t'''$ eveneens identiek zijn een volledige compensatie van harmonischen
van de lichtnetfrequentie optreedt. Zelfs als de intervallen enigszins verschillen
15 ten gevolge van hysteresis-effecten in de fasevergrendelde lus of de integrator,
treedt een betrekkelijk sterke compensatie van harmonischen van de lichtnet-
frequentie op.

C O N C L U S I E S

1. Werkwijze voor het overdragen van binaire gegevens, met het kenmerk dat
5 men:
 - a) een zender met variabele frequentie met voorafbepaalde centrale frequentie toepast;
 - b) een bit-interval kiest waarin een bit van de binaire gegevens moet worden overgedragen;
 - 10 c) de momentele frequentie van de zender gelijk doet zijn aan de centrale frequentie aan het begin en het einde van elk bit-interval;
 - d) de momentele frequentie van de zender tenminste eenmaal gedurende een bit-interval continu varieert tot een maximale frequentie boven de centrale frequentie voor het overdragen van een eerste binaire toestand;
 - 15 en
 - e) de momentele frequentie van de zender tenminste eenmaal gedurende een bit-interval continu varieert tot een minimale frequentie onder de centrale frequentie voor het overdragen van een tweede binaire toestand.
2. Werkwijze volgens conclusie 1, met het kenmerk dat men de continu gevarieerde momentele frequentie van de zender varieert zonder discontinuïteit in elk
20 der beide richtingen van de frequentieverandering.
3. Werkwijze volgens conclusie 1, met het kenmerk dat men de momentele frequentie continu varieert tot de andere van de maximale en minimale frequenties na het voltooiën van de stap d of e voor de over te dragen binaire toestand.
4. Werkwijze volgens conclusie 3, met het kenmerk dat men de maximale frequentie
25 en de minimale frequentie in de eerste binaire toestand resp. de minimale frequentie en maximale frequentie in de tweede binaire toestand doet optreden op een kwart resp. driekwart van het bijbehorende bit-interval.
5. Werkwijze volgens conclusie 4, met het kenmerk dat men de momentele frequentie in elk kwart van het bit-interval nagenoeg lineair doet variëren.
- 30 6. Werkwijze volgens conclusie 4, met het kenmerk dat men de momentele frequentie in het midden van elk bit-interval nagenoeg gelijk kiest aan de centrale frequentie.
7. Werkwijze volgens conclusie 6, met het kenmerk dat de verandering van de momentele frequentie in elk kwart van een bit-interval nagenoeg lineair
35 doet verlopen.
8. Werkwijze volgens conclusie 3, met het kenmerk dat men de verandering van de momentele frequentie in elk kwart van een bit-interval nagenoeg lineair doet verlopen.
9. Werkwijze volgens conclusie 8, met het kenmerk dat men een maximale frequentie

en een minimale frequentie in het eerste binaire geval resp. de minimale frequentie en de maximale frequentie in het tweede binaire geval doet optreden op een kwart resp. driekwart van het bijbehorende bit-interval.

10. Werkwijze voor het overdragen van binaire gegevens over een overdrachts-
5 medium, met het kenmerk dat men:

I) binaire gegevens overdraagt door:

- a) een bit-interval te definiëren waarin een enkel gegevensbit moet worden overgedragen;
- b) elk gegevensbit omzet in een eerste signaalgolfvorm met een eerste
10 binaire toestand in het eerste en vierde kwart van het bit-interval, waarbij de andere binaire toestand optreedt in het tweede en derde kwart van het bit-interval;
- c) de eerste signaalgolfvorm integreert teneinde een uit drie zaagtanden opgebouwde golfvorm te verkrijgen;
- 15 d) een zender toepast met een uitgangsgolfvorm met een variabele momentele frequentie die wordt gestuurd door de waarde van een golfvorm aan een stuuringang van de zender;
- e) de zender instelt op een voorafbepaalde frequentie bij een voorafbepaald
20 waarde van de golfvorm aan de stuuringang;
en
- f) de uit drie zaagtanden opgebouwde golfvorm aan de stuuringang van de zender toevoert voor het variëren van de momentele frequentie zodat de centrale frequentie optreedt aan het begin, in het midden en aan het
25 einde van elk bit-interval en waarbij een maximale frequentie boven de centrale frequentie en vervolgens een minimale frequentie onder de centrale frequentie optreedt voor het overdragen van een eerste soort binair gegevensbit, terwijl de minimale frequentie en vervolgens de maximale frequentie optreedt voor het overdragen van een tweede soort binair gegevensbit;

- 30 II) de uitgangsgolfvorm van de zender via het medium overdraagt naar tenminste één ontvanger; en

III) de binaire gegevens aanwezig in de uitgangsgolfvorm van de zender die is ontvangen door tenminste één ontvanger terugwint door:

- a) de frequentievariëaties van het ontvangen signaal in frequentie te de-
35 moduleren;
- b) het in frequentie gedemoduleerde signaal te integreren; en
- c) het geïntegreerde en in frequentie gedemoduleerde signaal te vergelijken met een referentieniveau ter verkrijging van binaire waarden van elk gegevensbit dat is overgedragen door de zender.

- 40 11. Werkwijze volgens conclusie 10, met het kenmerk dat de stap (III) verder omvat

8201832

- (d) het terugwinnen van een gegevens-klokgolfvorm uit het geïntegreerde en in frequentie gedemoduleerde signaal.
12. Werkwijze volgens conclusie 11, met het kenmerk dat de gegevens-klokgolfvorm van de stap (IIId) een impuls is die optreedt in het bit-interval van elk
5 bit van de ontvangen en teruggewonnen binaire gegevens.
13. Werkwijze volgens conclusie 12, met het kenmerk dat de stap (IIId) omvat: het dubbelfasig gelijkrichten van het geïntegreerde en in frequentie gedemoduleerde signaal; en het onderwerpen aan drempeldetectie van het gelijkgerichte signaal voor het terugwinnen van een klokgolfvorm met een enkele
10 impuls tijdens elk bit-interval.
14. Werkwijze volgens conclusie 11, met het kenmerk dat men de frequentie variaties van de zender nagenoeg lineair doet verlopen.
15. Werkwijze volgens conclusie 10, met het kenmerk dat de stap (III) verder omvat het versterken van het ontvangen signaal voor het onderwerpen daarvan aan
15 frequentiedemodulatie (IIIa).
16. Werkwijze volgens conclusie 15, met het kenmerk dat de versterking het automatisch sturen van de versterkingsfactor overeenkomstig de sterkte van het ontvangen signaal omvat.
17. Werkwijze volgens conclusie 15, met het kenmerk dat men verder het versterkte
20 ontvangen signaal onderwerpt aan banddoorlaat-filtering voorafgaande aan de frequentiedemodulatie (IIIa).
18. Werkwijze volgens conclusie 15, met het kenmerk dat men bij amplitude van het versterkte ontvangen signaal onderwerpt aan zachte begrenzing voorafgaande aan de frequentiedemodulatie (IIIa).
- 25 19. Werkwijze volgens conclusie 18, met het kenmerk dat men het versterkte en zacht begrensde ontvangen signaal onderwerpt aan banddoorlaat-filtering voorafgaande aan de frequentiedemodulatie (IIIa).
20. Werkwijze volgens conclusie 10, met het kenmerk dat men het ontvangen signaal
30 onderwerpt aan banddoorlaat-filtering voorafgaande aan de frequentiemodulatie (IIIa).
21. Werkwijze volgens conclusie 10, met het kenmerk dat men de amplitude van het ontvangen signaal onderwerpt aan zachte begrenzing voorafgaande aan de frequentiedemodulatie (IIIa).
22. Werkwijze volgens conclusie 21, met het kenmerk dat men het zacht begrensde
35 ontvangen signaal onderwerpt aan banddoorlaat-filtering voorafgaande aan de frequentiedemodulatie (IIIa).
23. Werkwijze volgens conclusie 10, met het kenmerk dat de omzetting (Ib) omvat: het leveren van elk van een reeks binaire gegevensbits in elk van een opeenvolgende reeks bit-intervallen; het leveren van een kloksignaal met vier
40 nagenoeg gelijk verdeelde impulsen in elk bit-interval; de toepassing van een

8201832

schuifregister met vier trappen; het invoeren van de binaire waarde van elk opeenvolgend gegevensbit in de tweede en derde trap van het schuifregister als reactie op een eerste van de vier klokimpulsen in het bit-interval behorende bij het over te dragen gegevensbit; het invoeren van de inverse van die binaire waarde in de eerste en vierde trap van het schuifregister als reactie op dezelfde klokimpuls van dat bit-interval; en het volgens een reeks opschuiven van de inhoud van alle vier trappen van het schuifregister uit het schuifregister, waarbij elk van de vier vereiste opschuivinge plaatsvindt als reactie op één van de vier klokimpulsen van het bijbehorende bit-interval.

24. Inrichting voor het overdragen van een in frequentie gemoduleerde chirp-draaggolf als reactie op de binaire waarde van een gegevensbit dat optreedt in een bit-interval, gekenmerkt door:
een orgaan dat elk binair gegevensbit ontvangt voor het leveren van een uit drie zaagtanden bestaande golfvorm met een voorafbepaalde waarde aan tenminste het begin en het einde van elk bit-interval en met een maximale waarde groter dan de voorafbepaalde waarde, voorafgaande aan een minimale waarde kleiner dan de voorafbepaalde waarde als een eerste binaire toestand moet worden overgedragen, waarbij de minimale waarde aan de maximale waarde vooraf gaat als een tweede binaire toestand moet worden overgedragen; en een orgaan met een sturingang die de uit drie zaagtanden bestaande golfvorm ontvangt voor het leveren van een draaggolf-golfvorm met een voorafbepaalde centrale frequentie als reactie op de ontvangst van de voorafbepaalde waarde aan de sturingang en met een momentele frequentie die van de centrale frequentie afwijkt als reactie op de momentele waarde van de uit drie zaagtanden bestaande golfvorm.

25. Inrichting volgens conclusie 24, met het kenmerk dat het orgaan voor het leveren van de draaggolf bestaat uit een spanninggestuurde oscillator met een sturingang en een uitgang waaraan een golfvorm optreedt met een momentele frequentie die wordt gestuurd door de momentele waarde van de golfvorm aan de sturingang.

26. Inrichting volgens conclusie 25, met het kenmerk dat de centrale frequentie van de oscillator van de orde van grootte van 150kHz is.

27. Inrichting volgens conclusie 24, met het kenmerk dat de inrichting tevens vier gegevens-klokimpulsen in elk bit-interval ontvangt, waarbij het orgaan voor het leveren van een golfvorm bestaande uit drie zaagtanden omvat:
een schuifregister met vier trappen waarbij elke trap een ingang heeft en het schuifregister een uitgang heeft, welk schuifregister een eerste sturingang heeft voor het in elke trap invoeren van de binaire waarde aan de ingang daarvan, benevens een tweede sturingang voor het volgens een reeks opschuiven

8201832

van de inhoud van de vier trappen van het register uit de uitgang van het register;

een eerste ingangsortgaan voor het ontvangen van het binaire gegevensbit in el bit-interval, welk eerste ingangsortgaan is aangesloten op de ingangen van

5 de tweede en derde trap van het schuifregister;

een orgaan voor het inverteren van de waarde van het binaire gegevensbit dat wordt aangeboden aan de gegevensingangen voor toevoer aan de ingangen van de eerste en vierde trap van het schuifregister;

10 een tweede ingangsortgaan voor het ontvangen van de gegevens-klokimpulsen dat is verbonden met de tweede sturingang van het schuifregister;

een orgaan dat de eerste gegevens-klokimpuls die aan het tweede ingangsortgaan wordt ontvangen tijdens elk bit-interval toevoert aan de eerste sturingang van het schuifregister en

15 een orgaan voor het integreren van het uitgangssignaal van het schuifregister ter verkrijging van de uit drie zaagtanden bestaande golfvorm.

28. Inrichting volgens conclusie 27, met het kenmerk dat het orgaan voor het toevoeren van de eerste klokimpuls bestaat uit een door vier delende teller.

29. Inrichting volgens conclusie 27, gekenmerkt door een orgaan dat is aangesloten op de uitgang van het schuifregister en de ingang van de integrator voor het 20 verschuiven van het niveau van de uitgangsgolfvorm van het schuifregister.

30. Inrichting volgens conclusie 27, gekenmerkt door een orgaan dat is aangesloten tussen de integrator en de oscillator, voor het variëren van de amplitude van de uit drie zaagtanden bestaande golfvorm.

31. Inrichting volgens conclusie 30, gekenmerkt door een orgaan dat is gekoppeld 25 tussen de versterker en de oscillator voor het verschuiven van het niveau van de uit drie zaagtanden bestaande golfvorm die wordt toegevoerd aan de sturingang van de oscillator.

32. Inrichting volgens conclusie 27, gekenmerkt door een orgaan gekoppeld tussen de versterker en de oscillator voor het verschuiven van het niveau van de 30 uit drie zaagtanden bestaande golfvorm die wordt toegevoerd aan de sturingang van de oscillator.

33. Inrichting voor het terugwinnen van de binaire waarde gedurende een bit-interval van een gegevensbit dat wordt overgedragen als een in frequentie gemoduleerde chirp-draaggolf, gekenmerkt door:

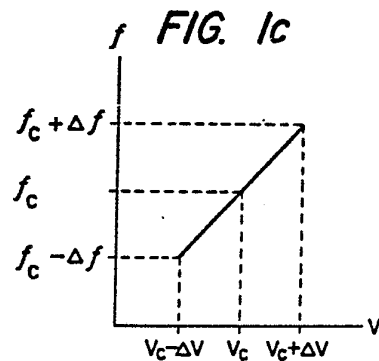
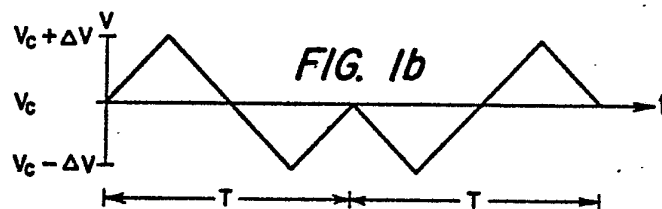
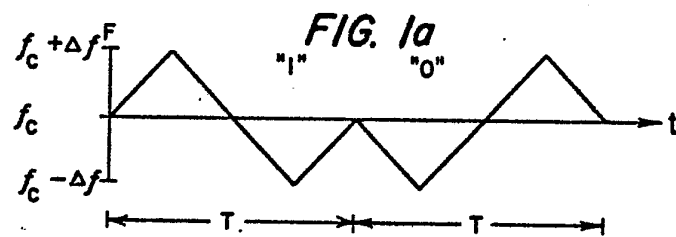
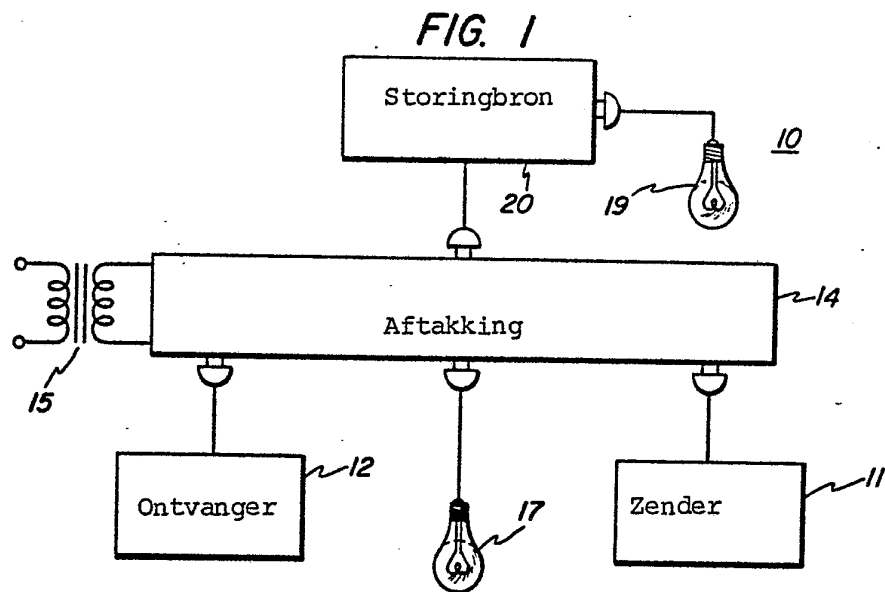
35 een ingangsortgaan dat het in frequentie gemoduleerde chirp-signaal ontvangt; een orgaan voor het in frequentie demoduleren van het signaal aan de ingang en het leveren van het uitgangssignaal met een waarde die een reactie is op de momentele frequentie van het ontvangen signaal;

40 een orgaan voor het naar de tijd integreren van een uitgangssignaal van de demodulator; en

8201832

- een orgaan voor het vergelijken van het uitgangssignaal van de integrator met een referentieniveau voor het verkrijgen van de binaire waarde van het gegevensbit dat is gecodeerd in de in frequentie gemoduleerde draaggolf die wordt ontvangen aan het ingangsgorgaan tijdens elk bit-interval.
34. Inrichting volgens conclusie 33, gekenmerkt door een orgaan voor het terugwinnen van een gegevens-klokgolfvorm uit het uitgangssignaal van de integrator.
 35. Inrichting volgens conclusie 34, met het kenmerk dat het orgaan voor het terugwinnen van het kloksignaal een orgaan bevat voor het dubbelfasig gelijkrichten van het uitgangssignaal van de integrator en een orgaan voor het vergelijken van het uitgangssignaal van de gelijkrichter met een drempelniveau voor het terugwinnen van een klok-golfvorm met een enkele impuls tijdens elk bit-interval.
 36. Inrichting volgens conclusie 33, met het kenmerk dat het orgaan voor het in frequentie demoduleren een fasevergrendelde lus bevat.
 37. Inrichting volgens conclusie 33, gekenmerkt door een orgaan voor het versterken van de waarde van het signaal ontvangen door het ingangsgorgaan voorafgaande aan de frequentie-demodulatie.
 38. Inrichting volgens conclusie 37, met het kenmerk dat de versterker is ingericht voor automatische versterkingregeling.
 39. Inrichting volgens conclusie 37, gekenmerkt door een orgaan voor het zacht begrenzen van de amplitude van het versterkte signaal voorafgaande aan de frequentie-demodulatie.
 40. Inrichting volgens conclusie 39, gekenmerkt door een orgaan voor het onderwerpen van het zacht begrensde signaal aan banddoorlaatfiltering voorafgaande aan de frequentie-demodulatie.
 41. Inrichting volgens conclusie 37, gekenmerkt door een orgaan voor het onderwerpen van het versterkte signaal aan banddoorlaat-filtering voorafgaande aan de frequentie-demodulatie.
 42. Inrichting volgens conclusie 33, gekenmerkt door een orgaan voor het zacht begrenzen van de amplitude van het signaal ontvangen door het ingangsgorgaan voorafgaande aan de frequentie-demodulatie.
 43. Inrichting volgens conclusie 42, gekenmerkt door een orgaan voor het onderwerpen van het begrensde signaal aan banddoorlaat-filtering voorafgaande aan de frequentie-demodulatie.
 44. Inrichting volgens conclusie 33, gekenmerkt door een orgaan voor het onderwerpen van het signaal ontvangen door het ingangsgorgaan aan banddoorlaat-filtering voorafgaande aan de frequentie-demodulatie.

E 2348-1179 Ned hc/hv
P & C
General Electric Company
Bijlage 4 - blad 1



E 2348-1179 Ned hc/hv
P & C
General Electric Company
Bijlage 4 - blad 2

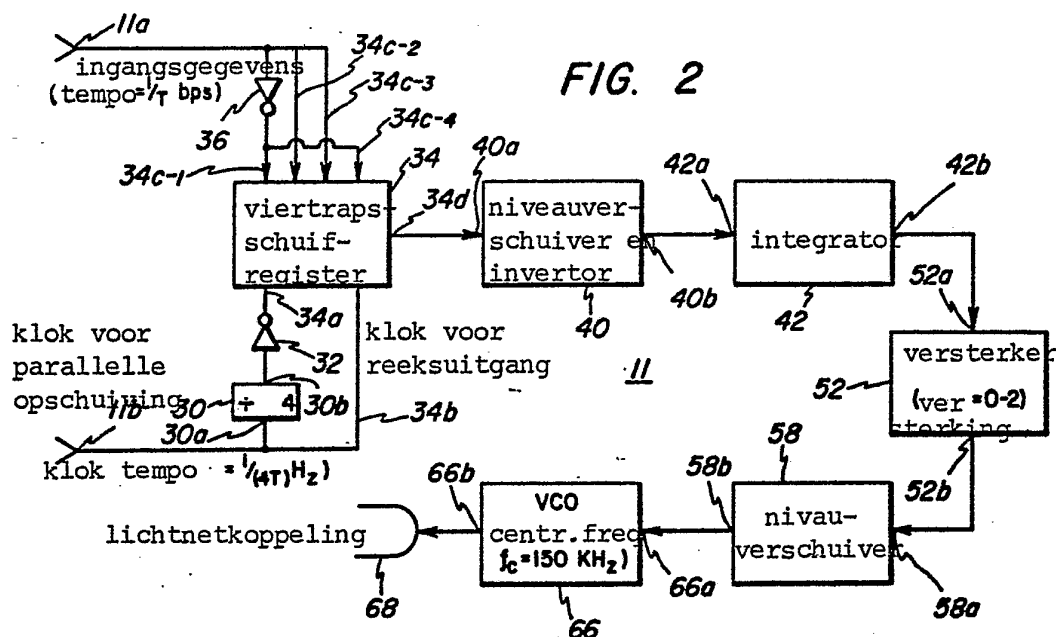


FIG. 3a

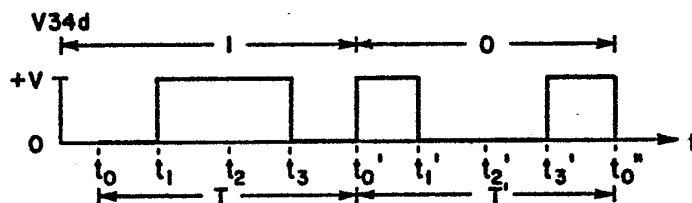


FIG. 3b

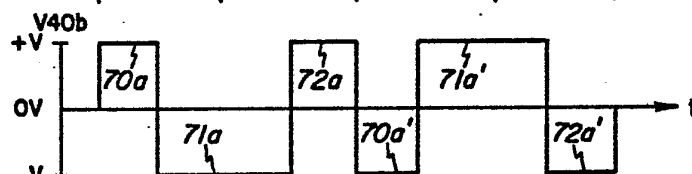


FIG. 3c

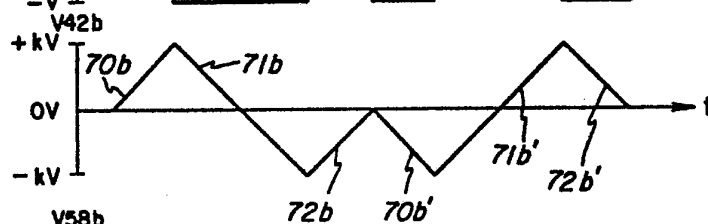


FIG. 3d

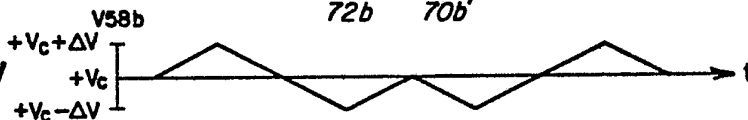


FIG. 3e

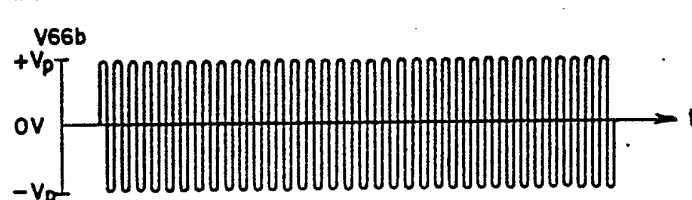


FIG. 2a

The diagram illustrates a digital logic circuit, labeled FIG. 2a, divided into three main functional blocks.

Top Block: This section contains a 4-bit data input register (34) with inputs D₀, D₁, D₂, and D₃. The inputs are connected to a 4-bit data input (11a) through a 4-bit data input buffer (36). The register is controlled by a clock input (34a) and a parallel/serial control input (34b). The register's output (Q₃) is connected to a 4-bit data output (40a) through a 4-bit data output buffer (40'). The output is also connected to a 4-bit data output register (40c'). The register's status output (34c-4) is connected to a status input (11a) through a status buffer (38). The register's clock input (34c-1) is connected to a clock input (11a) through a clock buffer (36). The register's parallel/serial control input (34c-2) is connected to a parallel/serial control input (11a) through a parallel/serial control buffer (36). The register's data input (34c-3) is connected to a data input (11a) through a data input buffer (36).

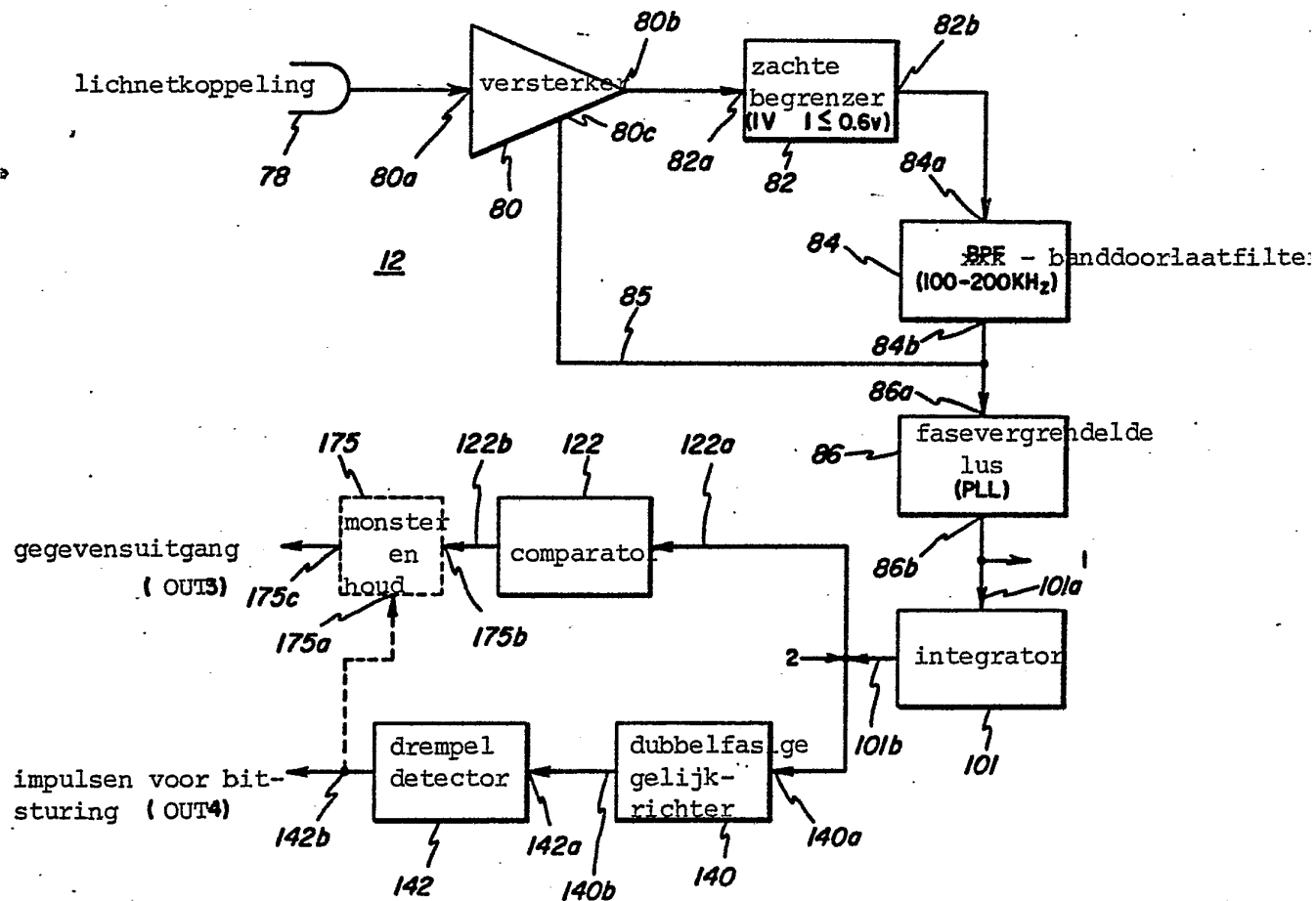
Middle Block: This section contains a 4-bit data input register (42) with inputs D₀, D₁, D₂, and D₃. The inputs are connected to a 4-bit data input (46) through a 4-bit data input buffer (48). The register is controlled by a clock input (50a) and a parallel/serial control input (50b). The register's output (Q₃) is connected to a 4-bit data output (52a) through a 4-bit data output buffer (52'). The output is also connected to a 4-bit data output register (52b). The register's status output (52c-4) is connected to a status input (52a) through a status buffer (54). The register's clock input (52c-1) is connected to a clock input (52a) through a clock buffer (50). The register's parallel/serial control input (52c-2) is connected to a parallel/serial control input (52a) through a parallel/serial control buffer (50). The register's data input (52c-3) is connected to a data input (52a) through a data input buffer (50).

Bottom Block: This section contains a 4-bit data input register (58) with inputs D₀, D₁, D₂, and D₃. The inputs are connected to a 4-bit data input (60) through a 4-bit data input buffer (64). The register is controlled by a clock input (66a) and a parallel/serial control input (66b). The register's output (Q₃) is connected to a 4-bit data output (68a) through a 4-bit data output buffer (68'). The output is also connected to a 4-bit data output register (68b). The register's status output (68c-4) is connected to a status input (68a) through a status buffer (70). The register's clock input (68c-1) is connected to a clock input (68a) through a clock buffer (66). The register's parallel/serial control input (68c-2) is connected to a parallel/serial control input (68a) through a parallel/serial control buffer (66). The register's data input (68c-3) is connected to a data input (68a) through a data input buffer (66).

8201832

E 2348-1179 Ned hc/hv
P & C
General Electric Company
Bijlage 4 - bläd 4

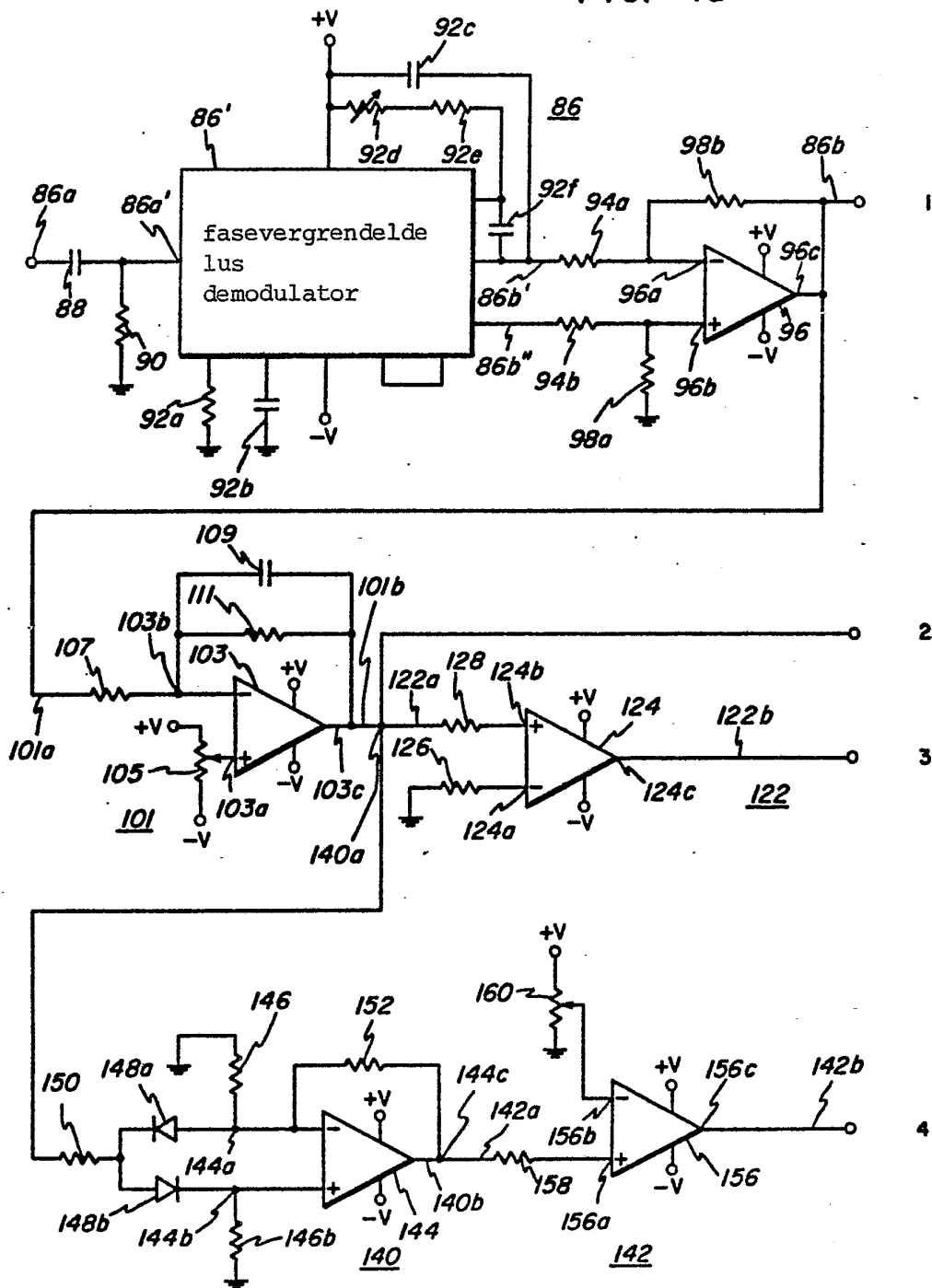
FIG. 4



8201832

E 2348-1179 Ned hc/hv
P & C
General Electric Company
Bijlage 4 - blad 5

FIG. 4a



8201832

E 2348-1179 Ned hc/hv
P & C
General Electric Company
Bijlage 4 - blad 6

FIG. 5a

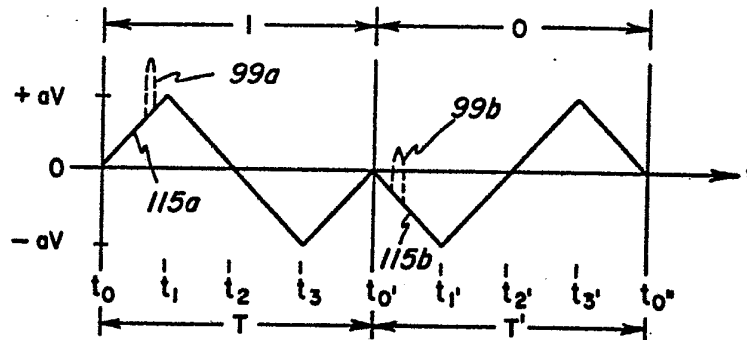


FIG. 5b

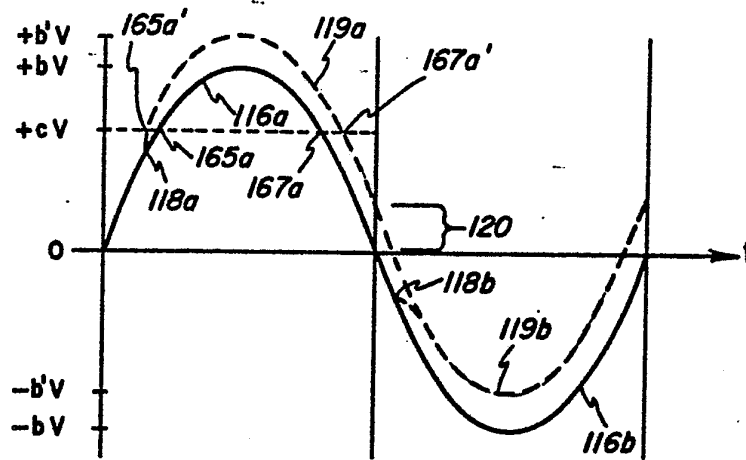


FIG. 5c

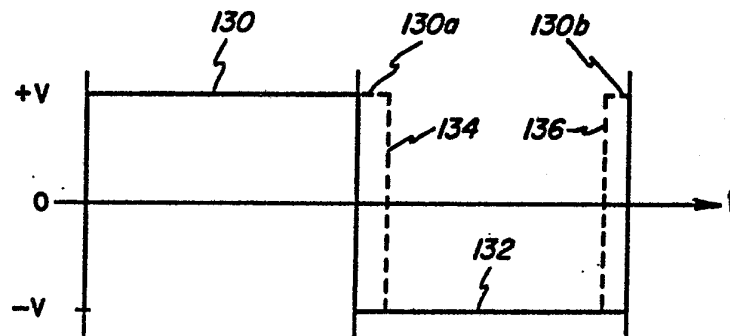
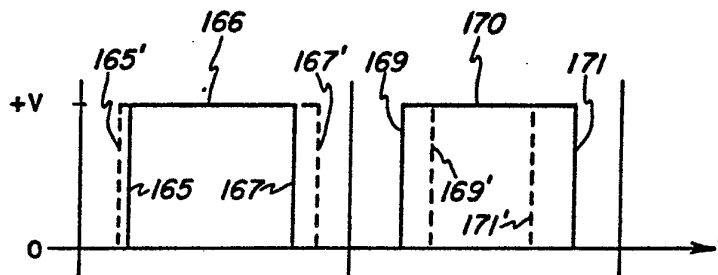


FIG. 5d



E 2348-1179 Ned hc/hv
P & C
General Electric Company
Bijlage 4 - blad 7

FIG. 6a

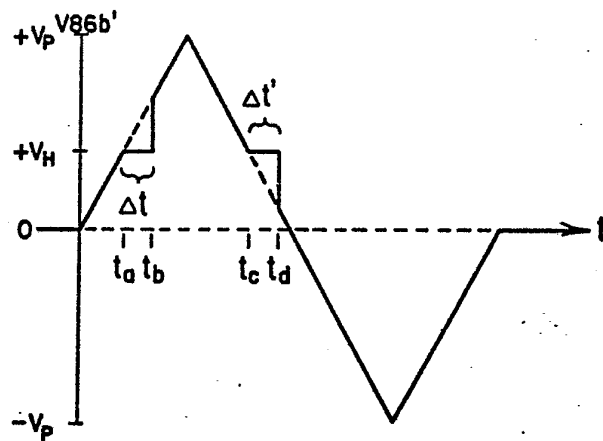


FIG. 6b

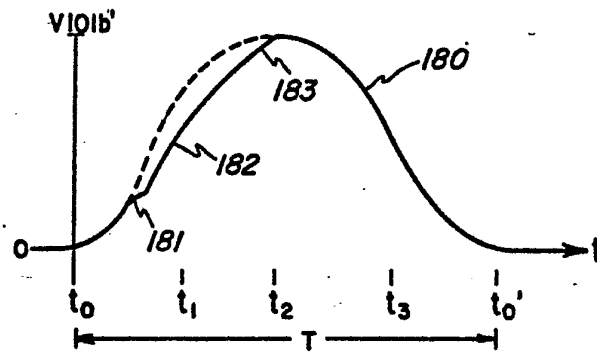


FIG. 6c

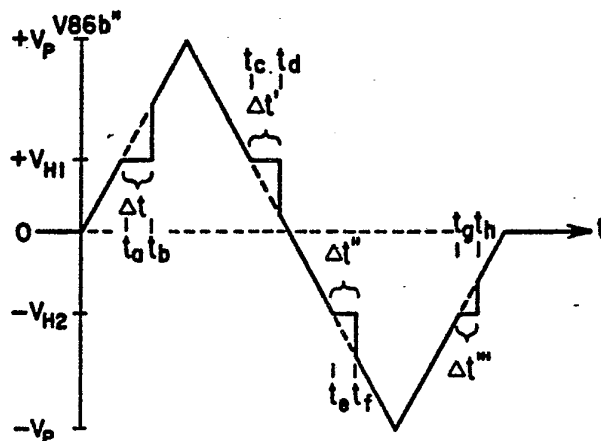


FIG. 6d

