

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY

63722

Patent dodatkowy
do patentu _____

Zgłoszono: 13. VIII. 1969 (P 135 356)

Pierwszeństwo: _____

Opublikowano: 10.I.1972

Kl. 21 e, 13/24

MKP G 01 r, 13/24

UKD 621.317.755

Twórca wynalazku: Jerzy Rydzewski

Właściciel patentu: Zjednoczone Zakłady Urządzeń Jądrowych „Polon”,
Warszawa (Polska)

Układ wyzwalania podstawy czasu zwłaszcza w oscyloskopach

1

Przedmiotem wynalazku jest układ wyzwalania podstawy czasu zwłaszcza w oscyloskopach, o linearnej podstawie czasu, pracującej na zasadzie wyzwalania.

Znany układ wyzwalania podstawy czasu przedstawiony blokowo na fig. 1 rysunku zawiera układ 1 spustowy, który steruje generator 2 napięcia piłokształtnego, połączony poprzez układ 3 sprzężenia zwrotnego z kondensatorem CP podtrzymania. Wejściowy impuls wyzwalający doprowadzony do kondensatora CS sprzęgającego nakłada się na sygnał piłokształtny, którego tylne zbocze zostało rozszerzone dzięki działaniu kondensatora podtrzymania. Układ spustowy zostanie wyzwolony w chwili, gdy suma napięć na jego wejściu, to jest impulsu wyzwalającego i sygnału piłokształtnego osiągnie dolny poziom wyzwalania.

Wadą tego układu jest stosunkowo duża szerokość pasma częstotliwości, w którym nie zachodzi stabilna synchronizacja, w stosunku do pasma częstotliwości o stabilnej synchronizacji. W układzie tym przy odpowiednio wysokiej częstotliwości powtarzania impulsów wyzwalających, wyzwalanie zachodzi przy szczycie impulsu, co pociąga za sobą dodatkowe opóźnienie wyzwalania podstawy czasu oraz powiększa jitter napięcia piłokształtnego. Układ ten nie realizuje wyzwalania jednorazowego.

Celem wynalazku jest zmniejszenie stosunku pasma częstotliwości, w którym synchronizacja

2

jest niestabilna do pasma w którym jest ona stabilna, zapewnienie szybszego niż w rozwiązaniach konwencjonalnych działania układu wyzwalania, zmniejszenie jitteru, oraz umożliwienie wyzwalania jednorazowego, zaś zadaniem technicznym jest opracowanie odpowiedniego układu elektrycznego do osiągnięcia tego celu.

Cel ten został osiągnięty w układzie wyzwalania podstawy czasu, zawierającym przerzutnik Schmitta i układ przekształcający, w którym dwie diody kluczujące połączone są anodami z dzielnikiem utworzonym z dwóch oporników, do którego wejścia doprowadzony jest sygnał piłokształtny z układu podstawy czasu, zaś katody wspomnianych diod kluczujących połączone są odpowiednio z emiterami tranzystorów znanego przerzutnika Schmitta, oraz z bazą pierwszego tranzystora przerzutnika, do której dołączony jest kondensator podtrzymania, dzielnik podtrzymania utworzony z połączonych szeregowo oporników, do którego dołączony jest poprzez przełącznik dzielnik wyzwalania jednorazowego utworzony z oporników połączony z przełącznikiem, przy czym do kolektora drugiego tranzystora przerzutnika dołączona jest baza pierwszego tranzystora wejściowego układu sumującego.

Układ według wynalazku zostanie bliżej objaśniony na podstawie przykładu wykonania uwiarygodnionym na rysunku, na którym fig. 2 przedstawia schemat blokowo ideowy, a fig. 3 przebiegi ilustrujące jego pracę.

Działanie układu według wynalazku jest następujące. Do wejścia 1 omówionego układu doprowadzone jest napięcie piłokształtne z układu podstawy czasu, a do wejścia 2 sygnał synchronizujący, który ma wyzwolić podstawę czasu. Działanie układu zostanie omówione w chwili gdy rozpoczęło się narastanie napięcia u_1 , a położenia przełączników P1 i P2 są jak na (Fig. 1). W stanie spoczynku napięcia u_1 przyjmuje wartość ustaloną U_0 , diody D1 i D2 oraz tranzystor T2 są zatkane, tranzystor T1 przewodzi.

Sygnał piłokształtny u_1 steruje diody D1 i D2 przez odpowiednio dobrany dzielnik oporowo pojemnościowy złożony z elementów R1, R2, C1. Z chwilą gdy narastające napięcie piłokształtne u_1 przekroczy wartość U_2 następuje otwarcie diody D2 i ładowanie kondensatora C2. Dioda D1 jest nadal zatkana, ponieważ napięcie na emiterze przewodzącego tranzystora T1 jest wyższe niż na jego bazie. Narastające napięcie na kondensatorze C2 spowoduje w pewnym momencie zatkanie tranzystora T1 i odepkanie tranzystora T2.

Dzielnik R3, R4, C4 jest tak dobrany, by napięcie na emiterze przewodzącego tranzystora T2 było niższe o kilka woltów od napięcia na emiterze przy przewodzącym tranzystorze T1. Z chwilą przełączenia się tranzystorów T1 i T2, skok napięcia na ich emiterach powoduje otwarcie diody D1, która zwiera dzielnik R1, R2 do źródła o małej oporności wyjściowej jakim jest emiter przewodzącego tranzystora T2. Z tą chwilą mimo dalszego wzrostu napięcia u_1 na wejściu 1, napięcie w punkcie połączenia R1, R2 nie przyrasta, dioda D2 jest zatkana, a kondensator C2 zaczyna się rozładowywać przez oporniki R5, R6, R7. Z chwilą gdy napięcie na kondensatorze C2 osiągnie odpowiednio małą wartość zatkany tranzystor T1 zacznie przewodzić, tranzystor T2 zatka się, kondensator C2 naładuje się prądem bazy tranzystora T1 do wartości początkowej i cały układ powróci do stanu początkowego.

W wyniku działania układu, na kolektorze tranzystora T2 powstanie prostokątny impuls u_7 , którego przednie zbocze wyznaczone jest progiem zadziałania układu (napięcie u_2), a zbocze tylne zależy od stałej czasu rozładowania C2 przez R5, R6, R7. Na skutek działania diody D1, część napięcia piłokształtnego, powyżej wartości u_1 , nie przenika do obwodu kondensatora C2, dzięki czemu uzyskuje się stabilne położenie tylnego zbocza impulsu u_7 , co ma decydujące znaczenie na prawidłowe wyzwalanie podstawy czasu.

Wejściowy sygnał synchronizujący u_3 doprowadzony do wejścia 2, niezależnie od swego kształtu zostaje przekształcony na sygnał prostokątny u_4 , który po zróżniczkowaniu w układzie C3, R8 steruje tranzystor T5, na kolektorze, którego powstają ujemne impulsy szpilkowe u_6 . Sygnał prostokątny u_7 i impulsy szpilkowe u_6 sumują się na kolektorze tranzystora T4. Tranzystor T3 separuje przed przenikaniem sygnału szpilkowego do tranzystora T2, co powodowałoby pogorszenie stabilności położenia tylnego zbocza sygnału u_7 . Diody D3 i D4 tworzą układ obcinający sygnał u_3 na jego dolnym poziomie.

Na wyjściu 1 układu obcinającego uzyskujemy sygnał u_9 , który stanowi właściwe impulsy wyzwalające podstawę czasu. Szerokość impulsu u_7 jest tak dobrana by napięcie piłokształtne u_1 zdążyło osiągnąć dokładnie wartość ustaloną U_0 , dzięki czemu kolejny następny sygnał piłokształtny zostaje wyzwolony przy tych samych warunkach początkowych. Opornik regulowany R7 pozwala na zmianę szerokości impulsu u_7 , a zatem i na zmianę czasu martwego między kolejnymi przebiegami sygnału piłokształtnego.

W położeniu 1 przełącznika P2 układ pracuje w systemie wyzwalania jednorazowego. Dzielnik R9, R10 jest tak dobrany, że napięcie na kondensatorze C2 znajduje się między górnym i dolnym progiem otwarcia i zatkania tranzystorów T1 i T2. Celem przygotowania układu do startu należy przełącznik P1 ustawić w położeniu 2, w wyniku czego tranzystor T1 będzie w stanie przewodzenia i droga dla impulsu szpilkowego u_6 będzie otwarta do wyjścia 1. Z chwilą pojawienia się sygnału wyzwalającego u_3 na wejściu 2 zostanie wyzwolona podstawa czasu, a napięcie u_1 po osiągnięciu progu u_2 przerzuci tranzystor T1 w stan zatkania, w którym pozostanie on tak długo, aż nie zostanie ponownie włączony przełącznik P1.

Zastrzeżenia patentowe

1. Układ wyzwalania podstawy czasu zwłaszcza w oscyloskopach zawierający przerzutnik Schmitta i układ przekształcający, **znamienny tym**, że zawiera dwie diody (D1, D2) kluczujące połączone anodami z dzielnikiem utworzonym z dwóch oporników (R1, R2), do którego wejścia (1) doprowadzony jest sygnał piłokształtny z układem podstawy czasu, zaś katody wspomnianych diod (D1, D2) kluczujących połączone są odpowiednio z emiterami tranzystorów (T1, T2) znanego przerzutnika Schmitta, oraz z bazą pierwszego tranzystora (T1) przerzutnika, do której dołączony jest kondensator (C2) podtrzymania, oraz dzielnik podtrzymania utworzony z połączonych szeregowo oporników (R5, R6, R7) do którego dołączony jest poprzez przełącznik (P2) dzielnik wyzwalania jednorazowego utworzony z oporników (R9, R10) połączony z przełącznikiem (P1), przy czym do kolektora drugiego tranzystora (T2) przerzutnika dołączona jest baza pierwszego tranzystora (T3) wejściowego, układu sumującego.

2. Układ według zastrz. 1, **znamienny tym**, że emiter pierwszego (T3) tranzystora wejściowego układu sumującego połączony jest poprzez opornik (R11) z kolektorem tranzystora (T4) separującego wspomnianego układu, do którego dołączona jest katoda diody (D3) kluczującej, której anoda połączona jest z anodą diody (D4) ustalającej, której katoda połączona jest z masą, z wyjściem (1) sygnału wyzwalającego oraz poprzez opornik (R12) z biegunem dodatnim napięcia zasilania, przy czym baza tranzystora (T4) separującego połączona jest z dzielnikiem (R13, R14, C4), a jego emiter jest połączony z kolektorem drugiego tranzystora (T5)

wejściowego, którego emiter poprzez układ różniczkujący utworzony z połączonych szeregowo opornika (R8) i kondensatora (C3) połączony jest

z jednym biegunem wyjściowym układu (UP) przekształcającego, którego drugi biegun wyjściowy dołączony jest do bazy wspomnianego tranzystora (T5).

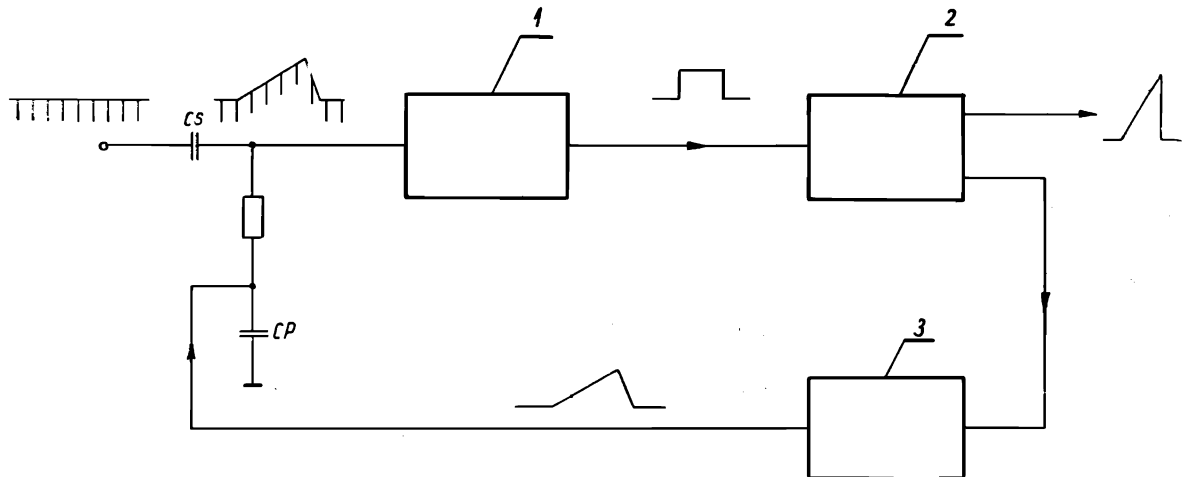


Fig. 1

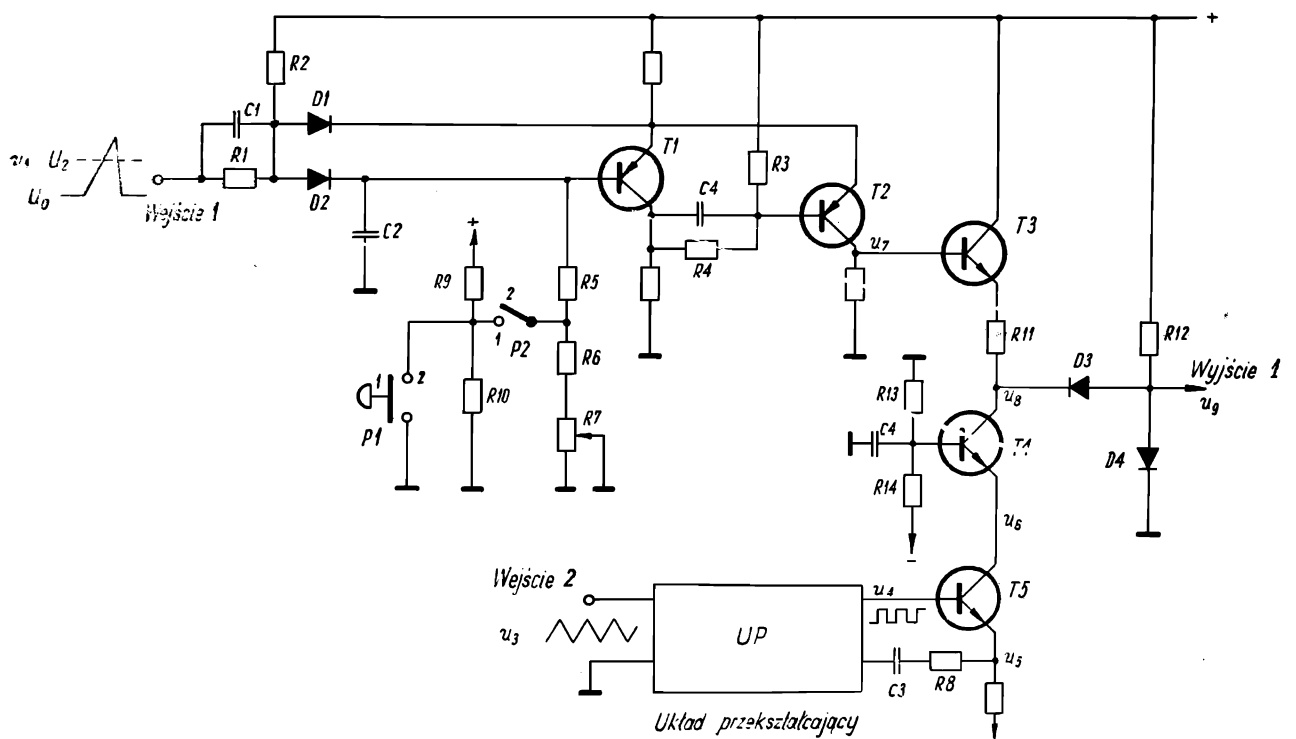


Fig. 2