

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-246189

(P2004-246189A)

(43) 公開日 平成16年9月2日(2004.9.2)

(51) Int. Cl.⁷

G02F 1/1335

G02B 5/20

G02F 1/1339

F I

G02F 1/1335

G02F 1/1335 505

G02B 5/20 101

G02F 1/1339 500

テーマコード (参考)

2H048

2H089

2H091

審査請求 未請求 請求項の数 5 O L (全 12 頁)

(21) 出願番号 特願2003-37201 (P2003-37201)

(22) 出願日 平成15年2月14日 (2003.2.14)

(71) 出願人 302020207
東芝松下ディスプレイテクノロジー株式会
社

東京都港区港南4-1-8

(74) 代理人 100058479

弁理士 鈴江 武彦

(74) 代理人 100091351

弁理士 河野 哲

(74) 代理人 100088683

弁理士 中村 誠

(74) 代理人 100108855

弁理士 蔵田 昌俊

(74) 代理人 100084618

弁理士 村松 貞男

最終頁に続く

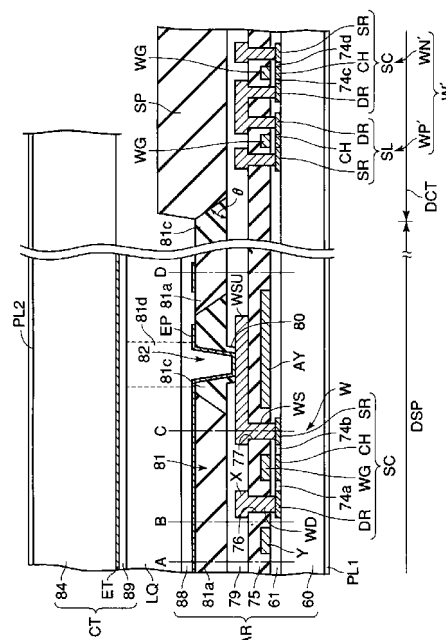
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】良好な表示品質を得ることができ、しかも信頼性を向上することができる液晶表示装置を提供することを目的とする。

【解決手段】液晶表示装置のアレイ基板ARは、画像を表示する表示領域DSPにおいて、複数の薄膜トランジスタWを覆って形成されるカラーフィルタ81、及び、カラーフィルタ上に形成され各薄膜トランジスタに接続される複数の画素電極EPを含み、表示領域DSPの周辺領域DCTにおいて、表示領域を囲むように配置された枠状の遮光層SPを含む。カラーフィルタ81は、表示領域DSPにおいて、互いに異なる色に着色され隣接する画素電極EPにそれぞれ割当てられる複数の着色層81cを含み、複数の着色層のうちの1つの所定の着色層81cが他を取り囲むように格子状に配置され、かつ、少なくとも1つの着色層81cが表示領域DSPと遮光層SPとの間に配置されることを特徴とする。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

アレイ基板と対向基板との間に液晶層を保持して構成される液晶表示装置において、前記アレイ基板は、
画像を表示する表示領域において、複数の走査線、これら走査線に交差する複数の信号線、これら走査線および信号線の交差位置近傍にそれぞれ配置される複数の薄膜トランジスタ、前記複数の薄膜トランジスタを覆って形成されるカラーフィルタ、及び、前記カラーフィルタ上に形成され各薄膜トランジスタに接続される複数の画素電極を含み、
前記表示領域の周辺領域において、前記表示領域を囲むように配置された枠状の遮光層を含み、
前記カラーフィルタは、前記表示領域において、互いに異なる色に着色され隣接する画素電極にそれぞれ割当てられる複数の着色層を含み、複数の着色層のうちの 1 つの所定の着色層が他を取り囲むように格子状に配置され、かつ、少なくとも 1 つの着色層が前記表示領域と前記遮光層との間に配置されることを特徴とする液晶表示装置。

10

【請求項 2】

前記表示領域と前記遮光層との間に配置される着色層は、前記表示領域において格子状に配置される所定の着色層であることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記所定の着色層を形成する材料は、他の着色層を形成する材料よりも粘性が低いことを特徴とする請求項 1 に記載の液晶表示装置。

20

【請求項 4】

前記アレイ基板は、前記カラーフィルタ上に配置され前記対向基板との間に所定のギャップを形成するための柱状スペーサを含み、
前記遮光層及び前記柱状スペーサは、同一材料によって形成されることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 5】

前記アレイ基板は、前記周辺領域において、前記走査線及び前記信号線のそれぞれに駆動信号を供給する駆動回路を備えたことを特徴とする請求項 1 に記載の液晶表示装置。

【発明の詳細な説明】

【0001】

30

【発明の属する技術分野】

この発明は、液晶表示装置に係り、特に、アレイ基板側にカラーフィルタを備えた構造のアクティブマトリクス型液晶表示装置に関する。

【0002】

【従来の技術】

液晶表示装置は、一般に複数の画素電極がマトリクス状に配置されるアレイ基板と、対向電極がこれら複数の画素電極に対向して配置される対向基板と、これらアレイ基板および対向基板間に保持される液晶層とで構成されている。

【0003】

近年では、液晶表示装置の高機能化および高精細化が多数の画素電極を高密度でアレイ基板上に配置することにより図られている。アクティブマトリクス型液晶表示装置では、複数のスイッチング素子が各々対応画素電極の電位を設定するために複数の走査線および複数の信号線の交差位置近傍にそれぞれ配置されている。スイッチング素子として薄膜トランジスタを利用した場合、高コントラストの画像が隣接画素間のクロストークを十分低減して得ることができる。

40

【0004】

ところで、カラー表示用の液晶表示装置は、さらに 3 原色の着色層で構成されるカラーフィルタを持つ。これら着色層は、複数の画素電極をそれぞれ透過する透過光を赤色、緑色、青色成分に限定するように画素電極に対向して配置されている。カラーフィルタは、従来対向基板側に形成されていたが、最近ではこのカラーフィルタをアレイ基板側に形成す

50

る試みもなされている。

【0005】

この場合、各着色層は、対応薄膜トランジスタを覆って形成される有機絶縁膜で構成され、対応画素電極がこの有機絶縁膜に形成されるコンタクトホールを介して対応薄膜トランジスタのソース電極に接続されている。すなわち、各着色層は、アレイ基板と対向基板との位置ずれに依存することなく画素電極に対応することができる。（例えば、特許文献1参照。）。

【0006】

【特許文献1】

特開2000-337345号公報

10

【0007】

【発明が解決しようとする課題】

従来、フォトリソグラフィプロセスにより液晶表示装置のアレイ基板上にカラーフィルタを形成する場合、一色目の着色層を略矩形の島状に形成した後に、二色目以降の着色層も一色目の着色層に隣接して同様の形状に形成している。この際、形成済みの着色層の凸状のコーナ部を起点として後に形成される着色層にスジ状の膜厚ムラが発生しやすい。

【0008】

この膜厚ムラは、後に形成される着色層材料を塗布した際の塗布ムラに起因しており、スジ状に厚くなったり薄くなったりすることがある。このような膜厚ムラは、表示品質を劣化させる原因となる。

20

【0009】

また、アレイ基板は、表示領域に配置された着色層を備えるとともに、表示領域外周の周辺領域に配置された駆動回路部を備えている。表示領域の外周に沿って、着色層の端部が急峻に形成されている場合、例えばテーパ角度が大きい場合や逆テーパ形状の場合など、着色層の存在する部分と存在しない部分との境界では段差が生じている。

【0010】

このため、着色層上に画素電極を形成するための金属材料を成膜した後にパターン化するためにレジスト層を塗布するが、このとき、着色層の存在しない部分のレジスト層の膜厚が着色層の存在する部分より厚くなる。このようなレジスト層を露光した場合、着色層の急峻な端部で陰ができやすく、この部分で金属材料を正確にパターン化できなくなることがある。すなわち、表示領域外周の着色層端部において金属材料が残ってしまうと、周辺領域の駆動回路部との間でショートが発生するおそれがあり、信頼性の低下を招くことになる。

30

【0011】

この発明は、上述した問題点に鑑みなされたものであって、その目的は、良好な表示品質を得ることができ、しかも信頼性を向上することができる液晶表示装置を提供することにある。

【0012】

【課題を解決するための手段】

この発明の様態による液晶表示装置は、
アレイ基板と対向基板との間に液晶層を保持して構成され、
前記アレイ基板は、

40

画像を表示する表示領域において、複数の走査線、これら走査線に交差する複数の信号線、これら走査線および信号線の交差位置近傍にそれぞれ配置される複数の薄膜トランジスタ、前記複数の薄膜トランジスタを覆って形成されるカラーフィルタ、及び、前記カラーフィルタ上に形成され各薄膜トランジスタに接続される複数の画素電極を含み、
前記表示領域の周辺領域において、前記表示領域を囲むように配置された枠状の遮光層を含み、

前記カラーフィルタは、前記表示領域において、互いに異なる色に着色され隣接する画素電極にそれぞれ割当てられる複数の着色層を含み、複数の着色層のうちの1つの所定の着

50

色層が他を取り囲むように格子状に配置され、かつ、少なくとも1つの着色層が前記表示領域と前記遮光層との間に配置されることを特徴とする。

【0013】

【発明の実施の形態】

以下、この発明の一実施の形態に係る液晶表示装置について図面を参照して説明する。

【0014】

図1乃至図4に示すように、液晶表示装置は、アレイ基板ARと、対向基板CTと、これらアレイ基板ARおよび対向基板CT間に保持された液晶層LQと、を備えて構成されている。このような液晶表示装置では、画像を表示する表示領域DSPにおいて、アレイ基板ARは、マトリクス状に配置された $m \times n$ 個の画素電極EPを備え、対向基板CTは、これら画素電極EPのマトリクスアレイに対向するように配置された単一の対向電極ETを備えている。アレイ基板ARおよび対向基板CTは、それぞれ液晶層LQに対して反対側に貼り付けられた偏光板PL1およびPL2を備えている。

10

【0015】

すなわち、アレイ基板ARは、高歪点ガラス板や石英板などの透光性絶縁基板60を用いて形成される。このアレイ基板ARは、表示領域DSPにおいて、 $m \times n$ 個の画素電極EPに加えて、これら画素電極EPの行に沿ってそれぞれ形成された n 本の走査線Y（ $Y_1 \sim Y_n$ ）、これら画素電極EPの列に沿って形成された m 本の信号線X（ $X_1 \sim X_m$ ）、各々対応走査線Yおよび対応信号線Xの交差位置近傍にスイッチング素子として配置された $m \times n$ 個の画素用薄膜トランジスタW、および各々補助容量CSを構成するよう対応行の画素電極EPに容量結合して n 本の走査線Yと略平行に形成される補助容量線AYを有している。各補助容量線AYは、対向基板CTの対向電極ETに電氣的に接続されている。

20

【0016】

アレイ基板ARは、さらに、表示領域DSPの周辺の周辺領域すなわち駆動回路領域DCTにおいて、 n 本の走査線Yに接続される走査線ドライバYD、 m 本の信号線Xに接続される信号線ドライバXD、およびこれら走査線ドライバYD及び信号線ドライバXDを制御するコントローラCNTを有している。

【0017】

走査線ドライバYDは、これら n 本の走査線Yに順次走査信号（駆動信号）を供給する。また、信号線ドライバXDは、各行の薄膜トランジスタWが走査信号によってオンする毎に m 本の信号線Xに映像信号（駆動信号）を供給する。これにより、各行の画素電極EPは、対応薄膜トランジスタWを介して供給される映像信号に応じた画素電位にそれぞれ設定される。

30

【0018】

走査線ドライバYD及び信号線ドライバXDは、画素電極EPのマトリクスアレイと一緒に表示領域DSPに配置される画素用薄膜トランジスタWと同一プロセスでこの表示領域DSPの外側となる駆動回路領域DCTに形成されている。これら走査線ドライバYD及び信号線ドライバXDは、複数の回路用薄膜トランジスタW'、すなわちPチャネル薄膜トランジスタWP'及びNチャネル薄膜トランジスタWN'で構成されている。このNチャネル薄膜トランジスタWN'は、配線先を除いて画素用薄膜トランジスタWと同様な構造を有している。

40

【0019】

アレイ基板ARにおいて、各画素用薄膜トランジスタWは、Nチャネル薄膜トランジスタであり、1本の走査線Yに接続されるゲート電極WG、1個の画素電極EPに接続されるソース電極WS、及び1本の信号線Xに接続されるドレイン電極WDを有している。ゲート電極WGは、走査線Yから延出するように形成された電極である。

【0020】

薄膜トランジスタWは、さらに透光性絶縁基板60上に形成されたポリシリコン半導体層SCと、この半導体層SCを覆うゲート絶縁膜61とを有している。走査線Y、ゲート電

50

極WG、及び補助容量線AYは、このゲート絶縁膜61上に形成され、層間絶縁膜75により覆われる。

【0021】

ソース電極WS及びドレイン電極WDは、ゲート電極WGの両側において半導体層SCに形成されたソース領域SR及びドレイン領域DRにコンタクトした電極である。ドレイン電極WDは、信号線Xの一部に接続されている。ソース電極WSは、上部ソース電極WSUを介して画素電極EPに接続されている。

【0022】

信号線X及び上部ソース電極WSUは、層間絶縁膜75上に形成されている。上部ソース電極WSUは、補助容量線AYに重なるように層間絶縁膜75上において薄膜トランジスタWから延出する。これら信号線X及び上部ソース電極WSUは、保護絶縁膜79で覆われている。 10

【0023】

画素電極EPは、保護絶縁膜79を覆い画素電極EPの透過光をフィルタする絶縁性カラーフィルタ81上に形成され、補助容量線AYの上方で上部ソース電極WSUに接続されている。ちなみに、画素用薄膜トランジスタWは、ゲート電極WG下方のチャネル領域CHとドレイン領域DR及びソース領域SRとの間にLDD (Lightly Doped Drain) 領域74a, 74bを有している。また、回路用のNチャネル薄膜トランジスタWN'も画素用薄膜トランジスタWと同様に、ゲート電極WG下方のチャネル領域CHとドレイン領域DR及びソース領域SRとの間にLDD領域74c, 74dを有して 20 いる。

【0024】

絶縁性カラーフィルタ81は、互いに異なる色、例えば赤色、青色、緑色といった3原色にそれぞれ着色された着色層81a, 81b, 81c、及び、これら着色層81a, 81b, 81cに形成される複数のコンタクトホール82を含む。赤色着色層81a, 青色着色層81b, 緑色着色層81cは、行方向において隣接する赤色用、青色用、緑色用の画素電極EPを1組として、これら画素電極EPにそれぞれ割当てられる。

【0025】

赤色着色層81a及び青色着色層81bは、それぞれ赤色用及び青色用画素電極EPにそれぞれ重なるよう島状に配置されている。緑色着色層81cは、赤色着色層81a及び青色着色層81bを取り囲むように格子状に形成され、緑色用画素電極EP及び対応補助容量線AYに重なるように配置される。 30

【0026】

複数のコンタクトホール82は、補助容量線AYに沿って緑色着色層81cに形成されている。赤色用、青色用、及び緑色用画素電極EPは、赤色着色層81a、青色着色層81b、及び緑色着色層81cに形成されたそれぞれ対応するコンタクトホール82を介してそれぞれの薄膜トランジスタWの上部ソース電極WSUにコンタクトする。

【0027】

画素電極EPのマトリクスアレイは、配向膜88で全体的に覆われている。また、アレイ基板ARは、複数のコンタクトホール82の間隙において緑色着色層81c上に形成された複数の黒色着色層81dを柱状スペーサとして有している。 40

【0028】

一方、アレイ基板ARは、駆動回路領域DCTにおいて、図4及び図5に示すように、表示領域DSPを囲むように配置された枠状の遮光層SPを備えている。この遮光層SPは、柱状スペーサ81dと同一の黒色着色層によって同一工程にて形成される。このように、遮光層SP及び柱状スペーサ81dを同一工程で形成することにより、製造工程数の低減化が可能となり、製造コストを削減することができる。

【0029】

絶縁性カラーフィルタ81の少なくとも1つの着色層は、表示領域DSPと遮光層SPとの間に配置されている。すなわち、少なくとも1つの着色層は、表示領域DSPの外周に 50

沿って棒状に形成され、表示領域 D S P の各着色層 8 1 a、8 1 b、8 1 c と駆動回路領域 D C T の遮光層 S P との間において、保護絶縁膜 7 9 を覆うように配置されている。

【0030】

図 4 及び図 5 に示した例では、表示領域 D S P と駆動回路領域 D C T との間の保護絶縁膜 7 9 は、棒状の緑色着色層 8 1 c によって隙間なく覆われている。つまり、この緑色着色層 8 1 c は、表示領域 D S P において格子状に形成した着色層と同一である。

【0031】

このように、表示領域 D S P と遮光層 S P との間に棒状の着色層を配置したことにより、表示領域 D S P の外周に沿った遮光性を向上することができる。なお、上述した例では、表示領域 D S P の外周に沿って緑色着色層 8 1 c を配置したが、表示領域 D S P において格子状に形成した着色層と同一である必要はなく、また、緑色着色層 8 1 c より透過率の低い青色着色層 8 1 b を用いることにより、遮光性をさらに向上することができる。また、複数の着色層を棒状に配置しても良く、この場合は遮光性の向上の他に、周辺部の色付きを防止することができ、見栄えを向上することができる。

【0032】

また、表示領域 D S P と遮光層 S P との間の着色層は、比較的粘性の低い材料によって形成される。すなわち、各着色層 8 1 a、8 1 b、8 1 c は、物性が異なり、特に着色層を形成するための樹脂材料やこれに分散される顔料濃度などに応じて粘性が異なる。粘性の高い着色層を表示領域 D S P の周辺に配置した場合、その着色層の端部が急峻になり、テーパー角度 θ が大きく形成される。このため、この着色層上に配置される画素電極のパターニング工程において、この着色層端部で正確にパターン化できず、残った金属材料によって駆動回路領域 D C T の回路用薄膜トランジスタ W' との間でショートが発生するおそれがある。

【0033】

この実施の形態では、回路用薄膜トランジスタ W' の近傍に配置される着色層は、他の着色層よりも粘性が低い材料を用いて形成されている。つまり、表示領域 D S P の最外周に沿って粘性の低い材料からなる 1 つの着色層を棒状に配置したことにより、着色層端部でのテーパー角度 θ を小さくすることができ、絶縁性カラーフィルタ 8 1 上に配置される画素電極のパターン化を妨げることがなくなる。このため、回路用薄膜トランジスタ W' との間でショートを防止することができ、信頼性の向上を図ることができる。

【0034】

一方、対向基板 C T は、高歪点ガラス板や石英板などの透光性絶縁基板 8 4 を用いて形成される。この対向基板 C T は、表示領域 D S P において、対向電極 E T を備えている。この対向電極 E T は、画素電極 E P のマトリクスアレイに対向するように形成され、配向膜 8 9 で全体的に覆われている。このような対向基板 C T と、上述したようなアレイ基板 A R とをそれぞれの配向膜 8 9 及び 8 8 を対向して配置したとき、柱状スペーサ 8 1 d は、両者の間に所定のギャップを形成する。

【0035】

液晶層 L Q は、これらアレイ基板 A R の配向膜 8 8 と対向基板 C T の配向膜 8 9 との間に形成されたギャップに封入された液晶組成物で構成される。

【0036】

ここで、上述の液晶表示装置の製造方法について説明する。

まず、アレイ基板 A R の製造工程において、アモルファスシリコン (a-Si) 半導体膜が C V D 法などにより 50 nm 程度の厚さで透光性絶縁基板 6 0 上に被着される。450℃で 1 時間炉アニールを行った後、XeCl エキシマレーザ光がアモルファスシリコン (a-Si) 半導体膜に照射される。これにより、半導体膜の a-Si が多結晶化してポリシリコン半導体膜となる。その後、ポリシリコン半導体膜は、フォトリソ法によりパターンニングされ、画素用薄膜トランジスタ W 及び回路用薄膜トランジスタ W' の半導体層 S C を形成する。続いて、SiO_x のゲート絶縁膜 6 1 が C V D 法により絶縁基板 6 0 の全面に 100 nm 程度の厚さで被着される。

【0037】

続いて、Ta, Cr, Al, Mo, W, Cuなどの単体又はその積層膜あるいは合金膜が400nm程度の厚さでゲート絶縁膜61上に全体的に被着され、さらに走査線Y、補助容量線AY、画素用薄膜トランジスタW及び回路用薄膜トランジスタW'のゲート電極WG及び駆動回路領域DCT内の各種配線を得るためにフォトエッチング法により所定の形状にパターニングされる。

【0038】

その後、不純物の注入がゲート電極WGをマスクとして用いたイオン注入またはイオンドーピング法により行われる。この不純物注入では、 PH_3/H_2 の雰囲気を用いられ、リンが例えば加速電圧80keV、ドーズ量 $5 \times 10^{15} \text{ atoms/cm}^2$ で高濃度注入される。これに続き、画素用薄膜トランジスタWのドレイン電極WD及びソース電極WS、並びに回路用のNチャネル薄膜トランジスタWN'のソース電極WS及びドレイン電極WDが形成される。

10

【0039】

続いて、画素用薄膜トランジスタW及び回路用Nチャネル薄膜トランジスタWN'は、不必要な不純物注入を避けるためにレジストで被覆される。この後、不純物の注入が回路用Pチャネル薄膜トランジスタWP'のゲート電極WGをそれぞれマスクとして用いてイオン注入またはイオンドーピング法により行われる。不純物注入では、 $\text{B}_2\text{H}_6/\text{H}_2$ の雰囲気を用いられ、ボロンが加速電圧80keV、ドーズ量 $5 \times 10^{15} \text{ atoms/cm}^2$ で高濃度注入される。これに続き、Pチャネル薄膜トランジスタWP'のソース電極WS及びドレイン電極WDが形成される。その後、不純物の注入がさらにLDD領域74a, 74b, 74c, 74dを形成するために行われ、注入不純物は基板のアニールにより活性化される。

20

【0040】

さらに、 SiO_2 の層間絶縁膜75が例えばPECVD法を用いて基板露出面を全体に覆うように500nm程度の厚さで被着される。この層間絶縁膜75は、画素用薄膜トランジスタWのドレイン電極WD及びソース電極WSを露出するコンタクトホール76, 77、並びに回路用薄膜トランジスタWP', WN'のソース電極WS及びドレイン電極WDをそれぞれ露出するコンタクトホールを形成するためにフォトエッチング法により選択的に除去される。

30

【0041】

続いて、Ta, Cr, Al, Mo, W, Cuなどの単体又はその積層膜あるいは合金膜が500nm程度の厚さで被着され、さらに信号線X、画素用薄膜トランジスタWのドレイン電極WDと信号線Xとの接続、及びソース電極WSと上部ソース電極WSUとの接続、及び駆動回路領域DCT内の回路用薄膜トランジスタW'の各種配線を行うためにフォトエッチング法により所定の形状にパターニングされる。

【0042】

さらに、 SiNx の保護絶縁膜79がPECVD法により基板露出面を全体に覆うように形成され、上部ソース電極WSUを露出するコンタクトホール82を形成するためにフォトエッチング法により選択的に除去される。

40

【0043】

続いて、絶縁性カラーフィルタ81が形成される。ここでは、まず、緑色の有機絶縁膜が基板露出面を全体的に覆うように3 μm 程度の厚さで塗布され、その後、図6の(a)に示すように、表示領域DSPに格子状の着色層81cを残すようにパターニングされるとともに、表示領域DSPの外周に沿って枠状に着色層81cを残すようにパターニングされる。なお、この緑色着色層81cのパターニングでは、同時に、上部ソース電極WSUを露出するコンタクトホール82も形成される。

【0044】

これに続き、青色の有機絶縁膜が基板露出面を全体的に覆うように3 μm 程度の厚さで塗布され、その後、図6の(b)に示すように、表示領域DSPにおいて格子状の緑色着色

50

層 8 1 c の内側に島状の着色層 8 1 b を残すようにパターンニングされる。これに続いて、赤色の有機絶縁膜が基板露出面を全体的に覆うように 3 μ m 程度の厚さで塗布され、その後、図 6 の (c) に示すように、表示領域 D S P において格子状の緑色着色層 8 1 c の内側に着色層 8 1 b に隣接して着色層 8 1 c を残すようにパターンニングされる。

【0045】

このように、格子状の緑色着色層 8 1 c を形成した後に、この緑色着色層 8 1 c によって取り囲まれた内側に青色着色層 8 1 b 及び赤色着色層 8 1 a を順次形成することにより、先に形成済みの着色層に凸状のコナ部が存在しない。このため、後に形成される着色層材料を塗布した際に凸状のコナ部を起点とした膜厚ムラの発生を防止することができる。

10

【0046】

続いて、透光性金属材料として例えば I T O (I n d i u m T i t a n O x i d e) がスパッタ法により 100 nm 程度の厚さで堆積され、上部ソース電極 W S U にコンタクトした画素電極 E P を残すようにフォトリソ法により所定の形状にパターンニングされる。

【0047】

続いて、黒色の有機絶縁膜が基板露出面を全体的に覆うように 5 μ m 程度の厚さで塗布され、補助容量線 A Y に沿ってコンタクトホール 8 2 の間隙に配設される柱状スペーサを構成する着色層 8 1 d を形成するためにパターンニングされる。このとき、同時に駆動回路領域 D C T においては黒色の有機絶縁膜が表示領域 D S P の外周を遮光する遮光層 S P を形成するためにパターンニングされる。この遮光層 S P は、表示領域 D S P の外周を囲む緑色着色層 8 1 c の最外周を一部覆うように配置される。これにより、遮光層 S P と表示領域 D S P との間の保護絶縁膜 7 9 が露出することはない。

20

【0048】

さらに、低温キュア型のポリイミドが配向膜 8 8 を形成するために画素電極 E P のマトリクスアレイを全体的に覆って塗布されラビング処理される。

【0049】

対向基板 C T の製造工程において、まず、透光性金属材料の例えば I T O をスパッタ法により絶縁基板 8 4 上に堆積させ、対向電極 E T を残すようにフォトリソ法によりパターンニングされる。続いて、低温キュア型のポリイミドが配向膜 8 9 を形成するために対向電極 E T を全体的に覆って塗布されラビング処理される。ここで、配向膜 8 9 の配向軸は、配向膜 8 8 の配向軸に対して 90 度ずれるように設定される。

30

こうして得られたアレイ基板 A R 及び対向基板 C T は、液晶層 L Q を挟んで互いに貼合される。液晶層 L Q は、アレイ基板 A R と対向基板 C T との間隙をシール材で囲んだセルにネマティック液晶などの液晶組成物を注入し封止することにより得られる。アレイ基板 A R 及び対向基板 C T の貼合せ後、偏光板 P L 1 及び P L 2 がそれぞれ液晶層 L Q とは反対側においてアレイ基板 A R 及び対向基板 C T に貼り付けられる。以上の工程により、液晶表示装置が製造される。

【0050】

以上説明したように、この実施の形態に係る液晶表示装置によれば、表示領域においては、アレイ基板上に最も先に形成される特定の一つの着色層は、格子状に配置される。このため、これに続いて順次形成される着色層は、特定の着色層によって囲まれた内側に配置されることになる。したがって、第 2 番目以降の着色層を形成する場合には、先に形成済みの着色層のコナ部が存在せず、コナ部に起因するスジ状の膜厚ムラの発生を抑制することが可能となる。これにより、良好な表示品質を実現することができる。

40

【0051】

また、特定の一つの着色層は、他の着色層よりも粘性が低い材料を用いて形成される。これにより、表示領域の外周に沿って枠状に形成された着色層の端部においてテーパ角を緩やかにすることができ、また逆テーパ形状にもなりにくくなる。このため、後の画素電極のフォトリソ工程において塗布されるレジスト層の膜厚変化を抑えることができ、

50

画素電極金属の残膜をなくすことができる。したがって、駆動回路部との間のショートが発生を防止することができ、表示装置としての信頼性を向上することができる。

【0052】

なお、この発明は上記各実施の形態に限定されるものではなく、その実施の段階ではその要旨を逸脱しない範囲で種々な変形・変更が可能である。また、各実施の形態は可能な限り適宜組み合わせて実施されてもよく、その場合組み合わせによる効果が得られる。

【0053】

【発明の効果】

以上説明したように、この発明によれば、良好な表示品質を得ることができ、しかも信頼性を向上することができる液晶表示装置を提供することができる。

10

【図面の簡単な説明】

【図1】図1は、この発明の一実施の形態に係る液晶表示装置の構成を概略的に示す回路図である。

【図2】図2は、図1に示した液晶表示装置におけるカラー表示画素の平面構造を概略的に示す図である。

【図3】図3は、図2に示したカラー表示画素における着色層、コンタクトホール、及び、柱状スペーサの配置例を示す図である。

【図4】図4は、図2に示した位置A、B、C、Dを結ぶカラー表示画素の断面構造を概略的に示す図である。

【図5】図5は、図1に示した液晶表示装置における表示領域及び駆動回路領域の境界付近の着色層、及び、遮光層の配置例を示す図である。

20

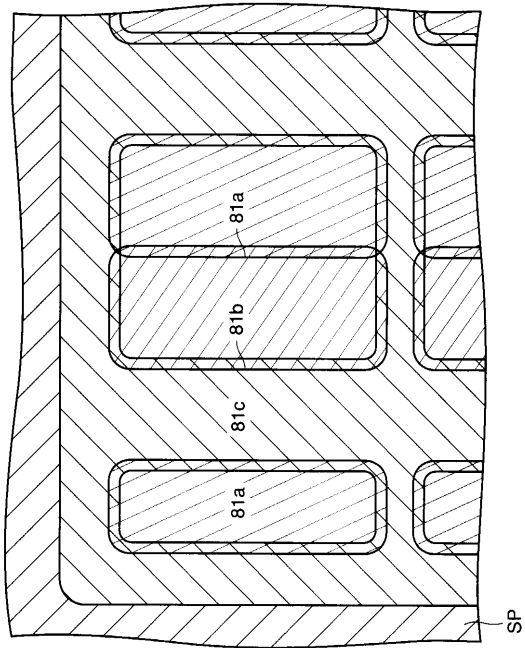
【図6】図6の(a)乃至(c)は、絶縁カラーフィルタの製造工程を示す図である。

【符号の説明】

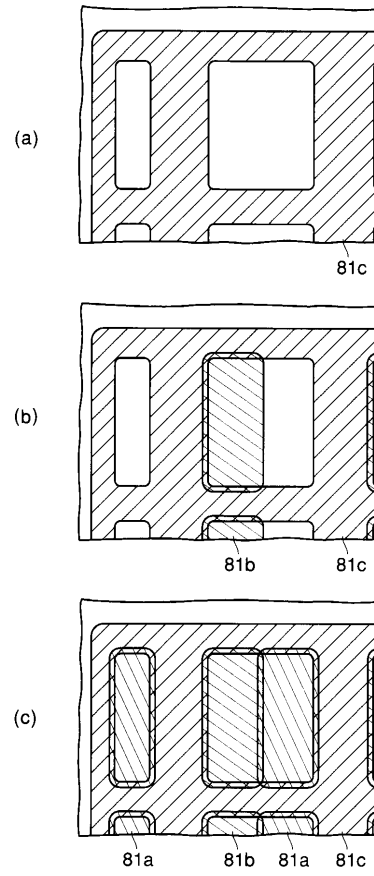
A R…アレイ基板、C T…対向基板、L Q…液晶層、X…信号線、Y…走査線、E P…画素電極、E T…対向電極、A Y…補助容量線、W…画素用薄膜トランジスタ、W N'…回路用Nチャネル薄膜トランジスタ、W P'…回路用Pチャネル薄膜トランジスタ、W S U…上部ソース電極、6 0, 8 4…透光性絶縁基板、6 1…ゲート絶縁膜、7 4 a～7 4 d…N型L D D領域、7 5…層間絶縁膜、7 9…保護絶縁膜、8 1…絶縁性カラーフィルタ、8 1 a…緑色着色層、8 1 b…青色着色層、8 1 c…赤色着色層、8 1 d…黒色着色層（柱状スペーサ）、8 2…コンタクトホール、S P…遮光層、D S P…表示領域、D C T…駆動回路領域

30

【図 5】



【図 6】



フロントページの続き

(74)代理人 100092196

弁理士 橋本 良郎

(72)発明者 畑中 孝之

東京都港区港南四丁目1番8号 東芝松下ディスプレイテクノロジー株式会社内

(72)発明者 長田 洋之

東京都港区港南四丁目1番8号 東芝松下ディスプレイテクノロジー株式会社内

(72)発明者 飯塚 哲也

東京都港区港南四丁目1番8号 東芝松下ディスプレイテクノロジー株式会社内

Fターム(参考) 2H048 BA02 BA45 BB02 BB08 BB44

2H089 LA01 LA04 LA10 LA11 MA03X NA05 NA08 NA12 NA14 PA02

QA14

2H091 FA02Y FA35Y FB02 GA08 LA01 LA16 LA20