



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I464787 B

(45) 公告日：中華民國 103 (2014) 年 12 月 11 日

- (21) 申請案號：100143097 (22) 申請日：中華民國 100 (2011) 年 11 月 24 日
- (51) Int. Cl. : **H01L21/28 (2006.01)** **H01L29/786 (2006.01)**
H01L21/336 (2006.01) **G02F1/1343 (2006.01)**
G02F1/1368 (2006.01)
- (30) 優先權：2011/09/30 中國大陸 201110298151.6
- (71) 申請人：深超光電（深圳）有限公司（中國大陸）CENTURY DISPLAY (SHENXHEN) CO., LTD. (CN)
 中國大陸
- (72) 發明人：柳智忠 LIU, CHIH CHUNG (TW)；江冠賢 JIANG, KUAN HSIEN (TW)；謝蓓 XIE, BEI (CN)；黎昔耀 LI, XIYAO (CN)
- (74) 代理人：陳俊銘
- (56) 參考文獻：
- | | | | |
|----|----------------|----|----------------|
| US | 2002/0033921A1 | US | 2002/0057411A1 |
| US | 2003/0123009A1 | US | 2006/0285050A1 |
- 審查人員：周楷智
- 申請專利範圍項數：22 項 圖式數：32 共 62 頁

(54) 名稱

邊緣電場切換型液晶顯示面板之陣列基板及其製作方法

ARRAY SUBSTRATE OF FRINGE FIELD SWITCHING MODE LIQUID CRYSTAL DISPLAY PANEL AND METHOD OF MANUFACTURING THE SAME

(57) 摘要

本發明關於一種邊緣電場切換型液晶顯示面板之陣列基板及其製作方法。在本發明之邊緣電場切換型液晶顯示面板之陣列基板中，閘極電極與共通電極係由同一光罩製程形成於基板上，且共通電極、閘極線以及閘極電極係設置於同一層，且保護層係設置於畫素電極上。保護層具有複數個第一開口，且各第一開口係至少部分暴露畫素電極。

An array substrate of a fringe field switching (FFS) mode liquid crystal display (LCD) panel and manufacturing method thereof are provided. The gate electrodes and the common electrode of the FFS mode LCD panel are formed on the substrate by the same photolithographic process, and the common electrode, the gate lines and the gate electrodes are disposed on the same layer. The passivation layer of the FFS mode LCD panel is formed on the pixel electrodes. The passivation layer has a plurality of first openings, and each of the first openings at least partially exposes the pixel electrodes.

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：

100143049

H01L 21/28

:2006.011

※申請日：

100.11.24

※IPC 分類：

H01L 29/186

:2006.011

一、發明名稱：(中文/英文)

H01L 21/376

:2006.011

G02F 1/043

G02F 1/368

:2006.011

:2006.011

邊緣電場切換型液晶顯示面板之陣列基板及其製作方法/ARRAY

SUBSTRATE OF FRINGE FIELD SWITCHING MODE LIQUID

CRYSTAL DISPLAY PANEL AND METHOD OF MANUFACTURING

THE SAME

二、中文發明摘要：

本發明關於一種邊緣電場切換型液晶顯示面板之陣列基板及其製作方法。在本發明之邊緣電場切換型液晶顯示面板之陣列基板中，閘極電極與共通電極係由同一光罩製程形成於基板上，且共通電極、閘極線以及閘極電極係設置於同一層，且保護層係設置於畫素電極上。保護層具有複數個第一開口，且各第一開口係至少部分暴露畫素電極。

三、英文發明摘要：

An array substrate of a fringe field switching (FFS) mode liquid crystal display (LCD) panel and manufacturing method thereof are provided. The gate electrodes and the common electrode of the FFS mode LCD panel are formed on the substrate by the same photolithographic process, and the common electrode, the gate lines and the gate electrodes are disposed on the same layer. The passivation layer

of the FFS mode LCD panel is formed on the pixel electrodes. The passivation layer has a plurality of first openings, and each of the first openings at least partially exposes the pixel electrodes.

四、指定代表圖：

(一)本案指定代表圖為：第(12)圖。

(二)本代表圖之元件符號簡單說明：

12	第一導電層	12G	閘極電極
12P	閘極墊電極	16	第一透明導電層
16C	共通電極	20	圖案化半導體層
22	圖案化歐姆接觸層	24	第二導電層
24S	源極電極	24D	汲極電極
24P	資料墊下電極	26	保護層
261	第一開口	262	第二開口
263	第三開口	264	第四開口
28	第二透明導電層	28P	畫素電極
28D	資料墊上電極	28L	條狀電極
28S	狹縫	100	陣列基板
DL	資料線	GL	閘極線
S	間隔	TFT	薄膜電晶體

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

六、發明說明：

【發明所屬之技術領域】

本發明係有關於一種邊緣電場切換(fringe field switching, FFS)型液晶顯示(LCD)面板之陣列基板及其製作方法，尤指一種其閘極電極、閘極線以及共通電極係以同一光罩製程所形成且設置於同一平面之邊緣電場切換型液晶顯示面板之陣列基板及其製作方法。

【先前技術】

依據驅動液晶分子所需施加電場的方向不同，液晶顯示面板可廣泛地區分為垂直電場型液晶顯示面板與水平電場型液晶顯示面板。

於水平電場型液晶顯示面板中，液晶分子係被一於共通電極與畫素電極間形成之水平電場所驅動。藉由於下基板上平行設置之共通電極與畫素電極，液晶分子可因此被共通電極與畫素電極間產生之水平電場所驅動。因此，水平電場型液晶顯示面板亦被稱為平面旋轉(in-plan switching, IPS)型液晶顯示面板。

邊緣電場切換型液晶顯示面板實際上可被歸類為一種改良型之 IPS 型液晶顯示面板。更明確地說，一般傳統的 FFS 型液晶顯示面板與 IPS 型液晶顯示面板兩者間最大的不同在於，FFS 型液晶顯示面板的共通電極與畫素電極係均由一透明導電材料例如氧化銦錫

(indium tin oxide, ITO)所形成，且 FFS 型液晶顯示面板的共通電極與畫素電極係形成於 FFS 型液晶顯示面板之陣列基板的不同層之中。此外，在 FFS 型液晶顯示面板中，不是畫素電極設置於共通電極與下基板之上，就是畫素電極設置於共通電極與下基板之間。共通電極與畫素電極兩者之其中一者係包括複數個狹縫以及複數個條狀電極藉以產生一邊緣電場。另外，共通電極與畫素電極兩者之其中一者需具有一足夠之寬度以使得位於畫素電極與共通電極上之所有液晶分子可藉此被驅動。由於畫素電極與共通電極均由可透光之透明導電材料所形成，因此 FFS 型液晶顯示面板可具有比 IPS 型液晶顯示面板更佳的開口率與穿透率。

在一般業界中，傳統上係使用六道光罩製程來製作 FFS 型液晶顯示面板之陣列基板。然而，此傳統製程係面臨製程過於複雜以及製作成本過高等問題。

【發明內容】

本發明之目的之一在於提供一種邊緣電場切換型液晶顯示面板之陣列基板及其製作方法，以達到簡化製程以及降低成本之目的。

本發明提供一種邊緣電場切換型液晶顯示面板之陣列基板的製作方法，包括下列步驟。首先，提供一基板，並進行一第一光罩製程，以於基板上形成複數條閘極線、複數個閘極電極以及一共通電極。第一光罩製程包括：於基板上形成一第一導電層，並於第一導

電層上形成一第一圖案化光阻；將未被第一圖案化光阻覆蓋之第一導電層移除，以於基板上形成閘極線與閘極電極；形成一第一透明導電層，覆蓋基板與第一圖案化光阻；以及剝離第一圖案化光阻與覆蓋於第一圖案化光阻上之第一透明導電層，以於基板上形成共通電極。然後，形成一閘極介電層，以覆蓋基板、閘極線、閘極電極以及共通電極。之後，進行一第二光罩製程，以於閘極介電層上形成一圖案化半導體層。接著，進行一第三光罩製程，以於閘極介電層與圖案化半導體層上形成複數條資料線、複數個源極電極以及複數個汲極電極。然後，進行一第四光罩製程，以於閘極介電層上形成複數個畫素電極，且各畫素電極係與一對應之汲極電極接觸以形成電性連結。之後，進行一第五光罩製程，以於閘極介電層、資料線、源極電極、汲極電極以及畫素電極上形成一保護層。保護層具有複數個第一開口，且各第一開口至少部分暴露畫素電極。

本發明提供一種邊緣電場切換型液晶顯示面板之陣列基板，其包括一基板、一閘極線、一資料線、一薄膜電晶體、一共通電極、一畫素電極以及一保護層。閘極線、資料線以及薄膜電晶體係設置於基板上。薄膜電晶體包括一閘極電極、一閘極介電層、一圖案化半導體層、一源極電極以及一汲極電極。閘極電極係與閘極線電性連結。閘極介電層係設置於閘極電極上。圖案化半導體層係設置於閘極介電層上。源極電極與汲極電極係設置於圖案化半導體層上，且源極電極係與資料線電性連結。共通電極係設置於基板與閘極介電層之間，且共通電極、閘極電極以及閘極線係設置於同一平面上。

畫素電極係設置於閘極介電層上，且畫素電極係與汲極電極電性連結。保護層係設置於畫素電極上，且保護層具有一第一開口。第一開口係至少部分暴露畫素電極。

在本發明中，藉由以同一光罩製程形成共通電極、閘極線以及閘極電極來達到簡化製程步驟之目的。此外，畫素電極係被保護層所覆蓋，且畫素電極係藉由保護層之開口而被部分暴露出來。由於畫素電極與共通電極間所形成電場方向上的介電材料厚度減少，故可因此提升於邊緣電場切換型液晶顯示面板中驅動液晶分子之效果。

【實施方式】

為使熟習本發明所屬技術領域之一般技藝者能更進一步了解本發明，下文特列舉本發明之數個較佳實施例，並配合所附圖式，詳細說明本發明的構成內容。需注意的是圖式僅以說明為目的，並未依照原尺寸作圖。此外，在文中使用例如”第一”與”第二”等敘述，僅用以區別不同的元件，並不對其產生順序之限制。

請參考第 1 圖至第 13 圖。第 1 圖至第 13 圖繪示了本發明之第一較佳實施例之邊緣電場切換型液晶顯示面板之陣列基板之製作方法示意圖。其中第 1 圖至第 3 圖為側視圖，第 4 圖、第 6 圖、第 8 圖、第 10 圖以及第 12 圖為上視圖，而第 5 圖、第 7 圖、第 9 圖、第 11 圖以及第 13 圖分別為對應第 4 圖、第 6 圖、第 8 圖、第 10

圖以及第 12 圖中沿剖線 I-I'、剖線 II-II'、剖線 III-III' 以及剖線 IV-IV' 所繪示之剖面示意圖。如第 1 圖所示，提供一基板(亦可視為一下基板)10。基板 10 可為一透明基板例如玻璃基板、塑膠基板或石英基板，但並以此為限。接著，進行一第一光罩製程，此第一光罩製程包括下列步驟。首先，於基板 10 上形成一第一導電層 12。第一導電層 12 可由導電材料例如鋁(aluminum, Al)、銅(copper, Cu)、鉬(molybdenum, Mo)等金屬導電材料所形成，但並不以此為限。舉例來說，於本發明之其他較佳實施例中，第一導電層 12 亦可包括一複合層結構例如一由鉬/鋁/鉬(Mo/Al/Mo)堆疊之結構、一由鉬/鋁(Mo/Al)堆疊之結構或其他含有鋁之多層結構，但亦不以此為限。然後，於第一導電層 12 上形成一第一圖案化光阻 14，以覆蓋部分之第一導電層 12，且被第一圖案化光阻 14 所覆蓋之第一導電層 12 的區域可用以形成閘極線、閘極電極、閘極墊電極以及共通線。在本實施例中，第一圖案化光阻 14 可藉由例如一使用光罩(圖未示)之曝光製程來定義圖案。如第 2 圖所示，利用例如一蝕刻製程，將未被第一圖案化光阻 14 覆蓋之第一導電層 12 移除，以於基板 10 上形成複數個閘極線(第 2 圖未示)、複數個閘極電極 12G 以及複數個閘極墊電極(第 2 圖未示)。各閘極墊電極係與對應之閘極線的一端相連。在本實施例中，第一導電層 12 較佳係被蝕刻，例如藉由控制蝕刻製程之參數，以使得各閘極線之寬度小於位於閘極線上之第一圖案化光阻 14 之寬度，使得各閘極電極 12G 之寬度小於位於閘極電極 12G 上之第一圖案化光阻 14 之寬度，且使得各閘極墊電極之寬度小於位於閘極墊電極上之第一圖案化光阻 14 之寬度。舉例來說，如第 2

圖所示，閘極電極 12G 之寬度 W_1 係小於第一圖案化光阻 14 之寬度 W_2 。用來控制閘極線以及閘極電極 12G 線寬之蝕刻參數可包括例如蝕刻液的濃度、蝕刻時間、製程溫度以及製程壓力等，但並不以此為限。

如第 3 圖所示，於閘極線、閘極電極 12G 以及閘極墊電極形成之後，於基板 10 上形成一第一透明導電層 16，以覆蓋基板 10 與第一圖案化光阻 14。第一透明導電層 16 可以任何適合之透明導電材料例如氧化銦錫或氧化銦鋅(indium zinc oxide, IZO)所形成，但並不以此為限。如第 4 圖與第 5 圖所示，第一圖案化光阻 14 以及覆蓋於第一圖案化光阻 14 上之第一透明導電層 16 係一併被剝離以於基板 10 上形成一共通電極 16C。因此，共通電極 16C 係藉由用以形成閘極線 GL、閘極電極 12G 以及閘極墊電極 12P 之同一第一圖案化光阻 14 所定義而成，故並不需額外的光罩製程來定義並形成共通電極 16C。各閘極墊電極 12P 係與對應之閘極線 GL 的一端相連，亦可說是各閘極線 GL 包括一閘極墊電極 12P。共通電極 16C、閘極電極 12G、閘極線 GL 以及閘極墊電極 12P 係共平面(coplanar)設置，也就是說共通電極 16C、閘極電極 12G、閘極線 GL 以及閘極墊電極 12P 係設置於同一平面上。此外，由於各閘極線 GL 之寬度小於位於閘極線 GL 上之第一圖案化光阻 14 之寬度，各閘極電極 12G 之寬度小於位於閘極電極 12G 上之第一圖案化光阻 14 之寬度，且各閘極墊電極 12P 之寬度小於位於閘極墊電極 12P 上之第一圖案化光阻 14 之寬度，故可同時分別於共通電極 16C 與閘極線 GL 之間、共通

電極 16C 與閘極電極 12G 之間以及共通電極 16C 與閘極墊電極 12P 之間形成間隔 S。藉由上述之間隔 S，可確保將共通電極 16C 分別與閘極線 GL、閘極電極 12G 以及閘極墊電極 12P 之間互相隔離。在本實施例中，閘極線 GL 與共通電極 16C 間之間隔 S 較佳係介於 0.2 微米至 2 微米之間，閘極電極 12G 與共通電極 16C 間之間隔 S 較佳係介於 0.2 微米至 2 微米之間，且閘極墊電極 12P 與共通電極 16C 間之間隔 S 較佳係介於 0.2 微米至 2 微米之間，但並不以此為限。上述之間隔 S 的較佳範圍係依據下列各考量而定。首先，當間隔 S 小於 0.2 微米時，共通電極 16C 分別與閘極電極 12G、閘極線 GL 或閘極墊電極 12P 之間有可能較易發生短路。而當間隔 S 大於 2 微米時，則會使第一導電層 12 所需之蝕刻時間增加。此外，隨著間隔 S 的加大，在液晶顯示面板中對應所需之遮光圖案(black matrix, 圖未示)亦需隨之加大以避免因為較大之間隔 S 產生漏光現象，但相對地亦會使得液晶顯示面板的開口率下降而造成不良的影響。換句話說，較小的間隔 S 對開口率的影響較小。

如第 6 圖與第 7 圖所示，一閘極介電層 18(第 6 圖未示)係形成以覆蓋於基板 10、閘極線 GL、閘極電極 12G、閘極墊電極 12P 以及共通電極 16C 之上。閘極介電層 18 可由介電材料例如氧化矽、氮化矽或氮氧化矽所形成，但並不以此為限。接著，進行一第二光罩製程以於閘極介電層 18 上形成一圖案化半導體層 20。圖案化半導體層 20 係與閘極電極 12G 對應設置，且圖案化半導體層 20 係作為一通道(channel)層。另請注意，為了優化圖案化半導體層 20 與後

續將形成之源極電極/汲極電極之間的歐姆接觸(ohmic contact)狀況，可於圖案化半導體層 20 上選擇性形成一圖案化歐姆接觸層 22，且圖案化歐姆接觸層 22 可如同圖案化半導體層 20 一樣藉由第二光罩製程而形成。圖案化半導體層 20 與圖案化歐姆接觸層 22 可由半導體材料例如非晶矽(amorphous silicon)所形成，但並不以此為限。圖案化歐姆接觸層 22 可為一重摻雜(heavily doped)層例如 N 型摻雜(n-type doped, N+)層，而圖案化半導體層 20 可為一輕摻雜層。

如第 8 圖與第 9 圖所示，於閘極介電層 18、圖案化半導體層 20 以及圖案化歐姆接觸層 22 上形成一第二導電層 24。第二導電層 24 可由導電材料例如鋁、銅、鉬等金屬導電材料所形成，但並不以此為限。舉例來說，於本發明之其他較佳實施例中，第二導電層 24 亦可包括一複合層結構例如一由鉬/鋁/鉬(Mo/Al/Mo)堆疊之結構、一由鉬/鋁(Mo/Al)堆疊之結構或其他含有鋁之多層結構，但亦不以此為限。接著，進行一第三光罩製程以對第二導電層 24 進行圖案化，以於閘極介電層 18 上形成複數個資料線 DL、複數個源極電極 24S、複數個汲極電極 24D 以及複數個資料墊下電極 24P。資料線 DL 係與閘極線 GL 互相垂直排列，以形成複數個子畫素區。各源極電極 24S 與對應之汲極電極 24D 係分別至少部分覆蓋對應之圖案化半導體層 20 相對之兩邊，以與對應之閘極電極 12G 形成一薄膜電晶體 TFT。各資料墊下電極 24P 係與對應之資料線 DL 的一端相連，亦可說是各資料線 DL 包括一資料墊下電極 24P。值得說明的是，在第三光罩製程中圖案化歐姆接觸層 22 係再被圖案化以與源極電極

24S 以及汲極電極 24D 對應設置。也就是說，圖案化歐姆接觸層 22 係分別設置於圖案化半導體層 20 與源極電極 24S 之間以及設置於圖案化半導體層 20 與汲極電極 24D 之間，以於圖案化半導體層 20 與源極電極 24S 或汲極電極 24D 間形成歐姆接觸。

如第 10 圖與第 11 圖所示，於閘極介電層 18 上形成一第二透明導電層 28。第二透明導電層 28 可以任何適合之透明導電材料例如氧化銻錫或氧化銻鋅所形成，但並不以此為限。接著，進行一第四光罩製程，以對第二透明導電層 28 圖案化，而於閘極介電層 18 上形成複數個畫素電極 28P 以及複數個資料墊上電極 28D。換句話說，資料墊上電極 28D 與畫素電極 28P 可由同一透明導電材料所形成。各畫素電極 28P 係與一子畫素區對應設置，且各畫素電極 28P 係與對應之汲極電極 24D 接觸以形成電性連結。各資料墊上電極 28D 係與對應之資料墊下電極 24P 接觸以形成電性連結。值得說明的是，由於畫素電極 28P 並不是藉由任何接觸孔洞與汲極電極 24D 接觸，故於汲極電極 24D 上的預計接觸區域大小可因此縮小，進而可增加子畫素區的開口率。此外，各畫素電極 28P 具有複數條條狀電極 28L 以及複數個狹縫 28S，條狀電極 28P 係彼此平行設置且互相電性連結，且各狹縫 28S 係位於各條狀電極 28L 之間。也就是說，各畫素電極 28P 可具有一梳狀(combo-like)外型，但本發明並不以此為限而可使用其他適合形狀例如回力棒狀(boomerage-like)之畫素電極 28P。

如第 12 圖與第 13 圖所示，進行一第五光罩製程，以於閘極介電層 18、資料線 DL、源極電極 24S、汲極電極 24D、資料墊上電極 28D 以及畫素電極 28P 上形成一保護層 26。保護層 26 可由無機材料例如氮化矽或有機材料例如丙烯酸樹脂(acryl resin)所形成，但並不以此為限。利用第五光罩製程於保護層 26 中形成複數個第一開口 261、複數個第二開口 262、複數個第三開口 263 以及至少一第四開口 264。各第一開口 261 係穿過保護層 26 而分別至少部分暴露畫素電極 28P。各第二開口 262 係穿過保護層 26 與閘極介電層 18 而部分暴露出對應之閘極墊電極 12P。各第三開口 263 係穿過保護層 26 而部分暴露對應之資料墊上電極 28D。第四開口 264 係穿過保護層 26 與閘極介電層 18 而部分暴露出共通電極 16C。換句話說，保護層 26 與閘極介電層 18 具有複數個第二開口 262，保護層 26 具有複數個第三開口 263，且閘極介電層 18 具有至少一第四開口 264。畫素電極 28P 係設置於共通電極 16C 之上，故可於具有條狀電極 28L 與狹縫 28S 之各畫素電極 28P 與共通電極 16C 之間形成一邊緣電場。值得說明的是，由於各畫素電極 28P 係被第一開口 261 部分暴露，因此共通電極 16C 與各畫素電極 28P 間所形成之邊緣電場可較不被畫素電極 28P 上的保護層 26 所干擾。畫素電極 28P 被第一開口 261 暴露出的部分亦可用來吸附雜質離子，進而使相關問題例如殘影(image sticking)等獲得改善。此外，可藉由第二開口 262 所暴露出之閘極墊電極 12P 輸入閘極訊號，且可藉由第三開口 263 所暴露出之資料墊上電極 28D 輸入資料線訊號。第四開口 264 係部分暴露共通電極 16C，一積體電路(integrated circuit，圖未示)可透過第四開

口 264 與共通電極 16C 電性連結，而共通訊號亦可藉此輸入至共通電極 16C。

請再參考第 12 圖與第 13 圖。第 12 圖與第 13 圖繪示了本發明之第一較佳實施例之邊緣電場切換型液晶顯示面板之陣列基板的示意圖。其中，第 13 圖係為第 12 圖中沿剖線 I-I'、剖線 II-II'、剖線 III-III' 以及剖線 IV-IV' 所繪示之剖面示意圖。如第 12 圖與第 13 圖所示，一陣列基板 100 包括一基板 10、一閘極線 GL、一資料線 DL、一閘極墊電極 12P 以及一薄膜電晶體 TFT。閘極線 GL、資料線 DL、閘極墊電極 12P 以及薄膜電晶體 TFT 係設置於基板 10 上。閘極墊電極 12P 係與閘極線 GL 之一端電性連結。薄膜電晶體 TFT 包括一閘極電極 12G、一閘極介電層 18、一圖案化半導體層 20、一源極電極 24S 以及一汲極電極 24D。閘極電極 12G 係與閘極線 GL 電性連結。閘極介電層 18 係設置於閘極電極 12G 上。圖案化半導體層 20 係設置於閘極介電層 18 上。源極電極 24S 與汲極電極 24D 係設置於圖案化半導體層 20 上，且源極電極 24S 係與資料線 DL 電性連結。陣列基板 100 更包括一共通電極 16C 設置於基板 10 與閘極介電層 18 之間。閘極線 GL、閘極電極 12G 以及閘極墊電極 12P 係由同一導電材料所形成。共通電極 16C、閘極電極 12G、閘極線 GL 以及閘極墊電極 12P 係共平面設置，也就是說共通電極 16C、閘極電極 12G、閘極線 GL 以及閘極墊電極 12P 係設置於同一層。閘極線 GL 與共通電極 16C 之間、閘極電極 12G 與共通電極 16C 之間以及閘極墊電極 12P 與共通電極 16C 之間分別具有一間隔 S。在本

實施例中，間隔S較佳係介於0.2微米至2微米之間，但並不以此為限。陣列基板100更包括一資料墊下電極24P與資料線DL之一端電性連結，且資料墊下電極24P、資料線DL、源極電極24S以及汲極電極24D可由同一導電材料所形成。陣列基板100更包括一畫素電極28P以及一資料墊上電極28D，畫素電極28P與資料墊下電極28D可由同一透明導電材料所形成且設置於閘極介電層18上。畫素電極28P係與汲極電極24D接觸以與汲極電極24D形成電性連結。資料墊上電極28D係與資料墊下電極24P接觸以與資料墊下電極24P形成電性連結。畫素電極28P具有複數條條狀電極28L以及複數個狹縫28S，各條狀電極28L係彼此平行設置且互相電性連結，且各狹縫28S係位於各條狀電極28L之間。陣列基板100更包括一保護層26設置於閘極介電層18與畫素電極28P之上。保護層26具有一第一開口261、一第二開口262、一第三開口263以及一第四開口264。第一開口261係至少部分暴露畫素電極28P，第二開口262係部分暴露閘極墊電極12P，第三開口263係部分暴露資料墊上電極28D，而第四開口264係部分暴露共通電極16C。在本實施例中，各第一開口261係與一條狀電極28L對應設置，但本發明並不以此為限而可使一第一開口261與一畫素電極28P之複數條條狀電極28L對應設置。換句話說，一第一開口261可部分暴露一畫素電極28P中的一條或複數條條狀電極28L。

下文將針對本發明之邊緣電場切換型液晶顯示面板之陣列基板及其製作方法的不同實施樣態進行說明。為簡化說明，以下各實施

例中相同之元件係以相同之標號進行標示。此外，以下說明主要針對各實施例不同之處進行詳述，而不再對相同之處作重覆贅述，以利於各實施例間互相對照。

請參考第 14 圖至第 25 圖，並請同時參考第 1 圖至第 13 圖。第 14 圖至第 25 圖繪示了本發明之第二較佳實施例之邊緣電場切換型液晶顯示面板之陣列基板的制作方法示意圖。其中第 14 圖、第 19 圖、第 20 圖、第 22 圖以及第 24 圖為上視圖，而第 15 圖、第 18 圖、第 21 圖、第 23 圖以及第 25 圖為對應第 14 圖、第 19 圖、第 20 圖、第 22 圖以及第 24 圖中沿剖線 I-I'、剖線 II-II'、剖線 III-III' 以及剖線 IV-IV' 所繪示之剖面示意圖。如第 14 圖與第 15 圖所示，本實施例之第一導電層 12 可用以形成閘極線 GL、閘極電極 12G、閘極墊電極 12P 以及共通線 CL，也就是說共通線 CL 係利用本實施例之第一光罩製程所形成。除了形成共通線 CL 之外，本實施例之第一光罩製程與上述第一較佳實施例之第一光罩製程相似，故在此並不再贅述。

如第 16 圖至第 19 圖所示，接著形成一閘極介電層 18 覆蓋基板 10、閘極線 GL、閘極電極 12G、閘極墊電極 12P、共通線 CL 以及共通電極 16C。然後，進行一第二光罩製程，此第二光罩製程包括下列步驟。首先，於閘極介電層 18 上形成一半導體層 17。此外，亦可選擇性地於半導體層 17 上形成一歐姆接觸層 19。之後，於歐姆接觸層 19 上形成一第二圖案化光阻 23 以覆蓋部分之歐姆接觸層

19 與半導體層 17。值得說明的是，在本實施例中，第二圖案化光阻 23 可包括一第一厚度區 23A 以及一第二厚度區 23B，且第二厚度區 23B 之一厚度係小於第一厚度區 23A 之一厚度。第一厚度區 23A 與第二厚度區 23B 之間的厚度差可藉由一使用多階光罩(multi-tone photomask，圖未示)之曝光製程而形成，此多階光罩可具有對曝光能量形成至少三種不同穿透率之區域，但本發明並不以此為限而可利用其他適合的方式來形成第一厚度區 23A 與第二厚度區 23B 之間的厚度差。於第二圖案化光阻 23 形成之後，可利用例如蝕刻製程來移除至少部分之未被第二圖案化光阻 23 覆蓋之歐姆接觸層 19 與半導體層 17。值得說明的是，未被第二圖案化光阻 23 覆蓋的閘極介電層 18 亦可於上述蝕刻製程中被部分移除。接著，如第 17 圖所示，藉由一薄化製程例如光阻灰化製程(photoresist ashing process)來薄化第二圖案化光阻 23，但本發明並不以此為限而可利用其他適合的製程來薄化第二圖案化光阻 23。第二厚度區 23B 之厚度於薄化後仍小於第一厚度區 23A 之厚度。在本實施例中，第二厚度區 23B 之光阻係完全被光阻灰化製程移除，而部分之歐姆接觸層 19 與半導體層 17 於光阻灰化製程後仍被第一厚度區 23A 的第二圖案化光阻 23 所覆蓋。如第 17 圖與第 18 圖所示，於薄化第二圖案化光阻 23 之後，可利用例如蝕刻製程來移除未被第二圖案化光阻 23 覆蓋之歐姆接觸層 19 與半導體層 17，以及移除至少部分之未被第二圖案化光阻 23 覆蓋之閘極介電層 18，以形成一第四開口 264、一第五開口 265、一圖案化歐姆接觸層 22 以及一圖案化半導體層 20。之後，再利用一光阻剝離製程將第二圖案化光阻 23 移除。在本實施例中，第四開

口 264 係部分暴露共通電極 16C，且第五開口 265 係部分暴露共通線 CL。

如第 20 圖與第 21 圖所示，資料線 DL、源極電極 24S、汲極電極 24D 以及資料墊下電極 24P 係利用第三光罩製程所形成。本實施例之第三光罩製程與上述第一較佳實施例之第三光罩製程相似，故在此並不再贅述。然而，值得說明的是，於第三光罩製程中，由於共通電極 16C 與共通線 CL 係分別被第四開口 264 與第五開口 265 部分暴露，因此用來圖案化第二導電層 24 的蝕刻製程必須進行調整以避免對共通電極 16C 與共通線 CL 分別被第四開口 264 與第五開口 265 暴露的部分造成破壞。

如第 22 圖與第 23 圖所示，畫素電極 28P、資料墊上電極 28D 以及一連結線 28C 可藉由一第四光罩製程形成，且畫素電極 28P、資料墊上電極 28D 以及連結線 28C 可由同一導電材料所形成。連結線 28C 係透過第四開口 264 與共通電極 16C 形成電性連結，且連結線 28C 係透過第五開口 265 與共通線 CL 形成電性連結。除了形成連結線 28C 之外，本實施例之第四光罩製程與上述第一較佳實施例之第四光罩製程相似，故在此並不再贅述。

如第 24 圖與第 25 圖所示，接著進行一第五光罩製程，以於閘極介電層 18、資料線 DL、源極電極 24S、汲極電極 24D、資料墊上電極 28D、連結線 28C 以及畫素電極 28P 上形成一保護層 26。利

用第五光罩製程於保護層 26 中形成複數個第一開口 261、複數個第二開口 262、複數個第三開口 263 以及一第六開口 266。第六開口 266 係至少部分暴露連結線 28C，且一共通信號線(圖未示)可透過第六開口 266 與連結線 28C 電性連結。因此，共通信號亦可透過共通信號線輸入至連結線 28C。除了形成第六開口 266 之外，本實施例之第五光罩製程與上述第一較佳實施例之第五光罩製程相似，故在此並不再贅述。

請再參考第 24 圖與第 25 圖，並請一併參考第 12 圖與第 13 圖。第 24 圖與第 25 圖繪示了本發明之第二較佳實施例之邊緣電場切換型液晶顯示面板之陣列基板的示意圖。其中，第 25 圖係為第 24 圖中沿剖線 I-I'、剖線 II-II'、剖線 III-III' 以及剖線 IV-IV' 所繪示之剖面示意圖。如第 24 圖、第 25 圖、第 12 圖以及第 13 圖所示，與上述第一較佳實施例之陣列基板 100 相比，本實施例之陣列基板 200 更包括一共通線 CL 以及一連結線 28C。共通線 CL 係設置於基板 10 上，且共通線 CL、閘極電極 12G、閘極墊電極 12P 以及閘極線 GL 可由同一導電材料所形成。共通線 CL、共通電極 16C、閘極電極 12G、閘極線 GL 以及閘極墊電極 12P 係共平面設置，也就是說共通線 CL、共通電極 16C、閘極電極 12G、閘極線 GL 以及閘極墊電極 12P 係設置於同一層。此外，閘極介電層 18 更具有第五開口 265 以部分暴露共通線 CL。連結線 28C 係透過第四開口 264 與共通電極 16C 形成電性連結，且連結線 28C 係透過第五開口 265 與共通線 CL 形成電性連結。除了共通線 CL、連結線 28C 以及第五開

口 265，本實施例之陣列基板 200 的各元件設置與材料特性與上述第一較佳實施例之陣列基板 100 相似，故在此並不再贅述。

請參考第 26 圖至第 30 圖，並請一併參考第 14 圖至第 25 圖。第 26 圖至第 30 圖繪示了本發明之第三較佳實施例之邊緣電場切換型液晶顯示面板之陣列基板的製作方法示意圖。其中第 26 圖為上視圖，而第 27 圖至第 30 圖為沿剖線 I-I'、剖線 II-II'、剖線 III-III' 以及剖線 IV-IV' 所繪示之剖面示意圖。第 26 圖與第 27 圖繪示了本實施例之第二光罩製程的示意圖，而第 28 圖至第 30 圖繪示了本實施例之第三光罩製程的示意圖。第 20 圖為第 30 圖的上視示意圖。本實施例之第一光罩製程、第四光罩製程以及第五光罩製程係分別與上述第一較佳實施例之第一光罩製程、第四光罩製程以及第五光罩製程相似，故在此並不再就此贅述。如第 26 圖與第 27 圖所示，在本實施例中，一圖案化歐姆接觸層 22 與一圖案化半導體層 20 係藉由第二光罩製程所形成。於第二光罩製程之後，共通線 CL 與共通電極 16C 係仍完全被閘極介電層 18 所覆蓋。

如第 28 圖至第 30 圖以及第 20 圖所示，進行一第三光罩製程，此第三光罩製程包括下列步驟。如第 28 圖所示，首先於閘極介電層 18、圖案化歐姆接觸層 22 以及圖案化半導體層 20 上形成一第二導電層 24。接著，於第二導電層 24 上形成一第三圖案化光阻 25 以覆蓋部分之第二導電層 24。值得說明的是，在本實施例中，第三圖案化光阻 25 可包括一第三厚度區 25A 以及一第四厚度區 25B，且第

四厚度區 25B 之一厚度係小於第三厚度區 25A 之一厚度。第三厚度區 25A 與第四厚度區 25B 之間的厚度差可藉由一使用多階光罩(圖未示)之曝光製程而形成，此多階光罩可具有對曝光能量形成至少三種不同穿透率之區域，但本發明並不以此為限而可利用其他適合的方式來形成第三厚度區 25A 與第四厚度區 25B 之間的厚度差。於第三圖案化光阻 25 形成之後，可利用例如蝕刻製程來移除至少部分之未被第三圖案化光阻 25 覆蓋之第二導電層 24 以及至少部分之未被第三圖案化光阻 25 覆蓋之閘極介電層 18，以形成一第四開口 264 與一第五開口 265。第四開口 264 係部分暴露共通電極 16C，且第五開口 265 係部分暴露共通線 CL。接著，如第 29 圖所示，藉由一薄化製程例如光阻灰化製程來薄化第三圖案化光阻 25，但本發明並不以此為限而可利用其他適合的製程來薄化第三圖案化光阻 25。第四厚度區 25B 之厚度於薄化後係仍小於第三厚度區 25A 之厚度。在本實施例中，第四厚度區 25B 的光阻係完全被光阻灰化製程移除，而部分之第二導電層 24 於光阻灰化製成後仍被第三厚度區 25A 的第三圖案化光阻 25 所覆蓋。如第 29 圖與第 30 圖所示，於薄化第三圖案化光阻 25 之後，可利用例如蝕刻製程來移除未被第三圖案化光阻 25 覆蓋之第二導電層 24，以於閘極介電層 18 上形成資料線 DL、源極電極 24S、汲極電極 24D 以及資料墊下電極 24P。值得說明的是，在本發明之另一較佳實施例中，未被第三圖案化光阻 25 所覆蓋之閘極介電層 18 於光阻灰化製程前後由於被第二導電層 24 所覆蓋而不會被破壞，且至少部分之位於第三厚度區 25A 與第四厚度區 25B 之外的閘極介電層 18 可於形成源極電極 24S 與汲極電極 24D

時一併被移除。之後，如第 30 圖所示，再利用一光阻剝離製程將第三圖案化光阻 25 移除。另請注意，在此第三光罩製程中，圖案化歐姆接觸層 22 係再被圖案化以與源極電極 24S 以及汲極電極 24D 對應設置。也就是說，圖案化歐姆接觸層 22 係分別設置於圖案化半導體層 20 與源極電極 24S 之間以及設置於圖案化半導體層 20 與汲極電極 24D 之間，以於圖案化半導體層 20 與源極電極 24S 或汲極電極 24D 間形成歐姆接觸。

請參考第 31 圖與第 32 圖，並請一併參考第 12 圖與第 13 圖。第 31 圖與第 32 圖繪示了本發明之第四較佳實施例之邊緣電場切換型液晶顯示面板之陣列基板的示意圖。其中，第 32 圖係為第 31 圖中沿剖線 I-I'、剖線 II-II'、剖線 III-III' 以及剖線 IV-IV' 所繪示之剖面示意圖。如第 31 圖與第 32 圖所示，在本實施例之一陣列基板 300 中，閘極電極 12G 於一垂直投影方向 V 上係完全覆蓋圖案化半導體層 20。本實施例之陣列基板 300 的各元件設置與材料特性與上述第一較佳實施例之陣列基板 100 相似，故在此並不再贅述。值得說明的是，由於本實施例之閘極電極 12G 可當作圖案化半導體層 20 的遮光裝置，避免光線尤其是來自於垂直投影方向 V 上的光線影響圖案化半導體層 20 的電性，故可藉此改善本實施例之薄膜電晶體 TFT 的穩定性。

綜合以上所述，本發明係利用同一光罩製程來形成閘極線、閘極電極以及共通電極而達到製程步驟簡化的效果。由於畫素電極並

非藉由任何接觸孔洞以與汲極電極形成接觸，故邊緣電場切換型液晶顯示面板之陣列基板的開口率可因此提升。此外，畫素電極係被保護層所覆蓋且被保護層中的開口所部分暴露，畫素電極與共通電極間形成電場方向上的干擾物可因此減少，故可提升於邊緣電場切換型液晶顯示面板中驅動液晶的效果。

以上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍所做之均等變化與修飾，皆應屬本發明之涵蓋範圍。

【圖式簡單說明】

第 1 圖至第 13 圖繪示了本發明之第一較佳實施例之邊緣電場切換型液晶顯示面板之陣列基板的製作方法示意圖。

第 14 圖至第 25 圖繪示了本發明之第二較佳實施例之邊緣電場切換型液晶顯示面板之陣列基板的製作方法示意圖。

第 26 圖至第 30 圖繪示了本發明之第三較佳實施例之邊緣電場切換型液晶顯示面板之陣列基板的製作方法示意圖。

第 31 圖與第 32 圖繪示了本發明之第四較佳實施例之邊緣電場切換型液晶顯示面板之陣列基板的示意圖。

【主要元件符號說明】

10	基板	12	第一導電層
12G	閘極電極	12P	閘極墊電極
14	第一圖案化光阻	16	第一透明導電層

16C	共通電極	17	半導體層
18	閘極介電層	19	歐姆接觸層
20	圖案化半導體層	22	圖案化歐姆接觸層
23	第二圖案化光阻	23A	第一厚度區
23B	第二厚度區	24	第二導電層
24S	源極電極	24D	汲極電極
24P	資料墊下電極	25	第三圖案化光阻
25A	第三厚度區	25B	第四厚度區
26	保護層	261	第一開口
262	第二開口	263	第三開口
264	第四開口	265	第五開口
266	第六開口	28	第二透明導電層
28P	畫素電極	28D	資料墊上電極
28C	連結線	28L	條狀電極
28S	狹縫	100	陣列基板
200	陣列基板	300	陣列基板
CL	共通線	DL	資料線
GL	閘極線	S	間隔
TFT	薄膜電晶體	V	垂直投影方向
W1	寬度	W2	寬度

七、申請專利範圍：

1. 一種邊緣電場切換(fringe field switching, FFS)型液晶顯示(LCD)

面板之陣列基板的製作方法，包括：

提供一基板；

進行一第一光罩製程，以於該基板上形成複數條閘極線、複數個

閘極電極以及一共通電極，該第一光罩製程包括：

於該基板上形成一第一導電層，並於該第一導電層上形成一

第一圖案化光阻；

將未被該第一圖案化光阻覆蓋之該第一導電層移除，以於該

基板上形成該等閘極線與該等閘極電極；

形成一第一透明導電層，覆蓋該基板與該第一圖案化光阻；

以及

剝離該第一圖案化光阻以及覆蓋於該第一圖案化光阻上之該

第一透明導電層，以於該基板上形成該共通電極；

形成一閘極介電層，以覆蓋該基板、該等閘極線、該等閘極電極

以及該共通電極；

進行一第二光罩製程，以於該閘極介電層上形成一圖案化半導體

層；

進行一第三光罩製程，以於該閘極介電層與該圖案化半導體層上

形成複數條資料線、複數個源極電極以及複數個汲極電極；

進行一第四光罩製程，以於該閘極介電層上形成複數個畫素電

極，其中各該畫素電極係與對應之該汲極電極接觸以形成電

性連結；以及

進行一第五光罩製程，以於該閘極介電層、該等資料線、該等源極電極、該等汲極電極以及該等畫素電極上形成一保護層，其中該保護層具有複數個第一開口，且各該第一開口至少部分暴露該畫素電極。

2. 如權利要求1所述之邊緣電場切換型液晶顯示面板之陣列基板的製作方法，其中該第一導電層於該第一光罩製程中係被蝕刻，以使得各該閘極線之一寬度小於位於該閘極線上之該第一圖案化光阻之一寬度，且使得各該閘極電極之一寬度小於位於該閘極電極上之該第一圖案化光阻之一寬度。
3. 如權利要求1所述之邊緣電場切換型液晶顯示面板之陣列基板的製作方法，其中該畫素電極具有複數條條狀電極以及複數個狹縫，該等條狀電極係彼此平行設置且互相電性連結，且各該狹縫係位於各該條狀電極之間。
4. 如權利要求1所述之邊緣電場切換型液晶顯示面板之陣列基板的製作方法，其中各該閘極線包括一閘極墊電極，且各該資料線包括一資料墊下電極。
5. 如權利要求4所述之邊緣電場切換型液晶顯示面板之陣列基板的製作方法，更包括以該第四光罩製程形成複數個資料墊上電極，

其中各該資料墊上電極係與對應之該資料墊下電極電性連結。

6. 如權利要求5所述之邊緣電場切換型液晶顯示面板之陣列基板的製作方法，其中該保護層與該閘極介電層具有複數個第二開口，該保護層具有複數個第三開口，該閘極介電層具有至少一第四開口，各該第二開口係部分暴露對應之該閘極墊電極，各該第三開口係部分暴露對應之該資料墊上電極，且該第四開口係部分暴露該共通電極。
7. 如權利要求6所述之邊緣電場切換型液晶顯示面板之陣列基板的製作方法，更包括以該第一光罩製程形成一共通線。
8. 如權利要求7所述之邊緣電場切換型液晶顯示面板之陣列基板的製作方法，其中該閘極介電層更具有至少一第五開口，且該第五開口係部分暴露該共通線。
9. 如權利要求8所述之邊緣電場切換型液晶顯示面板之陣列基板的製作方法，更包括以該第四光罩製程形成一連結線，其中該連結線係透過該第四開口與該共通電極電性連結，且該連結線係透過該第五開口與該共通線電性連結。
10. 如權利要求1所述之邊緣電場切換型液晶顯示面板之陣列基板的製作方法，其中該閘極線與該共通電極間之一間隔係介於0.2

微米至 2 微米之間，且該閘極電極與該共通電極間之一間隔係介於 0.2 微米至 2 微米之間。

11. 如權利要求 8 所述之邊緣電場切換型液晶顯示面板之陣列基板的製作方法，其中該第二光罩製程包括：

於該閘極介電層上形成一半導體層，以及於該半導體層上形成一第二圖案化光阻，其中該第二圖案化光阻包括一第一厚度區以及一第二厚度區，且該第二厚度區之一厚度係小於該第一厚度區之一厚度；

移除至少部分之未被該第二圖案化光阻覆蓋之該半導體層；

於移除部分之該半導體層之後，薄化該第二圖案化光阻，其中該第二厚度區之該厚度於薄化後仍小於該第一厚度區之該厚度；

於薄化該第二圖案化光阻之後，移除至少部分之未被該第二圖案化光阻覆蓋之該半導體層與至少部分之未被該第二圖案化光阻覆蓋之該閘極介電層，以形成該第四開口、該第五開口以及該圖案化半導體層；以及

剝離該第二圖案化光阻。

12. 如權利要求 8 所述之邊緣電場切換型液晶顯示面板之陣列基板的製作方法，其中該第三光罩製程包括：

於該閘極介電層與該圖案化半導體層上形成一第二導電層，以及於該第二導電層上形成一第三圖案化光阻，其中該第三圖案

化光阻包括一第三厚度區以及一第四厚度區，且該第四厚度區之一厚度係小於該第三厚度區之一厚度；

移除至少部分之未被該第三圖案化光阻覆蓋之該第二導電層以及至少部分之未被該第三圖案化光阻覆蓋之該閘極介電層，以形成該第四開口與該第五開口；

於移除部分之該第二導電層以及部分之該閘極介電層之後，薄化該第三圖案化光阻，其中該第四厚度區之該厚度於薄化後仍小於該第三厚度區之該厚度；

於薄化該第三圖案化光阻之後，移除未被該第三圖案化光阻覆蓋之該第二導電層，以形成該等資料線、該等源極電極以及該等汲極電極；以及

剝離該第三圖案化光阻。

13. 一種邊緣電場切換(fringe field switching, FFS)型液晶顯示(LCD)

面板之陣列基板，包括：

一基板；

一閘極線，設置於該基板上；

一資料線，設置於該基板上；

一薄膜電晶體，設置於該基板上，其中該薄膜電晶體包括：

一閘極電極，與該閘極線電性連結；

一閘極介電層，設置於該閘極電極上；

一圖案化半導體層，設置於該閘極介電層上；以及

一源極電極與一汲極電極，設置於該圖案化半導體層上，其

中該源極電極係與該資料線電性連結；

一共通電極，設置於該基板與該閘極介電層之間，其中該共通電

極、該閘極電極以及該閘極線係設置於同一平面上；

一畫素電極，設置於該閘極介電層上，其中該畫素電極係與該汲

極電極電性連結；以及

一保護層，設置於該畫素電極上，其中該保護層具有一第一開口，

且該第一開口至少部分暴露該畫素電極。

14. 如權利要求 13 所述之邊緣電場切換型液晶顯示面板之陣列基板，其中該閘極電極於一垂直投影方向上完全覆蓋該圖案化半導體層。

15. 如權利要求 13 所述之邊緣電場切換型液晶顯示面板之陣列基板，其中該畫素電極具有複數條條狀電極以及複數個狹縫，該等條狀電極係彼此平行設置且互相電性連結，且各該狹縫係位於各該條狀電極之間。

16. 如權利要求 13 所述之邊緣電場切換型液晶顯示面板之陣列基板，更包括一閘極墊電極、一資料墊下電極以及一資料墊上電極，該閘極墊電極係與該閘極線電性連結，該資料墊下電極係與該資料線電性連結，且該資料墊上電極係與該資料墊下電極電性連結，其中該保護層與該閘極介電層具有一第二開口，該保護層具有一第三開口，該閘極介電層具有一第四開口，該第二開口係暴

露該閘極墊電極，該第三開口係暴露該資料墊上電極，且該第四開口係暴露該共通電極。

17. 如權利要求 16 所述之邊緣電場切換型液晶顯示面板之陣列基板，其中該資料墊上電極與該畫素電極係由同一透明導電材料所形成。

18. 如權利要求 13 所述之邊緣電場切換型液晶顯示面板之陣列基板，更包括一共通線設置於該基板上。

19. 如權利要求 18 所述之邊緣電場切換型液晶顯示面板之陣列基板，其中該閘極介電層更具有第五開口，且該第五開口係部分暴露該共通線。

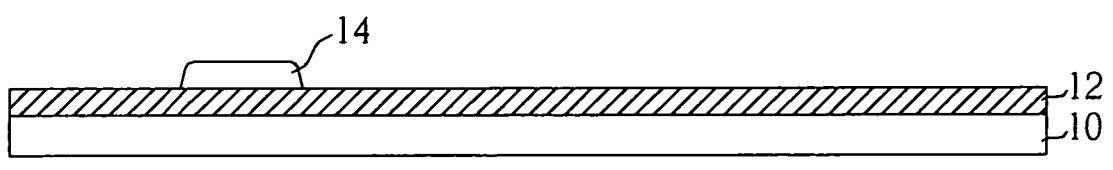
20. 如權利要求 19 所述之邊緣電場切換型液晶顯示面板之陣列基板，更包括一連結線，該連結線係透過該第四開口與該共通電極電性連結，且該連結線係透過該第五開口與該共通線電性連結。

21. 如權利要求 18 所述之邊緣電場切換型液晶顯示面板之陣列基板，該共通線、該閘極電極以及該閘極線係由同一導電材料所形成。

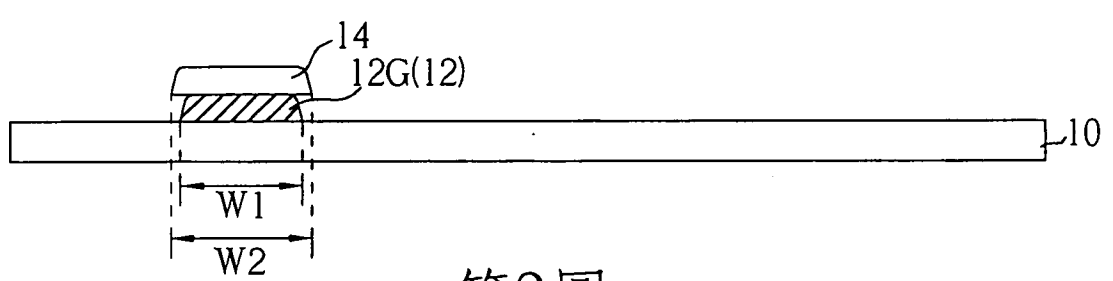
22. 如權利要求 13 所述之邊緣電場切換型液晶顯示面板之陣列基

板，其中該閘極線與該共通電極間之一間隔係介於 0.2 微米至 2 微米之間，且該閘極電極與該共通電極間之一間隔係介於 0.2 微米至 2 微米之間。

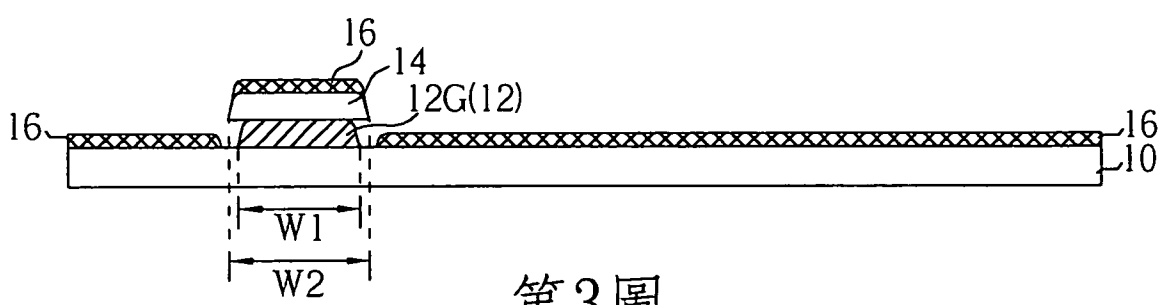
八、圖式：



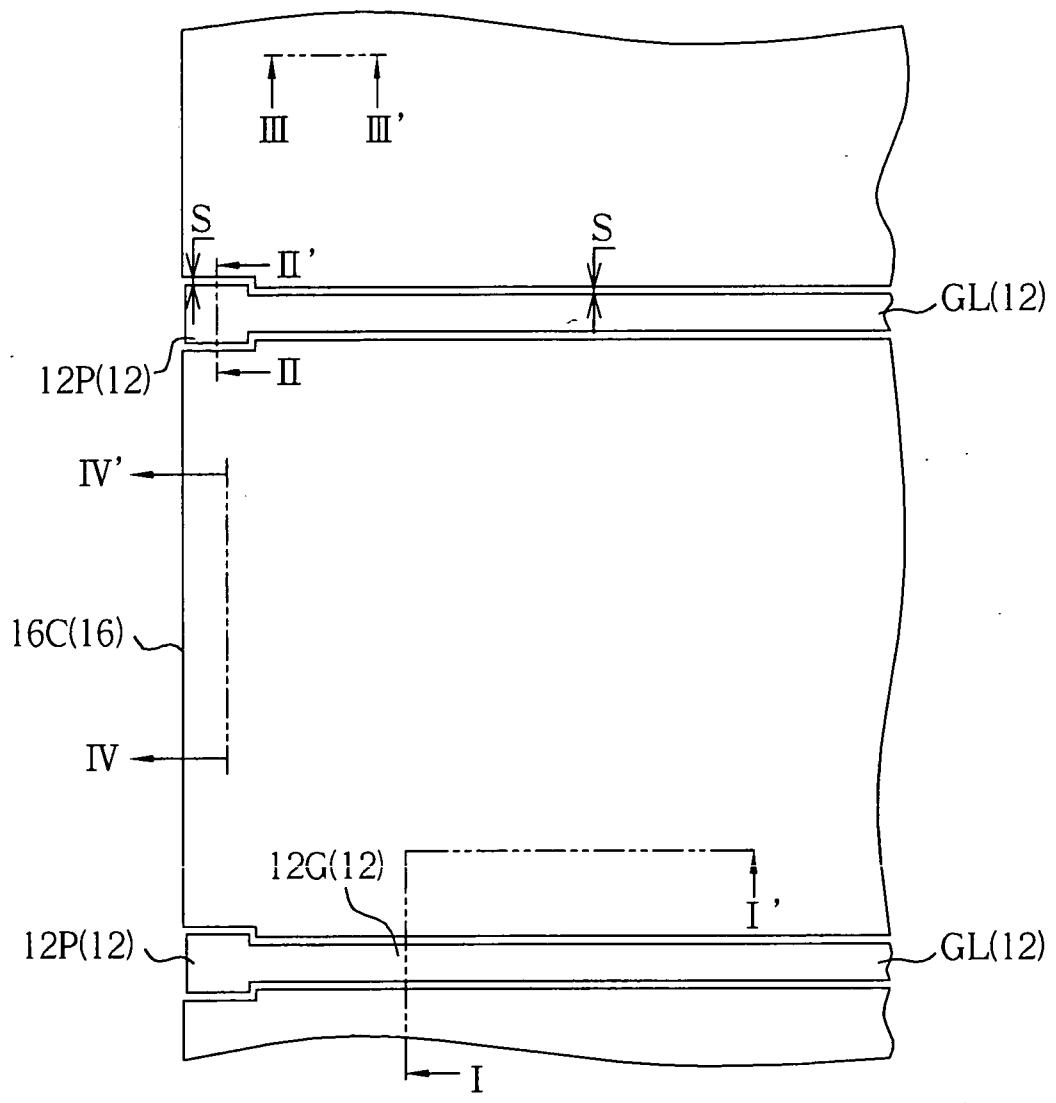
第1圖



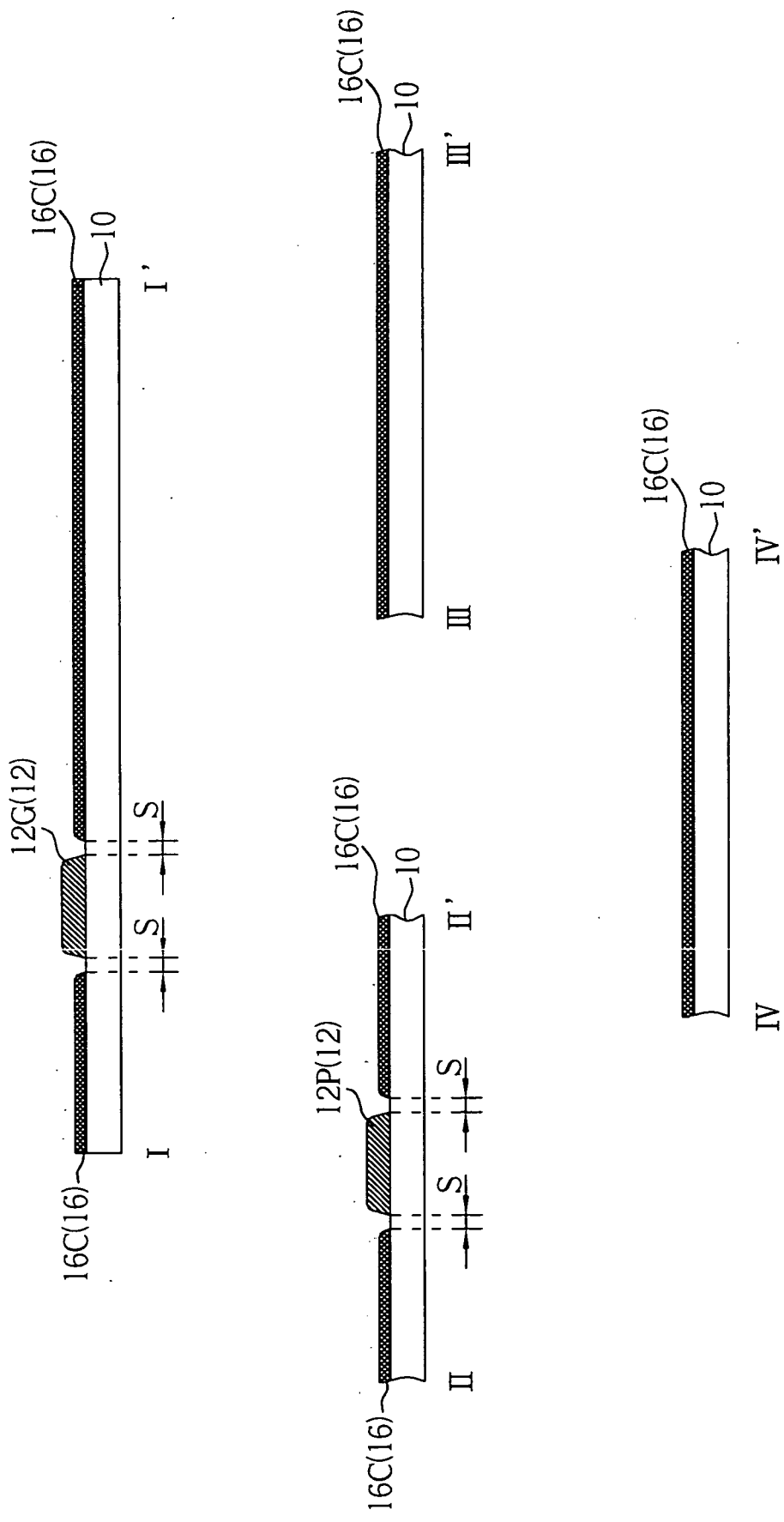
第2圖



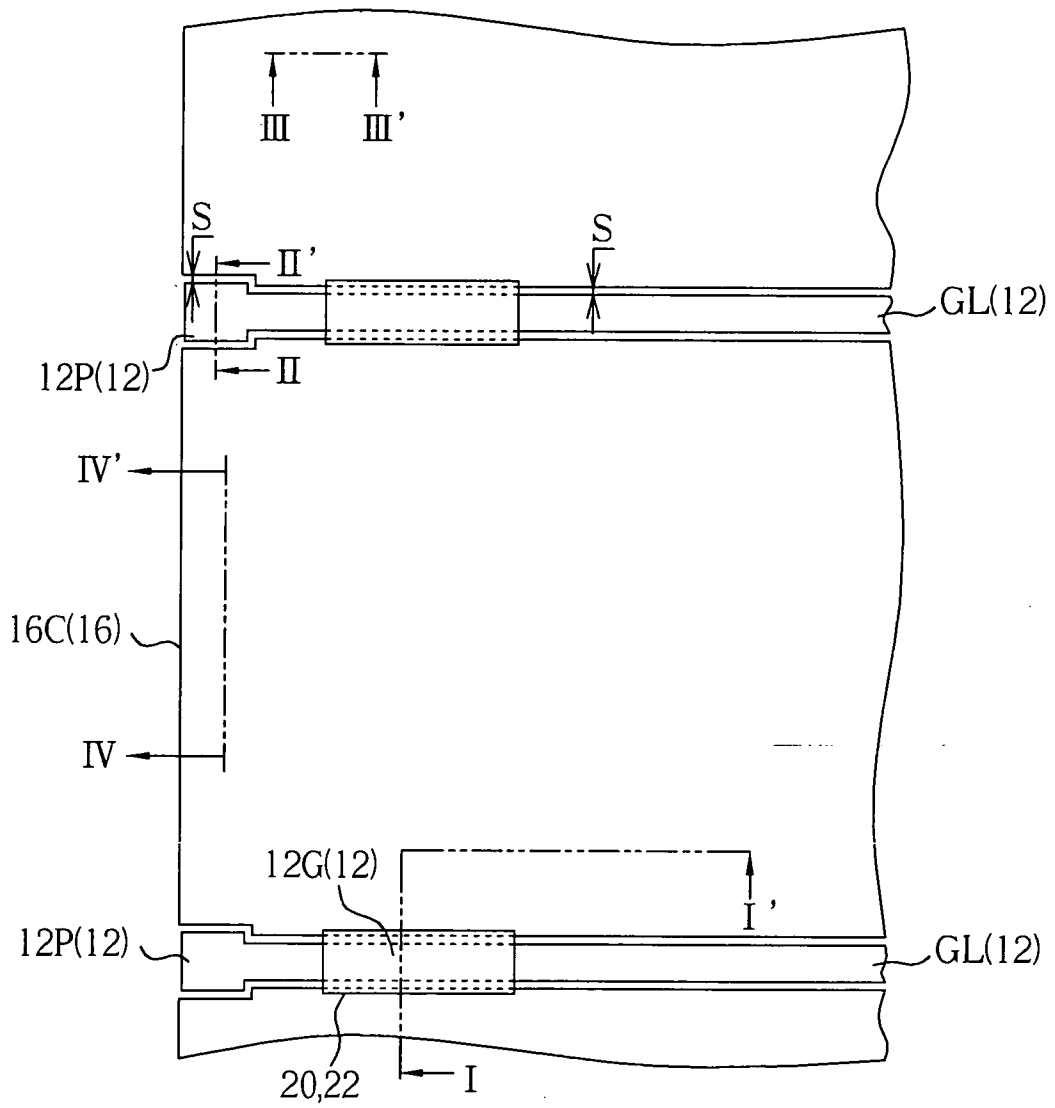
第3圖



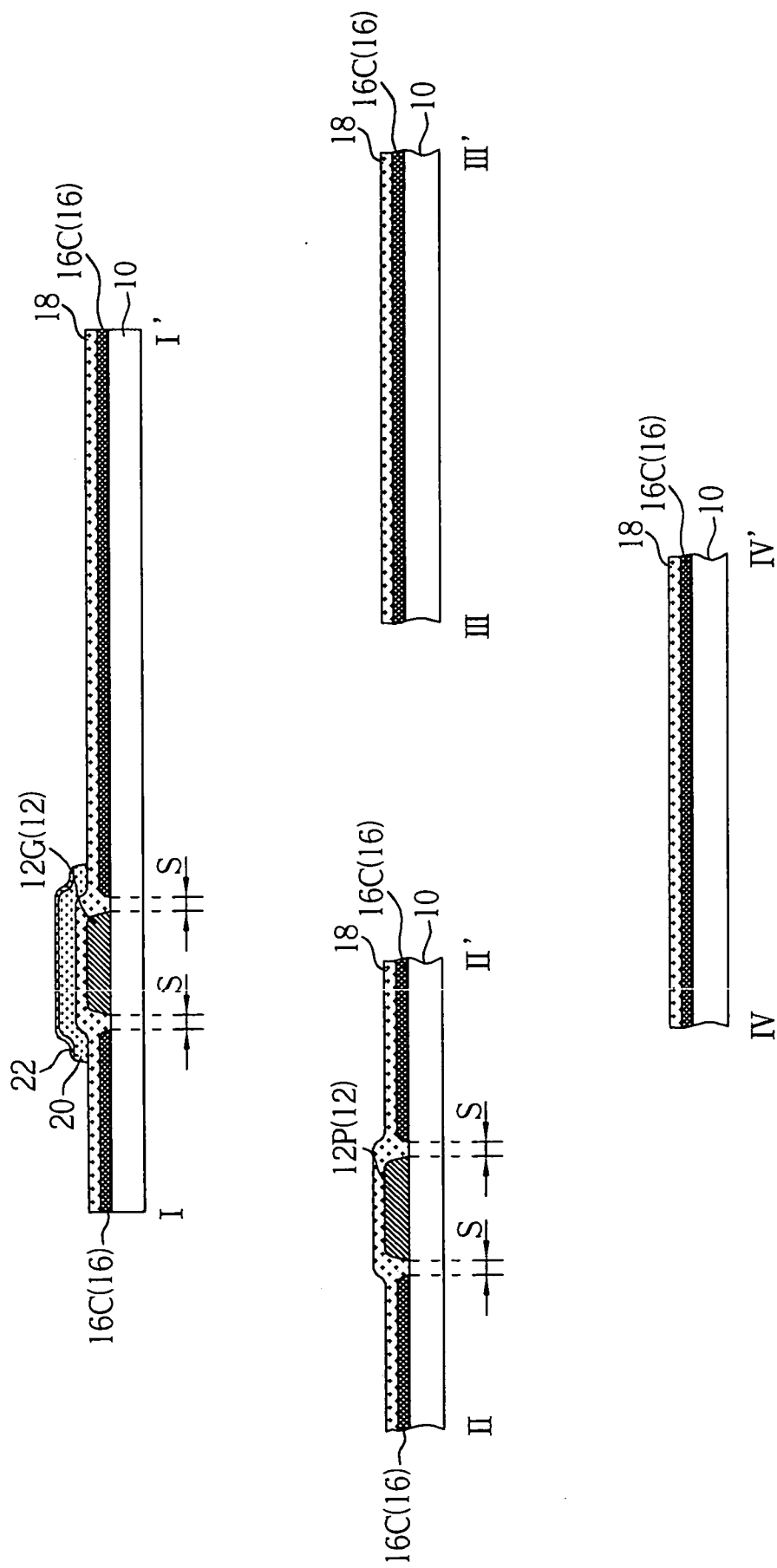
第4圖



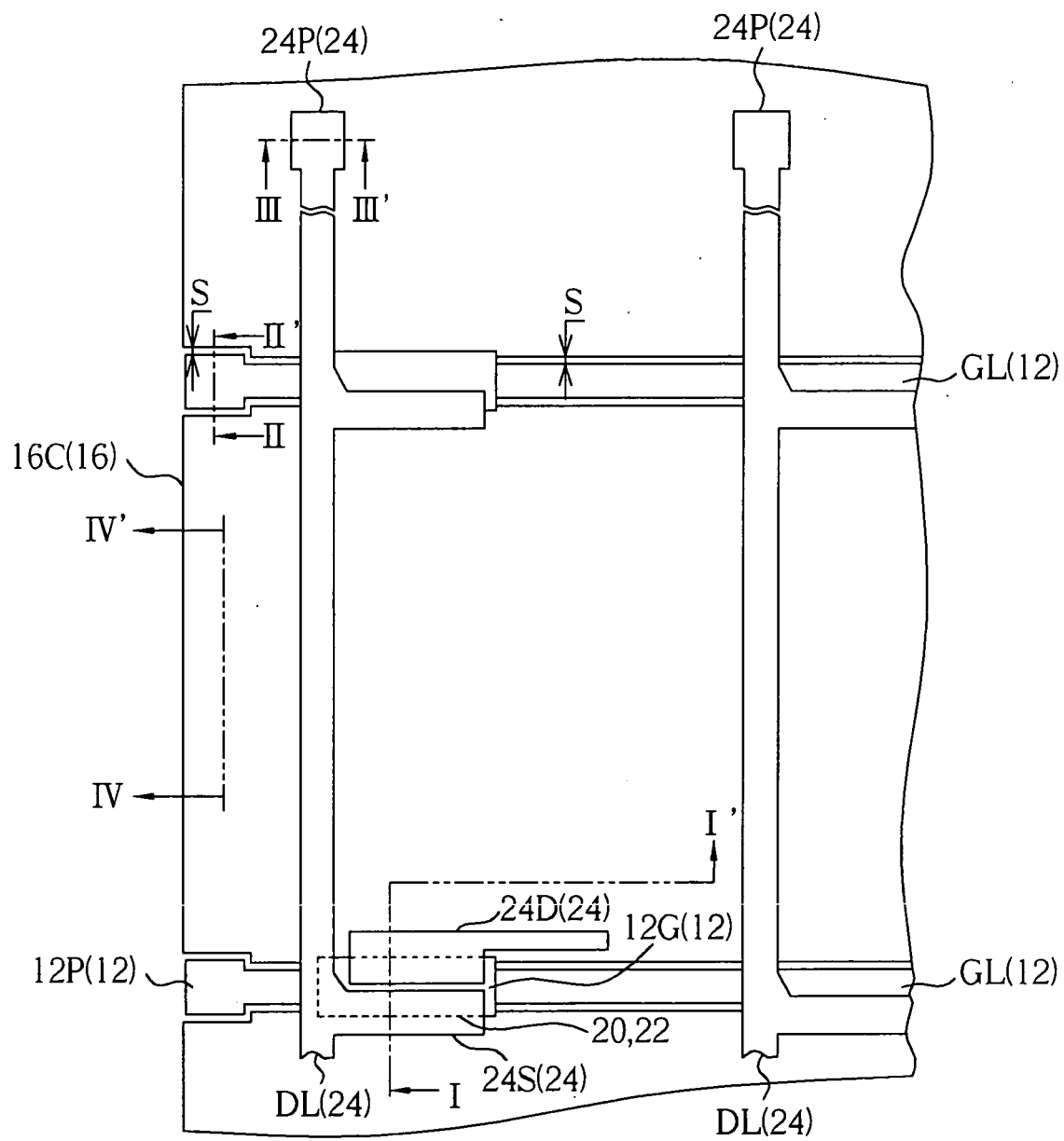
第5圖



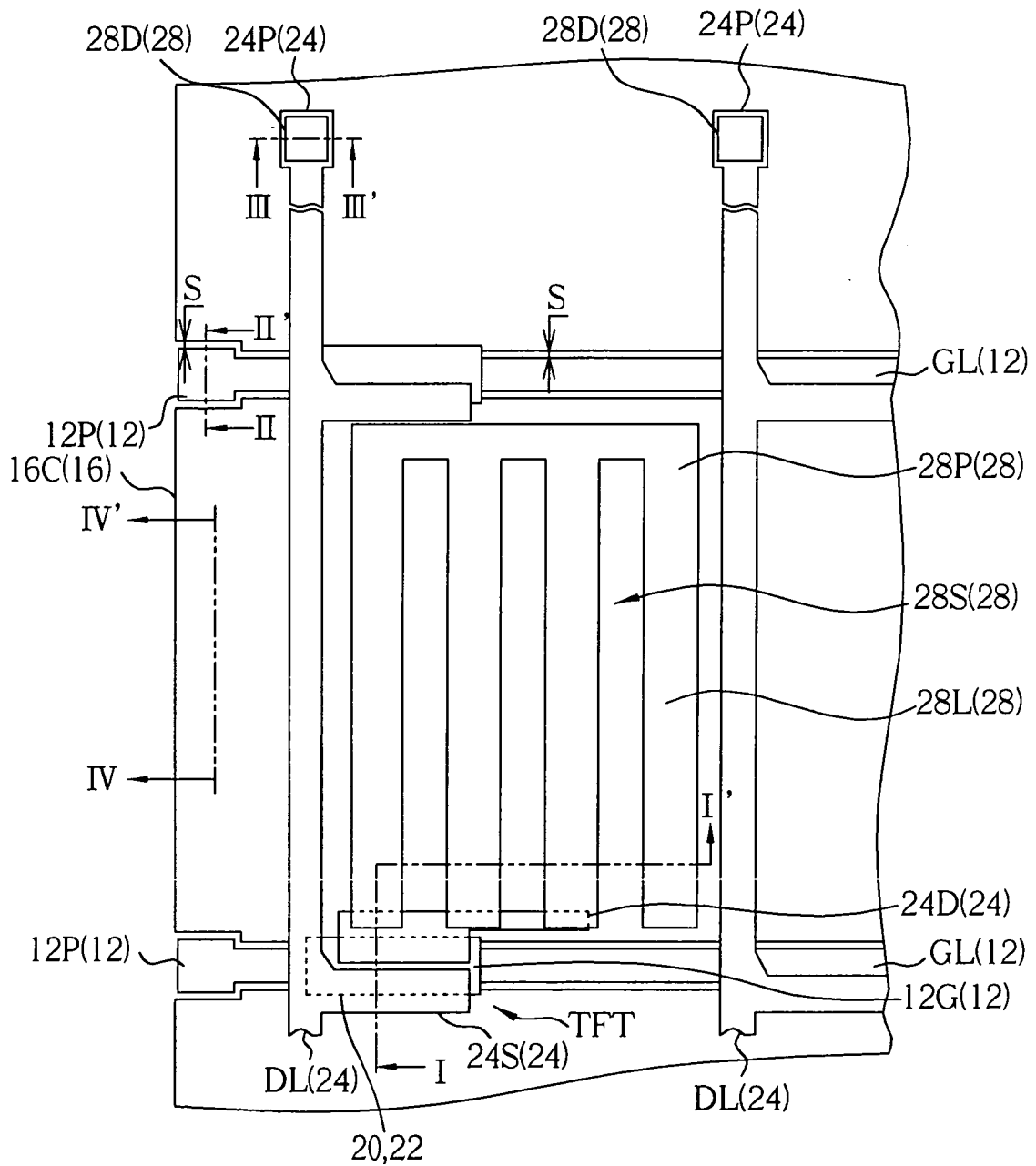
第6圖



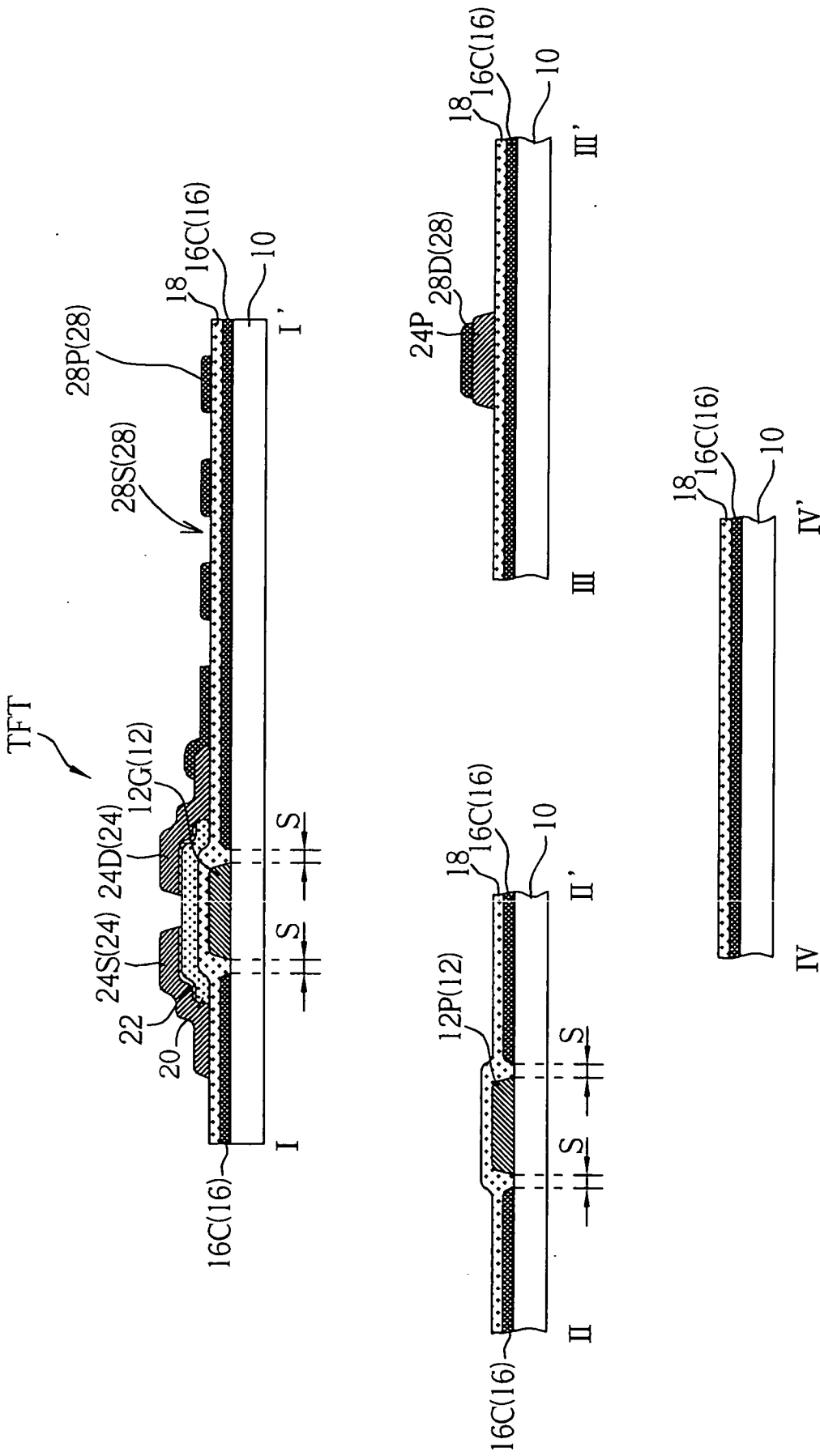
第7圖



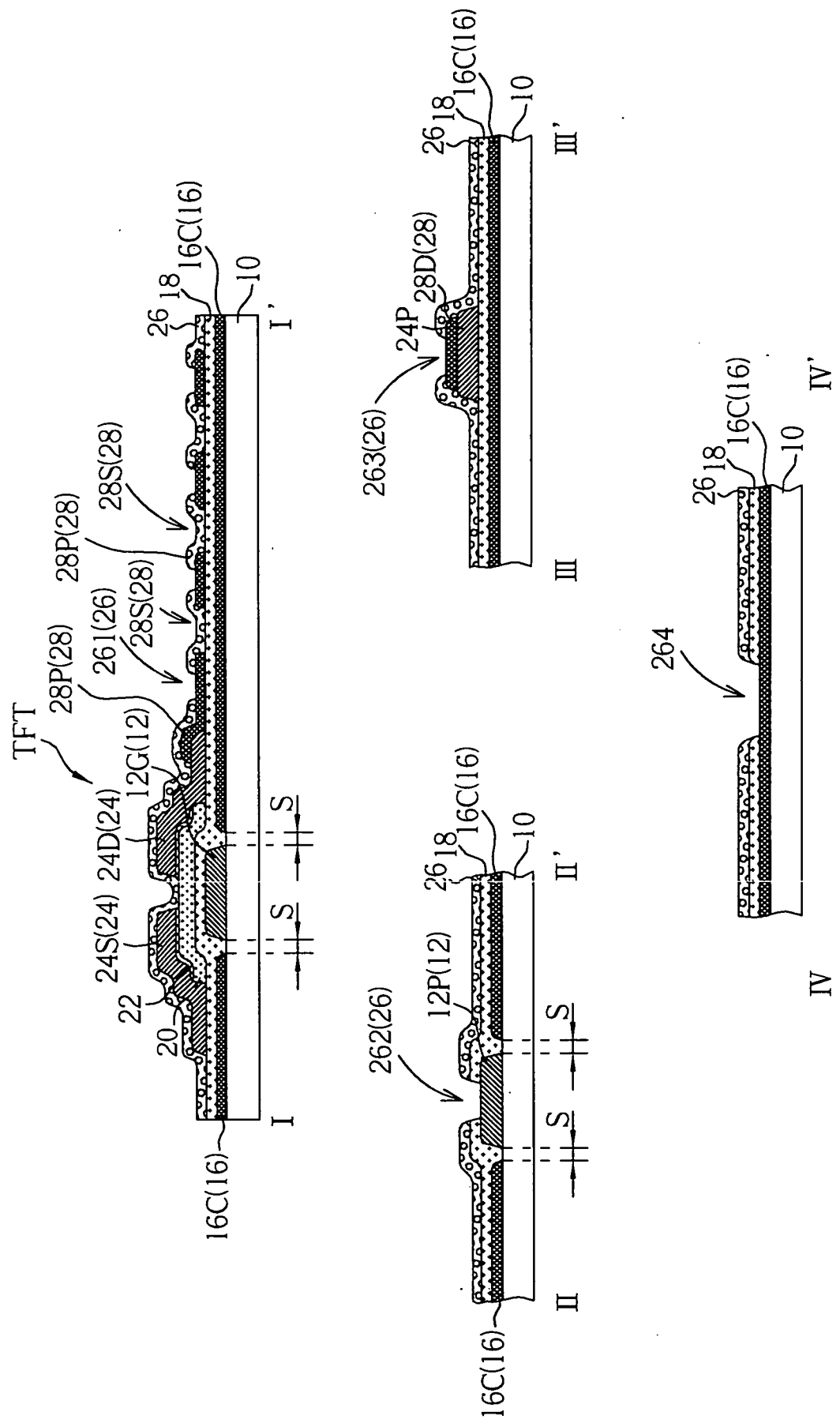
第8圖



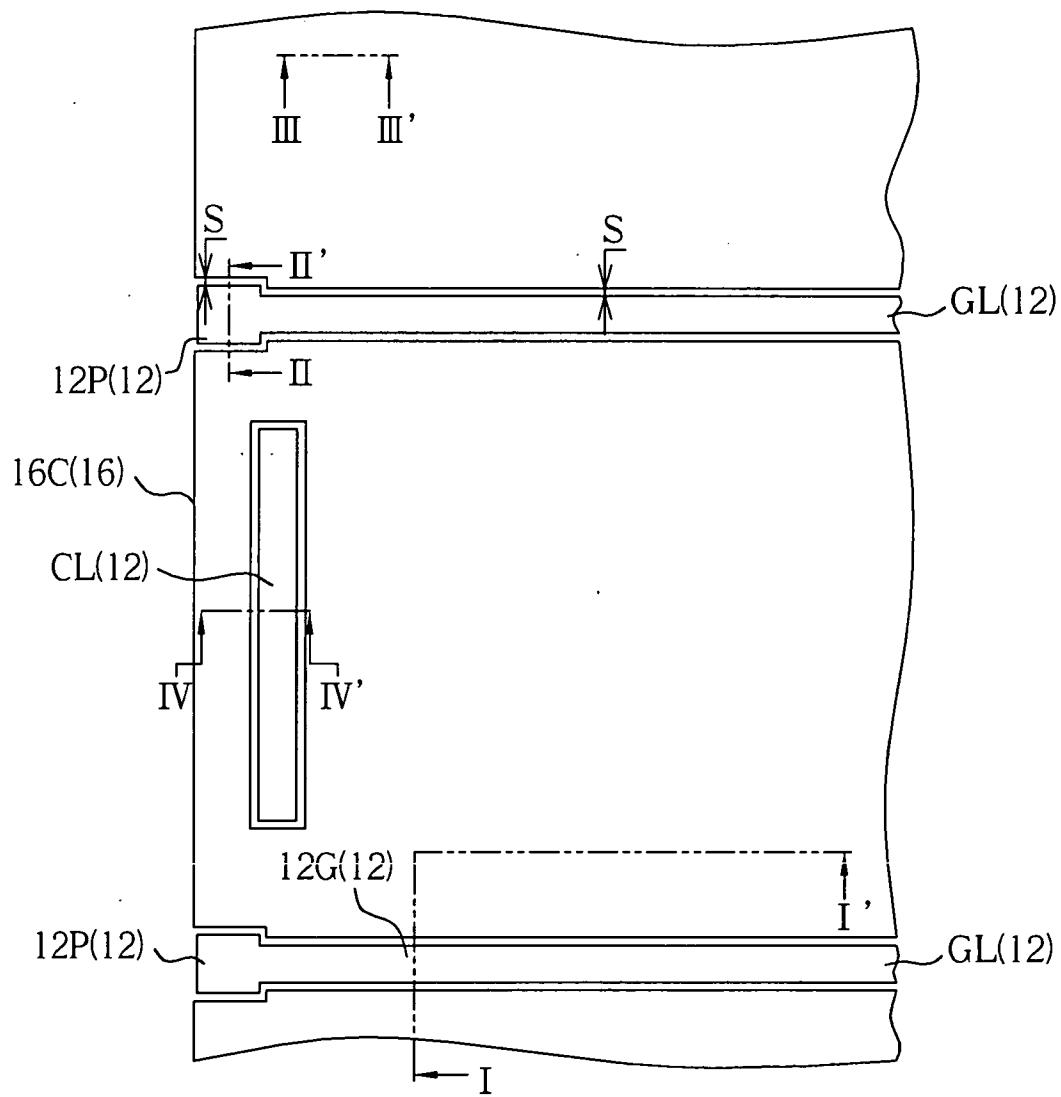
第10圖



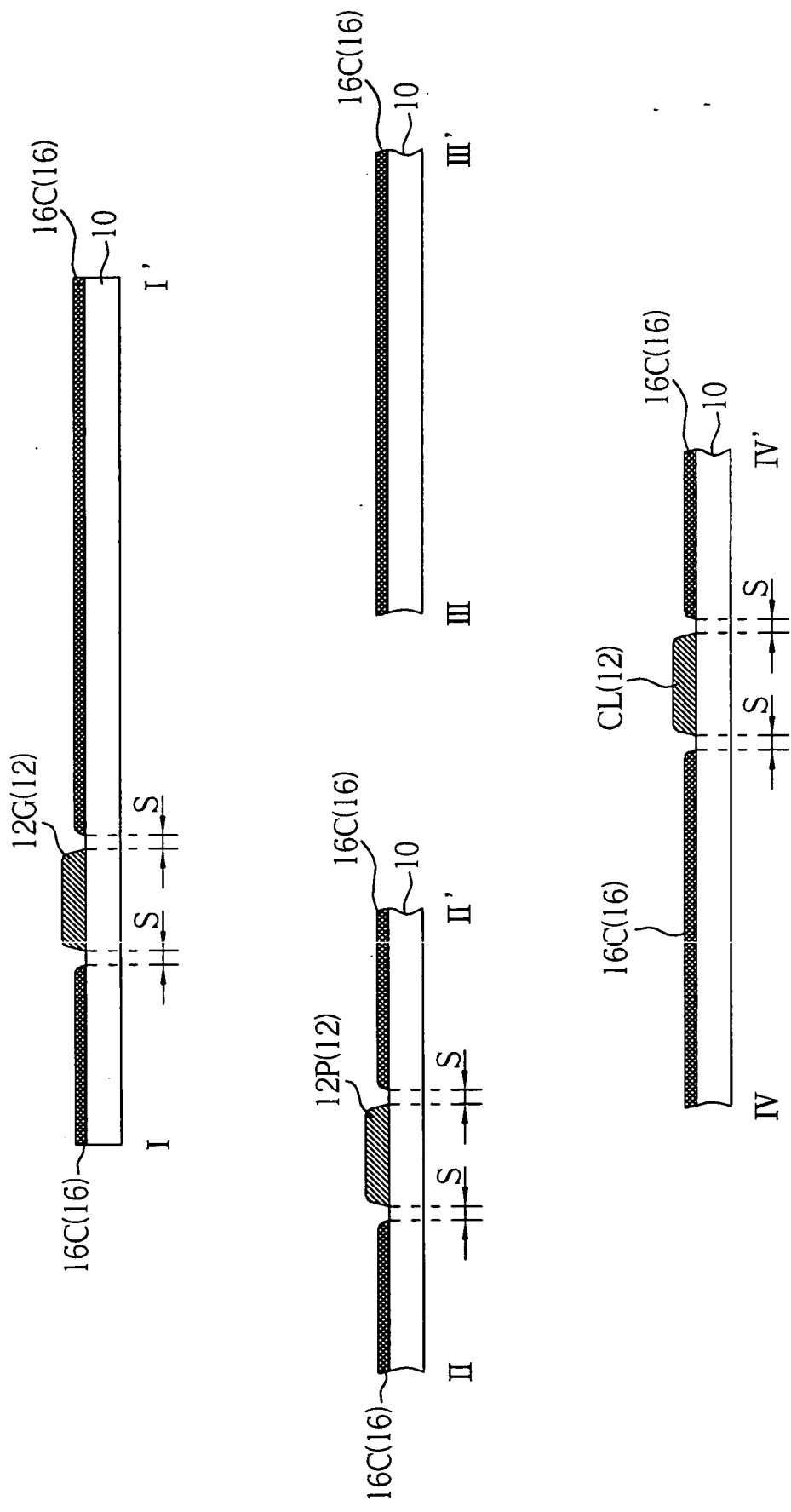
第11圖



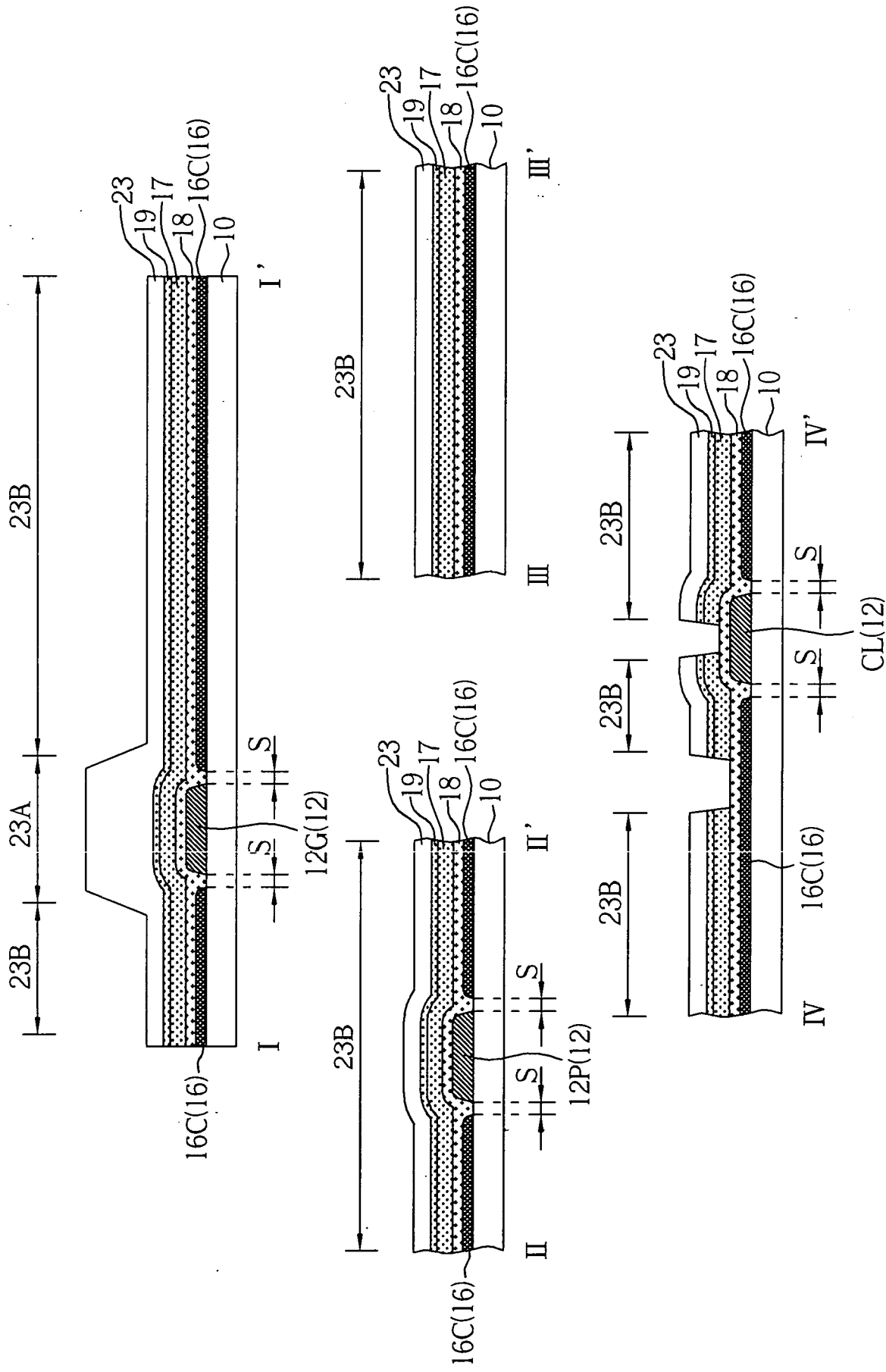
第13圖



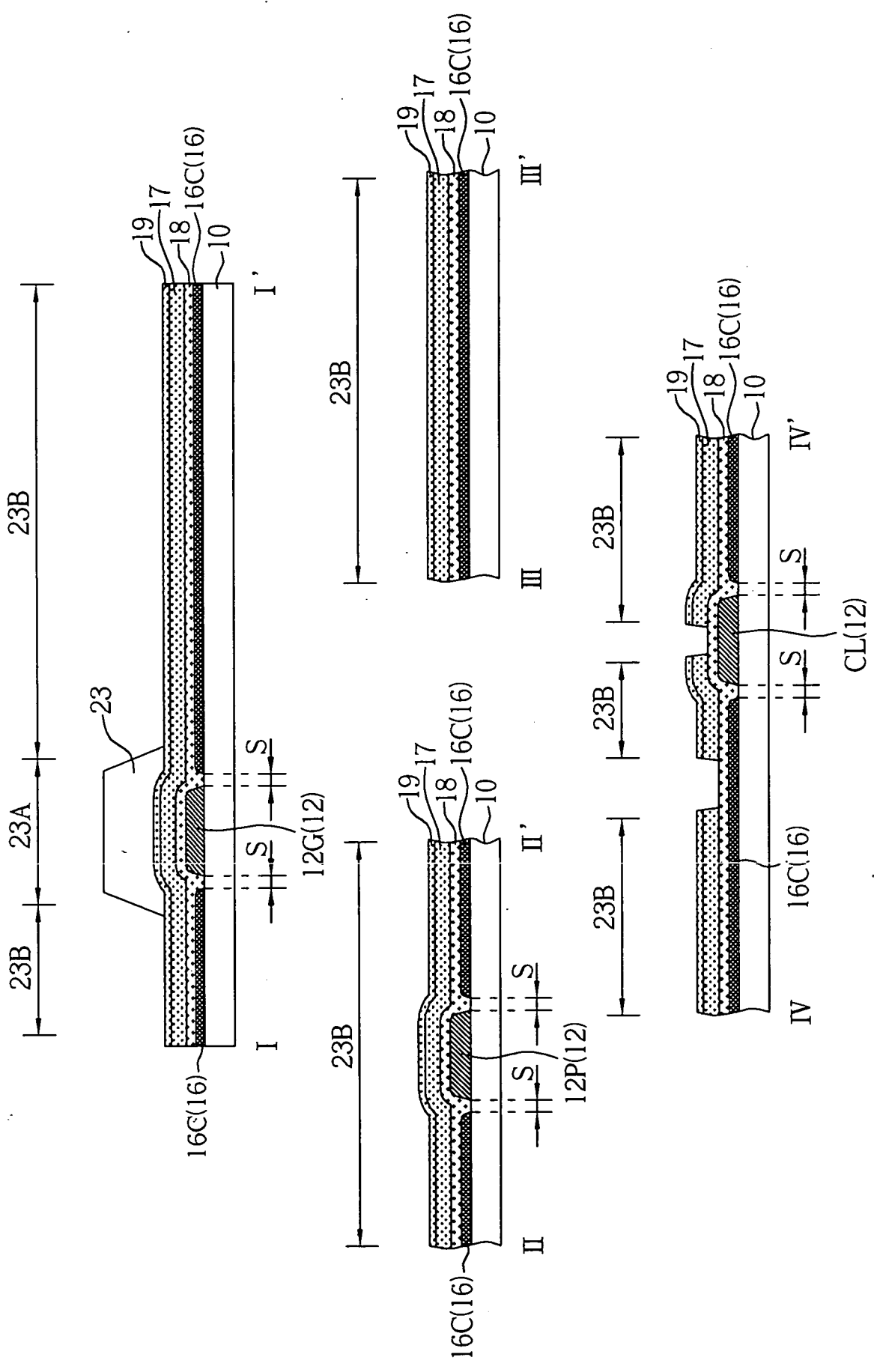
第14圖



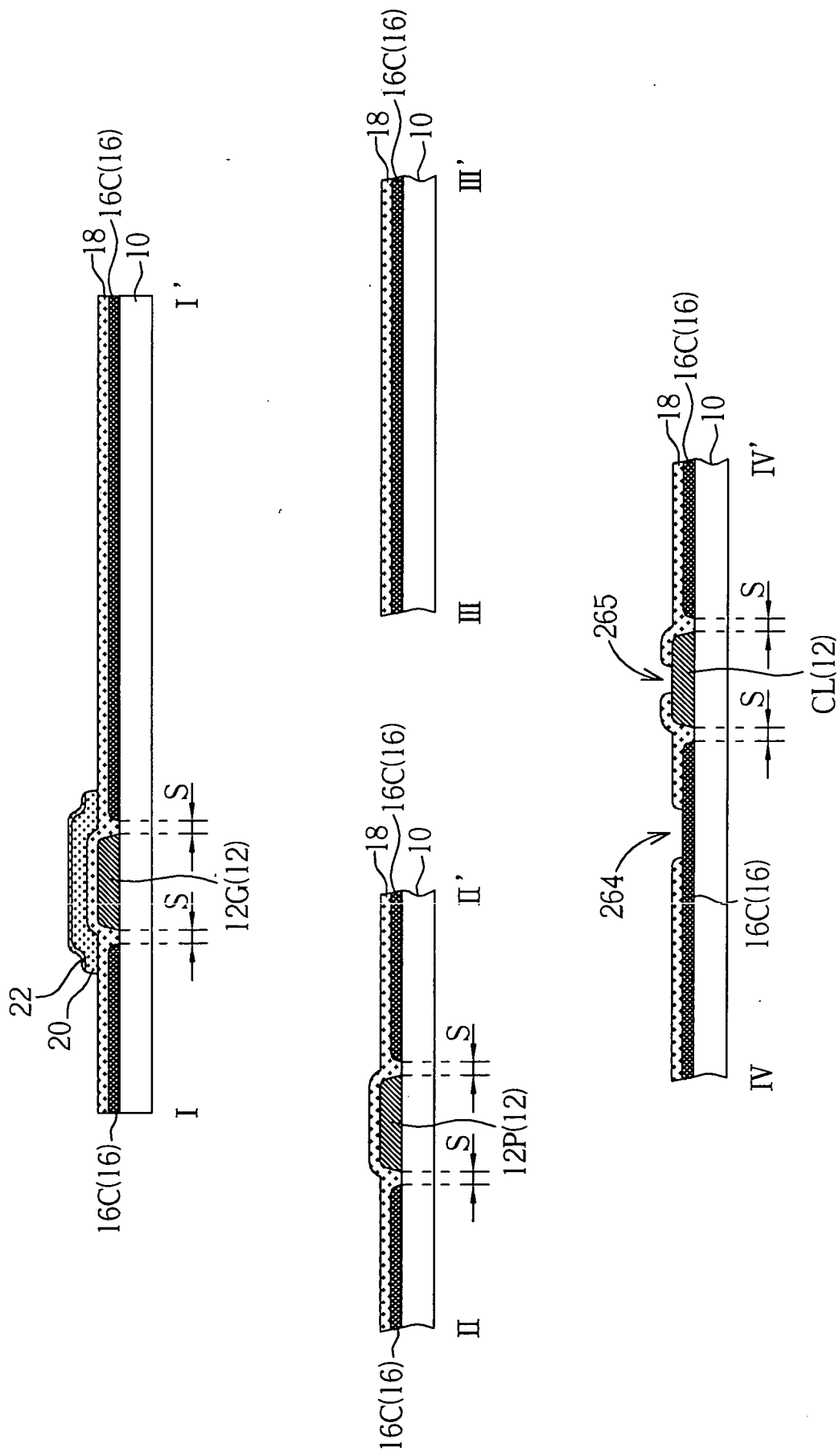
第15圖



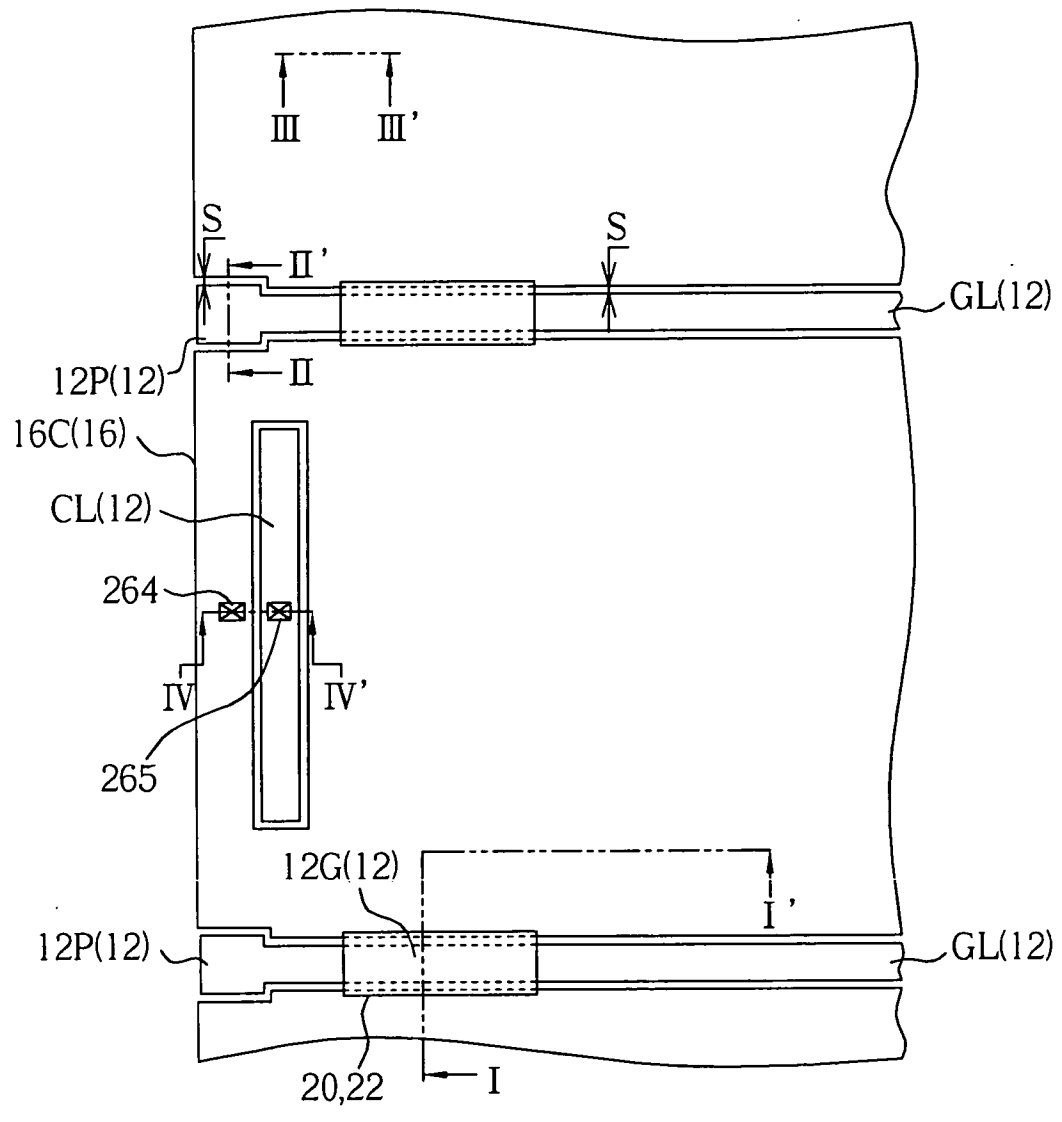
第16圖



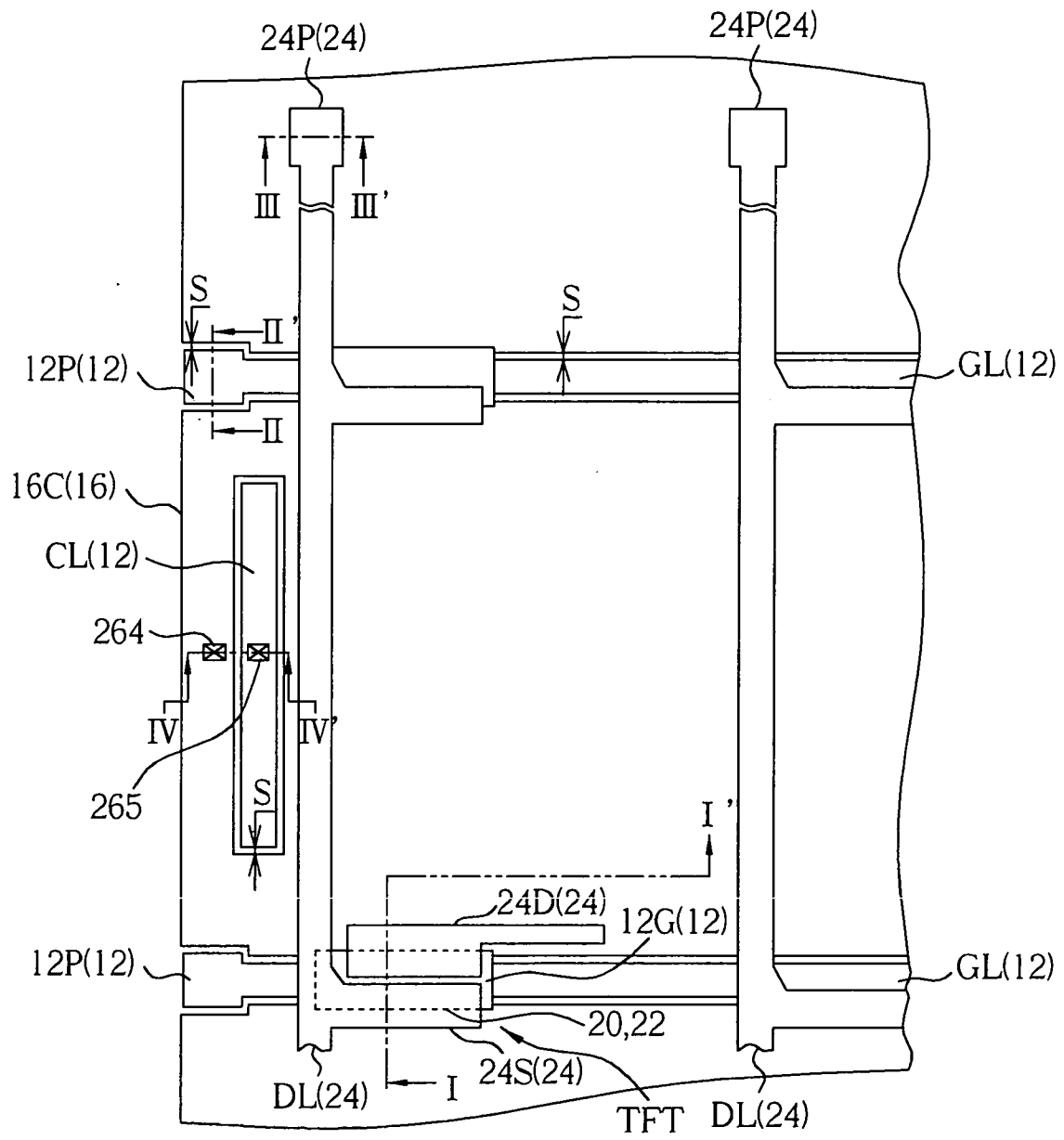
第17圖



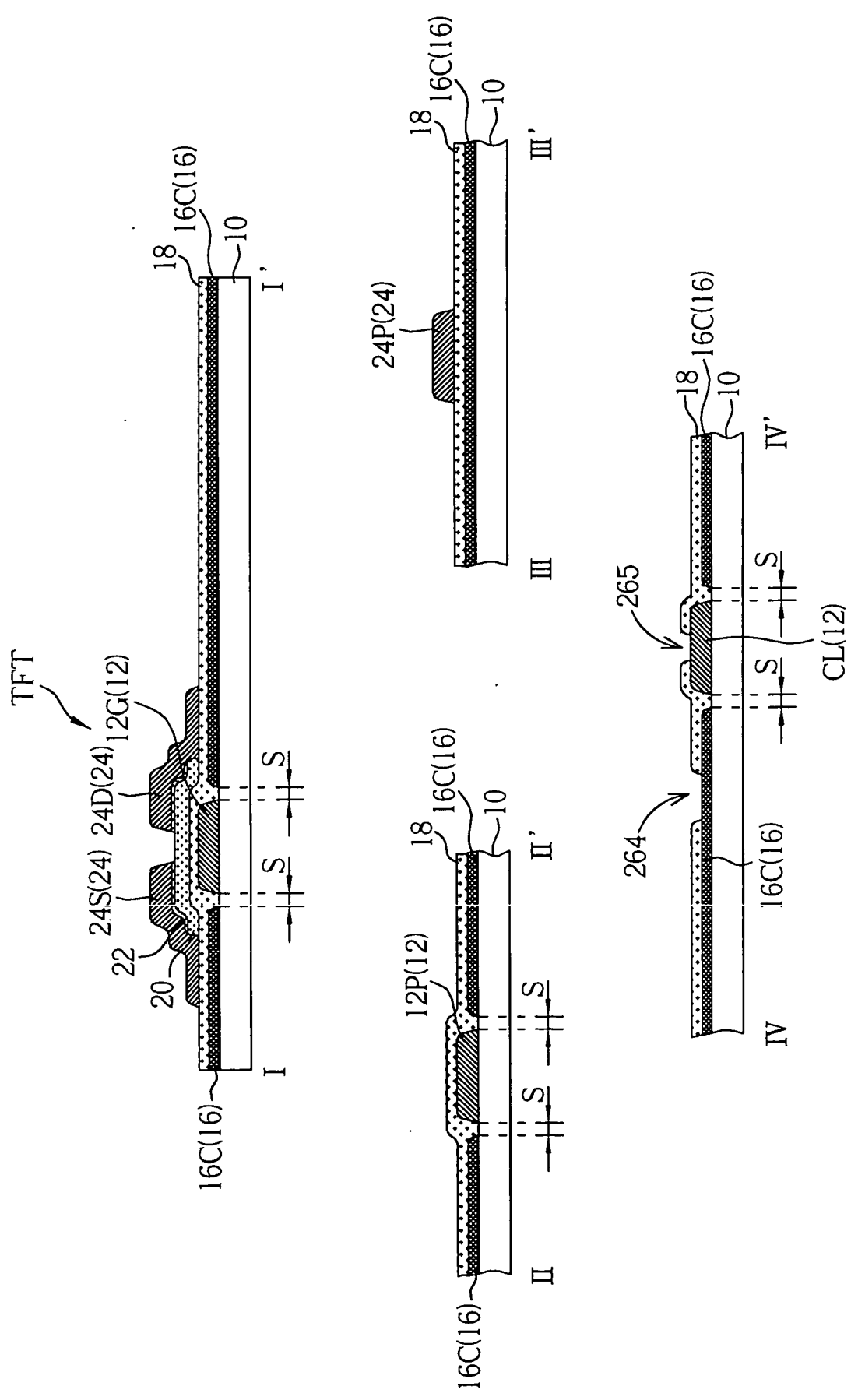
第18圖



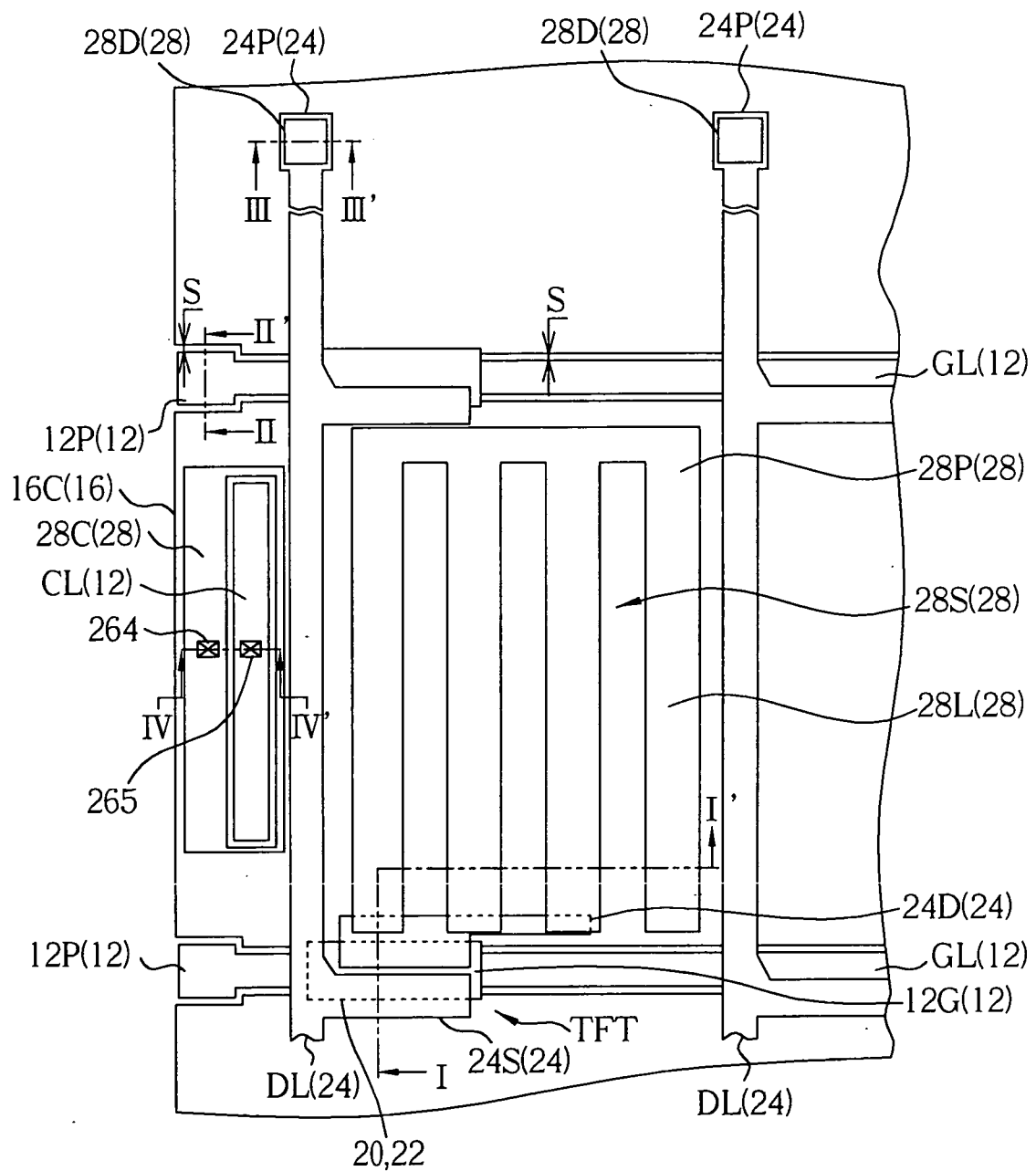
第19圖



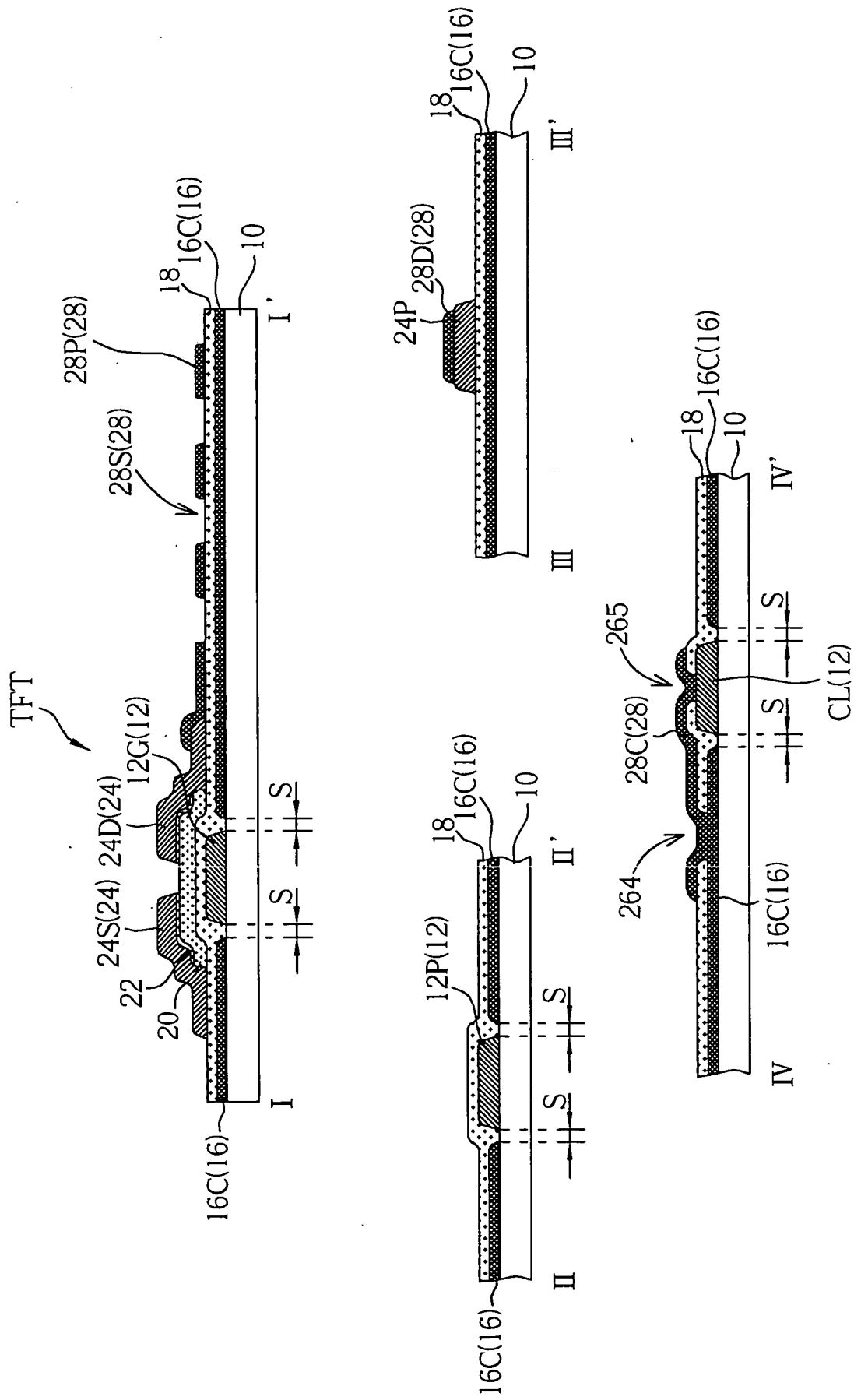
第20圖



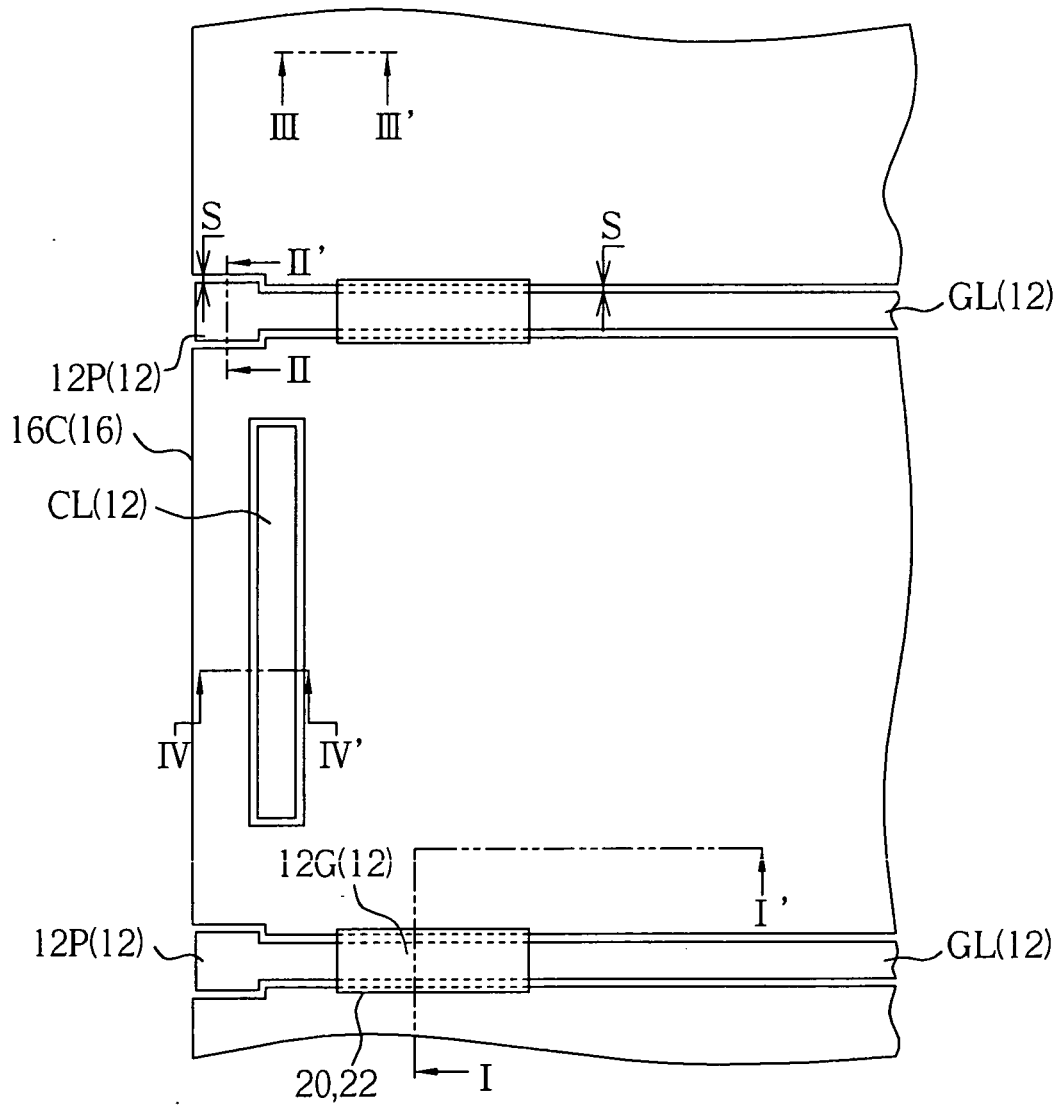
第21圖



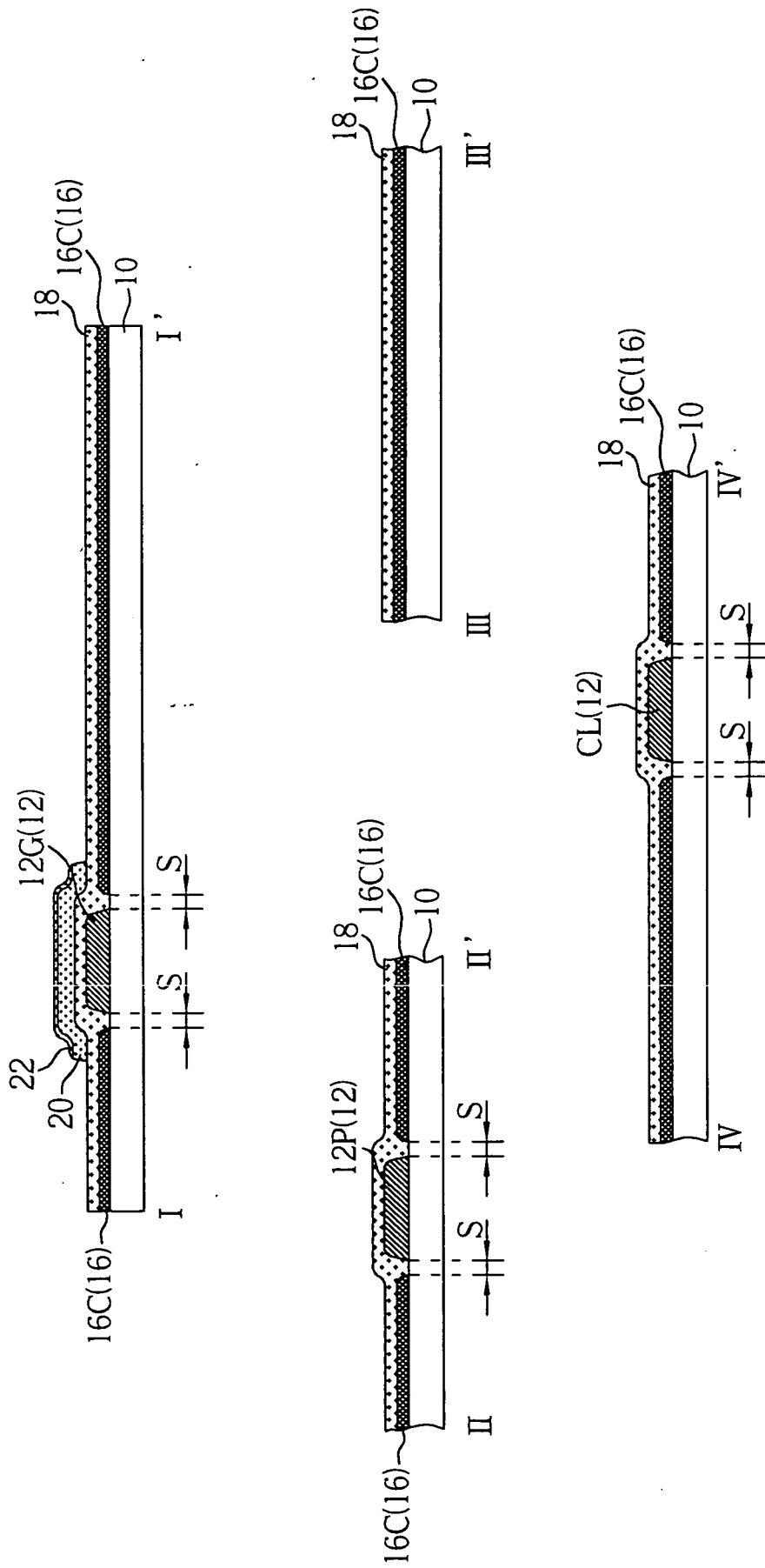
第22圖



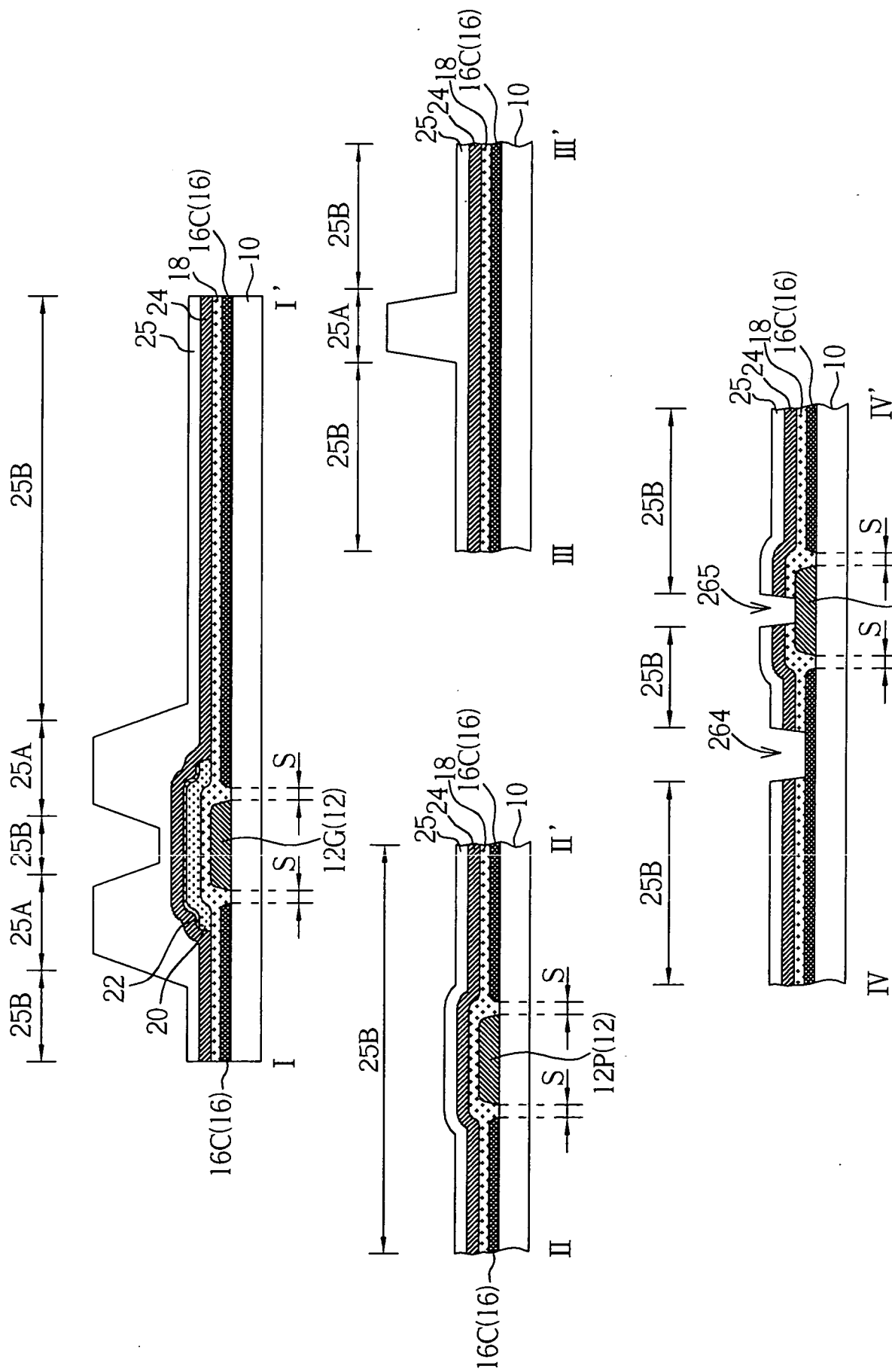
第23圖



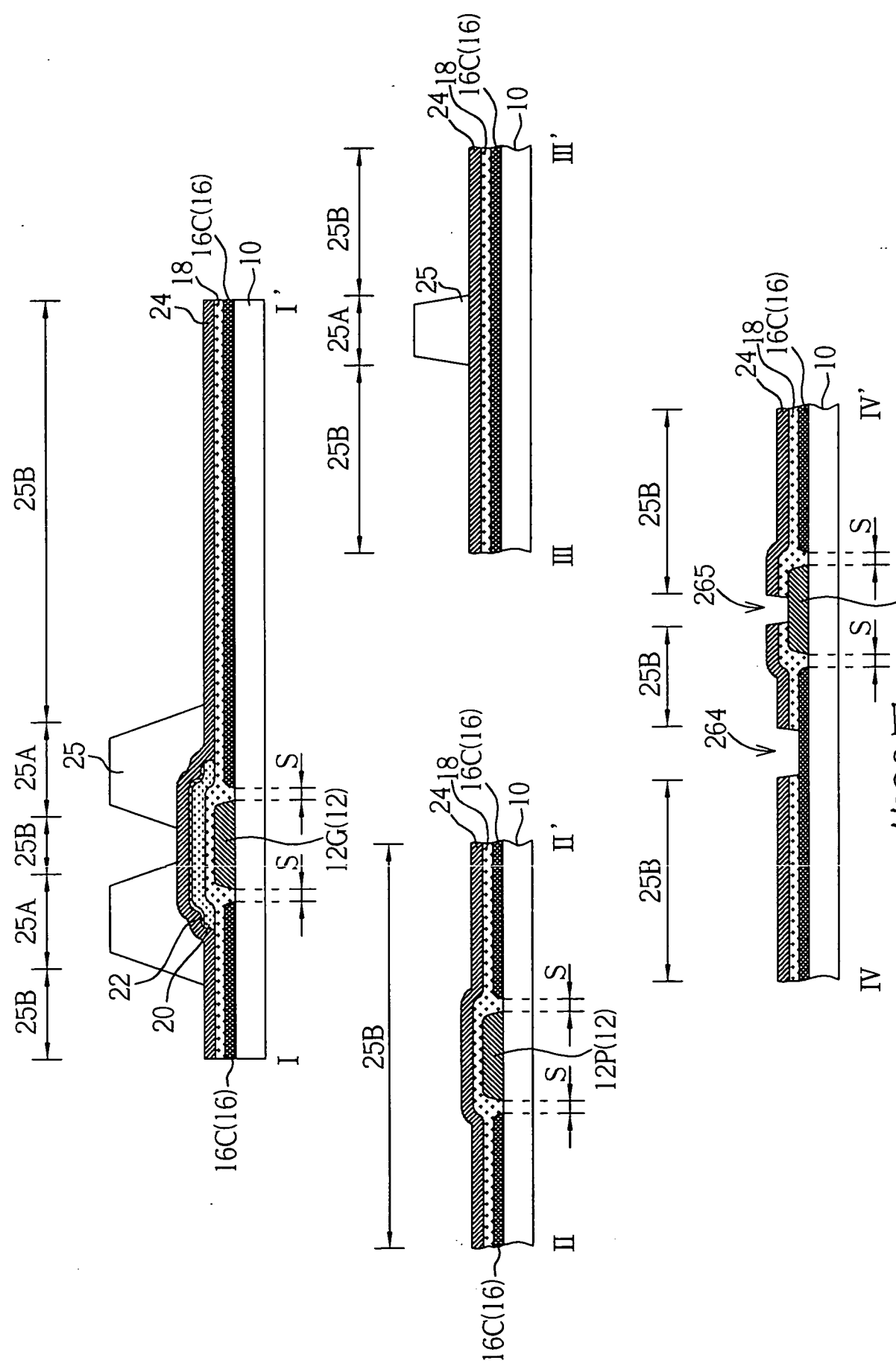
第26圖



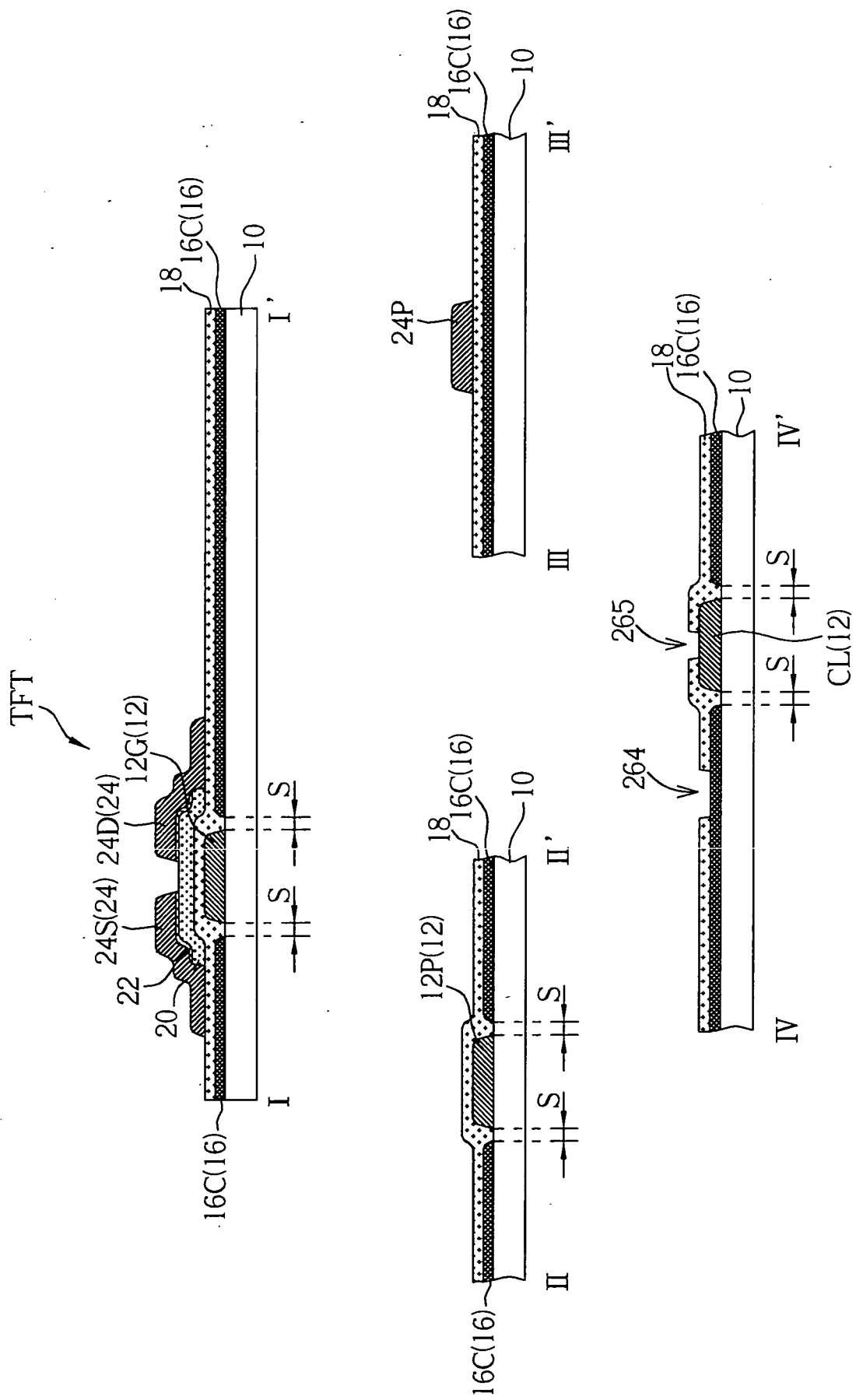
第27圖



第28圖 CL(12)



第29圖



第30圖

