

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成25年1月17日(2013.1.17)

【公表番号】特表2012-509610(P2012-509610A)

【公表日】平成24年4月19日(2012.4.19)

【年通号数】公開・登録公報2012-016

【出願番号】特願2011-535931(P2011-535931)

【国際特許分類】

H 03K 17/955 (2006.01)

G 01B 7/14 (2006.01)

【F I】

H 03K 17/955 G

G 01B 7/14

【手続補正書】

【提出日】平成24年11月19日(2012.11.19)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】請求項12

【補正方法】変更

【補正の内容】

【請求項12】

前記FETの前記ソース端子を、前記信号電極 $E_s$ をより離れて接続する場合に、ケーブル容量を減少するために、同軸ケーブルの編組を駆動するために利用することを特徴とする、請求項1に記載の回路構成体。